

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-11390

(P2017-11390A)

(43) 公開日 平成29年1月12日(2017.1.12)

(51) Int.Cl.			F I			テーマコード (参考)	
H04B	1/04	(2006.01)	H04B	1/04	Z	5J500	
H03F	1/02	(2006.01)	H03F	1/02		5K004	
H03F	3/24	(2006.01)	H03F	3/24		5K060	
H04J	1/05	(2006.01)	H04J	1/05			
H04L	27/01	(2006.01)	H04L	27/00	K		
審査請求 未請求 請求項の数 9 O L (全 16 頁)							

(21) 出願番号 特願2015-122773 (P2015-122773)
 (22) 出願日 平成27年6月18日 (2015. 6. 18)

(71) 出願人 000005223
 富士通株式会社
 神奈川県川崎市中原区上小田中4丁目1番
 1号
 (74) 代理人 100089118
 弁理士 酒井 宏明
 (72) 発明者 石川 光
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内
 (72) 発明者 小野 孝司
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内
 (72) 発明者 向田 喬裕
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内

最終頁に続く

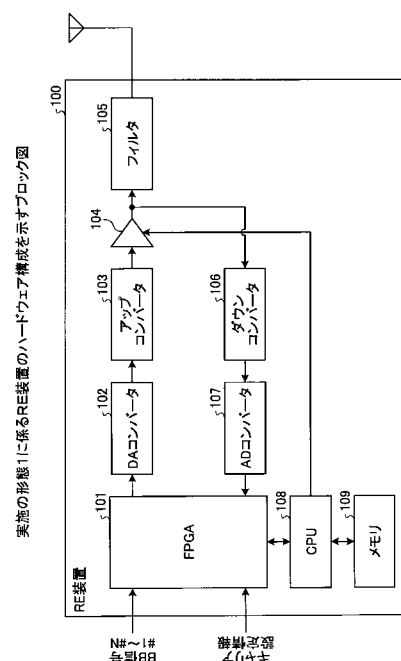
(54) 【発明の名称】 無線装置及び無線送信方法

(57) 【要約】

【課題】 消費電力の増大を抑制すること。

【解決手段】 無線装置は、設定された閾値と送信信号の電力とを比較し、前記送信信号の前記閾値以上の電力を抑圧するクリッピング部と、前記クリッピング部によって電力が抑圧された送信信号を増幅する増幅器と、複数のキャリアが占有する占有帯域幅と当該占有帯域幅において前記複数のキャリアとして使用される使用帯域幅とに対応付けて、前記クリッピング部に設定される閾値と前記増幅器に設定される電圧値とを記憶するメモリと、前記送信信号に含まれる複数のキャリアのキャリア配置を示すキャリア設定情報を取得し、キャリア設定情報に基づいて、前記送信信号の占有帯域幅及び使用帯域幅に対応する閾値及び電圧値を前記メモリから読み出し、前記クリッピング部及び前記増幅器に設定するプロセッサとを有する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

設定された閾値と送信信号の電力とを比較し、前記送信信号の前記閾値以上の電力を抑圧するクリッピング部と、

前記クリッピング部によって電力が抑圧された送信信号を増幅する増幅器と、

複数のキャリアが占有する占有帯域幅と当該占有帯域幅において前記複数のキャリアとして使用される使用帯域幅とに対応付けて、前記クリッピング部に設定される閾値と前記増幅器に設定される電圧値とを記憶するメモリと、

前記送信信号に含まれる複数のキャリアのキャリア配置を示すキャリア設定情報を取得し、キャリア設定情報に基づいて、前記送信信号の占有帯域幅及び使用帯域幅に対応する閾値及び電圧値を前記メモリから読み出し、前記クリッピング部及び前記増幅器に設定するプロセッサと

10

を有することを特徴とする無線装置。

【請求項 2】

前記メモリは、

前記占有帯域幅が大きいほど大きい閾値を記憶する閾値設定テーブルを保持することを特徴とする請求項 1 記載の無線装置。

【請求項 3】

前記メモリは、

前記占有帯域幅が小さいほど前記増幅器の消費電力を小さくする電圧値を記憶する電圧設定テーブルを保持することを特徴とする請求項 1 記載の無線装置。

20

【請求項 4】

前記メモリは、

前記使用帯域幅が大きいほど前記増幅器の消費電力を小さくする電圧値を記憶する電圧設定テーブルを保持することを特徴とする請求項 1 記載の無線装置。

【請求項 5】

前記メモリは、

前記増幅器のゲート電圧又はドレイン電圧を示す電圧値を記憶することを特徴とする請求項 1 記載の無線装置。

【請求項 6】

30

前記メモリは、

前記占有帯域幅及び前記使用帯域幅に対応付けて固定の電圧値を記憶する電圧設定テーブルを保持することを特徴とする請求項 2 記載の無線装置。

【請求項 7】

前記プロセッサは、

前記キャリア設定情報に基づいて、周波数が最小のキャリアの中心周波数と周波数が最大のキャリアの中心周波数との差分を占有帯域幅として算出することを特徴とする請求項 1 記載の無線装置。

【請求項 8】

前記プロセッサは、

前記キャリア設定情報に基づいて、前記複数のキャリアそれぞれの帯域幅の合計を使用帯域幅として算出することを特徴とする請求項 1 記載の無線装置。

40

【請求項 9】

設定された閾値と送信信号の電力とを比較し、前記送信信号の前記閾値以上の電力を抑圧するクリッピング部と、前記クリッピング部によって電力が抑圧された送信信号を増幅する増幅器とを有する無線装置における無線送信方法であって、

前記送信信号に含まれる複数のキャリアのキャリア配置を示すキャリア設定情報を取得し、

取得されたキャリア設定情報に基づいて、複数のキャリアが占有する占有帯域幅と当該占有帯域幅において前記複数のキャリアとして使用される使用帯域幅とに対応付けて前記

50

クリッピング部に設定される閾値と前記増幅器に設定される電圧値とを記憶するメモリから、前記送信信号の占有帯域幅及び使用帯域幅に対応する閾値及び電圧値を読み出し、読み出された閾値及び電圧値を前記クリッピング部及び前記増幅器に設定する処理を有することを特徴とする無線送信方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、無線装置及び無線送信方法に関する。

【背景技術】

【0002】

10

通常、デジタル無線通信方式の無線装置には、送信信号の電力を増幅する増幅器が設けられる。増幅器は、送信信号の電力を線形に増幅することが好ましい。特に、ピーク電力対平均電力比（PAPR：Peak to Average Power Ratio）が大きい送信信号を増幅する場合には、増幅器への入力電力が大きくなることがあるため、大きな入力電力に対して線形増幅をすることが求められる。

【0003】

しかし、増幅器の入力電力と出力電力の関係は、入力電力が大きくなるにつれ非線形となり、増幅率が徐々に飽和する。このため、PAPRが大きい送信信号を増幅する場合には、高い線形性を持つ増幅器を用いたり、増幅器のドレイン電圧及びゲート電圧を上昇させたりすることにより、増幅器のバックオフを大きくする対策が採られることがある。また、例えばCFR（Crest Factor Reduction）と呼ばれるピーク抑圧処理により、ピーク電力をクリッピングして送信信号のPAPRを低下させる対策が採られることもある。

20

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2006-67073号公報

【特許文献2】特開2001-244757号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

30

ところで、送信信号のピーク電力や平均電力は、例えば変調方式やキャリア構成などによって変動する。したがって、PAPRは一定ではなく常に変動し得るため、通常はPAPRが最も大きくなる条件を想定して、増幅器のバックオフを大きくしたり、ピーク抑圧処理がなされたりする。

【0006】

ピーク抑圧処理を行う場合には、クリッピングにより送信信号の情報が一部失われるため、変調精度（EVM：Error Vector Magnitude）が劣化する。このため、クリッピングによってPAPRを低下させる対策には、一定の限界がある。そこで、増幅器のバックオフを大きくするために、高い線形性を持つ増幅器を用いたり、増幅器のドレイン電圧及びゲート電圧を上昇させたりすることが考えられる。

40

【0007】

しかしながら、高い線形性を持つ増幅器は比較的高価であるため、コストの増大を招く。一方、増幅器のドレイン電圧及びゲート電圧を上昇させる場合には、消費電力が増大するという問題がある。すなわち、PAPRが最大になる条件を想定した比較的大きいドレイン電圧及びゲート電圧で増幅器を稼働させるため、実際の送信信号のPAPRが小さい場合でも増幅器の消費電力は常に大きいままである。結果として、増幅器が無駄に電力を消費することとなり、無線装置の消費電力が増大する。

【0008】

開示の技術は、かかる点に鑑みてなされたものであって、消費電力の増大を抑制することができる無線装置及び無線送信方法を提供することを目的とする。

50

【課題を解決するための手段】

【0009】

本願が開示する無線装置は、1つの態様において、設定された閾値と送信信号の電力とを比較し、前記送信信号の前記閾値以上の電力を抑圧するクリッピング部と、前記クリッピング部によって電力が抑圧された送信信号を増幅する増幅器と、複数のキャリアが占有する占有帯域幅と当該占有帯域幅において前記複数のキャリアとして使用される使用帯域幅とに対応付けて、前記クリッピング部に設定される閾値と前記増幅器に設定される電圧値とを記憶するメモリと、前記送信信号に含まれる複数のキャリアのキャリア配置を示すキャリア設定情報を取得し、キャリア設定情報に基づいて、前記送信信号の占有帯域幅及び使用帯域幅に対応する閾値及び電圧値を前記メモリから読み出し、前記クリッピング部及び前記増幅器に設定するプロセッサとを有する。

10

【発明の効果】

【0010】

本願が開示する無線装置及び無線送信方法の1つの態様によれば、消費電力の増大を抑制することができるという効果を奏する。

【図面の簡単な説明】

【0011】

【図1】図1は、実施の形態1に係る無線通信システムの構成を示すブロック図である。

【図2】図2は、実施の形態1に係るRE装置のハードウェア構成を示すブロック図である。

20

【図3】図3は、実施の形態1に係るFPGAの構成を示すブロック図である。

【図4】図4は、実施の形態1に係るクリッピング部の構成を示すブロック図である。

【図5】図5は、実施の形態1に係る設定処理を示すフロー図である。

【図6】図6は、占有帯域幅及び使用帯域幅を説明する図である。

【図7】図7は、クリッピング閾値設定テーブルの具体例を示す図である。

【図8】図8は、電圧設定テーブルの具体例を示す図である。

【図9】図9は、実施の形態1に係るFPGAの構成の変形例を示すブロック図である。

【図10】図10は、実施の形態1に係るFPGAの構成の変形例を示すブロック図である。

【図11】図11は、実施の形態2に係る電圧設定テーブルの具体例を示す図である。

30

【図12】図12は、増幅器の入出力特性の具体例を示す図である。

【発明を実施するための形態】

【0012】

以下、本願が開示する無線装置及び無線送信方法の実施の形態について、図面を参照して詳細に説明する。なお、この実施の形態により本発明が限定されるものではない。

【0013】

(実施の形態1)

図1は、実施の形態1に係る無線通信システムの構成を示すブロック図である。図1に示す無線通信システムは、CPR I (Common Public Radio Interface) と呼ばれるインタフェースによって接続されたREC (Radio Equipment Control) 装置10及びRE (Radio Equipment) 装置100を有する。すなわち、REC装置10には、光ファイバを介して複数のRE装置100が接続されている。なお、無線通信システムの構成は、図1に示すものに限定されず、例えば図1のRE装置100それぞれに他のRE装置がさらに接続されるなどの構成でも良い。

40

【0014】

REC装置10は、送信データ及び受信データに対するベースバンド処理を実行する。具体的には、REC装置10は、例えば送信データの符号化及び変調を実行し、複数のキャリアに対応する複数のベースバンド信号を生成する。そして、REC装置10は、生成したベースバンド信号をRE装置100へ送信する。また、REC装置10は、各ベースバンド信号を伝送するキャリア配置を示すキャリア設定情報をベースバンド信号とともに

50

R E 装置 1 0 0 へ送信する。キャリア設定情報は、ベースバンド信号それぞれを伝送するキャリアの中心周波数と帯域幅を少なくとも含んでいる。

【0015】

R E 装置 1 0 0 は、光ファイバを介して R E C 装置 1 0 に接続され、送信データ及び受信データに対する無線処理を実行する。具体的には、R E 装置 1 0 0 は、R E C 装置 1 0 から受信したベースバンド信号を D A (Digital Analogue) 変換及びアップコンバートし、得られた無線信号をアンテナを介して送信する。このとき、R E 装置 1 0 0 は、キャリア設定情報に従って、各ベースバンド信号を異なる周波数のキャリアに配置して得られる信号を送信する。

【0016】

図 2 は、実施の形態 1 に係る R E 装置 1 0 0 のハードウェア構成を示すブロック図である。図 2 に示す R E 装置 1 0 0 は、F P G A (Field Programmable Gate Array) 1 0 1、D A コンバータ 1 0 2、アップコンバータ 1 0 3、増幅器 1 0 4、フィルタ 1 0 5、ダウンコンバータ 1 0 6、A D (Analogue Digital) コンバータ 1 0 7、C P U (Central Processing Unit) 1 0 8 及びメモリ 1 0 9 を有する。

【0017】

F P G A 1 0 1 は、C P R I のインタフェースを備え、R E C 装置 1 0 から送信された複数のベースバンド信号（以下「B B 信号」と略記する）# 1 ～# N（N は 2 以上の整数）及びキャリア設定情報を受信する。そして、F P G A 1 0 1 は、C P U 1 0 8 による設定に従って、B B 信号 # 1 ～# N をクリッピングしてそれぞれ異なるキャリアに対応する周波数帯に配置し、プリディストーション方式の歪み補償を実行する。F P G A 1 0 1 は、歪み補償によって得られるプリディストーション信号を D A コンバータ 1 0 2 へ出力する。F P G A 1 0 1 の構成については、後に詳述する。

【0018】

D A コンバータ 1 0 2 は、F P G A 1 0 1 から出力されるプリディストーション信号を D A 変換し、得られたアナログ信号をアップコンバータ 1 0 3 へ出力する。このアナログ信号の異なる周波数帯には、それぞれ B B 信号 # 1 ～# N が配置されている。

【0019】

アップコンバータ 1 0 3 は、D A コンバータ 1 0 2 から出力されるアナログ信号を無線周波数にアップコンバートし、B B 信号 # 1 ～# N がそれぞれ異なるキャリアに配置された無線信号を生成する。そして、アップコンバータ 1 0 3 は、生成した無線信号を増幅器 1 0 4 へ出力する。

【0020】

増幅器 1 0 4 は、アップコンバータ 1 0 3 から出力される無線信号を増幅する。このとき、増幅器 1 0 4 は、C P U 1 0 8 によって設定されるゲート電圧及びドレイン電圧に応じた電力を消費して、無線信号の増幅を実行する。そして、増幅器 1 0 4 は、増幅後の信号をフィルタ 1 0 5 へ出力するとともに、フィードバック信号としてダウンコンバータ 1 0 6 へフィードバックする。

【0021】

フィルタ 1 0 5 は、増幅器 1 0 4 における増幅後の信号の送信帯域外の成分を減衰させ、得られた送信信号をアンテナを介して無線送信する。

【0022】

ダウンコンバータ 1 0 6 は、増幅器 1 0 4 からフィードバックされるフィードバック信号をベースバンド周波数にダウンコンバートする。そして、ダウンコンバータ 1 0 6 は、ダウンコンバートされたフィードバック信号を A D コンバータ 1 0 7 へ出力する。

【0023】

A D コンバータ 1 0 7 は、ダウンコンバータ 1 0 6 から出力されるフィードバック信号を A D 変換し、得られたデジタルのフィードバック信号を F P G A 1 0 1 へ出力する。このフィードバック信号は、F P G A 1 0 1 によってプリディストーション方式の歪み補償に用いられる。

10

20

30

40

50

【0024】

CPU108は、FPGA101によって受信されたキャリア設定情報を取得し、BB信号#1～#Nを伝送するキャリアの帯域に応じたクリッピングの閾値設定及び増幅器104における電圧設定をメモリ109から読み出す。すなわち、CPU108は、BB信号#1～#Nを伝送するキャリアが占有する占有帯域幅と、占有帯域幅において実際にキャリアとして使用される使用帯域幅とに対応するクリッピングの閾値と、増幅器104のゲート電圧及びドレイン電圧とを取得する。そして、CPU108は、取得したクリッピングの閾値をFPGA101に設定するとともに、取得したゲート電圧及びドレイン電圧を増幅器104に設定する。

【0025】

メモリ109は、占有帯域幅及び使用帯域幅に対応付けてFPGA101におけるクリッピングの閾値を記憶するクリッピング閾値設定テーブルと、占有帯域幅及び使用帯域幅に対応付けて増幅器104のゲート電圧及びドレイン電圧を記憶する電圧設定テーブルとを保持する。

【0026】

ここで、クリッピング閾値設定テーブルは、占有帯域幅が大きいほど大きいクリッピング閾値を記憶している。これは、信号が広帯域となって占有帯域幅が大きくなるほど、この信号のピーク電力が大きくなる傾向があることから、占有帯域幅が大きい場合のクリッピング閾値を大きくすることで、クリッピングにより失われる情報を削減しEVMの劣化を抑制するためである。また、占有帯域幅が小さい場合のクリッピング閾値を小さくすることで、増幅器104へ入力される無線信号の電力を小さくすることができる。結果として、増幅器104は、比較的小さい消費電力でも無線信号を線形増幅することができ、非線形歪みを小さくすることができる。

【0027】

また、電圧設定テーブルは、占有帯域幅が小さく使用帯域幅が大きいほど増幅器104の消費電力を小さくするゲート電圧及びドレイン電圧を記憶している。具体的には、占有帯域幅が小さいほど増幅器104のゲートバイアス電流及びドレイン電流を小さくし、使用帯域幅が大きいほど増幅器104のゲートバイアス電流及びドレイン電流を小さくするゲート電圧及びドレイン電圧を記憶している。占有帯域幅が小さいほど増幅器104の消費電力を小さくするのは、占有帯域幅が小さくピーク電力が小さければ、増幅器104は、比較的小さい消費電力でも無線信号を線形増幅できるからである。また、使用帯域幅が大きいほど増幅器104の消費電力を小さくするのは、アンテナから送信される送信信号の電力が一定である条件下では、使用帯域幅が大きいほど周波数当たりの電力が小さくなり、増幅器104が消費する電力も小さくて済むからである。

【0028】

図3は、実施の形態1に係るFPGA101の構成を示すブロック図である。図3に示すFPGA101は、CPRIインタフェース201、クリッピング部202、フィルタ203、NCO (Numerically Controlled Oscillator) 204、合成部205及び歪み補償部206を有する。このうち、クリッピング部202、フィルタ203及びNCO 204は、BB信号#1～#Nに対応してN個ずつ設けられる。

【0029】

CPRIインタフェース201は、BB信号#1～#N及びキャリア設定情報をREC装置10から受信する。そして、CPRIインタフェース201は、BB信号#1～#Nをそれぞれ対応するクリッピング部202へ出力する。また、CPRIインタフェース201は、キャリア設定情報をCPU108へ出力する。

【0030】

クリッピング部202は、それぞれ入力されたBB信号#1～#Nをクリッピングする。具体的には、クリッピング部202は、BB信号#1～#Nの合計電力がクリッピング閾値を超えないように、それぞれ入力されたBB信号#1～#Nに電力を抑圧する抑圧係数を乗算する。抑圧係数としては、例えばクリッピング閾値と各サンプルの電力との比（

10

20

30

40

50

クリッピング閾値／サンプルの電力)を用いることができる。クリッピング部202によるクリッピングについては、後に詳述する。

【0031】

フィルタ203は、クリッピング部202によるクリッピングによってBB信号#1～#Nに生じた不要帯域成分を減衰させる。

【0032】

NCO204は、それぞれ入力されたBB信号#1～#Nを、それぞれのBB信号が伝送されるキャリアに対応する周波数帯へ周波数変換する。すなわち、NCO204は、BB信号#1～#Nを互いに異なる周波数帯へ周波数変換する。

【0033】

合成部205は、NCO204による周波数変換後のBB信号#1～#Nを合成する。合成部205から出力される合成信号においては、BB信号#1～#Nがそれぞれのキャリアに対応する周波数帯に配置されている。

【0034】

歪み補償部206は、ADコンバータ107から出力されるフィードバック信号(図中「FB信号」と略記する)を用いて、合成部205から出力される合成信号を歪み補償する。具体的には、歪み補償部206は、合成信号とこの合成信号に対応するFB信号との誤差を小さくする歪み補償係数を合成信号に乗算する。すなわち、歪み補償部206は、増幅器104において発生する非線形歪みの逆特性の歪みをあらかじめ合成信号に付与し、得られたプリディストーション信号(図中「PD信号」と略記する)を出力する。

【0035】

図4は、実施の形態1に係るクリッピング部の構成を示すブロック図である。図4においては、クリッピング部202とその周辺の回路とを含むクリッピング部を示している。すなわち、図4に示すクリッピング部は、BB信号#1～#Nに対応するN個のクリッピング部202の他に、電力演算部303、比較部304及び抑圧係数算出部305を有する。また、それぞれのクリッピング部202は、遅延部301及び乗算部302を有する。

【0036】

遅延部301は、それぞれ入力されたBB信号#1～#Nのサンプルを、電力演算部303、比較部304及び抑圧係数算出部305における処理時間だけ遅延させる。

【0037】

乗算部302は、遅延部301によって遅延したBB信号#1～#Nのサンプルに対して、抑圧係数算出部305によって算出された抑圧係数を乗算する。

【0038】

電力演算部303は、各クリッピング部202に入力されるBB信号#1～#Nのサンプルの合計電力を演算する。

【0039】

比較部304は、電力演算部303によって演算された合計電力とCPU108によって設定されたクリッピング閾値とを比較する。ここで、CPU108によって設定されたクリッピング閾値は、BB信号#1～#Nを伝送するキャリアの占有帯域幅に対応している。したがって、キャリアの占有帯域幅が大きいほど大きいクリッピング閾値が比較部304に設定されている。比較部304は、比較の結果、合計電力がクリッピング閾値より大きい場合には、その旨を抑圧係数算出部305へ通知する。

【0040】

抑圧係数算出部305は、BB信号#1～#Nのサンプルの合計電力がクリッピング閾値より大きいことが比較部304から通知されると、各サンプルの電力を抑圧する抑圧係数を算出する。すなわち、抑圧係数算出部305は、合計電力をクリッピング閾値以下とするサンプルごとの抑圧係数を算出する。そして、抑圧係数算出部305は、各サンプルについて算出された抑圧係数をそれぞれ対応するクリッピング部202の乗算部302へ出力する。

10

20

30

40

50

【0041】

次いで、上記のように構成されたRE装置100におけるクリッピング閾値及び増幅器104の電圧の設定処理について、図5に示すフロー図を参照して具体的に例を挙げながら説明する。図5は、主にCPU108によって実行される設定処理を示すフロー図である。

【0042】

REC装置10から送信されたBB信号#1～#N及びキャリア設定情報は、FPGA101のCPR Iインタフェース201によって受信され、BB信号#1～#Nは、それぞれ対応するクリッピング部202へ入力される。また、キャリア設定情報は、CPU108によって取得される（ステップS101）。

10

【0043】

キャリア設定情報が取得されると、CPU108によって、BB信号#1～#Nを伝送するキャリアの占有帯域幅及び使用帯域幅が算出される（ステップS102）。具体的には、占有帯域幅は、周波数が最小のキャリアの中心周波数と周波数が最大のキャリアの中心周波数との差として算出される。また、使用帯域幅は、各キャリアの帯域幅の合計の帯域幅として算出される。

【0044】

すなわち、例えば図6の上段に示すキャリア配置の場合は、周波数が最小のキャリア401の中心周波数と周波数が最大のキャリア402の中心周波数との差 W_A が占有帯域幅として算出される。また、例えば図6の下段に示すキャリア配置の場合も、周波数が最小のキャリア403の中心周波数と周波数が最大のキャリア405の中心周波数との差 W_A が占有帯域幅として算出される。信号のピーク電力は占有帯域幅に依存するため、図6の上段及び下段に示すキャリア配置の信号は、キャリアの数が異なってもほぼ等しいピーク電力を有する。

20

【0045】

一方、キャリア401～405の帯域幅がいずれも W_C である場合、図6の上段に示すキャリア配置の使用帯域幅は、2つのキャリア401、402の合計の帯域幅である $2W_C$ として算出される。また、図6の下段に示すキャリア配置の使用帯域幅は、3つのキャリア403～405の合計の帯域幅である $3W_C$ として算出される。このように、キャリア設定情報が示すキャリア配置によっては、占有帯域幅が等しくても、使用帯域幅が異なることがある。本実施の形態においては、多くのキャリア配置それぞれについて個別にクリッピング閾値及び増幅器104の電圧を設定するのではなく、占有帯域幅及び使用帯域幅に着目して設定が行われる。このため、少ないパラメータを用いた簡易な処理で効率的にクリッピング閾値及び増幅器104の電圧を設定することができる。

30

【0046】

このような占有帯域幅及び使用帯域幅が算出されると、CPU108によってメモリ109が参照され、占有帯域幅及び使用帯域幅に対応するクリッピング閾値及び増幅器104の電圧の設定値が読み出される（ステップS103）。すなわち、CPU108によって、メモリ109に保持されたクリッピング閾値設定テーブルからクリッピング閾値が読み出され、電圧設定テーブルから増幅器104のゲート電圧及びドレイン電圧が読み出される。

40

【0047】

図7は、クリッピング閾値設定テーブルの具体例を示す図である。図7に示すように、クリッピング閾値設定テーブルは、占有帯域幅が大きいほど大きいクリッピング閾値を記憶している。例えば占有帯域幅が0MHzから10MHzの間の場合には、クリッピング閾値が6.5dBであるのに対し、占有帯域幅が90MHzから100MHzの間の場合には、クリッピング閾値が7.4dBである。したがって、占有帯域幅が大きくピーク電力が大きい信号に対しては、クリッピング閾値が大きいことから、クリッピングによって失われる情報量を削減し、EVMの劣化を抑制することができる。これに対して、占有帯域幅が小さくピーク電力が小さい信号に対しては、クリッピング閾値が小さいことから、

50

クリッピング後の信号の電力も小さくなる。この結果、増幅器104へ入力される無線信号の電力も小さくなり、増幅器104の消費電力を増大させることなく所定の歪み特性を達成することができる。

【0048】

また、図8は、電圧設定テーブルの具体例を示す図である。図8において、電圧値A、B、C、D、E、Fの順で増幅器104の消費電力が大きくなる。換言すれば、電圧値Aでは増幅器104の消費電力が最も小さく、電圧値Fでは増幅器104の消費電力が最も大きい。図8に示すように、電圧設定テーブルは、占有帯域幅が小さいほど増幅器104の消費電力を小さくする電圧値を記憶しており、同じ占有帯域幅でも使用帯域幅が大きいほど増幅器104の消費電力を小さくする電圧値を記憶している。なお、図8に示す電圧設定テーブルは、増幅器104のゲート電圧及びドレイン電圧のいずれか一方に関するテーブルであり、メモリ109は、ゲート電圧及びドレイン電圧の双方に対応する2つの電圧設定テーブルを保持していても良い。

【0049】

このように、電圧設定テーブルは、占有帯域幅が小さいほど増幅器104の消費電力を小さくする電圧値を記憶しているため、占有帯域幅が小さくピーク電力が小さい場合には、増幅器104の消費電力を小さくすることができる。また、電圧設定テーブルは、使用帯域幅が大きいほど増幅器104の消費電力を小さくする電圧値を記憶しているため、周波数当たりの増幅に必要な電力が小さい場合には、増幅器104の消費電力を小さくすることができる。すなわち、増幅器104の消費電力を小さくしても十分な歪み特性が得られる場合には、消費電力を小さくする電圧値を増幅器104に設定することができる。

【0050】

図5に戻って、クリッピング閾値及び増幅器104の電圧設定が読み出されると、CPU108によって、FPGA101のクリッピング部にクリッピング閾値が設定される（ステップS104）。具体的には、電力演算部303によって演算されたBB信号#1～#Nのサンプルの合計電力と比較されるクリッピング閾値が比較部304に設定される。このようにクリッピング閾値が設定されることにより、合計電力がクリッピング閾値を超える場合には、合計電力をクリッピング閾値以下とする抑圧係数を各サンプルに乗算するクリッピングが実行される。

【0051】

また、CPU108によって、増幅器104の電圧が設定される（ステップS105）。ここでの設定は、増幅器104のゲート電圧及びドレイン電圧の双方の設定であっても良く、いずれか一方の設定であっても良い。増幅器104の電圧が占有帯域幅及び使用帯域幅に応じた電圧値に設定されるため、増幅器104が無駄に電力を消費することがなく、RE装置100の消費電力の増大を抑制することができる。

【0052】

以上のように、本実施の形態によれば、キャリア設定情報に基づいてベースバンド信号を伝送するキャリアの占有帯域幅及び使用帯域幅を算出し、占有帯域幅及び使用帯域幅に対応するクリッピング閾値と増幅器の電圧とを設定する。このため、送信信号のキャリア配置に応じて増幅器の消費電力を適切に調整することができ、消費電力の増大を抑制することができる。

【0053】

なお、上記実施の形態1においては、BB信号#1～#Nそれぞれをクリッピングするものとしたが、BB信号#1～#Nを合成して得られる合成信号をクリッピングすることも可能である。図9は、合成信号をクリッピングする場合のFPGA101の構成を示すブロック図である。図9において、図3と同じ部分には同じ符号を付し、その説明を省略する。図9に示すFPGA101は、図3に示すFPGA101のクリッピング部202及びフィルタ203に代えて、フィルタ251、クリッピング部252及びフィルタ253を有する。このうち、フィルタ251は、BB信号#1～#Nに対応してN個設けられる。

10

20

30

40

50

【0054】

フィルタ251は、CPR I インタフェース201によって受信されたBB信号#1～#Nそれぞれの不要帯域成分を減衰させる。

【0055】

クリッピング部252は、合成部205から出力される合成信号をクリッピングする。具体的には、クリッピング部252は、合成信号の電力がクリッピング閾値を超えないように、合成信号に抑圧係数を乗算する。このとき、クリッピング部252は、CPU108によって設定されるクリッピング閾値と合成信号のサンプルの電力とを比較し、クリッピング閾値よりも大きい電力を有するサンプルに対して抑圧係数を乗算する。抑圧係数としては、例えばクリッピング閾値と各サンプルの電力との比（クリッピング閾値／サンプルの電力）を用いることができる。

10

【0056】

フィルタ253は、クリッピング部252によるクリッピングによって合成信号に生じた不要帯域成分を減衰させる。

【0057】

このように、合成信号に対してクリッピングをする場合には、CPU108は、クリッピング部252に対して占有帯域幅に応じたクリッピング閾値を設定する。これにより、占有帯域幅が小さくピーク電力が小さい信号に対しては、クリッピング閾値を小さくして、増幅器104へ入力される無線信号の電力を小さくすることができる。結果として、増幅器104の消費電力を増大させることなく所定の歪み特性を達成することができる。

20

【0058】

また、BB信号#1～#Nに対してクリッピングをするとともに、合成信号に対してもクリッピングをすることも可能である。図10は、BB信号#1～#N及び合成信号の双方をクリッピングする場合のFPGA101の構成を示すブロック図である。図10において、図3及び図9と同じ部分には同じ符号を付し、その説明を省略する。図10に示すFPGA101は、図3に示すFPGA101に、図9に示すクリッピング部252を追加した構成を採る。

【0059】

このような構成を採る理由は、以下のようなものである。すなわち、クリッピング部202によってBB信号#1～#Nそれぞれのクリッピングが実行されると、BB信号#1～#Nの合計電力はクリッピング閾値以下となる。しかしながら、その後、BB信号#1～#Nがフィルタ203を通過することによって、BB信号#1～#Nの波形が変化し、BB信号#1～#Nの合計電力がクリッピング閾値より大きくなることもある。このため、図10に示す構成では、BB信号#1～#Nが合成部205によって合成された後、クリッピング部252によって合成信号のクリッピングが実行される。これにより、合成信号の電力が確実にクリッピング閾値以下となり、増幅器104へ入力される無線信号の電力を小さくすることができる。なお、図10に示す構成では、クリッピング部252において抑圧される電力が比較的小さいため、クリッピング部252の後段にフィルタが設けられていない。

30

【0060】

（実施の形態2）

実施の形態2の特徴は、増幅器のゲート電圧及びドレイン電圧を一定にする一方で、クリッピング閾値を変化させ、増幅器の消費電力を固定したまま歪み特性の改善を図る点である。

40

【0061】

実施の形態2に係る無線通信システム及びRE装置の構成は、実施の形態1（図1～4）と同様であるため、その説明を省略する。実施の形態2のRE装置が有するメモリには、実施の形態1と同様に、クリッピング閾値設定テーブルと電圧設定テーブルが保持されている。このうち、クリッピング閾値設定テーブルは、実施の形態1と同様に、占有帯域幅が大きいほど大きいクリッピング閾値を記憶している。一方、電圧設定テーブルは、例

50

えば図 1 1 に示すように、すべての占有帯域幅及び使用帯域幅に対応付けて、同一の電圧値 F を記憶している。すなわち、実施の形態 2 においては、占有帯域幅及び使用帯域幅に対応付けて固定の電圧値 F が記憶されている。この電圧値 F は、図 8 に示す電圧値 F に対応しており、占有帯域幅が大きく使用帯域幅が小さい最悪の条件においても、最低限の歪み特性を得ることができる増幅器のゲート電圧及びドレイン電圧である。

【0062】

実施の形態 2 においては、増幅器の電圧が一定である一方で、キャリア設定情報に基づいて、占有帯域幅に応じたクリッピング閾値が設定される。このため、占有帯域幅が大きくピーク電力が大きい信号は、比較的大きいクリッピング閾値が用いられてクリッピングされ、占有帯域幅が小さくピーク電力が小さい信号は、比較的小さいクリッピング閾値が用いられてクリッピングされる。このとき、クリッピングの抑圧係数としては、例えばクリッピング閾値と各サンプルの電力との比（クリッピング閾値／サンプルの電力）を用いることができる。占有帯域幅に応じたクリッピングの結果、ピーク電力が小さい信号については、EVM を一定に保ったまま、増幅器へ入力される無線信号の電力を小さくすることができる。したがって、無線信号がより線形に増幅され、歪み特性を改善することができる。

10

【0063】

具体的に例を挙げると、図 1 2 に示すように、増幅器の入出力特性は、入力電力及び出力電力が比較的小さい範囲では、無線信号を線形に増幅するのに対し、入力電力及び出力電力が比較的大きい範囲では、無線信号を非線形に増幅することを示す。このため、ピーク電力が大きくクリッピング閾値も大きい場合には、増幅器へ入力される無線信号の電力が例えば P_1 となることがあり、この無線信号は非線形に増幅される。結果として、増幅器において非線形歪みが発生し、良好な歪み特性は得られない。

20

【0064】

これに対して、占有帯域幅に応じたクリッピング閾値が設定されることにより、クリッピング閾値が小さい場合には、増幅器へ入力される無線信号の電力を例えば P_2 とすることができ、この無線信号をより線形に増幅することが可能となる。結果として、無線信号の電力が P_1 である場合よりも歪み特性を改善することができる。

【0065】

以上のように、本実施の形態によれば、増幅器の電圧を固定する一方で、占有帯域幅に対応するクリッピング閾値を設定する。このため、占有帯域幅が小さくピーク電力が小さい信号は、比較的小さいクリッピング閾値が用いられてクリッピングされ、増幅器へ入力される無線信号の電力を小さくすることができる。したがって、増幅器の消費電力を増大させることなく歪み特性を改善することができる。

30

【0066】

なお、上記各実施の形態においては、CPR I インタフェースによって接続された REC 装置 10 及び RE 装置 100 を有する無線通信システムを例に挙げて説明したが、本発明はその他の無線通信システムに適用することも可能である。すなわち、複数のキャリアによって信号を伝送する無線装置であって、キャリア配置が変更される無線通信システムにおいて用いられる無線装置であれば、本発明を適用することが可能である。

40

【符号の説明】

【0067】

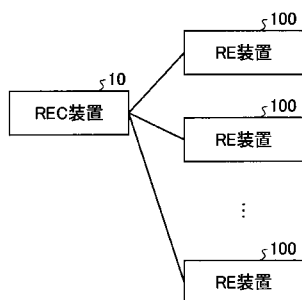
- 101 F P G A
- 102 D A コンバータ
- 103 アップコンバータ
- 104 増幅器
- 105、203、251、253 フィルタ
- 106 ダウンコンバータ
- 107 A D コンバータ
- 108 C P U

50

- | | |
|---------|-----------------|
| 109 | メモリ |
| 201 | C P R I インタフェース |
| 202、252 | クリッピング部 |
| 204 | N C O |
| 205 | 合成部 |
| 206 | 歪み補償部 |
| 301 | 遅延部 |
| 302 | 乗算部 |
| 303 | 電力演算部 |
| 304 | 比較部 |
| 305 | 抑圧係数算出部 |

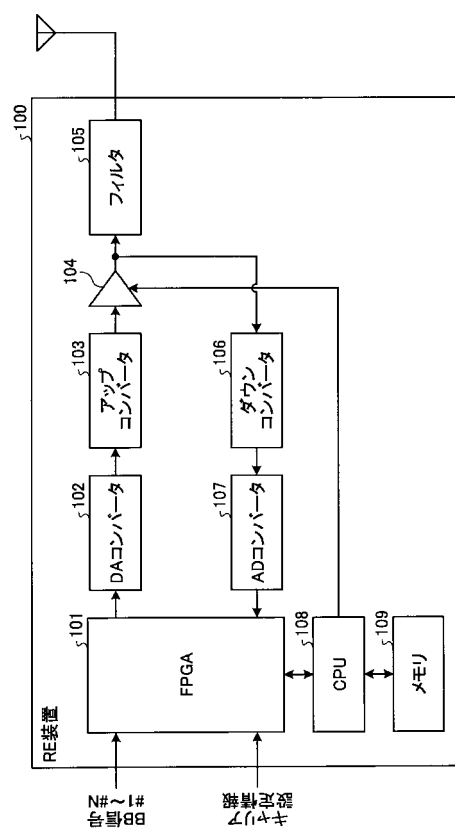
【图 1】

実施の形態1に係る無線通信システムの構成を示すブロック図

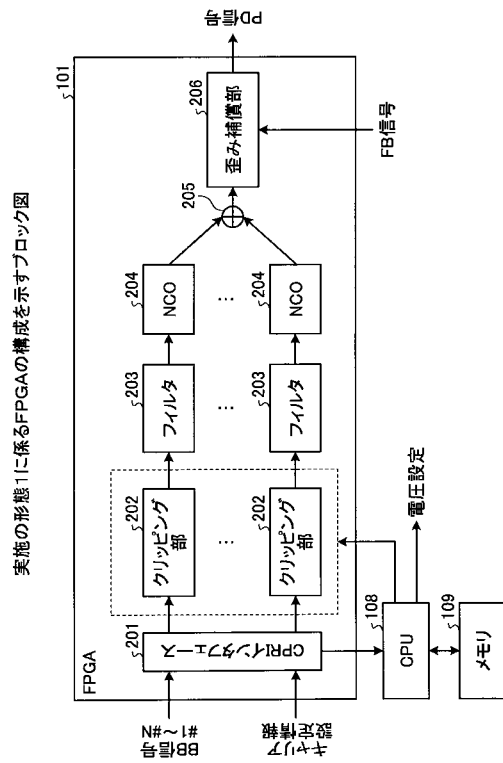


【图 2】

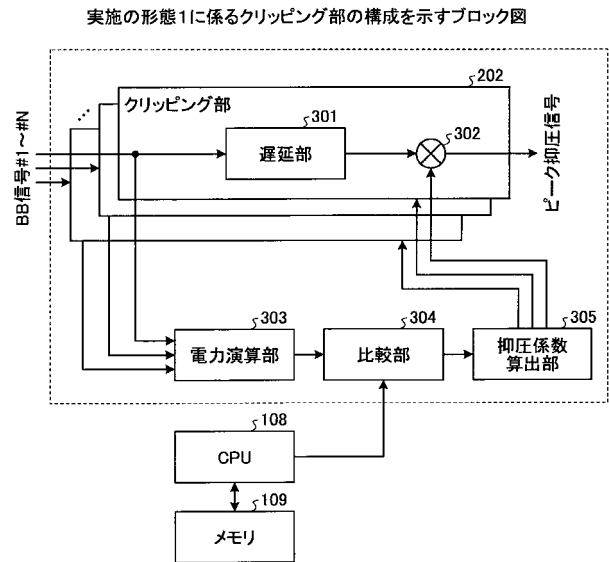
実施の形態1に係るRE装置のハードウェア構成を示すブロック図



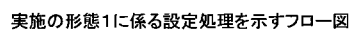
【 図 3 】



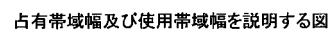
【図 4】



【図 5】



【 図 6 】



【図 7】

クリッピング閾値設定テーブルの具体例を示す図

		使用帯域幅Y(MHz)					
		0<Y≦10	10<Y≦20	20<Y≦30	30<Y≦40	40<Y≦50	50<Y≦60
占有帯域幅X(MHz)	0<X≦10	6.5dB	6.5dB	-	-	-	-
	10<X≦20	6.6dB	6.6dB	6.6dB	6.6dB	-	-
	20<X≦30	6.7dB	6.7dB	6.7dB	6.7dB	6.7dB	6.7dB
	30<X≦40	6.8dB	6.8dB	6.8dB	6.8dB	6.8dB	6.8dB
	40<X≦50	6.9dB	6.9dB	6.9dB	6.9dB	6.9dB	6.9dB
	50<X≦60	7.0dB	7.0dB	7.0dB	7.0dB	7.0dB	7.0dB
	60<X≦70	7.1dB	7.1dB	7.1dB	7.1dB	7.1dB	7.1dB
	70<X≦80	7.2dB	7.2dB	7.2dB	7.2dB	7.2dB	7.2dB
	80<X≦90	7.3dB	7.3dB	7.3dB	7.3dB	7.3dB	7.3dB
	90<X≦100	7.4dB	7.4dB	7.4dB	7.4dB	7.4dB	7.4dB

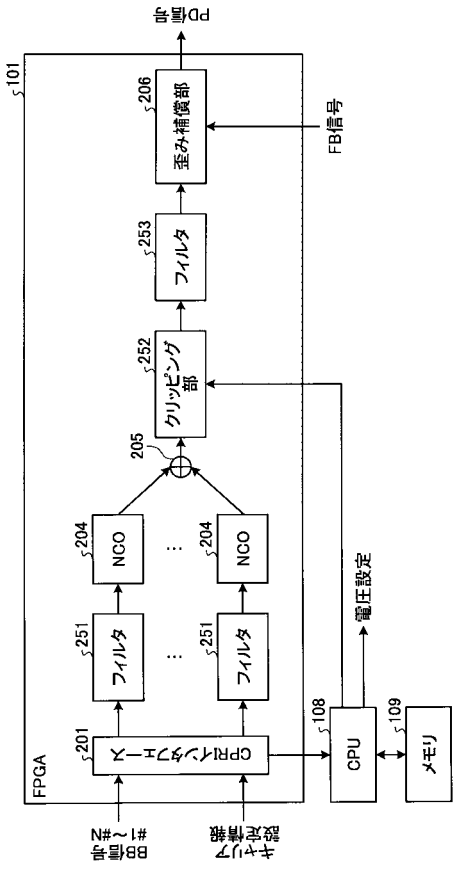
【図 8】

電圧設定テーブルの具体例を示す図

		使用帯域幅Y(MHz)					
		0<Y≦10	10<Y≦20	20<Y≦30	30<Y≦40	40<Y≦50	50<Y≦60
占有帯域幅X(MHz)	0<X≦10	A	A	-	-	-	-
	10<X≦20	B	B	B	B	-	-
	20<X≦30	B	B	B	B	B	B
	30<X≦40	C	C	C	C	C	C
	40<X≦50	C	C	C	C	C	C
	50<X≦60	D	D	D	D	D	C
	60<X≦70	D	D	D	D	D	C
	70<X≦80	E	E	E	E	D	C
	80<X≦90	E	E	E	E	D	C
	90<X≦100	F	F	E	E	D	C

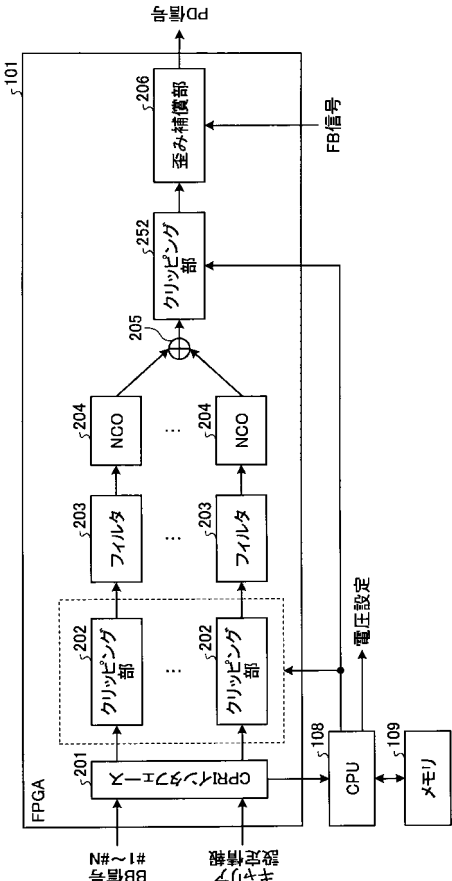
【図 9】

実施の形態1に係るFPGAの構成の変形例を示すブロック図



【図 10】

実施の形態1に係るFPGAの構成の変形例を示すブロック図



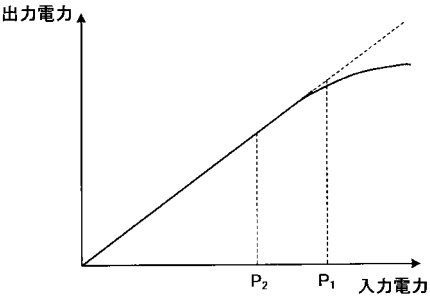
【図 1 1】

実施の形態2に係る電圧設定テーブルの具体例を示す図

		使用帯域幅Y(MHz)					
		0<Y≤10	10<Y≤20	20<Y≤30	30<Y≤40	40<Y≤50	50<Y≤60
占有帯域幅X(MHz)	0<X≤10	F	F	-	-	-	-
	10<X≤20	F	F	F	F	-	-
	20<X≤30	F	F	F	F	F	F
	30<X≤40	F	F	F	F	F	F
	40<X≤50	F	F	F	F	F	F
	50<X≤60	F	F	F	F	F	F
	60<X≤70	F	F	F	F	F	F
	70<X≤80	F	F	F	F	F	F
	80<X≤90	F	F	F	F	F	F
	90<X≤100	F	F	F	F	F	F

【図 1 2】

増幅器の入出力特性の具体例を示す図



フロントページの続き

Fターム(参考) 5J500 AA01 AA41 AC36 AF10 AK00 AK15 AK17 AK26 AK33 AK34
AK41 AM11 AS14 AT01 AT07
5K004 AA01 BA02 BC01 BD01
5K060 BB07 CC04 HH06 HH31 HH32 LL11