



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

218791
(11) (B1)

(51) Int. Cl.³
G 01 R 19/25

(22) Přihlášeno 17 11 80
(21) (PV 7794-80)

(40) Zveřejněno 30 07 82

(45) Vydáno 15 04 85

(75)

Autor vynálezu

KŘÍŽ FRANTIŠEK ing., PRAHA

(54) Fázově citlivý měřič napětí nebo proudu

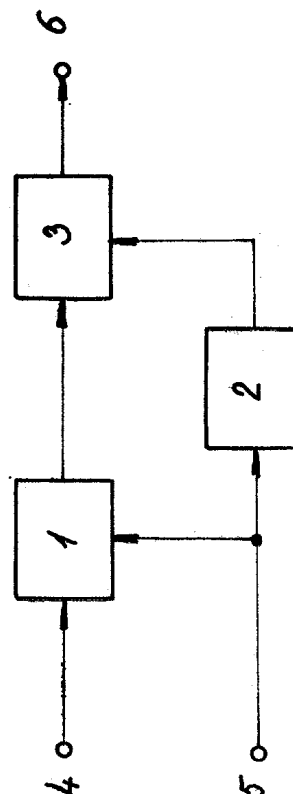
1

Vynález se týká fázově citlivého měřiče napětí nebo proudu.

Podstata vynálezu spočívá v tom, že obsahuje synchronní detektor, jehož druhý vstup je spojen se vstupem řídicího obvodu a jehož výstup je spojen s prvním vstupem integračního převodníku, jehož druhý vstup je spojen s výstupem řídicího obvodu.

Fázově citlivý měřič napětí nebo proudu je vhodný například pro konstrukci přesných a rychlých číslicových měřičů impedance.

2



Vynález se týká zapojení fázově citlivého měřiče napětí nebo proudu s potlačením vlivu vyšších harmonických vstupního signálu a s podstatně zkrácenou dobou odměru.

Dosud známé fázově citlivé měřiče vyžadují pro potlačení vlivu harmonických složek výstupního signálu a pro dosažení požadované přesnosti měření výstupní filtry s velkou časovou konstantou dosahující až řádu minut.

Uvedené nevýhody odstraňuje fázově citlivý měřič napětí nebo proudu, tvořený synchronním detektorem, jehož výstup je spojen s prvním vstupem integračního převodníku, podle vynálezu. Jeho podstata spočívá v tom, že druhý vstup integračního převodníku, například číslicově analogového integračního převodníku, je spojen s výstupem řídicího obvodu, jehož vstup je spojen s druhým vstupem synchronního detektoru.

Z řídicího napětí synchronního detektoru je v řídicím obvodu odvozen signál řídicí doby integrace integračního převodníku tak, aby byla rovna celistvému násobku doby periody řídicího signálu synchronního detektoru.

Předností zapojení fázově citlivého měřiče podle vynálezu je úplné nebo velmi účinné potlačení vlivu střídavé složky výstupního signálu synchronního detektoru, vyvolané složkami vstupního signálu s harmonickými a některými subharmonickými kmitočty k základnímu kmitočtu vstupního signálu nebo s kmitočty blízkými k těmto, na výstupní signál fázově citlivého měřiče při současném řádovém zkrácení doby měření proti dosud známým řešením.

Zapojení fázově citlivého měřiče je blíže objasněno na příkladu provedení pomocí vý-

kresu, na němž je znázorněno jeho blokové schéma.

Fázově citlivý měřič je tvořen synchronním detektorem 1, jehož první vstup současně tvoří vstup 4 měřeného signálu fázově citlivého měřiče. Druhý vstup synchronního detektoru 1 je spojen se vstupem řídicího obvodu 2 a současně tvoří vstup 5 řídicího signálu fázově citlivého měřiče. Výstup řídicího obvodu 2 je spojen s druhým vstupem integračního převodníku 3, zejména číslicověanalogového integračního převodníku, jehož první výstup je spojen s výstupem synchronního detektoru 1. Výstup integračního převodníku 3 současně tvoří výstup 6 fázově citlivého měřiče.

Odměr vstupního signálu, součinu jeho amplitudy a cosinu fázového posuvu mezi vstupním a řídicím signálem fázově citlivého měřiče se uskuteční tak, že na vstup 4 měřeného signálu fázově citlivého měřiče se přivede měřený signál a na vstup 5 řídicího signálu řídicí signál se stejným základním kmitočtem. Výstupní signál synchronního detektoru 1 je pak integrován integračním převodníkem 3 po dobu danou řídicím signálem generovaným řídicím obvodem 2 tak, aby se doba integrace rovnala celistvému násobku doby periody řídicího signálu přivedeného na vstup 5 řídicího signálu fázově citlivého měřiče. Signál na výstupu 6 fázově citlivého měřiče je pak úměrný součinu amplitudy a cosinu fázového posuvu mezi tímto signálem a řídicím signálem na vstupu 5 řídicího signálu fázově citlivého měřiče.

Fázově citlivý měřič podle vynálezu je vhodný například pro konstrukci přesných a rychlých číslicových měřičů impedance.

PŘEDMĚT VYNÁLEZU

Fázově citlivý měřič napětí nebo proudu, tvořený synchronním detektorem, jehož výstup je spojen s prvním vstupem integračního převodníku, vyznačený tím, že druhý vstup integračního převodníku (3), napří-

klad číslicově analogového integračního převodníku, je spojen s výstupem řídicího obvodu (2), jehož vstup je spojen s druhým vstupem synchronního detektoru (1).

