

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成17年9月15日(2005.9.15)

【公開番号】特開2004-205957(P2004-205957A)

【公開日】平成16年7月22日(2004.7.22)

【年通号数】公開・登録公報2004-028

【出願番号】特願2002-377150(P2002-377150)

【国際特許分類第7版】

G 0 9 G 3/36

G 0 9 G 3/20

H 0 3 K 17/00

H 0 3 K 19/0175

H 0 3 K 19/0185

【F I】

G 0 9 G 3/36

G 0 9 G 3/20 6 2 1 L

G 0 9 G 3/20 6 3 3 U

H 0 3 K 17/00 D

H 0 3 K 19/00 1 0 1 D

H 0 3 K 19/00 1 0 1 R

【手続補正書】

【提出日】平成17年3月24日(2005.3.24)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板上に形成された薄膜トランジスタを含むレベル変換回路を備える表示装置であって

、前記レベル変換回路は、振幅が1.2V以下の非差動の入力信号を、より大きな振幅の信号に変換することを特徴とする表示装置。

【請求項2】

前記入力信号は、振幅が、前記薄膜トランジスタのしきい値電圧の2倍より小さい信号であることを特徴とする請求項1に記載の表示装置。

【請求項3】

前記入力信号は、振幅が、前記薄膜トランジスタのしきい値電圧の1.6倍以下の信号であることを特徴とする請求項2に記載の表示装置。

【請求項4】

前記入力信号は、振幅が、前記薄膜トランジスタのしきい値電圧以上、1.6倍以下の信号であることを特徴とする請求項2に記載の表示装置。

【請求項5】

前記入力信号は、制御信号、あるいは表示データであることを特徴とする請求項1ないし請求項4のいずれか1項に記載の表示装置。

【請求項6】

前記入力信号は、制御信号であり、

前記レベル変換回路は、第1電圧が供給される第1電源線と出力端子との間に接続され

、ゲート電極に第1容量素子を介して前記入力信号が印加される第1導電型の第1トランジスタと、

前記出力端子と第2電圧が供給される第2電源線との間に接続され、ゲート電極に第2容量素子を介して前記入力信号が印加される第2導電型の第2トランジスタと、

前記第1トランジスタのゲート電極に第1バイアス電圧を印加する第1バイアス回路と

、前記第2トランジスタのゲート電極に第2バイアス電圧を印加する第2バイアス回路とを有し、

前記第1バイアス電圧は、前記第1トランジスタのゲート電極に印加される電圧が最大値のときに、前記第1トランジスタがオフとなる電圧であり、

前記第2バイアス電圧は、前記第2トランジスタのゲート電極に印加される電圧が最小値のときに、前記第2トランジスタがオフとなる電圧であることを特徴とする請求項1ないし請求項4のいずれか1項に記載の表示装置。

【請求項7】

前記第1バイアス電圧は、前記第1トランジスタのゲート電極に印加される電圧の最大値が、前記第1電圧から前記第1トランジスタのしきい値電圧を減算した電圧値となる電圧であり、

前記第2バイアス電圧は、前記第2トランジスタのゲート電極に印加される電圧の最小値が、前記第2電圧に前記第2トランジスタのしきい値電圧を加算した電圧値となる電圧であることを特徴とする請求項6に記載の表示装置。

【請求項8】

前記入力信号は、表示データであり、

前記レベル変換回路は、前記入力信号をサンプリングするサンプルホールド回路と、

ゲート電極に前記サンプルホールド回路の出力電圧が印加されるトランジスタと、

第1の電極が、第1電圧が供給される第1電源線に接続される第1スイッチング素子と

、第2の電極が、前記第1スイッチング素子の第2の電極に接続され、第1の電極が、前記トランジスタの第2の電極に接続される第2スイッチング素子と、

前記第2スイッチング素子の第2の電極に接続される電圧保持回路と、

前記第1電源線と、第2電圧が供給される第2電源線との間に接続され、前記電圧保持回路の出力電圧が入力されるインバータ回路と、

前記トランジスタの第1の電極にバイアス電圧を印加するバイアス回路とを有し、

前記バイアス電圧は、前記トランジスタのゲート電極に印加される電圧が最小値のときに、前記トランジスタがオフとなる電圧であることを特徴とする請求項1ないし請求項4のいずれか1項に記載の表示装置。

【請求項9】

前記バイアス電圧は、前記第2電圧から前記トランジスタのしきい値電圧を減算した電圧であることを特徴とする請求項8に記載の表示装置。

【請求項10】

低振幅の制御信号を、より大きな振幅の信号に変換する第1のレベル変換回路と、

低振幅の表示データを、より大きな振幅の信号に変換する第2のレベル変換回路とを備える表示装置であって、

前記第1のレベル変換回路は、第1電圧が供給される第1電源線と出力端子との間に接続され、ゲート電極に第1容量素子を介して前記制御信号が印加される第1導電型の第1トランジスタと、

前記出力端子と第2電圧が供給される第2電源線との間に接続され、ゲート電極に第2容量素子を介して前記制御信号が印加される第2導電型の第2トランジスタと、

前記第1トランジスタのゲート電極に第1バイアス電圧を印加する第1バイアス回路と

、前記第2トランジスタのゲート電極に第2バイアス電圧を印加する第2バイアス回路と

を有し、

前記第1バイアス電圧は、前記第1トランジスタのゲート電極に印加される電圧が最大値のときに、前記第1トランジスタがオフとなる電圧であり、

前記第2バイアス電圧は、前記第2トランジスタのゲート電極に印加される電圧が最小値のときに、前記第2トランジスタがオフとなる電圧であり、

前記第2のレベル変換回路は、前記表示データをサンプリングするサンプルホールド回路と、

ゲート電極に前記サンプルホールド回路の出力電圧が印加される第3トランジスタと、

第1の電極が、前記第1電源線に接続される第1スイッチング素子と、

第2の電極が、前記第1スイッチング素子の第2の電極に接続され、第1の電極が、前記第3トランジスタの第2の電極に接続される第2スイッチング素子と、

前記第2スイッチング素子の第2の電極に接続される電圧保持回路と、

前記第1電源線と、前記第2電源線との間に接続され、前記電圧保持回路の出力電圧が入力されるインバータ回路と、

前記第3トランジスタの第1の電極に第3バイアス電圧を印加する第3バイアス回路とを有し、

前記第3バイアス電圧は、前記第3トランジスタのゲート電極に印加される電圧が最小値のときに、前記第3トランジスタがオフとなる電圧であることを特徴とする表示装置。

【請求項11】

前記第1バイアス電圧は、前記第1トランジスタのゲート電極に印加される電圧の最大値が、前記第1電圧から前記第1トランジスタのしきい値電圧を減算した電圧値となる電圧であり、

前記第2バイアス電圧は、前記第2トランジスタのゲート電極に印加される電圧の最小値が、前記第2電圧に前記第2トランジスタのしきい値電圧を加算した電圧値となる電圧であり、

前記第3バイアス電圧は、前記第2電圧から前記第3トランジスタのしきい値電圧を減算した電圧であることを特徴とする請求項10に記載の表示装置。

【請求項12】

前記第1のレベル変換回路から出力される制御信号に基づき、前記第2のレベル変換回路の前記第1スイッチング素子および前記第2スイッチング素子を駆動することを特徴とする請求項10または請求項11に記載の表示装置。

【請求項13】

前記第1のレベル変換回路、および前記第2のレベル変換回路は、基板上に形成された薄膜トランジスタを含むことを特徴とする請求項10ないし請求項12のいずれか1項に記載の表示装置。

【請求項14】

低振幅の入力信号を、より大きな振幅の信号に変換するレベル変換回路を備える表示装置であって、

前記レベル変換回路は、第1電圧が供給される第1電源線と出力端子との間に接続され、ゲート電極に第1容量素子を介して前記入力信号が印加される第1導電型の第1トランジスタと、

前記出力端子と第2電圧が供給される第2電源線との間に接続され、ゲート電極に第2容量素子を介して前記入力信号が印加される第2導電型の第2トランジスタと、

前記第1トランジスタのゲート電極に第1バイアス電圧を印加する第1バイアス回路と、

前記第2トランジスタのゲート電極に第2バイアス電圧を印加する第2バイアス回路とを有し、

前記第1バイアス電圧は、前記第1トランジスタのゲート電極に印加される電圧が最大値のときに、前記第1トランジスタがオフとなる電圧であり、

前記第2バイアス電圧は、前記第2トランジスタのゲート電極に印加される電圧が最小

値のときに、前記第2トランジスタがオフとなる電圧であることを特徴とする表示装置。

【請求項15】

前記第1バイアス電圧は、前記第1トランジスタのゲート電極に印加される電圧の最大値が、前記第1電圧から前記第1トランジスタのしきい値電圧を減算した電圧値となる電圧であり、

前記第2バイアス電圧は、前記第2トランジスタのゲート電極に印加される電圧の最小値が、前記第2電圧に前記第2トランジスタのしきい値電圧を加算した電圧値となる電圧であることを特徴とする請求項14に記載の表示装置。

【請求項16】

低振幅の入力信号を、より大きな振幅の信号に変換するレベル変換回路を備える表示装置であって、

前記レベル変換回路は、前記入力信号をサンプリングするサンプルホールド回路と、

ゲート電極に前記サンプルホールド回路の出力電圧が印加されるトランジスタと、

第1の電極が、第1電圧が供給される第1電源線に接続される第1スイッチング素子と

、
第2の電極が、前記第1スイッチング素子の第2の電極に接続され、第1の電極が、前記トランジスタの第2の電極に接続される第2スイッチング素子と、

前記第2スイッチング素子の第2の電極に接続される電圧保持回路と、

前記第1電源線と、第2電圧が供給される第2電源線との間に接続され、前記電圧保持回路の出力電圧が入力されるインバータ回路と、

前記トランジスタの第1の電極にバイアス電圧を印加するバイアス回路とを有し、

前記バイアス電圧は、前記トランジスタのゲート電極に印加される電圧が最小値のときに、前記トランジスタがオフとなる電圧であることを特徴とする表示装置。

【請求項17】

前記バイアス電圧は、前記第2電圧から前記トランジスタのしきい値電圧を減算した電圧であることを特徴とする請求項16に記載の表示装置。

【請求項18】

前記レベル変換回路は、基板上に形成された薄膜トランジスタを含むことを特徴とする請求項14ないし請求項17のいずれか1項に記載の表示装置。