

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6584885号
(P6584885)

(45) 発行日 令和1年10月2日(2019.10.2)

(24) 登録日 令和1年9月13日(2019.9.13)

(51) Int.Cl. F I
H03L 7/08 (2006.01) H03L 7/08 230

請求項の数 5 (全 23 頁)

(21) 出願番号	特願2015-180816 (P2015-180816)	(73) 特許権者	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22) 出願日	平成27年9月14日(2015.9.14)	(73) 特許権者	317011920 東芝デバイス&ストレージ株式会社 東京都港区芝浦一丁目1番1号
(65) 公開番号	特開2017-59882 (P2017-59882A)	(74) 代理人	100076233 弁理士 伊藤 進
(43) 公開日	平成29年3月23日(2017.3.23)	(74) 代理人	100101661 弁理士 長谷川 靖
審査請求日	平成29年9月11日(2017.9.11)	(74) 代理人	100135932 弁理士 篠浦 治
		(72) 発明者	佐藤 裕治 東京都港区芝浦一丁目1番1号 株式会社 東芝内

最終頁に続く

(54) 【発明の名称】 雑音除去機能を有する機器

(57) 【特許請求の範囲】

【請求項1】

熱雑音以外の雑音成分が離散的に含まれる信号を発生する信号発生器と、
前記信号発生器の出力の履歴を用いて、前記信号発生器の出力に離散的に含まれる前記熱雑音以外の雑音成分を検出する雑音検出部と、
前記信号発生器の出力から前記雑音検出部が検出した雑音成分を除去する信号補正部とを具備した雑音除去機能を有する機器。

【請求項2】

前記信号発生器は、熱雑音以外の雑音が離散的に発生する所定のトランジスタサイズ以下のトランジスタを含む
請求項1に記載の雑音除去機能を有する機器。

【請求項3】

前記信号補正部は、前記信号発生器の出力に含まれる信号成分と、前記信号発生器の出力に離散的に含まれる前記熱雑音以外の雑音成分との差分を用いて、前記信号発生器の出力から前記熱雑音以外の雑音成分を除去する
請求項1又は2に記載の雑音除去機能を有する機器。

【請求項4】

前記信号発生器は、基準発振出力を前記信号として出力する発振器により構成され、
前記雑音検出部は、前記基準発振出力に離散的に含まれる周波数誤差を前記熱雑音以外の雑音成分として検出し、

前記信号補正部は、前記発振器からの前記基準発振出力に基づく発振出力を発生するPLL回路のフィードバックループ内に設けられた周波数誤差の補正部により構成される請求項1乃至3のいずれか1つに記載の雑音除去機能を有する機器。

【請求項5】

前記信号発生器は、

熱雑音以外の雑音成分が離散的に含まれる信号を複数発生する複数の小回路と、

前記熱雑音以外の雑音成分が離散的に含まれる複数の信号のうち、前記熱雑音以外の雑音による前記信号への影響が最も大きい信号を発生する1つ以上の小回路を前記複数の小回路から選択する選択回路と

を具備する請求項1乃至4のいずれか1つに記載の雑音除去機能を有する機器。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、雑音除去機能を有する機器に関する。

【背景技術】

【0002】

一般的には、熱雑音は、平均化することで除去可能である。しかしながら、熱雑音以外の雑音については、平均化処理では除去することができない。

【先行技術文献】

【特許文献】

20

【0003】

【特許文献1】特開2014-17804号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

実施形態は、熱雑音以外の雑音の発生を検出して、雑音を除去した信号を発生することができる雑音除去機能を有する機器を提供することを目的とする。

【課題を解決するための手段】

【0005】

実施形態の雑音除去機能を有する機器は、熱雑音以外の雑音成分が離散的に含まれる信号を発生する信号発生器と、前記信号発生器の出力の履歴を用いて、前記信号発生器の出力に離散的に含まれる前記熱雑音以外の雑音成分を検出する雑音検出部と、前記信号発生器の出力から前記雑音検出部が検出した雑音成分を除去する信号補正部とを具備する。

30

【図面の簡単な説明】

【0006】

【図1】第1の実施の形態に係る雑音除去機能を有する機器を示す回路図。

【図2】図1の雑音除去機能を有する機器によって構成可能な機器の一例を示す図表。

【図3】第2の実施の形態を示す回路図。

【図4】図3中の発振器30の具体的な回路構成の一例を示す回路図。

【図5A】検出器40において発生する補正值出力を説明するための波形図。

40

【図5B】検出器40において発生する補正值出力を説明するための波形図。

【図5C】検出器40において発生する補正值出力を説明するための波形図。

【図5D】検出器40において発生する補正值出力を説明するための波形図。

【図6】図5Aの基準発振出力 f_0 の周波数を説明するための説明図。

【図7】図5Aに対応した補正值出力の一例を示す波形図。

【図8】本発明の第3の実施の形態を示すブロック図。

【図9】横軸に時間をとり縦軸に発振器30からの基準発振出力をとって、RTS雑音の影響による発振周波数制御情報の変動分をループフィルタ53によって減衰させる様子を説明するための波形図。

【図10】検出器70からの補正值出力を説明するための説明図。

50

【図 1 1】第 4 の実施の形態を示す回路図。

【図 1 2】補正值出力を説明するための説明図。

【図 1 3】第 5 の実施の形態を示すブロック図。

【図 1 4】信号発生器である基準電圧・電流源の具体的な構成の一例を示す回路図。

【図 1 5 A】端子 O 1 , O 2 間に現れる定電圧に熱雑音以外の雑音が混入した場合の例を示す波形図。

【図 1 5 B】トランジスタ T 3 のドレインに現れる定電流に熱雑音以外の雑音が混入した場合の例を示す波形図。

【図 1 6】第 6 の実施の形態を示すブロック図。

【図 1 7 A】横軸に時間を取り縦軸に電圧をとって、比較補正回路 9 2 の動作を説明するための波形図。

【図 1 7 B】横軸に時間を取り縦軸に電圧をとって、比較補正回路 9 2 の動作を説明するための波形図。

【図 1 8】第 7 の実施の形態を示すブロック図。

【図 1 9】変形例に採用される信号発生器を示す回路図。

【発明を実施するための形態】

【0007】

以下、図面を参照して本発明の実施の形態について詳細に説明する。

(第 1 の実施の形態)

図 1 は第 1 の実施の形態に係る雑音除去機能を有する機器を示す回路図である。信号発生器 1 0 は、各種信号を発生する。信号発生器 1 0 が発生する信号は、電圧、電流、位相、周波数等によって情報を伝達するものである。この信号には、熱雑音が含まれると共に、熱雑音以外の雑音、例えば、R T S 雑音、B T I 雑音、H C I 雑音、T D D B 雑音等が含まれる。信号発生器 1 0 からの各種信号は、信号補正器 2 0 に与えられる。

【0008】

各種電子・電気機器においては、雑音の影響をキャンセルする仕組みを備えたものがある。例えば、P L L 回路においては、P L L ループ中のループフィルタ (L P F) によって雑音を除去することができる。しかし、この種のフィルタによって除去できる雑音は、自由電子による熱運動 (ブラウン運動) によって生じる熱雑音 (ホワイトノイズ) である。

【0009】

例えば、トランジスタには、低い周波数で予測できない変化をするフリッカ雑音が発生する。フリッカ雑音は $1/f$ 雑音とも呼ばれ、例えば、R T S (Random Telegraph Signal) 雑音がフリッカ雑音の原因となる。R T S 雑音は、M O S トランジスタのチャンネル内を移動するキャリア (電子/正孔) の一つが、ゲート絶縁膜中などに存在するトラップ準位に捕獲されることで生じると考えられており、閾値電圧の変動が生じて、トランジスタを用いた回路の誤動作がランダムに発生する。

【0010】

また、熱雑音以外の雑音としては、R T S 雑音の他に、B T I (Bias Temperature Instability) 雑音や H C I (Hot Carrier Injection) 雑音や T D D B (Time Dependent Dielectric Breakdown) 雑音等もある。これらの雑音も、R T S 雑音と同様に、変動を予測することができない低周波の雑音として電子機器の出力等に重畳される。例えば、シリコン発振器においては、R T S 雑音、B T I 雑音、H C I 雑音、T D D B 雑音等の雑音 (以下、熱雑音以外の雑音という) によって、発振周波数が変動する等の不具合が生じる。

【0011】

信号補正器 2 0 は、雑音検出器 2 1 を有している。なお、雑音検出器 2 1 は信号補正器 2 0 の外部に設けられることもある。雑音検出器 2 1 は、信号発生器 1 0 からの信号に含まれる熱雑音以外の雑音を検出する。信号補正器 2 0 は、雑音検出器 2 1 の検出結果を用いて、信号発生器 1 0 からの信号に含まれる雑音成分を除去して、出力信号として出力するようになっている。

10

20

30

40

50

【 0 0 1 2 】

図2は図1の雑音除去機能を有する機器によって構成可能な機器の一例を示す図表である。例えば、図1の雑音除去機能を有する機器をシリコン発振器に適用した場合には、信号発生器10は、発振器によって構成することができる。このような発振器は、熱雑音以外の雑音である $1/f$ 雑音を含む発振出力を発生する。また、シリコン発振器では、図1の雑音検出器21を位相検出器によって構成することができる。この位相検出器は、発振器の出力のエッジのずれを検出する。また、シリコン発振器では、図1の信号補正器20をADPLL(All-Digital Phase Locked Loop)によって構成することができる。ADPLLは、位相検出器によって検出されたエッジのずれを補正することで、 $1/f$ 雑音を除去した発振出力を出力する。

10

【 0 0 1 3 】

同様に、図1の雑音除去機能を有する機器をイメージセンサに適用した場合には、信号発生器10は、センサーの画素部と初段増幅器によって構成することができる。このようなセンサーの画素部と初段増幅器は、熱雑音以外の雑音である $1/f$ 雑音(ランダム雑音)を含む画像信号を発生する。また、イメージセンサでは、図1の雑音検出器21をランダム雑音検出器によって構成することができる。このランダム雑音検出器は、画像信号に含まれる $1/f$ 雑音を検出する。また、イメージセンサでは、図1の信号補正器20を画像処理部によって構成することができる。画像処理部は、ランダム雑音検出器によって検出された $1/f$ 雑音を除去した画像信号を出力する。

20

【 0 0 1 4 】

同様に、図1の雑音除去機能を有する機器を基準電圧・電流源に適用した場合には、信号発生器10は、バンドギャブリファレンスによって構成することができる。このようなバンドギャブリファレンスは、熱雑音以外の雑音であるフリッカ雑音を含む基準電圧、基準電流を発生する。また、基準電圧・電流源では、図1の雑音検出器21を電位差検知器によって構成することができる。この電位差検知器は、電圧、電流に含まれるRTS雑音を検出する。また、基準電圧・電流源では、図1の信号補正器20を電圧・電流補正器によって構成することができる。電圧・電流補正器は、電位差検知器によって検出されたRTS雑音を除去した信号を出力する。

【 0 0 1 5 】

本実施の形態においては、信号発生器10は、信号発生器10を構成するトランジスタの一部又は全部が、十分に小さいトランジスタサイズで構成されている。例えば、十分に小さいサイズのトランジスタとは、概ね65nm以下のプロセスルールに従って製造された最小サイズに近い大きさで作成したトランジスタをいう。

30

【 0 0 1 6 】

このように十分に小さいサイズのトランジスタ(以下、縮小化トランジスタという)においては、RTS雑音の発生源の数が比較的少ない。縮小化トランジスタを採用すると、トラップ順位に捕獲されるキャリアの数が十分に少なくなる。即ち、雑音の発生源の数が減少する。これにより、縮小化トランジスタに生じるRTS雑音は、離散的に生じるようになる。また、縮小化トランジスタにおいては、電流や電圧等の出力レベルが十分に小さく、RTS雑音が出来に与える影響が大きい。即ち、RTS雑音が発生した場合とそうでない場合とで、縮小化トランジスタの出力の差は大きい。このように、縮小化トランジスタの出力は、RTS雑音が離散的に発生するとともに、RTS雑音が発生した場合とそうでない場合とで出力が著しく異なることから、RTS雑音の発生の検出が容易となる。

40

【 0 0 1 7 】

例えば、信号発生器10の出力が電圧変化により情報を伝達するものである場合には、RTS雑音が発生した場合とそうでない場合とで信号発生器10の出力電圧のレベルが著しく異なることになる。また、信号発生器10の出力が周波数により情報を伝達するものである場合には、RTS雑音が発生した場合とそうでない場合とで信号発生器10の出力周波数が著しく異なることになる。これにより、RTS雑音を容易に検出することができるようになる。

50

【 0 0 1 8 】

なお、R T S 雑音について、数学的な考察を行った文献としては、Moments and Polyspectra of the Discrete-Time Random Telegraph Signal (Bernard Picinbono, Fellow, IEEE)がある。また、R T S 雑音の測定については、文献Random Telegraph Noise of Deep-Submicrometer MOSFET's (K.K. HUNG, P. K. KO, CHENMING HU, SENIOR MEMBER, IEEE, AND YIU CHUNG CHENG, MEMBER, IEEE) に詳述されている。

【 0 0 1 9 】

なお、R T S 雑音に限らず、熱雑音以外の他の雑音についても、縮小化トランジスタを採用することで、熱雑音以外の雑音の発生源の数を減少させ、熱雑音以外の雑音を離散的に発生させるとともに、熱雑音以外の雑音が発生した場合とそうでない場合とで出力の変化を大きくして、熱雑音以外の雑音の発生の検出を容易にすることができる。

10

【 0 0 2 0 】

例えば、B T I 雑音は、その劣化メカニズムは現時点で完全に解明されていないが、電圧印加や高温によりトランジスタの閾値が変動する現象である事が知られている。縮小化トランジスタを採用することで、B T I 雑音の発生源の数を減少させることができる。また、B T I 雑音による縮小化トランジスタの閾値の感度が大きい。つまり、縮小化トランジスタを採用することで、B T I 雑音の検出が容易となる。

【 0 0 2 1 】

また、H C I 雑音は、チャンネル内のキャリアがチャンネル方向の電界から大きなエネルギーを得て、ゲート絶縁膜界面のエネルギー障壁を越えて膜中に注入されることにより閾値変動等を生じさせるものである。H C I 雑音についても、縮小化トランジスタを採用することで、発生源の数を減少させることができる。また、H C I 雑音による縮小化トランジスタの閾値の感度が大きい。つまり、H C I 雑音についても、縮小化トランジスタを採用することで、雑音の検出が容易となる。

20

【 0 0 2 2 】

また、T D D B 雑音は、ゲート絶縁膜に絶縁耐圧以下の電界を印加している場合でも、長時間に及ぶと絶縁膜が劣化して破壊に至ることにより発生する雑音である。このT D D B 雑音についても、縮小化トランジスタを採用することで、雑音の検出が容易となる。

【 0 0 2 3 】

即ち、従来、トランジスタサイズを大きくすることで、フリッカ雑音を抑制するようになっていたが、本実施の形態においては、トランジスタサイズを縮小化することで、熱雑音以外の雑音を離散的に発生させてその検出を容易にするものである。

30

【 0 0 2 4 】

このように構成された実施の形態においては、信号発生器 1 0 は、信号を発生して信号補正器 2 0 に出力する。信号発生器 1 0 が出力する信号には、熱雑音と熱雑音以外の雑音が含まれる。

【 0 0 2 5 】

雑音検出器 2 1 は、信号発生器 1 0 の一部又は全部のトランジスタが縮小化トランジスタによって構成されていることから、熱雑音以外の雑音が離散的に発生するので、熱雑音以外の雑音の検出が可能である。例えば、雑音検出器 2 1 は、信号発生器 1 0 からの信号を順次記憶し、信号の変化量を検出する。雑音検出器 2 1 は、信号の変化量が所定の閾値よりも大きくなった場合には、熱雑音以外の雑音を検出されたものと判定する。

40

【 0 0 2 6 】

仮に、信号発生器 1 0 に採用されるトランジスタが十分に大きいサイズのトランジスタである場合には、熱雑音以外の雑音は連続的に発生するとともに信号に与える影響は比較的小さく、この雑音による信号の変化量は比較的小さい。このため、熱雑音以外の雑音の検出は容易ではない。

【 0 0 2 7 】

これに対し、信号発生器 1 0 には縮小化トランジスタが採用されており、この場合には、熱雑音以外の雑音は離散的に発生するとともに信号への影響は比較的大きく、雑音によ

50

って信号は比較的大きく変化する。雑音検出器 2 1 は、この変化量が閾値を超えたか否かによって、熱雑音以外の雑音を容易に検出することができる。

【 0 0 2 8 】

信号補正器 2 0 は、雑音検出器 2 1 が検出した熱雑音以外の雑音成分を信号発生器 1 0 の出力から除去して、熱雑音以外の雑音を除去した出力信号を出力する。出力信号から熱雑音以外の雑音である B T I 雑音、H C I 雑音及び T D D B 雑音等を除去した場合には、極めて高い精度の信号を得ることができる。例えば、出力信号がクロックである場合には、正確なクロック周波数を得ることができる。

【 0 0 2 9 】

このように本実施の形態においては、信号発生器に採用するトランジスタのサイズを十分に小さくすることによって、熱雑音以外の雑音を離散的に発生させる。また、雑音レベルを信号レベルに比べて十分に大きくする。熱雑音以外の雑音の影響は、トランジスタの微細化が進むにつれて顕在化してきている。熱雑音以外の雑音は、トランジスタサイズを大きくすることで、相対的に影響を軽減することができる。そこで、従来、熱雑音以外の雑音の影響が大きく現れるトランジスタについては、トランジスタサイズを大きくすることで対応していた。

【 0 0 3 0 】

即ち、一般的な信号処理回路においては、トランジスタサイズを大きくすることで、雑音レベルを信号レベルに比べて十分に小さくするように制御するのに対し、本実施の形態においては、熱雑音以外の雑音については S / N を低下させ、雑音レベルが信号レベルに比べて例えば 1 / 2 0 ~ 1 / 2 0 0 0 程度に十分に大きくなるように制御する。これにより、変動の予測が困難な R T S 雑音等の熱雑音以外の雑音についても、雑音検出器において検出可能にすることができ、熱雑音以外の雑音を確実に除去した出力信号を得ることができる。

(第 2 の実施の形態)

図 3 は第 2 の実施の形態を示す回路図である。本実施の形態は、A D P L L に適用したものである。

【 0 0 3 1 】

図 3 において、発振器 3 0 は図 1 の信号発生器 1 0 に対応し、A D P L L 5 0 は図 1 の信号補正器 2 0 に対応し、検出器 4 0 は図 1 の雑音検出器 2 1 に対応する。発振器 3 0 は、A D P L L 5 0 が発生する発振出力の元となる低周波の基準発振出力を発生する。

【 0 0 3 2 】

図 4 は図 3 中の発振器 3 0 の具体的な回路構成の一例を示す回路図である。

【 0 0 3 3 】

図 4 において、スイッチ S 1 1 , S 1 3 , S 1 6 は、制御信号 の反転信号である制御信号 バー (以下、 / と記載) のハイレベル (以下、H レベルという) で同時にオンし、制御信号 / のローレベル (以下、L レベルという) で同時にオフする。スイッチ S 1 2 , S 1 4 , S 1 5 は制御信号 の H レベルで同時にオンし、L レベルで同時にオフする。

【 0 0 3 4 】

スイッチ S 1 1 , S 1 3 がオンになると、電流源 I 1 1 からの電流がスイッチ S 1 1 を介してコンデンサ C 1 1 に流れて、コンデンサ C 1 1 の端子電圧が上昇する。こうして、コンパレータ 3 2 の正相入力端に印加される電圧が上昇する。また、電流源 I 1 2 からの電流は、スイッチ S 1 3 を介して抵抗 R 1 に流れる。抵抗 R 1 の電圧降下によって、コンパレータ 3 2 の逆相入力端には、所定の定電圧 (基準電圧) が印加される。コンパレータ 3 2 はコンデンサ C 1 1 の端子電圧が抵抗 R 1 による基準電圧よりも高くなると、出力を L レベルから H レベルに変化させる。

【 0 0 3 5 】

これにより、制御信号 / は L レベルとなり、制御信号 は H レベルとなる。そうすると、スイッチ S 1 1 , S 1 3 , S 1 6 はオフとなり、スイッチ S 1 2 , S 1 4 , S 1 5 は

10

20

30

40

50

オンとなって、コンデンサ C 1 2 はスイッチ S 1 4 を介して電流源 I 1 2 からの電流によって充電される。また、抵抗 R 1 には、電流源 I 1 1 からの電流が流れて電圧降下が生じる。

【 0 0 3 6 】

コンデンサ C 1 2 の端子電圧はコンパレータ 3 2 の逆相入力端に供給され、抵抗 R 1 による基準電圧はコンパレータ 3 2 の正相入力端に供給される。コンデンサ C 1 2 の端子電圧が抵抗 R 1 による基準電圧を超えると、コンパレータ 3 2 の出力は H レベルから L レベルに反転する。これにより、制御信号 / は H レベルとなり、制御信号 は L レベルとなる。こうして、スイッチ S 1 1 , S 1 3 , S 1 6 はオンとなり、スイッチ S 1 2 , S 1 4 , S 1 5 はオフとなって、同様の動作を繰り返す。

10

【 0 0 3 7 】

コンパレータ 3 2 の出力は、コンデンサ C 1 1 の端子電圧が基準電圧に到達するか又はコンデンサ C 1 2 の端子電圧が基準電圧に到達する毎に反転することになる。即ち、コンパレータ 3 2 からは、電流源 I 1 1 , I 1 2 の定電流値及びコンデンサ C 1 1 , C 1 2 の容量に基づく端子電圧の変化と、抵抗 R 1 の抵抗値に基づく基準電圧とに応じた一定周期の発振出力が得られる。この発振出力が基準発振出力として A D P L L 5 0 に供給されるようになっている。なお、コンパレータ 3 2 の出力はインバータ 3 3 , 3 4 に供給されて、コンパレータ 3 2 の出力が反転する毎に制御信号 / , が生成される。

【 0 0 3 8 】

コンパレータ 3 2 にオフセットが生じている場合には、このオフセットの影響によって、コンパレータ 3 2 の出力の反転タイミングが変化する。従って、基準電圧をコンパレータ 3 2 の逆相入力端のみに供給した場合には、オフセット値の相違によって素子毎に発振周波数が変化してしまう。これに対し、図 4 の回路は、コンパレータ 3 2 の出力が反転する毎に、基準電圧を与えるコンパレータ 3 2 の入力端を切換えている。これにより、コンパレータ 3 2 の出力の H レベル時と L レベル時とでオフセットの影響が相殺され、オフセット値の相違に拘わらず発振周波数を一定にすることが可能である。

20

【 0 0 3 9 】

本実施の形態においては、電流源 I 1 1 , I 1 2 には、縮小化トランジスタが採用されている。仮に、電流源 I 1 1 , I 1 2 を、比較的トランジスタサイズが大きいトランジスタにより構成した場合には、発生の予測が困難なフリッカ雑音によって電流量が変動することがある。このような電流源を用いたこの種の発振器では、電流量の変動によって、発振周波数が比較的低い周波数成分で変動してしまう。後述するように、A D P L L では、このような基準発振出力の低周波の変動によって発振出力も変動してしまう。

30

【 0 0 4 0 】

これに対し、電流源 I 1 1 , I 1 2 に縮小化トランジスタを採用すると、発振器 3 0 の発振出力に含まれる熱雑音以外の雑音は、離散的で且つ信号に対して十分に大きい変化として現れる。即ち、発振器 3 0 の発振出力は、熱雑音以外の雑音成分により、比較的大きな周波数変化が離散的に発生することになる。

【 0 0 4 1 】

本実施の形態においては、発振器 3 0 からの基準発振出力に含まれる熱雑音以外の雑音を検出器 4 0 によって検出するようになっている。検出器 4 0 は基準発振出力が与えられる検出部 4 1 を有している。検出部 4 1 は、後述する D C O 5 5 の出力クロックを時間基準に用いて、基準発振出力の周期を検出し、検出結果を履歴保持メモリ 4 2 に与える。履歴保持メモリ 4 2 は検出結果を保持するとともに検出結果の履歴を検出部 4 1 に出力する。検出部 4 1 は、履歴保持メモリ 4 2 の出力と基準発振出力との比較によって、本来の基準発振出力以外の周期で発生するクロックを熱雑音以外の雑音成分であるものと判定し、当該クロックの影響を補正するための補正值出力を発生して A D P L L 5 0 の補正部 5 2 に出力するようになっている。

40

【 0 0 4 2 】

なお、検出器 4 0 は、基準発振出力の周波数と比較的大きく異なる周波数で発生するク

50

ロックを検出できればよく、種々の構成が考えられる。例えば、検出部41は、基準発振出力の立ち上がりエッジ間の時間をカウントし、カウント値が比較的大きく異なるエッジのクロックを熱雑音以外の雑音成分であるものと判定してもよい。

【0043】

ADPLL50は、デジタル制御発振器(以下、DCOという)55を有している。DCO55は、入力されるデジタル値に応じた発振周波数の発振出力を発生して出力することができるようになっている。DCO55の発振出力は、アキュムレータ56に供給されるとともに、フリップフロップ58及び検出器40の検出部41にクロック入力として与えられる。フリップフロップ58は、発振出力のクロックタイミングで基準発振出力をアキュムレータ51及びフリップフロップ57のクロック入力端に与える。

10

【0044】

アキュムレータ56はDCO55の発振出力をカウントしており、アキュムレータ56のカウント値は、フリップフロップ57によって基準発振出力のタイミングで補正部52の加算器52aに出力される。例えば、DCO55の発振出力の周波数が2400MHz、基準発振出力の周波数が40MHzであるものとする、フリップフロップ57は、アキュムレータ56のカウント値が60加算される毎にカウント値(60, 120, 180, ...)を補正部52に出力することになる。即ち、アキュムレータ56及びフリップフロップ57は、基準発振出力周波数の何倍の周波数の発振出力が出力されているかを示している。なお、アキュムレータ56は、リセットされるまでカウント値を積算するように構成してもよく、この場合には、発振出力周波数を基準発振出力周波数で除算した値の倍数の値を基準発振出力に対応する精度で出力することになる。

20

【0045】

TDC59は、例えば、発振出力の周期よりも十分に短い遅延時間の複数の遅延素子により構成することができる。TDC59は、DCO55の発振出力と基準発振出力とが与えられ、DCO55の発振出力と基準発振出力との位相差を、遅延素子の遅延時間の精度で求めて乗算器60に出力する。なお、TDC59は基準発振出力に同期して動作する。TDC59が求めた位相差は遅延素子の遅延時間を単位としており、乗算器60は、TDC59からの位相差に正規化係数を乗算することで、TDC59が求めた位相差を、基準発振出力周波数に対応した値に正規化する。

【0046】

30

こうして、フリップフロップ57の出力を位相誤差の整数データとし、乗算器60の出力である基準発振出力の1周期以下の位相差を位相誤差の小数データとする位相誤差データが得られる。この位相誤差データが補正部52の加算器52aに与えられる。また、加算器52aには、アキュムレータ51の出力も与えられる。アキュムレータ51には、外部から周波数設定データとしてDCO55の希望発振出力周波数と基準発振出力周波数との比の値が入力される。アキュムレータ51は、周波数設定データである比の値を基準発振出力周期で時間積分することで位相誤差情報に変換するように構成されていてもよい。例えば、希望発振出力周波数が基準発振出力周波数の60倍である場合には、位相誤差情報は、フリップフロップ58の出力毎に60, 120, 180, ...となる。アキュムレータ51は、この位相誤差情報を位相制御データとして加算器52aに出力する。

40

【0047】

位相制御データの値と位相誤差データの値との差分は、基準発振出力を基準にして、DCO55の発振周波数を希望発振出力周波数に制御するための情報(発振周波数制御情報)となる。加算器52aは、この位相制御データの値と位相誤差データの値との差分に補正值出力を加算して、発振周波数制御情報を得る。加算器52aからの発振周波数制御情報は、ループフィルタ53を介してゲイン調整部54に与えられて、DCO55の周波数制御に適した係数が付与された後、DCO55の発振周波数の制御データとしてDCO55に供給される。こうして、基本的には、位相誤差データと位相制御データとの差分が所定の値、0となるように、ループ制御が行われる。即ち、DCO55からは、基準発振出力周波数と周波数設定データである比の値との乗算結果の周波数の発振出力が得られる。

50

【 0 0 4 8 】

しかしながら、基準発振出力にはフリッカ雑音が混入しており、位相制御データの値と位相誤差データの値との差分を用いただけでは、基準発振出力周波数の変動によってDCO55からの発振出力も変動してしまうことがある。しかし、本実施の形態においては、発振器30の一部に縮小化トランジスタを採用していることから、基準発振出力に含まれる雑音は、離散的で且つ本来の発振周波数に比べて比較的大きくずれた周波数で発生する可能性が高く、検出部41において熱雑音以外の雑音の影響を検出可能である。検出部41は、例えば基準発振出力のエッジ間の時間を求めて熱雑音以外の雑音による周波数の変動を検出し、この変動が発生しない場合と同様の発振出力が得られるように補正值出力を生成して補正部52に出力する。なお、エッジ間の時間を確認するための基準はDCO55からの出力クロックである。

10

【 0 0 4 9 】

検出部41は、履歴保持メモリ42の出力と基準発振出力とを用いて、熱雑音以外の雑音による発振周波数の誤差分を相殺する補正值出力を生成する。例えば、いま、基準発振出力周波数がRTS雑音の影響によって高い周波数に変動するものとする。この場合には、フリップフロップ57及びTDC59の出力周期が短くなり、位相誤差データが小さい値となる。即ち、RTS雑音の影響によって補正部52において位相制御データから減算する位相誤差データが小さな値となるので、検出部41は、この位相誤差データの変動分に相当する補正值出力を発生して、この補正值出力を補正部52によって減算させる。同様に、基準発振出力周波数がRTS雑音の影響によって低い周波数に変動する場合には、

20

【 0 0 5 0 】

また、検出部41は、履歴保持メモリ42に記憶した値と基準発振出力との比較に際して、基準発振出力周波数とDCO55の出力周波数との比または差に相当する成分を履歴保持メモリ42に保存する。また、検出部41は、補正值出力を補正部52の演算に対応する数値に変換するための正規化係数を用いて、補正值出力を正規化した後補正部52に出力するようになっていてもよい。また、検出部41は、DCO55の出力に基づいて、補正值出力の出力タイミングが規定されるようになっていてもよい。

【 0 0 5 1 】

補正部52は、補正值出力が与えられて、発振周波数制御情報を補正する。これにより、補正部52からは、熱雑音以外の雑音による変動を相殺した発振周波数制御情報が出力される。なお、熱雑音による影響については、ループフィルタ53によって除去される。こうして、DCO55からは、雑音の影響を受けていない基準発振出力周波数と周波数設定データである比の値との乗算結果の周波数の発振出力を得ることができる。

30

【 0 0 5 2 】

次に、このように構成された実施の形態の動作について図5A～図5D、図6及び図7を参照して説明する。図5A～図5Dは検出器40において発生する補正值出力を説明するための波形図であり、それぞれ発振器30からの基準発振出力 f_0 、補正值出力を無視した場合の補正部52からの補正值 V_c 、ループフィルタ53の出力値 V_l 及びDCO55の発振周波数 f_p を示している。図6は図5Aの基準発振出力 f_0 の周波数を説明するための説明図である。図6の上3段の波形 $W_{v1} \sim W_{v3}$ は、それぞれ下3段の波形 $W_{f1} \sim W_{f3}$ に対応している。

40

【 0 0 5 3 】

図6の波形 W_{v1} は、基準発振出力の電圧の時間変化を示しており、周波数が一定の例を示している。縦軸を周波数にとった図6の波形 W_{f1} は、波形 W_{v1} に対応しており、波形 W_{v1} の周波数が f_c (一定)であることを示している。波形 W_{v2} は、周波数が f_c の基準発振出力にRTS雑音が混入し、図6のRTS発生からRTS終了までの期間、本来の発振周波数に比べて比較的大きく周波数が低下したことを示している。縦軸を周波数にとった図6の波形 W_{f2} は、波形 W_{v2} に対応したものであり、基準発振出力周波数

50

が f_c から f_L に一旦低下し更に f_c に戻ったことを示している。同様に、波形 W_v3 は、周波数が f_c の基準発振出力に $R T S$ 雑音が混入し、図 6 の $R T S$ 発生から $R T S$ 終了までの期間、本来の発振周波数に比べて比較的大きく周波数が高くなったことを示している。縦軸を周波数にとった図 6 の波形 W_f3 は、波形 W_v3 に対応したものであり、基準発振出力周波数が f_c から f_H に一旦上昇し更に f_c に戻ったことを示している。

【 0 0 5 4 】

図 5 A は基準発振出力のこのような $R T S$ 雑音による変動を示している。即ち、図 5 A の例は、周波数が f_c の基準発振出力が時間 t_1 において一瞬周波数 f_H に変化し、時間 t_2 から t_3 の比較的最長い期間において周波数 f_L に低下し、時間 t_4 から t_5 の比較的短い期間において周波数 f_H に高くなったことを示している。このように $R T S$ 雑音の影響によって、発生する信号は周波数や電位が基準値から上がったたり下がったりする。また、その変化量は必ずしも同じではない。

10

【 0 0 5 5 】

いま、仮に、検出器 4 0 から補正值出力が出力されないものとする。即ち、補正部 5 2 の加算器 5 2 a は、アキュムレータ 5 1 からの位相制御データと、乗算器 6 0 及びフリップフロップ 5 7 からの位相誤差データとのみが入力されてこれらの差分を求めるものとする。この場合には、補正部 5 2 からの発振周波数制御情報は、図 5 B に示すように、基準発振出力の変動を反映したものとなる。

【 0 0 5 6 】

図 5 B に示す発振周波数制御情報がループフィルタ 5 3 を介してゲイン調整部 5 4 に出力される。発振周波数制御情報は、ループフィルタ 5 3 のフィルタ処理によって、例えば、図 5 C の太線に示す値 V_1 に変化する。即ち、ループフィルタ 5 3 によって、発振周波数制御情報に含まれていた時間 t_1 における一瞬の周波数変化はゲイン調整部 5 4 には伝達されない。また、時間 $t_2 \sim t_3$ 及び時間 $t_4 \sim t_5$ における周波数変化は積分され、なだらかに変化する発振周波数制御情報がゲイン調整部 5 4 に伝達される。

20

【 0 0 5 7 】

ゲイン調整部 5 4 は入力された発振周波数制御情報のゲイン調整を行った後、発振周波数の制御データとして $D C O 5 5$ に出力する。この結果、 $D C O 5 5$ の出力周波数 f_p は、図 5 D の太線に示すように、 $R T S$ 雑音の影響により変動したものとなる。

【 0 0 5 8 】

これに対し、本実施の形態においては、図 5 A に示す $R T S$ 雑音による基準発振出力の変動を検出器 4 0 によって検出する。 $R T S$ 雑音は、図 5 A に示すように、離散的で且つ本来の基準発振出力周波数に比べて十分に大きな周波数変化となって現れる。検出器 4 0 は、履歴保持メモリ 4 2 に例えば基準発振出力周期の検出結果を保持しながら、検出部 4 1 において基準発振出力周期の変化を求めることで、比較的容易に $R T S$ 雑音による周波数変化を検出することができる。

30

【 0 0 5 9 】

検出器 4 0 は、例えば、図 5 A の基準発振周波数の変化と逆特性の補正值出力を発生する。なお、検出部 4 1 からの補正值出力は、正規化係数を用いて補正部 4 2 の演算に対応する数値に変換されている。図 7 は図 5 A に対応した補正值出力の一例を示す波形図である。図 7 の補正值出力は、 $R T S$ 雑音によって時間 t_1 、時間 $t_2 \sim t_3$ 、時間 $t_4 \sim t_5$ において発生した周波数変化の逆特性の値を有するものである。図 5 B の発振周波数制御情報と図 7 の補正值出力とを加算することで、 $R T S$ 雑音に基づく基準発振出力周波数の変動を相殺した発振周波数制御情報を得ることができる。

40

【 0 0 6 0 】

この発振周波数制御情報をループフィルタ 5 3 及びゲイン調整部 5 4 を介して制御データとして $D C O 5 5$ に供給することで、 $D C O 5 5$ からは、 $R T S$ 雑音の影響による基準発振出力周波数の変動に拘わらず、安定した発振周波数の発振出力が得られる。

【 0 0 6 1 】

なお、時間 t_1 に対応する補正值出力は、ループフィルタ 5 3 によってゲイン調整部 5

50

4には伝達されないので、この部分の補正值出力は基準値のままであってもよい。また、検出器40は、基準発振周波数の変化と逆特性の補正值出力を発生するものと説明したが、検出器40から基準発振周波数の変化と同じ特性の補正值出力を出力し、補正部52において、RTS雑音による位相誤差データの変動分を補正值出力によって相殺するように構成してもよいことは明らかである。

【0062】

また、RTS雑音による基準発振出力の変動に基づく位相誤差データが補正部52に出力されるタイミングと、この基準発振出力の変動分に対応する補正值出力が検出器40から補正部52に出力されるタイミングとを一致させるタイミング制御が行われるようになっている。

10

【0063】

このように本実施の形態においては、基準発振出力を発生する発振器の一部に縮小化トランジスタを採用して、基準発振出力に含まれる熱雑音以外の雑音を検出可能にし、検出した熱雑音以外の雑音に基づいて位相誤差データを補正しており、ADPLLから雑音の影響を除去した発振出力を得ることができる。

(第3の実施の形態)

図8は本発明の第3の実施の形態を示すブロック図である。図8において図3と同一の構成要素には同一符号を付して説明を省略する。

【0064】

図7の例は、検出部41において本来の基準発振出力周波数と実際の基準発振出力周波数との差分、即ち、基準発振出力の周波数の変動分の全量を補正值出力として求めたものである。この場合には、補正值出力は、RTS雑音による基準発振出力の変動に即時に反映したものとなり、補正部52において、RTS雑音による基準発振出力の変動を短時間で相殺することができる。しかしながら、この場合には、高速に基準発振出力の周波数の変動分を求める必要があり、誤差が生じやすい。そこで、遮断周波数 f_r のフィルタによって、補完する手法を採用することも可能であり、本実施の形態はこの場合に適用したものである。

20

【0065】

本実施の形態は検出器40に代えて検出器70を採用し、加算器75を追加すると共に、検出器70からの補正值出力を加算器75に与えるものである。本実施の形態においては、補正值出力は補正部52に供給されていない。従って、補正部52からの発振周波数制御情報には、RTS雑音による基準発振出力周波数の変動分が含まれることになる。

30

【0066】

本実施の形態においては、RTS雑音の影響による発振周波数制御情報の変動分は、所定の遮断周波数に設定されたフィルタを用いて減衰させるようになっている。なお、図8の例では、このフィルタとしてループフィルタ53を用いる例を示しているが、ループフィルタ53とは別に所定の遮断周波数に設定されたフィルタを採用するようにしてもよい。

【0067】

図9は横軸に時間を取り縦軸に発振器30からの基準発振出力に対応する発振周波数制御情報をとって、RTS雑音の影響による発振周波数制御情報の変動分をループフィルタ53によって減衰させる様子を説明するための波形図である。また、図10は検出器70からの補正值出力を説明するための説明図である。

40

【0068】

図9の直線は、基準発振出力の変化に対応した発振周波数制御情報の変化を示している。図9は、基準発振出力が、図5Aと同様に、周波数が f_c の基準発振出力が比較的長い期間において周波数 f_L に低下し、比較的短い期間において周波数 f_H に高くなった場合のものである。本実施の形態では、補正部52には補正值出力が入力されていないので、図9に示すように、発振周波数制御情報の変化も基準発振出力の変化と同様となる。

【0069】

50

この発振周波数制御情報はループフィルタ53によってフィルタリングされることにより時間積分されて、急峻な変化は滑らかな変化に変形される。即ち、周波数の変化は、ループフィルタ53によって補正される。図9の斜線部は、ループフィルタ53による補正部分を示している。

【0070】

一方、検出器70の検出部71は、DCO55からの出力クロックが与えられ、このクロックを時間基準に利用して、履歴を用いて基準発振出力周波数の変化を検出する。更に、本実施の形態においては、検出部71は、ループフィルタ53の既知の特性に基づいて、図9の補正特性を算出する。検出部71は、ループフィルタ53によっては補正されずに残った変動分を相殺する補正值出力を算出する。

10

【0071】

図10はこの補正值出力を説明するものであり、図10の斜線領域R1は、ループフィルタ53によっては補正することができずに残った変動分を示しており、領域R2はこの変動分を補正する補正值出力を示している。領域R1, R2の面積は同一である。

【0072】

検出部71は、ループフィルタ53の出力に残留するRTS雑音の影響による発振周波数制御情報の変動分を相殺する補正值出力を発生して、加算器75に出力する。加算器75は、ループフィルタ53の出力に補正值出力を加算することで、発振周波数制御情報に含まれるRTS雑音による変動分を除去してゲイン調整部54に出力する。

【0073】

このように構成された実施の形態においては、RTS雑音の影響によって変動した基準発振出力周波数の変動は、発振周波数制御情報にそのまま現れる。発振周波数制御情報に含まれる変動分は、ループフィルタ53によって一部が補正される。検出器70は、発振周波数制御情報に含まれるRTS雑音による変動分のうちループフィルタ53によっては補正されずに残る変動分を算出し、この変動分を相殺する補正值出力を加算器75に出力する。

20

【0074】

加算器75は、ループフィルタ53の出力に補正值出力を加算することで、ループフィルタ53の出力からRTS雑音に含まれる変動分を完全に除去してゲイン調整部54に出力する。

30

【0075】

このように本実施の形態においても、第2の実施の形態と同様の効果を得ることができ。本実施の形態においては、RTS雑音による変動分の補正量そのものをフィルタによってなまらせることで、雑音の影響を見えなくさせる。本実施の形態においては、所定の遮断周波数を有するフィルタによって雑音の影響を補正している。ループフィルタの他にRTS雑音の影響を完全に除去するためのフィルタを用いる場合には、このフィルタよりもループフィルタの遮断周波数が低ければ、RTS雑音による影響は大きく見えない。特に、本実施の形態は、アナログPLL等のアナログ補正器に有効である。

(第4の実施の形態)

図11は第4の実施の形態を示す回路図である。図11において図3と同一の構成要素には同一符号を付して説明を省略する。本実施の形態は検出器40に代えて検出器45を採用した点が第2の実施の形態と異なる。第2の実施の形態においては、発振器30からの基準発振出力等の履歴を保持することで、熱雑音以外の雑音による影響を検出した。これに対し、本実施の形態は、発振器30とは異なる発振器47を用いて、発振器30における熱雑音以外の雑音による影響を検出するものである。

40

【0076】

検出器45は、検出部46及び発振器47によって構成されており、検出部46には、発振器30からの基準発振出力と発振器47からの発振出力とが与えられる。なお、発振器47は、縮小化トランジスタよりも大きいトランジスタサイズのトランジスタを用いて構成されており、発振器30からの基準発振出力周波数と所定の比の周波数の発振出力を

50

発生するように構成される。なお、発振器 47 には R T S 雑音の発生部が多数存在し、またその感度が小さくなることから、比較的本来の信号に対する影響が小さいフリッカ雑音が発生する。

【0077】

即ち、発振器 47 からの発振出力周波数は、若干の変動はあるものの略一定である。検出部 46 は、発振器 47 からの発振出力と基準発振出力とを比較することで、熱雑音以外の雑音により発生する周波数の誤差分を検出する。検出部 46 は、検出した誤差分を補正するための補正值出力を生成して補正部 52 に出力する。

【0078】

他の構成は第 2 の実施の形態と同様である。

10

【0079】

次に、このように構成された実施の形態の動作について図 12 を参照して説明する。図 12 は補正值出力を説明するための説明図である。

【0080】

図 12 の上段は発振器 30 からの基準発振出力（発振器出力）を示しており、R T S 雑音の影響によって、基準となる基準発振出力周波数 f_c に対して比較的大きく周波数が低下及び増加する期間がある。図 12 の下段は発振器 47 の発振出力（参照発振器出力）を示しており、発振器 47 のこの発振出力を参照値として、発振器 30 からの基準発振出力周波数の変動を求める。

【0081】

20

即ち、検出器 45 は、発振器 47 の参照値と基準発振出力周波数 f_c との比又は差 d_r を求める。検出器 45 は、発振器 30 の周波数が比較的大きく低下した時点における基準発振出力周波数との比又は差 d_1 及び参照値との比又は差 d_2 を求める。検出器 45 は、これらの比又は差 d_r , d_1 , d_2 を用いて、発振周波数制御情報の変動を補正する補正值出力を算出する。同様に、検出器 45 は、発振器 30 の周波数が比較的大きく増加した時点における基準発振出力周波数との比又は差 d_3 及び参照値との比又は差 d_4 を求める。検出器 45 は、これらの比又は差 d_r , d_3 , d_4 を用いて、発振周波数制御情報の変動を補正する補正值出力を算出する。

【0082】

こうして、検出器 45 は、検出した変動分を相殺するための補正值出力を求めて、補正部 52 に出力する。補正部 52 はこの補正值出力を用いて、発振周波数制御情報を補正する。こうして、補正部 52 から R T S 雑音による変動分が相殺された発振周波数制御情報が得られる。

30

【0083】

このように本実施の形態においても、第 2 の実施の形態と同様の効果を得ることができる。

（第 5 の実施の形態）

図 13 は第 5 の実施の形態を示すブロック図である。本実施の形態は基準電圧・電流源に適用した例を示している。

【0084】

40

図 14 は信号発生器である基準電圧・電流源の具体的な構成の一例を示す回路図である。図 14 の基準電圧・電流源は、R T S 雑音等の熱雑音以外の雑音を発生するように構成されている。

【0085】

図 14 の基準電圧・電流源は、ダイオード D_1 、 D_2 、抵抗 $R_2 \sim R_4$ 、トランジスタ $T_1 \sim T_3$ 及びオペアンプ T_A が設けられている。なお、ダイオード D_1 、 D_2 の有効面積は一般的に $D_1 < D_2$ である。例えば $D_1 : D_2 = 1 : 8$ や $D_1 : D_2 = 1 : 24$ である。ダイオード D_1 と抵抗 R_2 は互いに並列接続され、ダイオード D_2 及び抵抗 R_4 の直列回路と抵抗 R_3 は互いに並列接続されている。なお、この抵抗 R_2 及び R_3 は温度特性調整のための抵抗であり、省略が可能である。

50

【 0 0 8 6 】

ダイオード D 1 と抵抗 R 2 の接続点は端子 O 1 に接続され、ダイオード D 2 及び抵抗 R 4 の直列回路と抵抗 R 3 の接続点は端子 O 2 に接続されている。なお、抵抗 R 4 の両端の電圧差は下記 (1) 式で表される。

$$I_n(N) \times k T / q \quad \dots (1)$$

但し、k:ボルツマン定数、q:電荷素量でありいずれも定数である。またTは絶対温度[K]である。Nはダイオード D 1 , D 2 の有効面積の比率 ($N = D 2 / D 1$) である。

【 0 0 8 7 】

また、オペアンプ T A の反転入力端はダイオード D 1 のアノードに接続され、オペアンプ T A の非反転入力端は抵抗 R 4 を介してダイオード D 2 のアノードに接続されている。また、オペアンプ T A の出力端子はトランジスタ T 1 ~ T 3 のゲートに接続され、トランジスタ T 1 ~ T 3 のソースには電源電位 V d d が印加されている。

10

【 0 0 8 8 】

トランジスタ T 1 のドレインはオペアンプ T A の反転入力端に接続され、トランジスタ T 2 のドレインはオペアンプ T A の非反転入力端に接続されている。トランジスタ T 3 のドレインからは定電流である出力電流 I o が出力される。

【 0 0 8 9 】

オペアンプ T A において端子 O 1 , O 2 間の電位が比較される。端子 O 1 , O 2 間の電位差がゼロに近づくようにオペアンプ T A の出力電圧 V c が制御され、トランジスタ T 1 ~ T 3 のゲートに印加される。そして、トランジスタ T 1 , T 2 のゲートに出力電圧 V c が印加されると、端子 O 1 を介してダイオード D 1 及び抵抗 R 2 に電流が供給されるとともに、端子 O 2 を介してダイオード D 2 及び抵抗 R 3 に電流が供給される。

20

【 0 0 9 0 】

温度が上がってダイオードの基準電圧が低下すると、抵抗 R 2 , R 3 に流れる電流は小さくなる。ダイオード D 1 , D 2 に流れる電流は抵抗 R 4 に流れる電流に比例する。抵抗 R 4 に流れる電流は、上記 (1) 式に示すように、絶対温度に比例するため、ダイオード D 1 , D 2 の電流は正の温度特性を有する。ダイオード D 1 , D 2 の電流パスは正の温度特性を有し、抵抗 R 2 , R 3 の電流パスは負の温度特性を有することから、これらを調整する事で出力電流 I o の変動の傾きを調整することができる。

【 0 0 9 1 】

図 1 4 の基準電圧・電流源において、フリッカ雑音の発生源であるトランジスタ T 1 ~ T 3 として縮小化トランジスタを採用することにより、この基準電圧・電流源は、R T S 雑音等の熱雑音以外の雑音を発生する。例えば、端子 O 1 , O 2 間に現れる定電圧、及び、トランジスタ T 3 のドレインに流れる定電流は、いずれも R T S 雑音が離散的で且つ本来の信号に対して比較的大きいレベルで現れる。

30

【 0 0 9 2 】

図 1 5 A は端子 O 1 , O 2 間に現れる定電圧に熱雑音以外の雑音が混入した場合の例を示す波形図であり、図 1 5 B はトランジスタ T 3 のドレインに現れる定電流に熱雑音以外の雑音が混入した場合の例を示す波形図である。図 1 5 A の例では、熱雑音以外の雑音の影響によって、定電圧は、電圧値が一瞬高くなり、所定の比較的長い期間電圧値が低くなり、所定の比較的短い期間電圧値が高くなっている。また、図 1 5 B の例では、熱雑音以外の雑音の影響によって、定電流は、電流値が一瞬高くなり、所定の比較的長い期間電流値が低くなり、所定の比較的短い期間電流値が高くなっている。

40

【 0 0 9 3 】

図 1 3 において、入力端子 8 1 には図 1 4 の端子 O 1 , O 2 間の定電圧出力が供給される。入力端子 8 1 に供給された電圧は、A D C (アナログデジタル変換器) 8 2 を介して比較補正回路 8 3 に与えられる。なお、A D C 8 2 としては、高分解能のものが採用され、比較的低いサンプリングレートで動作するものであってもよい。例えば、A D C 8 2 としては、逐次比較型 (S R S 型) 、デルタシグマ型、パイプライン型等を採用することができる。

50

【 0 0 9 4 】

比較補正回路 8 3 は、A D C 8 2 の出力を履歴メモリ 8 4 に記憶させながら、入力された電圧の変化を検出する。なお、比較補正回路 8 3 には入力端子 8 1 に供給される電圧を発生させる基準電圧・電流源とは別の電圧・電流生成器を有している。その一例として、縮小化トランジスタよりも大きいトランジスタを用いた基準電圧・電流源を用いてもよい。この場合、加減算器 8 5 の出力の補正後の電圧に与える比較補正回路 8 3 内部で発生する微小の熱雑音以外の雑音の影響は、入力端子 8 1 を介して供給される電圧よりも比較補正回路 8 3 で発生する電圧量は十分小さいために影響度が少なくなる。端子 O 1 , O 2 間の定電圧出力は、熱雑音以外の雑音による影響を受けており、離散的且つ比較的大きなレベルで、本来の定電圧が変化する。これにより、比較補正回路 8 3 は、熱雑音以外の雑音による影響によって生じた定電圧出力の変動分を求めることができる。

10

【 0 0 9 5 】

加減算器 8 5 には入力端子 8 1 に供給された電圧も与えられており、加減算器 8 5 は、入力端子 8 1 を介して入力された定電圧から熱雑音以外の雑音の影響による変動分を除去して出力する。

【 0 0 9 6 】

なお、図 1 3 は電圧源の出力を補正する回路を示したが、電流源の出力を補正する回路も同様に構成可能である。例えば、A D C 8 2 を電流入力可能なものに変更したり、電流を分割して、一部を電圧変換して比較するなどの方法が挙げられる。

【 0 0 9 7 】

このように本実施の形態においても、第 1 の実施の形態と同様の効果が得られる。
(第 6 の実施の形態)

20

図 1 6 は第 6 の実施の形態を示すブロック図である。図 1 6 において図 1 3 と同一の構成要素には同一符号を付して説明を省略する。本実施の形態は、熱雑音以外の雑音による電圧の変動をアナログ検出する例を示している。

【 0 0 9 8 】

入力端子 8 1 には、図 1 4 の端子 O 1 , O 2 間の定電圧出力 V が与えられる。この定電圧出力 V は、スイッチ 9 1 を介してコンデンサ $C 1$ に印加されると共に、比較補正回路 9 2 及び加減算器 9 4 に供給される。また、コンデンサ $C 1$ の端子電圧は比較補正回路 9 2 に供給される。

30

【 0 0 9 9 】

いま、所定時刻における定電圧出力 V の電圧を $V(t)$ 、コンデンサ $C 1$ の端子電圧を $V_c(t)$ とする。比較補正回路 9 2 は、電圧 $V(t)$ 、 $V_c(t)$ の差分を求め、求めた差分を履歴メモリ 9 3 に与えて記憶させる。比較補正回路 9 2 は、履歴メモリ 9 3 に記憶された差分の履歴から、差分の変化の割合が所定の閾値よりも大きくなったか否かを検出する。差分の変化の割合が所定の閾値よりも大きくなると、その変化が R T S 雑音の影響によるものと判定して、その変化時点における差分の変化量、即ち、電圧 $V(t)$ と電圧 $V_c(t)$ の差分の変化量を履歴メモリ 9 3 に記憶させると共に電位差出力として加減算器 9 4 に出力する。比較補正回路 9 2 は、R T S 雑音による影響が発生する毎に、電位差出力を累積して更新し加減算器 9 4 に与える。

40

【 0 1 0 0 】

加減算器 9 4 は、入力端子 8 1 からの電圧 $V(t)$ から比較補正回路 9 2 からの電位差出力を例えば減算することで、R T S 雑音による影響を除去した電圧(補正後の電圧)を出力する。

【 0 1 0 1 】

次に、このように構成された実施の形態の動作について図 1 7 A 及び図 1 7 B を参照して説明する。図 1 7 A 及び図 1 7 B は、横軸に時間を取り縦軸に電圧をとって、比較補正回路 9 2 の動作を説明するための波形図である。

【 0 1 0 2 】

入力端子 8 1 には図 1 4 の端子 O 1 , O 2 間の定電圧出力 V が与えられる。コンデンサ

50

C 1 は、スイッチ 9 1 のオン期間に定電圧出力 V によって充電される。スイッチ 9 1 のオフ期間には、コンデンサ C 1 は所定のリーク電流によって端子電圧が低下する。

【 0 1 0 3 】

いま、定電圧出力 V が一定値 V 1 であるものとする。この場合には、比較補正回路 9 2 に供給される電圧 V (t) は、図 1 7 A に示すように一定である。一方、コンデンサ C 1 の端子電圧 V c (t) は、図 1 7 A に示すように、スイッチ 9 1 のオン時に電圧 V 1 となり、スイッチ 9 1 のオフ時にはリーク電流によって所定の傾斜で低下する特性となる。

【 0 1 0 4 】

比較補正回路 9 2 は、電圧 V (t) と電圧 V c (t) との差分を逐次求めて履歴メモリ 9 3 に記憶させる。図 1 7 A に示すように、スイッチ 9 1 のオン時には、差分は 0 であり、スイッチ 9 1 のオフ時には、差分は次第に増加する。この場合には、差分の変化の割合は略一定であり、比較補正回路 9 2 は、定電圧出力 V は、熱雑音以外の雑音による影響を受けていないものと判定する。この場合には、比較補正回路 9 2 は、電位差出力を 0 のままとする。

【 0 1 0 5 】

次に、R T S 雑音等の熱雑音以外の雑音が定電圧出力 V に含まれるものとする。例えば、定電圧出力 V 1 は、R T S 雑音の影響によって、所定のタイミングで V 1 から V 2 に上昇し、所定期間後に V 1 に戻るものとする。この場合には、比較補正回路 9 2 に供給される電圧 V (t) は、図 1 7 B に示すように、R T S 雑音の影響を受けていない期間は電圧 V 1 となり、R T S 雑音の影響を受けている期間だけ電圧 V 2 に上昇する。

【 0 1 0 6 】

一方、コンデンサ C 1 の端子電圧 V c (t) は、図 1 7 B に示すように、スイッチ 9 1 のオン時には電圧 V (t) と同じ電圧となる。即ち、スイッチ 9 1 のオン時には、端子電圧 V c (t) は、R T S 雑音の影響を受けていない期間は電圧 V 1 となり、R T S 雑音の影響を受けている期間だけ電圧 V 2 となる。また、スイッチ 9 1 のオフ時には、コンデンサ C 1 の端子電圧 V c (t) は、図 1 7 B に示すように、スイッチ 9 1 のオン時の電圧からリーク電流による所定の傾斜で低下する電圧となる。

【 0 1 0 7 】

比較補正回路 9 2 は、電圧 V (t) と電圧 V c (t) との差分を逐次求めて履歴メモリ 9 3 に記憶させる。図 1 7 B に示すように、R T S 雑音の発生時に、電圧 V (t) と電圧 V c (t) との差分はその直前に比べて急激に増加する。比較補正回路 9 2 は、このタイミングにおいて R T S 雑音の影響により定電圧出力 V が変動したものと判定して、このタイミングにおける差分の変化量を履歴メモリ 9 3 に記憶させると共に電位差出力として加減算器 9 4 に出力する。図 1 7 B に示すように、R T S 雑音の発生時における差分の変化量 V d 1 は、V 2 - V 1 である。

【 0 1 0 8 】

加減算器 9 4 は、定電圧出力 V を比較補正回路 9 2 からの電位差出力によって補正する。例えば、加減算器 9 4 は、R T S 雑音が発生している期間においては、定電圧出力 V 2 から比較補正回路 9 2 からの電位差出力 (V 2 - V 1) を減算する V 2 - (V 2 - V 1) の演算によって補正した電圧 V 1 を求める。

【 0 1 0 9 】

また、図 1 7 B に示すように、R T S 雑音の終了時における差分の変化量 V d 2 は、V 1 - V 2 である。比較補正回路 9 2 は、R T S 雑音の終了時点において、変化量を累積加算して新たな電位差出力を求める。図 1 7 B の R T S 雑音終了時における電位差出力は (V 2 - V 1) + (V 1 - V 2) = 0 となる。加減算器 9 4 は、R T S 雑音が終了すると、定電圧出力 V 1 から比較補正回路 9 2 からの電位差出力 0 を減算して補正した電圧 V 1 を求める。

【 0 1 1 0 】

他の作用及び効果は第 1 の実施の形態と同様である。

【 0 1 1 1 】

なお、比較補正回路 9 2 からの電位差出力にも R T S 雑音が含まれる。しかし、電位差出力は定電圧出力 V のレベルに比べて十分に小さく、従って、電位差出力に含まれる R T S 雑音が補正後の電圧に与える影響は極めて小さい。

(第 7 の実施の形態)

図 1 8 は第 7 の実施の形態を示すブロック図である。図 1 8 において図 1 6 と同一の構成要素には同一符号を付して説明を省略する。第 6 の実施の形態においては、定電圧出力 V の差分の変化量によって、定電圧出力 V が R T S 雑音の影響を受けているか否かを判定した。しかしながら、スイッチ 9 1 がオンの場合には、R T S 雑音の影響を受けている場合でも差分は 0 となり判定不能である。そこで、本実施の形態においては、どのようなタイミングにおいても R T S 雑音の影響を受けているか否かを判定可能にしたものである。

10

【0112】

図 1 8 において、スイッチ 9 1 a , 9 1 b は、同時にオンになることがないように設定されており、一方がオンの場合には、必ず他方はオフである。コンデンサ C 1 a , C 1 b は、入力端子 8 1 からそれぞれスイッチ 9 1 a , 9 1 b を介して定電圧出力 V が供給されるようになっている。コンデンサ C 1 a , C 1 b は、コンデンサ C 1 と同様に、それぞれスイッチ 9 1 a , 9 1 b のオン期間に定電圧出力 V によって充電されるようになっている。

【0113】

比較補正回路 9 2 には、電圧 $V(t)$ とコンデンサ C 1 a , C 1 b の端子電圧 $V_{ca}(t)$, $V_{cb}(t)$ とが与えられる。比較補正回路 9 2 は、電圧 $V(t)$ と電圧 $V_{ca}(t)$ との差分及び電圧 $V(t)$ と電圧 $V_{cb}(t)$ との差分を逐次求めて履歴メモリ 9 3 に記憶させる。

20

【0114】

比較補正回路 9 2 は、スイッチ 9 1 a がオンの期間には、電圧 $V(t)$ と電圧 $V_{cb}(t)$ との差分を用いて R T S 雑音の混入を判定し、スイッチ 9 1 b がオンの期間には、電圧 $V(t)$ と電圧 $V_{ca}(t)$ との差分を用いて R T S 雑音の混入を判定する。

【0115】

他の構成及び作用効果は第 6 の実施の形態と同様である。

【0116】

このように本実施の形態においては、第 6 の実施の形態と同様の効果が得られると共に、確実に R T S 雑音による影響を受けているか否かを判定することができる。

30

(変形例)

図 1 9 は変形例に採用される信号発生器を示す回路図である。信号発生器 9 5 は、複数の小回路 S_1, S_2, \dots, S_n と、小回路 S_1, S_2, \dots, S_n の出力を選択して出力する選択回路 9 6 を有して構成されている。小回路 S_1, S_2, \dots, S_n は、1 つ 1 つが図 1 の信号発生器 1 0 を構成するものであってもよく、また、信号発生器 1 0 の各部を構成する部分、例えば 1 つのトランジスタであってもよい。即ち、小回路 S_1, S_2, \dots によって、図 1 の信号発生器 1 0 が複数構成される。選択回路 9 6 は、複数構成された信号発生器 1 0 のうち、熱雑音以外の雑音成分による信号への影響が最も大きい 1 つの信号発生器 1 0 を構成する 1 つ以上の小回路を選択することで、1 つの信号発生器 1 0 を構成するものである。

40

【0117】

これにより、信号発生器 9 5 は、熱雑音以外の雑音を確実に離散的に発生させることができるとともに、熱雑音以外の雑音が信号に与える影響を大きくすることができ、熱雑音以外の雑音が信号に与える影響を確実に検出可能にすることができる。

【0118】

また、それ以外にも R T S などの熱雑音以外の雑音の発生が少ない小回路を選択することによって、更に雑音の影響を抑えた回路を作ることができる。なお、この熱雑音以外の雑音の発生の確認は例えば工場から出荷される際に実施される出荷時試験でも適用可能であり、また、それ以外にも実動作時でも動作中の環境下で熱雑音以外の雑音の発生量が少

50

ない小回路を確認して適用させることも可能である。

【0119】

なお、上記実施の形態においては、具体例として、ADPLL及び基準電圧・電流源に採用した例を説明したが、離散的で且つ信号に対する影響が大きい熱雑音以外の雑音を発生する全ての信号発生器に適用可能であり、例えば、イメージセンサ等にも適用可能である。

【0120】

なお、本発明は、上記実施形態に限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で種々に変形することが可能である。また、上記実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適当な組み合わせにより種々の発明が抽出され得る。例えば、実施形態に示される全構成要件からいくつかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題が解決でき、発明の効果の欄で述べられている効果が得られる場合には、この構成要件が削除された構成が発明として抽出され得る。

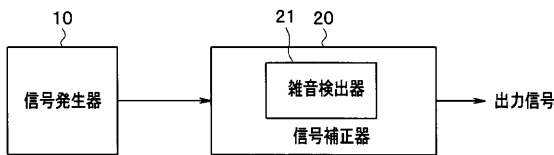
10

【符号の説明】

【0121】

10...信号発生器、20...信号補正器、21...雑音検出器。

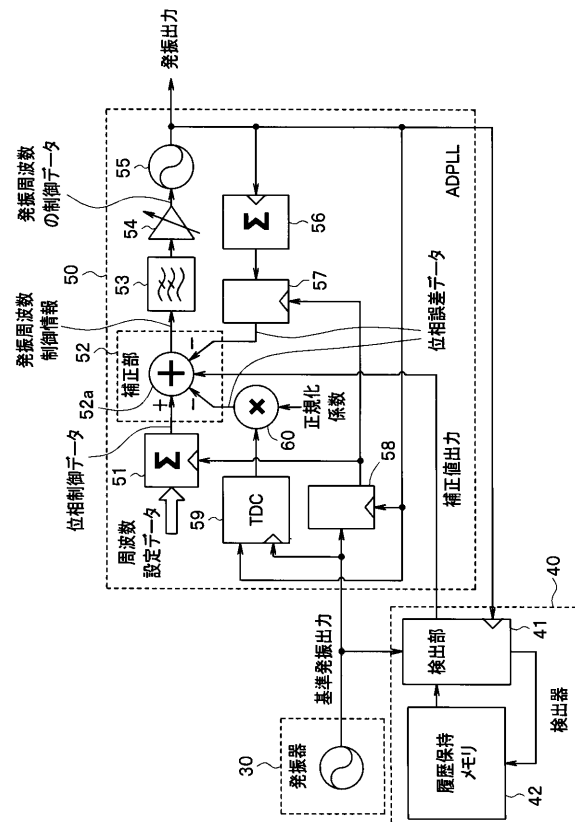
【図1】



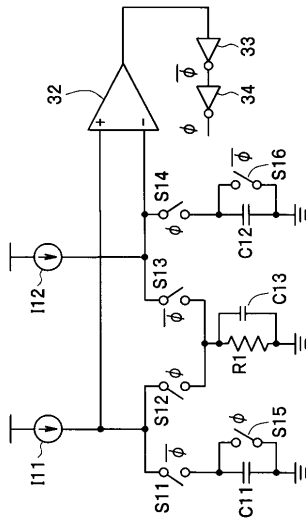
【図2】

	信号発生器	雑音検出器	信号補正器
シリコン発振器	発振器	位相検出器	ADPLL
イメージセンサ	初段増幅器	ランダム雑音検出器	画像処理部
基準電圧・電流源	バンドギャップリファレンス	電位差検知器	電圧・電流補正器

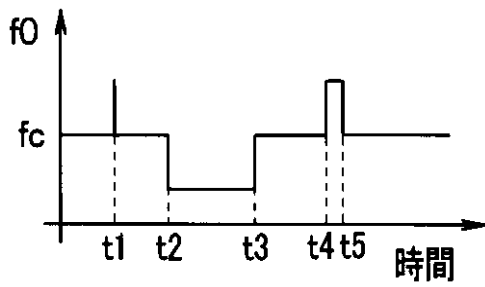
【図3】



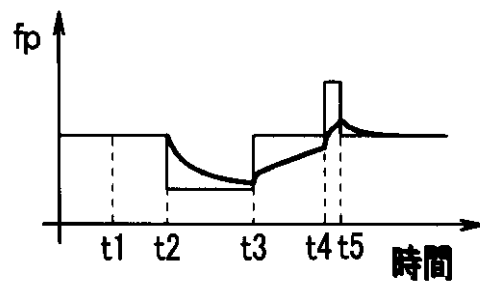
【 図 4 】



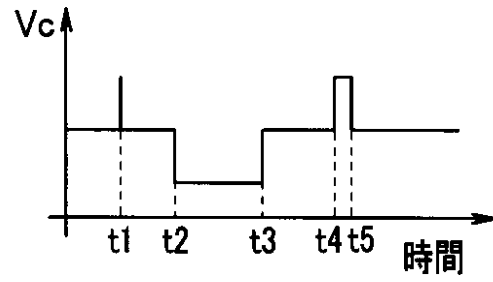
【 図 5 A 】



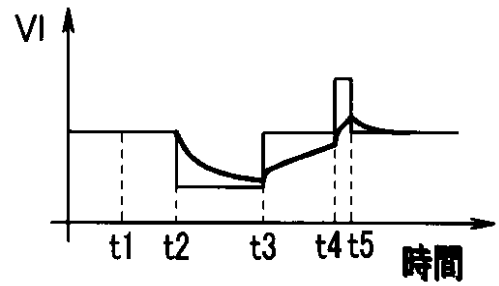
【 図 5 D 】



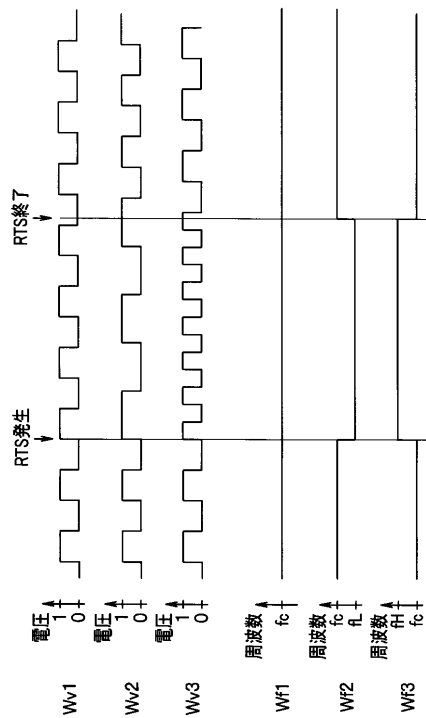
【 図 5 B 】



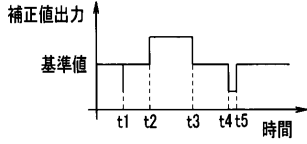
【 図 5 C 】



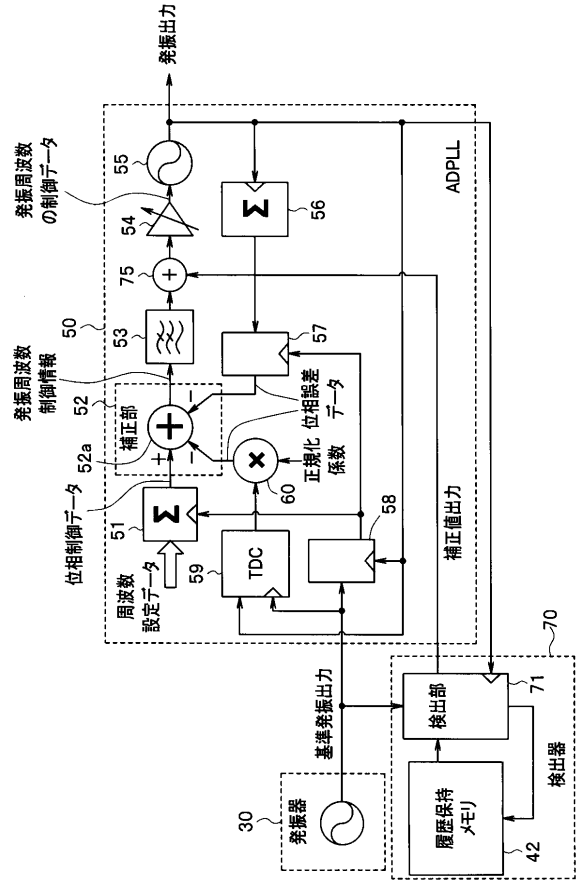
【 図 6 】



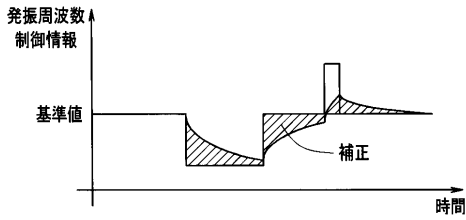
【図7】



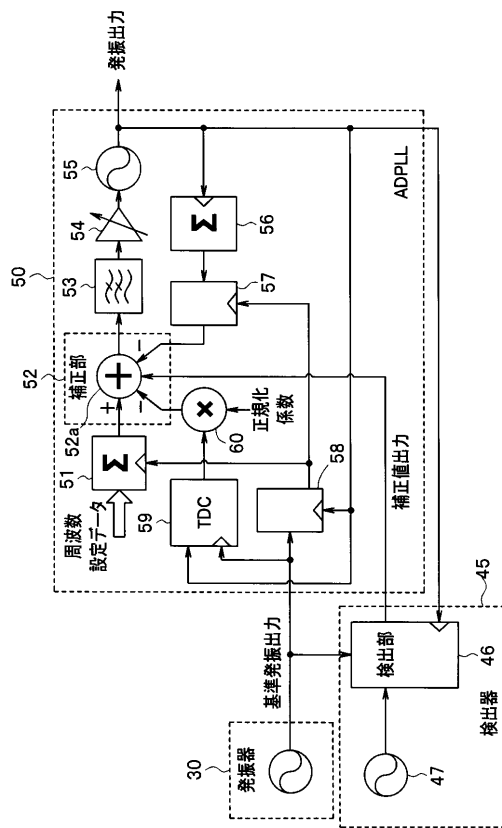
【図8】



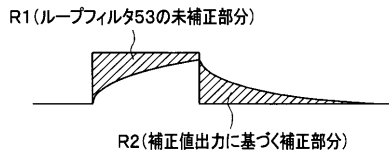
【図9】



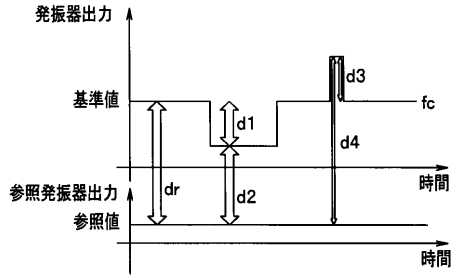
【図11】



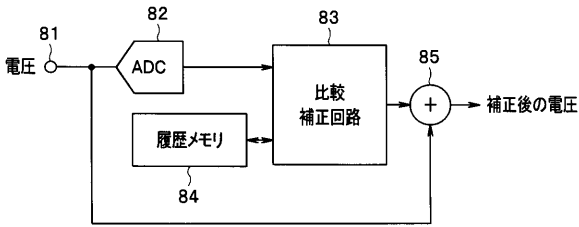
【図10】



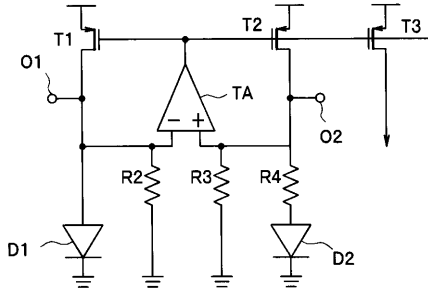
【図12】



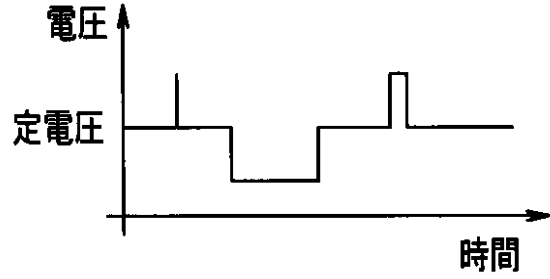
【図13】



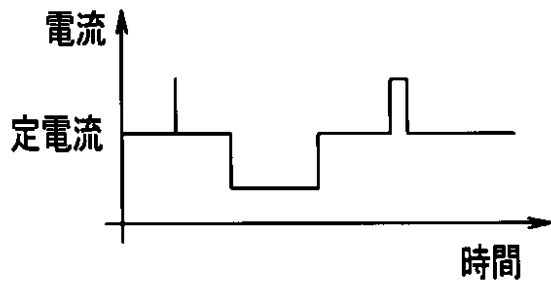
【図14】



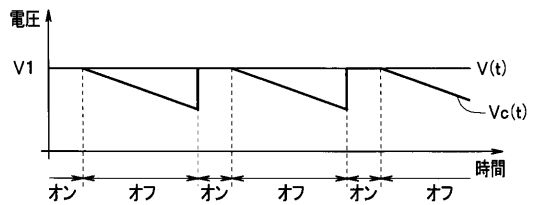
【図15A】



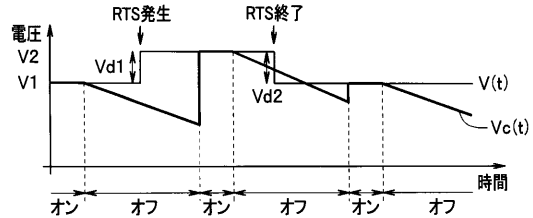
【図15B】



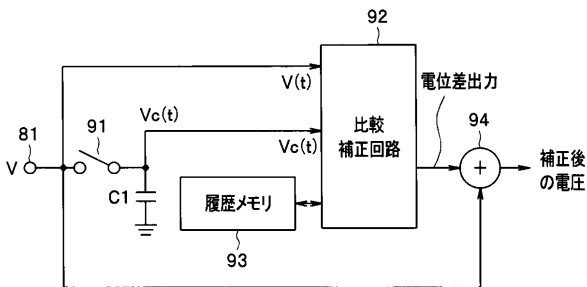
【図17A】



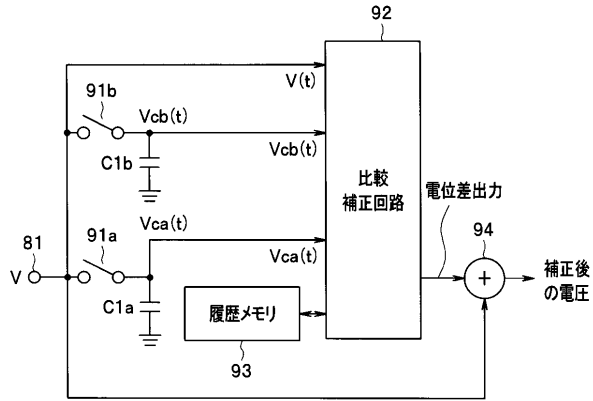
【図17B】



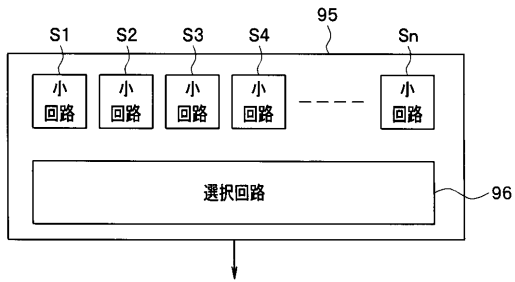
【図16】



【図18】



【図19】



フロントページの続き

審査官 竹内 亨

- (56)参考文献 特開平08 - 254558 (JP, A)
特開2009 - 010787 (JP, A)
特開2009 - 284429 (JP, A)
特開平11 - 191270 (JP, A)
米国特許出願公開第2015 / 0008961 (US, A1)

- (58)調査した分野(Int.Cl., DB名)
H03L 7/00 - 7/24