[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H03M 13/27

[12] 发明专利申请公开说明书

[21] 申请号 200410045942.8

[43] 公开日 2005 年 1 月 19 日

[11] 公开号 CN 1567731A

[22] 申请日 2000.3.23
[21] 申请号 200410045942.8
分案原申请号 00800339.4
[30] 优先权
[32] 1999. 3.31 [33] JP [31] 92078/1999
[71] 申请人 松下电器产业株式会社
地址 日本大阪府
[72] 发明人 梶田邦之

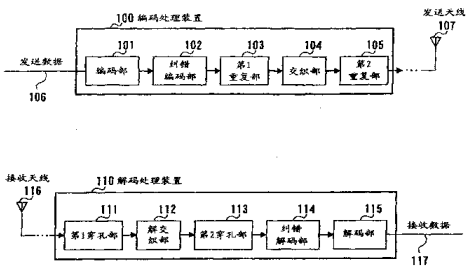
[74] 专利代理机构 北京市柳沈律师事务所
代理人 黄小临 王志森

权利要求书 2 页 说明书 12 页 附图 11 页

[54] 发明名称 无线发送/接收装置及无线发送/接收方法

[57] 摘要

在编码处理装置中，第 1 重复部对通过重复而增加的比特数的大约半数的比特数，增加数据的比特，交织部对增加了比特数的数据进行排序，第 2 重复部对排序过的数据，对通过重复而增加的其余比特数，增加数据的比特。



ISSN1008-4274

1、一种无线发送装置，包括:

交织器，用于对包括多个比特的输入数据进行交织以产生交织的数据;

速率匹配器，用于通过增加或减少交织数据中的比特，对所述交织数据的数据长度进行调整，以提供数据长度调整后的数据；以及

发送机，用于发送由所述速率匹配器调整的数据长度调整后的数据。

2、如权利要求 1 所述的无线发送装置，还包括编码器，用于对所述输入数据进行纠错编码以提供纠错编码的数据，其中，在所述编码器进行所述纠错编码之后，在所述速率匹配器进行所述调整之前，所述交织器对纠错编码的数据进行交织。

3、如权利要求 1 所述的无线发送装置，其中，所述速率匹配器在固定间隔增加或减少交织数据中的比特，以提供所述数据长度调整后的数据。

4、一种无线接收装置，包括:

接收机，用于接收包括多个比特并从权利要求 1 的无线发送装置发送的数据;

速率匹配器，用于通过增加在所述无线发送装置中减少的比特或减少在所述无线发送装置中增加的比特，而进行数据长度调整，以提供数据长度调整后的数据；以及

去交织器，用于根据在所述无线发送装置中进行的交织，对所述无线接收装置的所述速率匹配器所提供的数据长度调整后的数据进行去交织。

5、一种包括权利要求 1 至 3 之一的无线发送装置的通信终端装置。

6、一种包括权利要求 4 的无线接收装置的通信终端装置。

7、一种包括权利要求 1 至 3 之一的无线发送装置的基站装置。

8、一种包括权利要求 4 的无线接收装置的基站装置。

9、一种无线发送方法，包括下列步骤:

（a）对包括多个比特的输入数据进行交织以产生交织的数据;

（b）通过增加或减少交织数据中的比特，对所述交织数据的数据长度进行调整，以提供数据长度调整后的数据；以及

（c）发送在步骤（b）中调整的数据长度调整后的数据。

10、一种无线接收方法，包括下列步骤:

（a）接收包括多个比特并从采用权利要求 9 的无线发送方法的无线发送装置发送的数据；

（b）通过增加在所述无线发送装置中减少的比特或减少在所述无线发送装置中增加的比特，而进行数据长度调整，以提供数据长度调整后的数据；以及

（c）根据在所述无线发送装置中进行的交织，对步骤（b）中提供的数据长度调整后的数据进行去交织。

无线发送/接收装置及无线发送/接收方法

本申请是2000年3月23日提交的申请号为00800339.4的发明专利申请“无线通信装置及编码处理方法”的分案申请。

技术领域

本发明涉及移动无线通信中使用的无线发送/接收装置及无线发送/接收方法。

背景技术

在移动无线通信、特别是CDMA无线通信中，为了增大纠错的效果，或者为了结合分组或ISDN等的数据进行发送，进行速率匹配(Rate matching)处理。所谓速率匹配处理，是指为了将编码过的数据调整为帧长而增加数据的比特数的处理(重复； repetition)、或减少数据的比特数的处理(穿孔；puncturing)。例如，在发送机端增加数据的比特数的情况下，在接收机端进行减少数据的比特数的处理。在此情况下，在发送机端，进行重复，所以能够增大发送功率。

图1A是在发送机端进行重复的情况下、现有编码处理装置的结构方框图。此外，图1B是在发送机端进行重复的情况下、现有解码处理装置的结构方框图。

编码处理装置1包含：编码部2、纠错编码部3、重复部4、以及交织部5。此外，解码处理装置10包含：解交织部11、穿孔部12、纠错解码部13、以及解码部14。

在发送机端，发送数据6由编码部2进行编码。该编码过的数据由纠错编码部3实施卷积编码等纠错编码处理后由重复部4增加比特数。该重复过的数据由交织部5排序，然后实施规定的调制处理及无线处理等，从发送天线7进行发送。

另一方面，在接收机端，由接收天线15接收到的信号被实施规定的无线处理及解调处理等后，由解交织部11进行与发送机端的交织相反的排序。该

排序过的数据由穿孔部 12 减少发送机端增加的比特数的比特，由纠错解码部 13 通过维特比解码等进行纠错。该纠错后的数据由解码部 14 进行解码。由此，得到接收数据 16。

图 2 是用现有编码处理装置进行重复的情况下的数据排列图。这里，设由编码部 2 输出的数据为{D1、D2、D3、D4}，设该数据在纠错编码部 3 中用编码率=1/2 实施纠错编码处理。其结果是，在 D1 成为 d1、d2，D2 成为 d3、d4，D3 成为 d5、d6，D4 成为 d7、d8 的情况下，输入到重复部 4 的数据为 8 比特的数据{d1, d2, d3, d4, d5, d6, d7, d8}。设每 1 帧的比特数为 12 比特。

重复部 4 包括速率匹配表。在该速率匹配表中，存储着使帧内比特增加的分布均等的 0、1 的图案。如果这里设速率匹配表为{1, 0, 1, 0, 1, 0, 1, 0}，则由于与“1”对应的比特增加，所以下划线所示的 d1、d3、d5、d7 增加。

因此，重复后的数据为{d1, d1, d2, d3, d3, d4, d5, d5, d6, d7, d7, d8}。观察该重复后的数据，可知在连续 3 比特中，存在 2 个增加了的比特和 1 个未增加的比特，在帧内比特增加的分布均等。

然后，重复过的数据由由交织部 5 通过例如交织图案 12[4[2x2]x3[2x2]]进行交织。由此，交织后的数据为{d1, d5, d3, d7, d2, d6, d4, d8, d1, d5, d3, d7}。通过这些处理，能够在某种程度上回避传播路径中的突发差错。因此，能够在某种程度上提高在接收机端进行纠错时的比特差错率特性。

然而，在上述现有编码处理装置中，对于有的交织图案，通过重复而增加的比特会偏向帧内的某个位置。由此，重复的效果显著降低，在接收机端进行纠错时的比特差错率特性恶化。

具体地说，例如在图 2 所示的交织图案中，增加了的比特 d1、d3、d5、d7 偏向帧内的两侧而存在。因此，在未增加的比特 d2、d4、d6、d8 的部分在传播路径中发生突发差错的情况下，在接收机端进行纠错时的比特差错率特性恶化。

发明内容

本发明的目的在于提供一种无线发送/接收装置及无线发送/接收方法，对传播路径中的突发差错的抵抗力强，能够提高通信品质。

本发明提供一种无线发送装置，包括：交织器，用于对包括多个比特的输入数据进行交织以产生交织的数据；速率匹配器，用于通过增加或减少交

织数据中的比特，对所述交织数据的数据长度进行调整，以提供数据长度调整后的数据；以及发送机，用于发送由所述速率匹配器调整的数据长度调整后的数据。

本发明还提供一种无线接收装置，包括：接收机，用于接收包括多个比特并从无线发送装置发送的数据；速率匹配器，用于通过增加在所述无线发送装置中减少的比特或减少在所述无线发送装置中增加的比特，而进行数据长度调整，以提供数据长度调整后的数据；以及去交织器，用于根据在所述无线发送装置中进行的交织，对所述无线接收装置的速率匹配器所提供的数据长度调整后的数据进行去交织。

本发明还提供一种无线发送方法，包括下列步骤：（a）对包括多个比特的输入数据进行交织以产生交织的数据；（b）通过增加或减少交织数据中的比特，对所述交织数据的数据长度进行调整，以提供数据长度调整后的数据；以及（c）发送在步骤（b）中调整的数据长度调整后的数据。

本发明还提供一种无线接收方法，包括下列步骤：（a）接收包括多个比特并从采用上述无线发送方法的无线发送装置发送的数据；（b）通过增加在所述无线发送装置中减少的比特或减少在所述无线发送装置中增加的比特，而进行数据长度调整，以提供数据长度调整后的数据；以及（c）根据在所述无线发送装置中进行的交织，对步骤（b）中提供的数据长度调整后的数据进行去交织。

本发明人着眼于通过重复而增加的比特在帧内偏向存在的原因在于在交织前对所有数据一次进行重复，发现通过将重复分为交织前后来平衡地进行，能够防止通过重复而增加的比特在帧内偏向存在，从而提出本发明。

因此，为了实现上述目的，在本发明中，对于通过重复而增加的比特数的大约半数的比特数，通过交织前的重复来增加，对于通过重复而增加的其余比特数则通过交织后的重复来增加。

附图说明

图 1A 是现有编码处理装置的结构方框图。

图 1B 是现有解码处理装置的结构方框图。

图 2 是用现有编码处理装置进行重复的情况下的数据排列图。

图 3A 是本发明实施例 1 的编码处理装置的结构方框图。

图 3B 是本发明实施例 1 的解码处理装置的结构方框图。

图 4 是本发明实施例 1 的重复部及穿孔部的结构方框图。

图 5 是本发明实施例 1 的第 1 重复部的操作说明流程图。

图 6 是本发明实施例 1 的第 2 重复部的操作说明流程图。

图 7 是本发明实施例 1 的第 1 穿孔部的操作说明流程图。

图 8 是本发明实施例 1 的第 2 穿孔部的操作说明流程图。

图 9 是用本发明实施例 1 的编码处理装置进行重复的情况下的数据排列图。

图 10A 是本发明实施例 2 的编码处理装置的结构方框图。

图 10B 是本发明实施例 2 的解码处理装置的结构方框图。

图 11A 是本发明实施例 3 的编码处理装置的结构方框图。

图 11B 是本发明实施例 3 的解码处理装置的结构方框图。

具体实施方式

以下，参照附图来详细说明本发明的实施例。

(实施例 1)

图 3A 是本发明实施例 1 的编码处理装置的结构方框图。此外，图 3B 是本发明实施例 1 的解码处理装置的结构方框图。编码处理装置 100 包含：编码部 101、纠错编码部 102、第 1 重复部 103、交织部 104、以及第 2 重复部 105。另一方面，解码处理装置 110 包含：第 1 穿孔部 111、解交织部 112、第 2 穿孔部 113、纠错解码部 114、以及解码部 115。

在发送机端，发送数据 106 由编码部 101 进行编码。该编码过的数据由纠错编码部 102 实施卷积码等纠错编码处理后，输出到第 1 重复部 103。实施过纠错编码处理的数据由第 1 重复部 103 实施后述的第 1 重复。第 1 重复过的数据由交织部 104 排序后，由第 2 重复部 105 实施后述的第 2 重复。然后，实施过第 2 重复的数据被实施规定的调制处理及无线处理，从发送天线 107 进行发送。

另一方面，在接收机端，由接收天线 116 接收到的信号被实施规定的无线处理及解调处理后，由第 1 穿孔部 111 实施与第 2 重复相反的后述的第 1 穿孔。实施过第 1 穿孔的数据由解交织部 112 进行与发送机端的交织相反的排序。该排序过的数据由第 2 穿孔部 113 进行与第 1 重复相反的后述的第 2

穿孔。实施过第 2 穿孔的数据由纠错解码部 114 通过维特比解码等进行纠错，由解码部 115 进行解码。由此，得到接收数据 117。

接着，用图 4 所示的方框图来说明第 1 重复部 103 的结构。在第 1 重复部 103 中，输入存储器部 201 暂时存储纠错编码过的数据。参数存储部 202 存储进行重复所需的各种参数。控制部 203 根据参数存储部 202 中存储的各种参数，将用于读写数据的控制信号输出到存储器读写部 204。存储器读写部 204 从输入存储器部 201 中依次读出数据，根据上述控制信号，增加对象比特的比特数，输出到输出存储器部 205。输出存储器部 205 存储从存储器读写部 204 中依次输出的数据，直至凑齐 1 帧数据。然后，输出存储器部 205 在凑齐 1 帧数据的时刻，输出该 1 帧数据。

此外，第 2 重复部 105 的结构与第 1 重复部 103 的结构大致相同。因此，对于第 2 重复部 105，省略对其结构的说明，在后述的操作说明中只说明操作。此外，第 1 穿孔部 111 及第 2 穿孔部 113 的结构与第 1 重复部 103 的结构大致相同。因此，对于第 1 穿孔部 111 及第 2 穿孔部 113，也省略对其结构的说明，在后述的操作说明中只说明操作。

接着，说明第 1 重复部 103 的操作。图 5 是第 1 重复部 103 的操作说明流程图。首先，在 ST301 中，控制部 203 根据参数存储部 202 中存储的每 1 帧的比特数 N、和重复前比特数 N0，通过式(1)，来计算增加的比特数、即总重复比特数 R。

$$R = N - N0 \qquad (1)$$

接着，在 ST302 中，控制部 203 计算第 1 重复比特数 r1。为了将对数据的重复分为 2 个步骤来平衡地进行，r1 用 R 如式(2)所示来计算。

$$r1 = R / 2 \quad (\text{小数点以下舍去}) \qquad (2)$$

接着，在 ST303 中，控制部 203 通过式(3)来计算每隔几比特进行第 1 重复、即第 1 重复间隔 X1。

$$X1 = N0 / r1 \quad (\text{小数点以下舍去}) \qquad (3)$$

接着，在 ST304 中，控制部 203 进行 r1、X1 的校正。该校正是用于按照编码率来进行第 1 重复的校正，通过式(4)~(6)来进行。具体地说，例如校正 r1、X1，使得在数据的编码率是 1/2 的情况下，每隔 2 的倍数的比特数进行第 1 重复，而在编码率是 1/3 的情况下，每隔 3 的倍数的比特数进行第 1 重复。

首先，控制部 203 进行式(4)所示的剩余计算。

$$\mathrm{mod}\,(X1+m, C) = 0 \qquad m \geq 0 \qquad (4)$$

这里，C 是数据的编码率的倒数，该式是计算 X1+m 除以 C 的余数为 0 的最小 m 的式子。控制部 203 使用用该式(4)算出的 m，用式(5)来计算 X1 的校正值 X1′。由此，X1 被校正为 X1′。

$$X1' = X1+m \qquad (5)$$

进而，控制部 203 使用通过式(5)算出的 X1′，用式(6)来计算 r1 的校正值 r1′。由此，r1 被校正为 r1′。

$$r1' = N0 / X1' \qquad (\text{小数点以下舍去}) \qquad (6)$$

然后，控制部 203 设定的计数器 Ct 的值从 1 起逐个递增。然后，在计数器 Ct 的值到达 N0 之前，重复进行 N0 次 ST305~ST310 的处理。在 ST306 中，控制部 203 进行式(7)的剩余计算。

$$\mathrm{mod}\,(Ct, X1') = b1 \qquad (7)$$

这里，b1 是设定从帧的第几比特开始第 1 重复的参数，被预先设定在参数存储部 202 中。

在 ST306 中，在 Ct 除以 X1′所得的余数等于 b1 的情况下，在 ST307 中，控制部 203 将数据输出次数 n 设定为 2。另一方面，在 ST306 中，在 Ct 除以 X1′所得的余数不等于 b1 的情况下，在 ST308 中，控制部 203 将数据输出次数 n 设定为 1。

在 ST309 中，存储器读写部 204 逐个比特地读出输入存储器部 201 中存储的数据，n 次写出到输出存储器部 205。即，对于被设定为 n=2 的比特，比特数增加。

通过如上所述的流程，进行第 1 重复，将总重复数 R 的大约半数的比特数 r1′增加比特数。实施了该第 1 重复的数据接着由交织部 104 根据交织图案进行数据的排序，然后，由第 2 重复部 105 实施第 2 重复。

接着，说明第 2 重复部 105 的操作。图 6 是第 2 重复部 105 的操作说明流程图。首先，在 ST401 中，第 2 重复部 105 内的控制部 203 根据第 1 重复部 103 算出的总重复比特数 R 和校正过的第 1 重复比特数 r1′，通过式(8)来计算第 2 重复比特数 r2。

$$r2 = R - r1' \qquad (8)$$

接着，在 ST402 中，控制部 203 通过式(9)来计算每隔几比特进行第 2 重

复、即第 2 重复间隔 X2。

$$X2 = N1 / r2 \qquad (小数点以下舍去) \qquad (9)$$

这里，N1 是 $N1 = N0 + r1'$，表示第 1 重复后的比特数。

然后，控制部 203 设定的计数器 Ct 的值从 1 起逐个递增。然后，在计数器 Ct 的值到达 N1 之前，重复进行 N1 次 ST403~ST408 的处理。在 ST404 中，控制部 203 进行式(10)的剩余计算。

$$\mathrm{mod}\ (Ct, X2) = b2 \qquad (10)$$

这里，b2 是设定从帧的第几比特开始第 2 重复的参数，被预先设定在参数存储部 202 中。

在 ST404 中，在 Ct 除以 X2 所得的余数等于 b2 的情况下，在 ST405 中，控制部 203 将数据输出次数 n 设定为 2。另一方面，在 ST404 中，在 Ct 除以 X2 所得的余数不等于 b2 的情况下，在 ST406 中，控制部 203 将数据输出次数 n 设定为 1。

在 ST407 中，存储器读写部 204 逐个比特地读出输入存储器部 201 中存储的数据，n 次写出到输出存储器部 205。即，对于被设定为 n=2 的比特，比特数增加。

通过如上所述的流程对第 1 重复后的数据进行第 2 重复，由此，进行填满每 1 帧的所有比特数的重复。

接着，说明接收机端的处理。在接收机端，第 1 穿孔部 111 及第 2 穿孔部 113 对在发送机端通过第 1 重复及第 2 重复而增加的比特进行与发送机端相反的处理、即穿孔。由此，得到接收数据 117。具体操作如下所述。

首先，说明第 1 穿孔部 111 的操作。图 7 是第 1 穿孔部 111 的操作说明流程图。第 1 穿孔部 111 进行减少第 2 重复部 105 增加的比特的处理。

首先，在 ST501 中，根据从发送机端发送的控制数据，在参数存储部 202 中设定每隔几比特进行第 1 穿孔、即第 1 穿孔间隔 X2。该 X2 等于第 2 重复间隔 X2。

然后，在控制部 203 设定的计数器 Ct 的值从 1 起逐个递增直至 N 之前，重复进行 N 次 ST502~ST505 的处理。这里，N 是 $N = N0 + r1' + r2$，表示第 2 重复后的比特数、即每 1 帧的比特数。在 ST503 中，控制部 203 进行式(11)的剩余计算。

$$\mathrm{mod}\ (Ct, X2) = b2 \qquad (11)$$

这里，b2 等于进行第 2 重复时使用的 b2，根据上述控制信号，在参数存储部 202 中设定。

接着，在 ST504 中，存储器读写部 204 逐个比特地读出输入存储器部 201 中存储的数据。然后，在 Ct 除以 X2 所得的余数不等于 b2 的情况下，存储器读写部 204 将读出的数据 1 次写出到输出存储器部 205。另一方面，在 Ct 除以 X2 所得的余数等于 b2 的情况下，存储器读写部 204 抛弃读出的数据。

通过如上所述的流程，对通过第 2 重复而增加的比特进行第 1 穿孔。实施过该第 1 穿孔的数据接着由解交织部 112 进行与交织部 104 进行的数据排序相反的排序，然后，由第 2 穿孔部 113 实施第 2 穿孔。

接着，说明第 2 穿孔部 113 的操作。图 8 是第 2 穿孔部 113 的操作说明流程图。第 2 穿孔部 113 进行减少第 1 重复部 103 增加的比特的处理。

首先，在 ST601 中，根据上述控制数据，在参数存储部 202 中设定每隔几比特进行第 2 穿孔、即第 2 穿孔间隔 X1′。该 X1′等于校正过的第 1 重复间隔 X1′。

然后，在控制部 203 设定的计数器 Ct 的值从 1 起逐个递增直至 N1 之前，重复进行 N1 次 ST602~ST605 的处理。该 N1 等于第 2 重复使用的 N1，根据上述控制信号由控制部 203 设定。

在 ST603 中，控制部 203 进行式(12)的剩余计算。

$$\mathrm{mod}\,(Ct, X1') = b1 \qquad (12)$$

这里，b1 等于进行第 1 重复时使用的 b1，根据上述控制信号，在参数存储部 202 中设定。

接着，在 ST604 中，存储器读写部 204 逐个比特地读出输入存储器部 201 中存储的数据。然后，在 Ct 除以 X1′所得的余数不等于 b1 的情况下，存储器读写部 204 将读出的数据 1 次写出到输出存储器部 205。另一方面，在 Ct 除以 X1′所得的余数等于 b1 的情况下，存储器读写部 204 抛弃读出的数据。

通过如上所述的流程，对通过第 1 重复而增加的比特进行第 2 穿孔。然后，实施过该第 2 穿孔的数据由纠错解码部 114 通过维特比解码等进行纠错，由解码部 115 进行解码。由此，得到接收数据 117。

接着，用图 9 具体说明通过本实施例的编码处理装置 100 对发送数据进行重复及交织的情况。这里，设由编码部 101 输出的数据为{D1、D2、D3、D4}，设该数据在纠错编码部 102 中用编码率=1/2 实施纠错编码处理。其结

果是，在D1成为d1、d2，D2成为d3、d4，D3成为d5、d6，D4成为d7、d8的情况下，输入到第1重复部103的数据为8比特的数据{d1, d2, d3, d4, d5, d6, d7, d8}。设每1帧的比特数为12比特。

首先，第1重复部103根据图5的处理流程进行第1重复。首先，在ST301~ST303中，根据上式(1)~(3)，计算R、r1、X1得

$$R = N - N0 = 12 - 8 = 4 \qquad (13)$$

$$r1 = R / 2 = 4 / 2 = 2 \qquad (14)$$

$$X1 = N0 / r1 = 8 / 2 = 4 \qquad (15)。$$

接着，在ST304中，根据上式(4)~(6)，校正r1、X1。这里，由于纠错编码处理的编码率是1/2，所以C＝2。因此，上式(4)如下计算。

$$\mathrm{mod}\,(X1 + m, C) = 0$$

$$\mathrm{mod}\,(4 + m, 2) = 0$$

$$\therefore m = 0 \qquad (16)$$

由于m＝0，所以根据上式(5)、(6)，得

$$X1' = X1 = 4 \qquad (17)$$

$$r1' = r1 = 2 \qquad (18)。$$

接着，在ST305~ST310中，在Ct从1起到达N0之前，根据上式(7)，增加相应比特的比特数。这里，如果假设设定为b1＝2，则根据上式(7)，增加作为第2比特数据的d2的比特数及作为第6比特数据的d6的比特数，进行第1重复。因此，第1重复后的数据如图9所示，为{d1, d2, d2, d3, d4, d5, d6, d6, d7, d8}。图9中下划线所示的数据是通过重复而增加比特数的数据。

该第1重复后的数据接着由交织部104根据交织图案10[5[3x2]x2]，进行数据的排序。其结果是，交织后的数据为{d1, d4, d7, d2, d6, d2, d5, d8, d3, d6}。

接着，对交织后的数据，第2重复部105根据图6的处理流程进行第2重复。首先，在ST401~ST402中，根据上式(8)~(9)，计算r2、X2得

$$r2 = R - r1' = 4 - 2 = 2 \qquad (19)$$

$$X2 = N1 / r2 = 10 / 2 = 5 \qquad (20)$$

接着，在ST403~ST408中，在Ct从1起到达N1之前，根据上式(10)，增加相应比特的比特数。这里，如果假设设定为b2＝2，则根据上式(10)，增加作为第2比特数据的d4的比特数及作为第7比特数据的d5的比特数，进

行第 2 重复。因此，第 2 重复后的数据如图 9 所示，为{d1, d4, d4, d7, d2, d6, d2, d5, d5, d8, d3, d6}。

这样，根据本实施例的编码处理装置及解码处理装置，分为交织前后 2 个步骤来进行重复，所以能够防止通过重复而增加的比特偏向帧内的某个位置而存在。由此，与在交织前只进行一次重复的现有编码处理装置及解码处理装置相比，能够提高在接收机端进行纠错时的比特差错率特性。

在上述具体例中，在交织图案是 10[5[3x2]x2]的情况下，本实施例的效果最显著。然而，即使交织图案是其他交织图案，也可以看出本实施例的效果。

此外，在上述具体例中，说明了任意设定各种参数，但是这不过是一例。因此，本实施例的效果不是限于这些参数的值才能看出，在参数取其他值的情况下也可看出。

(实施例 2)

接着，说明本发明的实施例 2。图 10A 是本发明实施例 2 的编码处理装置的结构方框图。此外，图 10B 是本发明实施例 2 的解码处理装置的结构方框图。在编码处理装置 800 中，其结构是从实施例 1 的编码处理装置 100 中除去第 2 重复部 105，其他各部的结构及操作与编码处理装置 100 同样。

因此，在发送机端，由纠错编码部 102 实施了纠错编码处理的数据由第 1 重复部 103 使前述图 5 所示的处理流程中的 ST302 中算出的 r1 为 r1 = R，实施第 1 重复。第 1 重复过的数据由交织部 104 进行排序后，实施规定的调制处理及无线处理等，从发送天线 107 进行发送。

另一方面，在解码处理装置 810 中，其结构是从实施例 1 的解码处理装置 110 中除去第 1 穿孔部 111，其他各部的结构及操作与解码处理装置 110 同样。

因此，在接收机端，由解交织部 112 进行过与发送机端的交织相反的排序的数据由第 2 穿孔部 113 根据前述图 8 所示的处理流程来实施与第 1 重复相反的第 2 穿孔。实施过第 2 穿孔的数据由纠错解码部 114 通过维特比解码等进行纠错。

这样，根据本实施例的编码处理装置及解码处理装置，在数据的编码率是 1/2 时，每隔 2 的倍数的比特数，而在编码率是 1/3 时，每隔 3 的倍数的比特数，这样按照编码率来决定增加的比特进行重复。因此，根据本实施例的

编码处理装置及解码处理装置，能够防止对通过纠错编码处理由同一纠错编码前数据产生的多个纠错编码后数据重复进行重复。因此，根据本实施例的编码处理装置及解码处理装置，能够增大纠错编码的效果，所以与现有编码处理装置及解码处理装置相比，能够提高在接收机端进行纠错时的比特差错率特性。

(实施例 3)

接着，说明本发明的实施例 3。图 11A 是本发明实施例 3 的编码处理装置的结构方框图。此外，图 11B 是本发明实施例 3 的解码处理装置的结构方框图。

在编码处理装置 900 中，其结构是从实施例 1 的编码处理装置 100 中除去第 1 重复部 103，其他各部的结构及操作与编码处理装置 100 同样。

因此，在发送机端，由交织部 104 进行过排序的数据由第 2 重复部 105 使前述图 6 所示的处理流程中的 ST401 中算出的 r2 为 r2＝R，实施第 2 重复。第 2 重复过的数据被实施规定的调制处理及无线处理等，从发送天线 107 进行发送。

另一方面，在解码处理装置 910 中，其结构是从实施例 1 的解码处理装置 110 中除去第 2 穿孔部 113，其他各部的结构及操作与解码处理装置 110 同样。

因此，在接收机端，由接收天线 116 接收到的信号被实施规定的无线处理及解调处理等后，由第 1 穿孔部 111 根据前述图 7 所示的处理流程来实施与第 2 重复相反的第 1 穿孔。实施过第 1 穿孔的数据由解交织部 112 进行与发送机端的交织相反的排序。

这样，根据本实施例的编码处理装置及解码处理装置，在交织后进行重复，所以能够防止通过重复而增加的比特偏向帧内的某个位置。因此，根据本实施例的编码处理装置及解码处理装置，与在交织前进行重复的现有编码处理装置及解码处理装置相比，能够提高在接收机端进行纠错时的比特差错率特性。

上述实施例 1~3 的编码处理装置及解码处理装置能够应用于无线通信系统中使用的基站装置、或与该基站装置进行无线通信的移动台等通信终端装置。在应用的情况下，能够在基站装置或通信终端装置上搭载能够降低比特差错率的编码处理装置及解码处理装置，所以能够提高通信品质。

在上述实施例 1~3 的说明中，为了说明的方便，分为发送机、接收机进行了说明。然而，CDMA 无线通信系统中的无线通信装置也可以包括发送机及接收机两者。

如上所述，根据本发明，能够提高对传播路径中的突发差错的抵抗力，提高通信品质。

本说明书基于平成 11 年 3 月 31 日申请的特愿平 11-092078 号。其内容全部包含于此。

本发明能够应用于无线通信系统中使用的基站装置、或与该基站装置进行无线通信的移动台等通信终端装置。

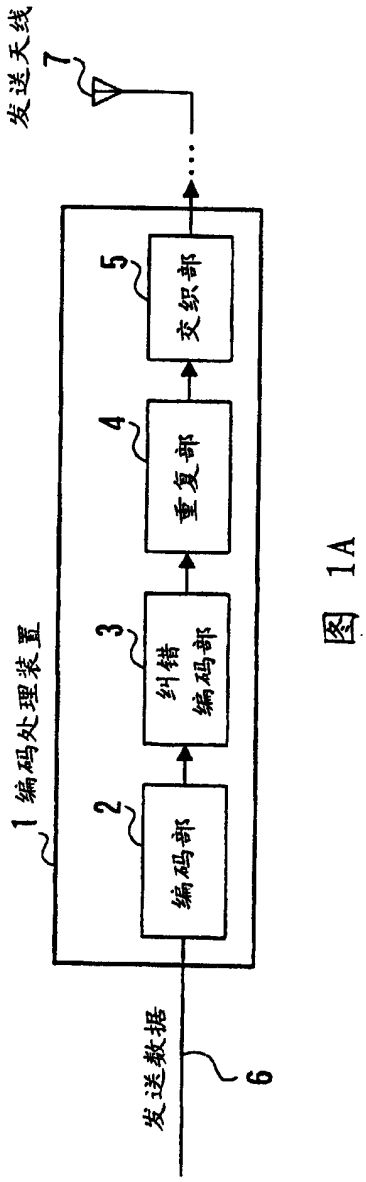

发送天线
7
1 编码处理装置
2
编码部
3
纠错
编码部
4
重复部
5
交织部
发送数据
6

图 1A

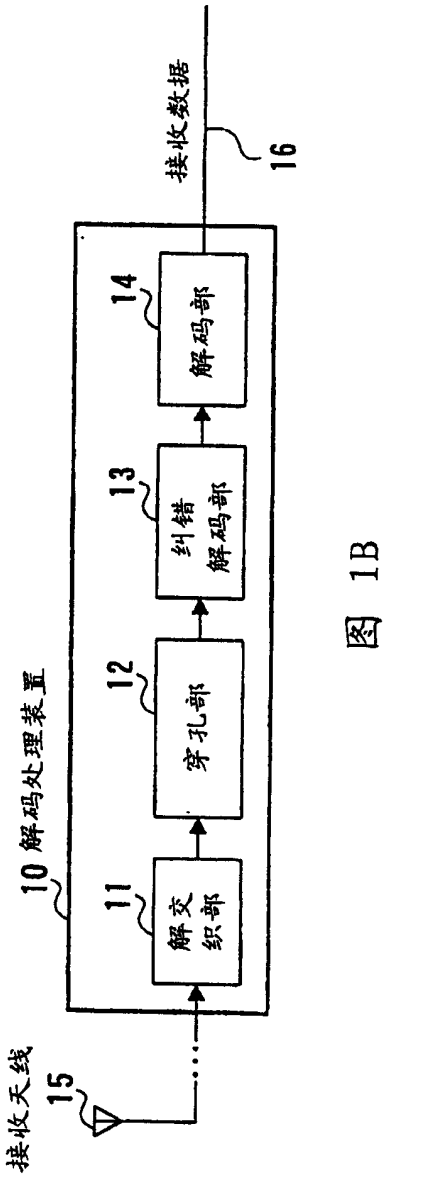

接收数据
16
14
解码部
13
纠错
解码部
12
穿孔部
10 解码处理装置
11
解交
织部
接收天线
15

图 1B

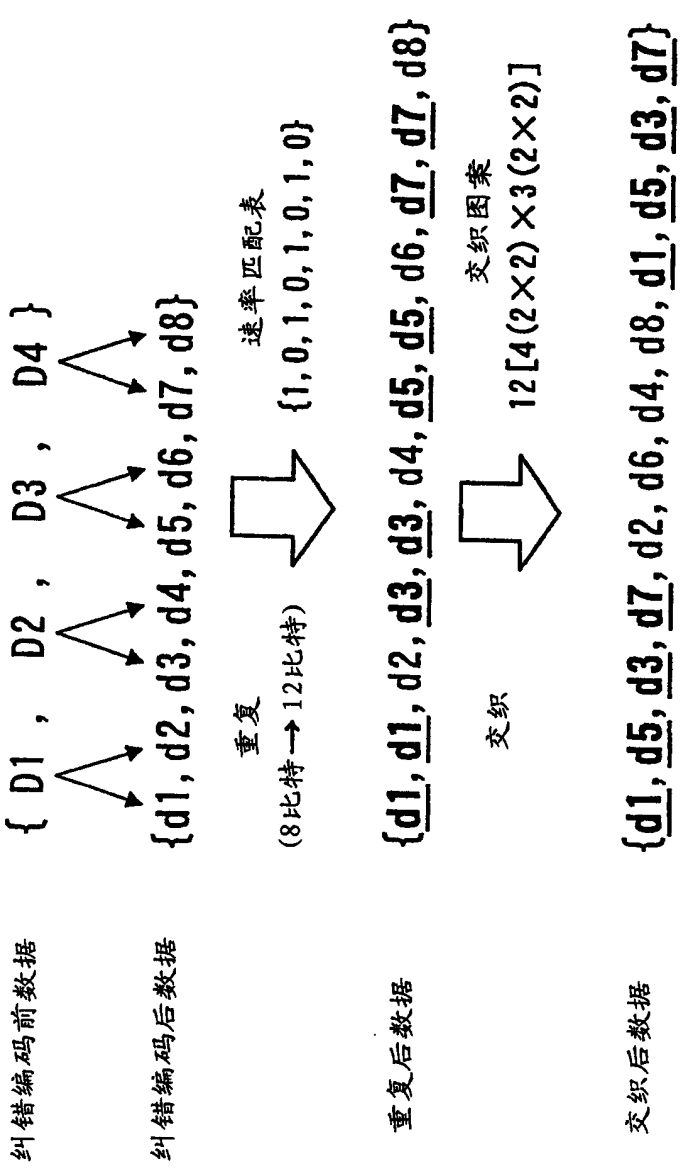

纠错编码前数据
{ D1 , D2 , D3 , D4 }
纠错编码后数据
{d1, d2, d3, d4, d5, d6, d7, d8}
重复
(8比特→12比特)
速率匹配表
{1, 0, 1, 0, 1, 0, 1, 0}
重复后数据
{d1, d1, d2, d3, d3, d4, d5, d5, d6, d7, d7, d8}
交织
交织图案
12[4(2×2)×3(2×2)]
交织后数据
{d1, d5, d3, d7, d2, d6, d4, d8, d1, d5, d3, d7}

图 2

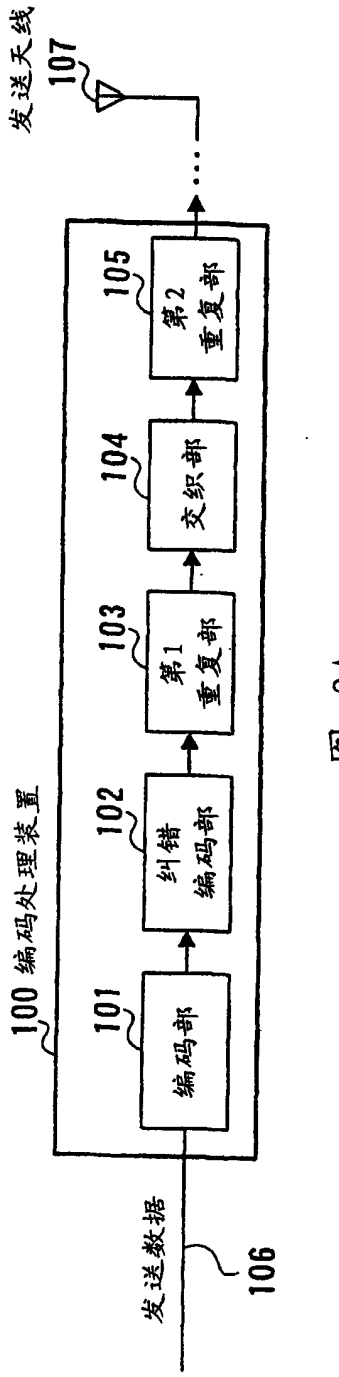

发送天线
107
100 编码处理装置
101
编码部
102
纠错
编码部
103
第1
重复部
104
交织部
105
第2
重复部
发送数据
106

图 3A

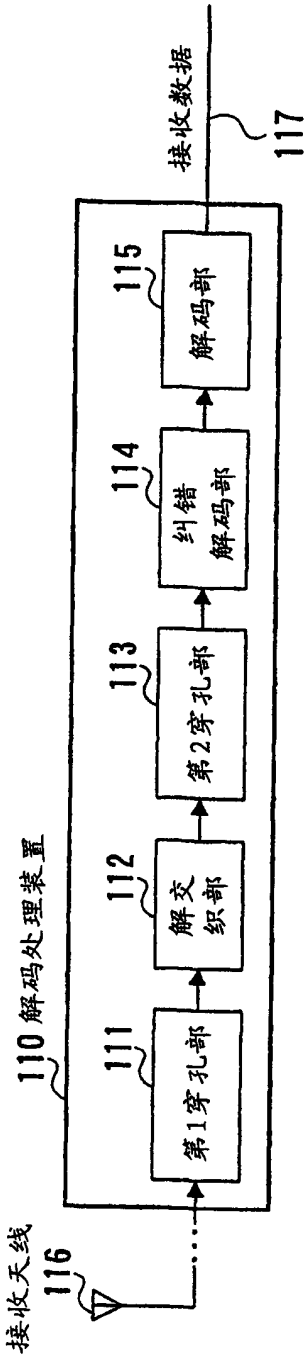

接收数据
117
110 解码处理装置
111
第1穿孔部
112
解交
织部
113
第2穿孔部
114
纠错
解码部
115
解码部
接收天线
116

图 3B

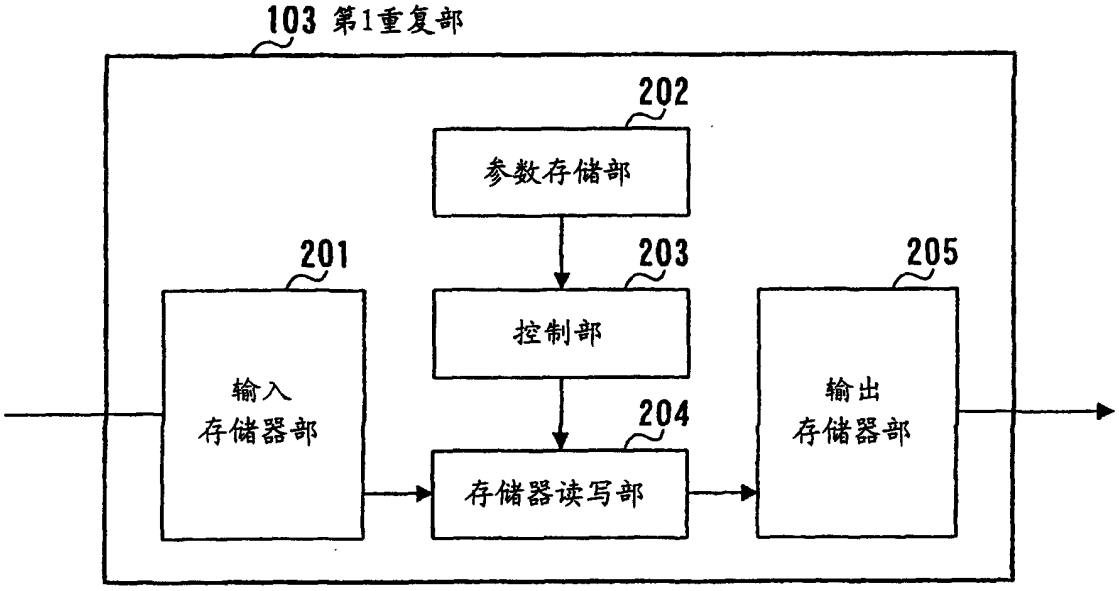


图 4

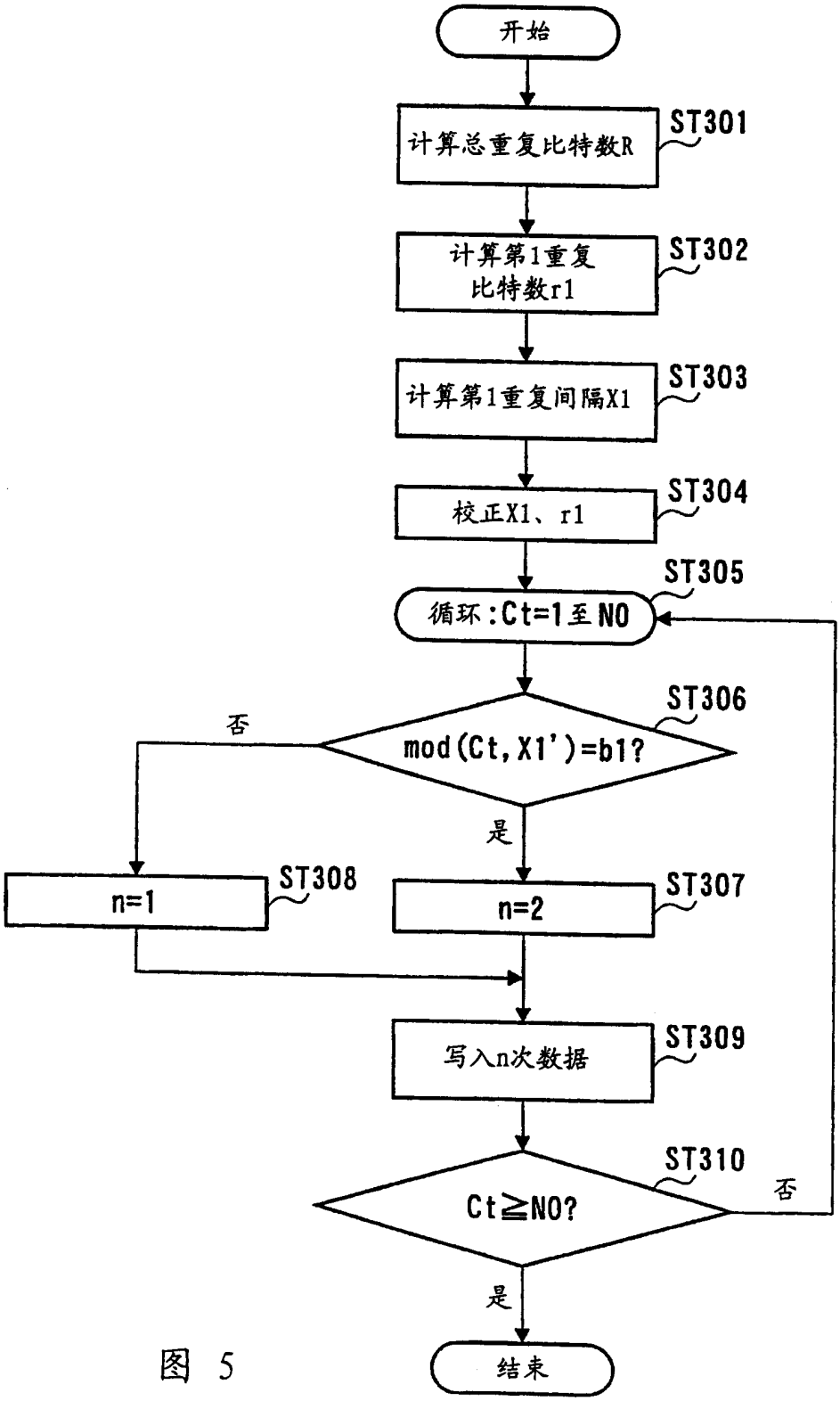

开始
计算总重复比特数R
ST301
计算第1重复比特数r1
ST302
计算第1重复间隔X1
ST303
校正X1、r1
ST304
循环:Ct=1至NO
ST305
mod(Ct,X1')=b1?
ST306
否
是
n=1
ST308
n=2
ST307
写入n次数据
ST309
Ct≧NO?
ST310
否
是
结束

图 5

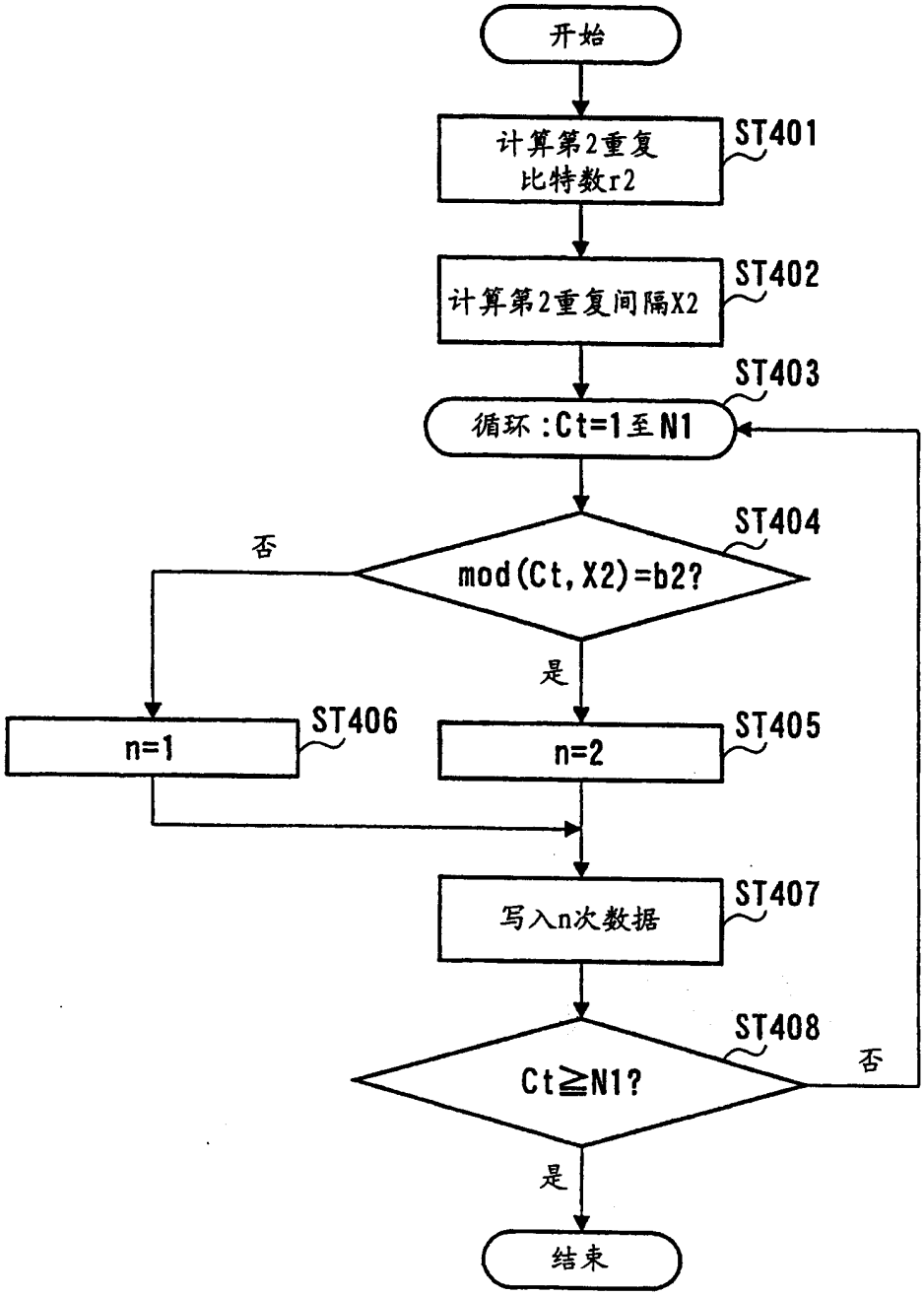

开始
计算第2重复比特数r2
ST401
计算第2重复间隔X2
ST402
ST403
循环：Ct=1至N1
ST404
否
mod(Ct,X2)=b2?
是
n=1
ST406
n=2
ST405
写入n次数据
ST407
ST408
Ct≧N1?
否
是
结束

图 6

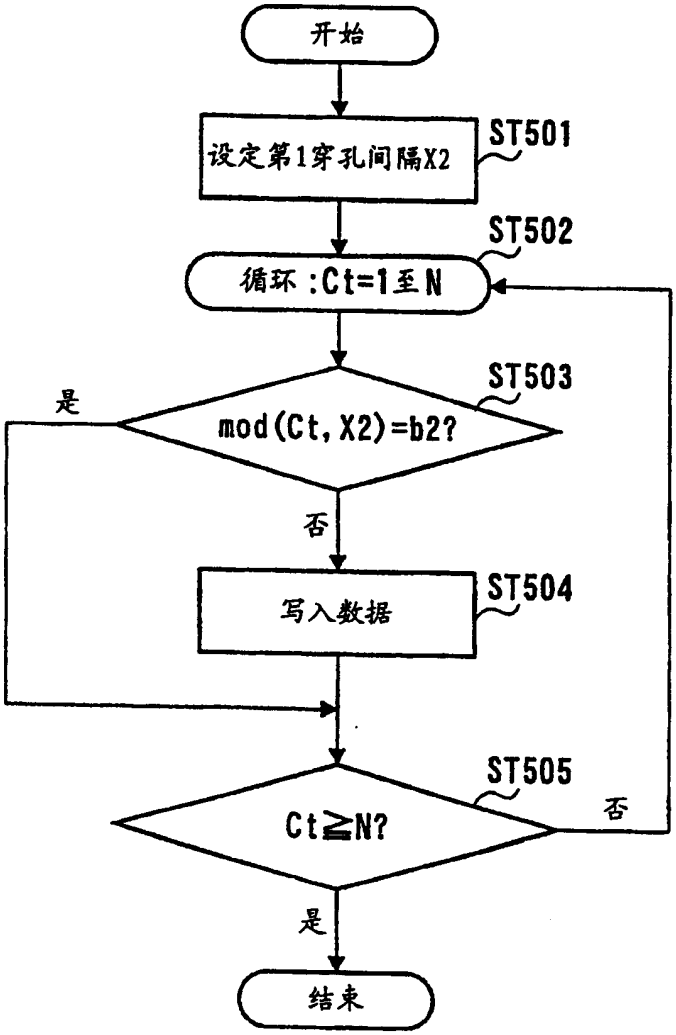

开始
设定第1穿孔间隔X2
ST501
循环 :Ct=1至N
ST502
mod(Ct,X2)=b2?
ST503
是
否
写入数据
ST504
Ct≧N?
ST505
否
是
结束

图 7

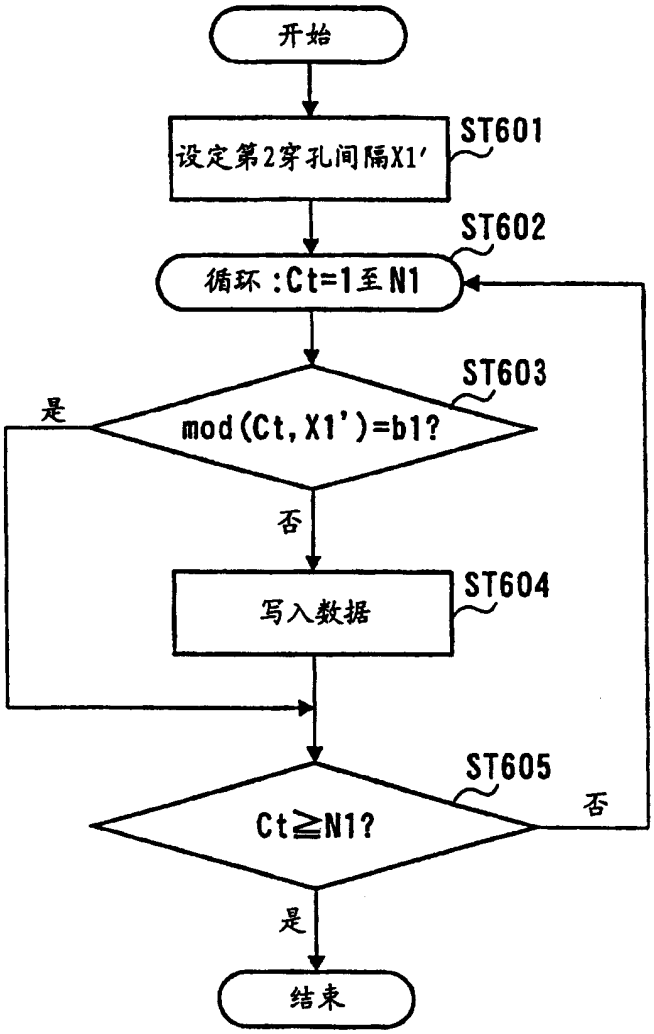

开始
设定第2穿孔间隔X1'
ST601
循环 :Ct=1至N1
ST602
mod(Ct,X1')=b1?
ST603
是
否
写入数据
ST604
Ct≧N1?
ST605
否
是
结束

图 8

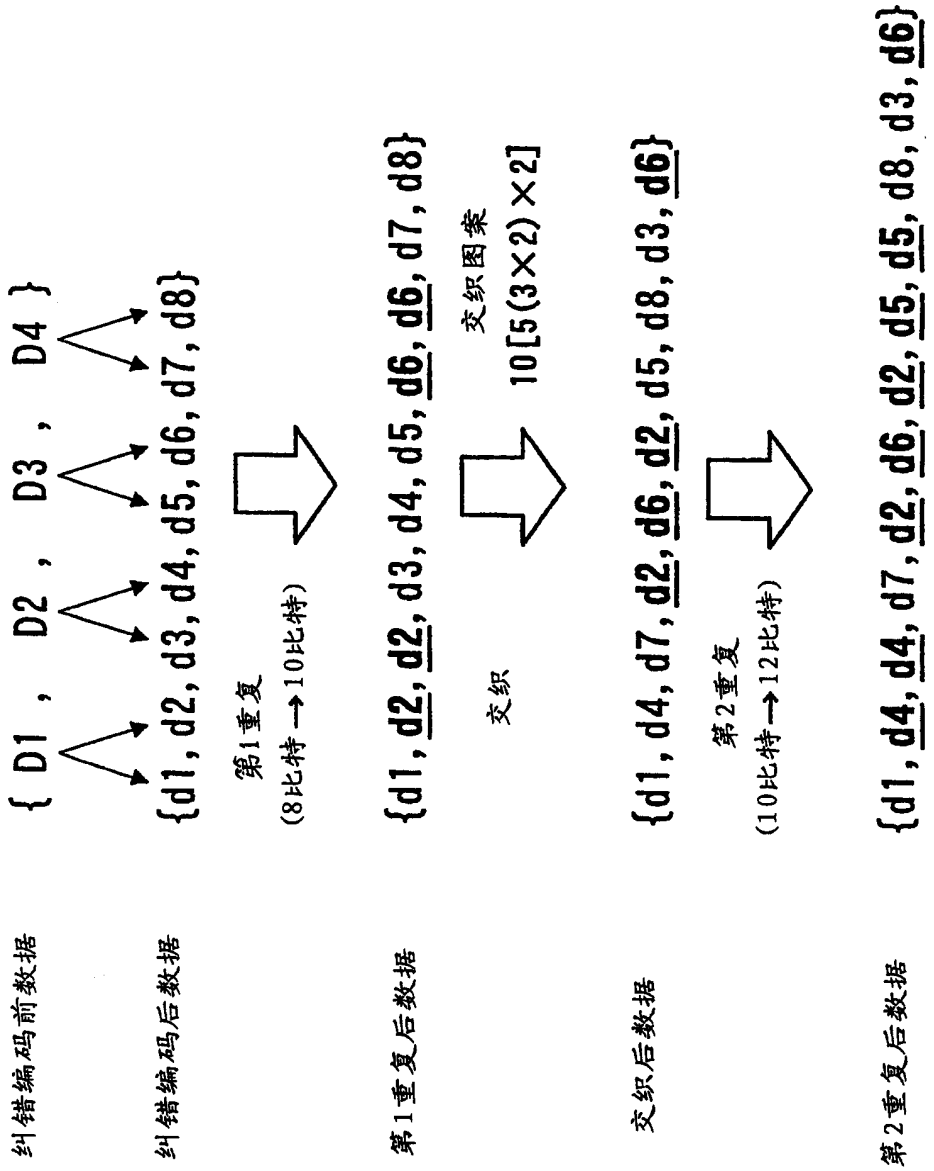

纠错编码前数据
{ D1 , D2 , D3 , D4 }
纠错编码后数据
{d1, d2, d3, d4, d5, d6, d7, d8}
第1重复
(8比特 → 10比特)
第1重复后数据
{d1, d2, d2, d3, d4, d5, d6, d6, d7, d8}
交织
交织图案
10[5(3×2)×2]
交织后数据
{d1, d4, d7, d2, d6, d2, d5, d8, d3, d6}
第2重复
(10比特 → 12比特)
第2重复后数据
{d1, d4, d4, d7, d2, d6, d2, d5, d5, d8, d3, d6}

图 9

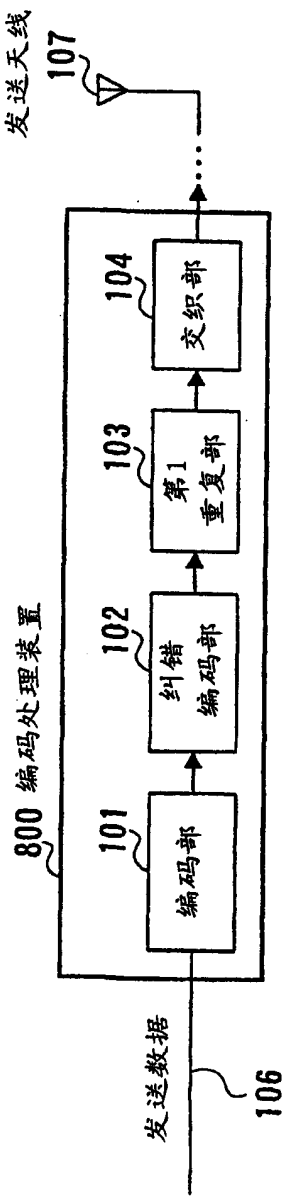

发送天线
107
800 编码处理装置
101
编码部
102
纠错
编码部
103
第1
重复部
104
交织部
发送数据
106

图 10A

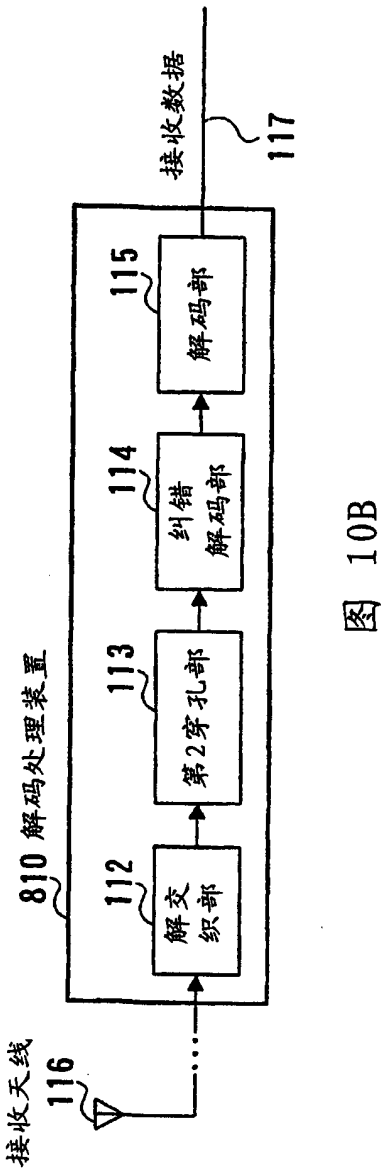

接收数据
117
115
解码部
114
纠错
解码部
113
第2穿孔部
112
解交
织部
810 解码处理装置
接收天线
116

图 10B

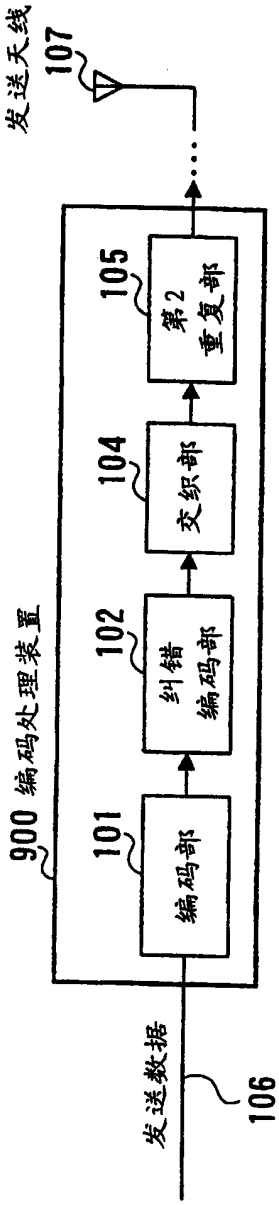

发送天线
107
900 编码处理装置
101
编码部
102
纠错
编码部
104
交织部
105
第2
重复部
发送数据
106

图 11A

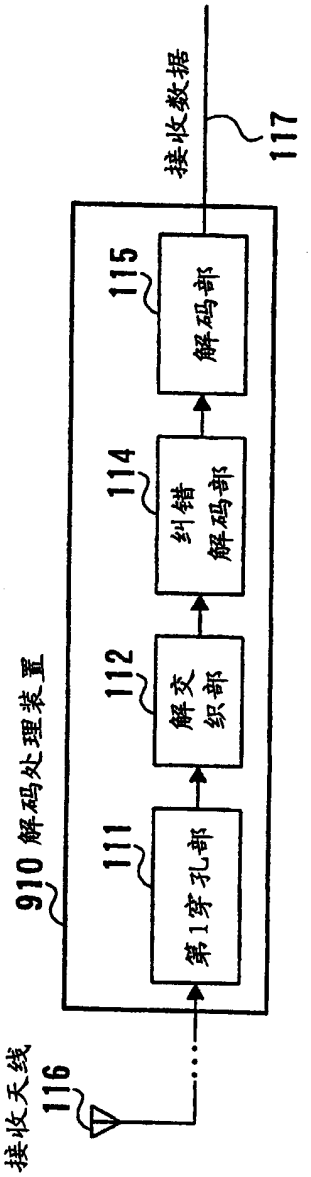

接收数据
117
910 解码处理装置
111
第1穿孔部
112
解交
织部
114
纠错
解码部
115
解码部
接收天线
116

图 11B