

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织

国 际 局

(43) 国际公布日

2018 年 12 月 13 日 (13.12.2018)



WIPO | PCT



(10) 国际公布号

WO 2018/223899 A1

(51) 国际专利分类号:
H04L 1/00 (2006.01) G09G 3/36 (2006.01)

(21) 国际申请号: PCT/CN2018/089549

(22) 国际申请日: 2018 年 6 月 1 日 (01.06.2018)

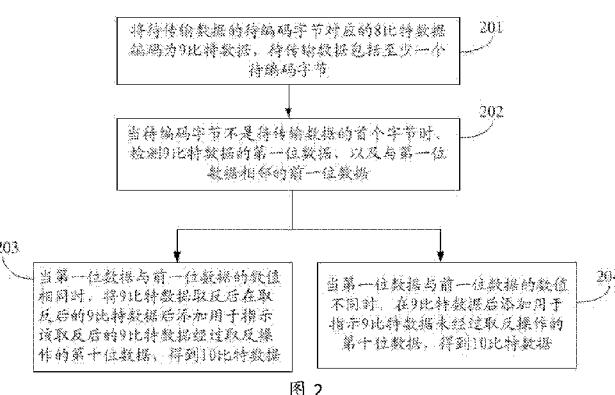
(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710434609.3 2017年6月9日 (09.06.2017) CN(71) 申请人: 京 东 方 科 技 集 团 股 份 有 限 公 司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路 10 号, Beijing
100015 (CN)。 北京京东方显示技术有限
公司(BEIJING BOE DISPLAY TECHNOLOGY CO.,
LTD.) [CN/CN]; 中国北京市北京经济技术开
发区经海一路 118 号, Beijing 100176 (CN)。(72) 发明人: 朱昊(ZHU, Hao); 中国北京市北京经济
技术开发区地泽路 9 号, Beijing 100176 (CN)。 王鑫
(WANG, Xin); 中国北京市北京经济技术开发地泽路 9 号, Beijing 100176 (CN)。 邵喜斌(SHAO,
Xibin); 中国北京市北京经济技术开发区地泽路
9 号, Beijing 100176 (CN)。 陈明(CHEN, Ming);
中国北京市北京经济技术开发区地泽路 9 号,
Beijing 100176 (CN)。 王洁琼(WANG, Jieqiong);
中国北京市北京经济技术开发区地泽路 9 号,
Beijing 100176 (CN)。 栗首(LI, Shou); 中国北京
市北京经济技术开发区地泽路 9 号, Beijing 100176
(CN)。 褚怡芳(CHU, Yifang); 中国北京市北京经
济技术开发区地泽路 9 号, Beijing 100176 (CN)。(74) 代理人: 中国专利代理(香港)有限公司
(CHINA PATENT AGENT (H.K.) LTD.); 中国香港
特别行政区湾仔港湾道 23 号鹰君中心
22 号楼, Hong Kong (CN)。(81) 指定国(除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,
CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,
JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK,

(54) Title: ENCODING METHOD AND DEVICE, DECODING METHOD AND DEVICE, AND DISPLAY DEVICE

(54) 发明名称: 编码方法及装置、解码方法及装置以及显示装置



- 201 ENCODE, INTO 9-BIT DATA, 8-BIT DATA CORRESPONDING TO A BYTE
TO BE ENCODED OF DATA TO BE TRANSMITTED, THE DATA TO BE
TRANSMITTED COMPRISING AT LEAST ONE BYTE TO BE ENCODED
202 WHEN THE BYTE TO BE ENCODED IS NOT A FIRST BYTE OF THE DATA
TO BE TRANSMITTED, DETECT A FIRST DATA BIT OF THE 9-BIT DATA
AND A PREVIOUS DATA BIT ADJACENT TO THE FIRST DATA BIT
203 IF THE NUMERICAL VALUE OF THE FIRST DATA BIT IS THE SAME AS
THE NUMERICAL VALUE OF THE PREVIOUS DATA BIT, ADD, AFTER
THE 9-BIT DATA IS INVERTED, A TENTH DATA BIT INDICATING THAT
AN INVERSION OPERATION WAS PERFORMED ON THE INVERTED
9-BIT DATA AFTER THE INVERTED 9-BIT DATA TO OBTAIN 10-BIT DATA
204 IF THE NUMERICAL VALUE OF THE FIRST DATA BIT IS DIFFERENT
FROM THE NUMERICAL VALUE OF THE PREVIOUS DATA BIT, ADD A
TENTH DATA BIT INDICATING THAT AN INVERSION OPERATION IS NOT
PERFORMED ON THE 9-BIT DATA AFTER THE 9-BIT DATA TO OBTAIN
10-BIT DATA

(57) Abstract: The present application relates to an encoding method and device, a decoding method and device, and a signal transmission system. The encoding method comprises: encoding, into 9-bit data, 8-bit data corresponding to a byte to be encoded of data to be transmitted, the data to be transmitted comprising at least one byte to be encoded; when the byte to be encoded is not a first byte of the data to be transmitted, detecting a first data bit of the 9-bit data and a previous data bit adjacent to the first data bit; if the numerical value of the first data bit is the same as the numerical value of the previous data bit, adding, after the 9-bit data is inverted, a tenth data bit indicating that an inversion operation was performed on the inverted 9-bit data after the inverted 9-bit data to obtain 10-bit data; and if the numerical value of the first data bit is different from the numerical value of the previous data bit, adding a tenth data bit indicating that an inversion operation is not performed on the 9-bit data after the 9-bit data to obtain 10-bit data.



LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(除另有指明, 要求每一种可提供的地区
保护) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本申请是关于一种编码方法及装置、解码方法及装置以及信号传输系统。该编码方法包括: 将待传输数据的待编码字节对应的8比特数据编码为9比特数据, 待传输数据包括至少一个待编码字节; 当待编码字节不是待传输数据的首个字节时, 检测9比特数据的第一位数据, 以及与第一位数据相邻的前一位数据; 当第一位数据与前一位数据的数值相同时, 将9比特数据取反后在取反后的9比特数据后添加用于指示该取反后的9比特数据经过取反操作的第十位数据, 得到10比特数据; 当第一位数据与前一位数据的数值不同时, 在9比特数据后添加用于指示9比特数据未经过取反操作的第十位数据, 得到10比特数据。

编码方法及装置、解码方法及装置以及显示装置

相关申请

本申请要求 2017 年 6 月 9 日提交、申请号为 201710434609.3 的中
5 国专利申请的优先权，该申请的全部内容通过引用并入本文。

技术领域

本申请涉及面板制造领域，特别涉及编码方法及装置、解码方法及装置及信号传输系统。

10

背景技术

液晶显示面板驱动部分通常包含时序控制器（英文 Timing Controller）、源极驱动器（英文 Source Driver）和栅极驱动器（英文 Gate Driver），其中，时序控制器的主要功能是对每一帧图像数据进行处理，
15 生成每一帧图像数据对应的数据信号和控制信号，数据信号被传送到源极驱动器，源极驱动器将所接收的数据信号转换成数据电压，以写入液晶显示面板上相对应的像素。

随着液晶显示面板分辨率的提升，液晶显示面板中时序控制器和源极驱动器之间数据传输的速率越来越高，目前有一种 8b/10b（即将 8
20 比特（bit）数据编码成 10 比特数据）的编码方法来进行数据的高速传输，具体地，将 8 比特的原始数据划分成两部分，其前 5 位进行 5b/6b（即将 5 比特（bit）数据编码成 6 比特数据）编码，后 3 位则进行 3b/4b（即将 3 比特（bit）数据编码成 4 比特数据）编码。

但是，随着编解码技术的发展，目前的时序控制领域，信号传输
25 通常有锁相环（英文：Phase Locked Loop；简称：PLL）和延迟锁相环（英文：Delay—locked Loop；简称：DLL）两种方式，其中 PLL 较为常见，DLL 要求传输过程中需要出现跳变沿，而上述编码方法，只支持 PLL 的传输方式，并不支持 DLL 的传输方式。

30

发明内容

为了解决现有的 8b/10b 编码方法无法同时支持 PLL 和 DLL 的问题，本申请实施例提供了一种编码方法及装置、解码方法及装置以及

信号传输系统。该技术方案如下。

第一方面，提供一种编码方法，包括：将待传输数据的待编码字节对应的 8 比特数据编码为 9 比特数据，该待传输数据包括至少一个待编码字节；当该待编码字节不是该待传输数据的首个字节时，检测 5 该 9 比特数据的第一位数据，以及与该第一位数据相邻的前一位数据；当该第一位数据与该前一位数据的数值相同时，将该 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据，得到 10 比特数据；以及当该第一位数据与该前一位数据的数值不同时，在该 9 比特数据后添加用于指示该 9 比特 10 数据未经过取反操作的第十位数据，得到 10 比特数据；其中，上述数据均为二进制数据。

在一个实施例中，该 9 比特数据的任意连续 5 位中至少有一位与其他位不相同，该将待传输数据的待编码字节对应的 8 比特数据编码为 9 比特数据包括按照如下方式将该 8 比特数据编码为该 9 比特数据：

```
15   enc[0]=d[3];
    enc[1]=(~d[2]&d[1])|(d[2]&d[1]&~d[3])|(~d[2]&~d[0]);
    enc[2]=(d[2]&~d[1])|(d[2]&d[1]&~d[3])|(~d[1]&d[0]);
    enc[3]=d[5];
    enc[4]=d[6];
20   enc[5]=(~d[2]&~d[1]&~d[4])|(d[2]&~d[0])|(d[1]&~d[0]);
    enc[6]=(~d[2]&~d[1]&~d[4])|(d[2]&d[0])|(d[1]&d[0]);
    enc[7]=d[4];
    enc[8]=d[7];
```

其中， $enc[i]$ 为该 9 比特数据中的第 $i+1$ 位， $8 \geq i \geq 0$ ，且 i 为整数；
25 $d[j]$ 为该 8 比特数据中的第 $j+1$ 位， $7 \geq j \geq 0$ ，且 j 为整数； \sim 表示执行取反操作、 $\&$ 表示执行与操作， $|$ 表示执行或操作。

在一个实施例中，该第十位数据为 1 时指示该 9 比特数据经过取反操作，该第十位数据为 0 时指示该 9 比特数据未经过取反操作。

相应地，当该第一位数据与该前一位数据的数值相同时（例如第 30 一位数据与前一位数据均为 0，或者第一位数据与前一位数据均为 1），将该 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据（即 1），得到 10 比特数

据。当该第一位数据与该前一位数据的数值不同时（例如该第一位数据和该前一位数据中的一个为 0，另一个为 1 时），在该 9 比特数据后添加用于指示该 9 比特数据未经过取反操作的第十位数据（即 0），得到 10 比特数据。

- 5 在一个实施例中，在该将待编码字节对应的 8 比特数据编码为 9 比特数据之后，该方法还包括：当该待编码字节是待传输数据的首个字节时，检测该 9 比特数据的第一位数据是否为 0；当该第一位数据为 0 时，将该 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据，得到 10 比特数据；
10 以及当该第一位数据不为 0 时，在该 9 比特数据后添加用于指示该 9 比特数据未经过取反操作的第十位数据，得到 10 比特数据。

- 在一个实施例中，该方法还包括：在编码后的该待传输数据的预设位置添加第一标识码得到目标数据，该第一标识码为预设的 10 比特数据，该第一标识码包括至少连续 6 位相同的数据，该第一标识码用于标识传输内容、传输开始或传输结束，该编码后的该待传输数据包括由该待编码字节对应的 8 比特数据编码得到的 10 比特数据；发送该目标数据。
15

- 20 在一个实施例中，第一标识码和第二标识码拼接得到组合码，该第二标识码也为预设的 10 比特数据，该第二标识码也包括至少连续 6 位相同的数据，但该第二标识码与该第一标识码不同；在编码后的该待传输数据的预设位置添加该组合码得到该目标数据。

- 第二方面提供一种解码方法，该方法包括：检测待解码的 10 比特数据的第十位数据，该第十位数据用于指示该待解码的 10 比特数据中前 9 比特数据是否经过取反操作；当该第十位数据指示该前 9 比特数据经过取反操作，将该前 9 比特数据取反，得到预解码的 9 比特数据；当该第十位数据指示该前 9 比特数据未经过取反操作，将该前 9 比特数据作为预解码的 9 比特数据；将该预解码的 9 比特数据解码为 8 比特数据；其中，上述数据均为二进制数据。
25

- 30 在一个实施例中，该预解码的 9 比特数据的任意连续 5 位中至少有一位与其他位不相同，该将该预解码的 9 比特数据解码为 8 比特数据包括按照如下方式将该预解码的 9 比特数据解码为 8 比特数据：

Dout[7]=d_code[8];

```

Dout[6]=d_code[4];
Dout[5]=d_code[3];
Dout[4]=d_code[7];
Dout[3]=d_code[0];
5   Dout[2]=(d_code[6]^d_code[5])&~(~d_code[2]&d_code[1]);
    Dout[1]=(d_code[6]^d_code[5])&~(d_code[2]&~d_code[1]);
    Dout[0]=(d_code[6]&~d_code[5])|(d_code[6]&d_code[5]&d_code[2]
) |(~d_code[6]&~d_code[5]&d_code[2]);

```

其中， $d_code[i]$ 为该 9 比特数据中的第 $i+1$ 位， $8 \geq i \geq 0$ ，且 i 为整数； $Dout[j]$ 为该 8 比特数据中的第 $j+1$ 位， $7 \geq j \geq 0$ ，且 j 为整数； \wedge 表示执行异或操作、 \sim 表示执行取反操作、 $\&$ 表示执行与操作，以及 $|$ 表示执行或操作。

在一个实施例中，该第十位数据为 1 时指示该 9 比特数据经过取反操作，该第十位数据为 0 时指示该 9 比特数据未经过取反操作。

15 在一个实施例中，在该检测待解码的 10 比特数据的第十位数据之前，该方法还包括：

接收目标数据；

当检测到该目标数据中包括第一标识码时，根据该第一标识码确定待解码数据，该待解码数据包括至少一组待解码的 10 比特数据，该 20 第一标识码为预设的 10 比特数据，该第一标识码包括至少连续 6 位相同的数据，该第一标识码用于标识传输内容、传输开始或传输结束。

在一个实施例中，在该接收目标数据之后，该方法还包括：

当检测到该目标数据中包括组合码时，根据该组合码确定第一标识码，并根据该第一标识码确定待解码数据；

25 其中，该组合码是该第一标识码和该第二标识码拼接得到的，该第二标识码也为预设的 10 比特数据，该第二标识码也包括至少连续 6 位相同的数据，该第二标识码与该第一标识码不同。

第三方面，提供一种编码装置，包括：编码器，用于：将待传输数据的待编码字节对应的 8 比特数据编码为 9 比特数据，该待传输数据包括至少一个待编码字节；检测器，用于当该待编码字节不是该待传输数据的首个字节时，检测该 9 比特数据的第一位数据，以及与该第一位数据相邻的前一位数据；该编码器还用于：当该第一位数据与

该前一位数据的数值相同时，将该 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据，得到 10 比特数据；当该第一位数据与该前一位数据的数值不同时，在该 9 比特数据后添加用于指示该 9 比特数据未经过取反操作的第十位数据，得到 10 比特数据；其中，该 8 比特数据、该 9 比特数据以及该 10 比特数据均为二进制数据。

在一个实施例中，该编码器具体用于：按照如下方式将该 8 比特数据编码为该 9 比特数据，以使得该 9 比特数据的任意连续 5 位中至少有一位与其他位不相同：

```

10      enc[0]=d[3];
enc[1]=(~d[2]&d[1])|(d[2]&d[1]&~d[3])|(~d[2]&~d[0]);
enc[2]=(d[2]&~d[1])|(d[2]&d[1]&~d[3])|(~d[1]&d[0]);
enc[3]=d[5];
enc[4]=d[6];
15      enc[5]=(~d[2]&~d[1]&~d[4])|(d[2]&~d[0])|(d[1]&~d[0]);
enc[6]=(~d[2]&~d[1]&~d[4])|(d[2]&d[0])|(d[1]&d[0]);
enc[7]=d[4];
enc[8]=d[7];

```

其中， $\text{enc}[i]$ 为该 9 比特数据中的第 $i+1$ 位， $8 \geq i \geq 0$ ，且 i 为整数；
20 $d[j]$ 为该 8 比特数据中的第 $j+1$ 位， $7 \geq j \geq 0$ ，且 j 为整数； \sim 表示执行取反操作、 $\&$ 表示执行与操作，以及 $|$ 表示执行或操作。

在一个实施例中，该第十位数据为 1 时指示该 9 比特数据经过取反操作，该第十位数据为 0 时指示该 9 比特数据未经过取反操作。

相应地，当该第一位数据与该前一位数据均为 0，或者该第一位数据与该前一位数据均为 1 时，将该 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据，且该第十位数据为 1，得到 10 比特数据。当该第一位数据和该前一位数据中的一个为 0，另一个为 1 时，在该 9 比特数据后添加用于指示该 9 比特数据未经过取反操作的第十位数据，且该第十位数据为 0，
30 得到 10 比特数据。

在一个实施例中，该编码器还用于：当该待编码字节是待传输数据的首个字节时，检测该 9 比特数据的第一位数据是否为 0；当该第一

位数据为 0 时，将该 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据，得到 10 比特数据；以及当该第一位数据不为 0 时，在该 9 比特数据后添加用于指示该 9 比特数据未经过取反操作的第十位数据，得到 10 比特数据。

5 在一个实施例中，该装置还包括：处理器，用于在编码后的该待传输数据的预设位置添加第一标识码得到目标数据，该第一标识码为预设的 10 比特数据，该第一标识码包括至少连续 6 位相同的数据，该第一标识码用于标识传输内容、传输开始或传输结束，该编码后的该待传输数据包括由该待编码字节对应的 8 比特数据编码得到的 10 比特
10 数据；以及发送器，用于发送该目标数据。

在一个实施例中，该处理器具体用于：将该第一标识码和第二标识码拼接得到组合码，该第二标识码也为预设的 10 比特数据，该第二标识码也包括至少连续 6 位相同的数据，该第二标识码与该第一标识码不同；在编码后的该待传输数据的预设位置添加该组合码得到该目
15 标数据。

第四方面，提供一种解码装置，包括：检测器，用于检测待解码的 10 比特数据的第十位数据，该第十位数据用于指示该待解码的 10 比特数据中前 9 比特数据是否经过取反操作；解码器，用于：当该第十位数据指示该前 9 比特数据经过取反操作，将该前 9 比特数据取反，
20 得到预解码的 9 比特数据；当该第十位数据指示该前 9 比特数据未经过取反操作，将该前 9 比特数据作为预解码的 9 比特数据；以及将该预解码的 9 比特数据解码为 8 比特数据；其中上述数据均为二进制数据。

在一个实施例中，该预解码的 9 比特数据的任意连续 5 位中至少
25 有一位与其他位不相同，该解码器，具体用于：按照如下方式将该预解码的 9 比特数据解码为 8 比特数据：

Dout[7]=d_code[8];
Dout[6]=d_code[4];
Dout[5]=d_code[3];
30 Dout[4]=d_code[7];
Dout[3]=d_code[0];
Dout[2]=(d_code[6]^ d_code[5])&~(~d_code[2]&d_code[1]);

$Dout[1] = (d_code[6]^d_code[5]) \& \sim(d_code[2] \& \sim d_code[1]);$

$Dout[0] = (d_code[6] \& \sim d_code[5]) | (d_code[6] \& d_code[5] \& d_code[2]) | (\sim d_code[6] \& \sim d_code[5] \& d_code[2]);$

其中， $d_code[i]$ 为该预解码的 9 比特数据中的第 $i+1$ 位， $8 \geq i \geq 0$ ，
且 i 为整数； $Dout[j]$ 为该 8 比特数据中的第 $j+1$ 位， $7 \geq j \geq 0$ ，且 j 为整
数； \wedge 表示执行异或操作、 \sim 表示执行取反操作、 $\&$ 表示执行与操作，以
及 $|$ 表示执行或操作。

在一个实施例中，该第十位数据为 1 时指示该 9 比特数据经过取
反操作，该第十位数据为 0 时指示该 9 比特数据未经过取反操作。

在一个实施例中，该装置还包括：接收器，用于接收目标数据；
以及处理器，用于当检测到该目标数据中包括第一标识码时，根据该
第一标识码确定待解码数据，该待解码数据包括至少一组待解码的 10
比特数据，该第一标识码为预设的 10 比特数据，该第一标识码包括至
少连续 6 位相同的数据，该第一标识码用于标识传输内容、传输开始
或传输结束。

在一个实施例中，该处理器还用于：当检测到该目标数据中包括
组合码时，根据该组合码确定第一标识码，并根据该第一标识码确定
待解码数据；其中，该组合码是该第一标识码和该第二标识码拼接得
到的，该第二标识码也为预设的 10 比特数据，该第二标识码也包括至
少连续 6 位相同的数据，该第二标识码与该第一标识码不同。

第五方面，提供一种信号传输系统，包括时序控制器和源极驱动
芯片，该时序控制器包括根据第三方面所述的任一编码装置，该源极
驱动芯片包括根据第四方面所述的任一解码装置。或者，提供一种信
号传输系统，包括时序控制器和源极驱动芯片，该时序控制器包括根
据第三方面所述的任一解码装置，该源极驱动芯片包括根据第三方面
所述的任一编码装置。

本公开的各实施例提供的编码方法及装置、解码方法及装置以及
信号传输系统，在数据编码时，先将 8 比特数据编码为 9 比特数据，
然后添加第十位得到 10 比特数据；并且在每两个相邻的 10 比特数据
间设置一个跳变沿，且第十位数据用于指示 9 比特数据是否经过取反
操作，能有效保证待传输数据在接收端能够被正确复原，且跳变沿可
以有效减少传输错误。并且上述编码方式同时符合 PLL 和 DLL 的要求，

使得接收端能够同时支持 PLL 和 DLL 的信号传输方式。

应当理解的是，以上的一般描述和后文的细节描述仅是示例性的，并不能限制本申请。

5 附图说明

为了更清楚地说明本申请的实施例，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

10 图 1 是本公开的一个实施例提供的一种编码方法和解码方法的应用环境示意图。

图 2 是根据一示例性实施例示出的一种编码方法的流程示意图。

图 3 是根据一示例性实施例示出的一种解码方法的流程示意图。

15 图 4a 是根据一示例性实施例示出的另一种编码方法的流程示意
图。

图 4b 是根据一示例性实施例示出的一种 8b/9b 的编码方式示意图。

图 4c 是根据一示例性实施例示出的一种 9b/10b 的编码方式示意
图。

20 图 4d 是根据一示例性实施例示出的另一种 9b/10b 的编码方式示意
图。

图 4e 是根据一示例性实施例示出的添加第一标识码的方法流程
图。

图 5a 是根据一示例性实施例示出的另一种编码方法的流程示意
图。

25 图 5b 是根据一示例性实施例示出的一种 9b/8b 的解码方式示意图。

图 6a 是根据一示例性实施例示出的一种编码装置的结构示意图。

图 6b 是根据一示例性实施例示出的另一种编码装置的结构示意
图。

图 7a 是根据一示例性实施例示出的一种解码装置的结构示意图。

30 图 7b 是根据一示例性实施例示出的另一种解码装置的结构示意
图。

图 8 是根据一示例性实施例示出的一种信号传输系统的结构示意

图。

此处的附图被并入说明书中并构成本说明书的一部分，示出了符合本申请的实施例，并与说明书一起用于解释本申请的原理。

5 具体实施方式

为了使本申请的目的、技术方案和优点更加清楚，下面将结合附图对本申请作进一步地详细描述，显然，所描述的实施例仅仅是本申请一部份实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实
10 施例，都属于本申请保护的范围。

请参考图 1，图 1 是本公开的一个实施例提供的一种编码方法和解码方法的应用环境示意图，如图 1 所示，该编、解码方法应用于显示装置中，该显示装置包括时序控制器 01 和多个源极驱动芯片 02，该时序控制器 01 的多个第一信号线 H 与多个源极驱动芯片 02 一一对应连接，该时序控制器还连接有一第二信号线 L，多个源极驱动芯片 02 并联，且与第二信号线 L 连接。第一信号线的信号传输速率小于第二信号线，该第一信号线可称为低速信号线，通常用于标识电平状态，第二信号线可称为高速信号线，通常用于传输高速差分信号。

在本公开的一个实施例中，提供一种新的 8b/10b(即将 8 比特(bit)
20 数据编码成 10 比特数据) 的编码方法，其中，编码前的 8 比特数据和编码后的 10 比特数据均为二进制数据，时序控制器 01 和源极驱动芯片 02 之间传输的数据可以采用该编码方法进行编码，该时序控制器 01 和源极驱动芯片 02 之间传输的数据可以是第一信号线中传输的数据，也可以是第二信号线中传输的数据。本公开的该实施例对此不做限定。

如图 2 所示，本公开的一个实施例提供一种编码方法的流程示意图，可以应用于图 1 所示的环境，该方法包括：步骤 201、将待传输数据的待编码字节对应的 8 比特数据编码为 9 比特数据，待传输数据包括至少一个待编码字节；步骤 202、当待编码字节不是待传输数据的首个字节时，检测 9 比特数据的第一位数据，以及与第一位数据相邻的
25 前一位数据；步骤 203、当第一位数据与前一位数据的数值相同时，将 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据，得到 10 比特数据；以及步骤 204、
30

当第一位数据与前一位数据的数值不同时，在 9 比特数据后添加用于指示 9 比特数据未经过取反操作的第十位数据，得到 10 比特数据；其中，上述数据均为二进制数据，上述第十位数据用于指示 9 比特数据是否经过取反操作。

5 本公开的一个实施例提供的编码方法，在数据编码时，先将 8 比特数据编码为 9 比特数据，然后添加第十位得到 10 比特数据；并且在每两个相邻的 10 比特数据间设置一个跳变沿，且第十位数据用于指示 9 比特数据是否经过取反操作，能有效保证待传输数据在接收端能够被正确复原，且跳变沿可以有效减少传输错误。并且上述编码方式同时
10 符合 PLL 和 DLL 的要求，使得接收端能够同时支持 PLL 和 DLL 的信号传输方式。

如图 3 所示，本公开的一个实施例提供一种解码方法的流程示意图，可以应用于图 1 所示的环境，该方法包括：步骤 301、检测待解码的 10 比特数据的第十位数据，第十位数据用于指示待解码的 10 比特
15 数据中前 9 比特数据是否经过取反操作；步骤 302、当第十位数据指示前 9 比特数据经过取反操作，将前 9 比特数据取反，得到预解码的 9 比特数据；步骤 303、当第十位数据指示前 9 比特数据未经过取反操作，将前 9 比特数据作为预解码的 9 比特数据；以及步骤 304、将预解码的 9 比特数据解码为 8 比特数据；其中上述数据均为二进制数据。

20 本公开的一个实施例提供的解码方法，在数据解码时，先根据第十位数据将 10 比特数据解码为 9 比特数据，然后将 9 比特数据解码为 8 比特数据，能有效保证传输的数据在接收端能够被正确复原，且跳变沿可以有效减少传输错误。并且上述编码方式同时符合 PLL 和 DLL 的要求，使得接收端能够同时支持 PLL 和 DLL 的信号传输方式。

25 本公开的一个实施例提供一种编码方法，如图 4a 所示，该方法可以应用于图 1 所示的环境，该方法包括：步骤 401、将待传输数据的待编码字节对应的 8 比特数据编码为 9 比特数据，该待传输数据包括至少一个待编码字节；再根据情况执行步骤 402 或步骤 405。

30 在进行数据传输前，需要将待传输数据进行编码，待传输数据包括至少一个待编码字节，每个待编码字节为 8 比特数据。需要说明的是，本公开的一个实施例中，在数据的发送端，数据的比特位是按照从低位到高位的顺序排列的，例如，数据 10000010 的排列顺序为从右

到左，也即是其第一位数据为 0，末位数据为 1，“1000”为其高 4 位，“0010”为其低四位。

具体地，将待传输数据的待编码字节对应的 8 比特数据编码为 9 比特数据的过程包括：

5 按照如下方式将 8 比特数据编码为 9 比特数据：

$\text{enc}[0]=\text{d}[3];$

$\text{enc}[1]=(\sim\text{d}[2]\&\text{d}[1])|(\text{d}[2]\&\text{d}[1]\&\sim\text{d}[3])|(\sim\text{d}[2]\&\sim\text{d}[0]);$

$\text{enc}[2]=(\text{d}[2]\&\sim\text{d}[1])|(\text{d}[2]\&\text{d}[1]\&\sim\text{d}[3])|(\sim\text{d}[1]\&\text{d}[0]);$

$\text{enc}[3]=\text{d}[5];$

10 $\text{enc}[4]=\text{d}[6];$

$\text{enc}[5]=(\sim\text{d}[2]\&\sim\text{d}[1]\&\sim\text{d}[4])|(\text{d}[2]\&\sim\text{d}[0])|(\text{d}[1]\&\sim\text{d}[0]);$

$\text{enc}[6]=(\sim\text{d}[2]\&\sim\text{d}[1]\&\sim\text{d}[4])|(\text{d}[2]\&\text{d}[0])|(\text{d}[1]\&\text{d}[0]);$

$\text{enc}[7]=\text{d}[4];$

$\text{enc}[8]=\text{d}[7];$

15 其中， $\text{enc}[i]$ 为 9 比特数据中的第 $i+1$ 位， $8 \geq i \geq 0$ ，且 i 为整数；
 $\text{d}[j]$ 为 8 比特数据中的第 $j+1$ 位， $7 \geq j \geq 0$ ，且 j 为整数； \sim 表示执行取反操作、 $\&$ 表示执行与操作，以及 $|$ 表示执行或操作。取反操作表示：对二进制位取反，例如，1 取反为 0，0 取反为 1；与操作表示：两个二进制位相与，其规则为前后都为 1 的时候为真，其他都为假，其中真为 1，假为 0，则 $1\&1=1$ ， $1\&0=0$ ， $0\&1=0$ ， $0\&0=0$ ；或操作表示两个二进制位相或，其规则为前后只要有一个为 1 的时候就为真，其中真为 1，假为 0，则 $1|1=1$ ， $1|0=1$ ， $0|1=1$ ， $0|0=0$ 。

20 示例地，如图 4b 所示，假设待编码的 8 比特数据为：10000010，其第一位数据到第八位数据依次为 0、1、0、0、0、0、0、1，则根据上述编码方式可以编码得到 9 比特数据：100100010，其中，在该 9 比特数据中：

第一位数据 $\text{enc}[0]=\text{d}[3]=0;$

第	二	位	数	据
---	---	---	---	---

25 $\text{enc}[1]=(\sim\text{d}[2]\&\text{d}[1])|(\text{d}[2]\&\text{d}[1]\&\sim\text{d}[3])|(\sim\text{d}[2]\&\sim\text{d}[0])=(\sim0\&1)|(0\&1\&\sim0)$
 $)|(\sim0\&\sim0)=(1\&1)|(0\&1\&1)|(1\&1)=1|0|1=1;$

第	三	位	数	据
---	---	---	---	---

$\text{enc}[2]=(\text{d}[2]\&\sim\text{d}[1])|(\text{d}[2]\&\text{d}[1]\&\sim\text{d}[3])|(\sim\text{d}[1]\&\text{d}[0])=(0\&\sim1)|(0\&1\&\sim0)|$

$(\sim 1 \& 0) = (0 \& 0) | (0 \& 1 \& 1) | (0 \& 0) = 0 | 0 | 0 = 0;$

第四位数据 $\text{enc}[3] = d[5] = 0$;

第五位数据 $\text{enc}[4] = d[6] = 0$;

第六位数据 $\text{enc}[5] = (\sim d[2] \& \sim d[1] \& \sim d[4]) | (d[2] \& \sim d[0]) | (d[1] \& \sim d[0]) = (\sim 0 \& \sim 1 \& \sim 0) | (0 \& 0) | (1 \& 0) = (1 \& 0 \& 1) | (0 \& 1) | (1 \& 1) = 0 | 0 | 1 = 1$;

第七位数据 $\text{enc}[6] = (\sim d[2] \& \sim d[1] \& \sim d[4]) | (d[2] \& d[0]) | (d[1] \& d[0]) = (\sim 0 \& \sim 1 \& \sim 0) | (0 \& 0) | (1 \& 0) = (1 \& 0 \& 1) | (0 \& 0) | (1 \& 0) = 0 | 0 | 0 = 0$;

第八位数据 $\text{enc}[7] = d[4] = 0$;

第九位数据 $\text{enc}[8] = d[7] = 1$ 。

通过上述编码方式可以保证 9 比特数据的任意连续 5 位中至少有一位与其他位不相同，也即是该 9 比特数据中不会出现连续的 5 个 0，或者连续的 5 个 1。

步骤 402、当待编码字节不是待传输数据的首个字节时，检测 9 比特数据的第一位数据，以及与第一位数据相邻的前一位数据。

由于待传输数据可能包括多个字节，对于待编码的字节是首个字节和不是首个字节的情况，其编码方式可能不同，所以在编码时，可以先检测待编码字节是否为待传输数据的首个字节，如果不是的话，

由于数据是按序编码的，说明在该待编码字节前至少存在一个已完成编码的字节，也即是已完成 8b/10b 编码的字节，一个已完成 8b/10b 编码的字节实际上是将原有的 8 比特位数据转换成 10 比特位数据，因此，一个已完成编码的字节对应 10 比特数据。针对待编码的 9 比特数据，可以检测该 9 比特数据的第一位数据，以及与该第一位数据相邻的前一位数据（也即是前 10 比特数据的末位），以便比较两者是否相同，以进行第十位数据的添加，该第十位数据用于指示该 9 比特数据是否经过取反操作。若两者相同可以执行步骤 403，若两者不同，可以执行步骤 404。

步骤 403、当第一位数据与前一位数据的数值相同时，将 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据，得到 10 比特数据。

在本公开的一个实施例中，采用第十位数据来指示该 9 比特数据

是否经过取反操作，可以保证接收端能够对接收到的数据进行有效解码。

示例地，假设第十位数据为 1 时指示 9 比特数据经过取反操作，第十位数据为 0 时指示 9 比特数据未经过取反操作，则当第一位数据与前一位数据的数值相同时（例如第一位数据与前一位数据均为 0，或者第一位数据与前一位数据均为 1 时），将 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据，即 1，得到 10 比特数据。

示例地，如图 4c 所示，假设待编码的 9 比特数据为 100100010，位于该 9 比特数据之前且与该 9 比特数据相邻的 10 比特数据位 0101000100，则由于该 9 比特数据的第一位数据为 0，而其前 10 比特数据的末位为 0（也即是该第一位数据的前一位数据为 0），两者相同，则将该 9 比特数据取反得到 011011101，然后再添加第十位数据 1，则最后得到的 10 比特数据为 1011011101。

步骤 404、当第一位数据与前一位数据的数值不同时，在 9 比特数据后添加用于指示 9 比特数据未经过取反操作的第十位数据，得到 10 比特数据。执行步骤 406。

示例地，假设第十位数据为 1 时指示 9 比特数据经过取反操作，第十位数据为 0 时指示 9 比特数据未经过取反操作，则当第一位数据与前一位数据的数值不同时，在 9 比特数据后添加用于指示 9 比特数据未经过取反操作的第十位数据，得到 10 比特数据的过程具体可以包括：

当第一位数据和前一位数据中的一个为 0，另一个为 1 时，在 9 比特数据后添加用于指示 9 比特数据未经过取反操作的第十位数据，该第十位数据为 0，得到 10 比特数据。

示例地，如图 4d 所示，假设待编码的 9 比特数据为 100100010，位于该 9 比特数据之前且与该 9 比特数据相邻的 10 比特数据为 1100100100，则由于该 9 比特数据的第一位数据为 0，而其前 10 比特数据的末位为 1（也即是该第一位数据的前一位数据为 1），两者不同，则在该 9 比特数据后添加第十位数据 0，则最后得到的 10 比特数据为 0100100010。

上述步骤 403 和 404 可以保证每两个相邻的编码后的字节（也即

是每两个 10 比特数据)之间存在跳变沿, 这样便于接收端明确区分每两个相邻的编码后的字节, 实现准确解码。

步骤 405、当待编码字节是待传输数据的首个字节时, 假设 9 比特数据的第一位数据的前一位数据为 0, 根据步骤 403 或步骤 404, 对 9
5 比特数据进行处理, 得到 10 比特数据。

在本公开的一个实施例中, 由于待编码字节是待传输数据的首个字节, 因此该 9 比特数据的第一位数据的前一位数据是不存在的, 本公开的一个实施例仅仅是假设该前一位数据为 0, 在其它实施例中, 还可以假设其第一位数据的前一位数据为 1, 然后再执行上述步骤 403 至
10 404。

实际应用中, 当待编码字节是待传输数据的首个字节时, 还可以采用其他方式将 9 比特数据编码为 10 比特数据, 只要保证接收端能够有效解码即可。例如, 当待编码字节是待传输数据的首个字节时, 也即其第一位数据之前不存在前一位数据, 可以假设 9 比特数据的第一
15 位数据与前一位数据存在跳变沿, 在 9 比特数据后添加指示 9 比特数据未经过取反操作的第十位数据, 得到 10 比特数据, 具体过程可以参考上述步骤 404。还可以假设 9 比特数据的第一位数据与前一位数据不存在跳变沿, 可以将 9 比特数据取反后在取反后的 9 比特数据后添加指示取反后的 9 比特数据经过取反操作的第十位数据, 得到 10 比特数
20 据。具体过程可以参考上述步骤 403。

步骤 406、在编码后的待传输数据的预设位置添加第一标识码得到目标数据。

上述编码后的待传输数据包括由上述待编码字节对应的 8 比特数据编码得到的 10 比特数据。在一个实施例中, 为了保证接收端以每 10
25 个比特为一个单位接收数据, 发送端也需要以每 10 个比特位一个单位发送数据, 因此第一标识码需要为 10 比特数据, 且其可以为预设的数据, 起到标识作用即可。

在本公开的一个实施例中, 步骤 401 所提供的 8b/9b 的编码算法可以保证 9 比特数据的任意连续 5 位中至少有一位与其他位不相同, 在
30 经过步骤 403 至 405 的 9b/10b 的编码算法之后, 由于添加了第十位数据, 则可以保证 10 比特数据的任意连续 6 位中至少有一位与其他位不相同, 也即是编码得到的 10 比特数据中不会出现连续的 6 个 0, 或者

连续的 6 个 1。

因此，第一标识码可以包括至少连续 6 位相同的数据，以与正常传输的 10 比特数据区分开，示例地，该标识位可以包括连续 6 个 0 或者连续 6 个 1，该第一标识码用于标识传输内容、传输开始或传输结束。

5 示例地，该第一标识码可以记为 K，其具体码值可以参考表 1。

表 1

K1	0b011111010	0b1000000101
K2	0b011111011	0b1000000100
K3	0b0111111001	0b1000000110
K4	0b0111111000	0b1000000111

其中，0b 表示 2 进制，K1 至 K4 中每个标识码分别对应两种表示方式，其第一位数据（注：这里是指右侧低位第一位）是根据前一位数据而确定的，保证与前一位数据形成翻转沿，例如，当 K1 码的第一位数据的前一位数据为 0，则采用第一位数据为 1 的 K1 码，也即是 1000000101，当 K1 码的第一位数据的前一位数据为 1，则采用第一位数据为 0 的 K1 码，也即是 0111111010，这样可以保证第一标识码的有效识别。示例地，表 1 中，K1 用于指示传输开始，K2 用于指示传输截止，K3 用于指示行信号的截止位置，还可以用于指示线性反馈寄存器执行复位操作，K4 用于指示传输结束。

例如，当第一标识码用于指示传输开始时，第一标识码可以直接添加在待传输数据之前，也可以以组合码的形式添加在待传输数据之前，示例地，如图 4e 所示，当第一标识码以组合码的形式添加在待传输数据之前，在编码后的待传输数据前添加第一标识码得到目标数据的过程可以包括：步骤 4061、将第一标识码和第二标识码拼接得到组合码，第二标识码也为预设的 10 比特数据，第二标识码也包括至少连续 6 位相同的数据，第二标识码与第一标识码不同。

25 在本公开的一个实施例中，组合码可以包括至少一个第一标识码和至少一个第二标识码，同一个组合码中不同位置的第一标识码的数值可以不同，例如，在组合码中的第一标识码包括表 1 中的不同 K1，类似地，不同位置的第二标识码的数值可以不同，发送端和接收端可

以预先约定组合码的排列方式，并采用组合码表的方式进行记录。在一些实施例中，当组合码中存在至少一个标识码传输正确时，接收端可以通过查询组合码表来恢复出正确的组合码，例如，第一标识码为 K1，第二标识码为 G1，则组合码可以为 K1G1G1K1，当 K1 传输错误 5 时，接收端可以根据 G1 查表恢复出 K1G1G1K1。

示例地，该第二标识码记为 G，G 可以有 G1，G2，G3 和 G4 共 4 种形式，其具体码值可以参考表 2，其中，0b 表示 2 进制。

表 2

G1	0b0101010111	0b1010101000
G2	0b0100011111	0b1011100000
G3	0b0110001111	0b1001110000
G4	0b0111000111	0b1000111000

10

示例地，假设组合码由第一标识码 K 和第二标识码 G 按照 KGKG 的方式组合得到，则组合码表可以参考表 3。假设接收到的组合码为依次排布的 0111111010，1010101000，1000000101 和 1111111111，采用该组合码查询如表 3 所示的组合码表，可以发现该组合码的前 3 个 10 15 比特数据均与表 3 中的第一行组合码中的前 3 个 10 比特数据相同，因此可以确定正确的组合码为依次排布的 0111111010，1010101000，1000000101 和 0101010111，相应可提取的第一标识码为 K1。

表 3

可提取出的第一标识码	组合码			
	K	G	K	G
K1	0111111010	1010101000	1000000101	0101010111
K2	0111111011	1011100000	1000000100	0100011111
K3	0111111001	1001110000	1000000110	0110001111
K4	0111111000	1000111000	1000000111	0111000111

20

步骤 4062、在编码后的待传输数据的预设位置添加组合码得到目标数据。

在本公开的一个实施例中，上述预设位置是根据第一标识码指示的内容来确定的，例如，当第一标识码指示传输开始时，该预设位置为待传输数据之前的位置，也即是第一组 10 比特数据的第一位数据之前；当第一标识码指示传输结束时，该预设位置为待传输数据之后的位置，也即是待传输数据的最后一组 10 比特数据的末位数据之后；当第一标识码用于标识传输内容时，该预设位置可以为待传输数据的指定的两组 10 比特数据之间。

10 步骤 407、发送目标数据。

在本公开的一个实施例中，数据的发送端是时序控制器时，数据的接收端可以是源极驱动芯片，数据的发送端是源极驱动芯片时，数据的接收端可以是时序控制器。示例地，时序控制器可以通过第一信号线（例如高速差分信号线）或第二信号线将该目标数据发送至相应的源极驱动芯片，本公开的该实施例对此不作限定。

需要说明的是，本公开的一个实施例提供的编码方法步骤的先后顺序可以进行适当调整，步骤也可以根据情况进行相应增减，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到变化的方法，都应涵盖在本发明的保护范围之内，因此不再赘述。

20 本公开的一个实施例提供的编码方法，在数据编码时，先将 8 比特数据编码为 9 比特数据，然后添加第十位得到 10 比特数据；并且在每两个相邻的 10 比特数据间设置一个跳变沿，且第十位数据用于指示 9 比特数据是否经过取反操作，能有效保证待传输数据在接收端能够被正确复原，且跳变沿可以有效减少传输错误。

25 值得说明的是，目前的时序控制领域，信号传输通常有 PLL 和 DLL 两种方式，其中 PLL 较为常见，DLL 要求传输过程中需要出现跳变沿，而上述编码方法，由于能够保证前后两个相邻的编码后的字节（也即是相邻的两组 10 比特数据）之间出现一个跳变沿，可以有效降低错误传输的概率，符合 PLL 和 DLL 的要求，使得接收端能够同时支持 PLL
30 和 DLL 的信号传输方式。

实际应用中，传输的数据中连续且相同的数据越少，抖动性能越好，由于步骤 401 所提供的 8b/9b 的编码算法可以保证 9 比特数据的任

意连续 5 位中至少有一位与其他位不相同，在经过步骤 403 至 405 的 9b/10b 的编码算法之后，则可以保证 10 比特数据的任意连续 6 位中至少有一位与其他位不相同，因此，可以保证编码后的数据在后续传输过程中有较好的抖动性能。

5 本公开的一个实施例提供一种解码方法，该解码方法和本公开的一个实施例提供的编码方法对应，如图 5a 所示，该方法可以应用于图 1 所示的环境，该方法包括：

步骤 501、接收目标数据。

上述目标数据包括至少一组 10 比特数据，该 10 比特数据为二进
10 制数据。在一个实施例中，该目标数据通常包括至少两组 10 比特数据，其中，可以包括第一标识码，第一标识码可以标识传输内容、传输开始或传输结束，便于更好地识别待解码数据。

在本公开的一个实施例中，数据的发送端是时序控制器时，数据的接收端可以是源极驱动芯片，数据的发送端是源极驱动芯片时，数据的接收端可以是时序控制器。示例地，源极驱动芯片可以通过第一信号线（例如高速差分信号线）或第二信号线将该目标数据发送至相应的时序控制器，本公开的一个实施例对此不作限定。

步骤 502、当检测到目标数据中包括组合码时，根据组合码确定第一标识码，并根据第一标识码确定待解码数据。

20 在本公开的一个实施例中，组合码是第一标识码和第二标识码拼接得到的，第一标识码为预设的 10 比特数据，第一标识码包括至少连续 6 位相同的数据。第二标识码也为预设的 10 比特数据，第二标识码也包括至少连续 6 位相同的数据，第二标识码与第一标识码不同。

组合码可以包括至少一个第一标识码和至少一个第二标识码，同一个组合码中不同位置的第一标识码的数值可以不同，例如，在组合码中的第一标识码包括表 1 中的不同 K1，类似地，不同位置的第二标识码的数值可以不同，发送端和接收端可以预先约定组合码的排列方式，并采用组合码表的方式进行记录。在一些实施例中，当组合码中存在至少一个标识码传输正确时，接收端可以通过查询组合码表来恢复出正确的组合码。

当检测到目标数据中包括组合码时，接收端可以根据组合码确定第一标识码，再根据第一标识码确定待解码数据。具体地，接收端可

以根据组合码查询组合码表，当组合码中存在至少一个标识码在组合码表中可以查询到，则说明组合码中存在至少一个标识码传输正确时，通过查表即可恢复出正确的组合码，然后再从组合码的预设位置提取第一标识码，以确定待解码数据。

5 需要说明的是，当组合码中任意的一个标识码都无法在组合码表中查询到，说明组合码错误，相应的待解码数据也传输有误，可以不对待解码数据进行后续处理。

10 由于第一标识码用于标识传输内容、传输开始或传输结束，根据具体的第一标识码确定该第一标识码在目标数据中的位置，然后根据第一标识码及其位置确定待解码数据。

在本公开的一个实施例中，通过组合码的形式来携带第一标识码，可以提高第一标识码的解码的准确率。

步骤 503、当检测到目标数据中包括第一标识码时，根据第一标识码确定待解码数据。

15 待解码数据包括至少一组待解码的 10 比特数据，第一标识码为预设的 10 比特数据，第一标识码包括至少连续 6 位相同的数据。

20 由于第一标识码用于标识传输内容、传输开始或传输结束，可以根据具体的第一标识码确定该第一标识码在目标数据中的位置，然后根据第一标识码及其位置确定待解码数据。此处可以参考步骤 502 中的相关内容。

步骤 504、检测待解码的 10 比特数据的第十位数据，第十位数据用于指示待解码的 10 比特数据中前 9 比特数据是否经过取反操作。

步骤 505、当第十位数据指示前 9 比特数据经过取反操作，将前 9 比特数据取反，得到预解码的 9 比特数据。

25 示例地，假设第十位数据为 1 时可以指示 9 比特数据经过取反操作，第十位数据为 0 时可以指示 9 比特数据未经过取反操作。假设，待解码的 10 比特数据为 1011011101，其第十位为 1，说明前 9 比特数据：011011101 经过取反操作，则对该 9 比特数据：011011101 取反得到预解码的 9 比特数据：100100010。

30 步骤 506、当第十位数据指示前 9 比特数据未经过取反操作，将前 9 比特数据作为预解码的 9 比特数据。

示例地，假设第十位数据为 1 时可以指示 9 比特数据经过取反操

作，第十位数据为 0 时可以指示 9 比特数据未经过取反操作。假设，待解码的 10 比特数据为 0011011101，其第十位为 0，说明前 9 比特数据：011011101 未经过取反操作，则将前 9 比特数据：011011101 作为预解码的 9 比特数据：011011101。

5 步骤 507、将预解码的 9 比特数据解码为 8 比特数据。

预解码的 9 比特数据的任意连续 5 位中至少有一位与其他位不相同，也即是该 9 比特数据中不会出现连续的 5 个 0，或者连续的 5 个 1。将预解码的 9 比特数据解码为 8 比特数据，包括按照如下方式将预解码的 9 比特数据解码为 8 比特数据：

```

10   Dout[7]=d_code[8];
    Dout[6]=d_code[4];
    Dout[5]=d_code[3];
    Dout[4]=d_code[7];
    Dout[3]=d_code[0];
15   Dout[2]=(d_code[6]^d_code[5])&~(~d_code[2]&d_code[1]);
    Dout[1]=(d_code[6]^d_code[5])&~(d_code[2]&~d_code[1]);
    Dout[0]=(d_code[6]&~d_code[5])|(d_code[6]&d_code[5]&d_code[2])
) | (~d_code[6]&~d_code[5]&d_code[2]);

```

其中， $d_code[i]$ 为 9 比特数据中的第 $i+1$ 位， $8 \geq i \geq 0$ ，且 i 为整数； $Dout[j]$ 为 8 比特数据中的第 $j+1$ 位， $7 \geq j \geq 0$ ，且 j 为整数； \wedge 表示执行异或操作、 \sim 表示执行取反操作、 $\&$ 表示执行与操作，以及 $|$ 表示执行或操作。其中，取反操作、与操作和或操作的解释可以参考上述关于步骤 401 的描述，异或操作表示两个二进制位异或，其规则为前后只要不相同就为真，其中真为 1，假为 0，则 $1 \wedge 1 = 0$ ， $1 \wedge 0 = 1$ ， $0 \wedge 1 = 1$ ， $0 \wedge 0 = 0$ 。

示例地，如图 5b 所示，假设预解码的 9 比特数据为：100100010，其第一位数据到第九位数据依次为 0、1、0、0、0、1、0、0、1，则根据上述解码方式可以解码得到 8 比特数据：10000010，其中，在该 8 比特数据中：

```

30   第八位数据 Dout[7]=d_code[8]=1;
    第七位数据 Dout[6]=d_code[4]=0;
    第六位数据 Dout[5]=d_code[3]=0;

```

第五位数据 Dout[4]=d_code[7]=0;
 第四位数据 Dout[3]=d_code[0]=0;
 第 三 位 数 据

Dout[2]=(d_code[6]^d_code[5])&~(~d_code[2]&d_code[1])=(0^1)&~(~0
 5 &1)=1&~(1&1)=1&~1=1&0=0;

第 二 位 数 据

Dout[1]=(d_code[6]^d_code[5])&~(d_code[2]&~d_code[1])=(0^1)&~(0&
 ~1)=1&~(0&0)=1&~0=1&1=1;

第 一 位 数 据

10 Dout[0]=(d_code[6]&~d_code[5])|(d_code[6]&d_code[5]&d_code[2])|(~d
 _code[6]&~d_code[5]&d_code[2])=(0&~1)|(0&1&0)|(~0&~1&0)=(0&0)|0
 |(1&0&0)=0|0|0=0。

关于第一标识符、第二标识符、组合标识符的以及其它相关特征的解释可以进一步参考上述结合图 4a~图 4e 的描述。

15 需要说明的是，本公开的各个实施例提供的解码方法步骤的先后顺序可以进行适当调整，步骤也可以根据情况进行相应增减，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到变化的方法，都应涵盖在本发明的保护范围之内，因此不再赘述。

20 本公开的各个实施例提供的解码方法，在数据解码时，先根据第十位数据将 10 比特数据解码为 9 比特数据，然后将 9 比特数据解码为 8 比特数据，能有效保证传输的数据在接收端能够被正确复原，且跳变沿可以有效减少传输错误。

25 值得说明的是，由于上述编码方法能够保证前后两个相邻的编码后的字节（也即是相邻的两组 10 比特数据）之间出现一个跳变沿，可以有效降低错误传输的概率，使得接收端能够通过上述解码方式同时支持 PLL 和 DLL 的时钟传输方式。

30 本公开的一个实施例提供一种编码装置，如图 6a 所示，包括：编码器 601，用于执行图 4a 中的步骤 401，即：将待传输数据的待编码字节对应的 8 比特数据编码为 9 比特数据，该待传输数据包括至少一个待编码字节；检测器 602，用于执行图 4a 中的步骤 402，即：当该待编码字节不是该待传输数据的首个字节时，检测该 9 比特数据的第一位数据，以及与该第一位数据相邻的前一位数据；该编码器 601，还

用于执行图 4a 中的步骤 403 和 404，即：当该第一位数据与该前一位数据的数值相同时，将该 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据，得到 10 比特数据；以及当该第一位数据与该前一位数据的数值不同时，
5 在该 9 比特数据后添加用于指示该 9 比特数据未经过取反操作的第十位数据，得到 10 比特数据；其中，上述数据均为二进制数据。

本公开的一个实施例提供的编码装置，在编码器进行数据编码时，先将 8 比特数据编码为 9 比特数据，然后添加第十位得到 10 比特数据；并且在每两个相邻的 10 比特数据间设置一个跳变沿，且第十位数据用
10 于指示 9 比特数据是否经过取反操作，能有效保证待传输数据在接收端能够被正确复原，且跳变沿可以有效减少传输错误。

在本公开的一个实施例中，该 9 比特数据的任意连续 5 位中至少有一位与其他位不相同，该编码器 601 具体用于按照如下方式将该 8 比特数据编码为该 9 比特数据：

```
15   enc[0]=d[3];
    enc[1]=(~d[2]&d[1])|(d[2]&d[1]&~d[3])|(~d[2]&~d[0]);
    enc[2]=(d[2]&~d[1])|(d[2]&d[1]&~d[3])|(~d[1]&d[0]);
    enc[3]=d[5];  enc[4]=d[6];
    enc[5]=(~d[2]&~d[1]&~d[4])|(d[2]&~d[0])|(d[1]&~d[0]);
20   enc[6]=(~d[2]&~d[1]&~d[4])|(d[2]&d[0])|(d[1]&d[0]);
    enc[7]=d[4];
    enc[8]=d[7];
```

其中， $\text{enc}[i]$ 为该 9 比特数据中的第 $i+1$ 位， $8 \geq i \geq 0$ ，且 i 为整数； $d[j]$ 为该 8 比特数据中的第 $j+1$ 位， $7 \geq j \geq 0$ ，且 j 为整数； \sim 表示执行
25 取反操作、 $\&$ 表示执行与操作，以及 $|$ 表示执行或操作。

在本公开的一个实施例中，该第十位数据为 1 时指示该 9 比特数据经过取反操作，该第十位数据为 0 时指示该 9 比特数据未经过取反操作。

相应地，该编码器 601 具体用于：当该第一位数据与该前一位数据均为 0，或者该第一位数据与该前一位数据均为 1 时，将该 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据，且该第十位数据为 1，得到 10 比特数

据；当该第一位数据和该前一位数据中的一个为 0，另一个为 1 时，在该 9 比特数据后添加用于指示该 9 比特数据未经过取反操作的第十位数据，且该第十位数据为 0，得到 10 比特数据。

在本公开的一个实施例中，该编码器 601 还用于实施图 4b 的步骤 5 405 并继而进行到步骤 403 或 403，即：当该待编码字节是待传输数据的首个字节时，检测该 9 比特数据的第一位数据是否为 0；当该第一位数据为 0 时，将该 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位数据，得到 10 比特数据；当该第一位数据不为 0 时，在该 9 比特数据后添加用于指示该 9 10 比特数据未经过取反操作的第十位数据，得到 10 比特数据。

进一步的，如图 6b 所示，该装置还包括：处理器 603，用于执行图 4a 中的步骤 406，即：在编码后的该待传输数据的预设位置添加第一标识码得到目标数据，该第一标识码为预设的 10 比特数据，该第一标识码包括至少连续 6 位相同的数据，该第一标识码用于标识传输内容、传输开始或传输结束，该编码后的该待传输数据包括由该待编码字节对应的 8 比特数据编码得到的 10 比特数据；以及发送器 604，用于发送该目标数据。

在本公开的一个实施例中，该处理器 603，具体用于执行图 4e 中的步骤 4061，即：将该第一标识码和第二标识码拼接得到组合码，该 20 第二标识码也为预设的 10 比特数据，该第二标识码也包括至少连续 6 位相同的数据，该第二标识码与该第一标识码不同；以及步骤 4062，即：在编码后的该待传输数据的预设位置添加该组合码得到该目标数据。

关于第一标识符、第二标识符、组合标识符的以及其它相关特征 25 的解释可以进一步参考上述结合图 4a~图 4e 的描述。

本公开的各个实施例提供的编码装置，在编码器进行数据编码时，先将 8 比特数据编码为 9 比特数据，然后添加第十位得到 10 比特数据；并且在每两个相邻的 10 比特数据间设置一个跳变沿，且第十位数据用于指示 9 比特数据是否经过取反操作，能有效保证待传输数据在接收 30 端能够被正确复原，且跳变沿可以有效减少传输错误。

本公开的一个实施例提供一种解码装置，与图 6a 所示的编码装置相对应，如图 7a 所示，包括：检测器 701，用于执行图 5a 的步骤 504，

即：检测待解码的 10 比特数据的第十位数据，该第十位数据用于指示该待解码的 10 比特数据中前 9 比特数据是否经过取反操作；解码器 702，用于执行图 5a 的步骤 505 或 506，以及 508 即：当该第十位数据指示该前 9 比特数据经过取反操作，将该前 9 比特数据取反，得到预解码 5 的 9 比特数据；当该第十位数据指示该前 9 比特数据未经过取反操作，将该前 9 比特数据作为预解码的 9 比特数据；将该预解码的 9 比特数据解码为 8 比特数据，其中，上述数据均为二进制数据。

本公开的一个实施例提供的解码装置，在解码器进行数据解码时，先根据第十位数据将 10 比特数据解码为 9 比特数据，然后将 9 比特数 10 据解码为 8 比特数据，能有效保证传输的数据在接收端能够被正确复原，且跳变沿可以有效减少传输错误。

在本公开的一个实施例中，该预解码的 9 比特数据的任意连续 5 位中至少有一位与其他位不相同，该解码器 702，具体用于按照如下方式将该预解码的 9 比特数据解码为 8 比特数据：

```

15   Dout[7]=d_code[8];
    Dout[6]=d_code[4];
    Dout[5]=d_code[3];
    Dout[4]=d_code[7];
    Dout[3]=d_code[0];
20   Dout[2]=(d_code[6]^d_code[5])&~(~d_code[2]&d_code[1]);
    Dout[1]=(d_code[6]^d_code[5])&~(d_code[2]&~d_code[1]);
    Dout[0]=(d_code[6]&~d_code[5])|(d_code[6]&d_code[5]&d_code[2])
) | (~d_code[6]&~d_code[5]&d_code[2]);

```

其中， $d_code[i]$ 为该预解码的 9 比特数据中的第 $i+1$ 位， $8 \geq i \geq 0$ ，
25 且 i 为整数； $Dout[j]$ 为该 8 比特数据中的第 $j+1$ 位， $7 \geq j \geq 0$ ，且 j 为
整数； \wedge 表示执行与操作、 $\wedge\wedge$ 表示执行取反操作、 \wedge 表示执行与操作，
以及 $|$ 表示执行或操作。

在本公开的一个实施例中，该第十位数据为 1 时指示该 9 比特数据经过取反操作，该第十位数据为 0 时指示该 9 比特数据未经过取反 30 操作。

进一步的，如图 7b 所示，该装置还包括：接收器 703，用于接收目标数据；以及处理器 704，用于执行图 5a 的步骤 502，即当检测到

该目标数据中包括第一标识码时，根据该第一标识码确定待解码数据，该待解码数据包括至少一组待解码的 10 比特数据，该第一标识码为预设的 10 比特数据，该第一标识码包括至少连续 6 位相同的数据，该第一标识码用于标识传输内容、传输开始或传输结束。

5 在本公开的一个实施例中，该处理器 704 还用于执行图 5a 的步骤 503，即：当检测到该目标数据中包括组合码时，根据该组合码确定第一标识码，并根据该第一标识码确定待解码数据；

其中，该组合码是该第一标识码和该第二标识码拼接得到的，该第二标识码也为预设的 10 比特数据，该第二标识码也包括至少连续 6
10 位相同的数据，该第二标识码与该第一标识码不同。

关于第一标识符、第二标识符、组合标识符的以及其它相关特征的解释可以进一步参考上述结合图 4a~图 4e 的描述。

本公开的各个实施例提供的解码装置，在解码器进行数据解码时，先根据第十位数据将 10 比特数据解码为 9 比特数据，然后将 9 比特数
15 据解码为 8 比特数据，能有效保证传输的数据在接收端能够被正确复原，且跳变沿可以有效减少传输错误。

如图 8 所示，本公开的一个实施例提供一种信号传输系统 80，包括：时序控制器和源极驱动芯片，该信号传输系统的结构可以参考图 1，其中，时序控制器可以包括编码装置 801，该编码装置 801 可以为图
20 6a 或 6b 所示的编码装置，该源极驱动芯片可以包括解码装置 802，该解码装置 802 可以为图 7a 或 7b 所示的解码装置；

或者，发明实施例提供一种信号传输系统 80，包括：时序控制器和源极驱动芯片，该信号传输系统的结构可以参考图 1，其中，该时序控制器可以包括解码装置 802，该解码装置 802 可以为图 7a 或 7b 所示的解码装置，该源极驱动芯片可以包括编码装置 801，该编码装置 801 可以为图 6a 或 6b 所示的编码装置。

请参考图 8，编码装置 801 可以执行 8b/10b 编码，解码装置 802 可以执行 10b/8b 解码，例如，当向编码装置 801 输入 8 比特数据，则编码装置 801 先进行 8b/9b 的处理后输出 9 比特数据，然后添加第十比特位，用于指示在前的 9 比特数据是否经过取反处理，最终输出 10 比特数据；解码装置 802 接收第一标识码后，根据第一标识码确定待解码数据，然后在该待解码数据中确定第十位数据，根据第十位数据确
30 确

定预解码的 9 比特数据，然后 9b/8b 的处理后输出 8 比特数据。上述编、解码过程可以参考上述方法实施例，本公开的实施例不再赘述。

该信号传输系统应用于显示装置中，该显示装置可以为液晶面板、电子纸、有机发光二极管（英文：Organic Light-Emitting Diode；简称：5 OLED）面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

本公开的一个实施例提供的信号传输系统中，其使用的编解码方法，在数据编码时，先将 8 比特数据编码为 9 比特数据，然后添加第十位得到 10 比特数据；并且在每两个相邻的 10 比特数据间设置一个10 跳变沿，且第十位数据用于指示 9 比特数据是否经过取反操作，能有效保证待传输数据在接收端能够被正确复原，且跳变沿可以有效减少传输错误。在数据解码时，先根据第十位数据将 10 比特数据解码为 9 比特数据，然后将 9 比特数据解码为 8 比特数据，能有效保证传输的数据在接收端能够被正确复原，且跳变沿可以有效减少传输错误。并15 且编解码的逻辑简单，占用资源少，可实现性高。

关于上述实施例中的装置、系统，其中各个器执行操作的具体方式已经在有关该方法的实施例中进行了详细描述，此处将不做详细阐述说明。并且，本公开的各个实施例中，“/”可以表示转化，例如，8b/10b 表示将 8 比特数据转化为 10 比特数据。

20 本领域技术人员在考虑说明书及实践这里公开的发明后，将容易想到本申请的其它实施方案。本申请旨在涵盖本申请的任何变型、用途或者适应性变化，这些变型、用途或者适应性变化遵循本申请的一般性原理并包括本申请未公开的本技术领域中的公知常识或惯用技术手段。说明书和实施例仅被视为示例性的，本申请的真正范围和精神25 由权利要求指出。

应当理解的是，本申请并不局限于上面已经描述并在附图中示出的精确结构，并且可以在不脱离其范围进行各种修改和改变。本申请的范围仅由所附的权利要求来限制。

权 利 要 求

1. 一种编码方法，其特征在于，包括：

将待传输数据的待编码字节对应的 8 比特数据编码为 9 比特数据，
5 该待传输数据包括至少一个待编码字节；

当该待编码字节不是该待传输数据的首个字节时，检测该 9 比特
数据的第一位数据，以及与该第一位数据相邻的前一位数据；

当该第一位数据与该前一位数据的数值相同时，将该 9 比特数据
取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据
10 经过取反操作的第十位数据，得到 10 比特数据；

当该第一位数据与该前一位数据的数值不同时，在该 9 比特数据
后添加用于指示该 9 比特数据未经过取反操作的第十位数据，得到 10
比特数据；

其中，该 8 比特数据、该 9 比特数据以及该 10 比特数据均为二进
15 制数据。

2. 根据权利要求 1 所述的方法，其特征在于，

该将待传输数据的待编码字节对应的 8 比特数据编码为 9 比特数
据，包括：

按照如下方式将该 8 比特数据编码为该 9 比特数据，以使得该 9
20 比特数据的任意连续 5 位中至少有一位与其他位不相同：

$enc[0]=d[3];$

$enc[1]=(\sim d[2]\&d[1])|(d[2]\&d[1]\&\sim d[3])|(\sim d[2]\&\sim d[0]);$

$enc[2]=(d[2]\&\sim d[1])|(d[2]\&d[1]\&\sim d[3])|(\sim d[1]\&d[0]);$

$enc[3]=d[5];$

25 $enc[4]=d[6];$

$enc[5]=(\sim d[2]\&\sim d[1]\&\sim d[4])|(d[2]\&\sim d[0])|(d[1]\&\sim d[0]);$

$enc[6]=(\sim d[2]\&\sim d[1]\&\sim d[4])|(d[2]\&d[0])|(d[1]\&d[0]);$

$enc[7]=d[4];$

$enc[8]=d[7];$

30 其中， $enc[i]$ 为该 9 比特数据中的第 $i+1$ 位， $8 \geq i \geq 0$ ，且 i 为整数；

$d[j]$ 为该 8 比特数据中的第 $j+1$ 位， $7 \geq j \geq 0$ ，且 j 为整数； \sim 表示执行
取反操作、 $\&$ 表示执行与操作，以及 $|$ 表示执行或操作。

3. 根据权利要求 1 或 2 所述的方法，其特征在于，该第十位数据为 1 时指示该 9 比特数据经过取反操作，该第十位数据为 0 时指示该 9 比特数据未经过取反操作。

4. 根据权利要求 1 所述的方法，其特征在于，在该将待编码字节 5 对应的 8 比特数据编码为 9 比特数据之后，该方法还包括：

当该待编码字节是待传输数据的首个字节时，检测该 9 比特数据的第一位数据是否为 0；

当该第一位数据为 0 时，将该 9 比特数据取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据经过取反操作的第十位 10 数据，得到 10 比特数据；

当该第一位数据不为 0 时，在该 9 比特数据后添加用于指示该 9 比特数据未经过取反操作的第十位数据，得到 10 比特数据。

5. 根据权利要求 1 所述的方法，其特征在于，该方法还包括：

在编码后的该待传输数据的预设位置添加第一标识码得到目标数 15 据，该第一标识码为预设的 10 比特数据，该第一标识码包括至少连续 6 位相同的数据，该第一标识码用于标识传输内容、传输开始或传输结束，该编码后的该待传输数据包括由该待编码字节对应的 8 比特数据编码得到的 10 比特数据；

发送该目标数据。

20 6. 根据权利要求 1 所述的方法，其特征在于，该方法还包括：

将第一标识码和第二标识码拼接得到组合码，该第一标识码和第二标识码均为预设的 10 比特数据，并且均包括至少连续 6 位相同的数据，该第二标识码与该第一标识码不同；

在编码后的该待传输数据的预设位置添加该组合码得到该目标数 25 据；以及

发送该目标数据。

7. 一种解码方法，其特征在于，包括：

检测待解码的 10 比特数据的第十位数据，该第十位数据用于指示该待解码的 10 比特数据中前 9 比特数据是否经过取反操作；

30 当该第十位数据指示该前 9 比特数据经过取反操作，将该前 9 比特数据取反，得到预解码的 9 比特数据；

当该第十位数据指示该前 9 比特数据未经过取反操作，将该前 9

比特数据作为预解码的 9 比特数据；

将该预解码的 9 比特数据解码为 8 比特数据；

其中，该 8 比特数据、该 9 比特数据以及该 10 比特数据均为二进制数据。

5 8. 根据权利要求 7 所述的方法，其特征在于，

该预解码的 9 比特数据的任意连续 5 位中至少有一位与其他位不相同，该将该预解码的 9 比特数据解码为 8 比特数据，包括：

按照如下方式将该预解码的 9 比特数据解码为 8 比特数据：

Dout[7]=d_code[8];

10 Dout[6]=d_code[4];

Dout[5]=d_code[3];

Dout[4]=d_code[7];

Dout[3]=d_code[0];

Dout[2]=(d_code[6]^d_code[5])&~(~d_code[2]&d_code[1]);

15 Dout[1]=(d_code[6]^d_code[5])&~(d_code[2]&~d_code[1]);

Dout[0]=(d_code[6]&~d_code[5])|(d_code[6]&d_code[5]&d_code[2])|(~d_code[6]&~d_code[5]&d_code[2]);

其中，d_code[i]为该 9 比特数据中的第 i+1 位， $8 \geq i \geq 0$ ，且 i 为整数；Dout[j]为该 8 比特数据中的第 j+1 位， $7 \geq j \geq 0$ ，且 j 为整数；^ 表示执行异或操作、~表示执行取反操作、& 表示执行与操作，以及 | 表示执行或操作。

20 9. 根据权利要求 7 所述的方法，其特征在于，该第十位数据为 1 时指示该 9 比特数据经过取反操作，该第十位数据为 0 时指示该 9 比特数据未经过取反操作。

25 10. 根据权利要求 7 所述的方法，其特征在于，在该检测待解码的 10 比特数据的第十位数据之前，该方法还包括：

接收目标数据；

当检测到该目标数据中包括第一标识码时，根据该第一标识码确定待解码数据，该待解码数据包括至少一组待解码的 10 比特数据，该 30 第一标识码为预设的 10 比特数据，该第一标识码包括至少连续 6 位相同的数据，该第一标识码用于标识传输内容、传输开始或传输结束。

11. 根据权利要求 7 所述的方法，其特征在于，在该检测待解码的

10 比特数据的第十位数据之前，该方法还包括：

接收目标数据；

当检测到该目标数据中包括组合码时，根据该组合码确定第一标识码，并根据该第一标识码确定待解码数据；

5 其中，该组合码是第一标识码和第二标识码拼接得到的，该一标识码和该第二标识码为预设的 10 比特数据，并且均包括至少连续 6 位相同的数据，该第二标识码与该第一标识码不同。

12. 一种编码装置，其特征在于，包括：

编码器，用于：将待传输数据的待编码字节对应的 8 比特数据编
10 码为 9 比特数据，该待传输数据包括至少一个待编码字节；

检测器，用于当该待编码字节不是该待传输数据的首个字节时，
检测该 9 比特数据的第一位数据，以及与该第一位数据相邻的前一位
数据；

该编码器，还用于：

15 当该第一位数据与该前一位数据的数值相同时，将该 9 比特数据
取反后在取反后的 9 比特数据后添加用于指示该取反后的 9 比特数据
经过取反操作的第十位数据，得到 10 比特数据；

当该第一位数据与该前一位数据的数值不同时，在该 9 比特数据
后添加用于指示该 9 比特数据未经过取反操作的第十位数据，得到 10
20 比特数据；

其中，该 8 比特数据、该 9 比特数据以及该 10 比特数据均为二进
制数据。

13. 根据权利要求 12 所述的装置，其特征在于，该编码器具体用
于：

25 按照如下方式将该 8 比特数据编码为该 9 比特数据以使得该 9 比
特数据的任意连续 5 位中至少有一位与其他位不相同：

enc[0]=d[3];

enc[1]=(~d[2]&d[1])|(d[2]&d[1]&~d[3])|(~d[2]&~d[0]);

enc[2]=(d[2]&~d[1])|(d[2]&d[1]&~d[3])|(~d[1]&d[0]);

30 enc[3]=d[5];

enc[4]=d[6];

enc[5]=(~d[2]&~d[1]&~d[4])|(d[2]&~d[0])|(d[1]&~d[0]);

enc[6]=(~d[2]&~d[1]&~d[4])(d[2]&d[0])|(d[1]&d[0]);
enc[7]=d[4];
enc[8]=d[7];

其中，enc[i]为该9比特数据中的第*i*+1位，8≥*i*≥0，且*i*为整数；

5 d[j]为该8比特数据中的第*j*+1位，7≥*j*≥0，且*j*为整数；~表示执行
取反操作、&表示执行与操作，以及|表示执行或操作。

14. 根据权利要求12所述的装置，其特征在于，

该第十位数据为1时指示该9比特数据经过取反操作，该第十位
数据为0时指示该9比特数据未经过取反操作。

10 15. 根据权利要求12所述的装置，其特征在于，
该编码器还用于：

当该待编码字节是待传输数据的首个字节时，检测该9比特数据
的第一位数据是否为0；

15 当该第一位数据为0时，将该9比特数据取反后在取反后的9比
特数据后添加用于指示该取反后的9比特数据经过取反操作的第十位
数据，得到10比特数据；

当该第一位数据不为0时，在该9比特数据后添加用于指示该9
比特数据未经过取反操作的第十位数据，得到10比特数据。

16. 根据权利要求12所述的装置，其特征在于，

20 该装置还包括：

处理器，用于在编码后的该待传输数据的预设位置添加第一标识
码得到目标数据，该第一标识码为预设的10比特数据，该第一标识码
包括至少连续6位相同的数据，该第一标识码用于标识传输内容、传
输开始或传输结束，该编码后的该待传输数据包括由该待编码字节对
25 应的8比特数据编码得到的10比特数据；以及

发送器，用于发送该目标数据。

17. 根据权利要求12所述的装置，其特征在于，

该处理器，具体用于：

30 将第一标识码和第二标识码拼接得到组合码，该第一标识码和第
二标识码均为预设的10比特数据，并且均包括至少连续6位相同的数据，
该第二标识码与该第一标识码不同；

在编码后的该待传输数据的预设位置添加该组合码得到该目标数

据。

18. 一种解码装置，其特征在于，包括：

检测器，用于：检测待解码的 10 比特数据的第十位数据，该第十位数据用于指示该待解码的 10 比特数据中前 9 比特数据是否经过取反操作；

解码器，用于：

当该第十位数据指示该前 9 比特数据经过取反操作，将该前 9 比特数据取反，得到预解码的 9 比特数据；

当该第十位数据指示该前 9 比特数据未经过取反操作，将该前 9 比特数据作为预解码的 9 比特数据；

将该预解码的 9 比特数据解码为 8 比特数据；

其中，该 8 比特数据、该 9 比特数据以及该 10 比特数据均为二进制数据。

19. 根据权利要求 18 所述的方法，其特征在于，该预解码的 9 比特数据的任意连续 5 位中至少有一位与其他位不相同，该解码器，具体用于：

按照如下方式将该预解码的 9 比特数据解码为 8 比特数据：

Dout[7]=d_code[8];

Dout[6]=d_code[4];

Dout[5]=d_code[3];

Dout[4]=d_code[7];

Dout[3]=d_code[0];

Dout[2]=(d_code[6]^d_code[5])&~(~d_code[2]&d_code[1]);

Dout[1]=(d_code[6]^d_code[5])&~(d_code[2]&~d_code[1]);

Dout[0]=(d_code[6]&~d_code[5])|(d_code[6]&d_code[5]&d_code[2])|(~d_code[6]&~d_code[5]&d_code[2]);

其中，d_code[i] 为该预解码的 9 比特数据中的第 i+1 位， $8 \geq i \geq 0$ ，

且 i 为整数；Dout[j] 为该 8 比特数据中的第 j+1 位， $7 \geq j \geq 0$ ，且 j 为整数；^ 表示执行异或操作、~ 表示执行取反操作、& 表示执行与操作，以及 | 表示执行或操作。

20. 根据权利要求 18 所述的方法，其特征在于，该第十位数据为 1 时指示该 9 比特数据经过取反操作，该第十位数据为 0 时指示该 9 比

特数据未经过取反操作。

21. 根据权利要求 18 所述的方法，其特征在于，该装置还包括：

接收器，用于接收目标数据；

处理器，用于当检测到该目标数据中包括第一标识码时，根据该

5 第一标识码确定待解码数据，该待解码数据包括至少一组待解码的 10 比特数据，该第一标识码为预设的 10 比特数据，该第一标识码包括至少连续 6 位相同的数据，该第一标识码用于标识传输内容、传输开始或传输结束。

22. 根据权利要求 18 所述的方法，其特征在于，

10 该处理器还用于：当检测到该目标数据中包括组合码时，根据该组合码确定第一标识码，并根据该第一标识码确定待解码数据；

其中，该组合码是该第一标识码和第二标识码拼接得到的，该第一标识码和第二标识码为预设的 10 比特数据，并且均包括至少连续 6 位相同的数据，该第二标识码与该第一标识码不同。

15 23. 一种信号传输系统，其特征在于，

时序控制器和源极驱动芯片，该时序控制器包括权利要求 12 至 17 所述的任一编码装置，该源极驱动芯片包括权利要求 18 至 22 所述的任一解码装置。

24. 一种信号传输系统，其特征在于，

20 时序控制器和源极驱动芯片，该时序控制器包括权利要求 18 至 22 所述的任一解码装置，该源极驱动芯片包括权利要求 12 至 17 所述的任一编码装置。

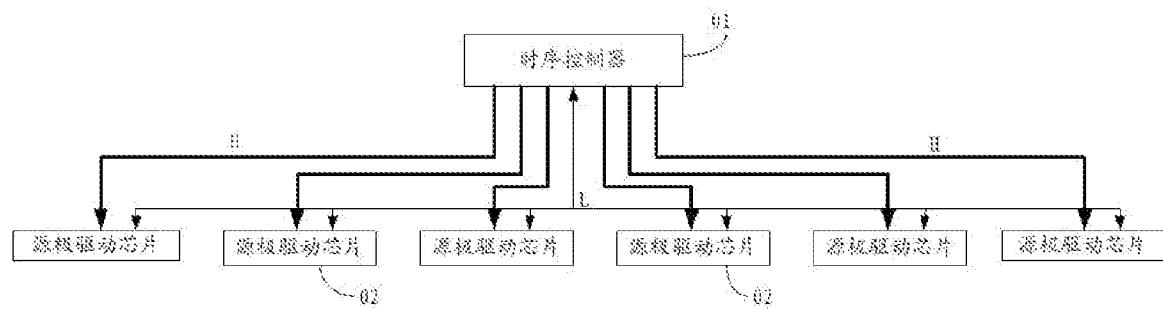


图 1

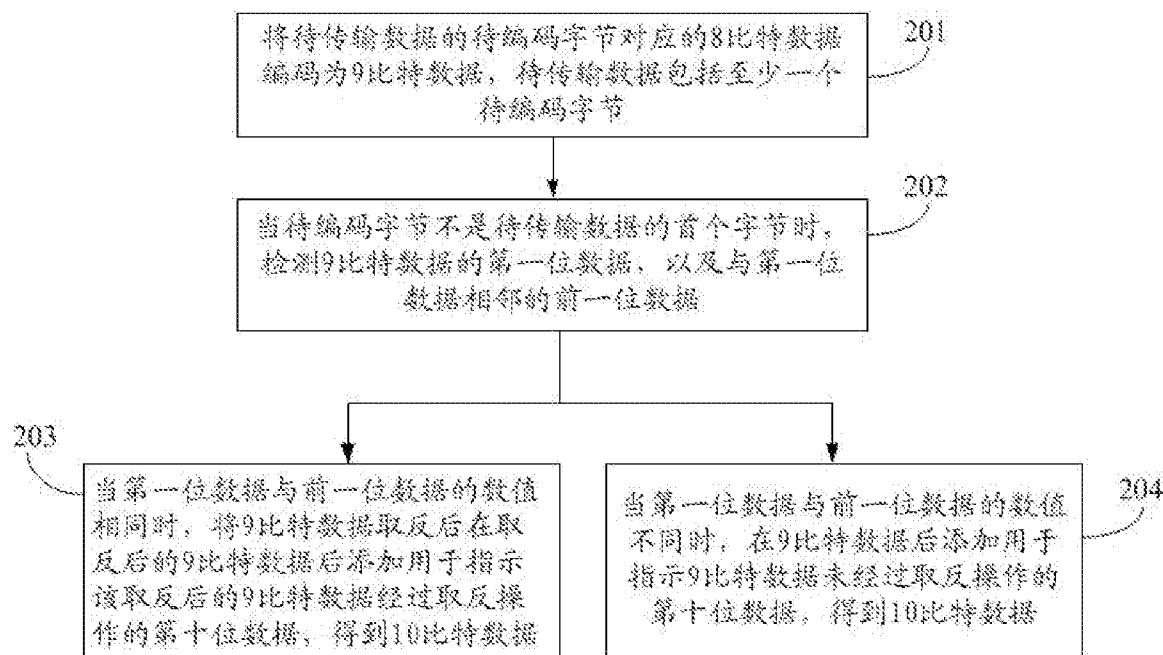


图 2

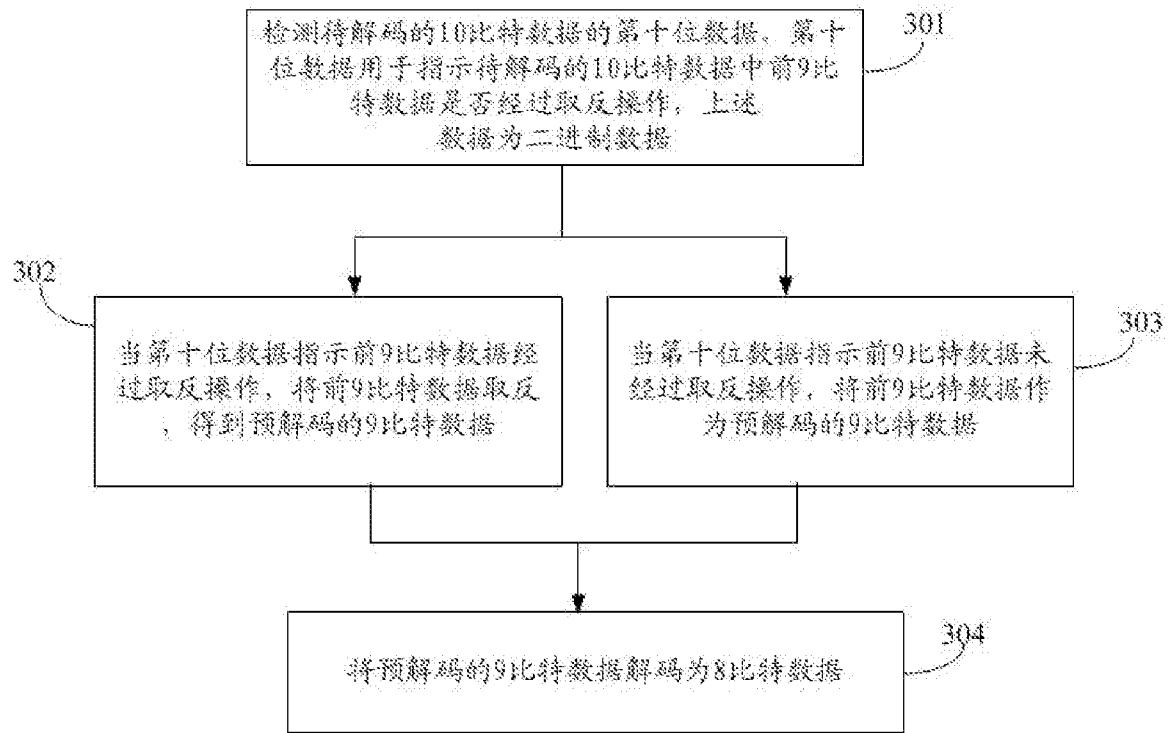


图 3

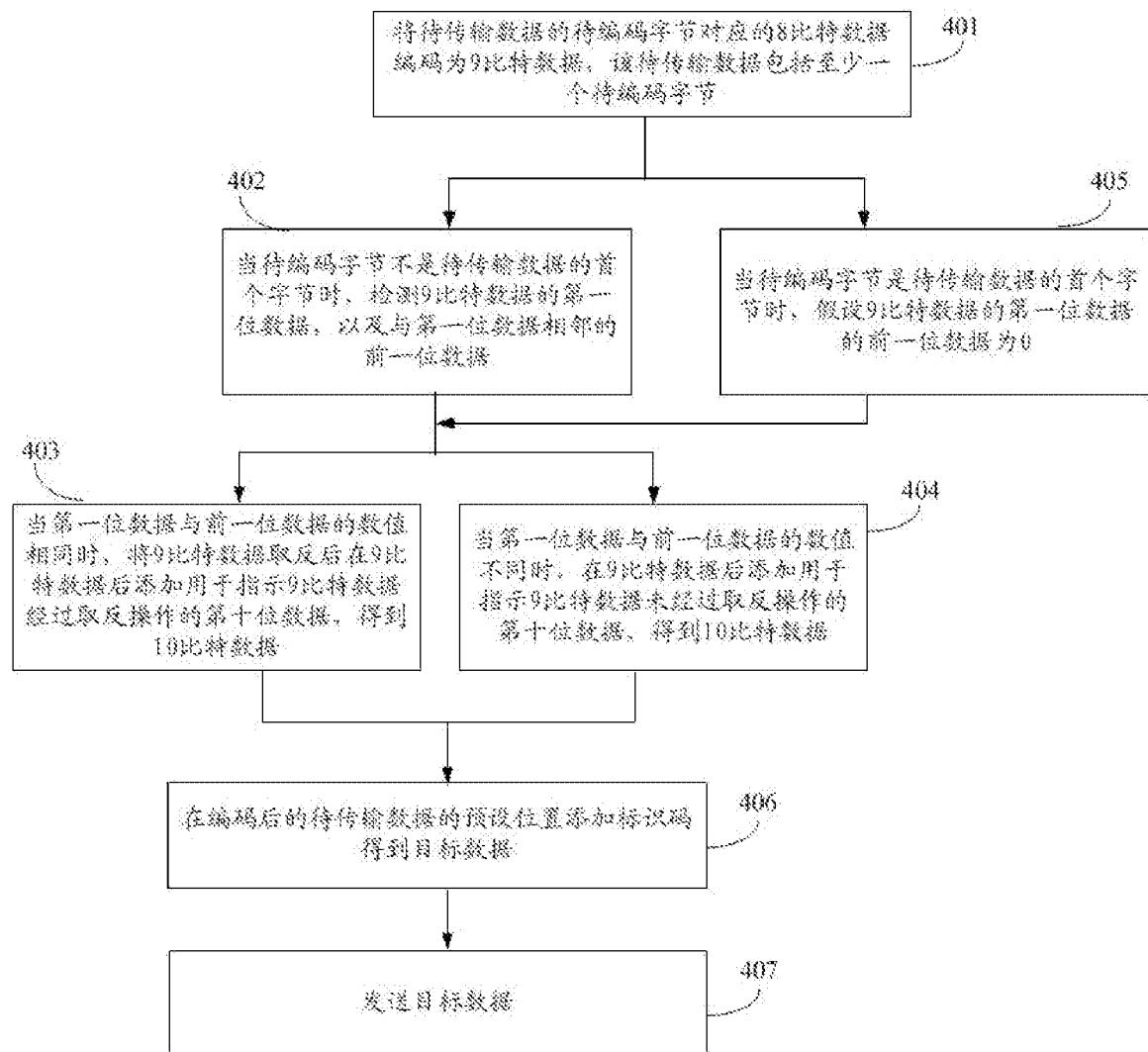


图 4a

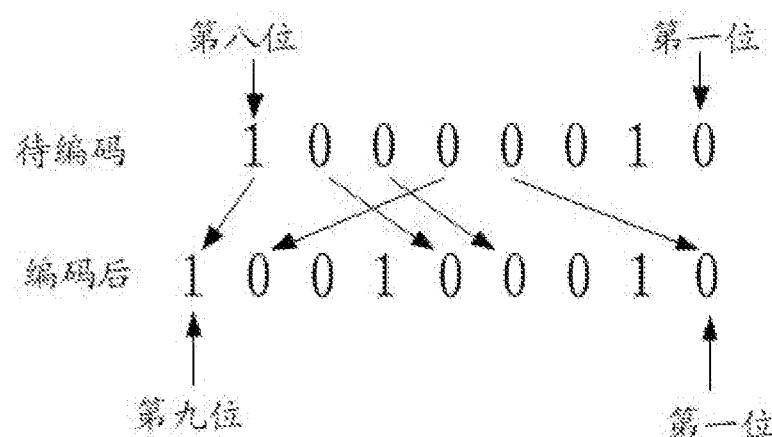


图 4b

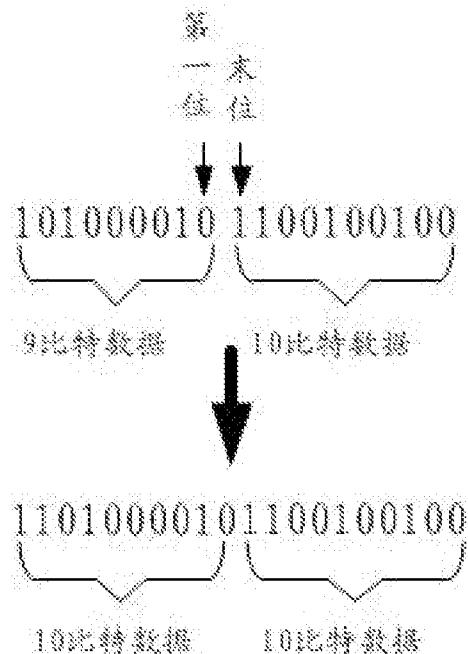


图 4c

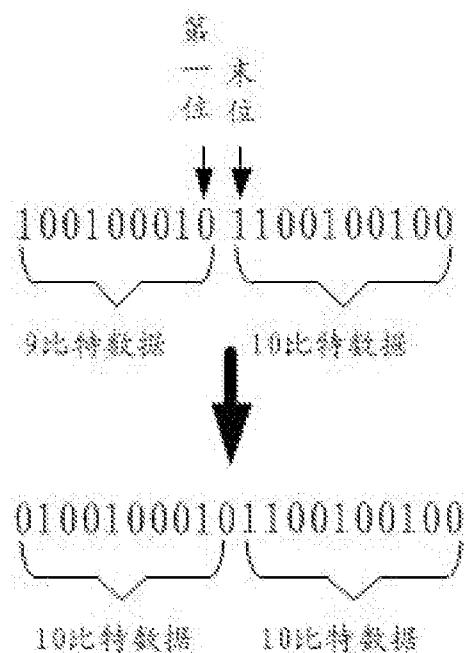


图 4d

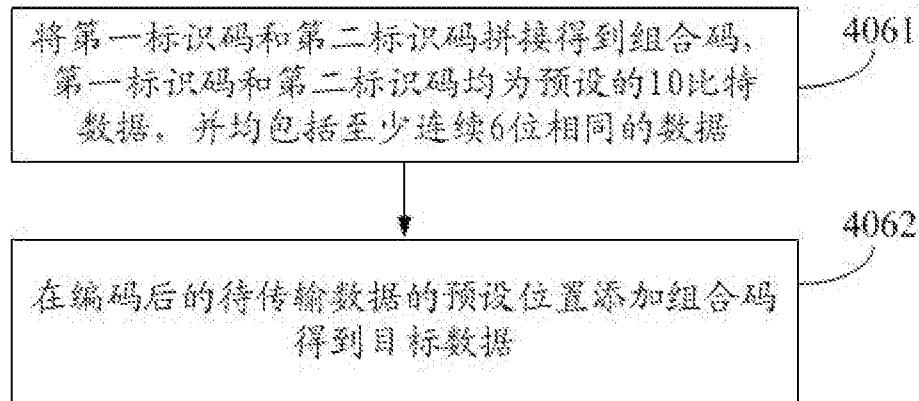


图 4e

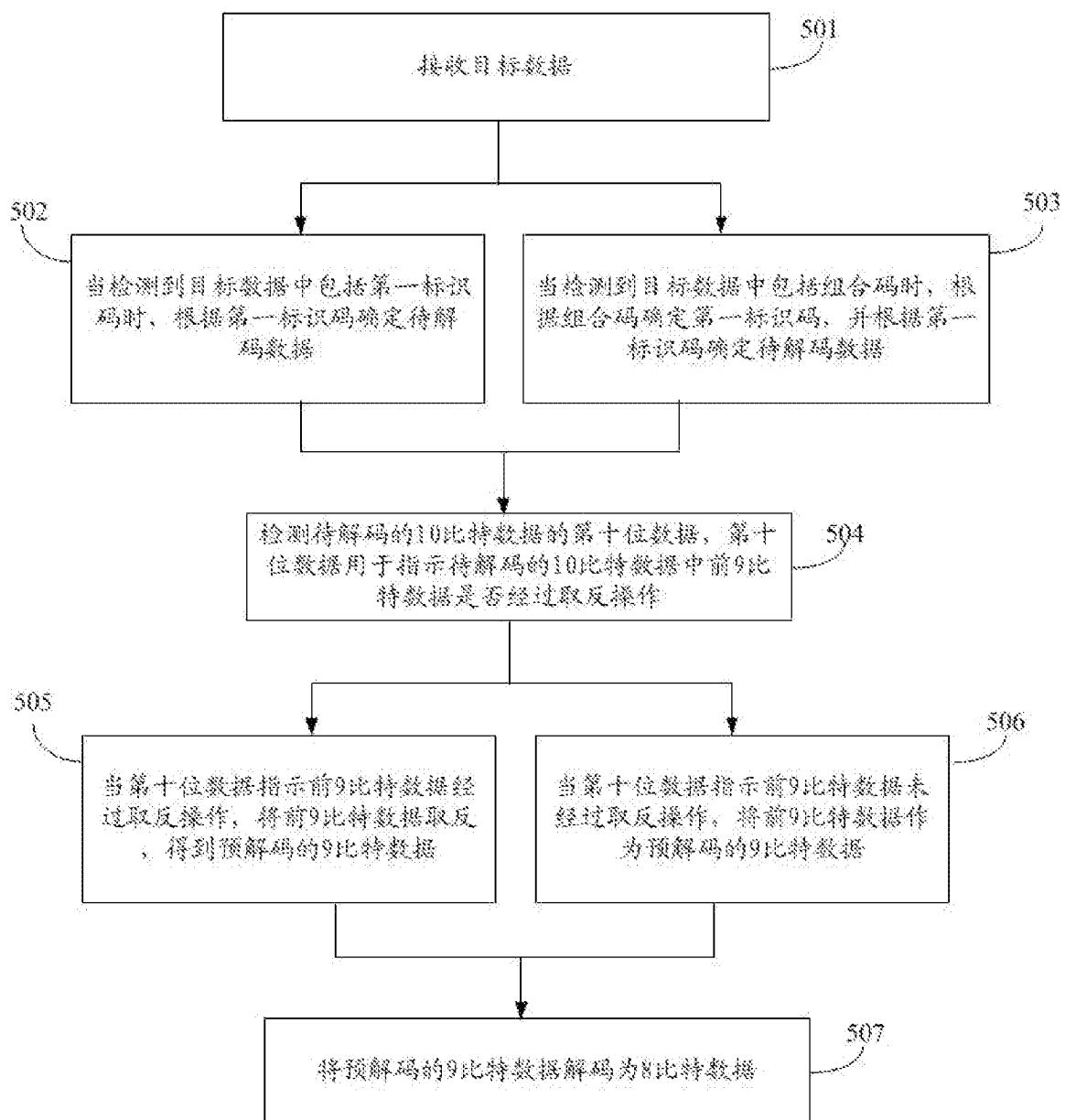


图 5a

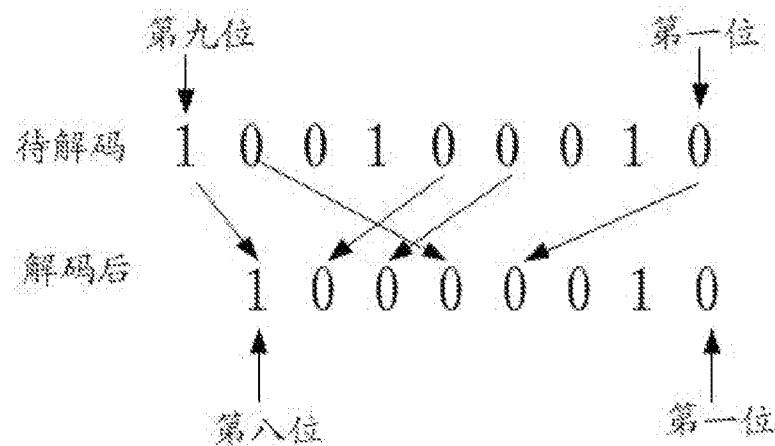


图 5b

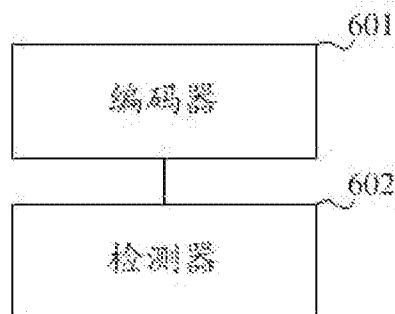


图 6a

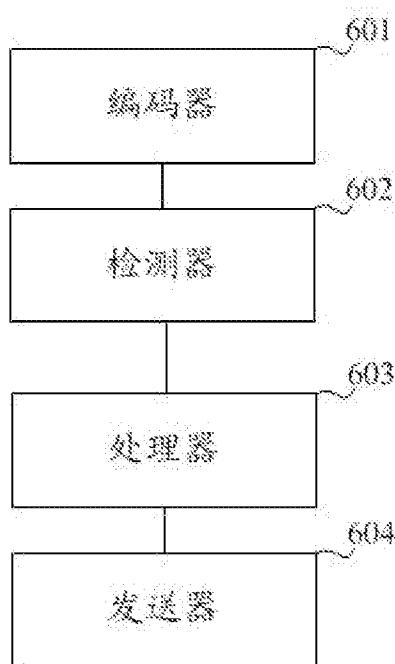


图 6b

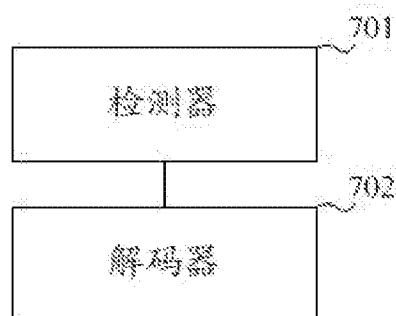


图 7a

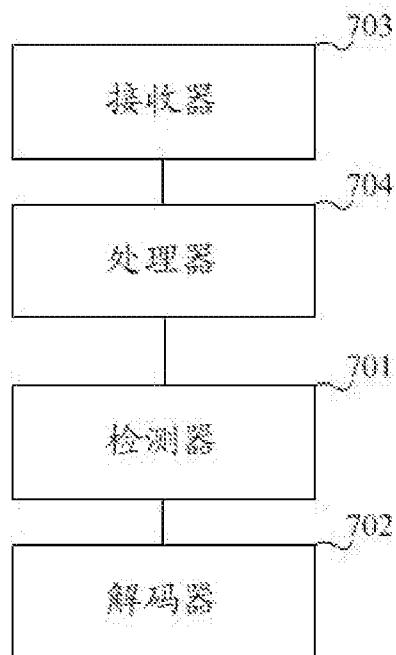


图 7b

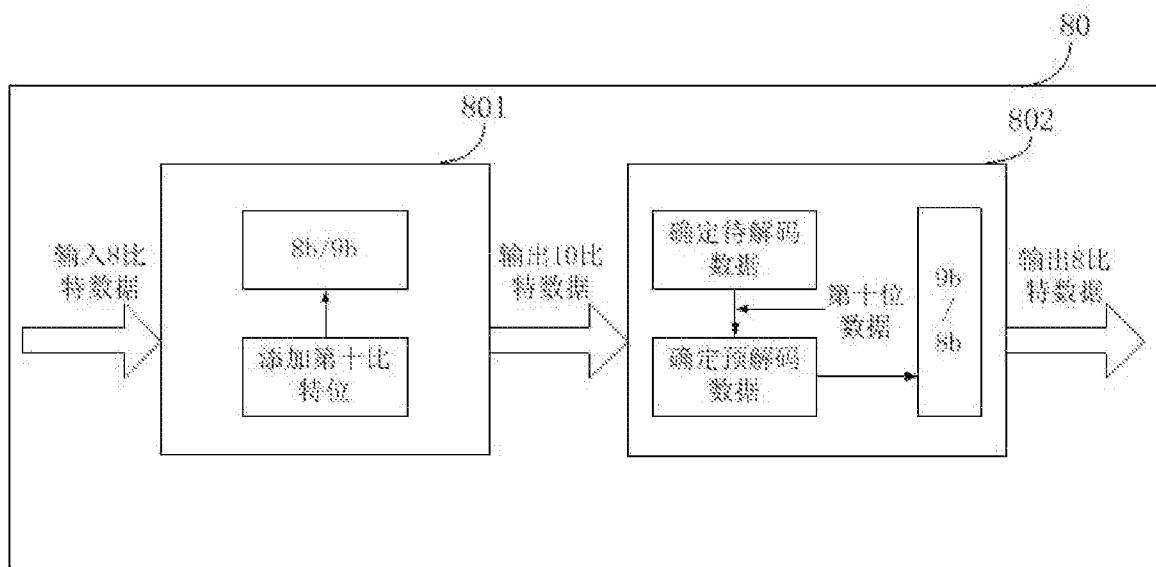


图 8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2018/089549

A. CLASSIFICATION OF SUBJECT MATTER

H04L 1/00 (2006.01) i; G09G 3/36 (2006.01) n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L; G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTXT; CNABS: 8, 9, 10, 八, 九, 十, 比特, 位, 编码, 解码, 译码, 反相, 反转, 取反, 置反,

USTTT; EPTXT; WOTXT; VEN: ninth, eight, tenth, nine, ten, bit?, invert+, invers+, encod+, coding, decode+, code

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104052577 A (ANALOGIX (BEIJING) SEMICONDUCTOR INC. et al.), 17 September 2014 (17.09.2014), description, paragraphs 0039-0093	7-11, 18-22
X	US 7295578 B1 (LYLE, J.D. et al.), 13 November 2007 (13.11.2007), description, column 31, line 49 to column 32, line 11	7, 9-11, 18, 20-22
A	US 7190738 B2 (STMICROELECTRONICS INC.), 13 March 2007 (13.03.2007), entire document	1-24
A	US 6897793 B1 (SILICON IMAGE INC.), 24 May 2005 (24.05.2005), entire document	1-24
A	CN 105531687 A (LATTICE SEMICONDUCTOR CORPORATION), 27 April 2016 (27.04.2016), entire document	1-24

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

- “A” document defining the general state of the art which is not considered to be of particular relevance
- “E” earlier application or patent but published on or after the international filing date
- “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- “O” document referring to an oral disclosure, use, exhibition or other means
- “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
02 August 2018

Date of mailing of the international search report
10 August 2018

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer
YU, Yang
Telephone No. 86-(20)-28950541

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/CN2018/089549

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104052577 A	17 September 2014	CN 104052577 B	24 November 2017
US 7295578 B1	13 November 2007	None	
US 7190738 B2	13 March 2007	US 2003169831 A1	11 September 2003
US 6897793 B1	24 May 2005	None	
CN 105531687 A	27 April 2016	GB 2529951 B	29 March 2017
		GB 2529951 A	09 March 2016
		TW 201501476 A	01 January 2015
		CN 105531687 B	02 January 2018
		US 2014340579 A1	20 November 2014
		DE 112014002450 T5	25 February 2016
		GB 201520090 D0	30 December 2015
		JP 2016526326 A	01 September 2016
		KR 20160030106 A	16 March 2016
		US 9191700 B2	17 November 2015
		WO 2014186629 A1	20 November 2014

国际检索报告

国际申请号

PCT/CN2018/089549

A. 主题的分类

H04L 1/00(2006.01)i; G09G 3/36(2006.01)n

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H04L; G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNTXT;CNABS: 8, 9, 10, 八, 九, 十, 比特, 位, 编码, 解码, 译码, 反相, 反转, 取反, 置反, USTXT;EPTXT;WO-TXT;VEN: ninth, eight, tenth, nine, ten, bit?, invert+, invers+, encod+, coding, decode+, code

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 104052577 A (硅谷数模半导体北京有限公司 等) 2014年 9月 17日 (2014 - 09 - 17) 说明书第0039-0093段	7-11, 18-22
X	US 7295578 B1 (JAMES D. LYLE, 等) 2007年 11月 13日 (2007 - 11 - 13) 说明书第31栏第49行-第32栏第11行	7, 9-11, 18, 20-22
A	US 7190738 B2 (STMICROELECTRONICS INC) 2007年 3月 13日 (2007 - 03 - 13) 全文	1-24
A	US 6897793 B1 (SILICON IMAGE INC) 2005年 5月 24日 (2005 - 05 - 24) 全文	1-24
A	CN 105531687 A (美国莱迪思半导体公司) 2016年 4月 27日 (2016 - 04 - 27) 全文	1-24

其余文件在C栏的续页中列出。见同族专利附件。

* 引用文件的具体类型:	"T" 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件
"A" 认为不特别相关的表示了现有技术一般状态的文件	"X" 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性
"E" 在国际申请日的当天或之后公布的在先申请或专利	"Y" 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性
"L" 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)	"&" 同族专利的文件
"O" 涉及口头公开、使用、展览或其他方式公开的文件	
"P" 公布日先于国际申请日但迟于所要求的优先权日的文件	

国际检索实际完成的日期 2018年 8月 2日	国际检索报告邮寄日期 2018年 8月 10日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 于洋 电话号码 86-(20)-28950541

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/089549

检索报告引用的专利文件			公布日 (年/月/日)	同族专利		公布日 (年/月/日)	
CN	104052577	A	2014年 9月 17日	CN	104052577	B	2017年 11月 24日
US	7295578	B1	2007年 11月 13日		无		
US	7190738	B2	2007年 3月 13日	US	2003169831	A1	2003年 9月 11日
US	6897793	B1	2005年 5月 24日		无		
CN	105531687	A	2016年 4月 27日	GB	2529951	B	2017年 3月 29日
				GB	2529951	A	2016年 3月 9日
				TW	201501476	A	2015年 1月 1日
				CN	105531687	B	2018年 1月 2日
				US	2014340579	A1	2014年 11月 20日
				DE	112014002450	T5	2016年 2月 25日
				GB	201520090	D0	2015年 12月 30日
				JP	2016526326	A	2016年 9月 1日
				KR	20160030106	A	2016年 3月 16日
				US	9191700	B2	2015年 11月 17日
				WO	2014186629	A1	2014年 11月 20日

表 PCT/ISA/210 (同族专利附件) (2015年1月)