

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum

Internationales Büro

(43) Internationales Veröffentlichungsdatum
9. August 2012 (09.08.2012)



(10) Internationale Veröffentlichungsnummer
WO 2012/103868 A2

- (51) Internationale Patentklassifikation: *H01L 21/60* (2006.01)
- (21) Internationales Aktenzeichen: PCT/DE2012/000068
- (22) Internationales Anmeldedatum: 30. Januar 2012 (30.01.2012)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität: 10 2011 010 161.8
2. Februar 2011 (02.02.2011) DE
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): PAC TECH - PACKAGING TECHNOLOGIES GMBH [DE/DE]; Am Schlangenhorst 15-17, 14641 Nauen (DE).
- (72) Erfinder; und
- (75) Erfinder/Anmelder (nur für US): AZDASHT, Ghassem [DE/DE]; Finkenkruger Weg 75a, 13591 Berlin (DE).
- (74) Anwalt: BÖCK, Bernhard; Advotec. Patent- und Rechtsanwälte, Beethovenstr. 5, 97080 Würzburg (DE).
- (81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD AND DEVICE FOR ELECTRICALLY CONTACT-CONNECTING CONNECTION AREAS OF TWO SUBSTRATES

(54) Bezeichnung : VERFAHREN UND VORRICHTUNG ZUR ELEKTRISCHEN KONTAKTIERUNG VON ANSCHLUSSFLÄCHEN ZWEIER SUBSTRATE

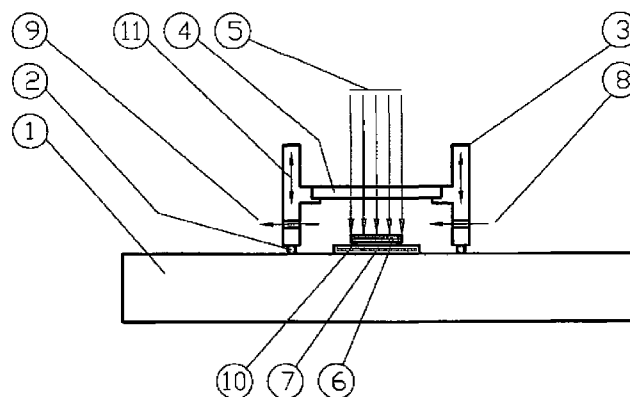


Fig. 1

(57) Abstract: The present invention relates to a method for electrically contact-connecting connection areas of two substrates (6, 7), more particularly of a chip (6) and of a carrier substrate (7). Furthermore, the invention relates to a device for performing a second phase of the method according to the invention. The method according to the invention is effected in two successive phases, wherein, in a first phase, the chip (6) is positioned with its connection areas against connection areas of the substrate (7) and laser energy (5) is applied to the chip (6) at the rear and, in a subsequent second phase, in a housing (3), a flux medium is applied and at the same time a reflow is performed by means of laser energy (5) being applied to the chip (6) at the rear, and a process of purging the housing interior is subsequently performed. The device according to the invention for performing a second phase of the method comprises a carrier table (1) and a housing (3), which together with a top side of the carrier table (1) forms a housing interior, in which the component arrangement is positioned, and also a laser light source (5), which is oriented in such a way that the laser radiation impinges on the first substrate (6) on the rear side.

(57) Zusammenfassung:

[Fortsetzung auf der nächsten Seite]



WO 2012/103868 A2



IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— *ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts (Regel 48 Absatz 2 Buchstabe g)*

Die vorliegende Erfindung betrifft ein Verfahren zur elektrischen Kontaktierung von Anschlussflächen zweier Substrate (6, 7), insbesondere eines Chips (6) und eines Trägersubstrats (7). Weiterhin betrifft die Erfindung eine Vorrichtung zur Ausführung einer zweiten Phase des erfindungsgemäßen Verfahrens. Das erfindungsgemäße Verfahren erfolgt in zwei aufeinanderfolgenden Phasen, wobei in einer ersten Phase der Chip (6) mit seinen Anschlussflächen gegen Anschlussflächen des Substrats (7) positioniert wird und eine rückwärtige Beaufschlagung des Chips (6) mit Laserenergie (5) erfolgt und in einer nachfolgenden zweiten Phase in einem Gehäuse (3) eine Beaufschlagung mit einem Flussmittelmedium und gleichzeitig ein Reflow durch eine rückwärtige Beaufschlagung des Chips (6) mit Laserenergie (5) sowie anschließend ein Spülvorgang des Gehäuseinnenraums ausgeführt wird. Die erfindungsgemäße Vorrichtung zur Ausführung einer zweiten Phase des Verfahrens umfasst einen Trägertisch (1) und ein Gehäuse (3), das zusammen mit einer Oberseite des Trägertisches (1) einen Gehäuseinnenraum ausbildet, in dem die Bauelementanordnung positioniert ist sowie eine Laserlichtquelle (5), die derart ausgerichtet ist, dass die Laserstrahlung rückseitig auf das erste Substrat (6) trifft.

5

10

Verfahren und Vorrichtung zur elektrischen Kontaktierung von Anschlussflächen zweier Substrate

15

Die vorliegende Erfindung betrifft ein Verfahren zur elektrischen Kontaktierung von Anschlussflächen zweier Substrate, wobei das erste Substrat mit seinen dem zweiten Substrat zugewandten Anschlussflächen direkt mit den Anschlussflächen des zweiten Substrats elektrisch und mechanisch verbunden wird und die Anschlussflächen des ersten Substrats mit einem Lotmittelauftrag versehen sind. Insbesondere können zur Ausbildung eines Chipmoduls das erste Substrat ein Chip und das zweite Substrat ein Trägersubstrat sein, wobei der Chip Face-Down mit seinen Chipanschlussflächen gegen die Substratanschlussflächen kontaktiert wird.

Weiterhin betrifft die Erfindung eine Vorrichtung zur Ausführung einer zweiten Phase des erfindungsgemäßen Verfahrens.

Aus dem allgemeinen Stand der Technik sind Verfahren zur Direktmontage von Halbleiter-Chips auf Trägersubstraten bekannt. So existieren Verfahren, bei denen der ungehäuste Chip mit seinen dem Trägersubstrat

zugewandten Anschlussflächen und vorher auf die Anschlussflächen des Chips aufgetragenen Lotmitteln (Lotperlen) direkt auf dem Trägersubstrat oder einer Leiterplatte befestigt wird. Dabei wird der Lotmittelauftrag beim Reflow-Löten in einem Lötoven wiederaufgeschmolzen und verbindet sich mit den Anschlussflächen des Trägersubstrats. Derartige Verfahren gestalten sich sowohl hinsichtlich ihres Ablaufs als auch in Bezug auf die dafür erforderlichen Vorrichtungen als sehr komplex.

Der vorliegenden Erfindung liegt daher die Aufgabe zu Grunde, einen Verfahrensablauf und eine Vorrichtung zu dessen Durchführung vorzuschlagen, die den Prozess der elektrischen Kontaktierung von Anschlussflächen zweier Substrate, insbesondere von Halbleiterbauelementen mit Trägersubstraten, technisch vereinfacht und somit wirtschaftlicher gestaltet.

Das erfindungsgemäße Verfahren erfolgt in zwei aufeinanderfolgenden Phasen, wobei in Phase I der Chip mit seinen Anschlussflächen gegen die Anschlussflächen des Substrats positioniert wird und die Chipanschlussflächen und/oder die Substratanschlussflächen mit einem Lotmittelauftrag versehen sind. In Phase I erfolgt eine rückwärtige Beaufschlagung des Chips mit Laserenergie, derart, dass das Lotmittel zumindest soweit aufgeschmolzen bzw. angeschmolzen wird, um eine Fixierung des Chips auf dem Substrat zu ermöglichen, wobei gleichzeitig eine Nivellierung bzw. eine gleichmäßige Abflachung der auf den Chipanschlussflächen bzw. den Substratanschlussflächen angeordneten Lotmittelaufträge erfolgt, so dass zwischen sämtlichen Chipanschlussflächen und Substratanschlussflächen ein Kontakt hergestellt ist.

Nachfolgend der Phase I erfolgt eine Anordnung der aus dem Chip und dem Substrat gebildeten Bauelementanordnung in einem Gehäuse, das so ausgebildet ist, dass während eines Reflows des Lotmaterialauftrags eine Beaufschlagung der Bauelementanordnung mit einem, insbesondere gasförmig ausgebildeten, Flussmittelmedium erfolgt, das vorzugsweise aus einem Stickstoff- / Ameisensäure-Gemisch besteht. Besonders

vorteilhaft ist es dabei, wenn das Gehäuse so ausgebildet ist, dass eine Durchströmung des Gehäuseinnenraums mit dem Medium erfolgt, wobei gleichzeitig zur Beaufschlagung ein Reflow durch eine rückwärtige Beaufschlagung des Chips mit Laserenergie ähnlich wie in der zuvor
5 geschilderten Phase I erfolgt.

Nachfolgend der Beaufschlagung mit dem Flussmittelmedium, das insbesondere ein Aufbrechen einer möglicherweise in Phase I ausgebildeten Oxidschicht auf dem Lotmittelauftrag ermöglicht, erfolgt ein Spülvorgang des Gehäuseinnenraums, bei dem vorzugsweise ausschließ-
10 lich ein Schutzgas verwendet wird.

Weitere vorteilhafte Ausgestaltungsmerkmale ergeben sich aus der nachfolgenden Beschreibung und der Zeichnung, die eine bevorzugte Ausführungsform der Erfindung an Hand eines Beispiels erläutert.

Es zeigt:

15 Fig. 1: eine schematische Darstellung der erfindungsgemäßen Vorrichtung.

In Fig. 1 ist eine Vorrichtung zur Ausführung des Verfahrens während Phase II dargestellt, nachdem zuvor in der hier nicht näher dargestellten Phase I die vorstehend beschriebene Fixierung des Chips auf dem Sub-
20 strat erfolgt ist. Nach Durchführung der Phase I wird die Bauelementanordnung in die in der Fig. 1 dargestellte Position überführt, in der sie sich unterhalb des Gehäuses 3 befindet und anschließend wird das Gehäuse 3 über die Bauelementanordnung abgesenkt, wie in Fig. 1 dargestellt.

25 In Phase II befindet sich die aus dem Chip 6 und dem Substrat 7 gebildete Bauelementanordnung in einem Innenraum eines nach außen hin durch eine Dichtung 2 gegenüber einem Trägertisch 1 abgedichteten Gehäuses 3. Das Gehäuse 3 weist in einer ansonsten zur Umgebung hin im Wesentlichen gasdichten Umwandung eine Zuströmöffnung 8 sowie eine Aus-

strömöffnung 9 auf, die eine Durchströmung bzw. Spülung oder Flutung des Gehäuseinnenraums mit einem gasförmigen Medium ermöglichen. Die im Wesentlichen parallel zu einer Rückseite des Chips 6 angeordnete Gehäusewandung ist durch eine Glasplatte bzw. eine transparente Platte gebildet, die eine rückwärtige Beaufschlagung des Chips mit Laserenergie 5 ermöglicht, wobei die Laserstrahlung entsprechend den Abmessungen der Rückseite des Chips 6 fokussiert ist, um einen unmittelbaren Wärmeeintrag bzw. Energieeintrag in das Substrat 7 zu vermeiden. In Folge der rückwärtigen Beaufschlagung des Chips 6 mit Laserstrahlung 5 erfolgt ein Reflow des zwischen den Chipanschlussflächen und den Substratanschlussflächen angeordneten Lotmittelauftrags 10 während einer Durchströmung des Gehäuseinnenraums mit einem Flussmittelgas, das im vorliegenden Fall aus einem Gemisch aus Stickstoff und Ameisensäure gebildet ist. Zur Ausbildung dieses Gasmisches kann beispielsweise eine Stickstoffströmung außerhalb des Gehäuses 3 über eine Oberfläche eines Ameisensäurebades geleitet werden, so dass die mitgerissenen Dämpfe der Ameisensäure sich mit dem Stickstoff vor der Einströmung in das Gehäuse 3 vermischen. Nach erfolgtem Reflow, also insbesondere nach Beaufschlagung der Rückseite des Chips mit Laserenergie, erfolgt eine Durchströmung bzw. -spülung des Innenraums des Gehäuses 3 mit einer vorzugsweise reinen Schutzgasströmung, wobei hier vorzugsweise eine Stickstoffströmung zum Einsatz kommt, um Flussmittelablagerungen, also hier insbesondere Ablagerungen von Ameisensäure, auf der Bauelementanordnung 6/7 zu vermeiden.

25 Anstelle der hier beispielhaft erwähnten Ameisensäure kann grundsätzlich auch jedes gasförmige Flussmittel verwendet werden, das vergleichbare Wirkungen erzeugt.

Abweichend von der in der Fig. 1 beispielhaft erfolgten Darstellung der Bauelementanordnung als eine Kombination aus einem Chip 6 mit einem Substrat 7 ist es auch möglich, das erfindungsgemäße Verfahren auf 30 Wafer-Ebene durchzuführen, also zwei Wafer miteinander zu verbinden.

Darüber hinaus ist es auch möglich, abweichend von der gewählten Darstellung nicht nur einen Chip mit einem Substrat zu verbinden bzw. in einem Reflow-Verfahren zwischen den Substratanschlussflächen und den Chipanschlussflächen angeordnete Lotmaterialaufträge bzw. -depots aufzuschmelzen, sondern auch Stapelanordnungen von Chips mit einer Mehrzahl von übereinander angeordneten Chips mit einem Substrat zu verbinden.

Patentansprüche

1. Verfahren zur elektrischen Kontaktierung von Anschlussflächen
5 zweier Substrate (6, 7), wobei das erste Substrat (6) mit seinen dem
 zweiten Substrat (7) zugewandten Anschlussflächen direkt mit den
 Anschlussflächen des zweiten Substrats (7) elektrisch und mecha-
 nisch verbunden wird und die Anschlussflächen des ersten Substrats
 (6) mit einem Lotmittelauftrag (10) versehen sind, und wobei der
10 Verfahrensablauf in zwei aufeinanderfolgenden Phasen erfolgt, mit
 einer ersten Phase, in der
- das erste Substrat (6) mit seinen Anschlussflächen gegen die An-
 schlussflächen des zweiten Substrats (7) positioniert wird und
 - eine rückwärtige Beaufschlagung des ersten Substrats (6) mit La-
15 serenergie (5) derart erfolgt, dass das Lotmittel (10) zumindest
 soweit aufgeschmolzen wird, dass eine mechanische Fixierung des
 ersten Substrats (6) auf dem zweiten Substrat (7) ermöglicht wird
 und eine elektrische Kontaktierung der einander zugewandten An-
 schlussflächen erfolgt
- 20 und mit einer zweiten Phase, in der
- in einem Gehäuseinnenraum eine Beaufschlagung der aus den Sub-
 straten (6, 7) gebildeten Bauelementeanordnung mit einem Fluss-
 mittelmedium erfolgt,
 - gleichzeitig durch eine rückwärtige Beaufschlagung des ersten
25 Substrats (6) mit Laserenergie (5) ein Wiederaufschmelzen des
 Lotmaterials (10) erfolgt und
 - nachfolgend ein Spülvorgang des Gehäuseinnenraums durchgeführt
 wird.
2. Verfahren nach Anspruch 1,
30 dadurch gekennzeichnet,
 dass das Flussmittelmedium einen gasförmigen Zustand aufweist.

3. Verfahren nach Anspruch 2,
dadurch gekennzeichnet,
dass das gasförmige Flussmittelmedium aus einem Stickstoff-
Ameisensäure-Gemisch besteht.
- 5 4. Verfahren nach Anspruch 3,
dadurch gekennzeichnet,
dass zur Ausbildung des gasförmigen Flussmittelmediums außerhalb
des Gehäuseinnenraums eine Stickstoffströmung über eine Oberfläche
eines Ameisensäurebades geleitet wird, so dass sich die mitgerisse-
10 nen Dämpfe der Ameisensäure vor der Beaufschlagung der Bauele-
menteanordnung mit dem Stickstoff vermischen.
5. Verfahren nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet,
dass der Spülvorgang mit einer reinen Schutzgasströmung durchge-
15 führt wird.
6. Verfahren nach Anspruch 5,
dadurch gekennzeichnet,
dass die reine Schutzgasströmung eine Stickstoffströmung ist.
7. Vorrichtung zur Ausführung einer zweiten Phase des Verfahrens nach
20 Anspruch 1, mit einem Trägertisch (1) zur Auflage der aus den Sub-
straten (6, 7) gebildeten Bauelementeanordnung, mit einem Gehäuse
(3), das die Bauelementeanordnung umschließt und zusammen mit
einer Oberseite des Trägertisches (1) einen Gehäuseinnenraum aus-
bildet, in dem die Bauelementeanordnung positioniert ist, und mit ei-
25 ner Laserlichtquelle (5), die derart ausgerichtet ist, dass die Laser-
strahlung rückseitig auf das erste Substrat (6) trifft.
8. Vorrichtung nach Anspruch 7,
dadurch gekennzeichnet,

dass das Gehäuse (3) mit einer umlaufenden Dichtung (2) gegenüber der Oberseite des Trägertisches (1) versehen ist.

9. Vorrichtung nach Anspruch 7 oder 8,
dadurch gekennzeichnet,
5 dass das Gehäuse (3) eine Zuströmöffnung (8) und eine Ausströmöffnung (9) aufweist, die eine Durchströmung des Gehäuseinnenraums mit einem Flussmittelmedium oder einem Spülmedium ermöglichen.
10. Vorrichtung nach einem der Ansprüche 7 bis 9,
dadurch gekennzeichnet,
10 dass eine im Wesentlichen parallel zu einer Rückseite des ersten Substrats (6) angeordnete Gehäusewandung (4) des Gehäuses (3) als transparente Platte (4) ausgebildet ist, um eine rückwärtige Beaufschlagung des ersten Substrats (6) mit Laserenergie (5) zu ermöglichen.

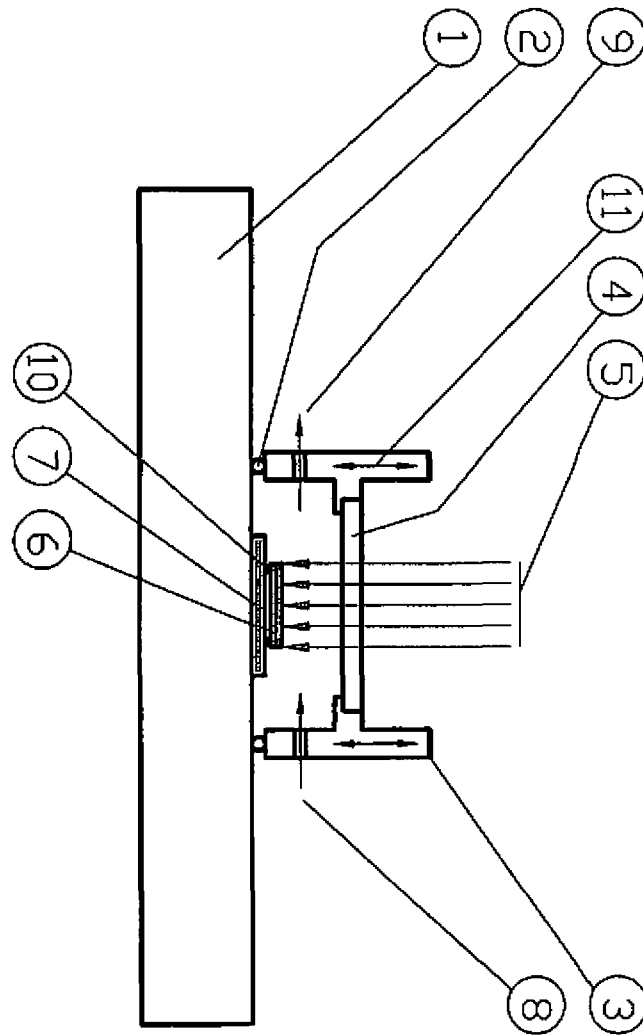


Fig. 1