

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3733802号
(P3733802)

(45) 発行日 平成18年1月11日(2006. 1. 11)

(24) 登録日 平成17年10月28日(2005. 10. 28)

(51) Int. Cl.

F I

G09F 9/30 (2006.01)
G09G 3/30 (2006.01)
H05B 33/12 (2006.01)
H01L 51/50 (2006.01)

G09F 9/30 3 6 5 D
 G09G 3/30
 H05B 33/12 B
 H05B 33/14 A

請求項の数 9 (全 15 頁)

(21) 出願番号	特願平11-267678	(73) 特許権者	000002369
(22) 出願日	平成11年9月21日(1999. 9. 21)		セイコーエプソン株式会社
(65) 公開番号	特開2001-92384(P2001-92384A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成13年4月6日(2001. 4. 6)	(74) 代理人	100079108
審査請求日	平成15年9月29日(2003. 9. 29)		弁理士 稲葉 良幸
		(74) 代理人	100080953
			弁理士 田中 克郎
		(74) 代理人	100093861
			弁理士 大賀 眞司
		(72) 発明者	木村 睦
			長野県諏訪市大和3丁目3番5号
			セイコーエプソン株式会
			社内
		最終頁に続く	

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

マトリクス状に形成された画素を備えており、各画素には n 個($n \geq 3$)の表示素子が配され、

1画素あたり表示可能な階調数が 2^p 階調であるとき、前記 n と前記 p は $n+1=2^p$ の関係にあり、

前記 n 個の表示素子は p 個のグループに分類されていて、 i ($1 \leq i \leq p$) 番目のグループには 2^{i-1} 個の表示素子が割り当てられており、

前記 n 個の表示素子の発光状態を前記グループ単位で制御することにより階調表示を行う表示装置であって、

前記 n 個の表示素子は2列に配置されており、一方の列に $(n-1)/2$ 個、他方の列に $(n+1)/2$ 個の表示素子が配置されていることを特徴とする表示装置。

【請求項2】

マトリクス状に形成された画素を備えており、各画素には n 個($n \geq 3$)の表示素子が配され、

1画素あたり表示可能な階調数が 2^p 階調であるとき、前記 n と前記 p は $n+1=2^p$ の関係にあり、

前記 n 個の表示素子は p 個のグループに分類されていて、 i ($1 \leq i \leq p$) 番目のグループには 2^{i-1} 個の表示素子が割り当てられており、

前記 n 個の表示素子の発光状態を前記グループ単位で制御することにより階調表示を行

う表示装置であって、

前記 n 個の表示素子は 2 列に配置されており、1 番目から $p - 1$ 番目のグループに割り当てられた表示素子群は一方の列に、 p 番目に割り当てられた表示素子群は他方の列に配置されていることを特徴とする表示装置。

【請求項 3】

マトリクス状に形成された画素を備えており、各画素には n 個 ($n \geq 3$) の表示素子が配され、

1 画素あたり表示可能な階調数が 2^p 階調であるとき、前記 n と前記 p は $n + 1 = 2^p$ の関係にあり、

前記 n 個の表示素子は p 個のグループに分類されていて、 i ($1 \leq i \leq p$) 番目のグループには 2^{i-1} 個の表示素子が割り当てられており、 10

前記 n 個の表示素子の発光状態を前記グループ単位で制御することにより階調表示を行う表示装置であって、

前記 n 個の表示素子は 2 列に配置されており、1 番目のグループを除く各グループに割り当てられた表示素子群は、半数が一方の列に、残りの半数が他方の列に配置されていることを特徴とする表示装置。

【請求項 4】

マトリクス状に形成された画素を備えており、各画素には n 個 ($n \geq 3$) の表示素子が配され、

1 画素あたり表示可能な階調数が 2^p 階調であるとき、前記 n と前記 p は $n + 1 = 2^p$ の関係にあり、 20

前記 n 個の表示素子は p 個のグループに分類されていて、 i ($1 \leq i \leq p$) 番目のグループには 2^{i-1} 個の表示素子が割り当てられており、

前記 n 個の表示素子の発光状態を前記グループ単位で制御することにより階調表示を行う表示装置であって、

前記 n 個の表示素子は 2 列に配置されており、1 番目のグループに割り当てられた表示素子は第 1 の列に、2 番目のグループに割り当てられた表示素子群は第 2 の列に、1 番目のグループと 2 番目のグループを除く各グループに割り当てられた表示素子群は、半数が前記第 1 の列に、残りの半数が前記第 2 の列に配置されていることを特徴とする表示装置 30

【請求項 5】

マトリクス状に形成された画素を備えており、各画素には n 個 ($n \geq 3$) の表示素子が配され、

1 画素あたり表示可能な階調数が 2^p 階調であるとき、前記 n と前記 p は $n + 1 = 2^p$ の関係にあり、

前記 n 個の表示素子は p 個のグループに分類されていて、 i ($1 \leq i \leq p$) 番目のグループには 2^{i-1} 個の表示素子が割り当てられており、

前記 n 個の表示素子の発光状態を前記グループ単位で制御することにより階調表示を行う表示装置であって、

前記 n 個の表示素子は 2 列に配置されており、一方の列に $(n - 1) / 2$ 個、他方の列に $(n + 1) / 2$ 個の表示素子が配置され、各グループごとの表示素子群の重心位置が、全てのグループに関し同一直線上に位置するように、前記 n 個の表示素子を配置することを特徴とする表示装置。 40

【請求項 6】

前記 n は 3 であり、

各画素における前記 3 個の表示素子は、表示素子の重心を結ぶ図形が 2 等辺三角形となるように配置されていることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の表示装置。

【請求項 7】

前記表示素子が EL 素子であることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載

の表示装置。

【請求項 8】

前記表示素子の輪郭が曲面状に形成されていることを特徴とする請求項1乃至7のいずれか1項に記載の表示装置。

【請求項 9】

請求項1乃至8のいずれか一項に記載の表示装置を備えた電子機器装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は表示装置に関し、特に、表示装置における表示素子の配置技術に関する。

10

【0002】

【従来の技術】

平面型の表示装置としては液晶表示装置が知られているが、かかる液晶表示装置は、視野角が狭い、応答特性が悪いといった問題を有しているため、表示素子としてエレクトロルミネッセンス素子（以下、「EL素子」と呼ぶ。）を用いたEL表示装置が開発されてきた。

【0003】

かかるEL素子を用いて中間調を表現する方法の一つとして、特開平11-73158号公報に記載された方法がある。かかる方法は、1つの画素について複数の駆動用トランジスタと複数の発光強度の異なるEL素子を一行に配し、それら複数の駆動用トランジスタと複数のEL素子を各々直列に接続させることで、中間調の表現を実現している。

20

【0004】

【発明が解決しようとする課題】

表示素子を組み合わせて中間調を表現しようとした場合、それぞれの表示素子の配置をどうするかは、大変重要な問題である。

【0005】

例えば、中間調表現時における発光重心の位置は表示素子の配置により定まるが、かかる重心位置に関し中間調ごとに偏りがある場合、意図しないテクスチャが表示されてしまったり、ちらつきが生じてしまうおそれがある。

【0006】

また、各画素の形状は表示素子の配置に大きく依存するが、本来、各画素の形状はアスペクト比が1となることが望ましい。アスペクト比が1であれば、表示しようとする図形等の縦横比が正しく再現されることになるからである。

30

【0007】

また、高精細な表示を実現するためには、各画素の占有面積をできるだけ小さくして単位面積あたりの画素数を増やすことが必要となる。そのためには、デッドスペースが生じないように画素及び表示素子を配置することが重要となる。

【0008】

しかし、従来は上記の観点で各画素における表示素子の配置に関わる問題についての検討は充分になされていなかった。

40

【0009】

そこで、本発明は、各画素に配された表示素子群の配置に関し、画素形状のアスペクト比を考慮しつつ、中間調表現時の発光重心の偏りを少なくし、かつ画素間及び画素内のデッドスペースを減らすことのできるような配置を実現することを目的とする。

【0010】

【課題を解決するための手段】

本発明は、マトリクス状に形成された画素を備えており、各画素には n 個（ $n \geq 3$ ）の表示素子が配され、前記 n 個の表示素子の発光状態を制御することにより階調表示を行う表示装置であって、各画素における前記 n 個の表示素子には、表示素子の重心を結ぶ図形が三角形となるように配置された3個の表示素子の組み合わせが、少なくとも一組含まれて

50

いることを特徴とする。

【0011】

前記三角形は2等辺三角形であることが好ましい。また、前記三角形となるように配置された3個の表示素子のうち、少なくとも1個の表示素子が、他の2個の表示素子を最小に包囲する領域と重なって配置されることが好ましい。

【0012】

本発明は、マトリクス状に形成された画素を備えており、各画素には n 個 ($n \geq 3$) の表示素子が配され、前記 n 個の表示素子の発光状態を制御することにより階調表示を行う表示装置であって、前記 n 個の表示素子は2列に配置されており、一方の列に $(n-1)/2$ 個、他方の列に $(n+1)/2$ 個の表示素子が配置されていることを特徴とする。

10

【0013】

本発明は、マトリクス状に形成された画素を備えており、各画素には n 個 ($n \geq 3$) の表示素子が配され、1画素あたり表示可能な階調数が 2^p 階調であるとき、前記 n と前記 p は $n+1=2^p$ の関係にあり、前記 n 個の表示素子は p 個のグループに分類されていて、 i ($1 \leq i \leq p$) 番目のグループには 2^{i-1} 個の表示素子が割り当てられており、前記 n 個の表示素子の発光状態を前記グループ単位で制御することにより階調表示を行う表示装置であって、前記 n 個の表示素子は2列に配置されており、1番目から $p-1$ 番目のグループに割り当てられた表示素子群は一方の列に、 p 番目に割り当てられた表示素子群は他方の列に配置されていることを特徴とする。

【0014】

20

本発明は、マトリクス状に形成された画素を備えており、各画素には n 個 ($n \geq 3$) の表示素子が配され、1画素あたり表示可能な階調数が 2^p 階調であるとき、前記 n と前記 p は $n+1=2^p$ の関係にあり、前記 n 個の表示素子は p 個のグループに分類されていて、 i ($1 \leq i \leq p$) 番目のグループには 2^{i-1} 個の表示素子が割り当てられており、前記 n 個の表示素子の発光状態を前記グループ単位で制御することにより階調表示を行う表示装置であって、前記 n 個の表示素子は2列に配置されており、1番目のグループを除く各グループに割り当てられた表示素子群は、半数が一方の列に、残りの半数が他方の列に配置されていることを特徴とする。

【0015】

本発明は、マトリクス状に形成された画素を備えており、各画素には n 個 ($n \geq 3$) の表示素子が配され、1画素あたり表示可能な階調数が 2^p 階調であるとき、前記 n と前記 p は $n+1=2^p$ の関係にあり、前記 n 個の表示素子は p 個のグループに分類されていて、 i ($1 \leq i \leq p$) 番目のグループには 2^{i-1} 個の表示素子が割り当てられており、前記 n 個の表示素子の発光状態を前記グループ単位で制御することにより階調表示を行う表示装置であって、前記 n 個の表示素子は2列に配置されており、1番目のグループに割り当てられた表示素子群は第1の列に、2番目のグループに割り当てられた表示素子群は第2の列に、1番目のグループと2番目のグループを除く各グループに割り当てられた表示素子群は、半数が前記第1の列に、残りの半数が前記第2の列に配置されていることを特徴とする。

30

【0016】

40

本発明は、マトリクス状に形成された画素を備えており、各画素には n 個 ($n \geq 3$) の表示素子が配され、1画素あたり表示可能な階調数が 2^p 階調であるとき、前記 n と前記 p は $n+1=2^p$ の関係にあり、前記 n 個の表示素子は p 個のグループに分類されていて、 i ($1 \leq i \leq p$) 番目のグループには 2^{i-1} 個の表示素子が割り当てられており、前記 n 個の表示素子の発光状態を前記グループ単位で制御することにより階調表示を行う表示装置であって、各グループごとの表示素子群の重心位置が、全てのグループに関し同一直線上に位置するように、前記 n 個の表示素子を配置することを特徴とする。

【0017】

本発明における表示素子はEL素子であることが好ましく、また輪郭が曲面状に形成されていることが好ましい。

50

【0018】

本発明は、複数の走査線及び複数の信号線と、各走査線と信号線の交差部に対応してマトリクス状に形成された画素を備えており、各画素には複数のEL素子が配され、前記複数のEL素子の発光状態を制御することにより階調表示を行う表示装置であって、各画素における前記複数のEL素子が、前記走査線及び信号線のいずれの方向にも一列に配置されていないことを特徴とする表示装置。

【0019】

前記複数のEL素子は少なくとも2列に配列されており、第1の列内の隣接する2つのEL素子の重心から略等距離の位置に、第2の列内の1つのEL素子の重心が存在することが好ましい。

10

【0020】

前記1つのEL素子は、前記2つのEL素子を最小に包囲する領域と重なって配置されることが好ましい。

【0021】

前記EL素子の輪郭は曲面状に形成されていることが好ましい。

【0022】

本発明の電子機器装置は本発明の表示装置を備えていることを特徴とする。

【0023】

【発明の実施の形態】

以下、本発明の好ましい実施の形態を、図面に基づいて説明する。

20

(第1の実施例)

図1は、本発明の第1の実施例に係る表示装置の、各画素における表示素子の配置を示す模式図である。かかる実施例では、1画素について素子面積の等しい円形状の3つの表示素子11、12、13が配されている。

【0024】

ここで、表示素子を組み合わせて中間調を表現する方法として、素子面積の異なる表示素子を用いることにより、発光強度の異なる状態を実現することもできる。

【0025】

しかし、表示素子の表面が長方形であっても、実際に発光する部分は長方形とはならない場合がある。例えば、有機EL素子の場合、有機EL材料は必ずしも平らには形成されず、図13(a)に示すように凹状、または(b)に示すように凸状に形成されてしまう。電流は有機EL材料が薄い部分70を流れるため、材料が凹状に形成されている場合であれば図13(c)に示すように発光し、凸状に形成されている場合であれば図13(d)に示すように発光することになる。ここで、斜線部分が発光している部分(発光面積)を示す。このような場合、素子面積を1対2としても、発光面積は1対2とならないため、発光強度を正確に1対2とすることができない。

30

【0026】

そこで、本実施例では、素子面積の等しい表示素子を複数個同時に発光させることで、発光強度の異なる状態を実現している。かかる方法によれば、発光強度は表示素子の数に比例するため、正確な中間調を表現することが可能となる。

40

【0027】

本実施例の構成では、1画素について4階調レベルの中間調が表現できる。すなわち、3つの表示素子がともに発光しない場合、1個の表示素子のみ発光する場合、2個の表示素子のみ発光する場合、3つの表示素子がともに発光する場合が、それぞれ階調レベル0、1、2、3に対応することになる。

【0028】

図1に示すように、1画素における3つの表示素子は、表示素子の重心を結ぶ図形が三角形14となっており、3つの表示素子が直線状に並ばないように配置されている。すなわち、走査線がX方向に配線され、信号線がY方向に配線されているとすると、本実施例における各画素における表示素子の配置は、走査線、信号線のいずれの方向においても一列

50

には配置されていない状態となっている。

【0029】

3つの表示素子を直線状に一行に並べた場合、アスペクト比は3（または $1/3$ ）となるが、本実施例のように3つの表示素子の中心が三角形をなすように配置することにより、アスペクト比は $1/3$ 以上3以下となり、1に近づけることができる。

【0030】

本実施例において好適には、図2に示すように、前記三角形が2等辺三角形（辺21-22と辺21-23が等しい三角形）となるように3つの表示素子を配置し、階調レベル1のときには表示素子11を、階調レベル2のときには表示素子12と13を発光させるように制御する。

10

【0031】

かかる配置は、表示素子12、13が第1列を形成し、表示素子11が第2列を形成しているとみると、第2列内の1つの表示素子11の重心21は、第1列内の隣接する2つの表示素子12、13の重心22、23から等距離の位置にある状態となっている。

【0032】

図2(a)は、階調レベル1の中間調を表現した場合を、(b)は階調レベル2の中間調を表現した場合を表わしており、斜線のかかっている表示素子が発光していることを示す。図2において、重心21は階調レベル1における発光重心、重心24は階調レベル2における発光重心を示している。図より、重心21と重心24はY方向の位置が等しくなっており、Y方向に関し発光重心の偏りが発生していないことがわかる。

20

【0033】

比較のために、図3に前記三角形が2等辺三角形となっていない場合を示す。階調レベル1における発光重心31と、階調レベル2における発光重心32は、X方向においてもY方向においてもずれており、発光重心の偏りが発生していることがわかる。

【0034】

更に好適には、図4に示すように、前記三角形となる3個の表示素子のうち、1個の表示素子（例えば表示素子11）が、他の2個の表示素子を最小に包囲する領域41と重なるように配置する。このように配置することで、画素内のデッドスペースを減らすことができ、1画素をコンパクトに形成することが可能となる。

【0035】

30

図5に、本発明の第1の実施例をTFTと有機EL素子で実現した場合の、各画素の等価回路図を示す。各画素は、有機EL素子10810~10812と、TFTで構成される駆動用トランジスタ10710~10711と、TFTで構成される選択用トランジスタ10510~10511と、保持容量10610~10611とを含んで構成される。

【0036】

薄膜トランジスタである駆動用トランジスタ10710と電流素子である有機EL素子10810、駆動用トランジスタ10711と有機EL素子10811、10812とは、各々直列に接続されており、有機EL素子10810と、有機EL素子10811と10812の組が、独立して発光できるように構成されている。

【0037】

40

このときゲート線109が選択されることにより、デジタル信号は、それぞれ第0~1ビットの選択用トランジスタ10510~10511を通じて、それぞれ第0~1ビットの保持容量10610~10611に伝達される。

【0038】

かかる構成において、シフトレジスタ101からパルスが出力され、第0~1ビットのデジタル信号供給線10210~10211のデジタル信号は、それぞれ第0~1ビットの伝送スイッチ10310~10311を通じて、それぞれ第0~1ビットのソース線10410~10411へ伝達される。すなわち、デジタル信号が、各画素まで伝達されることになる。デジタル信号により第0~1ビットの駆動用トランジスタ10710~10711のオン・オフが制御され、第0~1ビットの有機EL素子10810~10812は

50

デジタル信号に対応して発光または非発光となる。

【0039】

図6に、図5に示す各画素の平面図および断面図を示す。表示素子である第0～1ビットの有機EL素子10810～10812は、それぞれ素子面積が等しく、オン状態において面積に応じた発光強度で発光する。ここで、DAコンバータの機能は各画素毎に内蔵している。

【0040】

本実施例においては、シフトレジスタ101、第0～1ビットの伝送スイッチ10310～10311、第0～1ビットの選択用トランジスタ10510～10511、駆動用トランジスタ10710～10711等を構成する薄膜トランジスタは、600℃以下の低温プロセスで形成された多結晶シリコン薄膜トランジスタを用いているが、同等の機能を持つものであれば他の素子でも構わない。

10

【0041】

また、第0～1ビットの有機EL素子10810～10812は、インクジェットプロセスで形成されたものを用いているが、他のプロセスで形成されていたり、有機EL素子以外の電流表示素子であってもかまわない。

【0042】

図7に、図5に示す表示装置の駆動方法を説明するタイミングチャートを示す。第0列のシフトレジスタ101のパルスSR0により、第0および1ビットのデジタル信号供給線10210～10211のデジタル信号D0およびD1は、第0列・第0および1ビットのソース線10410～10411の電位S00およびS01へと伝達される。また、第1列のシフトレジスタ101のパルスSR1により、第0および1ビットのデジタル信号D0およびD1は、第1列・第0および1ビットのソース線10410～10411の電位S10およびS11へと伝達される。

20

【0043】

まず、第0行のゲート線109のパルスG0が印加されているときは、第0列・第0および1ビットのソース線10410～10411の電位S00およびS01は、第0行・第0列・第0および1ビットの保持容量10610～10611の電位C000およびC001に伝達され、第1列・第0および1ビットのソース線10410～10411の電位S10およびS11は、第0行・第1列・第0および1ビットの保持容量10610～10611の電位C010およびC011に伝達される。

30

【0044】

次に、第1行のゲート線のパルスが印加されているときは、第0列・第0および1ビットのソース線10410～10411の電位S00およびS01は、第1行・第0列・第0、1ビットの保持容量10610～10611の電位C100およびC101に伝達され、第1列・第0および1ビットのソース線10410～10411の電位S10およびS11は、第1行・第1列・第0および1ビットの保持容量10610～10611の電位C110およびC111に伝達される。

【0045】

各有機EL素子は、各保持容量の電位、すなわち対応するデジタル信号に従って発光または非発光となる。

40

【0046】

ここで、オン状態の駆動用トランジスタの抵抗は、オン状態の有機EL素子の抵抗に比べて、無視できるほど小さくなっている。このため、有機EL素子を流れる電流は、共通電極110と上側電極111間電圧に対する有機EL素子の抵抗のみで決定されることになり、駆動用トランジスタの抵抗が多少増減しようとする影響を受けずにすむ。そのため、トランジスタのコンダクタンスの不均一性に起因する発光強度の不均一性は抑制されることになる。また、オフ状態の駆動用トランジスタの抵抗は、オフ状態の有機EL素子の抵抗に比べて極めて大きくなっているため、確実に有機EL素子をオフ状態にすることができる。

。

50

(第2の実施例)

図8は、本発明の第2の実施例に係る表示装置の、各画素における表示素子の配置を示す模式図である。かかる実施例では、1画素について素子面積の等しい n 個の表示素子が配されている。

【0047】

本実施例の構成では、1画素について $(n+1)$ 階調レベルの中間調が表現できる。 n 個の表示素子は p 個のグループに分類されており、 i ($1 \leq i \leq p$) 番目のグループには 2^{i-1} 個の表示素子が割り当てられている。図において、各素子に付された番号はグループ番号を表わしている。ここで、表示可能な階調数 $(n+1)$ と p のあいだには、 $n+1 = 2^p$ の関係が成立する。

10

【0048】

本実施例では、前記 n 個の表示素子の発光状態を前記グループ単位で制御することにより $(n+1)$ 階調レベルの階調表示を行う。すなわち、各グループは階調レベルを2進数で表現した場合の各ビット(桁)に相当している。

【0049】

図8に示すように、各画素における n 個の表示素子は2列に配置されており、一方の列に $(n-1)/2$ 個、他方の列に $(n+1)/2$ 個の表示素子が配置されている。このように2列に配置することにより、一列に並べた場合に比べ、よりアスペクト比を1に近づけることができる。

【0050】

各グループの表示素子をそれぞれの列にどのように配置するかについては、様々な形態が考えられる。

20

【0051】

図8(a)の例では、 n 個の表示素子のうち、1番目から $p-1$ 番目のグループに割り当てられた表示素子群は一方の列に、 p 番目に割り当てられた表示素子群は他方の列に配置している。

【0052】

図8(b)の例では、 n 個の表示素子のうち、1番目のグループに割り当てられた表示素子を、 $(n+1)/2$ 個の表示素子が配置される列に、配置している。また、1番目のグループを除く各グループに割り当てられた表示素子群は、半数を一方の列に、残りの半数を他方の列に配置している。

30

【0053】

図8(c)の例では、 n 個の表示素子のうち、1番目のグループに割り当てられた表示素子を、 $(n-1)/2$ 個の表示素子が配置される列に、2番目のグループに割り当てられた表示素子群を、 $(n+1)/2$ 個の表示素子が配置される列に、配置している。また、1番目のグループと2番目のグループを除く各グループに割り当てられた表示素子群は、半数を一方の列に、残りの半数を他方の列に配置している。

【0054】

更に、各グループごとの表示素子群の重心位置が、全てのグループに関し同一直線上に位置するように、前記 n 個の表示素子を配置することで、中間調表現時における発光重心の偏りを軽減させることができる。

40

【0055】

図9(a)の例では、 n 個の表示素子のうち、1番目から $p-1$ 番目のグループに割り当てられた表示素子群は一方の列に、 p 番目に割り当てられた表示素子群は他方の列に配置し、更に各グループごとの表示素子群の重心位置が、全てのグループに関し直線50上に位置するように配置している。

【0056】

図9(b)の例では、 n 個の表示素子のうち、1番目のグループに割り当てられた表示素子を、 $(n-1)/2$ 個の表示素子が配置される列に、2番目のグループに割り当てられた表示素子群を、 $(n+1)/2$ 個の表示素子が配置される列に、配置している。また、

50

1 番目と 2 番目のグループを除く各グループに割り当てられた表示素子群は、半数を一方の列に、残りの半数を他方の列に配置し、更に各グループごとの表示素子群の平均中心位置が、全てのグループに関し直線 5 0 上に位置するように配置している。

【0057】

ここで、上記の各例において、隣接する各表示素子の重心を結ぶ図形が正三角形となるように、すなわち隣接する表示素子どうしの距離が等しくなるように配置してもよい。このような等間隔に表示素子が配置された形態は、インクジェットプロセスで表示素子を形成する場合に適している。

【0058】

また、上記各実施例において表示素子は隣接する列において表示素子の位置がずれた状態で配置されているが、図 1 0 (a) (b) に示すように、隣接する列において表示素子の位置がずれないように配置することも考えられる。

10

(画素の配置)

図 1 1 を参照して、本発明における画素の配置方法について説明する。第 1 の実施例、第 2 の実施例において、各画素の外形は台形状となる。このような台形状の画素の配置方法としては、図 1 1 (a) に示すように横一列ごとに向きを反転させて配置する方法や、図 1 1 (b) に示すように隣接する画素ごとに向きを反転させて配置する方法が考えられる。

【0059】

なお、図 1 0 に示すように表示素子を配置した場合は、図 1 1 (c) に示すような配置のしかたが考えられる。

20

【0060】

このように配することにより、画素について隙間なく配置することが可能となり、デッドスペースを抑制することができる。

【0061】

ここで、表示素子に関しては、画素の配置にかかわらずに、画素内における表示素子間の距離と隣接画素における表示素子間の距離が等しくなるように、すなわち等間隔に配置することが考えられる。このような等間隔に表示素子が配置された形態は、インクジェットプロセスで表示素子を形成する場合に適している。

【0062】

30

上述したような画素配置において、図 5、6 等で説明したような駆動用トランジスタ及び選択用トランジスタを設けることにより、E L 素子等からなる表示素子を駆動することができる。

(バス配線の配置)

図 1 2 を参照して、各画素に 7 個の表示素子が配されている場合における、バス配線の配置方法について説明する。

【0063】

この場合、7 個の表示素子は 3 つのグループに分類され、1 番目のグループには 1 個の表示素子、2 番目のグループには 2 個の表示素子、3 番目のグループには 4 個の表示素子が割り当てられることになる。図において表示素子に付された番号はグループ番号を表わしている。各画素の発光状態は、かかる 3 つのグループ単位で O N / O F F が制御されることにより定まる。

40

【0064】

図 1 2 (a) に示すように、信号線は各グループに対して 1 本ずつ隣接するように配線される。具体的には、1 番目のグループには信号線 6 1 が、2 番目のグループには信号線 6 2 が、3 番目のグループには信号線 6 3 が隣接して配線されている。また、走査線 6 4 は、各グループに割り当てられた表示素子のうち少なくとも一つに隣接するように配線される。

【0065】

バス配線をこのように配線した場合、画素間の走査線の接続を考慮すると、画素は図 1 1

50

(b)のように配置することが望ましい。かかる場合の、画素間における走査線の接続の様子を図12(b)に示す。

【0066】

なお、図11(c)に示すように画素を配置した場合は、走査線を図12(c)に示すように直線状に配線することが可能となる。

(その他の変形例)

表示装置を有する電子機器装置、例えばビデオカメラ、デジタルカメラ、カーオーディオ、ビデオCDプレーヤー、携帯端末、ノートパソコンなどにおいて、本発明の表示装置を用いることができる。

【0067】

なお、本発明は上記各実施例に限定されることなく、種々に変形して適用することが可能である。階調レベル、色数、画素形状、表示素子の並び等について種々の変形を行うことが可能である。例えば、上記各実施例では表示素子の形状を円形状としたが、楕円形状等の輪郭が曲面状の形状の表示素子を用いることもできる。また、例えば、上記各実施例では各画素における表示素子の配置例について説明したが、画素が複数の色に対応した副画素より構成されている場合であれば、本発明を各副画素における表示素子の配置に適用することも可能である。

【0068】

また、上記実施例においては、表示素子として有機エレクトロルミネッセンス素子を用いているが、表示素子として無機エレクトロルミネッセンス素子を用いても良い。また、本発明はアクティブマトリクス方式の表示装置に限られず、パッシブマトリクス方式の表示装置や液晶表示装置に対しても適用することができる。

【0069】

【発明の効果】

本発明は、各画素に配された表示素子群の配置に関し、画素形状のアスペクト比を考慮しつつ、中間調表現時の発光重心の偏りを少なくし、かつ画素内のデッドスペースを減らすことのできるような配置を実現することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例に係る表示装置の、各画素における表示素子の配置を示す模式図である。

【図2】本発明の第1の実施例に係る表示装置の、各画素における表示素子の配置を示す模式図である。

【図3】本発明の第1の実施例に係る表示装置の、各画素における表示素子の配置を示す模式図である。

【図4】本発明の第1の実施例に係る表示装置の、各画素における表示素子の配置を示す模式図である。

【図5】本発明の第1の実施例をTFTと有機EL素子で実現した場合の、各画素の等価回路図である。

【図6】本発明の第1の実施例をTFTと有機EL素子で実現した場合の、各画素の平面図および断面図である。

【図7】本発明の第1の実施例をTFTと有機EL素子で実現した場合の、表示装置の駆動方法を説明するための図である。

【図8】本発明の第2の実施例に係る表示装置の、各画素における表示素子の配置を示す模式図である。

【図9】本発明の第2の実施例に係る表示装置の、各画素における表示素子の配置を示す模式図である。

【図10】本発明の第2の実施例に係る表示装置の、各画素における表示素子の配置を示す模式図である。

【図11】本発明の表示装置における、各画素の配置を示す模式図である。

【図12】本発明のバス配線の配置を説明するための模式図である。

10

20

30

40

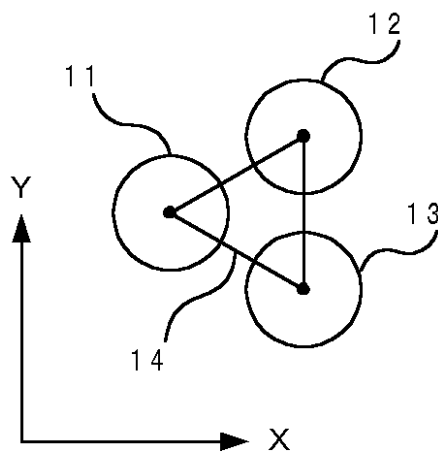
50

【図 1 3】素子面積と発光面積の相違を説明するための模式図である。

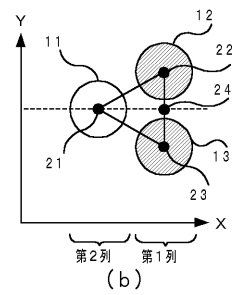
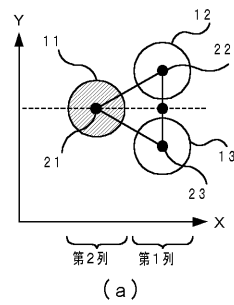
【符号の説明】

1 1、1 2、1 3 表示素子

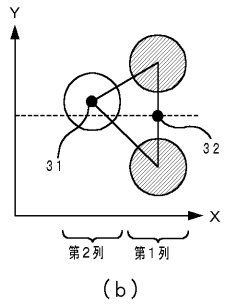
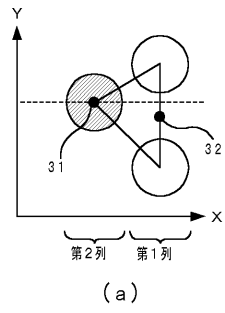
【図 1】



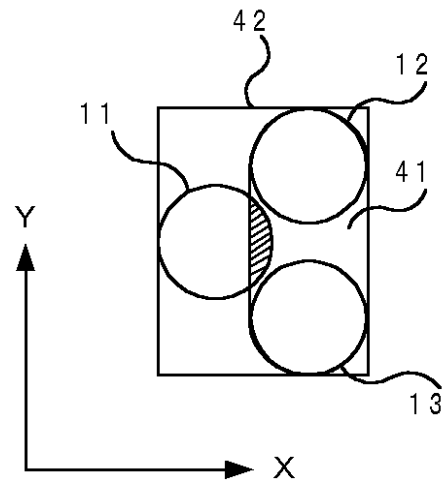
【図 2】



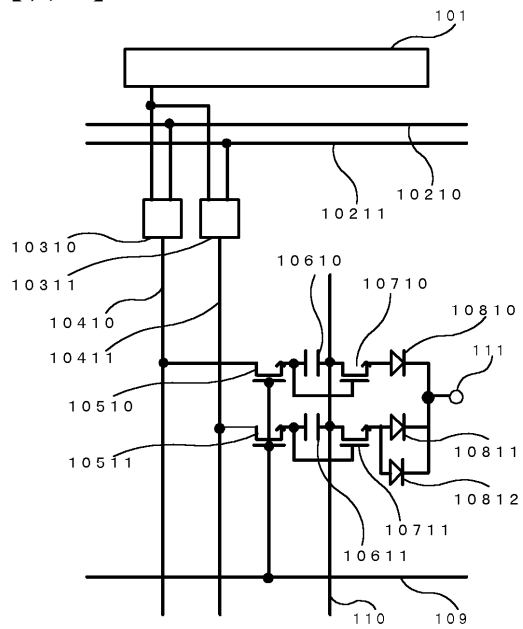
【図 3】



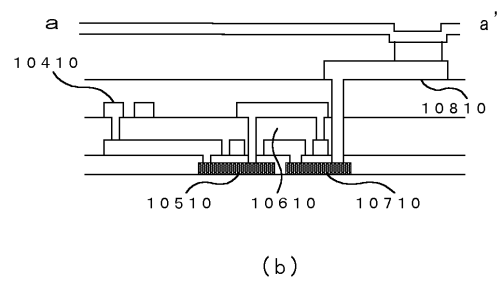
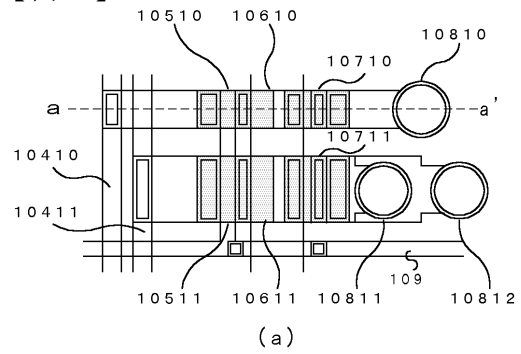
【図 4】



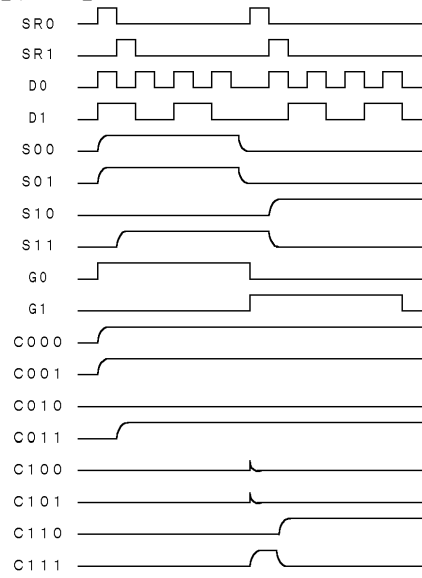
【図 5】



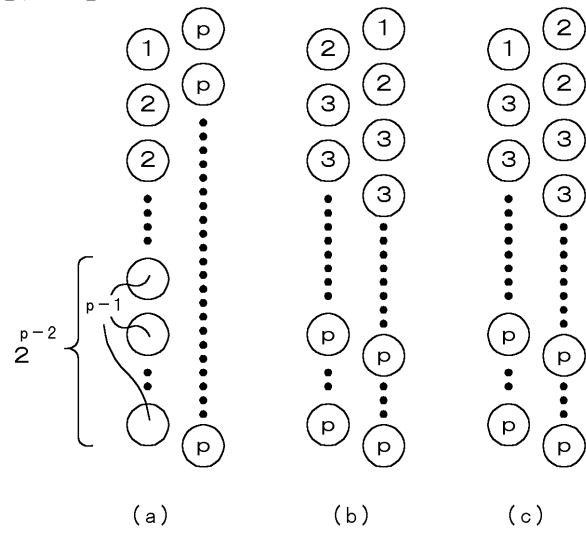
【図 6】



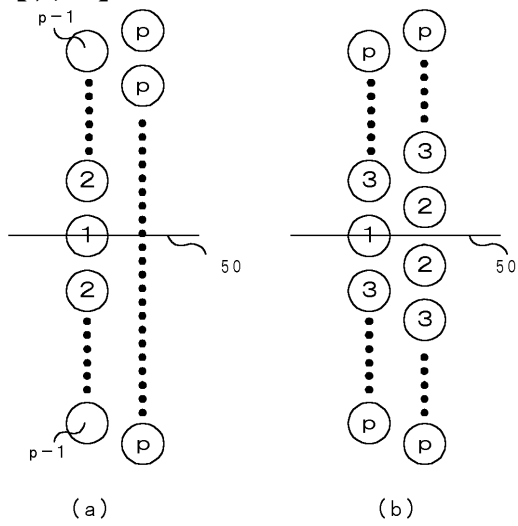
【図 7】



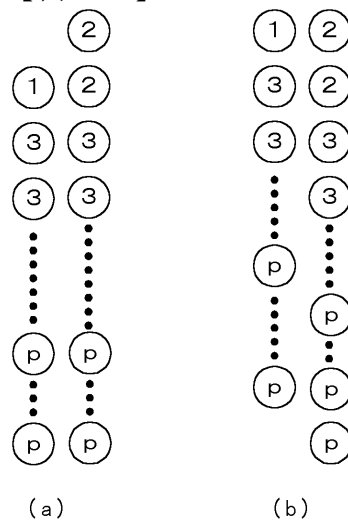
【図 8】



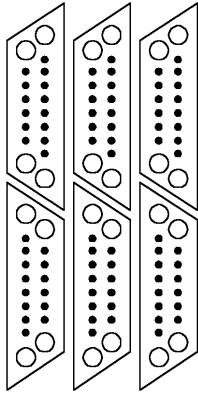
【図 9】



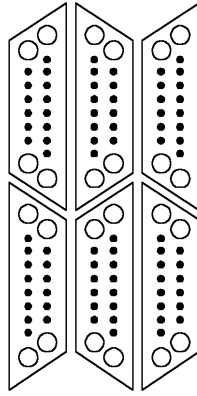
【図 10】



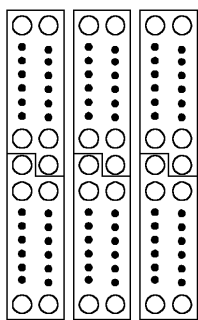
【図 1 1】



(a)

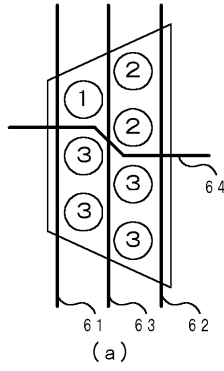


(b)

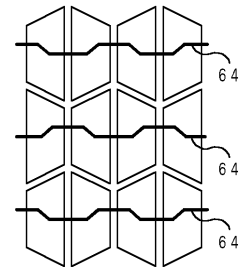


(c)

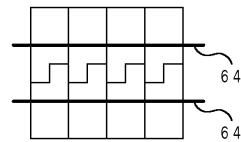
【図 1 2】



(a)

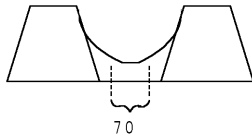


(b)

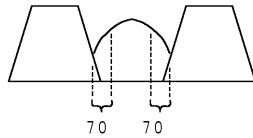


(c)

【図 1 3】



(a)



(b)



(c)



(d)

フロントページの続き

- (72)発明者 松枝 洋二郎
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
- (72)発明者 前田 浩
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 伊藤 昌哉

- (56)参考文献 特開平03-194895 (JP, A)
特開平11-040370 (JP, A)
特開平08-227276 (JP, A)
特開平02-186388 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G09F 9/00-9/46
H05B 33/00-33/28