

公告

98年12月10日

修正本

申請日期：87.1.26

案號：87101138

類別：

G02F 1/176

87年12月10日

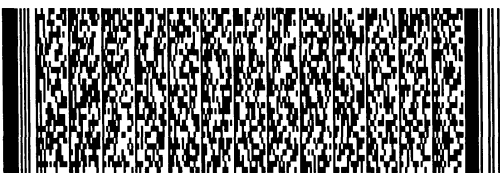
(以上各欄由本局填註)

補充

發明專利說明書

486592

一、 發明名稱	中文	動態矩陣式液晶顯示器及其製造方法
	英文	ACTIVE MATRIX LCD AND METHOD OF PRODUCING THE SAME
二、 發明人	姓名 (中文)	1. 田中宏明
	姓名 (英文)	1. Hiroaki TANAKA
	國籍	1. 日本
	住、居所	1. 日本國東京都港區芝五丁目7番1號
三、 申請人	姓名 (名稱) (中文)	1. 日本電氣股份有限公司
	姓名 (名稱) (英文)	1. 日本電氣株式会社(NEC Corporation)
	國籍	1. 日本
	住、居所 (事務所)	1. 日本國東京都港區芝五丁目7番1號
	代表人 姓名 (中文)	1. 金子尚志
	代表人 姓名 (英文)	1.



本案已向

國(地區)申請專利	申請日期	案號	主張優先權
日本 JP	1997/01/28	9-014226	有

有關微生物已寄存於	寄存日期	寄存號碼
-----------	------	------

無



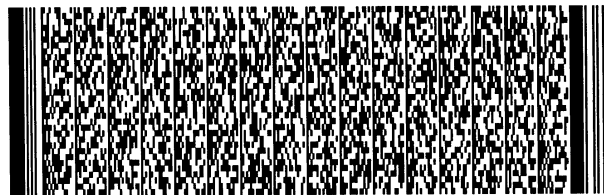
五、發明說明 (1)

本發明係有關於採用薄膜電晶體做為開關元件之動態矩陣式液晶顯示器及其製造方法，特別是有關於無須增加施行光學微影術次數、便能降低接線阻值的動態矩陣式液晶顯示器及其製造方法。

以非晶矽、複晶矽、CdSe、或類似之半導體材料所製造而得之薄膜電晶體，以其在動態矩陣式液晶顯示器(active matrix LCD)內做為開關元件的應用，正逐漸受到矚目。而運用這些薄膜電晶體做為液晶顯示器的開關元件，已揭露於相對應於日本專利早期公開公告號第6-160906號案之日本專利公告號第2501411號案內。然而，上述專利文件所揭露者無法獲致寬螢幕和高清晰度，係歸咎於下述原因。由於一像素電極與一汲極匯流排線是經由同一光學微影(photolithography)步驟而得，此汲極匯流排線必然是以由一透明導電膜來實現，然其阻值卻為金屬膜阻值的數十倍，諸如ITO(indium tin oxide)的阻值便高於以ITO/Cr形式者的二十倍。此一問題或可於汲極匯流排線上方或下方加設一低阻抗金屬膜來解決，但是此法勢必要訴諸於另一或且更多的光學微影步驟來實行。然增加光學微影步驟次數不僅意味著間接增加人員次數與直接增加使用儀器次數，亦意味著產品良率的降低及成本的增加。因此，此業界者亟需一種無須增加光學微影術次數而能降低接線阻值的技術。

與本發明相關之技術亦揭露於諸如日本專利早期公開公告號第57-85247、1-179345、以及6-160906號等案。

因此，本發明之一目的，在於提供一種使用薄膜電晶



五、發明說明 (2)

體做為開關元件的動態矩陣式液晶顯示器及其方法，無須增加光學微影術次數即能降低接線阻值。

根據本發明使用薄膜電晶體做為開關元件的動態矩陣式液晶顯示器，包括：一汲極電極，係依序由一透明導電膜和一低阻抗金屬膜所組成；一汲極匯流排線，連接至上述汲極電極；一源極電極；一像素電極，連接至上述源極電極，形成有複數孔洞，上述低阻抗金屬膜係自上述像素電極處移除；一閘電極，以島狀的形式形成於上述等透明導電膜和低阻抗金屬膜上；一閘匯流排線，連接至上述閘電極；以及，一半導體膜和一絕緣膜，與上述閘匯流排線具有相同的形狀；上述閘匯流排線係以低阻抗金屬形成，而連接至上述閘電極。

另外，根據本發明之動態矩陣式液晶顯示器的製造方法，包括下列步驟：依序形成一透明導電膜和一低阻抗金屬膜於一絕緣基底上；形成一汲極電極、連接至上述汲極電極之一汲極匯流排線、一源極電極、以及連接至上述源極電極與呈複數孔洞之一像素電極；以側向蝕刻法僅自上述像素電極處將上述低阻抗金屬膜予以移除；於上述基底上施以 PH_3 電漿處理，然後依序形成一半導體膜、一絕緣膜、以及一低阻抗金屬膜；以定義圖案的方式，形成一閘電極和連接至上述閘電極之一閘匯流排線；以及，形成與上述等閘電極和閘匯流排線具相同形狀之一島。

再者，根據本發明之動態矩陣式液晶顯示器，係採用薄膜電晶體做為開關元件，上述動態矩陣式液晶顯示器包括：一閘電極，係以低阻抗金屬膜建構而成；一閘匯流排



五、發明說明 (3)

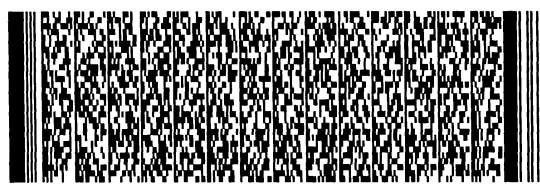
線，連接至上述閘電極；一絕緣膜、一半導體膜、以及一接觸層，以一島狀形成於上述低阻抗金屬膜上，至少覆於上述閘電極以及上述閘匯流排線與一汲極匯流排線欲接越的部份；一透明導電膜和一低阻抗金屬膜，依序形成做為連接至上述汲極匯流排線之一汲極電極；以及，一像素電極，連接至上述源極電極，形成有複數孔洞，上述低阻抗金屬膜唯自上述像素電極處被移除。

甚者，根據本發明之動態矩陣式液晶顯示器的製造方法，包括下列步驟：形成一低阻抗金屬膜於一絕緣基底上；以定義圖案的方式，形成一閘電極和連接至上述閘電極之一閘匯流排線；形成一絕緣膜、一半導體膜、以及一接觸層於上述基底上；以定義圖案的方式，形成一島至少覆於上述閘電極以及上述閘匯流排線與一汲極匯流排線欲接越的部份；依序形成一透明導電膜和一低阻抗金屬膜於上述基底上；以定義圖案的方式，形成連接至上述汲極電極之上述汲極匯流排線、一源極電極、以及連接至上述源極電極與呈複數孔洞之一像素電極；以側向蝕刻法僅自上述像素電極處將上述低阻抗金屬膜予以移除；以及，自一通道部份將上述接觸層移除。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖示之簡單說明：

第1A圖係顯示生產一習知動態矩陣式液晶顯示器起始步驟的平面圖示；



五、發明說明 (4)

第1B圖係顯示沿第1A圖A-A'線所截之剖面圖；

第2A圖係顯示第1A圖接續步驟的平面圖；

第2B圖係顯示沿第2A圖A-A'線所截之剖面圖；

第3A、4A、5A圖係顯示根據本發明一實施例生產動態矩陣式液晶顯示器步驟流程平面圖示；

第3B、4B、5B圖係分別顯示沿第3A、4A、5A圖A-A'線所截之剖面圖；

第6A、7A、8A、9A圖係顯示根據本發明另一實施例生產動態矩陣式液晶顯示器步驟流程平面圖示；

第6B、7B、8B、9B圖係分別顯示沿第6A、7A、8A、9A圖A-A'線所截之剖面圖；以及

第10A-10C圖係顯示對第3A-5B圖所示實施例特定改良的剖面圖。

此等圖示中，相同標號代表相等結構的部份。

符號說明：

- | | |
|--------------|---------------|
| 1~汲極電極； | 2~汲極匯流排線； |
| 3~源極電極； | 4~像素電極； |
| 5~孔洞； | 6~閘電極； |
| 7~閘匯流排線； | 8~島； |
| 101~絕緣基底； | 102~透明絕緣膜； |
| 103~透明導電膜； | 104~低阻抗金屬膜； |
| 104'~低阻抗金屬膜； | 104''~低阻抗金屬膜； |
| 105~光阻； | 106~半導體膜； |
| 107~絕緣膜； | 107'~護膜； |
| 108~接觸層； | |



五、發明說明 (5)

實施例：

為能更瞭解本發明，先對習知動態矩陣式液晶顯示器做一簡要的說明。第1A、1B、2A、2B圖顯示用以製造薄膜電晶體實現開關元件的動態矩陣式液晶顯示器的步驟流程。

首先，如第1A及1B圖所示，一ITO或類似的透明導電膜103經濺鍍法(sputtering)形成於一絕緣基底101上。導電膜103經光學微影術與濕式或乾式蝕刻處理，定義出圖案形成一汲極電極1、連接至汲極電極1之一汲極匯流排線2、一源極電極3、以及連接至源極電極3之一像素電極4。第1A和1B圖所示斜線部份，即為用以定義圖案之用的光阻105。

接下來，如第2A和2B圖所示，以光學微影術(photolithography)與濕式或乾式蝕刻處理，依序以電漿化學氣相沈積法(plasma CVD)形成一非晶矽膜(a-Si)或類似之半導體膜106、一氮化矽膜或類似之絕緣膜107、以及以濺鍍法形成之鉻膜或類似之低阻抗金屬膜104'等等，以膜狀方式形成於基底101上。膜106、107、和104'經定義圖案做為一開電極6、以及與開電極6和開匯流排線7有相同形狀之一島8。

已如上述，習知液晶顯示器的問題在於：若為降低接線阻值，必須增加施行光學微影步驟的次數。

請參照第3A、3B、4A、4B、5A、5B等圖，用以描述根據本發明一實施例之動態矩陣式液晶顯示器，動態矩陣式液晶顯示器亦採用薄膜電晶體做為開關元件。即如圖示，

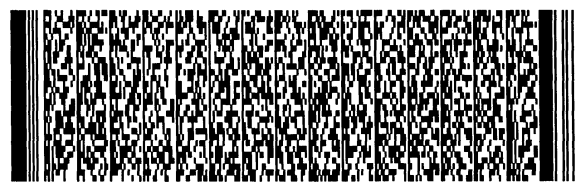
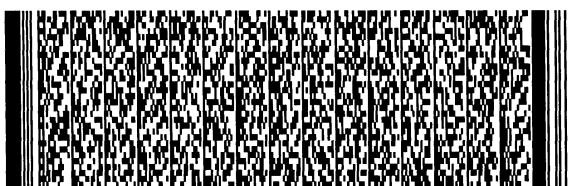


五、發明說明 (6)

液晶顯示器包括一絕緣基底101，有一透明絕緣膜102形成於絕緣基底101上。一透明導電膜103與一低阻抗金屬膜104依序呈層狀形成於絕緣膜102上，並經定義圖案形成一汲極電極1、連接至汲極電極1之一汲極匯流排線2、一源極電極3、以及連接至源極電極3與具有複數孔洞5之一像素電極4。一半導體膜106和一絕緣膜107依序形成於金屬膜104上，呈與閘電極6和閘匯流排線7有相同形狀之一島8。一低阻抗金屬膜104'以閘電極6和閘匯流排線7的形態形成於絕緣膜107上。第5A和5B圖中，標號105代表光阻，光阻105於第3A和5A圖是以斜線表之。再者，第4A圖所示斜線表示低阻抗金屬膜。

製造上述液晶顯示器的方法通常是由第一和第二步驟所組成。第一步驟包括：依序形成透明絕緣膜102、透明導電膜103、以及低阻抗金屬膜104於基底101上；然後定義膜103和104的圖案形成汲極電極1、汲極匯流排線2、源極電極3、以及像素電極4；再以側向蝕刻的方式自像素電極4處將金屬膜104去除。第二步驟係接續第一步驟，包括：對基底101施以 PH_3 電漿處理；形成半導體膜106和絕緣膜107以及低阻抗金屬膜104'；定義圖案形成閘電極6和閘匯流排線7；以及形成與閘電極6和閘匯流排線7有相同外觀之島8。

第一步驟茲參照第3A、3B、4A、4B等圖，並描述如下。如第3A和3B圖所示，透明絕緣膜102(例如厚度100nm的二氧化矽)、透明導電膜103(例如厚度50nm的ITO)、以及低阻抗金屬膜104(例如厚度150nm的鉻)依序形成於基底



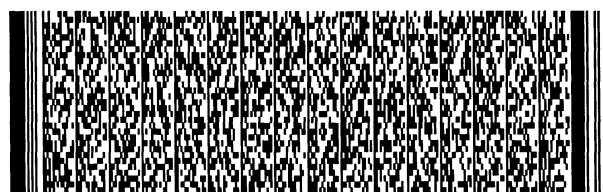
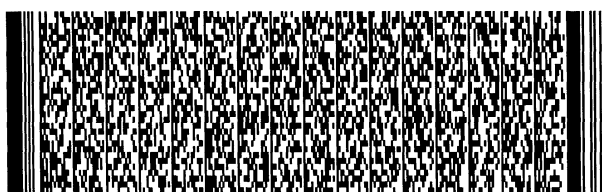
五、發明說明 (7)

101(例如是玻璃)上。然後，利用光阻105施行光學微影術和ITO乾式蝕刻，形成汲極電極1、汲極匯流排線2、源極電極3、以及像素電極4，像素電極處每一孔洞5為邊長 $1\mu\text{m}$ 的正方形、間距為 $3\mu\text{m}$ 。對於孔洞5距離與尺寸的選擇，係根據接續施以側向蝕刻時位於像素電極4上的鉻被移除、而汲極匯流排2上的鉻仍保有低阻抗免於側向蝕刻的影響。如第4A和4B圖所示，以濕式蝕刻對鉻施行約 $1.5\mu\text{m}$ 的側向蝕刻，期能僅將像素電極4上的鉻移除，此時，像素電極4上方的光阻105亦經舉離(lifted off)移除。雖然汲極匯流排2上的鉻也會內縮約 $1.5\mu\text{m}$ ，但此內縮 $1.5\mu\text{m}$ 卻無甚緊要。

第5A和5B圖係顯示接續第一步驟的第二步驟。如圖所示，對基底101施以 PH_3 電漿處理。然後，形成約50nm厚非晶矽材料的半導體膜106、以及約300nm厚電漿化學氣相法而得之氮化矽絕緣膜107。爾後，濺鍍厚度約150nm的鉻低阻抗金屬膜104'於絕緣膜107上。接著，施以光學微影術和鉻濕式蝕刻法，形成閘電極6和閘匯流排線7。最後，以氮化矽/非晶矽乾式蝕刻，形成與閘電極6和閘匯流排線7有相同外觀之島8。

上述實施例需施行兩次光學微影程序，以生產動態矩陣式基底電路，故交錯式薄膜電晶體之開關元件得以低阻抗接線實現。

如第10A圖所示，以氮化矽(SiN)或類似之絕緣膜107'(厚度約為200nm)所實現之一護膜，可於上述二連貫步驟施行後加設於液晶顯示器上。另一方面，如第10B圖

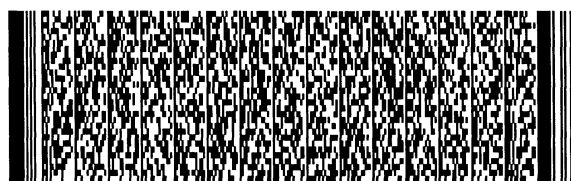
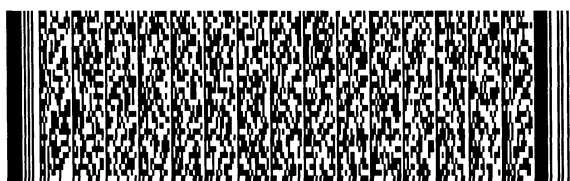


五、發明說明 (8)

所示，係於上述實施例基底形成之前，加設由鉻或類似低阻抗金屬104" (厚度約150nm) 所構成之一遮光矩陣(black matrix)。若有需要，絕緣膜107' 和低阻抗金屬104" 也可以同時加設，即如第10C圖所示。

請參照第6A、6B、7A、7B、8A、8B、9A、9B等圖，所示為本發明另一實施例亦是具有薄膜電晶體做為開關元件。如圖所示，一液晶顯示器包括形成閘電極6與連接至閘電極6之閘匯流排線7的低阻抗金屬膜104'。島8係形成於金屬膜104'上，是由絕緣膜107、半導體膜106、以及一接觸層108所構成。膜107和106、以及層108至少覆於閘電極6與閘匯流排線7和汲極匯流排線2欲互為交越之部份。接著，以透明導電膜103和低阻抗金屬層104形成汲極電極1、汲極匯流排線2、源極電極3、以及像素電極4。當低阻抗金屬層104自電極4移除時，於像素電極4處呈許多孔洞5。

上述液晶顯示器的製造方法，一般是由如下之第一、第二、第三步驟所構成。第一步驟包括：形成低阻抗金屬膜104'於基底101上；以及定義金屬膜104'以形成閘電極6與連接至閘電極6之閘匯流排線7。第二步驟包括：形成絕緣膜107、半導體膜106、以及接觸層108於基底101上；以及定義它們至少覆於閘電極6與閘匯流排線7和汲極匯流排線2欲互為交越之部份。第三步驟包括：形成透明導電膜103和低阻抗金屬層104於基底101上；以及定義它們以形成汲極電極1、連接至電極1之汲極匯流排線2、源極電極3、以及連接至電極3具有孔洞5之像素電極4；再以側向蝕



五、發明說明 (9)

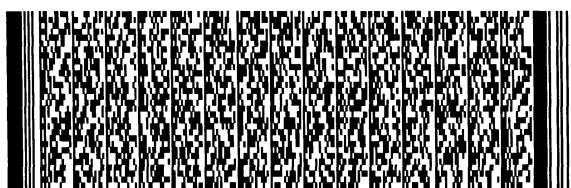
刻法唯自像素電極4處移除金屬膜104'、以及自通道部份移除接觸層108。

第6A和6B圖特別是顯示第一步驟。如圖所示，在玻璃或類似之絕緣基底101上形成鉻或類似之低阻抗金屬膜104' (厚度約150nm)。然後，以光學微影和鉻濕式蝕刻步驟形成閘電極6與閘匯流排線7。

如第7A和7B圖所示，在第二步驟中，氮化矽或類似之絕緣膜107 (厚度約300nm)、非晶矽或類似之半導體膜106 (厚度約300nm)、以及 n^+ 型非晶矽或類似之接觸層108 (厚度約50nm)，以電漿化學氣相沈積法依序形成於基底101上。接著，以光學微影和 n^+ 型非晶矽/非晶矽/氮化矽乾式蝕刻，形成島8至少覆於閘電極6與閘匯流排線7和汲極匯流排線2欲互為交越之部份。

如第8A和8B圖所示之第三步驟中，ITO或類似之透明導電膜103 (厚度約50nm)、以及鉻或類似之低阻抗金屬膜104 (厚度約150nm)，以濺鍍法依序形成於基底101。然後，利用光學微影術、鉻乾式蝕刻、以及ITO乾式蝕刻等，形成汲極電極1、汲極匯流排線2、源極電極3、以及像素電極4。再者，像素電極4處每一孔洞5屬邊長約為 $1\mu\text{m}$ 的正方形、間距為 $3\mu\text{m}$ 。如第9A和9B圖所示，以濕式蝕刻對鉻施行約 $1.5\mu\text{m}$ 的側向蝕刻，期能僅將像素電極4上的鉻移除。最後，以 n^+ 非晶矽乾式蝕刻自通道部份將接觸層108移除。

以這樣的方式，另一實施例以三次光學微影步驟，生產低阻抗接線、以反交錯式薄膜電晶體做為開關元件之一



五、發明說明 (10)

動態矩陣式基底電路。一護膜和/或一遮光矩陣也可以加設於另一實施例。

總而言之，根據本發明，以單一光學微影步驟形成一低阻抗汲極匯流排線和一透明像素電極，在無須增加光學微影步驟次數的情形下，有效地降低接線阻值，可實現廣角螢幕液晶顯示器。此一優點係因形成汲極匯流排線和像素電極之時，本發明接著形成一透明導電膜和一低阻抗金屬膜、以及經由形成於像素電極內之孔洞側向蝕刻移除金屬膜。

雖然本發明已以若干較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



四、中文發明摘要 (發明之名稱：動態矩陣式液晶顯示器及其製造方法)

一種以薄膜電晶體做為開關元件之動態矩陣式液晶顯示器及其製造方法。當欲形成一汲極匯流排線與一像素電極時，係依序以一透明導電膜和一低電阻金屬膜所建構之雙層結構為之。而藉側向蝕刻法經由像素電極所具有的孔洞，僅將金屬膜自像素電極處移除，故可以單一光學微影步驟形成低阻抗汲極匯流排線和透明像素電極。因此，在不增加光學微影步驟數的前提之下，得以降低液晶顯示器的接線阻值，適於寬螢幕液晶顯示器的應用。

英文發明摘要 (發明之名稱：ACTIVE MATRIX LCD AND METHOD OF PRODUCING THE SAME)

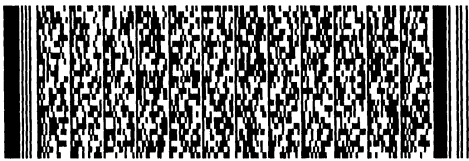
An active matrix LCD (Liquid Crystal Display) using thin film transistors as switching devices and a method of producing the same are disclosed. When a drain bus line and a pixel electrode are to be formed, a transparent conductive film and a low resistance metal film are sequentially laminated in a double layer structure. Only the metal film is removed from the pixel electrode by side etching effected via holes formed in the pixel electrode. This allows a low resistance drain bus line and a



四、中文發明摘要 (發明之名稱：動態矩陣式液晶顯示器及其製造方法)

英文發明摘要 (發明之名稱：ACTIVE MATRIX LCD AND METHOD OF PRODUCING THE SAME)

transparent pixel electrode to be formed by a single photolithographic step. As a result, the wiring resistance of the LCD can be lowered without increasing the number of times of photolithography, allowing the LCD to be provided with a wide screen.



六、申請專利範圍

1. 一種動態矩陣式液晶顯示器，係採用薄膜電晶體做為開關元件，該動態矩陣式液晶顯示器包括：

一汲極電極，係依序由一透明導電膜和一低阻抗金屬膜所組成；

一汲極匯流排線，連接至該汲極電極；

一源極電極；

一像素電極，連接至該源極電極，形成有複數孔洞，從該像素電極移除該低阻抗金屬膜；

一閘極電極，以島狀的形式形成於該等透明導電膜和低阻抗金屬膜上；

一閘匯流排線，連接至該閘電極；以及

一半導體膜和一絕緣膜，與該閘匯流排線具有相同的形狀；

該閘匯流排線係以低阻抗金屬形成，而連接至該閘電極。

2. 一種動態矩陣式液晶顯示器的製造方法，包括下列步驟：

(a) 依序形成一透明導電膜和一低阻抗金屬膜於一絕緣基底上；

(b) 形成一汲極電極、連接至該汲極電極之一汲極匯流排線、一源極電極、以及連接至該源極電極與呈複數孔洞之一像素電極；

(c) 以側向蝕刻法從該像素電極移除該低阻抗金屬膜；

(d) 於該基底上施以PH3電漿處理，然後依序形成一半



六、申請專利範圍

導體膜、一絕緣膜、以及一低阻抗金屬膜；

(e) 以定義圖案的方式，形成一閘電極和連接至該閘電極之一閘匯流排線；以及

(f) 形成與該等閘電極和閘匯流排線具相同形狀之一島。

3. 一種動態矩陣式液晶顯示器，係採用薄膜電晶體做為開關元件，該動態矩陣式液晶顯示器包括：

一閘電極，係以低阻抗金屬膜建構而成；

一閘匯流排線，連接至該閘電極；

一絕緣膜、一半導體膜、以及一接觸層，以一島狀形成於該低阻抗金屬膜上，至少覆於該閘電極以及該閘匯流排線與一汲極匯流排線欲接越的部份；

一透明導電膜和一低阻抗金屬膜，依序形成連接至該汲極匯流排線之一汲極電極；以及

一像素電極，連接至該源極電極，形成複數個孔洞，只從該像素電極中移除該低阻抗金屬膜。

4. 一種動態矩陣式液晶顯示器的製造方法，包括下列步驟：

(a) 形成一低阻抗金屬膜於一絕緣基底上；

(b) 以定義圖案的方式，形成一閘電極和連接至該閘電極之一閘匯流排線；

(c) 形成一絕緣膜、一半導體膜、以及一接觸層於該基底上；

(d) 以定義圖案的方式，形成一島至少覆於該閘電極以及該閘匯流排線與一汲極匯流排線欲接越的部份；



六、申請專利範圍

(e) 依序形成一透明導電膜和一低阻抗金屬膜於該基底上；

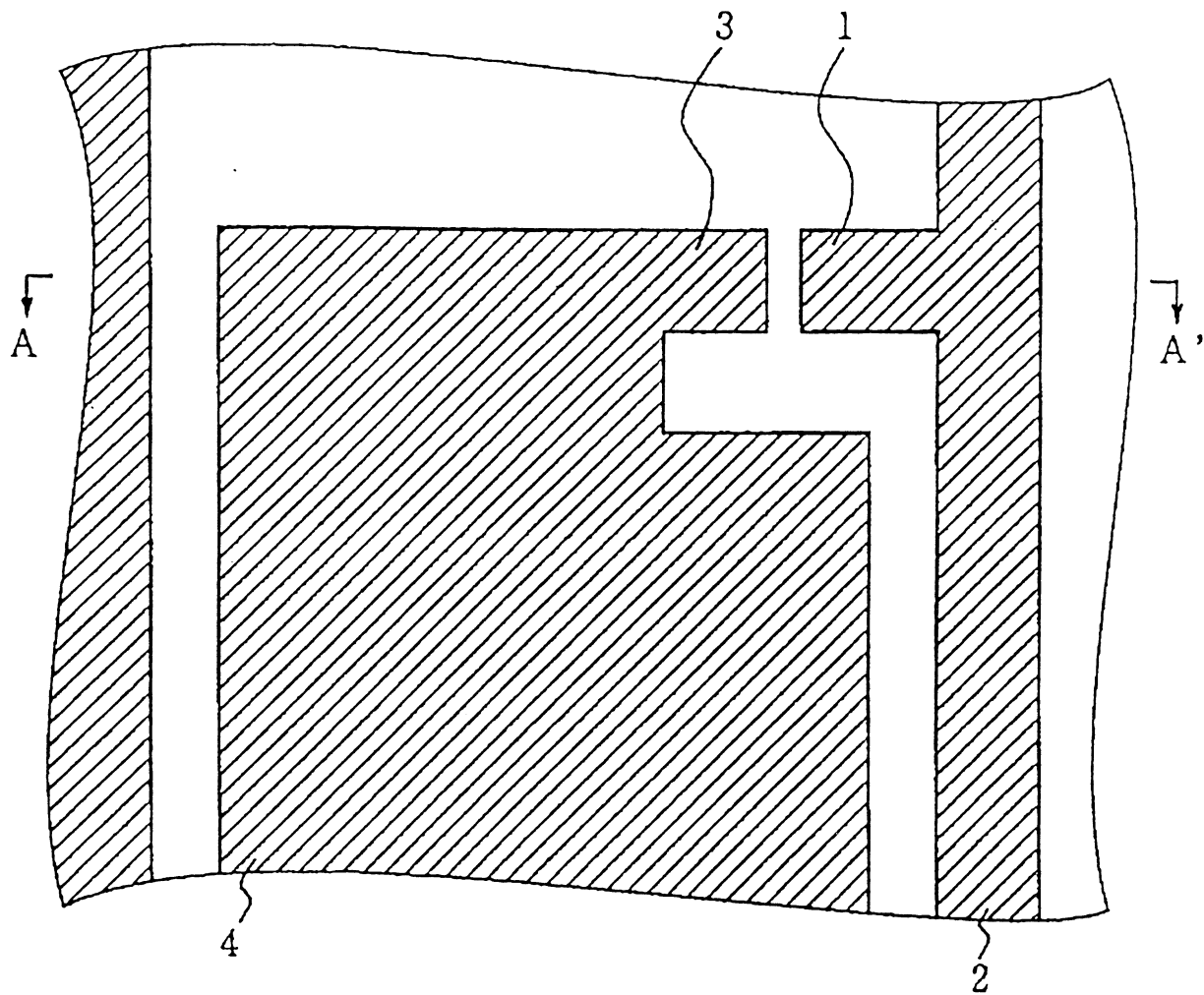
(f) 以定義圖案的方式，形成連接至該汲極電極之該汲極匯流排線、一源極電極、以及連接至該源極電極與呈複數孔洞之一像素電極；

(g) 以側向蝕刻法從該像素電極移除該低阻抗金屬膜；以及

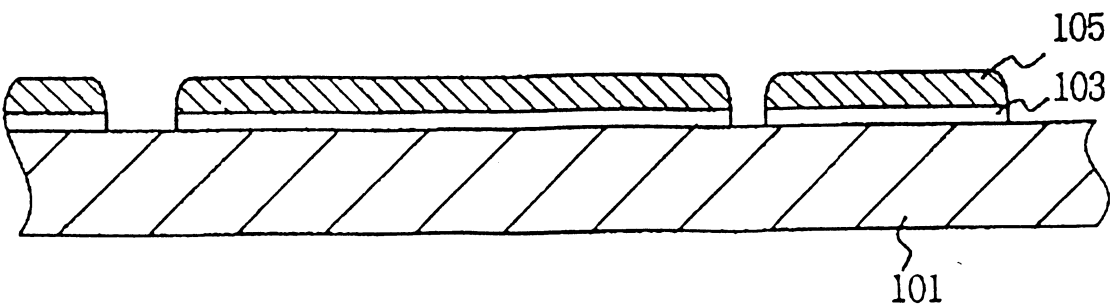
(h) 將該接觸層從一通道部份移除。



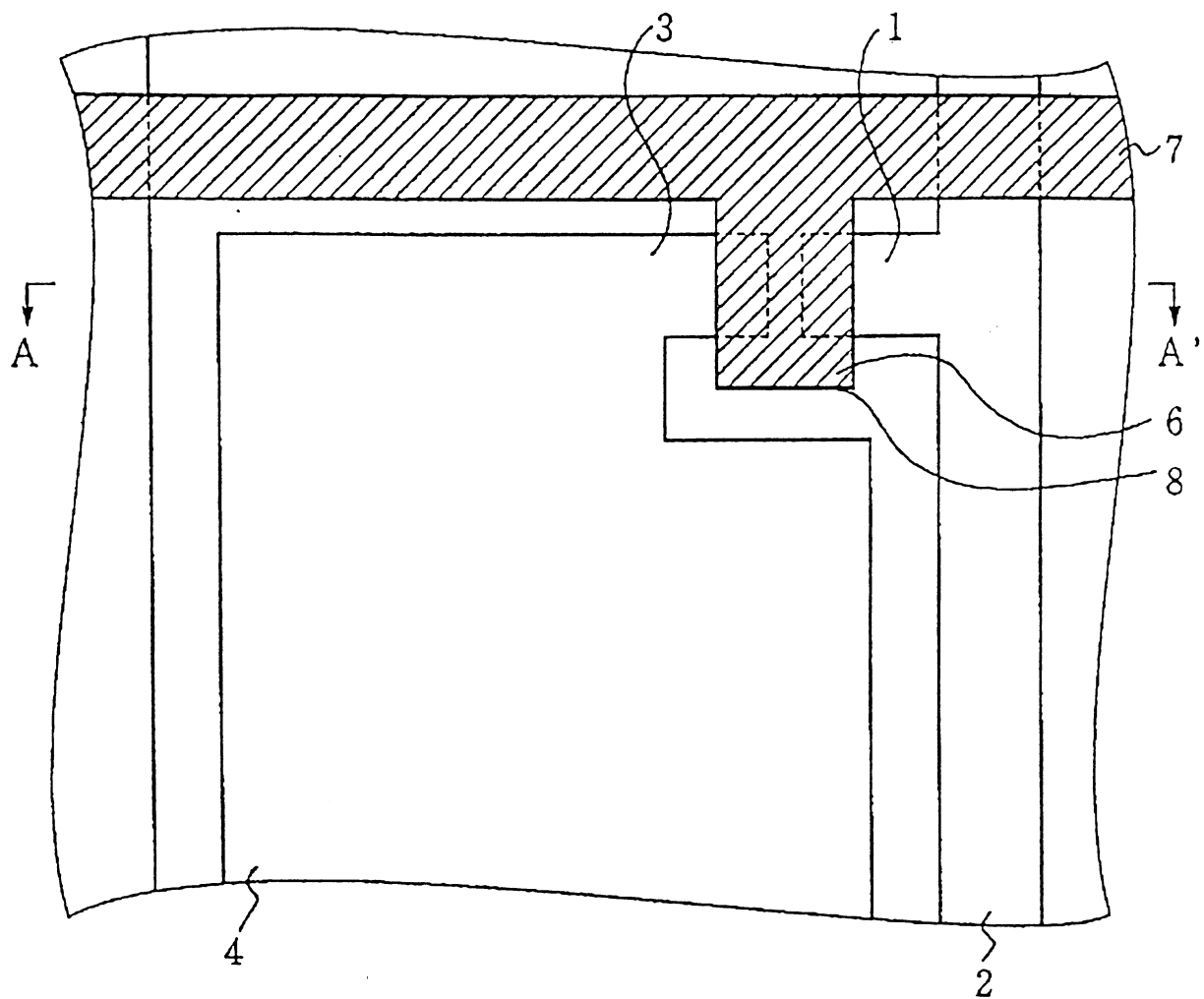
97101188



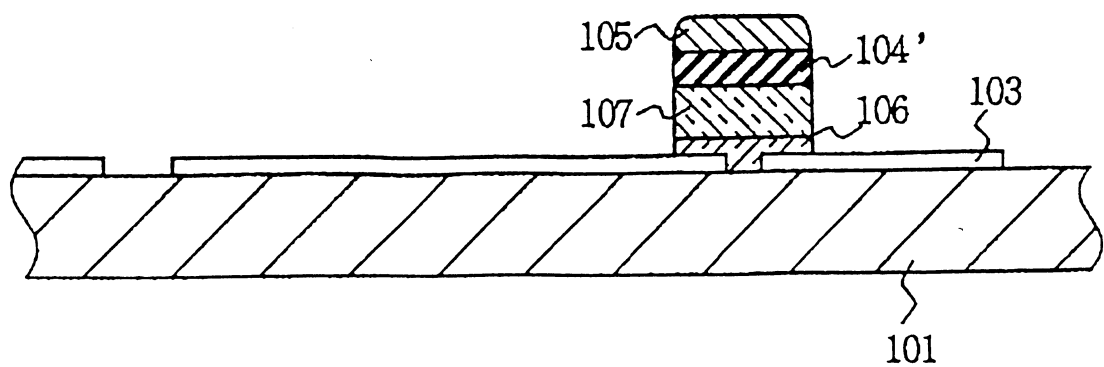
第 1A 圖



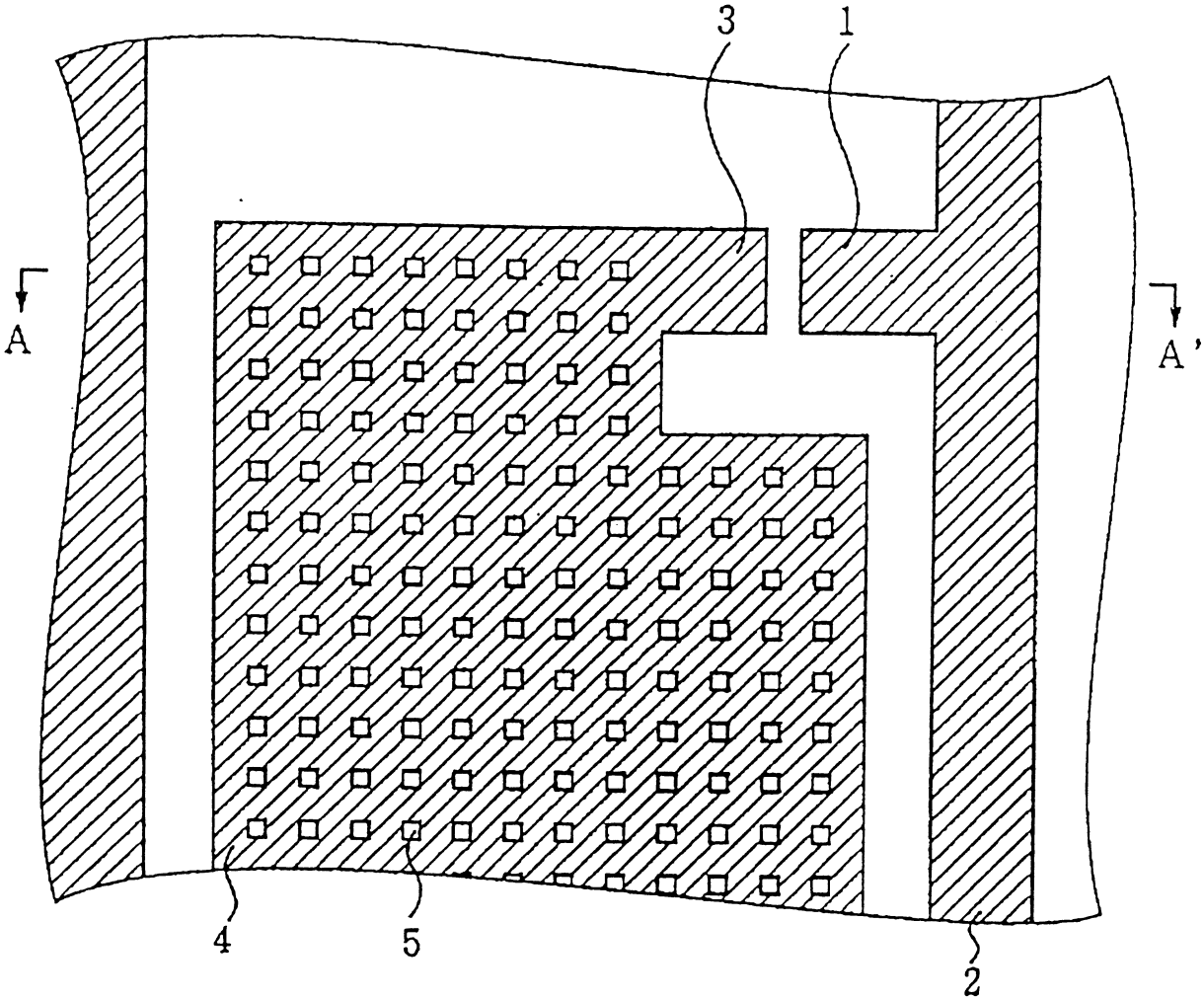
第 1B 圖



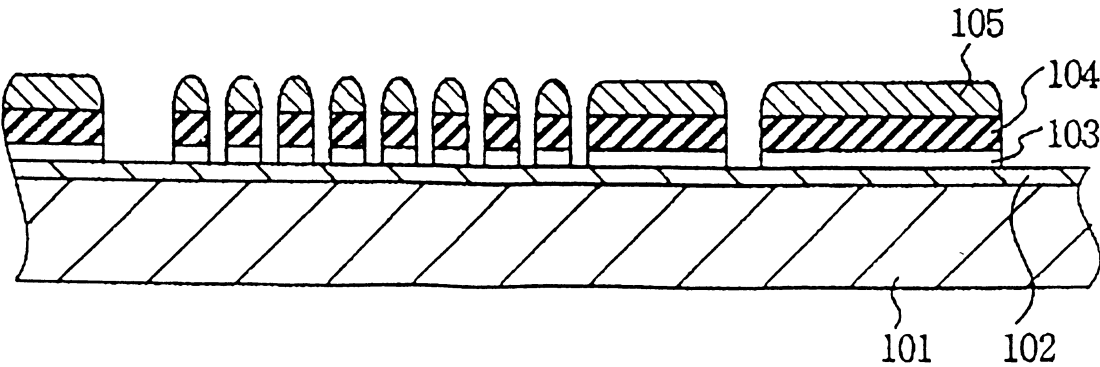
第 2A 圖



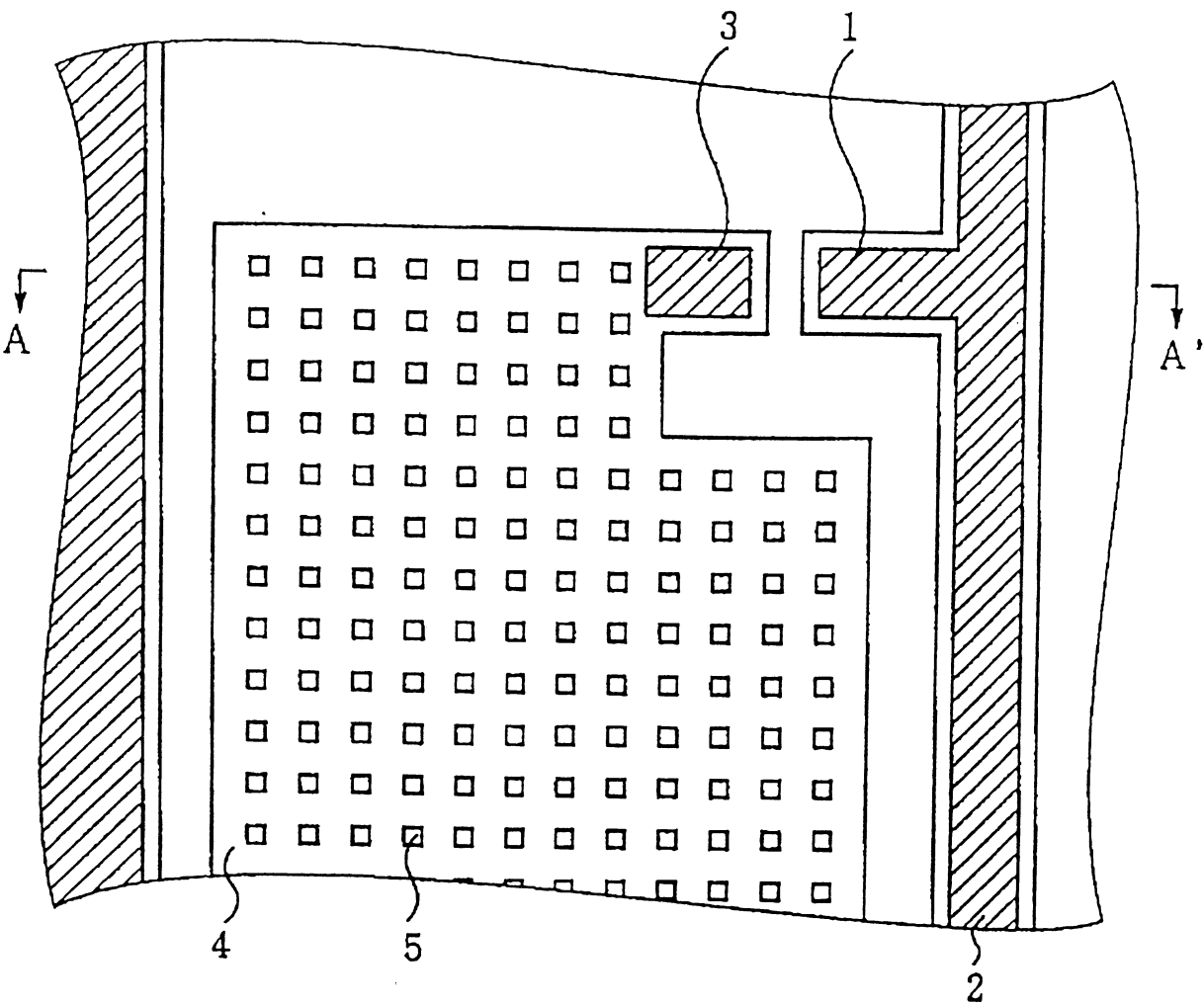
第 2B 圖



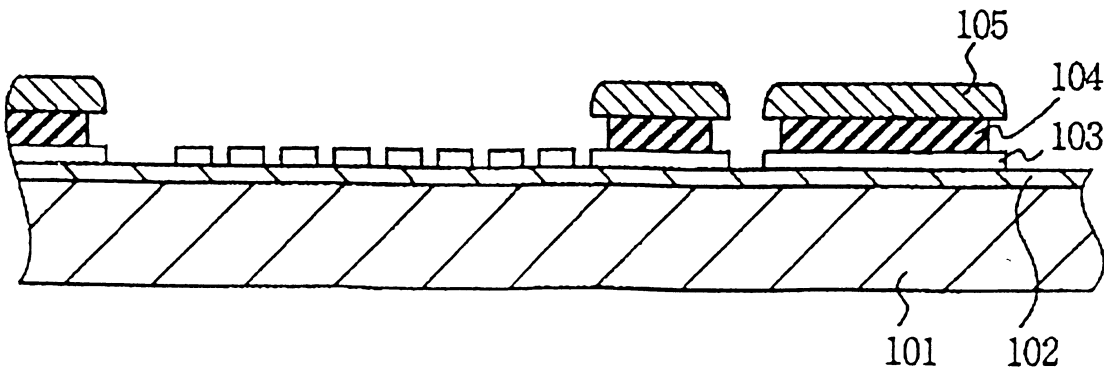
第 3A 圖



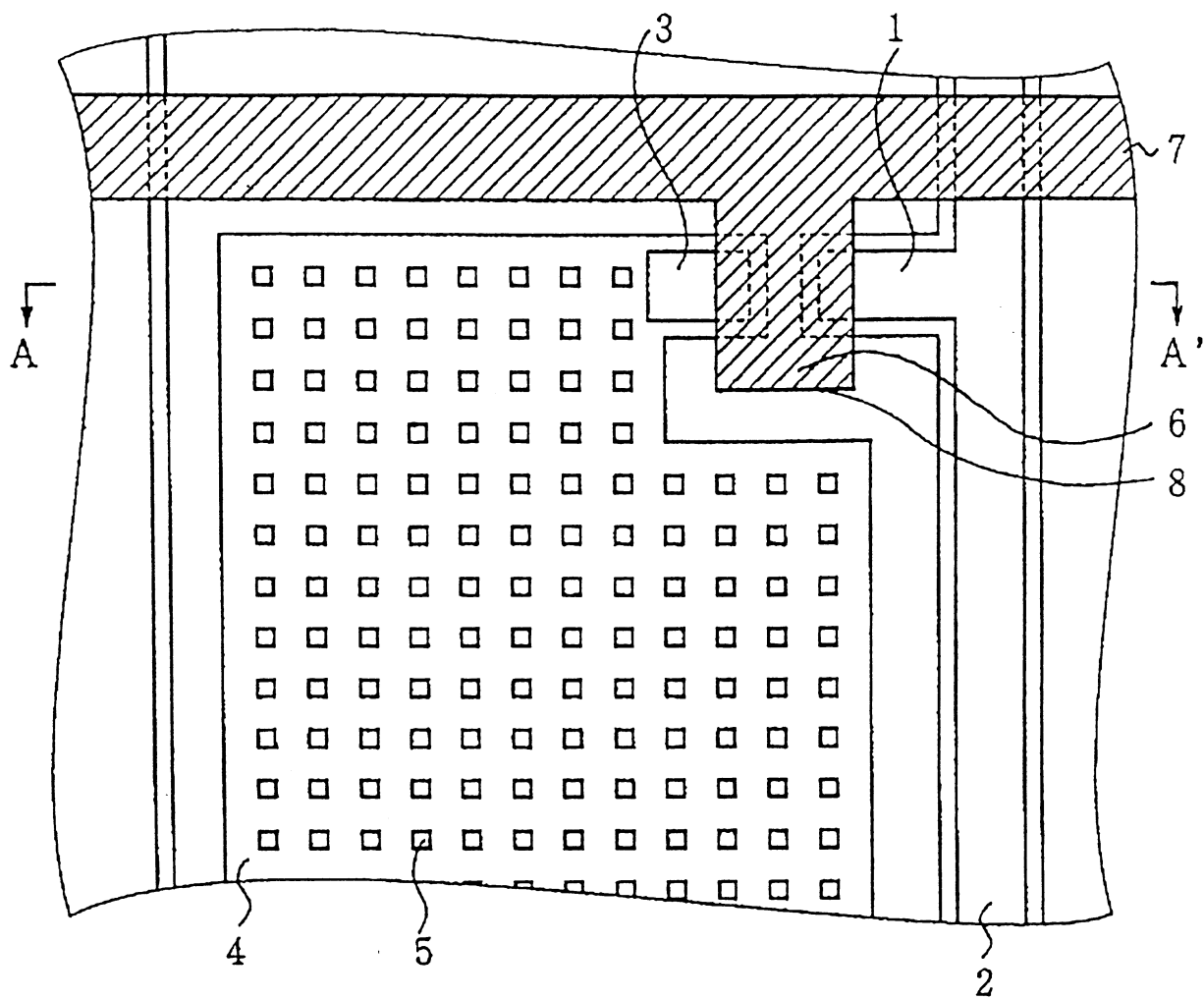
第 3B 圖



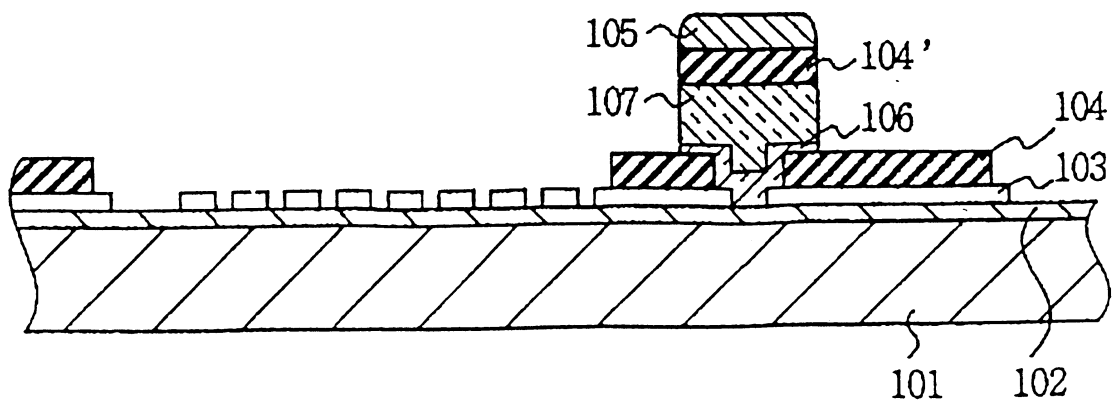
第 4A 圖



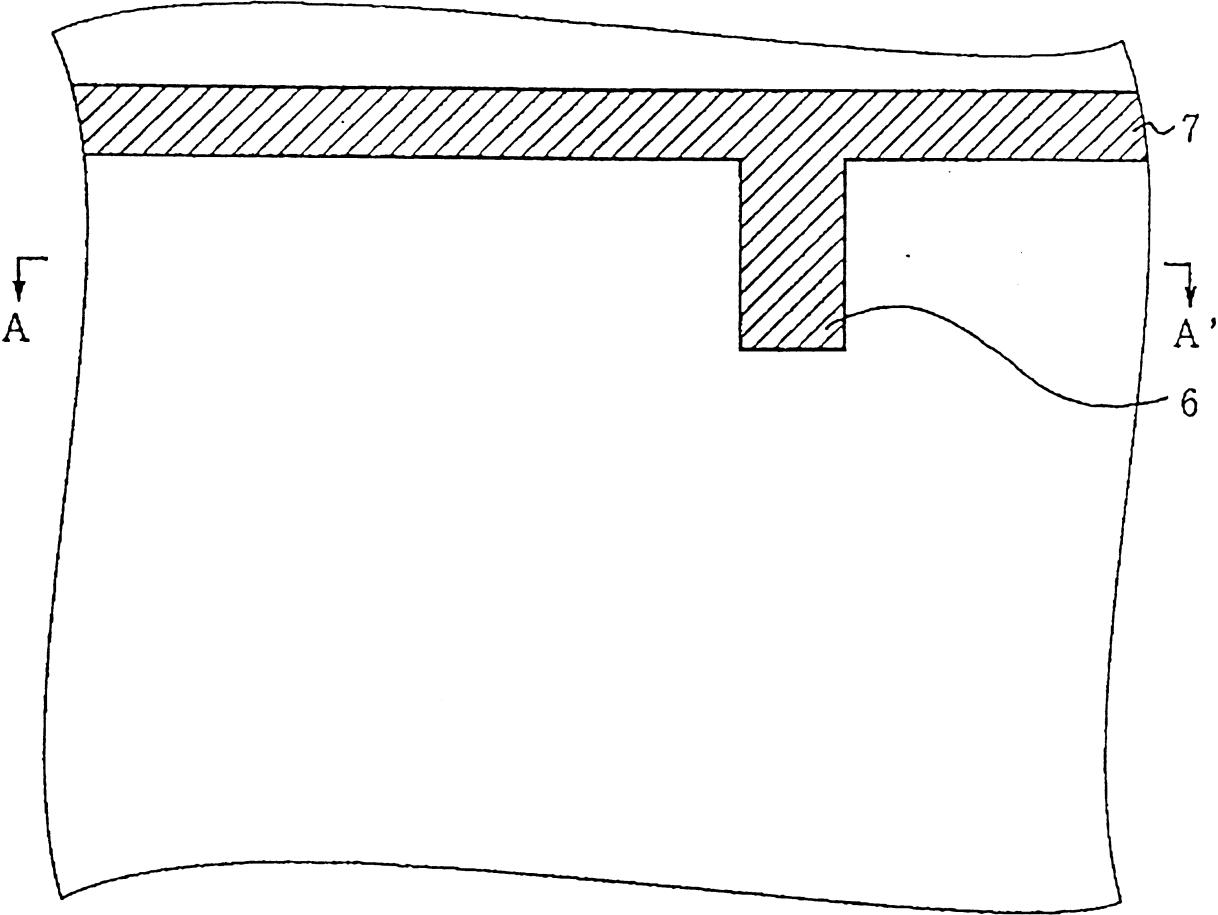
第 4B 圖



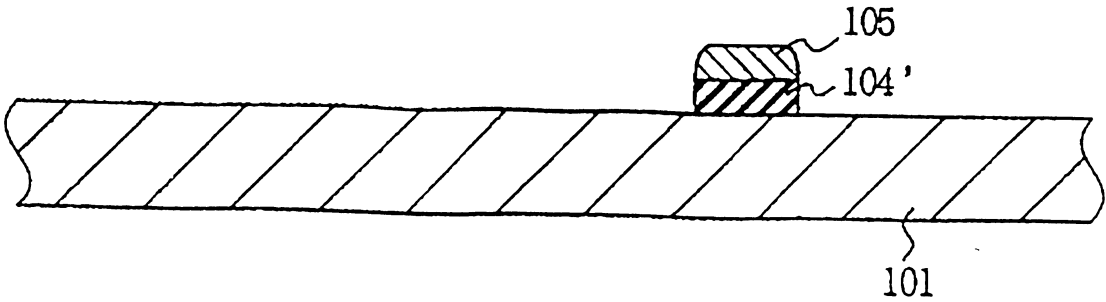
第 5A 圖



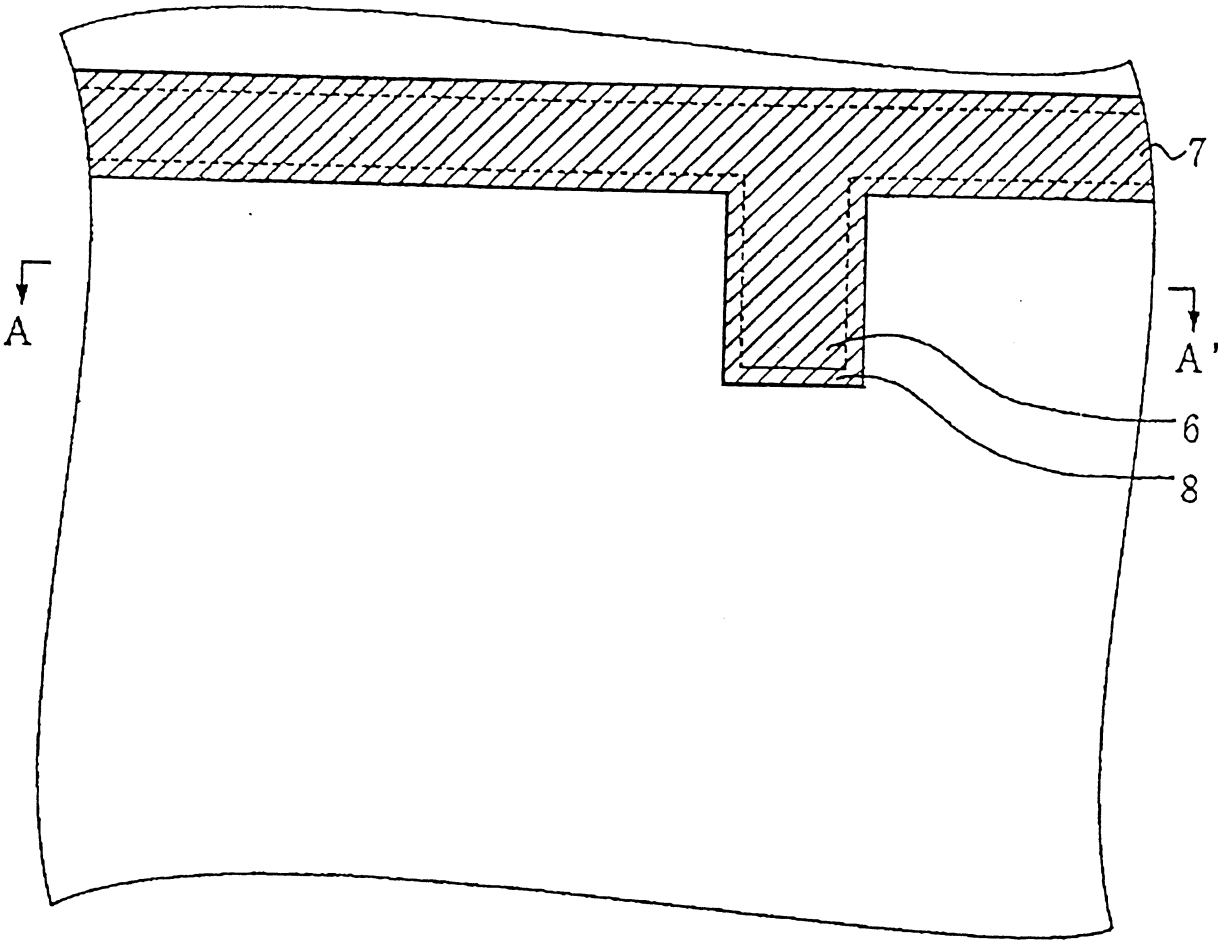
第 5B 圖



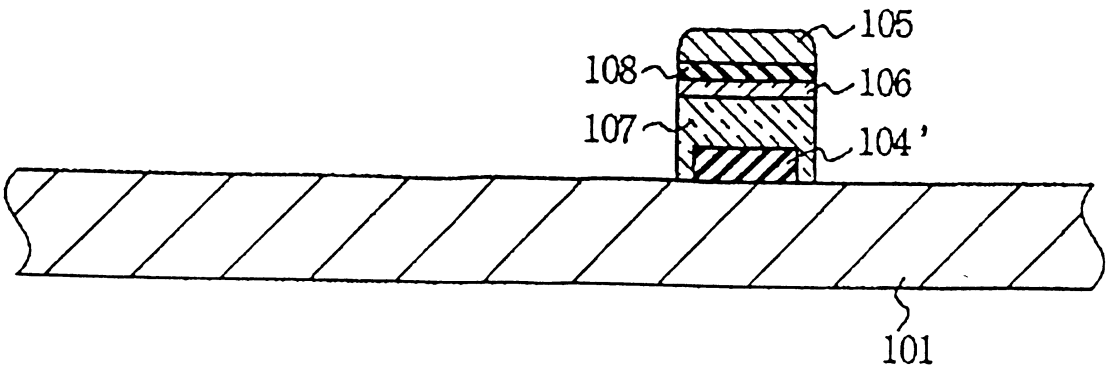
第 6A 圖



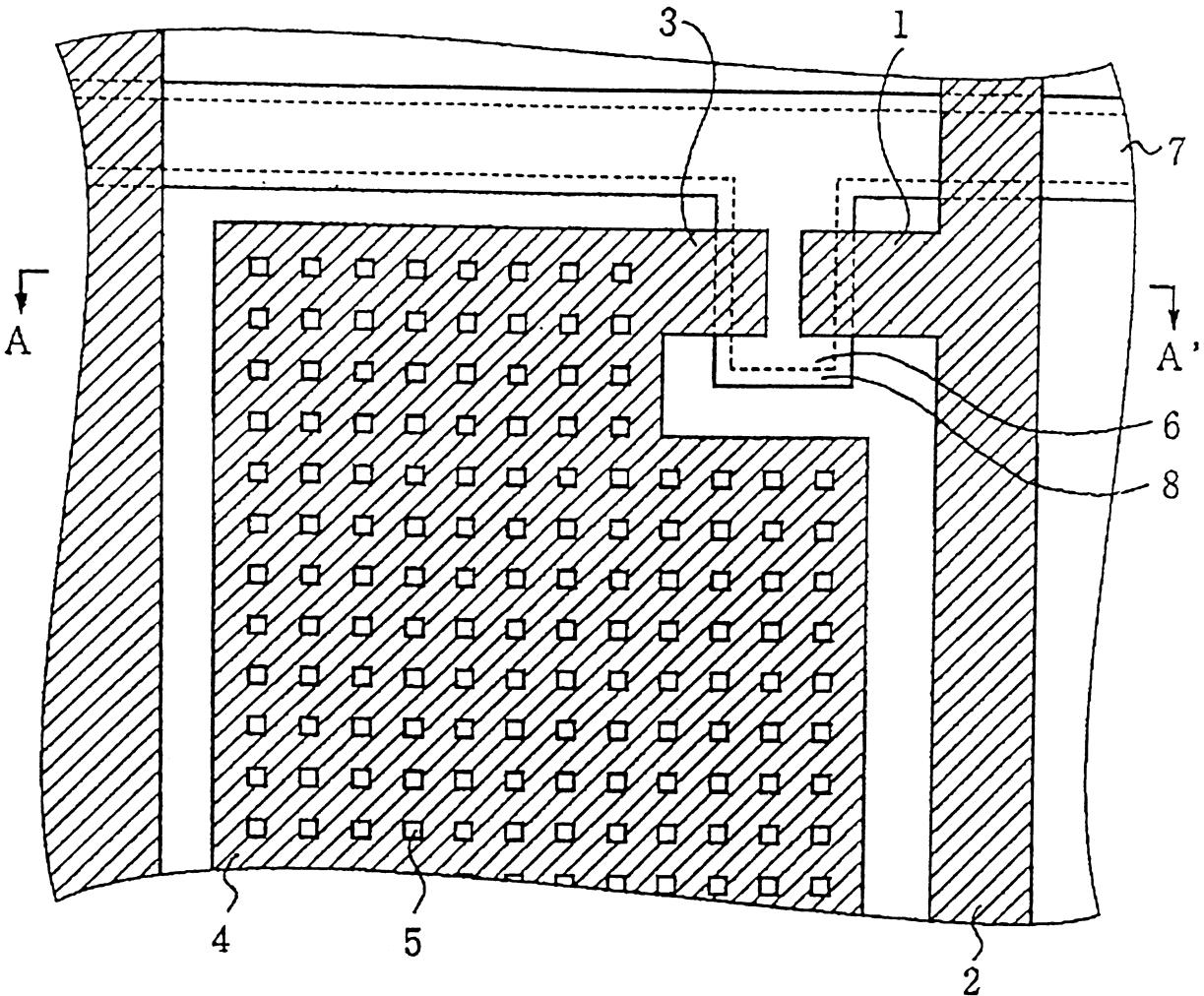
第 6B 圖



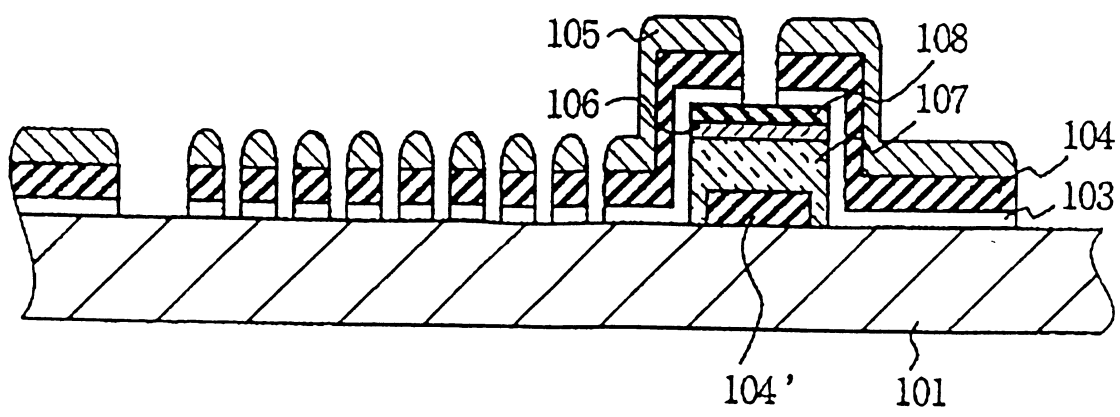
第 7A 圖



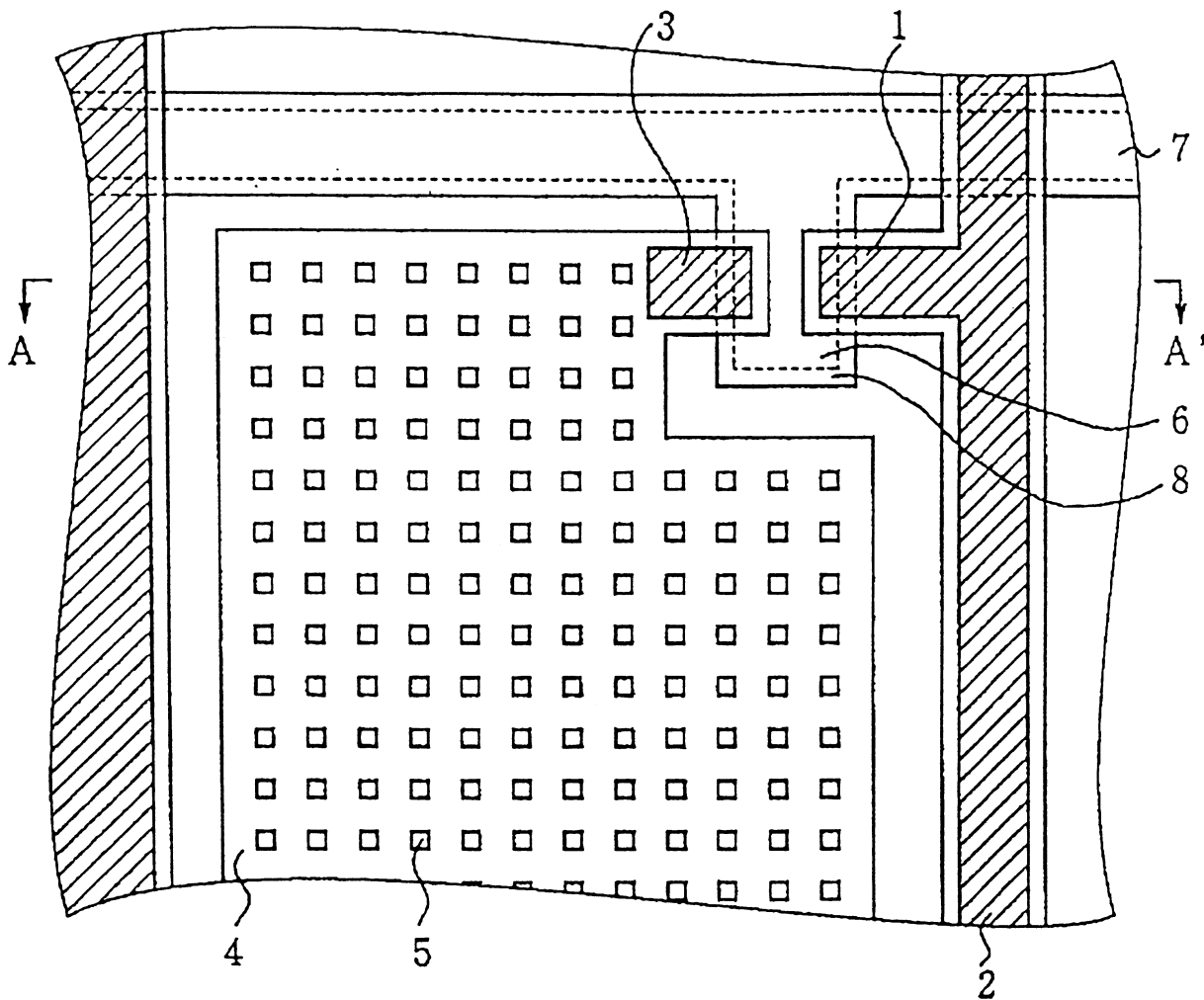
第 7B 圖



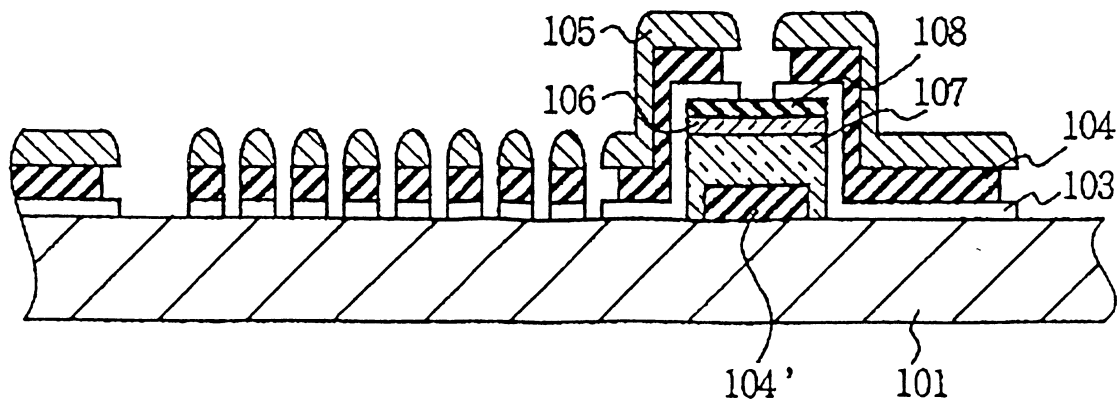
第 8A 圖



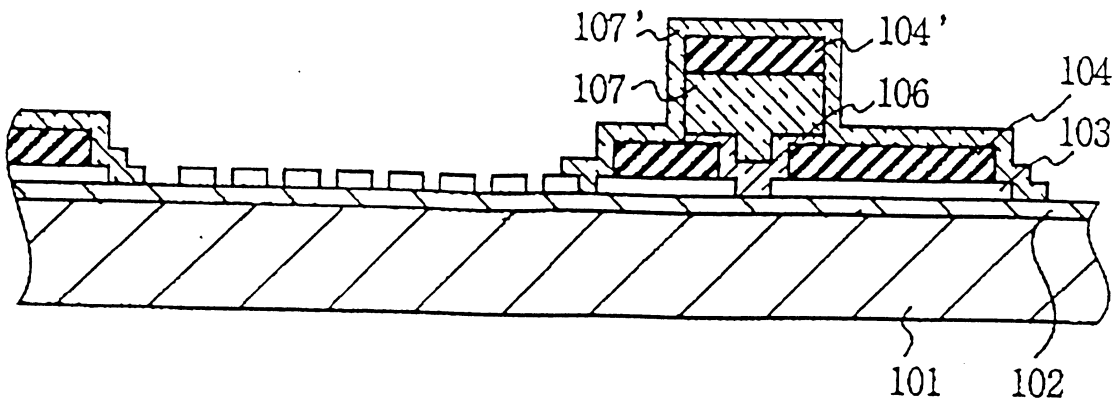
第 8B 圖



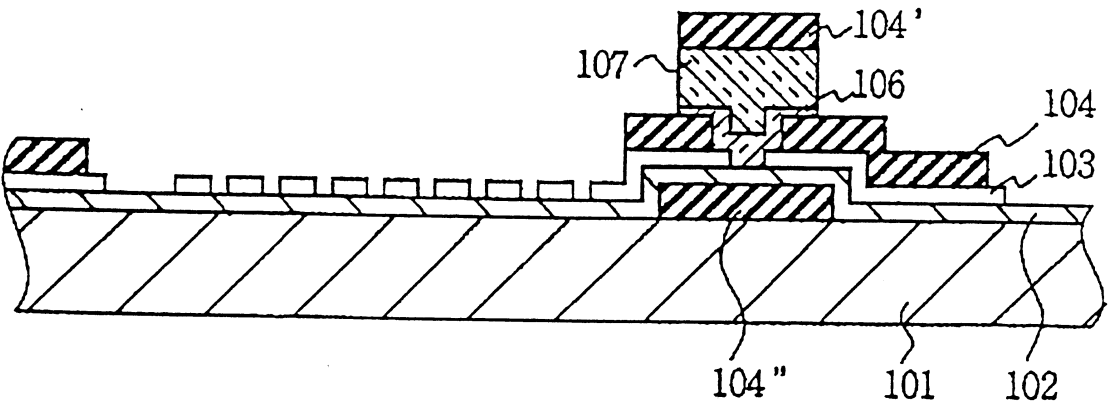
第 9A 圖



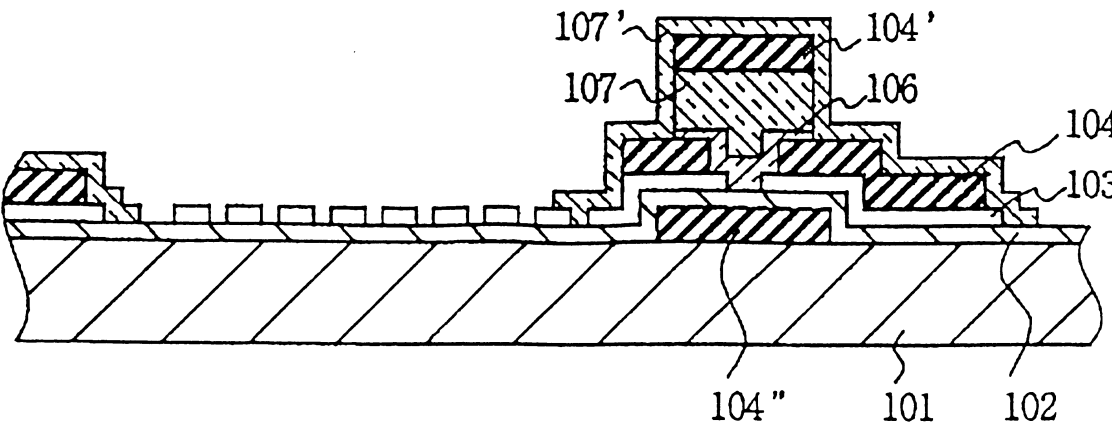
第 9B 圖



第 10A 圖



第 10B 圖



第 10C 圖