



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0086286

(43) 공개일자 2015년07월27일

- (51) 국제특허분류(Int. Cl.)
H03K 4/502 (2006.01) *H02M 3/156* (2006.01)
H03K 6/04 (2006.01) *H03K 7/08* (2006.01)
- (52) CPC특허분류
H03K 4/502 (2013.01)
H02M 3/156 (2013.01)
- (21) 출원번호 10-2015-7014312
- (22) 출원일자(국제) 2013년11월15일
 심사청구일자 없음
- (85) 번역문제출일자 2015년05월29일
- (86) 국제출원번호 PCT/US2013/070244
- (87) 국제공개번호 WO 2014/078625
 국제공개일자 2014년05월22일
- (30) 우선권주장
 61/726,977 2012년11월15일 미국(US)
 14/080,151 2013년11월14일 미국(US)

- (71) 출원인
마이크로칩 테크놀로지 인코퍼레이티드
미국 85224-6199 아리조나 찬들러 웨스트 찬들러
블러바드 2355
- (72) 발명자
다마와스키타, 하토노
미국, 아리조나 85249, 찬들러, 이스트 리브라 플
레이스 2066
스테드만, 신, 스테이시
미국, 아리조나 85048, 피닉스, 이스트 록레지 로
드 2622
(뒷면에 계속)
- (74) 대리인
특허법인세신

전체 청구항 수 : 총 34 항

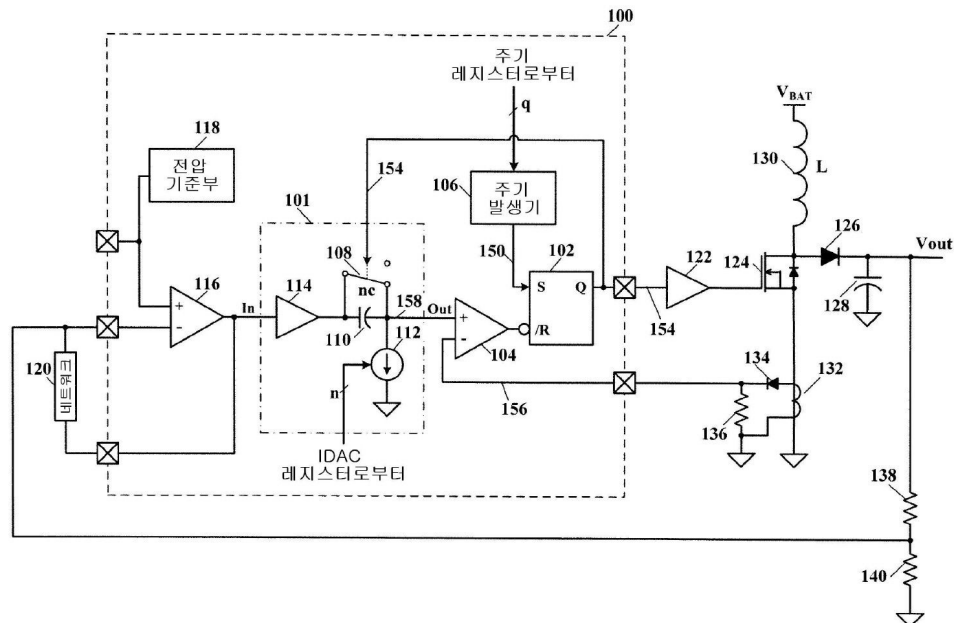
(54) 발명의 명칭 경사 보상 모듈

(57) 요약

경사 보상 모듈은 전류 모드 제어를 이용하여 스위칭-모드 전원 공급 장치의 경사 보상을 제공한다. 경사 제어 유닛은 상기 경사 제어 유닛의 입력부와 상기 경사 제어 유닛의 출력부 사이에 결합된 커패시터, 상기 커패시터를 방전시키기 위한 스위치, 및 상기 커패시터를 충전하기 위한 정전류원을 포함한다. 경사 보상 파라미터들은

(뒷면에 계속)

대표도



프로그램 가능한 정전류원에 의해 동작 중에 변경될 수 있다. 상기 경사 보상 모듈은 또한 아날로그 톱니파형 주파수 발생기로서의 기능 및 아날로그 펄스 폭 변조(PWM) 발생기로서의 기능을 할 수 있다. 상기 커패시터를 충전함으로써, 피드백 에러 전압을 경사 보상 피드백 에러 전압으로 변조하기 위해 선형적으로 감소하는 (네거티브 경사) 램프 전압이 생성된다. 커패시터 충전은 펄스 폭 변조 신호로부터 제어될 수 있다. 상기 스위치의 개방은 프로그램에 의해 지연될 수 있고, 또한 상기 스위치의 최소 폐쇄 시간도 상기 경사 보상 모듈의 동작 중에 프로그래밍될 수 있다.

(52) CPC특허분류

H03K 6/04 (2013.01)

H03K 7/08 (2013.01)

(72) 발명자

그로자, 크리스티안, 니콜라

루마니아, 파스카니, 에스씨 에이 이티 4 에이피. 9, 엔알 7 비엘.디8, 부카레스트 섹. 6 스트라쎄

맨시오이우, 마릴레나

루마니아, 코라비아 올트, 이티. 2 에이피. 8, 비엘. 9, 스트라쎄 카라이만 엔알 14

카라이스, 존, 로버트

미국, 아리조나 85048, 피닉스, 사우스 25번가 16618

런드스트럼, 제케

미국, 아리조나 85225, 쉐들러, 이스트 산 탄 스트리트 1732

명세서

청구범위

청구항 1

스위칭-모드 전원 공급 장치(switched-mode power supply; SMPS) 컨트롤러에서 전류 모드 제어로써 사용하기 위한 경사 보상 모듈로서,

입력부와 출력부 사이에 결합된 경사 보상 커패시터;

상기 경사 보상 커패시터와 병렬로 결합된 경사 보상 스위치; 및

상기 경사 보상 커패시터의 출력측에 결합되고 그리고 상기 경사 보상 스위치에 결합된 정전류원을 포함하고,

상기 경사 보상 스위치가 개방될 때, 상기 경사 보상 커패시터는 상기 정전류원을 통해 회로 코먼(circuit common)으로 충전되고 이에 따라서 선형적으로 감소하는 (네거티브 경사) 램프(ramp) 전압을 발생시키는, 경사 보상 모듈.

청구항 2

제 1 항에 있어서,

상기 경사 보상 스위치가 폐쇄될 때 상기 경사 보상 커패시터가 방전되는, 경사 보상 모듈.

청구항 3

제 1 항에 있어서,

상기 경사 보상 스위치가 제 1 위치에 있을 때에는 상기 정전류원이 상기 경사 보상 커패시터의 출력측으로부터 분리되고, 상기 경사 보상 스위치가 제 2 위치에 있을 때에는 상기 정전류원이 상기 경사 보상 커패시터의 출력측에 결합되는, 경사 보상 모듈.

청구항 4

제 1 항에 있어서,

상기 선형적으로 감소하는 (네거티브 경사) 램프 전압은 피드백 루프 에러 전압을 자동으로 조정하도록 구성되는, 경사 보상 모듈.

청구항 5

제 1 항에 있어서,

상기 정전류원은 복수의 선택 가능한 정전류 값들을 갖는 프로그램 가능한 정전류원을 포함하는, 경사 보상 모듈.

청구항 6

제 1 항에 있어서,

상기 경사 보상 커패시터는 원하는 커패시턴스 값을 위해 프로그램에 의해 선택할 수 있는 복수의 경사 보상 커패시터들을 포함하는, 경사 보상 모듈.

청구항 7

경사 보상 모듈을 갖는 스위칭-모드 전원 공급 장치(SMPS) 컨트롤러로서,

전압 기준부;

상기 전압 기준부에 결합된 제 1 입력부, 및 SMPS 필터 커패시터로부터의 출력 전압에 결합하도록 구성된 제 2 입력부를 갖는 연산 증폭기;

상기 연산 증폭기의 출력부에 결합된 입력부, 및 출력부를 갖는 경사 보상 모듈 - 상기 경사 보상 모듈은 상기 경사 보상 모듈의 입력부와 상기 경사 보상 모듈의 출력부 사이에 결합된 경사 보상 커패시터, 상기 경사 보상 커패시터와 병렬로 결합된 경사 보상 스위치, 및 상기 경사 보상 커패시터의 출력측에 결합된 정전류원을 포함함 -;

상기 경사 보상 모듈의 출력부에 결합된 제 1 입력부, 및 전류 신호를 측정하는 전류-전압 회로에 결합하도록 구성된 제 2 입력부를 갖는 전압 비교기;

주기 발생기; 및

상기 주기 발생기의 출력부에 결합된 세트(set) 입력부, 상기 전압 비교기의 출력부에 결합된 리셋 입력부, 및 상기 경사 보상 스위치에 결합되어 상기 경사 보상 스위치의 개폐를 제어하는 출력부를 포함하는 리셋 우세한 래치(reset dominant latch)를 포함하고,

상기 리셋 우세한 래치의 출력부는 또한 제어 신호를 제공하고,

상기 주기 발생기는 펄스 주기로 복수의 펄스들을 상기 리셋 우세한 래치의 상기 세트 입력부에 제공하고, 여기서 상기 리셋 우세한 래치의 상기 세트 입력부에서 펄스가 수신될 때마다 상기 리셋 우세한 래치의 출력부는 제 1 로직 레벨로부터 제 2 로직 레벨로 되고,

상기 리셋 우세한 래치의 출력부가 상기 제 2 로직 레벨에 있을 때에는, 상기 경사 보상 스위치가 개방되어 상기 경사 보상 커패시터가 상기 정전류원을 통해 회로 코먼으로 충전됨으로써, 이에 따라, 상기 연산 증폭기로부터의 피드백 에러 전압을 경사 보상 피드백 에러 전압으로 변조하기 위해 선형적으로 감소하는 (네거티브 경사) 램프 전압을 발생시키고,

상기 전압 비교기의 제 1 입력부에 결합되는 상기 경사 보상 피드백 에러 전압이 상기 전압 비교기의 제 2 입력부에서 SMPS 인덕터를 통해 흐르는 전류를 나타내는 전압보다 작을 때에는, 상기 리셋 우세한 래치의 출력부가 상기 제 1 로직 레벨로 복귀하고 상기 경사 보상 스위치가 폐쇄됨으로써, 이에 따라, 상기 경사 보상 커패시터를 방전시키고 상기 전압 비교기의 제 1 입력부를 상기 연산 증폭기로부터의 상기 피드백 에러 전압으로 리턴시키는, SMPS 컨트롤러.

청구항 8

제 7 항에 있어서,

상기 정전류원은 복수의 선택 가능한 정전류 값들을 갖는 프로그램 가능한 정전류원인 것을 특징으로 하는, SMPS 컨트롤러.

청구항 9

제 7 항에 있어서,

상기 연산 증폭기의 출력부와 상기 경사 보상 커패시터 및 스위치 사이에 결합된 버퍼 증폭기를 더 포함하는 SMPS 컨트롤러.

청구항 10

제 7 항에 있어서,

상기 연산 증폭기의 출력부와 상기 연산 증폭기의 제 2 입력부 사이에 결합된 루프 보상 네트워크를 더 포함하는 SMPS 컨트롤러.

청구항 11

제 7 항에 있어서,

상기 SMPS 인덕터를 통해 흐르는 전류를 나타내는 상기 전압은 전류-전압 센서로 발생하는, SMPS 컨트롤러.

청구항 12

제 11 항에 있어서,

상기 전류-전압 센서는 상기 SMPS 인덕터의 전류 경로에 있는 변류기, 상기 변류기에 결합된 정류 다이오드, 및 저항에 결합된 부하 저항을 포함하는, SMPS 컨트롤러.

청구항 13

제 11 항에 있어서,

상기 전류-전압 센서는 상기 SMPS 인덕터의 전류 경로에 있는 저항, 및 상기 저항에 결합된 다이오드를 포함하는, SMPS 컨트롤러.

청구항 14

제 7 항에 있어서,

상기 주기 발생기는 복수의 펄스 주기 시간들 중 하나의 시간을 선택하도록 프로그램 가능한 것을 특징으로 하는, SMPS 컨트롤러.

청구항 15

제 7 항에 있어서,

상기 경사 보상 스위치는 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET)인 것을 특징으로 하는, SMPS 컨트롤러.

청구항 16

제 7 항에 있어서,

상기 리셋 우세한 래치의 출력부와 상기 경사 보상 스위치 사이에 결합된 경사 보상 스위치 컨트롤러를 더 포함하고,

상기 경사 보상 스위치 컨트롤러는 상기 경사 보상 스위치에 프로그램 가능한 개방 지연을 제공하는, SMPS 컨트롤러.

청구항 17

제 16 항에 있어서,

상기 경사 보상 스위치 컨트롤러는 상기 경사 보상 스위치에 프로그램 가능한 최소 폐쇄 시간을 더 제공하는, SMPS 컨트롤러.

청구항 18

제 7 항에 있어서,

상기 SMPS 필터 커패시터로부터의 상기 출력 전압은 저항 분압기를 통해 제공되는, SMPS 컨트롤러.

청구항 19

제 7 항에 있어서,

상기 정전류원은 상기 SMPS 컨트롤러의 테스트 동안 교정하도록 구성되는, SMPS 컨트롤러.

청구항 20

제 7 항에 있어서,

상기 경사 보상 커패시터는 원하는 커패시턴스 값을 위해 프로그램에 의해 선택할 수 있는 복수의 경사 보상 커패시터들인 것을 특징으로 하는, SMPS 컨트롤러.

청구항 21

제 7 항에 있어서,

상기 경사 보상 커패시터는 상기 SMPS 컨트롤러의 테스트 동안, 원하는 커패시턴스 값을 위해 프로그램에 의해 선택할 수 있는 복수의 경사 보상 커패시터들인 것을 특징으로 하는, SMPS 컨트롤러.

청구항 22

제 7 항에 있어서,

프로그램 가능한 상기 정전류원과 프로그램 가능한 상기 주기 발생기에 결합된 디지털 프로세서를 더 포함하고, 상기 디지털 프로세서는 상기 정전류원에 정전류 값들과 상기 주기 발생기에 펄스 주기 시간들을 제공하는, SMPS 컨트롤러.

청구항 23

제 7 항에 있어서,

상기 SMPS 컨트롤러는 마이크로컨트롤러를 포함하는, SMPS 컨트롤러.

청구항 24

제 7 항에 있어서,

상기 정전류원은 상기 경사 보상 스위치와 함께 상기 경사 보상 커패시터의 상기 출력측에 결합되는, SMPS 컨트롤러.

청구항 25

제 7 항에 있어서,

상기 경사 보상 스위치가 제 1 위치에 있을 때에는 상기 정전류원이 상기 경사 보상 커패시터의 상기 출력측으로부터 분리되고, 상기 경사 보상 스위치가 제 2 위치에 있을 때에는 상기 정전류원이 상기 경사 보상 커패시터의 상기 출력측에 결합되는, SMPS 컨트롤러.

청구항 26

아날로그 펄스 폭 변조(PWM) 발생기로서,

제 1 전압 기준부에 결합된 입력부를 갖는 커패시터;

상기 커패시터의 상기 입력부 및 상기 커패시터의 출력부와 병렬로 결합된 스위치;

상기 커패시터의 상기 출력부에 결합된 정전류원;

상기 커패시터의 상기 출력부에 결합된 제 1 입력부, 제 2 전압 기준부에 결합된 제 2 입력부, 및 상기 스위치의 개폐를 제어하는 출력부를 갖는 제 1 전압 비교기; 및

상기 커패시터의 상기 출력부에 결합된 제 1 입력부, 스위칭-모드 전원 공급 장치(SMPS)로부터의 전압에 결합하도록 구성된 제 2 입력부, 및 스위칭-모드 전원 공급 장치의 전력 스위치를 제어하기 위한 펄스 폭 변조(PWM) 제어 신호를 제공하는 출력부를 갖는 제 2 전압 비교기를 포함하고,

상기 커패시터의 상기 출력부의 전압이 상기 제 1 전압 기준부로부터의 전압보다 작을 때에는 상기 스위치가 개방되어, 이에 따라 상기 커패시터 및 상기 정전류원은 선형 네거티브 경사 전압 파형으로 상기 제 1 전압 기준부로부터의 전압을 변조시키고,

상기 제 1 전압 기준부와 상기 제 2 전압 기준부 사이의 전압 차는 상기 PWM 제어 신호의 주기를 결정하고, 상기 SMPS로부터의 전압과 상기 커패시터의 제 2 노드의 전압 사이의 전압 차는 상기 PWM 제어 신호의 듀티 사이클을 결정하는, 아날로그 PWM 발생기.

청구항 27

제 26 항에 있어서,

상기 정전류원은 복수의 선택 가능한 정전류 값들을 갖는 프로그램 가능한 정전류원인 것을 특징으로 하는, 아

날로그 PWM 발생기.

청구항 28

제 26 항에 있어서,

상기 커패시터는 원하는 커패시턴스 값을 위해 프로그램에 의해 선택할 수 있는 복수의 커패시터들인 것을 특징으로 하는, 아날로그 PWM 발생기.

청구항 29

제 26 항에 있어서,

상기 제 1 전압 기준부는 디지털-아날로그 컨버터(DAC)이고, 그리고 프로그램 가능한 제 1 기준 전압 값들을 제공하는, 아날로그 PWM 발생기.

청구항 30

제 26 항에 있어서,

상기 제 1 전압 기준부는 고정되는, 아날로그 PWM 발생기.

청구항 31

제 26 항에 있어서,

상기 제 1 전압 기준부는 변조된 파형 신호인 것을 특징으로 하는, 아날로그 PWM 발생기.

청구항 32

제 26 항에 있어서,

상기 제 1 전압 기준부의 출력부와 상기 커패시터의 입력부 사이에 결합된 버퍼 증폭기를 더 포함하는 아날로그 PWM 발생기.

청구항 33

제 26 항에 있어서,

상기 스위치가 제 1 위치에 있을 때에는 상기 정전류원이 상기 커패시터의 상기 출력부로부터 분리되고, 상기 스위치가 제 2 위치에 있을 때에는 상기 정전류원이 상기 커패시터의 상기 출력부에 결합되는, 아날로그 PWM 발생기.

청구항 34

스위칭-모드 전원 공급 장치(SMPS) 컨트롤러에서 경사 보상을 제공하기 위한 방법으로서,

기준 전압을 제공하는 단계;

연산 증폭기에서 상기 기준 전압을 SMPS 필터 네트워크로부터의 출력 전압과 비교하여 상기 기준 전압과 SMPS 필터 커패시터로부터의 전압 사이의 차(difference)인 에러 전압을 출력부에 제공하는 단계;

상기 연산 증폭기의 출력부에 결합된 경사 보상 커패시터를 제공하는 단계;

상기 경사 보상 커패시터와 병렬로 결합된 경사 보상 스위치를 제공하는 단계;

상기 경사 보상 커패시터와 상기 경사 보상 스위치에 결합된 정전류원을 제공하는 단계;

상기 경사 보상 커패시터로부터의 경사 보상 에러 전압을 SMPS 인덕터에서 측정된 전류의 전압 표현값과 비교하는 단계;

주기 발생기의 출력부에 결합된 세트 입력부, 전압 비교기의 출력부에 결합된 리셋 입력부, 및 상기 경사 보상 스위치의 개폐를 제어하고 제어 신호를 공급하기 위한 출력부를 갖는 리셋 우세한 래치를 제공하는 단계;

주기 발생기로부터의 펄스 주기로 복수의 펄스들을 상기 리셋 우세한 래치의 상기 세트 입력부에 제공하는 단계

- 상기 리셋 우세한 래치의 상기 세트 입력부에서 펄스가 수신될 때마다 상기 리셋 우세한 래치의 출력부는 제 1 로직 레벨로부터 제 2 로직 레벨로 뒀 -;

상기 리셋 우세한 래치의 출력부가 상기 제 2 로직 레벨에 있을 때, 상기 경사 보상 스위치를 개방시키는 단계;
상기 연산 증폭기로부터의 피드백 에러 전압을 경사 보상 피드백 에러 전압으로 변조하기 위해 선형적으로 감소하는 (네거티브 경사) 램프 전압을 발생시키는 단계; 및

상기 경사 보상 에러 전압이 상기 SMPS 인덕터를 통해 흐르는 전류를 나타내는 전압보다 작을 때, 상기 리셋 우세한 래치의 출력부를 상기 제 1 로직 레벨로 복귀시키고 상기 경사 보상 스위치를 폐쇄하는 단계를 포함하는, 경사 보상 제공 방법.

발명의 설명

기술 분야

[0001] 관련 특허 출원

[0002] 본 출원은 Hartono Darmawaskita, Sean Stacy Steedman, Cristian Nicolae Groza, Marilena Mancioiu, John Robert Charais 및 Zeke Lundstrum에 의한, 2012년 11월 15일 출원된 "Slope Compensation Module"라는 발명의 명칭의 공동 소유의 미국 가출원 번호 61/726,977 호의 우선 이익을 주장하며, 상기 미국 가출원은 모든 목적을 위해 본 출원에 참조로 통합된다.

[0003] 기술 분야

[0004] 본 개시는 경사 보상 모듈에 관한 것으로, 특히, 스위칭-모드 전력 공급 회로망 및 유사한 애플리케이션들을 제어하기 위해 비제한적 예들로서 비교기 및 연산 증폭기들 등과 같은 다른 모듈들과 결합하여 마이크로컨트롤러 내에 사용 가능한 경사 보상 모듈에 관한 것이다.

배경 기술

[0005] 실시간 아날로그 페루프 시스템, 및 주파수 발생기 및/또는 펄스 폭 변조기들과 같은 다른 애플리케이션들을 위한 회로망을 구비한 마이크로컨트롤러가 필요하다. 종래의 스위칭-모드 전원 공급 장치의 실시예들에서는, 사용자가 스위칭-모드 전원 공급 장치 애플리케이션의 경사 값을 설정하기 위해 저항(들) 및/또는 커패시터(들)과 같은 외부 구성요소들을 제공해야 하므로, 선택이 고정된다. 즉, 인쇄 회로 기판상의 구성요소를 물리적으로 변경하지 않고서는 경사 값을 조정되거나 변경될 수 없다. 특히, 마이크로컨트롤러 내에서 사용 가능한 경사 보상 모듈이 필요한데, 특히 이것은 마이크로컨트롤러 제어 스위칭-모드 전원 공급 장치 또는 다른 애플리케이션을 형성하기 위해 다른 주변 디바이스들 및 외부 디바이스들과 결합될 때 필요하다.

[0006] 공통 스위칭-모드 전원 공급 장치(switched-mode power supply; SMPS) 제어 방법론은 "피크 전류 모드 제어 (peak current mode control; PCMC)"라 불린다. PCMC에서 SMPS 전력 인덕터 전류는 아날로그 비교기로 모니터링된다. 비교기 임계값은 피크 전류 제한값을 설정한다. (몇 가지 가정들에 의해) 피크 전류는 평균 전류에 관계된다. 평균 전류와 피크 전류의 비는 사용자의 PWM 듀티 사이클이 50%보다 클 때 변화될 수 있다. 50%보다 큰 듀티 사이클들은 서브(sub)-사이클 진동의 문제점들을 갖는다. 이 진동을 중지하기 위해서는, PWM 듀티 사이클이 증가함에 따라 피크 전류 제한값을 감소시키는 "경사 보상"의 추가가 필요하다. 피크 전류들의 감소는 PWM 듀티 사이클들이 증가함에 따라 동일한 평균 전류값들을 유지하도록 설계된다. 50%보다 큰 듀티 사이클들로 인해, 인덕터 전류는 다음 사이클의 시작까지 제로(0)로 복귀할 수 없다. 이러한 불안정성을 방지하기 위해, 종래의 아날로그 PWM 컨트롤러들은 하향 경사값을 전류 기준값으로 조절하는 경사 보상을 이용하여, 전력 회로를 안정화시킨다. 하지만, 적당한 경사 보상을 위한 구성요소 값들의 선택은 매우 좁은 특정 범위의 SMPS 동작 조건들에 대해서만 최적화될 수 있다.

발명의 내용

해결하려는 과제

[0007] 따라서, 넓은 동작 범위의 PWM 듀티 사이클들에 걸쳐 사용될 수 있고 그리고 SMPS 애플리케이션들 등의 용도에서는 마이크로컨트롤러와 결합하여 사용될 수 있는, 향상된 경사 보상 모듈이 필요하다.

과제의 해결 수단

[0008]

실시예에 따르면, 스위칭-모드 전원 공급 장치(switched-mode power supply; SMPS) 컨트롤러에서 전류 모드 제어에 사용하기 위한 경사 보상 모듈로서, 상기 경사 보상 모듈은: 입력부와 출력부 사이에 결합된 경사 보상 커패시터; 상기 경사 보상 커패시터와 병렬로 결합된 경사 보상 스위치; 및 상기 경사 보상 커패시터의 출력측에 결합되고 그리고 상기 경사 보상 스위치에 결합된 정전류원을 포함할 수 있으며, 여기서 상기 경사 보상 스위치가 개방될 때, 상기 경사 보상 커패시터는 상기 정전류원을 통해 회로 코먼(circuit common)으로 충전되고 이에 따라서 선형적으로 감소하는 (네거티브 경사) 램프(ramp) 전압을 발생시킨다.

[0009]

추가 실시예에 따르면, 상기 경사 보상 스위치가 폐쇄될 때 상기 경사 보상 커패시터가 방전될 수 있다. 추가 실시예에 따르면, 상기 경사 보상 스위치가 제 1 위치에 있을 때에는 상기 정전류원이 상기 경사 보상 커패시터의 출력측으로부터 분리될 수 있고, 상기 경사 보상 스위치가 제 2 위치에 있을 때에는 상기 정전류원이 상기 경사 보상 커패시터의 출력측에 결합될 수 있다. 추가 실시예에 따르면, 상기 선형적으로 감소하는 (네거티브 경사) 램프 전압은 피드백 루프 에러 전압을 자동으로 조정하도록 구성될 수 있다. 추가 실시예에 따르면, 상기 정전류원은 복수의 선택 가능한 정전류 값들을 갖는 프로그램 가능한 정전류원을 포함할 수 있다. 추가 실시예에 따르면, 상기 경사 보상 커패시터는 원하는 커패시턴스 값을 위해 프로그램에 의해 선택할 수 있는 복수의 경사 보상 커패시터들을 포함할 수 있다.

[0010]

또 하나의 실시예에 따르면, 경사 보상 모듈을 갖는 스위칭-모드 전원 공급 장치(SMPS) 컨트롤러는: 전압 기준부; 상기 전압 기준부에 결합된 제 1 입력부, 및 SMPS 필터 커패시터로부터의 출력 전압에 결합하도록 구성된 제 2 입력부를 갖는 연산 증폭기; 상기 연산 증폭기의 출력부에 결합된 입력부, 및 출력부를 갖는 경사 보상 모듈 - 상기 경사 보상 모듈은 상기 경사 보상 모듈의 입력부와 상기 경사 보상 모듈의 출력부 사이에 결합된 경사 보상 커패시터, 상기 경사 보상 커패시터와 병렬로 결합된 경사 보상 스위치, 및 상기 경사 보상 커패시터의 출력측에 결합된 정전류원을 포함할 수 있음 -; 상기 경사 보상 모듈의 출력부에 결합된 제 1 입력부, 및 전류 신호를 측정하는 전류-전압 회로에 결합하도록 구성된 제 2 입력부를 갖는 전압 비교기; 주기 발생기; 및 상기 주기 발생기의 출력부에 결합된 세트(set) 입력부, 상기 전압 비교기의 출력부에 결합된 리셋 입력부, 및 상기 경사 보상 스위치에 결합되어 상기 경사 보상 스위치의 개폐를 제어하는 출력부를 포함할 수 있는 리셋 우세한 래치(reset dominant latch)를 포함할 수 있으며, 상기 리셋 우세한 래치의 출력부는 또한 제어 신호를 제공할 수 있고; 상기 주기 발생기는 펄스 주기로 복수의 펄스들을 상기 리셋 우세한 래치의 상기 세트 입력부에 제공할 수 있고, 여기서 상기 리셋 우세한 래치의 상기 세트 입력부에서 펄스가 수신될 때마다 상기 리셋 우세한 래치의 출력부는 제 1 로직 레벨로부터 제 2 로직 레벨로 될 수 있고; 상기 리셋 우세한 래치의 출력부가 상기 제 2 로직 레벨에 있을 때에는, 상기 경사 보상 스위치가 개방되어 상기 경사 보상 커패시터가 상기 정전류원을 통해 회로 코먼으로 충전됨으로써, 이에 따라, 상기 연산 증폭기로부터의 피드백 에러 전압을 경사 보상 피드백 에러 전압으로 변조하기 위해 선형적으로 감소하는 (네거티브 경사) 램프 전압을 발생시킬 수 있고; 상기 전압 비교기의 제 1 입력부에 결합될 수 있는 상기 경사 보상 피드백 에러 전압이 상기 전압 비교기의 제 2 입력부에서 SMPS 인덕터를 통해 흐르는 전류를 나타내는 전압보다 작을 때에는, 상기 리셋 우세한 래치의 출력부가 상기 제 1 로직 레벨로 복귀하고 상기 경사 보상 스위치가 폐쇄됨으로써, 이에 따라, 상기 경사 보상 커패시터를 방전시킬 수 있고 상기 전압 비교기의 제 1 입력부를 상기 연산 증폭기로부터의 상기 피드백 에러 전압으로 복귀시킬 수 있다.

[0011]

추가 실시예에 따르면, 상기 정전류원은 복수의 선택 가능한 정전류 값들을 갖는 프로그램 가능한 정전류원일 수 있다. 추가 실시예에 따르면, 버퍼 증폭기가 상기 연산 증폭기의 출력부와 상기 경사 보상 커패시터 및 스위치 사이에 결합될 수 있다. 추가 실시예에 따르면, 루프 보상 네트워크가 상기 연산 증폭기의 출력부와 상기 연산 증폭기의 제 2 입력부 사이에 결합될 수 있다. 추가 실시예에 따르면, 상기 SMPS 인덕터를 통해 흐르는 전류를 나타내는 상기 전압은 전류-전압 센서로 발생할 수 있다. 추가 실시예에 따르면, 상기 전류-전압 센서는 상기 SMPS 인덕터의 전류 경로에 있는 변류기, 상기 변류기에 결합된 정류 다이오드, 및 저항에 결합된 부하 저항을 포함할 수 있다. 추가 실시예에 따르면, 상기 전류-전압 센서는 상기 SMPS 인덕터의 전류 경로에 있는 저항, 및 상기 저항에 결합된 다이오드를 포함할 수 있다. 추가 실시예에 따르면, 상기 주기 발생기는 복수의 펄스 주기 시간들 중 하나의 시간을 선택하도록 프로그램 가능하다.

[0012]

추가 실시예에 따르면, 상기 경사 보상 스위치는 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET)일 수 있다. 추가 실시예에 따르면, 경사 보상 스위치 컨트롤러가 상기 리셋 우세한 래치의 출력부와 상기 경사 보상 스위치 사이에 결합될 수 있으며, 상기 경사 보상 스위치 컨트롤러는 상기 경사 보상 스위치에 프로그램 가능한 개방

지연을 제공할 수 있다. 추가 실시예에 따르면, 상기 경사 보상 스위치 컨트롤러는 상기 경사 보상 스위치에 프로그램 가능한 최소 폐쇄 시간을 더 제공할 수 있다. 추가 실시예에 따르면, 상기 SMPS 필터 커패시터로부터의 상기 출력 전압은 저항 분압기를 통해 제공될 수 있다. 추가 실시예에 따르면, 상기 정전류원은 상기 SMPS 컨트롤러의 테스트 동안 교정하도록 구성될 수 있다. 추가 실시예에 따르면, 상기 경사 보상 커패시터는 원하는 커패시턴스 값을 위해 프로그램에 의해 선택할 수 있는 복수의 경사 보상 커패시터들일 수 있다. 추가 실시예에 따르면, 상기 경사 보상 커패시터는 상기 SMPS 컨트롤러의 테스트 동안, 원하는 커패시턴스 값을 위해 프로그램에 의해 선택할 수 있는 복수의 경사 보상 커패시터들일 수 있다.

[0013]

추가 실시예에 따르면, 프로그램 가능한 상기 정전류원과 프로그램 가능한 상기 주기 발생기에 디지털 프로세서가 결합될 수 있으며, 상기 디지털 프로세서는 상기 정전류원에 정전류 값들과 상기 주기 발생기에 펄스 주기 시간들을 제공할 수 있다. 추가 실시예에 따르면, 상기 SMPS 컨트롤러는 마이크로컨트롤러를 포함할 수 있다. 추가 실시예에 따르면, 상기 정전류원은 상기 경사 보상 스위치와 함께 상기 경사 보상 커패시터의 상기 출력측에 결합될 수 있다. 추가 실시예에 따르면, 상기 경사 보상 스위치가 제 1 위치에 있을 때에는 상기 정전류원이 상기 경사 보상 커패시터의 상기 출력측으로부터 분리될 수 있고, 상기 경사 보상 스위치가 제 2 위치에 있을 때에는 상기 정전류원이 상기 경사 보상 커패시터의 상기 출력측에 결합될 수 있다.

[0014]

다른 또 하나의 실시예에 따르면, 아날로그 펄스 폭 변조(PWM) 발생기는: 제 1 전압 기준부에 결합된 입력부를 갖는 커패시터; 상기 커패시터의 상기 입력부 및 상기 커패시터의 출력부와 병렬로 결합된 스위치; 상기 커패시터의 상기 출력부에 결합된 정전류원; 상기 커패시터의 상기 출력부에 결합된 제 1 입력부, 제 2 전압 기준부에 결합된 제 2 입력부, 및 상기 스위치의 개폐를 제어하는 출력부를 갖는 제 1 전압 비교기; 및 상기 커패시터의 상기 출력부에 결합된 제 1 입력부, 스위칭-모드 전원 공급 장치(SMPS)로부터의 전압에 결합하도록 구성된 제 2 입력부, 및 스위칭-모드 전원 공급 장치의 전력 스위치를 제어하기 위한 펄스 폭 변조(PWM) 제어 신호를 제공하는 출력부를 갖는 제 2 전압 비교기를 포함할 수 있으며; 여기서 상기 커패시터의 상기 출력부의 전압이 상기 제 1 전압 기준부로부터의 전압보다 작을 때에는 상기 스위치가 개방되어, 이에 따라 상기 커패시터 및 상기 정전류원은 선형 네거티브 경사 전압 파형으로 상기 제 1 전압 기준부로부터의 전압을 변조시킬 수 있고; 상기 제 1 전압 기준부와 상기 제 2 전압 기준부 사이의 전압 차는 상기 PWM 제어 신호의 주기를 결정할 수 있고, 상기 SMPS로부터의 전압과 상기 커패시터의 제 2 노드의 전압 사이의 전압 차는 상기 PWM 제어 신호의 듀티 사이클을 결정할 수 있다.

[0015]

추가 실시예에 따르면, 상기 정전류원은 복수의 선택 가능한 정전류 값들을 갖는 프로그램 가능한 정전류원일 수 있다. 추가 실시예에 따르면, 상기 커패시터는 원하는 커패시턴스 값을 위해 프로그램에 의해 선택할 수 있는 복수의 커패시터들일 수 있다. 추가 실시예에 따르면, 상기 제 1 전압 기준부는 디지털-아날로그 컨버터(DAC)일 수 있고, 그리고 프로그램 가능한 제 1 기준 전압 값들을 제공할 수 있다. 추가 실시예에 따르면, 상기 제 1 전압 기준부는 고정될 수 있다. 추가 실시예에 따르면, 상기 제 1 전압 기준부는 변조된 파형 신호일 수 있다. 추가 실시예에 따르면, 버퍼 증폭기가 상기 제 1 전압 기준부의 출력부와 상기 커패시터의 입력부 사이에 결합될 수 있다. 추가 실시예에 따르면, 상기 스위치가 제 1 위치에 있을 때에는 상기 정전류원이 상기 커패시터의 상기 출력부로부터 분리될 수 있고, 상기 스위치가 제 2 위치에 있을 때에는 상기 정전류원이 상기 커패시터의 상기 출력부에 결합될 수 있다.

[0016]

다른 또 하나의 실시예에 따르면, 스위칭-모드 전원 공급 장치(SMPS) 컨트롤러에서 경사 보상을 제공하기 위한 방법은: 기준 전압을 제공하는 단계; 연산 증폭기에서 상기 기준 전압을 SMPS 필터 네트워크로부터의 출력 전압과 비교하여 상기 기준 전압과 SMPS 필터 커패시터로부터의 전압 사이의 차(difference)일 수 있는 에러 전압을 출력부에 제공하는 단계; 상기 연산 증폭기의 출력부에 결합된 경사 보상 커패시터를 제공하는 단계; 상기 경사 보상 커패시터와 병렬로 결합된 경사 보상 스위치를 제공하는 단계; 상기 경사 보상 커패시터와 상기 경사 보상 스위치에 결합된 정전류원을 제공하는 단계; 상기 경사 보상 커패시터로부터의 경사 보상 에러 전압을 SMPS 인덕터에서 측정된 전류의 전압 표현 값과 비교하는 단계; 주기 발생기의 출력부에 결합된 세트 입력부, 전압 비교기의 출력부에 결합된 리셋 입력부, 및 상기 경사 보상 스위치의 개폐를 제어할 수 있고 제어 신호를 공급하기 위한 출력부를 갖는 리셋 우세한 래치를 제공하는 단계; 주기 발생기로부터의 펄스 주기로 복수의 펄스들을 상기 리셋 우세한 래치의 상기 세트 입력부에 제공하는 단계 - 상기 리셋 우세한 래치의 상기 세트 입력부에서 펄스가 수신될 때마다 상기 리셋 우세한 래치의 출력부는 제 1 로직 레벨로부터 제 2 로직 레벨로 될 수 있음 -; 상기 리셋 우세한 래치의 출력부가 상기 제 2 로직 레벨에 있을 때, 상기 경사 보상 스위치를 개방시키는 단계; 상기 연산 증폭기로부터의 피드백 에러 전압을 경사 보상 피드백 에러 전압으로 변조하기 위해 선형적으로 감소하는 (네거티브 경사) 램프 전압을 발생시키는 단계; 및 상기 경사 보상 에러 전압이 상기 SMPS 인덕터를

통해 흐르는 전류를 나타내는 전압보다 작을 때, 상기 리셋 우세한 래치의 출력부를 상기 제 1 로직 레벨로 복귀시키고 상기 경사 보상 스위치를 폐쇄하는 단계를 포함할 수 있다.

발명의 효과

[0017]

본 발명에 따라, 넓은 동작 범위의 PWM 듀티 사이클들에 걸쳐 사용될 수 있고 그리고 SMPS 애플리케이션들 등의 용도에서는 마이크로컨트롤러와 결합하여 사용될 수 있는, 향상된 경사 보상 모듈이 제공된다.

도면의 간단한 설명

[0018]

본 개시는 첨부 도면들과 결합된 이하의 설명을 참조하면 보다 완전하게 이해될 수 있다.

도 1은 본 개시의 특정 예시의 실시예에 따른, 경사 보상을 갖는 부스트 스위칭-모드 전력 컨버터의 개략적인 블록도를 도시한 도면이다.

도 2는 도 1에 도시된 특정 예시의 실시예에 따른, 경사 보상을 갖는 부스트 스위칭-모드 컨버터의 개략적인 파형 타이밍도들을 도시한 도면이다.

도 3은 본 개시의 또 하나의 특정 예시의 실시예에 따른, 경사 보상을 갖는 부스트 스위칭-모드 전력 컨버터의 개략적인 블록도를 도시한 도면이다.

도 4는 도 3에 도시된 특정 예시의 실시예에 따른, 경사 보상을 갖는 부스트 스위칭-모드 컨버터의 개략적인 파형 타이밍도들을 도시한 도면이다.

도 5는 본 개시의 교시들에 따른, 주기 발생기의 개략적인 블록도를 도시한 도면이다.

도 6은 본 개시의 교시들에 따른, 프로그램 가능한 전류 디지털-아날로그 컨버터의 개략적인 블록도를 도시한 도면이다.

도 7은 본 개시의 특정 예시의 실시예들에 따른, 경사 보상 컨트롤러의 개략적인 블록도를 도시한 도면이다.

도 8은 본 개시의 교시들에 따른, 아날로그 시간 지연 회로의 보다 상세한 개략적인 블록도를 도시한 도면이다.

도 9는 본 개시의 교시들에 따른, 디지털 시간 지연 회로의 보다 상세한 개략적인 블록도를 도시한 도면이다.

도 10은 본 개시의 다른 또 하나의 특정 예시의 실시예에 따른, 경사 보상 모듈을 사용하는 아날로그 톱니파(saw-tooth) 및 펄스 폭 변조 발생기의 개략적인 블록도를 도시한 도면이다.

도 10a는, 본 개시의 모든 실시예들에서 대안적으로 사용될 수 있는 경사 보상 모듈의 개략도를 도시한 도면이다.

도 11은 도 10에 도시된 특정 예시의 실시예에 따른, 톱니파 및 펄스 폭 변조 발생기의 개략적인 파형 타이밍도들을 도시한 도면이다.

도 12는 본 개시의 교시들에 따른, 경사 보상을 갖는 펄스 폭 변조 발생기를 구비한 혼합 신호 집적 회로 디바이스의 개략적인 블록도를 도시한 도면이다.

도 13은 전형적인 스위칭-모드 전원 공급 장치(SMPS) 애플리케이션에 사용된 전력 구성요소들의 개략도를 도시한 도면이다.

본 개시는 다양한 변형들 및 대안의 형태들을 허용하지만, 그의 특정 예시의 실시예들이 도면들에 도시되었고 본 명세서에서 상세히 설명된다. 하지만, 그 특정 예시의 실시예들에 대한 설명은 본 개시를 여기에서 개시된 특정 형태들로 한정하고자 하는 것이 아니고, 오히려, 본 개시는 부속 특허청구범위에 정의되는 모든 변형들 및 균등물들을 포괄하는 것을 목적으로 한다.

발명을 실시하기 위한 구체적인 내용

[0019]

다양한 실시예들에 따르면, 경사 보상은, 마이크로컨트롤러의 기능들을, 특히 스위칭-모드 전원 공급 장치(SMPS) 및 다른 전력 제어 애플리케이션들에서 이용하는 마이크로컨트롤러들의 기능들을 확장시킨다. 예를 들면, 많은 스위칭-모드 전원 공급 장치(SMPS) 애플리케이션들의 기능성은 경사 보상의 기능을 구비함으로써 향상될 수 있다. 예를 들어, SMPS 애플리케이션이 50%보다 큰 듀티 사이클들을 가질 때에는, 그것은 그렇지 않으면 SMPS 시스템의 불안정성을 초래할 것이다. 다양한 실시예들에 따르면, 이러한 경사 보상 모듈은 마이크로컨

트roller 집적 회로 내에서 다른 모듈들 - 비제한적인 예를 들면, 비교기뿐만 아닌 다른 내부 및 외부 아날로그 및/또는 디지털 디바이스들 - 과 연동하여 프로그램 가능하게 결합될 수 있다.

[0020] 본 개시의 다양한 실시예들에 따라, 마이크로컨트롤러 주변기기로서 경사 보상을 구현함으로써, 마이크로컨트롤러 메모리 맵의 레지스터(들)에 경사값을 기록하여 경사 값을 설정하는 구성이 가능하기 때문에, 마이크로컨트롤러를 사용하여 전력 공급 애플리케이션이 작동 중에 동적으로 개조가 가능하거나 구성이 가능해진다. 전체 경사 보상 기능은 외부 구성요소들을 필요로 하지 않고서 자체-포함될 수 있다. 이 향상된 기능성은 마이크로컨트롤러에 의해 제어되는 SMPS - 비제한적인 예로서, 부스트 또는 벅(buck) 컨버터 유형의 SMPS - 에 적용될 수 있다.

[0021] 다양한 실시예들에 따르면, 경사 보상 모듈은 비교기(들) 디바이스들과 결합하여 아날로그 톱니파형 주파수 발생기의 기능을 할 수 있고 또한 아날로그 펄스 폭 변조(PWM) 발생기의 기능을 할 수 있다. PWM 발생기 애플리케이션에서는, 경사 보상 모듈이 전압 기준부 및 디지털-아날로그 컨버터(DAC)와 함께 사용될 수 있으며, 여기서 상기 전압 기준부 및 DAC는 둘 다 마이크로컨트롤러 및/또는 마이크로컨트롤러의 다른 주변기기들과 함께 집적될 수 있다. 마이크로컨트롤러에 의한 빠르고 유연한 경사 값 선택은 매우 다양한 파형 진폭들 및 주파수들을 제공할 수 있고, 따라서 경사 보상 모듈은 구성 가능한 아날로그 PWM 발생기로 사용될 수 있다.

[0022] 경사 보상 모듈은, 예를 들어 제조시 제품 테스트 중에 동작될 수 있는, 교정 기능들을 포함할 수 있다. 실리콘 프로세스로 인해, 경사 보상 모듈 회로에 사용될 수 있는 전류원 및 커패시터에 큰 편차들이 생길 수 있지만, 교정은 제조 편차들의 보상 조정들을 가능하게 하고, 따라서 그 결과 전력 시스템을 설계할 때 신뢰할 수 있는 정확한 경사 파라미터(들)를 갖는 마이크로컨트롤러 기반 제품이 된다.

[0023] 이제 도면들을 보면, 특정 예시의 실시예들의 세부 사항들이 개략적으로 도시되어 있다. 도면들에서 같은 요소들은 같은 숫자들로 나타내어지며, 유사한 요소들은 같은 숫자들에 다른 소문자 첨자를 붙여서 나타내어질 것이다.

[0024] 도 1을 보면, 본 개시의 특정 예시의 실시예에 따른, 경사 보상을 갖는 부스트 스위칭-모드 전력 컨버터의 개략적인 블록도가 도시되어 있다. 스위칭-모드 전력 컨버터는: 전력 인덕터(130); 전력 스위칭 트랜지스터(124); 드라이버 트랜지스터(122); 전력 정류기(126); 필터 커패시터(128); 전류 센서(132), 정류기(134) 및 부하 저항(136)을 포함하는 전류-전압 회로; 분압기 저항들(138 및 140); 전압 에러 루프 보상 네트워크(120); 및 혼합 신호 집적 회로(100)를 포함할 수 있다. 또한, 인덕터(130)를 통해 흐르는 전류를 측정하는 전류-전압 회로는 전력 스위칭 트랜지스터(124)의 소스 리드에 있는 저항(332)(도 3), 인덕터(130) 양단의 저항-커패시터 네트워크 등을 포함할 수 있다.

[0025] 혼합 신호 집적 회로(100), 예컨대 마이크로컨트롤러는, 리셋 우세한(reset dominant) SR-래치(102), 전압 비교기(104), 주기 발생기(106), 연산 증폭기(116), 전압 기준부(118), 및 경사 보상 모듈(101)을 포함할 수 있다. 경사 보상 모듈(101)은 경사 보상 스위치(108), 경사 보상 커패시터(110) 및 정전류 디지털-아날로그 컨버터(IDAC)(112)를 포함할 수 있고, 선택적으로 버퍼 증폭기(114)를 포함할 수 있다. IDAC(112)은 프로그램 가능한 범위의 전류 값들을 가질 수 있다. 경사 보상 커패시터(110)는 프로그램 가능한 범위의 커패시턴스 값들을 가질 수 있다. 경사 보상 스위치(108)는 전압들의 범위에 걸쳐 동작하도록 구성된 반도체 디바이스, 예컨대 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET)일 수 있다. 주기 발생기(106)는 자신이 발생시킬 수 있는 프로그램 가능한 범위의 주파수들(주기들)을 가질 수 있다. 혼합 신호 집적 회로(100)는 주기 발생기(106)에 주기를 그리고 IDAC(112)에 전류값들을 제공할 수 있는 메모리를 갖는 디지털 프로세서(1262)(도 12)를 더 포함할 수 있다.

[0026] 연산 증폭기(116)는 자신의 출력부에서 에러 전압을 제공하는데, 이 에러 전압은 전압 기준부(118)로부터의 기준 전압과 분압기 저항들(138 및 140)에 의해 분압된 출력 전압(Vout) 사이의 차이이다. 연산 증폭기(116)가 정전류원 IDAC(112)을 직접 구동하기에 충분한 구동 능력을 갖지 않으면, 이 에러 전압은 버퍼 증폭기(114)에 의해 버퍼링될 수 있다. 대체 경사 보상 모듈(101a)이 대신 사용될 수도 있다(도 10a 참조). 경사 보상 스위치(108)가 (정상적으로) 닫힐 때, 경사 보상 커패시터(110)는 효과적으로 단락되어 방전되며, 커패시터(110)의 양쪽 커패시턴스 판들은 둘 다 상기 에러 전압에 있는데, 예를 들어, 커패시터(110)는 연산 증폭기(116)의 출력부와 전압 비교기(104)의 포지티브 입력부 사이의 회로 동작에 영향을 미치지 않는다.

[0027] 전압 비교기(104)는 경사 보상 모듈(101)로부터 출력을 수신하고 그 출력을 전류-전압 감지 회로(전류 센서(132), 정류기(134) 및 부하 저항(136))로부터의 인덕터(130) 전류를 나타내는 전압과 비교한다. 전압 비교기(104)의 포지티브 입력부의 전압이 인덕터(130) 전류를 나타내는 네거티브 입력부의 전압보다 크거나 같을 때,

전압 비교기(104)의 출력부는 로직 하이(logic high)에 있다. 포지티브 입력부의 전압이 네거티브 입력부의 전압보다 작을 때, 전압 비교기(104)의 출력부는 로직 로우(logic low)에 있다. 전압 비교기(104)의 출력부는 리셋 우세한 SR-래치(102)의 /리셋(/reset) 입력부에 결합되고, 주기 발생기(106)의 출력부는 리셋 우세한 SR-래치(102)의 세트(set) 입력부에 결합된다. 리셋 우세한 SR-래치(102)의 세트 입력부가 로직 하이에 있을 때, 그의 Q 출력부는 로직 하이가 될 것이다. 리셋 우세한 SR-래치(102)의 /리셋 입력부가 로직 로우에 있을 때, 그의 Q 출력부는 로직 로우가 될 것이다.

[0028]

도 2를 보면, 도 1에 도시된 특정 예시의 실시예에 따른, 경사 보상을 갖는 부스트 스위칭-모드 컨버터의 개략적인 파형 타이밍도들이 도시되어 있다. 주기 발생기의 출력부에서 로직 로우로부터 로직 하이로 천이가 있을 때(도 2에서 파형 신호(150)로 도시됨), 리셋 우세한 SR-래치(102)의 Q-출력부는, PWM 신호(154)로 표시된 펄스 폭 변조(PWM) 주기를 개시하는 로직 하이가 될 것이다. 전압 비교기(104)의 출력부가 로직 로우가 될 때, 리셋 우세한 SR-래치(102)의 Q-출력부는 다시 로직 로우가 됨으로써, (로직 하이) 지속기간 - 예컨대, 펄스 폭 또는 "듀티 사이클" - 의 PWM 신호(154)를 결정한다. PWM 신호(154)는 전력 스위칭 트랜지스터(124)의 턴 온 및 턴 오프를 제어할 수 있다.

[0029]

예를 들어 PWM 듀티 사이클이 50%보다 크게 될 때, 인덕터(130)의 순간 전류는 원하는 인덕터(130) 평균 전류(I_L)에 비해 불균등하게 커질 수 있다. 이것은 SMPS 제어 루프(들)의 불안정성과 바람직하지 않은 저조파(sub-harmonic) 발진들을 초래할 수 있다. 네거티브 경사 파형으로 전압 피드백 에러 전압(158)을 변조함으로써, 루프 불안정성 및 저조파 발진들은 피크 전류 모드 제어 스위칭-모드 전원 공급 장치 설계들에서 효과적으로 방지되었다. 이 네거티브 경사 파형은 종래 기술의 SMPS 설계들에서, 외부 구성요소들을 필요로 하는 회로에 의해 구현되었다. 이 아날로그 외부 구성요소 설계는 SMPS 시스템의 좁은 범위의 동작 조건들에만 단지 효과적으로 작용하고, 그리고 각각의 애플리케이션에 대해 특정적으로 구현되어야 한다.

[0030]

본 개시의 교시들에 따르면, 정전류원(IDAC(112))과 결합된 스위칭된 (스위치(108)) 경사 보상 커패시터(110)는 SMPS의 적절한 경사 보상을 위해 선형적으로 감소하는 (네거티브 경사) 램프(ramp) 전압으로 전압 피드백 에러 전압(158)을 변경하는데 효과적으로 사용될 수 있다. 경사 보상 스위치(108)가 개방될 때에는 경사 보상 커패시터(110)가 초기에 방전되어 있어 커패시터(110)의 양 판들(쪽)은 동일한 전위 - 예컨대, 연산 증폭기(116)의 출력부로부터의 에러 전압 - 에 있게 된다. 그러나 이제는 정전류원(IDAC(112))에 연결된 커패시터(110)의 판은 IDAC(112)을 통해 코먼(common)(예컨대, 접지 또는 V_{SS})으로 충전되기 시작하고 그에 따라 전압 비교기(104)의 포지티브 입력부의 전압을 선형적으로 감소하는 (네거티브 경사) 램프 전압으로 강하(drop)시킬 것이다. 경사 보상 커패시터(110)의 커패시턴스 값 및 IDAC(112)에 대한 정전류 값을 적절히 선택함으로써, SMPS에 대한 넓은 동작 범위의 경사 보상이 외부 구성요소들을 필요로 하지 않고서 간단한 통합 솔루션에 제공될 수 있다.

[0031]

전압 제어 루프는 큰 커패시턴스 값의 필터 커패시터(128)로 인한 긴 시상수(time constant) 때문에, V_{out} 의 매우 느린 이동 평균 전압 값 변화를 "인식한다(see)". 따라서, 인덕터(130) 전류(156) I_L 은 (전력 트랜지스터(124)가 온일 때) 각각의 PWM 펄스 주기 내에서 빠르게 변화한다. PWM 신호(154)의 듀티 사이클이 50%보다 크게 될 때, 빠르게 변화하는 인덕터 전류(156)는 SMPS의 전류 루프 제어 불안정성을 초래할 수 있다. 이 불안정성 문제의 수정은 간단한데, 즉, 네거티브 경사에 대한 경사 보상을 이용하여 전류 루프 불안정성이 발생할 수 있기 전에 PWM 펄스가 종료(전력 트랜지스터(124) 오프)되도록 에러 전압(158)을 변조한다. 경사 보상은 도 2에 신호 파형(158)으로 도시되어 있다.

[0032]

경사 보상 스위치(108)는 PWM 신호(154)로 제어될 수 있으며, 여기서 리셋 우세한 SR-래치(102)의 Q-출력부가 로직 하이에 있을 때에는 경사 보상 스위치(108)가 개방되고, 리셋 우세한 SR-래치(102)의 Q-출력부가 로직 로우에 있을 때에는 경사 보상 스위치(108)가 폐쇄되며, 이에 따라 경사 보상 커패시터(110)를 방전하고 그리고 에러 전압 피드백 루프로부터 경사 보상 커패시터(110)를 효과적으로 제거한다. 커패시터(110)의 커패시턴스 값과 결합된 특정 정전류 값을 선택함으로써, 최적의 선형적으로 감소하는 (네거티브 경사) 램프 전압(파형(158))이 제공될 수 있다. 선형적으로 감소하는 (네거티브 경사) 램프 전압 파형(158)(V_c)의 경사는, IDAC(112)로부터의 정전류값(I_{DAC})과 그리고 커패시터(110)의 커패시턴스 값(C)에 의해 결정될 수 있다(커패시터 전압의 변화는 커패시터를 충전하도록 인가되는 전류의 양과 전류가 인가되는 시간의 양에 직접 관련된다). 커패시터(110)의 커패시턴스는 고정된 값일 수 있거나 또는 프로그램 가능, 예컨대, 다수의 스위칭된 커패시터들일 수 있다(도시되지 않음). IDAC(112)의 정전류값은 프로그램 가능할 수 있고; 예를 들어 마이크로컨트롤러(이 예로 한정되지 않음)의 예를 들어 디지털 프로세서(1262)(도 12)로부터, IDAC 레지스터(도시되지 않음)에 의해 원하는 정전류값들이 제공될 수 있다.

- [0033] 도 3을 보면, 본 개시의 또 하나의 특정 예시의 실시예에 따른, 경사 보상을 갖는 부스트 스위칭-모드 전력 컨버터의 개략적인 블록도가 도시되어 있다. 도 3에 도시된 스위칭-모드 컨버터(200)는, 도 1에 도시되고 위에서 설명한 스위칭-모드 컨버터(100)와 실질적으로 동일한 방식으로 작동하지만; 프로그램 가능한 경사 보상 시작 지연, 및 경사 보상 스위치의 강제된 최소 시간 폐쇄의 부가된 특징들을 가지며, 이 특징들은 이하에서 보다 상세히 설명될 것이다. PWM 신호(154)는 경사 보상 스위치 컨트롤러(307)의 입력부에 결합된다. 경사 보상 스위치 컨트롤러(307)의 용도는, 경사 보상 스위치(108)의 폐쇄를 프로그램에 의해 지연시키고/지연시키거나, 프로그램 가능한 길이의 시간 동안, 예를 들어 경사 보상 커패시터(110)의 완전한 전압 방전 - 즉, 경사 보상 커패시터(110)의 단자들 둘 다가 실질적으로 동일한 전위에 있음 - 을 위해 충분한 그 시간 동안, 경사 보상 스위치(108)가 강제로 폐쇄된 채로 남아있게 할 수 있는 것이다.
- [0034] 도 4를 보면, 도 3에 도시된 특정 예시의 실시예에 따른, 경사 보상을 갖는 부스트 스위칭-모드 컨버터의 개략적인 파형 타이밍도들이 도시되어 있다. 왼쪽에서 오른쪽으로 보면, 주기 발생기(106)로부터의 첫 번째 펄스(150)에서는, 스위치 제어 신호(352)에 어떠한 지연도 도입되지 않으며, (도 2에 도시된 것과 똑같이) PWM 신호(154)의 로직 레벨들에 따라 경사 보상 스위치(108)가 개폐된다. 두 번째 펄스(150)에서는, 스위치 제어 신호(352)가 지연되어, PWM 신호(154)의 펄스 폭보다 늦게 경사 보상 스위치(108)가 개방된다. 세 번째 펄스(150)에서는, (짧은 펄스 폭 지속 기간의) PWM 펄스가 발생했다라도 스위치 제어 신호(352)가 경사 보상 스위치(108)를 개방시키지 않는다. 이것은 경사 보상 커패시터(110)를 적절히 방전시키는데 불충분한 시간이 있었기 때문일 수 있다. 도 4에 도시된 바와 같이, 두 번째 PWM 펄스(154)가 하이(high) 펄스 지속기간의 펄스였고 그리고 두 번째 PWM 펄스의 끝 직후에 다음의 (세 번째) PWM 펄스가 발생했으므로, 경사 보상 스위치(108)는 경사 보상 커패시터(110)를 적당히 방전시키기에 충분한 시간 동안 닫힌 채로 유지되지 않아, 세 번째 PWM 펄스 폭은 지속기간이 매우 짧았다. IDAC(112) 전류값, 경사 보상 스위치(108) 개방 지연 시간, 및 경사 보상 스위치(108) 최소 폐쇄 시간은 모두 도 3에 도시된 스위치 모드 컨버터(200)의 동작 동안 프로그램 가능하다는 것이 예상될 수 있고 본 개시의 범위 내에 있다.
- [0035] 도 5를 보면, 본 개시의 교시들에 따른, 주기 발생기의 개략적인 블록도가 도시되어 있다. 주기 발생기(106)는 카운터(550), 비교기(552) 및 주기 래치(554)를 포함할 수 있다. PWM 신호(154)에 대한 주기 값은 클록 펄스 시 주기 레지스터(도시되지 않음)로부터 주기 래치(554)에 동기적으로 로딩될 수 있다. 카운터(550)는 0부터 주기 값까지의 클록 속도로 계속적으로 카운트한다. 여기서 비교기(552)는 카운터(550)의 카운트 값이 주기 래치(554) 내의 주기 값과 같을 때마다 주기 펄스(150)를 출력하고, 또한 카운터(550)를 제로(0)로 다시 리셋하며, 이에 의해 카운터(550)는 다시 세기 시작한다. 주기 레지스터 내의 주기 값을 변경함으로써, PWM 주기(주파수)가 변경될 수 있다.
- [0036] 도 6을 보면, 본 개시의 교시들에 따른, 프로그램 가능한 전류 디지털-아날로그 컨버터의 개략적인 블록도가 도시되어 있다. 프로그램 가능한 IDAC(112)은 프로그램 가능한 정전류원(658), 및 프로그램 가능한 정전류원(658)에 결합된 프로그램 가능한 바이어스 전류 발생기(656)를 포함할 수 있다. 프로그램 가능한 정전류원(658)과 프로그램 가능한 바이어스 전류 발생기(656) 둘 다의 프로그램 가능성 때문에, 예를 들어 SMPS 동작 및/또는 제조 테스트시의 경사 교정의 동작 중에, 프로그램 가능한 IDAC(112)의 교정이 가능하고 그리고 디지털 프로세서(1262)에 의해 작동 중에 그의 전류원 값들의 변경이 가능하다.
- [0037] 도 7을 보면, 본 개시의 특정 예시의 실시예들에 따른, 경사 보상 컨트롤러의 개략적인 블록도가 도시되어 있다. 경사 보상 스위치 컨트롤러(307)는 경사 보상 개방 지연 래치(760), 경사 보상 개방 지연 타이머(762), 리셋 우세한(reset dominant) 래치(770), 인버터(764), NOR 게이트(772), 경사 보상 최소 폐쇄 타이머(766) 및 경사 보상 최소 폐쇄 래치(768) 포함할 수 있으며, 도 7에 도시된 바와 같이 이들은 모두 함께 결합되어 있다. 경사 보상 스위치(108)의 개방 지연이 요구될 때, 비-제로(non-zero) 개방 시간 지연 값이 개방 지연 래치 레지스터(도시되지 않음)로부터 개방 지연 래치(760)에 로딩될 수 있다. 이후 개방 지연 타이머(762)는 비-제로 개방 시간 지연 값에 따라, 리셋 우세한 래치(770)의 세트 입력부를 향한 로직 하이의 출력을 지연시킬 것이다. 개방 지연 타이머(762)가 중지될(time out) 때, 그의 출력은 로직 하이가 된다. 여기서 리셋 우세한 래치(770)의 /Q 출력부는 로직 로우가 된다. 개방 시간 지연 값이 제로일 때에는 스위치(108)를 개방하는데 어떠한 지연도 없을 것이다. PWM 신호(154)가 다시 로직 로우가 될 때, 개방 지연 타이머(762)는 다시 제로로 리셋되고 그리고 리셋 우세한 래치(770)의 리셋 입력부는 그의 /Q 출력부를 강제로 다시 로직 하이가 되게 할 것이다.
- [0038] PWM 신호(154)가 로직 로우가 될 때, 최소 폐쇄 타이머(766)는 경사 보상 스위치(108)의 최소 폐쇄 시간의 타이밍을 개시한다. 상기 최소 폐쇄 시간은 경사 보상 최소 폐쇄 시간 래치(768)에 저장된 최소 폐쇄 시간 값으로부터 결정될 수 있다. 상기 최소 폐쇄 시간 값은 경사 보상 최소 폐쇄 시간 레지스터(도시되지 않음)로부터 경사

보상 최소 폐쇄 시간 래치(768)에 로딩될 수 있다. 최소 폐쇄 타이머(766)가 중지될 때까지, 경사 보상 스위치 제어 신호(352)로 인해, 스위치(108)의 개방이 방해될 수 있다. 최소 폐쇄 시간 값이 제로로 설정되면, 경사 보상 스위치(108)를 위한 어떠한 강제된 최소 폐쇄 시간도 존재하지 않을 것이다. 개방 지연 타이머(762) 및 최소 폐쇄 타이머(766)는 아날로그 및/또는 디지털 회로들일 수 있으며, 이하에서 보다 상세히 설명될 것이다. 예를 들어 개방 지연 타이머(762)는 아날로그 또는 디지털 지연 라인일 수 있고, 최소 폐쇄 타이머(766)는 간단한 아날로그 원-샷 단안정(monostable) 또는 디지털 카운터일 수 있다. 많은 다른 회로 구성 및 결합들이, 전자 회로 설계에서 통상의 기술을 가지고 본 개시의 혜택을 갖는 자에 의해, 여기에 개시된 의도된 기능들을 수행하도록 설계될 수 있음은 예상될 수 있고 본 개시의 범위 내에 있다.

[0039]

도 8을 보면, 본 개시의 교시들에 따른, 아날로그 시간 지연 회로의 보다 상세한 개략적인 블록도가 도시되어 있다. 이 시간 지연 회로는 복수의 단위 지연 소자(unit delay element; UDE)들(830) 및 멀티플렉서(832)를 포함할 수 있다. 특정 시간 지연은, 개방 지연 래치(760)의 비-제로 개방 시간 지연 값으로부터의 입력 선택 어드레스로부터 제어될 수 있는 멀티플렉서(832)로 직렬 연결된 적당한 수의 UDE들(830)을 선택하여 얻어질 수 있다. 멀티플렉서(832)로부터의 출력이 로직 하이가 될 때, 개방 지연 타이머(762)의 출력은 로직 하이에 있다. 최소 폐쇄 타이머(766)는 예를 들어 단안정 원-샷일 수 있지만, 이에 한정되는 것은 아니다.

[0040]

도 9를 보면, 본 개시의 교시들에 따른, 디지털 시간 지연 회로의 보다 상세한 개략적인 블록도가 도시되어 있다. 이 시간 지연 회로는, 각각의 클록 펄스를 세고 그 카운트 값을 비교기(964)에 출력하는 카운터(962)를 포함할 수 있다. 비교기(964)는 카운트 값을 시간 값(예를 들어, 최소 폐쇄 시간 래치(768)에 저장될 수 있는 최소 폐쇄 시간 값)과 비교한다. 카운트 값이 시간 값보다 크거나 같을 때, 비교기(964)로부터의 출력(Out)은 로직 하이가 된다. 레지스터(970)는 상기 시간 값들을 비동기식으로 저장하는데 사용되어, 이후에는 상기 시간 값들을 최소 폐쇄 시간 래치(768)에 동기식으로 전송할 수 있다.

[0041]

도 10을 보면, 본 개시의 다른 또 하나의 특정 예시의 실시예에 따른, 경사 보상 모듈을 사용하는 아날로그 톱니파(saw-tooth) 및 펄스 폭 변조 발생기의 개략적인 블록도가 도시되어 있다. 여기에 개시된 경사 보상 모듈(101)은 아날로그 (어떠한 디지털 회로들도 그리고 클록 입력도 필요치 않음) 펄스 폭 변조(PWM) 발생기 및/또는 톱니파 발진기를 제공하기 위해 제 1 전압 비교기(1066) 및 제 2 전압 비교기(1068)와 각각 그리고 디지털-아날로그 컨버터(DAC)(1060)와 결합하여 사용될 수 있다. 도 10에 도시된 바와 같이, 제 1 전압 비교기(1066), 제 2 전압 비교기(1068) 및 DAC(1060)는 경사 보상 모듈(101)에 결합될 수 있다. 정전류원(112)은, 위에서 보다 상세히 기술한 바와 같이, 프로그램 가능할 수 있다. 제 1 비교기(1066)의 네거티브 입력부에 결합된 전압 기준부는 임의의 값의 전압일 수 있다. 예증 목적만을 위해, 이 전압 기준부의 전압으로서 1.2볼트가 도시되었다. 버퍼 증폭기(114)는 옵션이며, 소스(예컨대, DAC(1060))가 경사 보상 모듈(101) 내의 커패시터(110)를 구동시키는 충분한 출력 기능들을 갖지 않는 경우에만 단지 필요하다. 도 10a는 대신 사용될 수 있는 대안적인 경사 보상 모듈(101a)을 보여준다.

[0042]

경사 보상 모듈(101)의 출력 전압(1058) V_A 이 기준 전압, 예컨대 1.2볼트보다 클 때, 제 1 전압 비교기(1066)의 출력부는 로직 하이에 있고 스위치(108)는 개방될 것이며, 이에 의해 정전류원(112)이 선형 전압 램프의 커패시터(110)를 방전시킬 수 있게 된다(도 11 참조). 이 전압 방전 램프는 커패시턴스 값으로 나눈 정전류 값에 비례하는 경사를 가질 것이다. 출력 전압(1058) V_A 이 기준 전압보다 작게 될 때, 제 1 전압 비교기(1066)의 출력부는 로직 로우로 스위칭되어, 스위치(108)는 폐쇄될 것이다. 스위치(108)가 폐쇄되면, 출력 전압(1058) V_A 는 경사 보상 모듈(101)의 입력부에서의 전압(예컨대, DAC(1060)로부터 출력된 전압)으로 다시 점프할 것이다. 따라서, 제 1 전압 비교기(1066)의 출력은 단지 아주 짧은 시간 동안 로직 하이로 남게 된다(도 11 참조). 이러한 온 및 오프 스위칭은 DAC(1060)의 출력 전압과 제 1 전압 비교기(1066)의 네거티브 입력부에서의 기준 전압 사이의 전압 차에 의해 결정된 주기를 가질 수 있다. 상기 전압 차가 클수록, 방전 주기는 더 길어진다(주파수가 더 낮아진다)(도 11 참조). 따라서, DAC(1060)로부터의 전압 값은 프로그램 가능한 커패시터(110)의 값을 변화시킬 뿐만 아니라 펄스 주기(주파수)를 설정하는데 사용될 수 있다.

[0043]

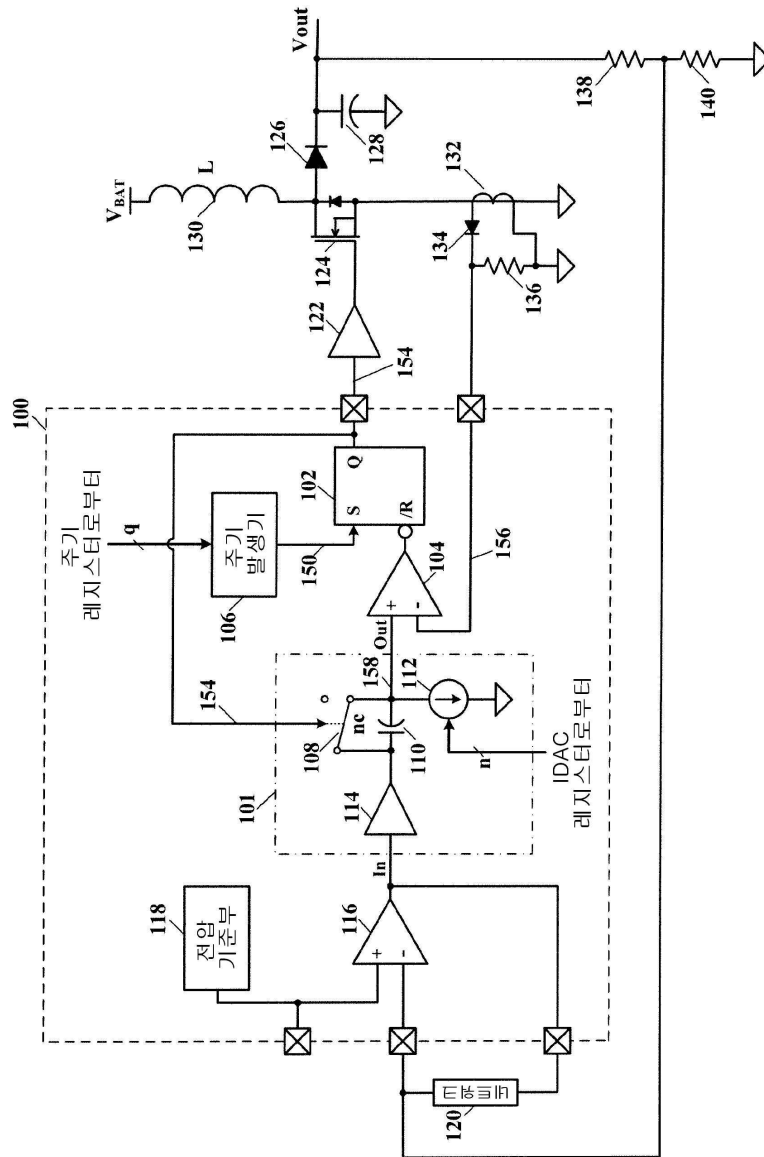
제 2 전압 비교기(1068)는 전술한 바와 같이 발생된 톱니 전압 파형과 입력 전압(V_{in}) - 예를 들어, 전원으로부터 출력된 전압(예컨대, 도 13의 V_{SEN}) - 을 비교한다. 펄스 주기(경사 반복 속도)가 전술한 바와 같이 설정되었다면, 제 2 전압 비교기(1068)는 PWM 출력(1054)을 위한 다양한 펄스 폭들을 발생시키는데 사용될 수 있다. 따라서, DAC(1060), 경사 보상 모듈(101) 및 제 1 비교기(1066)는 PWM 주기(주파수)를 결정할 수 있다. 경사 보상 모듈(101) 및 제 2 비교기(1068)는 입력 전압(V_{in})의 변화들에 따라 달라질 PWM 듀티 사이클(펄스 폭)을 결정할

수 있다.

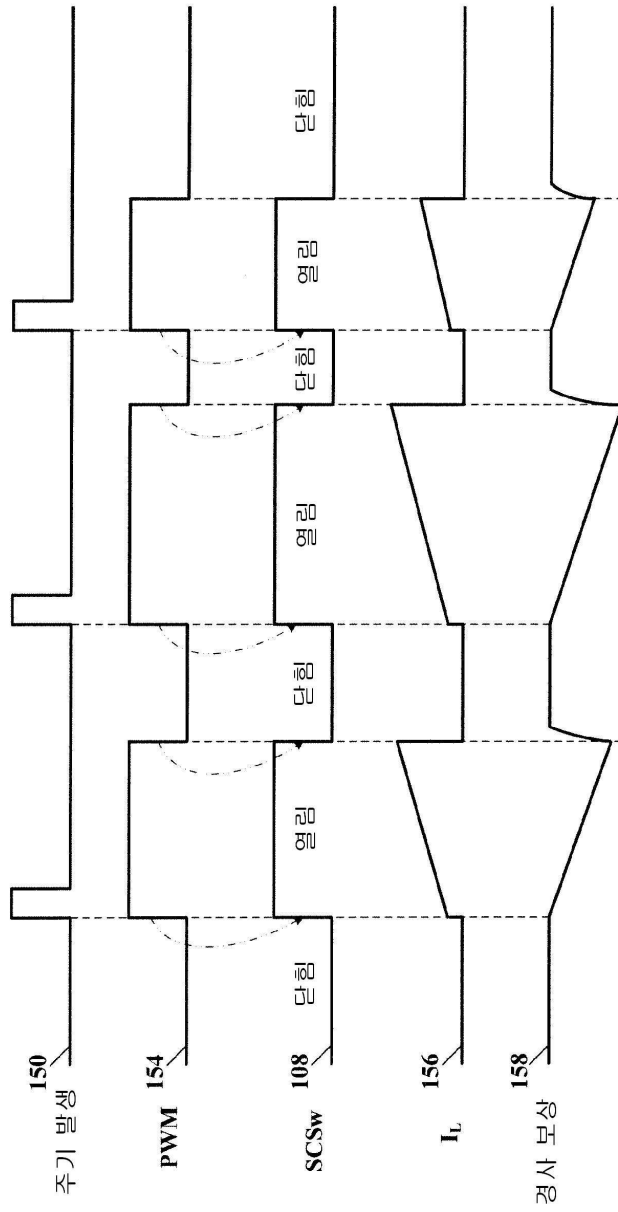
- [0044] 도 10a를 보면, 본 개시의 모든 실시예들에서 대안적으로 사용될 수 있는 경사 보상 모듈의 개략도가 도시되어 있다. 도 1, 도 3 및 도 10에 도시된 버퍼 증폭기(114)는, 스위치(108a)가 그의 정상적으로 폐쇄된 위치에 있어 커패시터(110)를 방전시킬 때, 경사 보상 커패시터(110)로부터 정전류원(112)을 분리시킴으로써 완전히 제거될 수 있다. 스위치(108a)에는, 단극 쌍투형(SPDT) 스위치 또는 통상 하나가 닫히면 다른 하나가 열리는 2개의 단극 단투형(SPST) 스위치가 사용될 수 있다. 스위치(108a)는 솔리드 스테이트 스위치(들), 예컨대 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET)일 수 있다.
- [0045] 도 11을 보면, 도 10에 도시된 특정 예시의 실시예에 따른, 톱니파 및 펄스 폭 변조 발생기의 개략적인 파형 타이밍도들이 도시되어 있다. 제 1 비교기(1066)에 대한 파형들을 보면, DAC(1060) 출력 전압과 기준 전압(예컨대, 1.2볼트) 사이의 전압 차가 증가함에 따라, 발진 파형들(톱니파 및 펄스) 시간 주기는 증가한다(주파수가 감소한다). 제 2 비교기(1068)에 대한 파형들을 보면, 경사 보상 모듈(101)로부터의 출력 전압(V_A)에 대하여 입력 전압(V_{in})이 증가함에 따라, PWM 신호(제 2 비교기(1068)로부터의 출력(1054))의 펄스 폭 또는 듀티 사이클은 감소한다. 이는 스위칭-모드 전원 공급 장치의 제어에 유리한데, 그 이유는 PWM 펄스 폭이 SMPS 출력 전압의 변화들에 의해 발생된 에러 전압의 값에 반비례하기 때문이다.
- [0046] 도 12를 보면, 본 개시의 교시들에 따른, 경사 보상을 갖는 펄스 폭 변조 발생기를 구비한 혼합 신호 집적 회로 디바이스의 개략적인 블록도가 도시되어 있다. 혼합 신호 집적 회로 디바이스(1202)는 스위칭-모드 전원 공급 장치(SMPS) 등을 제어하는데 사용될 수 있다. 혼합 신호 집적 회로 디바이스(1202)는: 상보적 출력 발생기(1268), 경사 보상을 갖는 펄스 폭 변조(PWM) 발생기(도 1 및 도 3 참조), 메모리를 갖는 디지털 프로세서(1258), 아날로그-디지털 컨버터(ADC)(들)(1260), 연산 증폭기들(1262), 디지털-아날로그 컨버터(DAC)(들)(1264), 및 전압 기준부(들)(1266) 중 하나 이상을 포함할 수 있다.
- [0047] 도 13을 보면, 전형적인 스위칭-모드 전원 공급 장치(SMPS) 애플리케이션에 사용된 전력 구성요소들의 개략도가 도시되어 있다. SMPS(1300)의 전력 구성요소들은 전압원(1320) V_{in} 으로부터 공급받고, 그리고 하이 트랜지스터(1316), 로우 트랜지스터(1318), 인덕터(1312) 및 필터 커패시터(1310)를 포함할 수 있으며 이들 모두는 도 12에 도시된 혼합 신호 집적 회로 디바이스(1202)에 결합된다.
- [0048] 본 개시의 실시예들은 본 개시의 예시적인 실시예들을 참조하여 특별히 도시되고 설명되고 정의되었지만, 이러한 참조는 본 개시의 한정을 의미하지 않고 이러한 한정이 추정되지도 않는다. 개시된 본 발명은 이 기술분야에 통상의 기술을 가지고 본 개시의 혜택을 갖는 사람들에게는 형태와 기능에 있어서 상당한 수정, 대체, 및 균등물들이 가능하다. 본 개시의 도시되고 설명된 실시예들은 단지 예로서, 본 개시의 범위를 한정하지 않는다.

도면

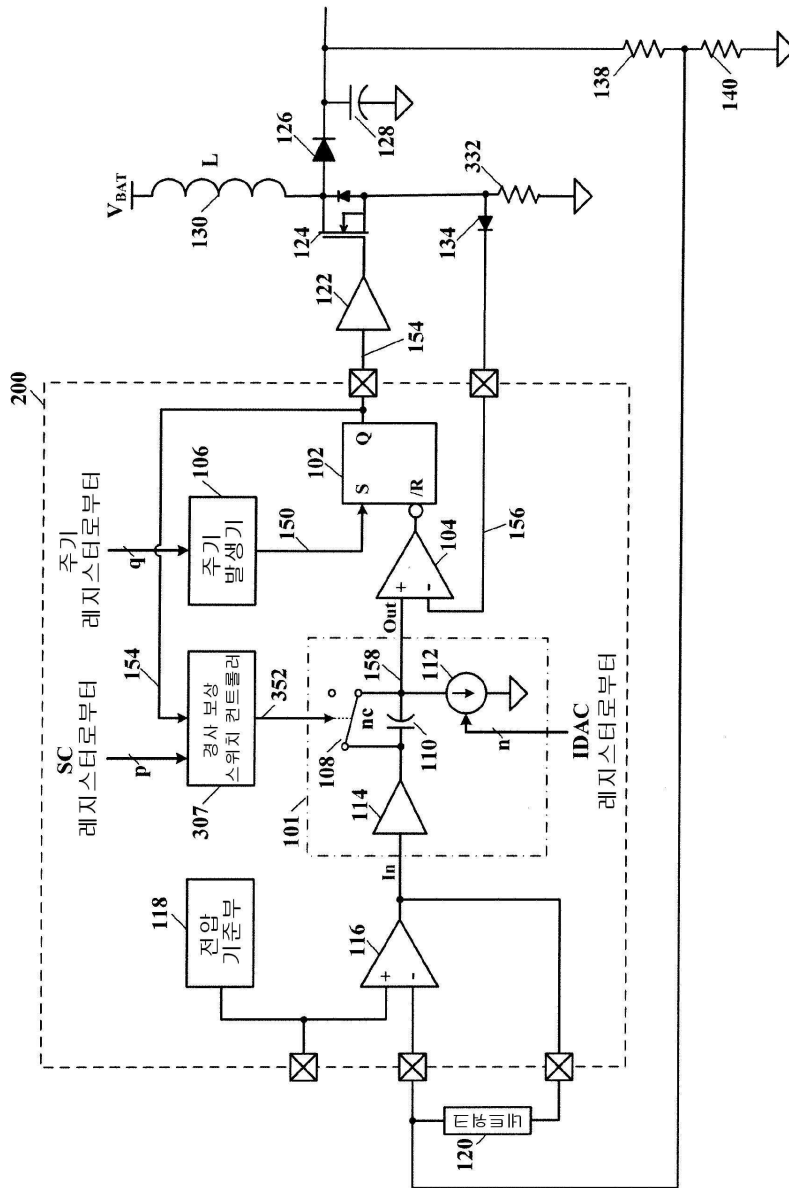
도면1



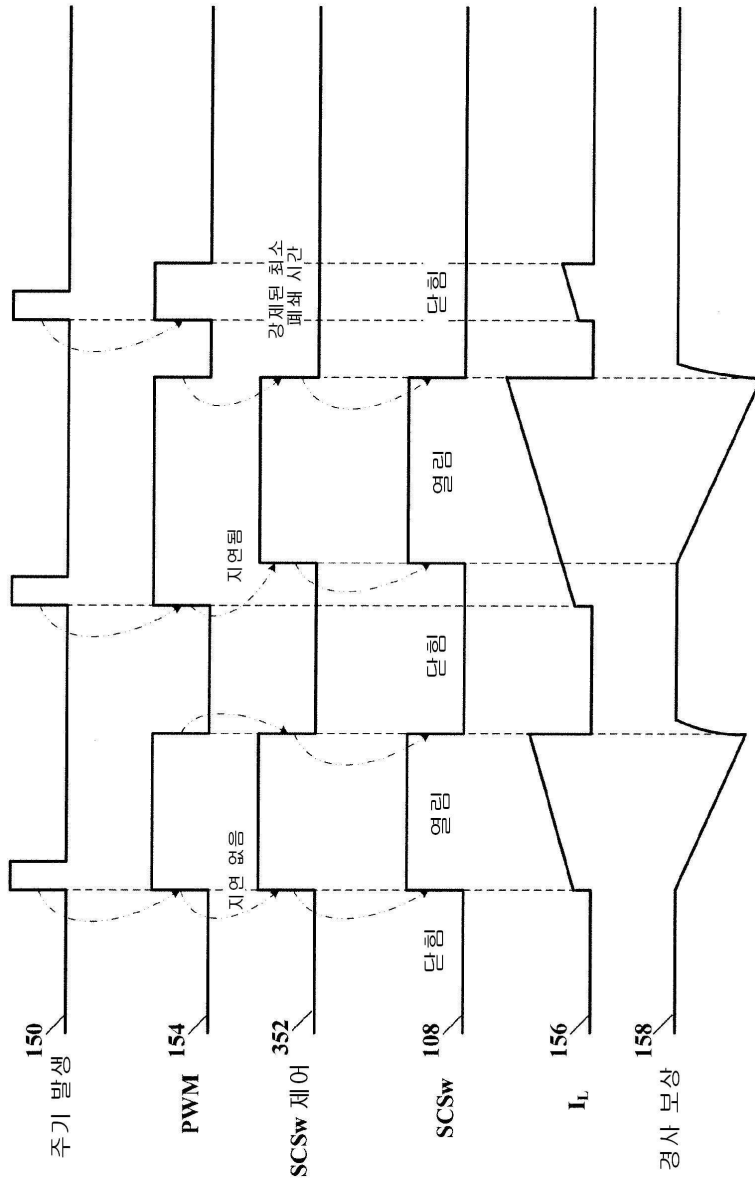
도면2



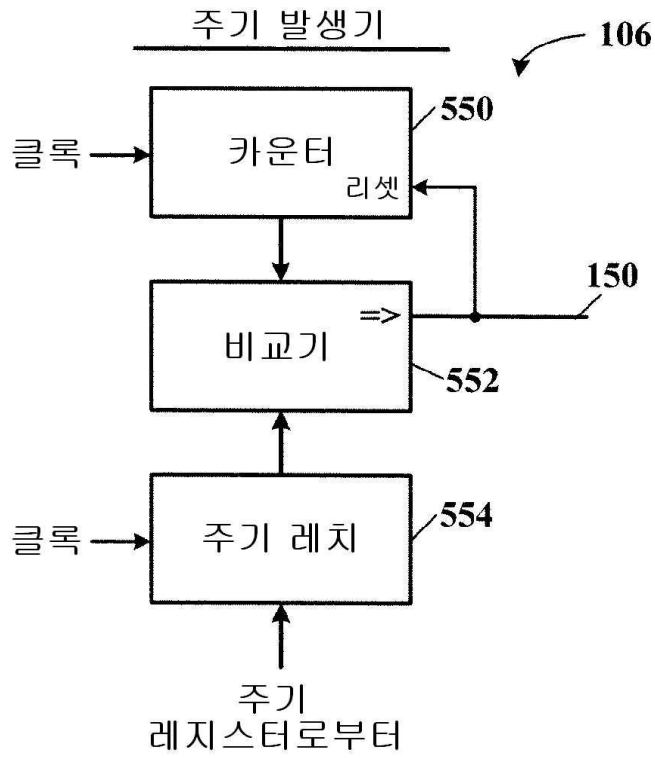
도면3



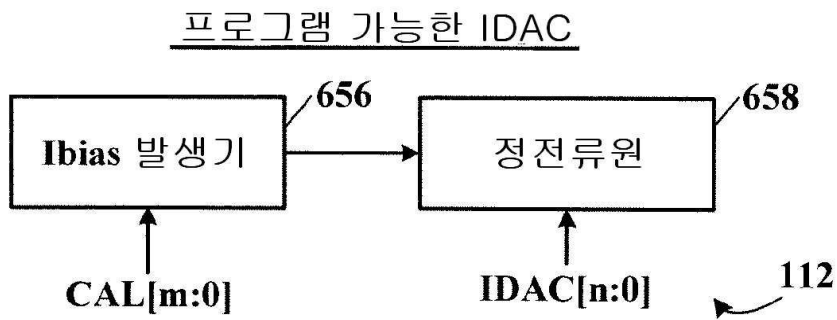
도면4



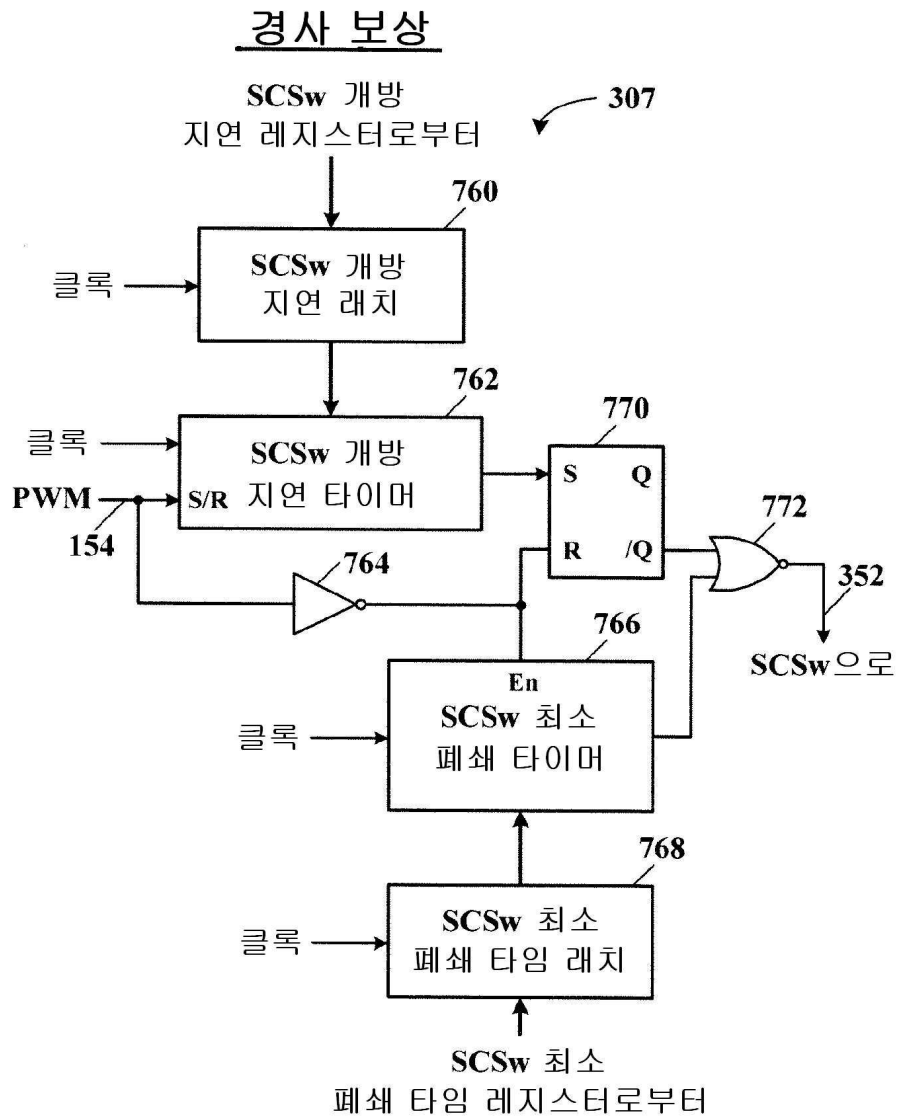
도면5



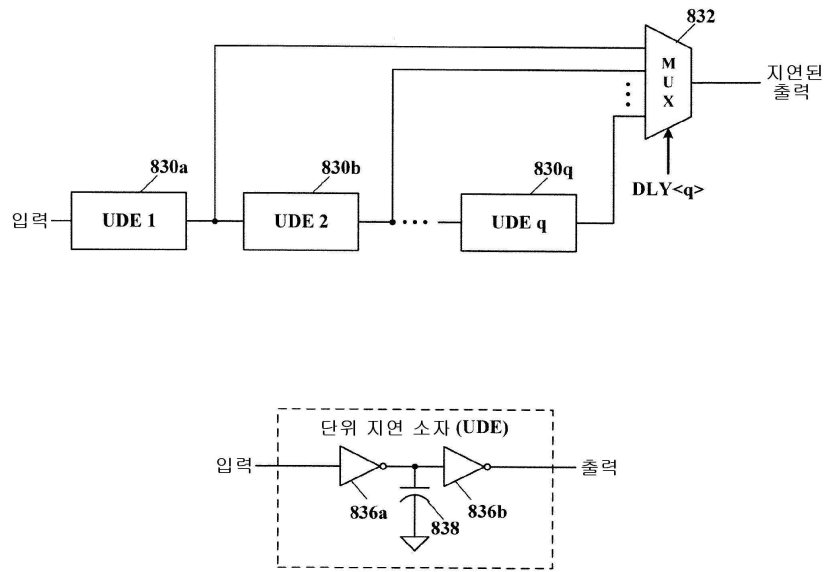
도면6



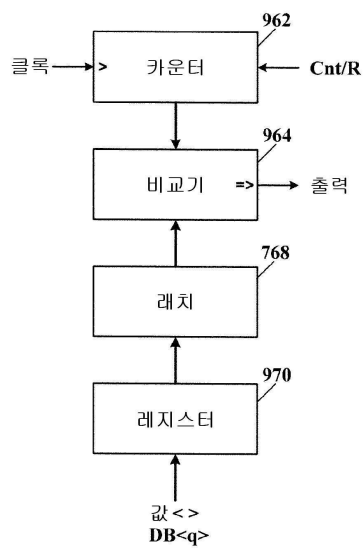
도면7



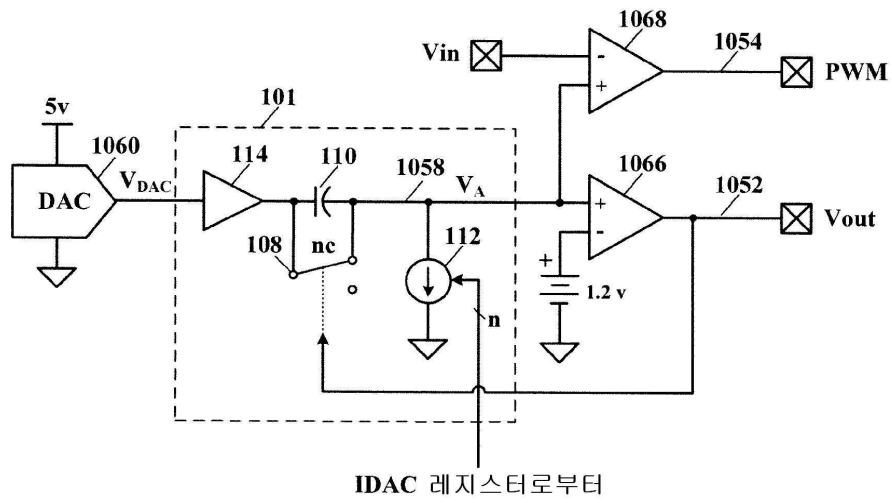
도면8



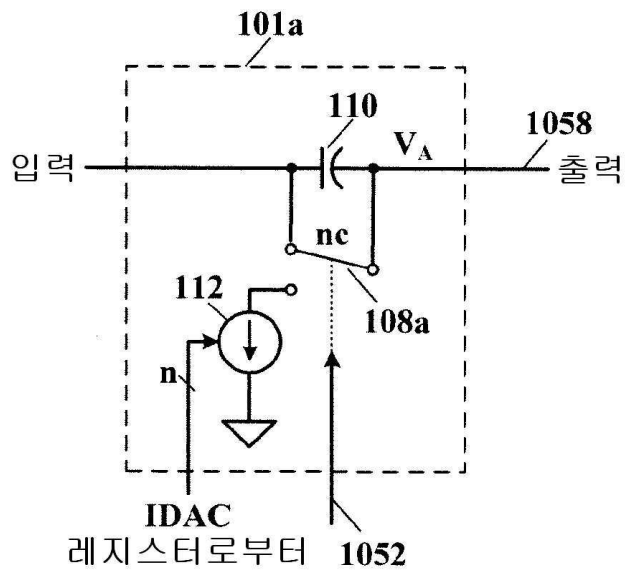
도면9



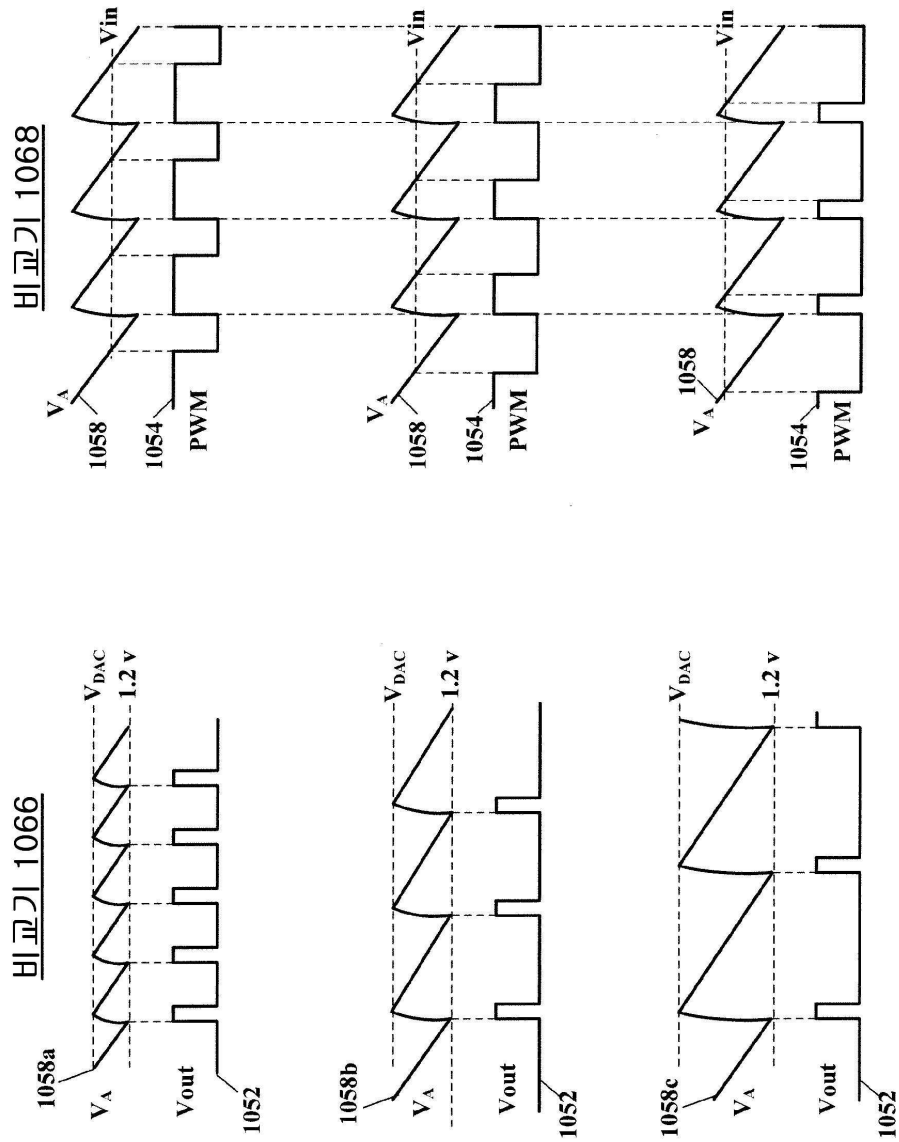
도면10



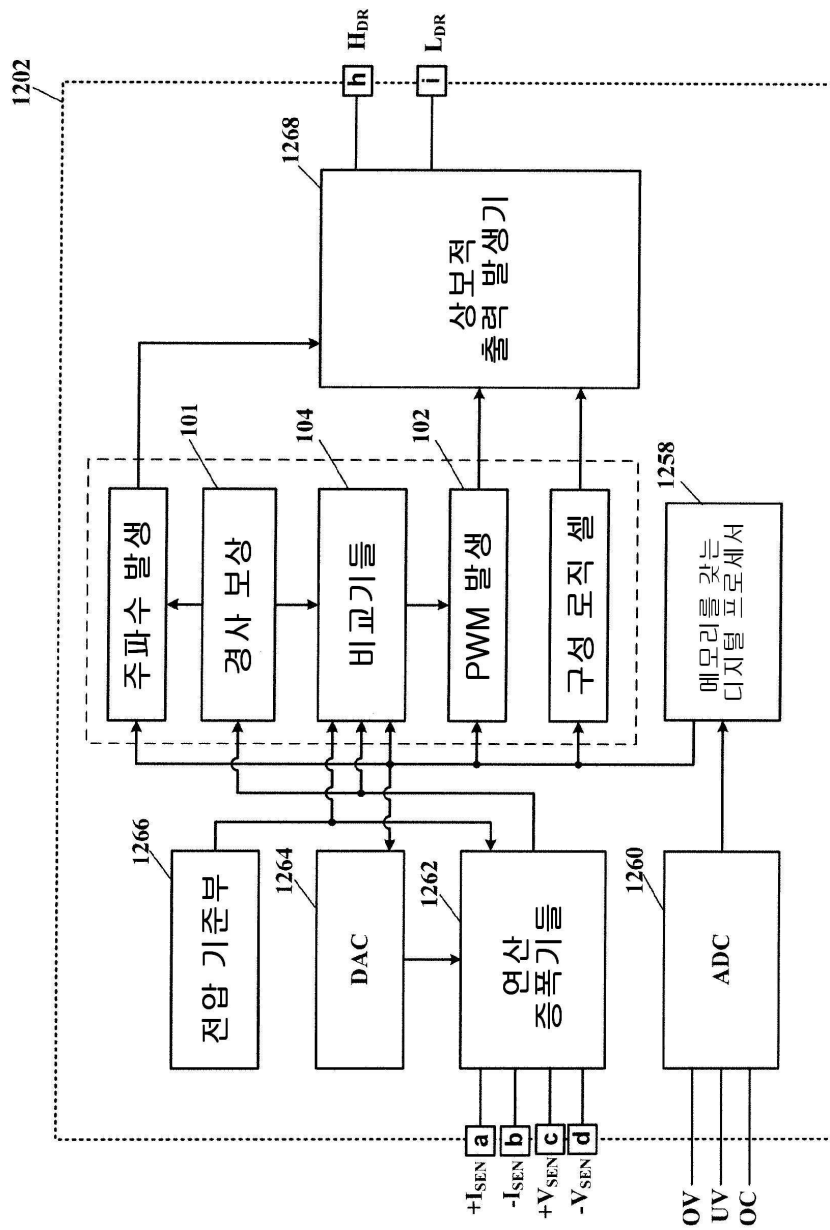
도면10a



도면11



도면12



도면13

