

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第1部門第2区分

【発行日】令和3年3月4日(2021.3.4)

【公開番号】特開2019-166064(P2019-166064A)

【公開日】令和1年10月3日(2019.10.3)

【年通号数】公開・登録公報2019-040

【出願番号】特願2018-56204(P2018-56204)

【国際特許分類】

A 6 3 F 5/04 (2006.01)

【F I】

A 6 3 F 5/04 5 1 6 C

A 6 3 F 5/04 5 1 7

【手続補正書】

【提出日】令和3年1月21日(2021.1.21)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項1

【補正方法】変更

【補正の内容】

【請求項1】

遊技メダル投入口と、

プロッカと、

演算機能を備えた所定のICと、

所定の制御基板と、

所定の制御基板を収容する基板ケースと

を備え、

所定の状況にて、電源の供給が遮断される事象が発生した時から、当該電源の供給が遮断される事象を検知し、電源断処理を実行する時までの期間の設計値をT1とし、

所定の状況にて、遊技メダル投入口から遊技メダルが投入される場合における、当該遊技メダルが投入される時から、当該遊技メダルがプロッカに到達する直前までの期間の設計値をT2としたとき、

T1 < T2

となっており、

基板ケースは上カバーと下カバーとから構成されており、

上カバーの或る面には、上カバーの成型時のゲート跡を有し、

所定の制御基板の一方の面には所定のICが搭載されており、

基板ケースに所定の制御基板が収容されている状態では、上カバーを介して所定のICが視認可能となっており、

上カバーの或る面に対して垂直な方向における所定のICと重なる範囲には、ゲート跡を有さないよう構成されている

遊技機。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

本発明は、以下の解決手段によって上述の課題を解決する(かっこ書きで、対応する実

施形態の構成を示す。)。

本発明は、

遊技メダル投入口(メダル投入口47)と、

プロッカ(プロッカ45)と、

演算機能を備えた所定のIC(メインCPU55)と、

所定の制御基板(メイン制御基板50)と、

所定の制御基板を収容する基板ケース(基板ケース56)と

を備え、

所定の状況にて、電源の供給が遮断される事象が発生した時から、当該電源の供給が遮断される事象を検知し、電源断処理を実行する時までの期間の設計値をT1(図5中、「T1」とし、

所定の状況にて、遊技メダル投入口から遊技メダルが投入される場合における、当該遊技メダルが投入される時から、当該遊技メダルがプロッカに到達する直前までの期間の設計値をT2(明細書「0227」に記載の「T2'」に相当)としたとき、

T1 < T2

となつてあり、

基板ケースは上カバー(上カバー57)と下カバー(下カバー58)とから構成されており、

上カバーの或る面には、上カバーの成型時のゲート跡(ゲート跡57b及び58b)を有し、

所定の制御基板の一方の面には所定のICが搭載されており、

基板ケースに所定の制御基板が収容されている状態では、上カバーを介して所定のICが視認可能となつてあり、

上カバーの或る面に対して垂直な方向における所定のICと重なる範囲には、ゲート跡を有さないよう構成されている。