



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0039740
(43) 공개일자 2014년04월02일

(51) 국제특허분류(Int. Cl.)
H01L 33/48 (2010.01) *H01L 33/54* (2010.01)
H01L 33/64 (2010.01)
(21) 출원번호 10-2012-0106341
(22) 출원일자 2012년09월25일
심사청구일자 없음

(71) 출원인
엘지이노텍 주식회사
서울특별시 중구 한강대로 416 (남대문로5가, 서
울스퀘어)
(72) 발명자
김병목
서울특별시 중구 한강대로 416 (남대문로5가, 서
울스퀘어)
강보희
서울특별시 중구 한강대로 416 (남대문로5가, 서
울스퀘어)
(뒷면에 계속)
(74) 대리인
박영복, 김용인

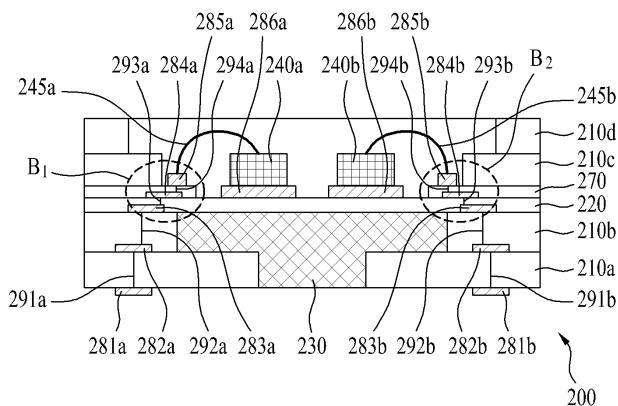
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 **발광소자 패키지**

(57) 요 약

실시 예는 패키지 몸체; 상기 패키지 몸체에 배치되는 적어도 하나의 전극 패턴; 상기 전극 패턴과 전기적으로 연결되는 적어도 하나의 발광소자; 상기 패키지 몸체의 내부에 삽입되고, 상기 발광소자와 열접촉하는 방열부; 및 상기 방열부 위에 배치되는 크랙 방지부를 포함하고, 상기 크랙 방지부는 내부에 오픈 영역이 형성되고, 상기 오픈 영역에 상기 발광소자가 배치되는 발광소자 패키지를 제공한다.

대 표 도 - 도2



(72) 발명자

김하나

서울특별시 중구 한강대로 416 (남대문로5가, 서울
스퀘어)

코다이라 히로시

서울특별시 중구 한강대로 416 (남대문로5가, 서울
스퀘어)

탄다 유이치로

서울특별시 중구 한강대로 416 (남대문로5가, 서울
스퀘어)

오제키 사토시

서울특별시 중구 한강대로 416 (남대문로5가, 서울
스퀘어)

특허청구의 범위

청구항 1

패키지 몸체;

상기 패키지 몸체에 배치되는 적어도 하나의 전극 패턴;

상기 전극 패턴과 전기적으로 연결되는 적어도 하나의 발광소자;

상기 패키지 몸체의 내부에 삽입되고, 상기 발광소자와 열접촉하는 방열부; 및

상기 방열부 위에 배치되는 크랙 방지부를 포함하고,

상기 크랙 방지부는 내부에 오픈 영역이 형성되고, 상기 오픈 영역에 상기 발광소자가 배치되는 발광소자 패키지.

청구항 2

제1 항에 있어서,

상기 방열부는 금속 또는 합금을 포함하는 발광소자 패키지.

청구항 3

제1 항 또는 제2 항에 있어서,

상기 방열부는 CuW를 포함하는 발광소자 패키지.

청구항 4

제1 항에 있어서,

상기 패키지 몸체는 복수 개의 제1 세라믹층으로 이루어지는 발광소자 패키지.

청구항 5

제4 항에 있어서,

상기 크랙 방지부는 제2 세라믹층으로 이루어지는 발광소자 패키지.

청구항 6

제5 항에 있어서,

상기 크랙 방지부를 이루는 제2 세라믹층의 두께는 상기 패키지 몸체를 이루는 각각의 두께가 다른 제1 세라믹층 들의 두께 중 얇은 세라믹 층의 0.5배 내지 1배인 발광소자 패키지.

청구항 7

제1 항에 있어서,

상기 오픈 영역의 면적은 상기 발광소자 방향의 상기 방열부의 단면적보다 작은 발광소자 패키지.

청구항 8

제1 항에 있어서,

상기 크랙 방지부의 오픈 영역의 면적이 상기 방열부의 최소 단면적보다 작은 발광소자 패키지.

청구항 9

제1 항에 있어서,

상기 크랙 방지부의 오픈 영역의 면적은, 상기 방열부의 최대 단면적보다 작고 상기 방열부의 최소 단면적보다 큰 발광소자 패키지.

청구항 10

제1 항에 있어서,

상기 방열층은, 상기 발광소자 방향의 단면적이 가장 큰 발광소자 패키지.

청구항 11

제1 항에 있어서,

상기 방열부와 상기 크랙 방지부의 사이에 배치되는 제3 세라믹층을 더 포함하고, 상기 발광소자는 상기 세라믹층을 통하여 상기 방열부와 열접촉하는 발광소자 패키지.

명세서

기술 분야

[0001]

실시 예는 발광소자 패키지에 관한 것이다.

배경기술

[0002]

반도체의 3-5족 또는 2-6족 화합물 반도체 물질을 이용한 발광 다이오드(Light Emitting Diode)나 레이저 다이오드와 같은 발광소자는 박막 성장 기술 및 소자 재료의 개발로 적색, 녹색, 청색 및 자외선 등 다양한 색을 구현할 수 있으며, 형광 물질을 이용하거나 색을 조합함으로써 효율이 좋은 백색 광선도 구현이 가능하며, 형광등, 백열등 등 기존의 광원에 비해 저 소비 전력, 반영구적인 수명, 빠른 응답속도, 안전성, 환경친화성의 장점을 가진다.

[0003]

따라서, 광 통신 수단의 송신 모듈, LCD(Liquid Crystal Display) 표시 장치의 백라이트를 구성하는 냉음극관(CCFL: Cold Cathode Fluorescence Lamp)을 대체하는 발광 다이오드 백라이트, 형광등이나 백열 전구를 대체할 수 있는 백색 발광 다이오드 조명 장치, 자동차 헤드 라이트 및 신호등에까지 응용이 확대되고 있다.

[0004]

발광소자 패키지는 패키지 몸체에 제1 전극과 제2 전극이 배치되고, 패키지 몸체의 바닥 면에 발광소자가 배치되며 제1 전극 및 제2 전극과 전기적으로 연결된다.

[0005]

도 1은 종래의 발광소자 패키지를 나타낸 도면이다.

[0006]

발광소자 패키지(100)는 패키지 몸체(110a, 110b, 110c)에 캐비티 구조가 형성되고, 캐비티의 바닥 면에 발광소자(140)가 배치된다. 패키지 몸체(110a, 110b, 100c)의 하부에는 방열부(130)가 배치될 수 있는데, 방열부(130)와 발광소자(140)는 도전성 접착층(미도시)으로 고정될 수 있다.

[0007]

캐비티 내에는 몰딩부(150)가 발광소자(140)를 둘러싸며 보호할 수 있는데, 몰딩부(150)는 형광체(160)를 포함할 수 있으며, 발광소자(140)에서 방출된 제1 파장 영역의 광이 형광체(160)를 여기시키고, 형광체(160)에서 제2 파장 영역의 광이 방출될 수 있다.

[0008]

그러나, 종래의 발광소자 패키지는 다음과 같은 문제점이 있다.

[0009]

도 1에서 방열부(130)은 열전도성이 우수한 물질로 이루어질 수 있는데, 발광소자 패키지(100)에서 발광소자(140)로부터 열이 방열부(130)를 통하여 방출될 수 있다.

[0010]

이때, 방열부(130)가 열팽창하면 발광소자(140)에 손상을 가할 수 있으므로, 세라믹층(120) 등을 방열부 위에 배치하여 방열부의 열팽창에 의한 발광소자(140)의 손상을 방지할 수 있다.

[0011]

그러나, 방열부(130) 위에 세라믹층(120)을 배치하면, 세라믹 패키지를 제작하는 소성(Co-fired) 공정 과정에서 방열부(130)와 패키지 몸체(110b)의 열 팽창 계수 차이(Mis-match)에 의하여 방열부(130)와 패키지 몸체(110b)의 경계 부분 상단의 세라믹 층(120)이 응력(Stress)을 받아서, 도 1의 'A' 영역에 도시한 바와 같이 소성 공정 후 패키지 내부의 세라믹층(120)에 크랙이 발생할 수 있다. 즉, 이종 물질간의 열팽창계수의 차이에 의하여 세라믹층(120)에 손상이 가해지고, 발광소자 패키지(100)의 밀봉(Hermetic Sealing) 내구성 저하로 장기 구동 또

는 고습 환경에서의 동작 시에 수명 저하를 유발할 수 있다.

발명의 내용

해결하려는 과제

[0012] 실시 예는 발광소자 패키지의 밀봉 내구성을 향상시키고자 한다.

과제의 해결 수단

[0013] 실시 예는 패키지 몸체; 상기 패키지 몸체에 배치되는 적어도 하나의 전극 패턴; 상기 전극 패턴과 전기적으로 연결되는 적어도 하나의 발광소자; 상기 패키지 몸체의 내부에 삽입되고, 상기 발광소자와 열접촉하는 방열부; 및 상기 방열부 위에 배치되는 크랙 방지부를 포함하고, 상기 크랙 방지부는 내부에 오픈 영역이 형성되고, 상기 오픈 영역에 상기 발광소자가 배치되는 발광소자 패키지를 제공한다.

[0014] 방열부는 CuW를 포함할 수 있다.

[0015] 패키지 몸체는 복수 개의 제1 세라믹층으로 이루어질 수 있다.

[0016] 크랙 방지부는 제2 세라믹층으로 이루어질 수 있다.

[0017] 크랙 방지부를 이루는 제2 세라믹층의 두께는 상기 패키지 몸체를 이루는 제1 세라믹층의 두께의 0.5배 내지 1 배일 수 있다.

[0018] 크랙 방지부는 내부에 오픈 영역이 형성되고, 상기 오픈 영역에 상기 발광소자가 배치될 수 있다.

[0019] 오픈 영역의 면적은 상기 발광소자 방향의 상기 방열부의 단면적보다 작을 수 있다.

[0020] 크랙 방지부의 오픈 영역의 면적이 상기 방열부의 최소 단면적보다 작을 수 있다.

[0021] 크랙 방지부의 오픈 영역의 면적은, 상기 방열부의 최대 단면적보다 작고 상기 방열부의 최소 단면적보다 클 수 있다.

[0022] 방열층은 상기 발광소자 방향의 단면적이 가장 클 수 있다.

[0023] 방열부와 상기 크랙 방지부의 사이에 배치되는 제3 세라믹층을 더 포함하고, 상기 발광소자는 상기 세라믹층을 통하여 상기 방열부와 열접촉할 수 있다.

발명의 효과

[0024] 실시 예에 따른 발광소자 패키지들은 패키지의 제조 공정 중 소성(cofired) 공정 후에 방열부가 열팽창하더라도, 제3 세라믹층과 크랙 방지부가 방열부의 열팽창에 의한 응력을 견딜 수 있고, 특히 방열부의 가장 자리에 대응되는 영역에서 제3 세라믹층에 가해지는 응력을 크랙 방지부가 상쇄할 수 있어서 발광소자 패키지의 밀봉 내구성이 향상될 수 있다.

도면의 간단한 설명

[0025] 도 1은 종래의 발광소자 패키지를 나타낸 도면이고,

도 2는 발광소자 패키지의 일실시 예의 단면도이고,

도 3a 내지 도 3c는 도 2에서 방열부과 크랙 방지부의 위치 관계의 일실시 예들을 개략적으로 나타낸 도면이고,

도 4a 내지 도 4c는 도 2에서 크랙 방지부의 다른 실시 예들을 나타낸 도면이고,

도 5는 발광소자 패키지가 배치된 조명장치의 일실시 예를 나타낸 도면이고,

도 6은 발광소자 패키지가 배치된 영상표시장치의 일실시 예를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0026] 이하 상기의 목적을 구체적으로 실현할 수 있는 본 발명의 실시 예를 첨부한 도면을 참조하여 설명한다.

[0027] 본 발명에 따른 실시 예의 설명에 있어서, 각 element의 "상(위) 또는 하(아래)(on or under)"에 형성되는 것

으로 기재되는 경우에 있어, 상(위) 또는 하(아래)(on or under)는 두개의 element가 서로 직접(directly) 접촉되거나 하나 이상의 다른 element가 상기 두 element 사이에 배치되어(indirectly) 형성되는 것을 모두 포함한다. 또한 “상(위) 또는 하(아래)(on or under)”으로 표현되는 경우 하나의 element를 기준으로 위쪽 방향 뿐만 아니라 아래쪽 방향의 의미도 포함할 수 있다.

[0028] 도 2는 발광소자 패키지의 일실시 예의 단면도이다.

[0029] 실시 예에 따른 발광소자 패키지(200)는 패키지 몸체가 복수 개의 제1 세라믹 층(210a, 220b, 210c, 210d)으로 이루어진다. 패키지 몸체는 고온 동시 소성 세라믹(High Temperature Cofired Ceramics, HTCC) 또는 저온 동시 소성 세라믹(Low Temperature Cofired Ceramics, LTCC) 기술을 이용하여 구현될 수 있다.

[0030] 패키지 몸체가 다층의 세라믹 기판인 경우, 각 층의 두께는 동일할 수도 있고, 다를 수도 있다. 패키지 몸체는 질화물 또는 산화물의 절연성 재질로 이루어질 수 있으며, 예를 들어, SiO_2 , Si_xO_y , Si_3N_y , SiO_xN_y , Al_2O_3 또는 AlN 을 포함할 수 있다.

[0031] 복수 개의 제1 세라믹 층(210a, 210b, 210c, 210d)의 폭이 각각 다를 수 있고, 일부(210a, 210b)는 발광소자 패키지(200) 또는 캐비티의 바닥을 이룰 수 있으며, 다른 일부(210c, 210d)는 캐비티의 측벽을 이룰 수 있다.

[0032] 상술한 복수 개의 제1 세라믹 층(210a, 210b, 210c, 210d)으로 이루어지는 캐비티의 바닥 면에 발광소자가 (240a, 240b)가 배치되는데, 발광소자(230)는 두 개 이상이 배치될 수 있다.

[0033] 발광소자(240a, 240b)와 와이어(245a, 245b)를 둘러싸고 캐비티의 내부에는 몰딩부(250)가 배치되는데, 몰딩부(250)는 실리콘 수지나 형광체(260)를 포함할 수 있고, 형광체(260)는 발광소자(240a, 240b)에서 방출된 제1 파장 영역의 광을 보다 장파장인 제2 파장 영역의 광으로 변환할 수 있다. 예를 들어 제1 파장 영역이 자외선 영역이면 제2 파장 영역은 가시광선 영역일 수 있다.

[0034] 또한, 몰딩부(250) 상부에 금속 증착 또는 도금을 하여 글래스 캡(Glass Cap 또는 Lid)과 유테틱 본딩(Eutectic Bonding) 또는 용접(Welding) 등을 적용하여 밀봉(Hermetic Sealing) 또는 복수개의 제 1 세라믹층(210d, 210c)과 같이 단차 구조를 갖도록 하고 그 단차 홈에 비 반사 코팅 글래스(Anti-reflecting glass plate)를 접착제(UV Bond, 열 경화성 Bond 등)를 적용한 본딩을 통해 밀봉(Hermetic Sealing)을 할 수도 있다.

[0035] 발광소자는 복수의 화합물 반도체층, 예를 들어 3족-5족 원소의 반도체층을 이용한 LED(Light Emitting Diode)를 포함하는데, 발광소자는 청색, 녹색 또는 적색 등과 같은 광을 방출하는 유색 발광소자이거나 UV를 방출하는 UV 발광소자일 수 있다.

[0036] 상술한 발광소자(240a, 240b)는 수직형 발광소자 또는 수평형 발광소자일 수 있는데, 각각 제1 도전형 반도체층과 활성층 및 제2 도전형 반도체층을 포함하는 발광 구조물을 포함할 수 있다.

[0037] 제1 도전형 반도체층은 반도체 화합물로 형성될 수 있으며, 예를 들어 3족-5족 또는 2족-6족 등의 화합물 반도체로 형성될 수 있다. 또한, 제1 도전형 도편트가 도핑될 수 있다. 제1 도전형 반도체층이 n형 반도체층인 경우, 상기 제1 도전형 도편트는 n형 도편트로서 Si, Ge, Sn, Se, Te를 포함할 수 있으나 이에 한정되지 않는다.

[0038] 상기 제1 도전형 반도체층은 제1 도전형 반도체층으로만 형성되거나, 상기 제1 도전형 반도체층 아래에 언도프트 반도체층을 더 포함할 수 있으며, 이에 대해 한정하지는 않는다.

[0039] 상기 언도프트 반도체층은 상기 제1 도전형 반도체층의 결정성 향상을 위해 형성되는 층으로, 상기 n형 도편트가 도핑되지 않아 상기 제1 도전형 반도체층에 비해 낮은 전기전도성을 갖는 것을 제외하고는 상기 제1 도전형 반도체층과 같을 수 있다.

[0040] 제1 도전형 반도체층 상에 활성층이 형성될 수 있다. 활성층은 제1 도전형 반도체층을 통해서 주입되는 전자와 이후 형성되는 제2 도전형 반도체층을 통해서 주입되는 정공이 서로 만나서 활성층(발광층) 물질 고유의 에너지 밴드에 의해서 결정되는 에너지를 갖는 빛을 방출하는 층이다.

[0041] 상기 활성층은 이중 접합 구조(Double Hetero Junction Structure), 단일 우물 구조, 다중 우물 구조, 양자선(Quantum-Wire) 구조, 또는 양자 점(Quantum Dot) 구조 중 적어도 어느 하나로 형성될 수 있다. 예를 들어, 상기 활성층은 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH_3), 질소 가스(N_2), 및 트리메틸 인듐 가스(TMIn)가 주입되어 다중 양자 우물 구조가 형성될 수 있으나 이에 한정되는 것은 아니다.

- [0042] 상기 활성층의 우물층/장벽층은 예를 들어, InGaN/GaN, InGaN/InGaN, GaN/AlGaN, InAlGaN/GaN, GaAs(InGaAs)/AlGaAs, GaP(InGaP)/AlGaP 중 어느 하나 이상의 페어 구조로 형성될 수 있으나 이에 한정되지 않는다. 상기 우물층은 상기 장벽층의 밴드 갭보다 작은 밴드 갭을 갖는 물질로 형성될 수 있다.
- [0043] 상기 활성층의 위 또는/및 아래에는 도전형 클래드층(미도시)이 형성될 수 있다. 도전형 클래드층은 활성층의 장벽층의 밴드갭보다 더 넓은 밴드갭을 갖는 반도체로 형성될 수 있다. 예를 들어, 도전형 클래드층은 GaN, AlGaN, InAlGaN 또는 초격자 구조를 포함할 수 있다. 또한, 도전형 클래드층은 n형 또는 p형으로 도핑될 수 있다.
- [0044] 그리고, 활성층 상에 제2 도전형 반도체층이 형성될 수 있다. 제2 도전형 반도체층은 반도체 화합물로 형성될 수 있으며, 예를 들어 제2 도전형 도편트가 도핑된 3족-5족 화합물 반도체로 형성될 수 있다. 상기 제2 도전형 반도체층(234c)은 예를 들어, $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질을 포함할 수 있다. 제2 도전형 반도체층이 p형 반도체층인 경우, 상기 제2 도전형 도편트는 p형 도편트로서, Mg, Zn, Ca, Sr, Ba 등을 포함할 수 있으나 이에 한정하지 않는다.
- [0045] 여기서, 상술한 바와 다르게, 제1 도전형 반도체층이 p형 반도체층을 포함하고 상기 제2 도전형 반도체층이 n형 반도체층을 포함할 수도 있다. 또한, 상기 제1 도전형 반도체층 상에는 n형 또는 p형 반도체층을 포함하는 제3 도전형 반도체층이 형성될 수도 있는데, 이에 따라 상술한 발광소자(240a, 240b)는 n-p, p-n, n-p-n, p-n-p 접합 구조 중 적어도 어느 하나를 포함할 수 있다.
- [0046] 그리고, 패키지 몸체가 무기 재질의 제1 세라믹 층(210a, 210b, 210c, 210d)으로 이루어져 있으므로, 약 280nm의 파장을 갖는 심자외선(Deep UV) LED 또는 약 365~405nm의 파장을 갖는 근자외선(Near UV) LED를 포함한 발광소자(200)를 사용하더라도 발광소자(200)에서 방출된 자외선 광에 의해 패키지 몸체가 변색되거나 변질될 우려가 없어 발광 모듈의 신뢰성을 유지할 수 있다.
- [0047] 본 실시 예에서 패키지 몸체는 서로 동일한 두께를 가지는 4개의 제1 세라믹층 (210a, 210b, 210c, 210d)으로 이루어져 있으나, 더 많은 개수의 제1 세라믹층으로 이루어질 수 있으며, 각각의 제1 세라믹층의 두께가 서로 다르게 구비될 수도 있다.
- [0048] 도 2에서 패키지 몸체의 표면에 발광소자(240a, 240b)가 배치되는데, 발광소자(240a, 240b)는 도전성 접착층(286a, 286b)과 제3 세라믹층(220)을 통하여 방열부(230)와 접촉하고 있다. 방열부(230)는 열전도성이 우수한 물질로 이루어질 수 있고, 특히 CuW으로 이루어질 수 있으며, 도 2에서는 하나의 방열부(230)가 도시되어 있으나 2개 이상의 방열부로 나뉘어 배치될 수도 있다.
- [0049] 방열부(230)가 제1 세라믹층(210a, 210b) 내부에 배치될 수 있으며, 방열부(230)과 제1 세라믹층(210a, 210b)의 위에는 제3 세라믹층(220)과 크랙 방지부(270)가 배치될 수 있는데, 크랙 방지부(270)는 제2 세라믹층으로 이루어질 수 있다.
- [0050] 그리고, 크랙 방지부(270)의 일부 내지 가운데 영역에 오픈 영역이 형성되고, 상술한 오픈 영역을 통하여 제3 세라믹층(220)이 노출되고, 상술한 제3 세라믹층(220)의 노출된 영역의 일부에 발광소자(240a, 240b)가 배치되어, 발광소자(240a, 240b)가 제3 세라믹층(220)을 통하여 방열부(230)와 열접촉할 수 있다.
- [0051] 제1 세라믹층(210c, 210d)이 캐비티의 측벽을 이루며, 발광소자 패키지(100)에서 발광소자(240a, 240b)의 전기적인 연결을 아래에서 설명한다.
- [0052] 복수 개의 제1 세라믹층(210a, 210b)과 제3 세라믹층(220) 및 크랙 방지부(270)에 복수 개의 제1 전극 패턴(281a~284a)과 제2 전극 패턴(281b~284b)이 배치되고, 각각의 제1 전극 패턴(281a~284a) 제2 전극 패턴(281b~284b)의 사이에는 연결 전극(291a~291c, 291b~293b)이 배치된다.
- [0053] 구체적으로 설명하면 다음과 같다.
- [0054] 방열층(230)이 제1 세라믹층(210a, 210b)이 내부에 배치되고, 크랙 방지부(270)에는 각각 제1 본딩 패드(285a)와 제2 본딩 패드(285b)가 배치되며, 발광소자(240a, 240b)는 각각 제1 본딩 패드(285a) 및 제2 본딩 패드(285b)와 와이어(245a, 245b)로 본딩될 수 있다. 그리고, 제1 본딩 패드(285a) 및 제2 본딩 패드(285b)는 각각 제1 전극 패턴(284a) 및 제2 전극 패턴(284b)과 연결 전극(294a, 294b)로 전기적으로 연결될 수 있다.
- [0055] 상술한 연결 전극(291a~294a, 291b~294b)들은 제1 세라믹층(210a, 210b)과 제3 세라믹층(220) 및 크랙 방지부(270) 내에 관통 홀이 형성되고, 상기 관통 홀에 도전성 물질이 채워져서 형성될 수 있다.

- [0056] 도 2에서 제1 세라믹층(210a)의 아래에는 방열층(230)과 제2 전극 패턴(281a, 281b)이 노출되어 회로 기판에 직접 전기적으로 접촉할 수 있으며, 방열층(230)은 전극 패턴으로 작용할 수 있다.
- [0057] 도 3a 내지 도 3c는 도 2에서 방열부과 크랙 방지부의 위치 관계의 일실시 예들을 개략적으로 나타낸 도면이다.
- [0058] 도 3a에서, 방열부(230)는 제1 세라믹층(210a)과 대응되는 높이에서의 폭(W_a)이 제1 세라믹층(210b)과 대응되는 높이에서의 폭(W_b)보다 더 넓다. 그리고, 크랙 방지부(270)의 오픈 영역의 폭(W_c)은, 상술한 제1 세라믹층(210a)과 대응되는 높이에서의 폭(W_a)보다 좁고 제1 세라믹층(210b)과 대응되는 높이에서의 폭(W_b)보다 더 넓을 수 있다.
- [0059] 즉, 방열부(230)은 발광소자와 접촉하는 부분에서의 폭 내지 면적보다, 반대 방향으로 방출하는 부분에서의 폭 내지 면적이 더 넓으므로 방열 효과의 향상을 기대할 수 있다.
- [0060] 그리고, 크랙 방지부(270)의 오픈 영역의 폭(W_c)이 제1 세라믹층(210a)과 대응되는 높이에서의 폭(W_a)보다 좁으므로, 방열부(230)의 열팽창에 의한 응력을 크랙 방지부(270)가 막아서, 제3 세라믹층(220)에 발생할 수 있는 크랙(crack)을 방지할 수 있다. 그리고, 제3 세라믹층(222)이 노출되는 영역에는 발광소자가 배치될 수 있으므로, 크랙 방지부(270)의 오픈 영역의 폭(W_c)이 제1 세라믹층(210b)과 대응되는 높이에서의 폭(W_b)보다 넓게 배치될 수 있다.
- [0061] 도 3a에서, 하나의 제1 세라믹층(210a)의 두께(t_1)는 다른 제1 세라믹층(210b)의 두께(t_2)와 동일할 수 있다. 그리고, 제2 세라믹층일 수 있는 크랙 방지부(270)의 두께(t_3)는 제3 세라믹층(t_4)의 두께와 동일할 수 있으며, 제1 세라믹층(210a)의 두께(t_1)의 0.5 배 내지 1배의 두께로 형성될 수 있다. 본 실시 예에서는, 제1 세라믹층(210a)의 두께(t_1 , t_2)는 6 밀리미터일 수 있고, 크랙 방지부(270)의 두께(t_3)는 4 밀리미터일 수 있고, 제3 세라믹층(t_4)의 두께 2 밀리미터일 수 있다. 상술한 제1 세라믹층(210a)의 두께(t_1)는 발광소자 패키지의 하나의 실시예일 뿐이며, 다른 실시예 예를 들면 크랙 방지부(270)의 두께와 제1 세라믹층(210a)의 두께(t_1)가 동일할 수 있다.
- [0062] 도 3b에 도시된 실시 예는, 도 3a의 실시 예와 비교하면 방열부(230)의 상, 하의 폭이 바뀌어 있다. 즉, 제1 세라믹층(210b)과 대응되는 높이에서의 폭(W_a)이 제1 세라믹층(210a)과 대응되는 높이에서의 폭(W_b)보다 더 넓다. 이때, 방열부(230)의 열팽창에 의한 응력은 특히 방열부(230)의 가장 자리에 집중될 수 있는데, 크랙 방지부(270)의 오픈 영역의 폭(W_c)이 제1 세라믹층(210b)과 대응되는 높이에서의 폭(W_a)보다 좁으므로, 방열부(230)의 가장 자리에 대응하는 영역의 제3 세라믹층(220)에 집중될 수 있는 응력을 크랙 방지부(270)가 완화할 수 있다.
- [0063] 도 3c에 도시된 실시 예는 도 3a의 실시 예와 유사하나, 크랙 방지부(270)의 오픈 영역의 폭(W_c)이 제1 세라믹층(210b)과 대응되는 높이에서의 폭(W_b)보다 좁게 배치되어, 방열부(230)의 가장 자리에 대응하는 영역의 제3 세라믹층(220)에 집중될 수 있는 응력을 크랙 방지부(270)가 완화할 수 있다.
- [0064] 도 4a 내지 도 4c는 도 2에서 크랙 방지부의 다른 실시 예들을 나타낸 도면이다.
- [0065] 방열부(230)는 제1 세라믹층(210a, 210b)로 이루어져서 이종의 재질에 열이 가해질 때 열팽창계수의 차이 등으로 인하여 특히, 도 3a나 도 3c에 도시된 형상과 같은 경우 방열부(230)가 도면의 아래 방향으로 이탈될 수 있다.
- [0066] 따라서, 도 4a 및 도 4b에 도시된 바와 같이 방열부(230)의 일부 영역에 돌출부(235)가 형성되어, 방열부(230)를 고정시킬 수 있다. 돌출부(235)는 방열부의 최상단의 가장 자리가 돌출되어 형성될 수 있으며, 'C' 영역과 'D' 영역에서 돌출부(235)가 제1 세라믹층(210b)에 의하여 지지될 수 있다.
- [0067] 도 4c는 돌출부(235)가 'C' 영역과 'D' 영역에 형성되어, 방열부(230)를 제1 세라믹층(210a, 210b)에 더욱 견고하게 고정시킬 수 있다. 도 4a 내지 도 4c에서 'E' 영역에도 돌출부가 형성되어 있으나, 방열부(230)의 고정에 기여하는 정도는 'C' 영역과 'D' 영역에 비하여 작을 수 있다.
- [0068] 상술한 실시예들에서 돌출부(235)는 방열부(230)의 가장 자리에 원형으로 형성될 수 있으나 단면도에서 양측에만 도시되고 있으며, 하나의 돌출부(235)는 인접한 2개의 층, 예를 들면 제1 세라믹층(210a, 210b)의 사이 또는 제1 세라믹층(210b)과 제2 세라믹층(220)의 사이에 배치될 수 있다.

- [0069] 상술한 발광소자 패키지의 일실시 예들은 방열부(230)가 열팽창하더라도, 제3 세라믹층(220)과 크랙 방지부(270)가 방열부(230)의 열팽창에 의한 응력을 견딜 수 있고, 특히 방열부(230)의 가장 자리에 대응되는 영역에서 제3 세라믹층(220)에 가해지는 응력을 크랙 방지부(270)가 상쇄할 수 있어서 발광소자 패키지의 내구성이 향상될 수 있다.
- [0070] 실시 예에 따른 발광소자 패키지는 복수 개가 기판 상에 어레이되며, 상기 발광소자 패키지의 광 경로 상에 광학 부재인 도광판, 프리즘 시트, 확산 시트 등이 배치될 수 있다. 이러한 발광소자 패키지, 기판, 광학 부재는 라이트 유닛으로 기능할 수 있다. 또 다른 실시 예는 상술한 실시 예들에 기재된 반도체 반도체 소자 또는 발광소자 패키지를 포함하는 표시 장치, 지시 장치, 조명 시스템으로 구현될 수 있으며, 예를 들어, 조명 시스템은 램프, 가로등을 포함할 수 있다. 이하에서는 상술한 발광소자 패키지가 배치된 조명 시스템의 일실시 예로서, 헤드 램프와 백라이트 유닛을 설명한다.
- [0071] 도 5는 발광소자 패키지를 포함하는 헤드 램프의 일실시 예를 나타낸 도면이다.
- [0072] 실시 예에 따른 헤드 램프(400)는 발광소자 패키지가 배치된 발광소자 모듈(401)에서 방출된 빛이 리플렉터(402)와 쉐이드(403)에서 반사된 후 렌즈(404)를 투과하여 차체 전방을 향할 수 있다.
- [0073] 상술한 바와 같이, 상기 발광소자 모듈(401)에 사용되는 발광소자 패키지는 제3 세라믹층과 크랙 방지부에 의하여 내구성이 향상될 수 있다.
- [0074] 도 6은 발광소자 패키지를 포함하는 영상 표시장치의 일실시 예를 나타낸 도면이다.
- [0075] 도시된 바와 같이, 본 실시 예에 따른 영상표시장치(500)는 광원 모듈과, 바텀 커버(510) 상의 반사판(520)과, 상기 반사판(520)의 전방에 배치되며 상기 광원모듈에서 방출되는 빛을 영상표시장치 전방으로 가이드하는 도광판(540)과, 상기 도광판(540)의 전방에 배치되는 제1 프리즘시트(550)와 제2 프리즘시트(560)와, 상기 제2 프리즘시트(560)의 전방에 배치되는 패널(570)과 상기 패널(570)의 전반에 배치되는 컬러필터(580)를 포함하여 이루어진다.
- [0076] 광원 모듈은 회로 기판(530) 상의 발광소자 패키지(535)를 포함하여 이루어진다. 여기서, 회로 기판(530)은 PCB 등이 사용될 수 있고, 발광소자 패키지(535)는 도 2 등에서 설명한 바와 같다.
- [0077] 바텀 커버(510)는 영상표시장치(500) 내의 구성 요소들을 수납할 수 있다. 반사판(520)은 본 도면처럼 별도의 구성요소로 마련될 수도 있고, 도광판(540)의 후면이나, 상기 바텀 커버(510)의 전면에 반사도가 높은 물질로 코팅되는 형태로 마련되는 것도 가능하다.
- [0078] 반사판(520)은 반사율이 높고 초박형으로 사용 가능한 소재를 사용할 수 있고, 폴리에틸렌 테레프탈레이트(PolyEthylene Terephthalate; PET)를 사용할 수 있다.
- [0079] 도광판(540)은 발광소자 패키지 모듈에서 방출되는 빛을 산란시켜 그 빛이 액정 표시 장치의 화면 전영역에 걸쳐 균일하게 분포되도록 한다. 따라서, 도광판(530)은 굴절률과 투과율이 좋은 재료로 이루어지는데, 폴리메틸메타크릴레이트(PolyMethylMethAcrylate; PMMA), 폴리카보네이트(PolyCarbonate; PC), 또는 폴리에틸렌(PolyEthylene; PE) 등으로 형성될 수 있다. 또한, 도광판(540)이 생략되면 에어 가이드 방식의 표시장치가 구현될 수 있다.
- [0080] 상기 제1 프리즘 시트(550)는 지지필름의 일면에, 투광성이면서 탄성을 갖는 중합체 재료로 형성되는데, 상기 중합체는 복수 개의 입체구조가 반복적으로 형성된 프리즘층을 가질 수 있다. 여기서, 상기 복수 개의 패턴은 도시된 바와 같이 마루와 골이 반복적으로 스트라이프 타입으로 구비될 수 있다.
- [0081] 상기 제2 프리즘 시트(560)에서 지지필름 일면의 마루와 골의 방향은, 상기 제1 프리즘 시트(550) 내의 지지필름 일면의 마루와 골의 방향과 수직할 수 있다. 이는 광원 모듈과 반사시트로부터 전달된 빛을 상기 패널(570)의 전방향으로 고르게 분산하기 위함이다.
- [0082] 본 실시 예에서 상기 제1 프리즘시트(550)과 제2 프리즘시트(560)가 광학시트를 이루는데, 상기 광학시트는 다른 조합 예를 들어, 마이크로 렌즈 어레이로 이루어지거나 확산시트와 마이크로 렌즈 어레이의 조합 또는 하나의 프리즘 시트와 마이크로 렌즈 어레이의 조합 등으로 이루어질 수 있다.
- [0083] 상기 패널(570)은 액정 표시 패널(Liquid crystal display)가 배치될 수 있는데, 액정 표시 패널(560) 외에 광원을 필요로 하는 다른 종류의 디스플레이 장치가 구비될 수 있다.

- [0084] 상기 패널(570)은, 유리 바디 사이에 액정이 위치하고 빛의 편광성을 이용하기 위해 편광판을 양 유리바디에 올린 상태로 되어있다. 여기서, 액정은 액체와 고체의 중간적인 특성을 가지는데, 액체처럼 유동성을 갖는 유기분자인 액정이 결정처럼 규칙적으로 배열된 상태를 갖는 것으로, 상기 문자 배열이 외부 전계에 의해 변화되는 성질을 이용하여 화상을 표시한다.

[0085] 표시장치에 사용되는 액정 표시 패널은, 액티브 매트릭스(Active Matrix) 방식으로서, 각 화소에 공급되는 전압을 조절하는 스위치로서 트랜지스터를 사용한다.

[0086] 상기 패널(570)의 전면에는 컬러 필터(580)가 구비되어 상기 패널(570)에서 투사된 빛을, 각각의 화소마다 적색과 녹색 및 청색의 빛만을 투과하므로 화상을 표현할 수 있다.

[0087] 본 실시 예에 따른 영상표시장치에 배치된 발광소자 패키지는 제3 세라믹층과 크랙 방지부에 의하여 내구성이 향상될 수 있다.

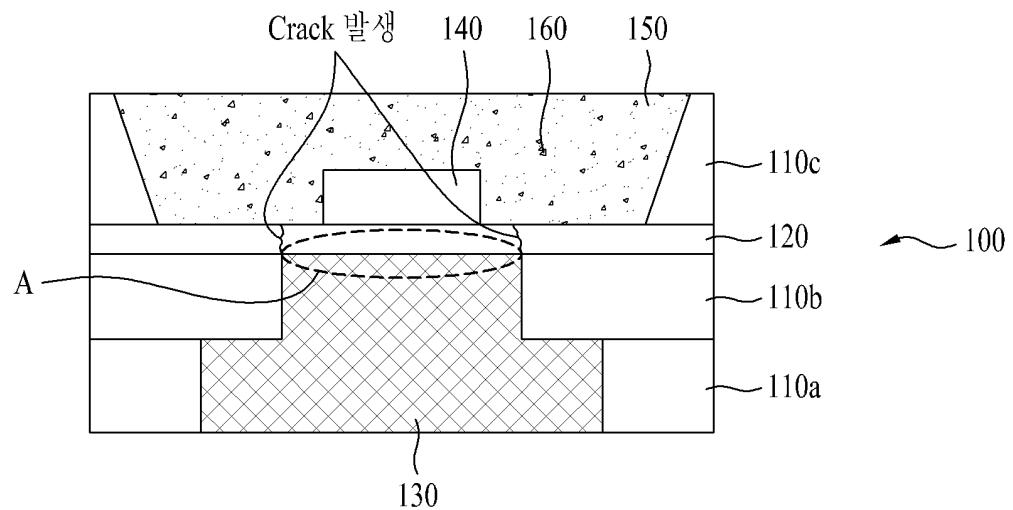
[0088] 이상에서 실시 예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시 예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시 예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

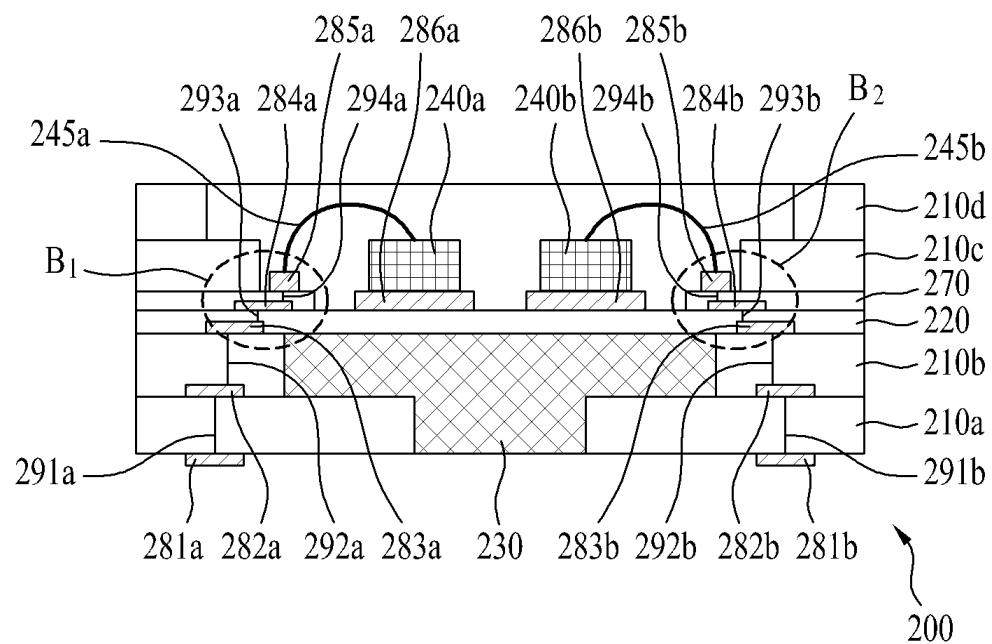
- | | | |
|--------|---|---|
| [0089] | 100, 200: 발광소자 패키지
120: 세라믹층
140, 240a, 240b: 발광소자
160, 260: 형광체
210a, 210b, 210c, 210d: 제1 세라믹층
220: 제2 세라믹층
270: 크랙 방지부
281a~284a: 제1 전극 패턴
281b~284b: 제2 전극 패턴
285a: 제1 본딩 패드
286a, 286b: 도전성 접착층
291a~294a, 291b~294b: 연결 전극 | 110a, 110b, 110c: 패키지 몸체
130, 230: 방열부
150, 250: 몰딩부
245a, 245b: 와이어
285b: 제2 본딩 패드 |
|--------|---|---|

도면

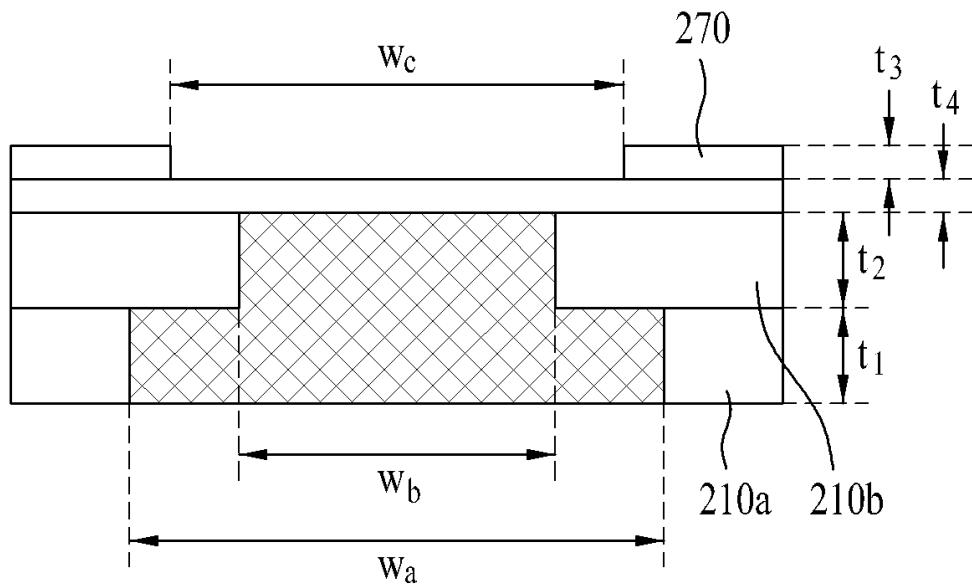
도면1



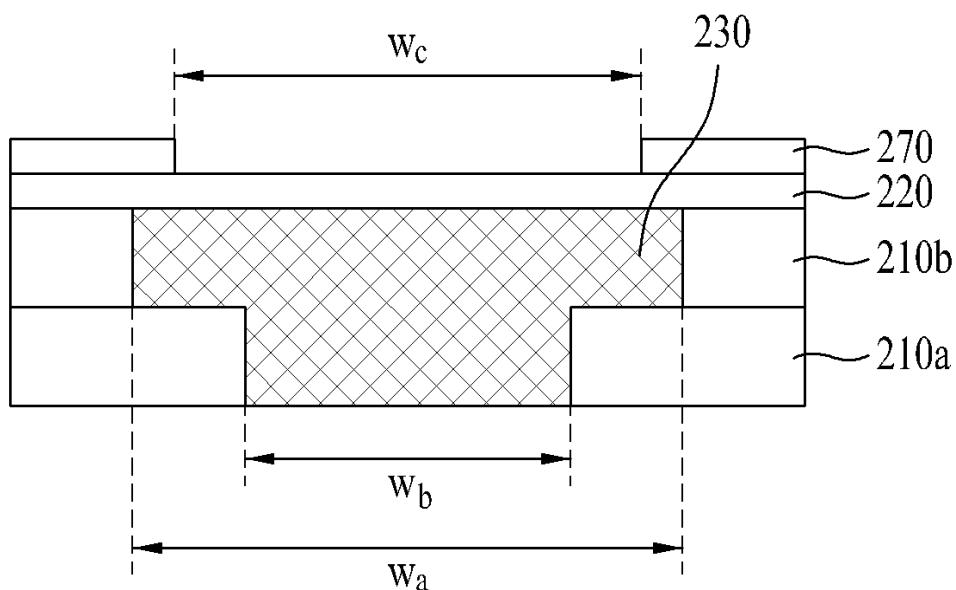
도면2



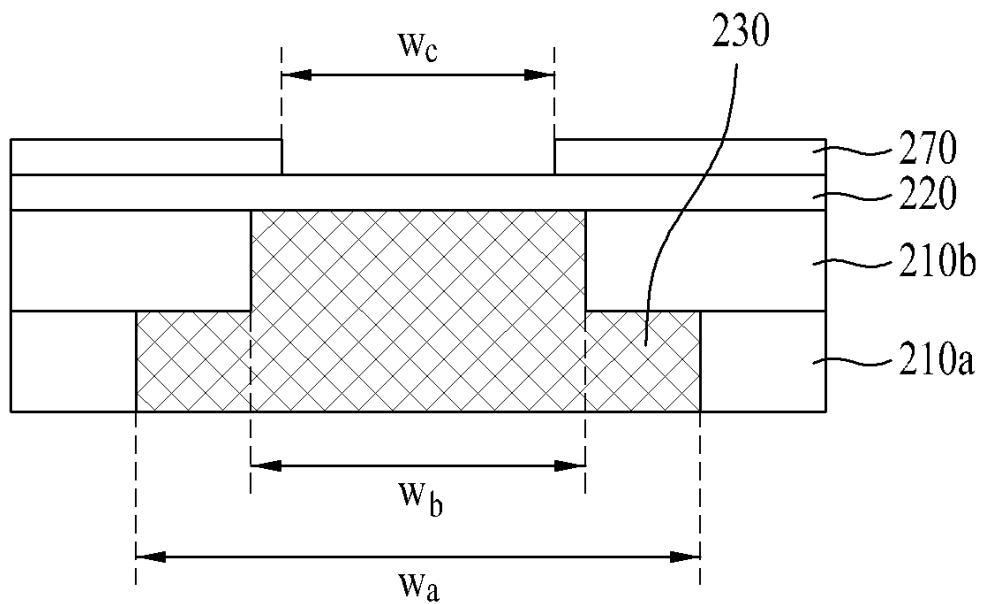
도면3a



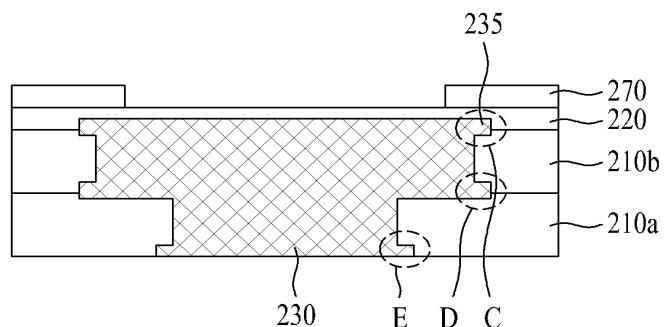
도면3b



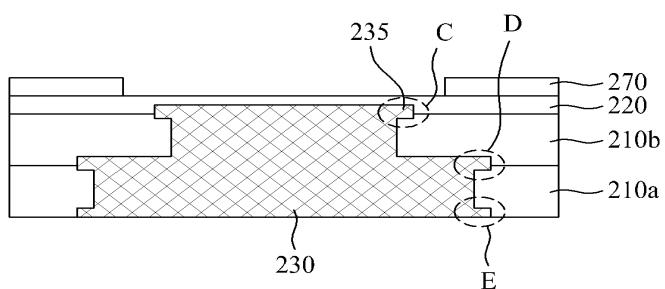
도면3c



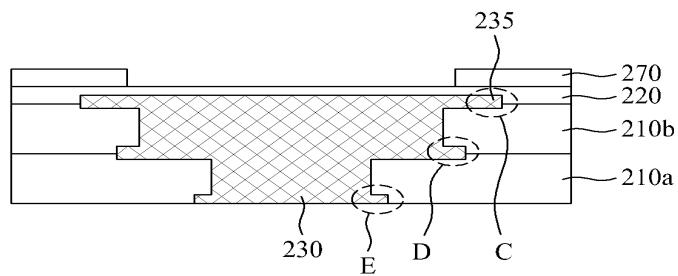
도면4a



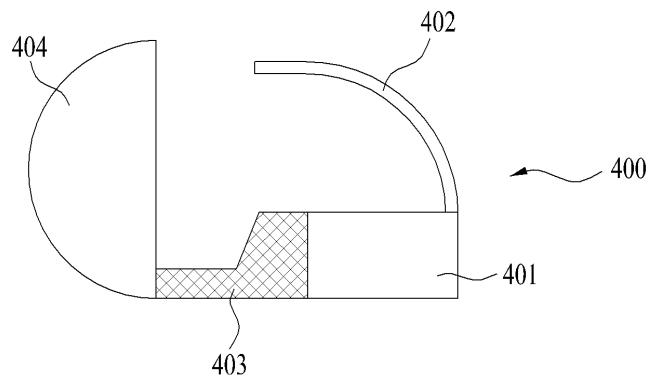
도면4b



도면4c



도면5



도면6

