(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第4185483号
(P4185483)

(45)発行日　平成20年11月26日(2008.11.26)　(24)登録日　平成20年9月12日(2008.9.12)

(51)Int.Cl.		F I		
H01L 21/205	(2006.01)	H01L	21/205	
C23C 16/505	(2006.01)	C23C	16/505	
G03G 5/08	(2006.01)	G03G	5/08	360
H01L 21/3065	(2006.01)	H01L	21/302	101B

請求項の数 4　(全 12 頁)

(21)出願番号　特願2004-308370 (P2004-308370)
(22)出願日　平成16年10月22日 (2004.10.22)
(65)公開番号　特開2006-120926 (P2006-120926A)
(43)公開日　平成18年5月11日 (2006.5.11)
審査請求日　平成17年10月17日 (2005.10.17)

(73)特許権者　000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町２２番２２号
(74)代理人　100065248
弁理士　野河　信太郎
(72)発明者　岸本　克史
大阪府大阪市阿倍野区長池町２２番２２号
シャープ株式会社内
(72)発明者　福岡　裕介
大阪府大阪市阿倍野区長池町２２番２２号
シャープ株式会社内

審査官　山本　雄一

最終頁に続く

(54)【発明の名称】プラズマ処理装置

(57)【特許請求の範囲】

【請求項１】

密封可能なチャンバーと、このチャンバー内に反応性原料ガスを供給するガス供給部と、チャンバー内に配設され、外部の電源に接続されて原料ガスを介してプラズマ放電させる複数組のカソード・アノード電極体とを備えてなり、

複数組のカソード・アノード電極体は、各組のカソード・アノード電極体におけるカソード電極とアノード電極とが板状であって互いに平行なものであり、各組のカソード電極の放電面がいずれも同じ方向を向くように、かつ、各組のカソード電極とアノード電極との間隔が所定寸法になるように、さらに、隣接する二組のカソード・アノード電極体における一方のカソード電極と他方のアノード電極との間隔が前記所定寸法の少なくとも２倍になるように、しかも、カソード電極の放電面を略水平に、かつ、カソード電極をアノード電極よりも上側に位置させて、直列状に配設されている、ことを特徴とするプラズマ処理装置。

【請求項２】

被処理物である基板が、アノード電極の上面に載置される、請求項１記載のプラズマ処理装置。

【請求項３】

密封可能なチャンバーと、このチャンバー内に反応性原料ガスを供給するガス供給部と、チャンバー内に配設され、外部の電源に接続されて原料ガスを介してプラズマ放電させる複数組のカソード・アノード電極体とを備えてなり、

複数組のカソード・アノード電極体は、各組のカソード・アノード電極体におけるカソード電極とアノード電極とが板状であって互いに平行なものであり、各組のカソード電極の放電面がいずれも同じ方向を向くように、かつ、各組のカソード電極とアノード電極との間隔が所定寸法になるように、さらに、隣接する二組のカソード・アノード電極体における一方のカソード電極と他方のアノード電極との間隔が前記所定寸法の少なくとも２倍になるように、しかも、カソード電極の放電面を略水平に、かつ、カソード電極をアノード電極よりも下側に位置させて、直列状に配設されている、ことを特徴とするプラズマ処理装置。

【請求項４】

被処理物である基板が、カソード電極の上面に載置される、請求項３記載のプラズマ処理装置。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、プラズマ処理装置に関するものであり、さらに詳しくは、密封可能なチャンバーの内部における反応性原料ガスのプラズマ放電により、例えば被処理物である基板にエッチングあるいは成膜を施して半導体素子を製造するために用いられ、プラズマ放電を起こさせるカソード・アノード電極体がチャンバー内に複数組、設置されてなるプラズマ処理装置の構造に関するものである。

【背景技術】

【０００２】

従来、この種のプラズマ処理装置としては、プラズマ化学技術におけるエッチングあるいは蒸着の均一性を改善するようにしたものが知られている（例えば特許文献１を参照）。

【０００３】

【特許文献１】米国特許第４，２６４，３９３号明細書

【０００４】

また、従来の一般的なプラズマ処理装置の一種である半導体素子製造装置としては、図７に示す縦型のものが知られている。

【０００５】

図７の半導体素子製造装置では、反応容器としての密封可能な縦型チャンバー１１が備わっており、その内部の中央部分に、アノード電極４，４がチャンバー１１の底面に対して略垂直に配置されている。それぞれのアノード電極４は、中央部分にチャンバー１１の底面に対して略垂直に設けられたヒータ１４に接触している。このヒータ１４は、被処理物であるガラス基板１（基板保持部１５で保持されている）を一定温度、例えば１００℃～６００℃に加熱するためのものである。この半導体素子製造装置にはさらに、その内部のチャンバー１１の側壁寄り部分に、カソード電極２，２がチャンバー１１の底面に対して略垂直に配置されている。

【０００６】

この半導体素子製造装置について、より具体的に説明する。すなわち、アノード電極４，４およびカソード電極２，２は、アノード電極４，４をカソード電極２，２どうしで挟み込むように（二組のカソード・アノード電極体７どうしが対向する状態に）左右方向へ所定間隔を置いて配置されている。そして、それぞれのアノード電極４とカソード電極２との間で、プラズマ放電が起きるようにされている。

【０００７】

チャンバー１１およびアノード電極４，４の材料にはステンレス鋼またはアルミニウム合金などが使用され、また、断熱材としてセラミックスなどが使用されている。それぞれのカソード電極２は、基板１に対向するように所定間隔を置いて配置されている。また、それぞれのカソード電極２は、電気的な絶縁を得るために、絶縁ガラスからなるカソード支持体５により支持されている。ヒータ１４は接地用端子２０を介して接地されている。

【発明の開示】
【発明が解決しようとする課題】
【０００８】
上記のような従来のプラズマ処理装置には、次のようないくつかの問題点がある。
【０００９】
まず、特許文献１に記載された装置について説明する。この装置では、カソード電極とアノード電極とを区別することなく基板が設置され、プラズマ放電も隣り合うすべての電極どうしの間で起きる。そのため、成膜に関しては、カソード電極上で形成された膜とアノード電極上で形成された膜とが混在し、エッチングに関しては、カソード電極上でエッチングされた基板とアノード電極上でエッチングされた基板とが混在している。
【００１０】
このことは、カソード電極上で形成された膜質の悪い膜や、エッチングに適さないアノード電極上へのプロセスを用いる結果となり、好ましくない。
【００１１】
この装置では、隣り合う電極の間隔がすべて等しくなっていることからプラズマ放電が起きることは避けられないが、カソード電極上で形成された膜質の悪い膜や、エッチングに適さないアノード電極上へのプロセスを用いないことは可能である。しかしながら、その放電自体を抑制することはできず、隣接するプラズマどうしの相互干渉が起きるため、放電が極めて不安定になる。
【００１２】
また、図７に示された半導体素子製造装置においては、二組のカソード・アノード電極体７どうしの間で互いに均質な膜厚と膜質とを備えた成膜を得るために、一組のカソード・アノード電極体７の間におけるプラズマ放電を独立して制御する必要がある。このため、アノード電極４，４どうしの間に、プラズマの相互干渉を遮断するための壁（この場合は中央部分のヒータ１４がこれに当たる）が必要となり、装置構成が複雑になる。
【００１３】
さらに、大型の装置でＲＦなどの高周波電源を使用する場合においては、近接している２つのアノード電極４，４を高周波特性上、同電位に保つ（例えば、ＲＦ的に十分に接地する）ことは極めて難しい。このため、近接しているアノード電極４，４どうしの相互干渉が起こりやすくなり、不安定な放電の要因になる。
【００１４】
この影響を最小限に抑えるためには、アノード電極４，４どうしの間にプラズマの相互干渉を遮断するためのアース壁（この場合はヒータ１４）を設けることが必要になるが、この場合は、チャンバー１１のサイズの大型化に直結するため、大幅なコスト高の要因となる。
【００１５】
本発明の課題は、１つのチャンバー内にカソード・アノード電極体が複数組、同一方向に向けて設置されており、簡便な構造であって安定したプラズマ放電を確保することができ、コスト的にも有利であるプラズマ処理装置を提供することにある。
【課題を解決するための手段】
【００１６】
本発明の１つの観点によれば、密封可能なチャンバーと、このチャンバー内に反応性原料ガスを供給するガス供給部と、チャンバー内に配設され、外部の電源に接続されて原料ガスを介してプラズマ放電させる複数組のカソード・アノード電極体とを備えてなり、複数組のカソード・アノード電極体は、各組のカソード・アノード電極体におけるカソード電極とアノード電極とが板状であって互いに平行なものであり、各組のカソード電極の放電面がいずれも同じ方向を向くように、かつ、各組のカソード電極とアノード電極との間隔が所定寸法になるように、さらに、隣接する二組のカソード・アノード電極体における一方のカソード電極と他方のアノード電極との間隔が前記所定寸法の少なくとも２倍になるように、しかも、カソード電極の放電面を略水平に、かつ、カソード電極をアノード電

極よりも上側に位置させて、直列状に配設されている、ことを特徴とするプラズマ処理装置が提供される。

本発明の別の観点によれば、密封可能なチャンバーと、このチャンバー内に反応性原料ガスを供給するガス供給部と、チャンバー内に配設され、外部の電源に接続されて原料ガスを介してプラズマ放電させる複数組のカソード・アノード電極体とを備えてなり、複数組のカソード・アノード電極体は、各組のカソード・アノード電極体におけるカソード電極とアノード電極とが板状であって互いに平行なものであり、各組のカソード電極の放電面がいずれも同じ方向を向くように、かつ、各組のカソード電極とアノード電極との間隔が所定寸法になるように、さらに、隣接する二組のカソード・アノード電極体における一方のカソード電極と他方のアノード電極との間隔が前記所定寸法の少なくとも２倍になるように、しかも、カソード電極の放電面を略水平に、かつ、カソード電極をアノード電極よりも下側に位置させて、直列状に配設されている、ことを特徴とするプラズマ処理装置が提供される。

【発明の効果】

【００１７】

本発明のプラズマ処理装置にあっては、チャンバー内における複数組のカソード・アノード電極体が、プラズマ放電の相互干渉のおそれを防止することのできる距離だけ離して、すなわち、各組のカソード・アノード電極体におけるカソード電極とアノード電極とが板状であって互いに平行なものであり、各組のカソード電極の放電面がいずれも同じ方向を向くように、かつ、各組のカソード電極とアノード電極との間隔が所定寸法になるように、さらに、隣接する二組のカソード・アノード電極体における一方のカソード電極と他方のアノード電極との間隔が前記所定寸法の少なくとも２倍になるように配設されていることで、１つのチャンバー内に複数のプラズマが存在してもこれらが相互に干渉を起こすおそれを防止することができる。

【発明を実施するための最良の形態】

【００１８】

本発明のプラズマ処理装置は例えば、各組のカソード・アノード電極体におけるカソード電極とアノード電極との間に被処理物である基板が配置され、この基板にプラズマ放電処理を施して半導体素子を製造するために用いられる。

【００１９】

本発明のプラズマ処理装置における複数組のカソード・アノード電極体は、上記のように、各組のカソード・アノード電極体におけるカソード電極とアノード電極とが板状であって互いに平行なものであり、各組のカソード電極の放電面がいずれも同じ方向を向くように、かつ、各組のカソード電極とアノード電極との間隔が所定寸法になるように、さらに、隣接する二組のカソード・アノード電極体における一方のカソード電極と他方のアノード電極との間隔が前記所定寸法の少なくとも２倍になるように配設される。

【００２０】

ここで、隣接する二組のカソード・アノード電極体における一方のカソード電極と他方のアノード電極との間隔が前記所定寸法の少なくとも２倍になるように配設するのは、本発明者による実験の結果から、一方のカソード電極と他方のアノード電極との間隔が前記所定寸法の２倍未満ではチャンバー内における複数のプラズマによる相互干渉のおそれを防止することが不充分であることが判明したからである。

【００２１】

ただし、一方のカソード電極と他方のアノード電極との間隔が前記所定寸法の２倍以上であることには、その上限値がないわけではない。その上限値は、プラズマ処理装置とりわけそのチャンバーの許容寸法、プラズマ処理の効率、被処理物である基板の種類、処理コストなどに応じて設定される適切な値である。

【００２２】

本発明の１つの観点によるプラズマ処理装置は、上記のように、複数組のカソード・アノード電極体が、カソード電極の放電面を略水平に、かつ、カソード電極をアノード電極

よりも上側に位置させて、直列状に配設されるように構成される。

【００２３】

ここで、このプラズマ処理装置を、被処理物である基板がアノード電極の上面に載置されるようにさらに構成すれば、基板をアノード電極の上に十分に接地させて、複数のプラズマ空間を持つＣＶＤ装置などのプラズマ成膜装置を得ることが可能になる。

【００２４】

本発明の別の観点によるプラズマ処理装置は、上記のように、複数組のカソード・アノード電極体が、カソード電極の放電面を略水平に、かつ、カソード電極をアノード電極よりも下側に位置させて、直列状に配設されるように構成される。

【００２５】

ここで、このプラズマ処理装置を、被処理物である基板がカソード電極の上面に載置されるようにさらに構成すれば、基板をカソード電極の上に十分に接地させて、複数のプラズマ空間を持つＲＩＥ装置などのプラズマエッチング装置を得ることが可能になる。

【００２６】

本発明のプラズマ処理装置のための電源は例えば、周波数が１～６０ＭＨｚの電力を発生させるものが用いられる。

【００２７】

本発明のプラズマ処理装置では例えば、原料ガスが、モノシラン、ジシランまたはゲルマンを含有し、この原料ガスによる成膜が行われる。この場合には、非晶質や微結晶性のシリコン系膜を成膜するＣＶＤ装置を得ることが可能になる。また、ここで、原料ガスを不活性ガスまたは水素ガスで希釈するように構成すると、複数の放電を独立して制御することのできるＣＶＤ装置において膜厚などの均一性を改善することができる。

【００２８】

本発明のプラズマ処理装置では例えば、原料ガスが、水素およびフッ素系ガスを含有し、この原料ガスのガス分解によるエッチングが行われる。この場合には、複数の放電を独立して制御することのできるエッチング装置になる。また、ここで、原料ガスを不活性ガスで希釈するように構成すると、複数の放電を独立して制御することのできるＣＶＤ装置においてエッチング速度などの均一性を改善することができる。

【００２９】

以下、それぞれ２種類のプラズマ処理装置を示す３つの実施例に基づいて本発明を詳述する。なお、これらの実施例によって本発明が限定されるものではない。

【実施例１】

【００３０】

図１および図２には、本発明の実施例１に係るプラズマ処理装置の概略縦断面図が示されている。

【００３１】

これらのプラズマ処理装置は、被処理物である基板１を収容する密封可能なチャンバー（図示略）と、このチャンバー内に反応性原料ガスを供給するガス供給部としてのガス導入管１０と、チャンバー内に配設され、外部の電源に接続されて原料ガスを介してプラズマ放電させる三組のカソード・アノード電極体７とを備えてなる。なお、図１および図２では、簡略化のために、カソード・アノード電極体７が三組として描かれているが、特にこれに限定されるものではない。

【００３２】

これらのカソード・アノード電極体７は、各組のカソード電極２とアノード電極４とが板状であって互いに平行なものであり、カソード電極２の放電面をいずれも同じ方向に向けて（図１では右方向に向けて、図２では左方向に向けて）、また、カソード電極２の放電面をチャンバーの底面に対し略垂直に位置させて、互いに等間隔で直列状に配設されている。

【００３３】

また、これらのカソード・アノード電極体７は、隣接する左右二組のカソード・アノー

ド電極体７における一方のカソード電極２と他方のアノード電極４との間隔Ｂが、それぞれのカソード・アノード電極体７におけるカソード電極２とアノード電極４との間隔Ａの２倍以上になるように配設されている。

【００３４】

図１は、それぞれのアノード電極４の左側表面に基板保持部１５を利用して基板１を設置した例である。ここで、それぞれのアノード電極４は、ステンレス鋼、アルミニウム合金、カーボンなどの、導電性および耐熱性を備えた材料で製作されている。基板１は、シリコン基板やガラス基板などが一般的であるが、特にこれらに限定されるものではない。ここでは、基板１にガラス基板を用いている。

【００３５】

それぞれのアノード電極４の寸法は、薄膜を形成するためのガラス基板１の寸法に合わせて適当な値に決定されている。ここでは、基板１の寸法９００～１２００ｍｍｘ４００～９００ｍｍに対して、アノード電極４の寸法を１０００～１５００ｍｍｘ６００～１０００ｍｍにして設計されている。

【００３６】

それぞれのアノード電極４はヒータ１４を内蔵しており、このヒータ１４によって、アノード電極４は室温～３００℃に加熱制御される。アノード電極４は、ここでは、アルミニウム合金中にシースヒータなどの密閉型加熱装置と熱電対などの密閉型温度センサとを内蔵したものを用いている。

【００３７】

それぞれのカソード電極２は、ステンレス鋼やアルミニウム合金などから作られる。ここでは、アルミニウム合金が使用されている。それぞれカソード電極２の寸法は、成膜を行う基板１の寸法に合わせて適当な値に設定され、ここでは、１０００～１５００ｍｍｘ６００～１０００ｍｍで設計されている。

【００３８】

それぞれのカソード電極２の内部は空洞になっている。この空洞へは、ガス導入管１０を通じて原料ガスが導入される。ここでは、原料ガスとして、H_2で希釈したSiH_4（モノシラン）ガスが使用されている。

【００３９】

カソード電極２の一方表面には、原料ガスを基板１の表面へ供給するための多数の貫通穴が穴明け加工により明けられている。この穴明け加工は、直径０．１ｍｍ～２ｍｍの円形穴を数ｍｍ～数ｃｍピッチで行うのが望ましい。

【００４０】

カソード電極２とアノード電極４との間隔Ａは、数ｍｍ～数十ｍｍであるのが好ましく、ここでは２ｍｍ～３０ｍｍにされている。また、その面内の距離（間隔）精度は、数％以内であることが望ましく、ここでは１％以下であることが確認されている。

【００４１】

それぞれのカソード電極２へは、外部のプラズマ励起電源１２により電力が供給される。プラズマ励起電源１２は、ＡＣ１．００ＭＨｚ～６０ＭＨｚの周波数で１０Ｗ～１００ｋＷの電力を使用する。ここでは、１３．５６ＭＨｚ～６０ＭＨｚで１０Ｗ～１０ｋＷが使用されている。

【００４２】

以上のように構成されたプラズマ処理装置において、原料ガスを所定の流量および圧力でカソード電極２とアノード電極４との間隙に充填し、カソード電極２とアノード電極４とに高周波電力を印加することで、カソード電極２とアノード電極４との間にグロー放電領域（プラズマ放電領域）を発生させた。そして、基板１上に、非晶質の膜または結晶性の膜を形成することができた。

【００４３】

より具体的には、原料ガスとしてH_2で希釈したSiH_4ガスを使用して、膜厚３００ｎｍのシリコン薄膜を膜厚分布±１０％以内で堆積させることができた。

【００４４】
以上のように構成された実施例１に係るプラズマ処理装置によれば、複数のプラズマが１つのチャンバー内に存在しても相互に干渉を起こすことのないプラズマ処理装置を得ることが可能になる。これにより、半導体薄膜あるいは光学的薄膜を用いた太陽電池、ＴＦＴ、感光体などの半導体素子を低コストでしかも効率よく得ることができる。
【００４５】
図２は、それぞれのカソード電極２の左側表面に基板保持部１５を利用して基板１を設置した例である。このプラズマ処理装置は、エッチング装置のためにフッ素系の原料ガスをアルゴンなどの不活性ガスで希釈して用いる。電源は、ＡＣ１．００ＭＨｚ～６０ＭＨｚの周波数で１０Ｗ～１００ｋＷの電力を使用する。ここでは、１３．５６ＭＨｚ～６０ＭＨｚで１０Ｗ～１０ｋＷであるものを使用した。
【００４６】
それぞれのアノード電極４の内部は空洞になっている。この空洞へは、ガス導入管１０を通じて原料ガスが導入される。ここでは、原料ガスとして、Ａｒで希釈したNF_3ガスが使用されている。
【００４７】
それぞれのアノード電極４の一方表面には、原料ガスを基板１の表面へ供給するための多数の貫通穴が穴明け加工により明けられている。この穴明け加工は、直径０．１ｍｍ～２ｍｍの円形穴を数ｍｍ～数ｃｍピッチで行うのが望ましい。
【００４８】
カソード電極２とアノード電極４との間隔は、数ｍｍ～数十ｍｍであるのが好ましく、ここでは２ｍｍ～３０ｍｍとした。また、その面内の距離（間隔）精度は、数％以内であることが望ましく、ここでは１％以下であることが確認されている。
【００４９】
以上のように構成されている結果、各基板１上のシリコン膜のエッチングを１０ｎｍ／ｓ以上の速度で行うことができた。これによって、複数のプラズマが１つのチャンバー内に存在しても相互に干渉を起こすことのないプラズマ処理装置を得ることが可能になる。そして、複数の膜のドライエッチングなどを効率よく行うことができる。
【実施例２】
【００５０】
図３および図４には、本発明の実施例２に係るプラズマ処理装置の概略縦断面図が示されている。
【００５１】
これらのプラズマ処理装置は、カソード電極２およびアノード電極４が上下に積層されている。これらのカソード・アノード電極体７は、カソード電極の放電面をいずれも同じ方向に向けて（図３では、それぞれのカソード電極２におけるアノード電極４との対向面を下方向に向けて、図４では、それぞれのカソード電極２におけるアノード電極４との対向面を上方向に向けて）、また、カソード電極の放電面を略水平に位置させて、互いに等間隔で直列状に配設されている。
【００５２】
これらの構成は、高周波電力の導波路が確保しにくいという欠点があるものの、基板１を水平設置できる結果、基板１の接地を十分に行うことが可能になり、基板１面内の電位分布を最小化することができるという利点がある。
【００５３】
図３は、基板１がアノード電極４の上面に載置されている例（プラズマ成膜装置）である。カソード電極２およびアノード電極４の材料、構造および配置間隔（前記の間隔Ａと間隔Ｂとの関係）は、実施例１の図１におけるものと同様である。
【００５４】
以上のように構成されている結果、このプラズマ処理装置においては、実施例１と同様に、原料ガスを所定の流量および圧力でカソード電極２とアノード電極４との間隙に充填

し、カソード電極２とアノード電極４とに高周波電力を印加することで、カソード電極２とアノード電極４との間にグロー放電領域（プラズマ放電領域）を発生させた。そして、基板１上に、非晶質の膜または結晶性の膜を形成することができた。

【００５５】

より具体的には、原料ガスとしてH_2で希釈したSiH_4ガスを使用して、膜厚３００ｎｍのシリコン薄膜を膜厚分布±１０％以内で堆積させることができた。

【００５６】

図４は、基板１がカソード電極２の上面に載置されている例（プラズマエッチング装置）である。カソード電極２およびアノード電極４の材料、構造および配置間隔（前記のＡとＢとの関係）は、実施例１の図２におけるものと同様である。

【００５７】

以上のように構成されている結果、このプラズマエッチング装置においては、実施例１と同様に、各基板１上のシリコン膜のエッチングを１０ｎｍ／ｓ以上の速度で行うことができた。したがって、複数のプラズマが１つのチャンバー内に存在しても相互に干渉を起こすことのないプラズマ処理装置を得ることが可能になる。これにより、複数の膜のドライエッチングなどが効率よく行える。

【００５８】

実施例２に係るプラズマ処理装置によれば、実施例１に係るプラズマ処理装置が奏する前記効果と同様に、複数のプラズマが１つのチャンバー内に存在しても相互に干渉を起こすことのないプラズマ処理装置を得ることが可能になる。

【実施例３】

【００５９】

図５および６には、実施例３に係るプラズマ処理装置の概略縦断面図およびおよび概略平面図が示されている。

【００６０】

すなわち、図５に示す複数組のカソード・アノード電極体は、カソード電極２どうしおよびアノード電極４どうしを同一平面上に位置させるとともにカソード電極２をアノード電極４よりも上側にして、等間隔で略水平にかつ並列状に配設されている。また、図６に示す複数組のカソード・アノード電極体は、カソード電極２どうしおよびアノード電極４どうしを同一平面上に位置させるとともにカソード電極２をアノード電極４よりも下側にして、等間隔で略水平にかつ並列状に配設されている。

【００６１】

カソード電極２およびアノード電極４の材料および構造は、実施例１におけるものと同様である。ただし、ガス導入管１０は、カソード電極２またはアノード電極４に対して直交する状態に取り付けられている。

【００６２】

図５に示すカソード・アノード電極体７は、隣接する左右二組のカソード・アノード電極体７における一方のカソード電極２と他方のアノード電極４との間隔Ｂが、それぞれのカソード・アノード電極体７におけるカソード電極２とアノード電極４との間隔Ａの２倍以上になるように配設されている。また、図６に示すカソード・アノード電極体７は、隣接する左右二組のカソード・アノード電極体７における一方のアノード電極４と他方のカソード電極２との間隔Ｂが、それぞれのカソード・アノード電極体７におけるカソード電極２とアノード電極４との間隔Ａの２倍以上になるように配設されている。

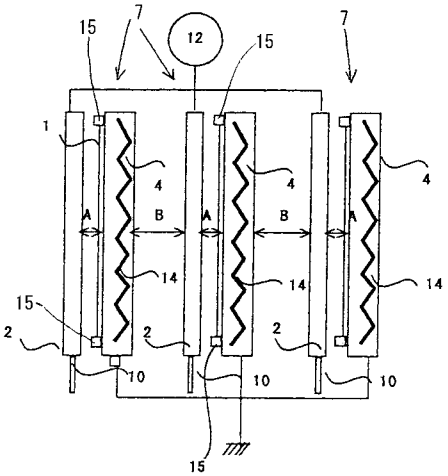
【００６３】

これらのプラズマ処理装置においては、カソード電極２の裏側（図５の場合には上側、図６の場合には下側）からの電力投入が容易であり、大気中の導波路の引き回しだけで容易に構成することが可能である。また、それぞれのカソード電極２どうしの間における空間的な違いも生じにくいという利点がある。さらに、基板１を水平設置できる結果、基板１の接地を十分に行うことが可能になり、基板１面内の電位分布を最小化することができるという利点もある。

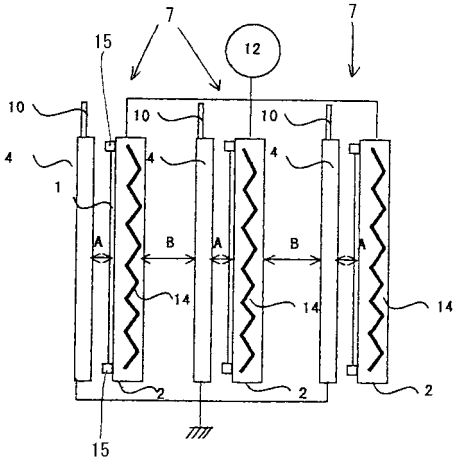
【００６４】
実施例３に係るプラズマ処理装置によれば、実施例１に係るプラズマ処理装置が奏する前記効果と同様に、複数のプラズマが１つのチャンバー内に存在しても相互に干渉を起こすことのないプラズマ処理装置を得ることが可能になる。
【００６５】
図５のプラズマ処理装置は、それぞれのカソード電極２およびアノード電極４が同一平面上にある。基板１がアノード電極２上に設置されており、図１および図３のプラズマ処理装置と同様に、アノード電極２内にヒータ１４を、カソード電極２にガス導入管１０を有する成膜装置として機能する。
【００６６】
以上のように構成されたプラズマ処理装置において、反応性原料ガスを所定の流量および圧力でカソード電極２とアノード電極４との間隙に充填し、カソード電極２とアノード電極４とに高周波電力を印加することで、カソード電極２とアノード電極４との間にグロー放電領域（プラズマ放電領域）を発生させた。そして、基板１上に、非晶質の膜または結晶性の膜を形成することができた。
【００６７】
より具体的には、原料ガスとしてH_2で希釈したSiH_4ガスを使用して、膜厚３００ｎｍのシリコン薄膜を膜厚分布±１０％以内で堆積させることができた。
【００６８】
ここでも、放電間隔であるＡと隣接するカソード電極２とアノード電極４との間隔であるＢとの間にＢ≧２Ａの関係が成立しているので、プラズマ処理装置が奏する前記効果と同様に、複数のプラズマが１つのチャンバー内に存在しても相互に干渉を起こすことのないプラズマ処理装置を得ることが可能になる。
【００６９】
図６のプラズマ処理装置は、基板１がカソード電極２上にあるエッチング装置として機能する。また、放電間隔であるＡと隣接するアノード電極４とカソード電極２との間隔であるＢとの間にＢ≧２Ａの関係が成立している。
【００７０】
その結果、実施例１と同様に、基板１上のシリコン膜のエッチングを１０ｎｍ／ｓ以上の速度で行うことができた。したがって、複数のプラズマが１つのチャンバー内に存在しても相互に干渉を起こすことのないプラズマ処理装置を得ることが可能になる。これにより、複数の膜のドライエッチングなどを効率よく行える。
【産業上の利用可能性】
【００７１】
本発明によれば、半導体薄膜あるいは光学的薄膜を用いた太陽電池、ＴＦＴ、感光体などの半導体素子を低コストでしかも効率よく得ることができる。
【図面の簡単な説明】
【００７２】
【図１】図１は、本発明の実施例１に係るプラズマ処理装置（アノード接地）の概略縦断面図である。
【図２】図２は、本発明の実施例１に係るプラズマ処理装置（カソード接地）の概略縦断面図である。
【図３】図３は、本発明の実施例２に係るプラズマ処理装置（アノード接地）の概略縦断面図である。
【図４】図４は、本発明の実施例２に係るプラズマ処理装置（カソード接地）の概略縦断面図である。
【図５】図５は、本発明の実施例３に係るプラズマ処理装置（アノード接地）の概略縦断面図および概略平面図である。
【図６】図６は、本発明の実施例３に係るプラズマ処理装置（カソード接地）の概略縦断面図および概略平面図である。

【図７】図７は、従来の半導体素子製造装置の概略縦断面図である。
【符号の説明】
【００７３】
１　基板
２　カソード電極
４　アノード電極
５　絶縁ガラス（ヒータ支持体）
７　カソード・アノード電極体
１０　ガス導入管
１１　チャンバー
１２　プラズマ励起電源
１４　ヒータ
１５　基板保持部
２０　接地用端子
２１　真空ポンプ
２２　圧力制御器
２３　除害装置

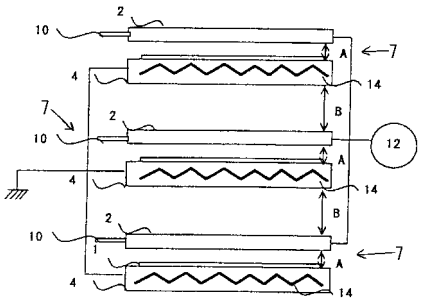
【図１】



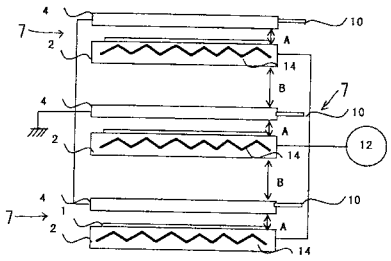
【図２】



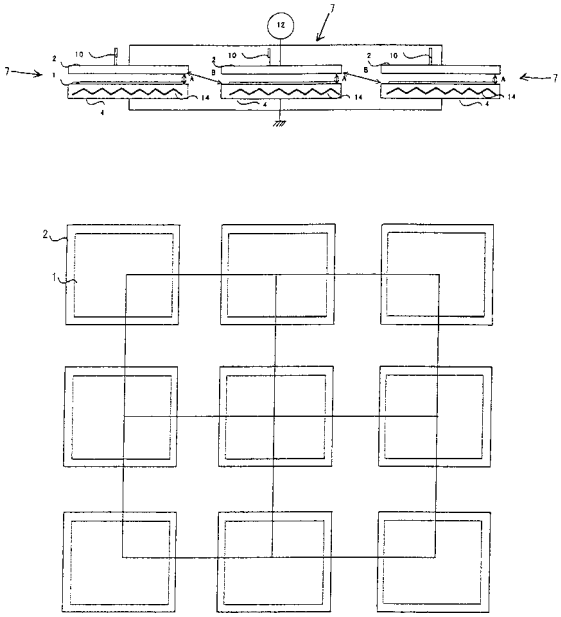
【図３】



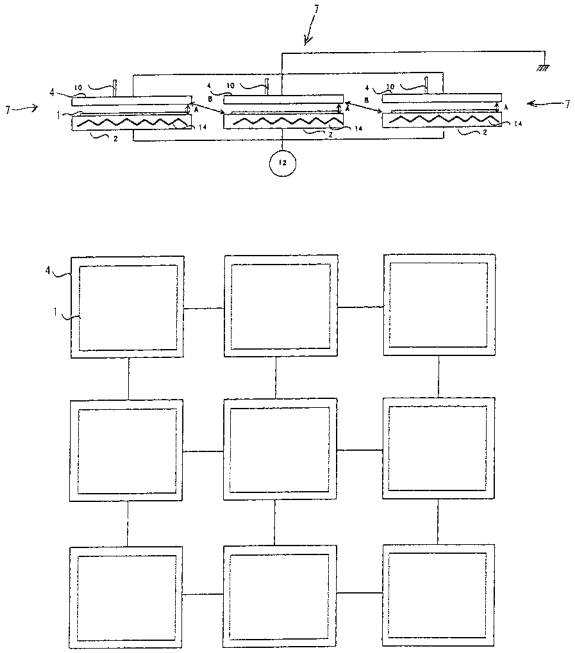
【図４】


4
7
2
10
A
14
B
7
10
4
2
A
14
12
B
4
10
7
1
2
A
14

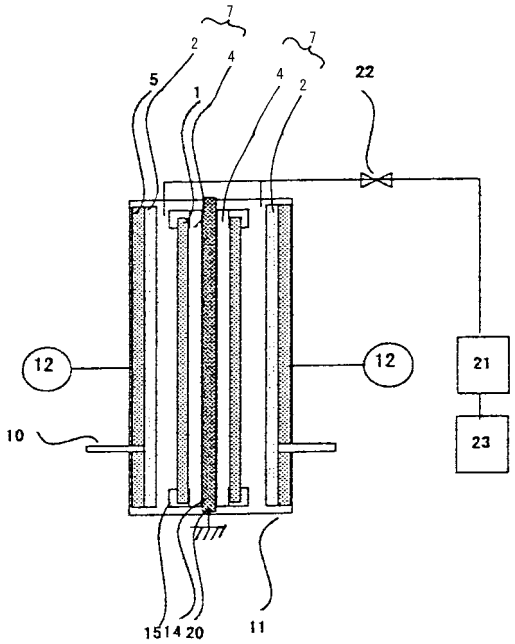
【図５】


12
7
2
10
1
A
B
14
4
7

【図６】


7
4
10
1
A
B
14
2
12
4

【図７】


7
2
4
5
1
4
2
7
22
12
12
21
10
23
15
14
20
11

フロントページの続き

(56)参考文献 特開平０５－２８３３４３（ＪＰ，Ａ）
特開平０６－１３６５４２（ＪＰ，Ａ）
特開２００１－０７７０９１（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０１Ｌ　２１／２０５
Ｃ２３Ｃ　１６／５０５
Ｈ０１Ｌ　２１／３０６５