

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-129111

(P2004-129111A)

(43) 公開日 平成16年4月22日(2004.4.22)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H O 4 J 3/00	H O 4 J 3/00 X	5 K O 2 8
	H O 4 J 3/00 U	

審査請求 未請求 請求項の数 3 O L (全 16 頁)

(21) 出願番号	特願2002-293381 (P2002-293381)	(71) 出願人	000005223 富士通株式会社
(22) 出願日	平成14年10月7日 (2002. 10. 7)		神奈川県川崎市中原区上小田中4丁目1番1号
		(74) 代理人	100094662 弁理士 穂坂 和雄
		(74) 代理人	100083297 弁理士 山谷 皓榮
		(72) 発明者	梶原 浩一郎 神奈川県横浜市港北区新横浜2丁目3番9号 富士通デジタル・テクノロジー株式会社内

最終頁に続く

(54) 【発明の名称】 クロスコネクト制御方式

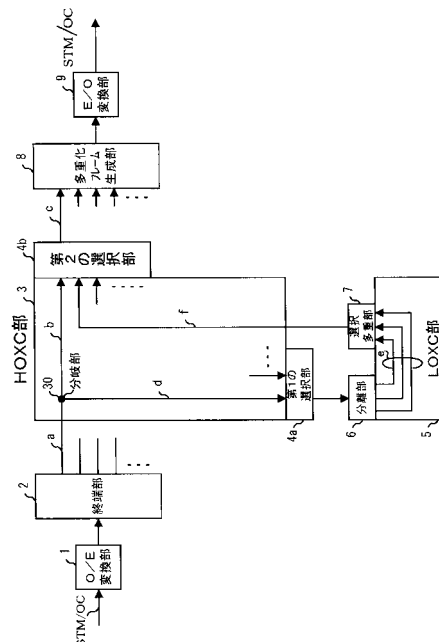
(57) 【要約】

【課題】本発明はSDH / S O N E Tの同期系伝送システムにおけるクロスコネクト制御方式に関し、クロスコネクトの設定を変更する場合に運用中のサービスを継続したままで瞬間レベルの時間で経路切替えを行うことを目的とする。

【解決手段】光・電気変換されたSTM / O C信号を高次群の複数のA U / S T S単位の信号に分離する終端部と、終端部からの信号を高次群単位でクロスコネクトを行う高次群クロスコネクト部と、高次群クロスコネクト部内で分岐した任意の信号を選択する第1の選択部と、第1の選択部から入力された信号を複数の低次群のV C / V T単位に分離してクロスコネクトを行って多重化して高次群クロスコネクト部へ出力する低次群クロスコネクト部と、高次群クロスコネクト部から分岐して低次群クロスコネクト部でV C / V T単位でクロスコネクトされた信号を選択して選択多重部へ出力する第2の選択部を備えるよう構成する。

【選択図】 図1

本発明の第1の原理構成



【特許請求の範囲】**【請求項 1】**

SDH / SONET の同期系伝送システムにおけるクロスコネク制御方式において、光・電気変換された STM / OC 信号を終端して高次群の複数の AU / STS 単位の信号に分離する終端部と、
前記終端部から入力された信号を高次群の AU / STS 単位でクロスコネクを行う高次群クロスコネク部と、
前記高次群クロスコネク部内で分岐した AU / STS 単位の任意の信号を選択する第 1 の選択部と、
前記第 1 の選択部から入力された信号を複数の低次群の VC / VT 単位に分離してクロスコネクを行った複数の信号を多重化して前記高次群クロスコネク部へ出力する低次群クロスコネク部と、
前記高次群クロスコネク部に前記終端部から入力されてクロスコネクされた信号と、前記高次群クロスコネク部から分岐して低次群クロスコネク部で VC / VT 単位でクロスコネクされた信号とを入力し、何れかを選択して選択多重部へ出力する第 2 の選択部と、
を備えることを特徴とするクロスコネク制御方式。

【請求項 2】

SDH / SONET の同期系伝送システムにおけるクロスコネク制御方式において、光・電気変換された 2 つの STM / OC 信号を終端して高次群の 2 つの AU / STS 単位の信号に分離する 2 つの終端部と、
前記 2 つの終端部から入力されたそれぞれの信号を高次群の AU / STS 単位でクロスコネクを行う高次群クロスコネク部と、
前記高次群クロスコネク部内で前記入力された一方の AU / STS の信号を選択して低次群クロスコネク部へ出力する第 1 の選択部と、前記入力された他方の AU / STS の信号と低次群クロスコネク部から入力する信号から一方を選択する第 2 の選択部と、
前記高次群クロスコネク部の第 1 の選択部の出力が入力されて低次群の VC / VT 単位でクロスコネクを行った信号を複数の多重化して前記高次群クロスコネク部へ入力する低次群クロスコネク部と、
前記第 2 の選択部は、高次群クロスコネク部に前記終端部から入力されてクロスコネクされた信号と、前記低次群クロスコネク部から入力された信号の何れか一方を選択することを特徴とするクロスコネク制御方式。

【請求項 3】

請求項 1 において、
前記終端部から出力される AU / STS の信号を前記高次群クロスコネク部へ入力する信号から分岐して、前記高次群クロスコネク部を迂回して出力するバイパスを設け、
前記高次群クロスコネク部の前記第 2 の選択部で選択された AU / STS の信号と、前記バイパスの信号とを入力して、一方を選択して出力する外部選択部を備え、
前記外部選択部により、前記第 2 の選択部で選択する前記低次群クロスコネク部による低次群の信号単位でのクロスコネクした信号を発生する経路を形成するまで前記バイパスの信号入力を選択することを特徴とするクロスコネク制御方式。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は SDH (S y n c h r o n o u s D i g i t a l H i e r a r c h y) / S O N E T (S y n c h r o n o u s O p t i c a l N e t w o r k) の同期系伝送システムにおける主信号のクロスコネク制御方式に関する。

【0002】

SDH は各種の高速サービスや既存の低速サービスを有効に多重化するためのインターフェースを規定するものであり、ITU - T (旧 CCITT) で標準化され、多重化の特徴

はネットワークの周波数同期がとられていることを前提に、155.52Mbps (156Mbpsと略称する)を基本速度とし、その整数倍すなわち156×N (N:整数)Mbpsを伝送すべき速度としていることである。N=1, 4, 16等の数値がある。基本速度の156Mbps多重化フレーム (STM-1と呼ばれる)の1フレームは音声情報の符号化の基本周期である125μsecを時間の単位とし、バイト単位 (1バイトは8ビット)に多重化する。また、SONETは51.84Mbpsを基本速度とするが、その3倍の速度がSDHのSTM-1の速度 (156Mbps)と一致して統一がとれるようになって相互接続が可能となった米国の標準である。

【0003】

このような、SDH/SONETの高次群 (High Order: 高速) であるAU (SDHのAdministrative Unit) /STS (SONETのSynchronous Transport Signal level) 単位の信号のクロスコネク (回線設定) に対してその中の低次群 (Low Order: 低速) のVC (SDHのVirtual Container level) /VT (SONETのVirtual Tributary level) の信号について交換接続先を変えて、提示のパスの接続を高次のパスに組込む場合にクロスコネクの制御においてサービスが中断するため、その改善が望まれている。

【0004】

【従来の技術】

多重化技術の中核となるSDH/SONETは同期系の多重化の方法を統一したもので、標準化されている。SDH/SONETではフレームのフォーマットが規定されており、各種の運用保守情報を転送するための領域 (オーバーヘッドバイト: OHバイト) と主情報を転送するための領域 (ペイロード) で構成される。またペイロード内部も多重化される信号の階層構造に応じたフォーマット (VC/VTのストラクチャ) が規定されている。

【0005】

図10はSDH (STM-N) のフレームフォーマットである。

【0006】

図に示すように、フレーム構造はバイト単位の行数と列数で表現されるが、これは高速になるとビット数が多くなり、横一列で書ききれないことや、ネットワーク管理に使うオーバーヘッド信号を集中的に配置して見やすくするためである。150MbpsのSTM-1 (Synchronous Transfer Mode 1: 同期転送モード1) (N=1) のフレーム構造について説明すると、10列目以降の9行×261列は主情報を収容する場所であり、ペイロードと呼ばれる。最初の9行×9列は、主情報を伝達する際のネットワーク管理情報が収容され、上部の3行×9列には中継器相互間または中継器と伝送端局装置の間で使用するRSOH (Regenerator Section Over Head: 中継セクションオーバーヘッド) で、下部の5行×9列はMSOH (Multiplex Section Over Head: 端局セクションオーバーヘッド) であり、中間の1行×9列はペイロードの中のバーチャルコンテナ (VC) の先頭位相を指示するAUポインタ (Administrative Unit Pointer: 管理ポインタ) が設定され、STM-1にVC3 (51Mbps) が3個多重化された場合はAUポインタとしてAU-3ポインタが3個 (3バイト×3) 設定され、VC-4が1個搭載されているとAU-4ポインタが1個設定される。また、9行×261列はペイロード (VC Structure: バーチャルコンテナ構造) である。中継器では何もセクションオーバーヘッドと、ペイロードに収容される多重化情報の先頭位置を指定するポインタを構成している。

【0007】

図11はSONETのフレームフォーマットである。SONETはANSI (米国規格協会) がデジタル・ハイラーキとして標準化され、基本伝送速度である51.85MbpsをOC (Optical Carrier level) - 1として、そのN倍の伝送速度をOC-Nと表記し、N=192まで標準化され、OC-3 (156Mbps) が

国際標準であるSDHのSTM-1に対応し、このOC-3以上では速度と基本的なフレーム構成がSDHと同じである。

【0008】

このSONETのOC-Nのフォーマットは図11に示されているが、N=1のOC-1の場合、オーバーヘッドが9行×3(バイト)列で構成され、その中の上部の3行×3列はSOH(Section Over Head:セクションオーバーヘッド)、下部の6行×3列はLOH(Line Over Head:ラインオーバーヘッド)であり、残りの9行×87列はペイロード(VT structure:Virtual Tributary unit 構造)である。

【0009】

上記したSDHやSONET等のデジタルハイアラーキーに従ったフレームのパスを他のパスと交換接続するためにクロスコネクタが設けられており、従来の方式を図12~図15に示す従来技術の説明図(その1)~(その4)を参照しながら説明する。

【0010】

図12~図15において、80は光/電気変換部(O/Eで表示)、81は入力された例えば、STM-1の150Mbps等の高速(ハイオーダー)のフレームを終端して、複数の下位オーダーのパスに分離するSTM終端部、82は高次元のAU-n(SDH)またはSTS-n(SONET)の高次群のレベル(例えば、AU3/STS-1に対応する45Mbps単位)でクロスコネクタを行うHOXC(High Order Cross Connect:高次群クロスコネクタ)、83はAUの下位レベルであるVC/VT(SDHのVirtual Container(VC)またはSONETのVirtual Tributary level(VT))の単位(例えば2Mbps単位)でクロスコネクタを行うLOXC(Low Order Cross Connect:低次群クロスコネクタ)、84は分離機能を含むLOXC83の入力ポート、85及び85-1、85-2は多重化機能を含む低次群クロスコネクタの出力ポート、86は複数のVCを多重化してSTM-1のフレームを形成する多重化フレーム生成部、87は電気/光(E/Oで表示)変換部である。

【0011】

O/E80に入力した光ファイバからの光信号のフレーム信号であるSTM-n/OC-n(SDH又はSONETに対応)は、ここで電気信号に変換されてSTM終端部81へ入力され、STM終端部81で個別のAU(Administrative Unit level)/STS(Synchronous Transport Signal level)またはVC/VT)に分離され、HOXC82においてパスの位相を変えたり、他のパスと交換される等によりクロスコネクタされる。クロスコネクタされた各パスの信号は、異なる方路(各STM-n/OC-nの信号路)に対応して設けられた多重化フレーム生成部86へ入力され、多重化フレーム生成部86で異なる各VCの信号を組立ててSTM-n/OC-nの信号が構成され、E/O87で光信号に変換されて伝送される。LOXC83は、入力ポート84からの低速のパスの交換を行って出力ポート85から出力する。

【0012】

図12のようなネットワークの構成で、HOXC82において処理されていた高次のパスに対して特定のパスの一部の構成を変更(一つの経路に出力されていたパスの中の低速パスの一部を分離して別の経路に出力する)する場合、既にHOXC82のAU-n/STS-n(高次レベル)レベルでクロスコネクタされている回線の中から、その一部を低次レベル(VC-n/VT-n)のクロスコネクタにより経路変更をしようとした場合、既存のAU-n/VT-n設定のクロスコネクタを削除し、新たにVC-n/VT-nレベルでのクロスコネクタ設定が必要になる。この場合、図12のHOXC82の接続を一旦切断し(サービスを中断し)、新たな交換接続の経路を形成する必要がある。

【0013】

すなわち、サービスを中断した後、図13に示すようにHOXC82の中の高次群のパス

10

20

30

40

50

を 1 に示すように L O X C 8 3 の入力ポート 8 4 の回線へ切替接続して、L O X C 8 3 において入力ポート 8 4 のパスを 2 つの低速 (V C / V T) のパスに分離して、それぞれ出力ポート 8 5 - 1, 8 5 - 2 に交換接続され、出力ポート 8 5 - 1, 8 5 - 2 から H O X C 8 2 へ入力される。H O X C 8 2 では、2, 3 で示すように 2 つの高次のパスへ切替接続され、H O X C 8 2 から出力されたパスはそれぞれ 2 つの多重化フレーム生成部 8 6 に入力され、各多重化フレーム生成部 8 6 で多重化されて対応する E / O 変換部 8 7 で光に変換されて 2 つの光ファイバに出力される。

【 0 0 1 4 】

このように、H O X C 8 2 の高次のパスを構成する一部の低次のパスを切替える場合、その高次のパス全体の接続を一旦切断して、H O X C 8 2 及び L O X C 8 3 のパスを切替えて、新たな接続が完成した後、通信サービスが再開されるので、そのためにオペレータによるパス設定の操作のため一定時間 (1 時間程度になる場合がある) は通信サービスが中断される。

10

【 0 0 1 5 】

次に図 1 4 は A U - n / S T S - n のグループ内の信号において、V C - n / V T - n レベルでいくつかの経路にクロスコネクが分岐している回線が存在している状態を示す。この状態は上記図 1 3 に示す接続状態と同じであるが、この 1 から 2 へ接続する回線と、1 から 3 に接続する回線の 2 つの回線を、図 1 5 に示すように、同じ一つの経路に変更 (図 1 4 の 1 と 3 を接続) したい場合がある。このように変更することで、回線管理上は A U - n / S T S - n レベルにまとめることで、管理を簡便することができるが、この場合も、図 1 4 に示す A U - n / S T S - n グループ内の全ての V C - n / V T - n のクロスコネクを削除して、改めて図 1 5 の 4 に示すような A U - n / S T S - n レベルのクロスコネクを設定し直す必要がある。

20

【 0 0 1 6 】

【 発明が解決しようとする課題 】

上記したように従来の標準化された S D H / S O N E T のように同期系伝送システムにおける主信号のクロスコネクの技術では、既存ネットワークの構成変更等で高次のパスを構成する一部のパスを異なる経路に切替える場合や、異なる経路のパスを一つの経路に切替える場合に、それまでに設定されていたクロスコネクの設定を削除 (切断) し、新たな経路が設定されるまで通信サービスを中断しなければならない。そのため、変更する必要のない回線も既設回線の削除から新設回線の設定までの間、サービス断が継続するという問題があった。

30

【 0 0 1 7 】

本発明は既存のネットワークの構成変更等で既設のクロスコネクの設定を変更する場合に、運用中のサービスを継続したままで瞬断レベルの時間で経路切替えを行うことが可能な S D H / S O N E T 等の同期系伝送システムにおける主信号のクロスコネク制御方式を提供することを目的とする。

【 0 0 1 8 】

【 課題を解決するための手段 】

図 1 は本発明の第 1 の原理構成を示す図である。図中、1 は S D H の S T M - n / S O N E T の O C - n (以下、S T M / O C という) の光信号を電気信号に変換する O / E 変換部、2 は S T M - n / O C - n 信号を終端して、個別の A U - n / S T S - n (以下、A U / S T S という) 単位の信号に分離する終端部、3 は任意の A U / S T S 単位の信号でクロスコネクを行う高次群クロスコネク部 (H O X C 部で表示)、3 0 は分岐部、4 a は低次群クロスコネク部へ出力する信号を選択する第 1 の選択部、4 b は高次群クロスコネク部 3 から後段の多重化フレーム生成部 8 へ出力する A U / S T S 信号を選択する第 2 の選択部、5 は V C - n / V T - n (以下、V C / V T という) 単位のクロスコネクを行う低次群クロスコネク部 (L O X C 部で表示)、6 は任意の A U / S T S 単位の信号から低次群の V C / V T 単位の信号を分離して取り出す分離部、7 は V C / V T 単位の信号を選択して A U / S T S 単位の信号に多重化する選択多重部、8 は A U / S T S

40

50

単位の信号をSTM/OC信号に多重化してSTM/OCのフレームを生成する多重化フレーム生成部，9はE/O変換部である。

【0019】

この第1の原理構成では，高次群のAU/STS単位でクロスコネクトを行っていたパスを，そのパスを構成する低次群のVC/VT単位でクロスコネクトするパスの設定を瞬断レベルの速度で実現するものである。

【0020】

図1において，最初の状態ではO/E変換部1で電気信号に変換されたSTM/OCの信号は終端部2において終端され，終端部2で個別のAU/STS単位の経路aの信号を含む複数の信号に分離して，高次群クロスコネクト(HOXC)部3へ入力されてクロスコネクトが行われ，経路aの信号は経路bを通過して第2の選択部4bへ出力され，第2の選択部4bにおいて経路bの信号が選択されて経路cを通過して多重化フレーム生成部8へ入力される。多重化フレーム生成部8では複数のAU/STSの信号を多重化してSTM/OC信号となってE/O変換部9において光信号に変換されて出力される。

10

【0021】

この状態で，終端部2から出力された経路aの信号が高次群クロスコネクト(HOXC)部3内で経路bで第2の選択部4bに入力しているが，この経路bの信号を構成する複数の低次群(VC/VT)の信号の一部の設定を変更したい場合がある。その場合，高次群クロスコネクト(HOXC)部3内の分岐部30で信号bを第1の選択部4aへの経路dの信号として分岐する。第1の選択部4aに対して信号dを選択させることで分離部6へ経路dの信号が入力する。低次群クロスコネクト(LOXC)部5の信号が入力される分離部6において低次群の複数の経路eの信号に分離して，低次群クロスコネクト(LOXC)部5内でVC/VTレベルのクロスコネクトを行い選択多重部7へ出力する。選択多重部7はクロスコネクトされた低次群の信号(VC/VT)を選択して高次群の信号(AU/STS)として高次群クロスコネクト(HOXC)部3へ入力して経路fの信号を第2の選択部4bへ入力する。このように高次群クロスコネクト(HOXC)部3の分岐部30から経路d，選択部4a，分離部6，低次群クロスコネクト(LOXC)部5の複数の経路e，選択多重部7，経路f，第2の選択部4bまでのパスの設定を完成した時点で，高次群クロスコネクト(HOXC)部3の第2の選択部4bにおいて経路bから経路fを選択するよう切替える(スイッチングする)ことで，低次群の信号のパス設定(交換)を瞬断の時間レベル(数ミリ秒)で実現できる。

20

30

【0022】

図2は本発明の第2の原理構成を示す図である。図中，1，3，5～9の各符号は上記図1の同じ符号の各部と同じであり，説明を省略する。2-1，2-2は異なる2つのSTM/OC信号をそれぞれ終端してAU/STSに分離する終端部，4aは複数の終端部2-1，2-2等から出力されたAU/STS単位の信号を低次群の単位でクロスコネクトするために選択する第1の選択部，4bは高次群のAU/STS単位でクロスコネクトされた信号か，異なるAU/STS信号を低次群のVC/VT単位でクロスコネクトした信号の一方を選択する選択部である。

【0023】

この第2の原理構成では，異なるSTM/OC信号の終端部から分離した2つのAU/STS信号の内，一方が高次群クロスコネクト(HOXC)部3でクロスコネクトされた信号出力と，他方が低次群クロスコネクト(LOXC)部5で低次の信号に対してクロスコネクトが行われた信号出力とを入力する第2の選択部4bで選択可能にした。

40

【0024】

2つのSTM/OCの信号がそれぞれのO/E変換部1を介してそれぞれの終端部2-1，2-2へ入力して，AU/STS単位の信号に分離される。終端部2-1から出力された一つのAU/STS単位の信号は高次群クロスコネクト(HOXC)部3でクロスコネクトされて経路bを通過して第2の選択部4bへ入力し，終端部2-2から出力された一つのAU/STS単位の信号は，低次群の単位でクロスコネクトするため高次群クロスコネ

50

クト部 3 において経路 g を通って第 1 の選択部 4 a へ出力する。第 1 の選択部 4 a で経路 g の信号を選択すると低次群クロスコネク (L O X C) 部 5 の分離部 6 へ入力され、ここで低次群の複数の経路 h の信号に分離され、低次群 (V C / V T) 単位でクロスコネクが行われて選択多重部 7 へ出力する。選択多重部 7 では低次群の信号を多重化して高次群の信号 (A U / S T S) を形成して高次群クロスコネク (H O X C) 部 3 へ入力して経路 i を通って第 2 の選択部 4 b へ入力する。選択部 4 b は経路 b からの A U / S T S 単位でクロスコネクされた信号か、経路 i からの低次群クロスコネク (L O X C) 部 5 で低次群の V C / V T 単位でクロスコネクされた信号の何れでも任意に選択し、多重化フレーム生成部 8 へ入力する。即ち、高次群でクロスコネクされた信号から低次群のクロスコネクされた信号への切替え及びその逆の切替えが瞬断の時間レベルで実現できる。

10

【 0 0 2 5 】

なお、この第 2 の原理構成は、リングで接続したネットワークにおいて、クロスコネクの単位 (レベル) を切替える場合等に適用することができる。

【 0 0 2 6 】

図 3 は本発明の第 3 の原理構成を示す図である。図中、1, 3, 5 ~ 9 の各符号は上記図 1 及び図 2 の同じ符号の各部と同じであり、説明を省略する。10 は終端部 2 で分離された高次群の信号 (A U / S T S) を高次群クロスコネクを迂回して外部選択部 11 へ入力するバイパス、11 はバイパス 10 及び高次群クロスコネク (H O X C) 部 3 からの出力から一つを選択する高次群クロスコネク (H O X C) 部 3 の外部に設けた外部選択部である。

20

【 0 0 2 7 】

この第 3 の原理構成では、終端部 2 で分離された高次群の信号をクロスコネク 3 内のパスを迂回して外部選択部 11 へ入力するバイパス 10 を設けて、経路 a からの信号を低次群の V C / V T 単位でクロスコネクしたい場合は、外部選択部 11 によりバイパス 10 を選択して、多重化フレーム生成部 8 へ出力した状態で、経路 a の信号を高次群クロスコネク (H O X C) 部 3 から経路 g を介して分離部 6 に供給し、ここで低次群の信号 (V C / V T) 単位に分離して、クロスコネクして選択多重部 7 へ出力し、ここで多重化されて高次群クロスコネク (H O X C) 部 3 の経路 i を介して外部選択部 11 へ入力し、外部選択部 11 ではバイパス 10 を選択した状態から、低次群の信号をクロスコネクした経路 i を選択することにより、瞬断レベルの短時間で切替えることができる。

30

【 0 0 2 8 】

【 発明の実施の形態 】

図 4, 図 5 は実施例 1 の構成 (その 1), (その 2) を示す図である。

【 0 0 2 9 】

この実施例 1 は上記図 1, 図 2 に示す本発明の第 1 の原理構成と第 2 の原理構成の両方に対応するものであり、図 4 は通常の動作状態から低次群の信号単位のクロスコネクの準備を行った状態における構成を示し、図 5 は低次群の信号単位のクロスコネクに切替えを行った状態における構成を示す。図 4, 図 5 において、1 ~ 9 の各符号は上記図 1, 図 2 に示す第 1 の原理構成と第 2 の原理構成における同一符号の各部に対応し、1 は S D H / S O N E T の上位階層の S T M - n / O C - n の光信号 (1 5 5 M b p s × n) を電気信号に変換する光 / 電気変換部 (O / E で表示), 2 は S T M - n / O C - n の信号を終端して、それぞれ 5 1 M b p s の A U 3 / S T S - 1 の信号に分離する S T M / O C 終端部 (S T M / O C で表示), 3 a, 3 b, 4 a, 4 b は高次群クロスコネク (H O X C) 部 3 を構成し、3 a - 1 ~ 3 a - n は各 A U 3 / S T S - 1 の信号をそれぞれ m 個の下位階層の 4 a, 4 b に分配する分配部、3 b は分配部 3 a - 1 ~ 3 a - n と後述する各選択部 4 a, 4 b の間を接続するクロスコネクの線路、4 a は低次群クロスコネク (L O X C) 部 5 へ出力するためにクロスコネクの線路 3 b の n 個の入力から 1 個の信号を選択する選択部 (A U 3 / S T S - 1 / S E L), 4 b は外部へ出力される信号を選択する選択部 (A U 3 / S T S - 1 / S E L) である。

40

50

【0030】

5' は低次群クロスコネクタ (LOXC) 部 (図1の5) を構成する線路, 6a は選択部 4a から出力された AU/STS の信号を終端して下位の VC/VT のグループ (例えば, 6Mbps の信号) に分割して低次群クロスコネクタ (LOXC) 部 5 に出力する AU/STS 終端部, 6b は VC/VT のグループを更に x 個 (図4, 図5 の例では x = 3) の VC/VT (例えば, 2Mbps) に分配する VC/VT 分配部, 7a, 7b は図1 ~ 図3 の選択多重部 7 を構成し, 7a は VC/VT 選択部, 7b は複数の選択部 7a からの VC/VT を多重化して AU/STS を生成する AU/STS 生成部, 8 は複数の AU3/STS - 1 を多重化して STM/OC のフレームを生成する多重化フレーム生成部 (STM/OC 生成部で表示), 9 は電気信号を光信号に変換する電気/光変換部 (E/O で表示), 12 は高次群クロスコネクタ (HOXC) 部の選択部 4a, 4b 及び低次群クロスコネクタ (LOXC) 部の選択部 7a の動作を制御する制御部であり, コマンド解析部 12a, I/O 設定部 12b とで構成する。13 は制御部 12 へコマンドを投入したり, 設定情報を表示する入出力部である。

10

【0031】

図6 は実施例1における制御フローであり, 図4, 図5 の構成による高次群単位のクロスコネクタ状態から低次群単位のクロスコネクタを出力するまでの制御フローである。

【0032】

最初は, O/E 変換部 1 で光の STM/OC 信号を電気信号に変換すると共に複数の STM/OC 信号に分離して, 操作の対象となる特定の STM/OC 信号を AU3/STS - 1 分配部 3a - 1 に入力し, この高次群 (AU3/STS - 1) 単位でクロスコネクタした信号を選択して出力するため, クロスコネクタの線路 3b から出力側 (多重化フレーム生成部 8) と接続する特定の選択部 4b を駆動するよう制御する (図6 の S1)。この制御は制御部 12 に対して入出力部 13 から保守者がコマンドを投入し, これを制御部 12 のコマンド解析部 12a で解析し, I/O 設定部 12b に設定することで, 指定された選択部 4b が駆動される。この状態では図4 のクロスコネクタの線路 3b 及び選択部 4b が 1 の経路が選択されるように駆動される。

20

【0033】

この状態で, 低次群 (VC/VT) 単位でクロスコネクタをしたいという要求が発生すると, 図6 の S2 の処理が行われる。すなわち, 分配部 3a - 1 から選択部 4a に出力される信号と同じ信号を分配部 3a - 1 から選択部 4a に入力する図4 に示す経路 2 を設定する (図6 の S2)。選択部 4a から図4 の経路 3 を通って一つの AU/STS 終端部 6a を通って一つの VC/VT 分配部 6b へ入力し, ここで低次群単位である複数 (x 個) の VC/VT の信号に分配されて, 低次群のクロスコネクタの線路 5' へ出力される。このクロスコネクタ部からの出力は, 制御により一つが選択部 7a で図5 の 4 のように選択されて, 対応する AU/STS 生成部 7b で AU/STS 信号のフレームが生成し, 更にこの信号を図5 の 5 に示すように高次群クロスコネクタ (HOXC) 部の入力側の AU3/STS - 1 分配部 3a - n に入力させる (図6 の S3)。

30

【0034】

この信号に対する高次群クロスコネクタの出力を選択部 4b に入力させるよう制御する (図6 の S4)。この低次群のクロスコネクタの処理が行われている間は, 高次群クロスコネクタ (HOXC) 部の選択部 4b は AU3/STS - 1 分配部 3a - 1 からの信号を選択している。

40

【0035】

次に図5 の 6 に示すように, AU3/STS - 1 選択部 4b の入力を図5 の 1 に示す AU3/STS - 1 分配部 3a - 1 から 6 に示す経路の AU3/STS - 1 分配部 3a - n に切替えて, それまでと同じ信号 (AU3/STS - 1 選択部 4a からの出力信号) のクロスコネクタレベル (単位) を AU/STS から VC/VT に切替える (図6 の S5)。この AU3/STS - 1 選択部 4b からの AU3/STS - 1 の複数の信号は多重化フレーム生成部 8 でフレームが生成され, E/O 変換部 9 から光信号に変換されて

50

伝送される。

【0036】

なお、このVC/VT単位(レベル)のクロスコネクタから、AU/STS単位(レベル)のクロスコネクタに切替える場合は、上記図6のステップを逆(S3, S2, S1の順)に実行すれば良い。

【0037】

図7, 図8は実施例2の構成(その1), (その2)を示す図である。

【0038】

この実施例2は上記図3に示す本発明の第3の原理構成に対応するものであり、図7は通常の動作状態から低次群の信号単位のクロスコネクタの準備を行った状態における構成を示し、図8は低次群の信号単位のクロスコネクタに切替えを行った状態における構成を示す。図7, 図8において、1, 2, 8, 9の各符号は上記図3に示す本発明の第3の原理構成における同一符号の各部に対応し、説明を省略する。3a, 3b, 4aは上記図3の3に対応すると共に上記実施例1の図4, 図5の同一符号と同様に高次群クロスコネクタ(HOXC)部3を構成し、3a-1~3a-n, 3bは上記図4, 図5の同一符号と同じであり、4aは2つの外部選択部11a, 11bへ出力するためのAU3/STS選択部(AU3/STS-1/SELで表示)である。6a, 6b, 5', 7a, 7bは上記図3の符号6~8の各部に対応すると共に上記実施例1の図4, 図5の同一符号の各部と同様であり説明を省略する。

10

【0039】

また、10は高次クロスコネクタ部を迂回するバイパス、11a, 11bは上記図3の外部選択部11に対応し、11aはバイパス10からの信号及び高次群クロスコネクタ(HOXC)部からの信号を選択する外部選択部、11bはバイパス10からの信号と高次群クロスコネクタ(HOXC)部からの信号を選択して低次群クロスコネクタ(LOXC)部へ入力する外部選択部である。

20

【0040】

図9は実施例2における制御フローであり、図7, 図8の構成による高次群単位のクロスコネクタ状態から低次群単位のクロスコネクタを出力するまでの制御フローである。

【0041】

最初は、O/E変換部1で光のSTM/OC信号を電気信号に変換すると共に複数のSTM/OC信号に分配して、対象となる特定のSTM/OC信号をAU3/STS-1分配部3a-1に入力し、この高次群(AU3/STS-1)単位でクロスコネクタした信号を選択して出力するため、クロスコネクタの線路3bから出力側(多重化フレーム生成部8)と接続する特定の選択部4bを駆動するよう制御する制御部12に対して入出力部13から保守者がコマンドが投入される(図9のS1)。これを制御部12のコマンド解析部12aで解析し、I/O設定部12bに設定することで、指定された選択部4bが駆動される。この状態では図7のクロスコネクタの線路3b及び選択部4bが1の経路が選択されるように駆動され、更に外部選択部11aは選択部4bから出力された信号を選択する。この時、バイパス10にはAU3/STS-1分配部3a-1から選択部4bへ出力する信号と同じ信号が分岐されているが選択部4bで選択されない。

30

40

【0042】

この状態で選択部4bから出力されている高次群単位でクロスコネクタされた信号に対して低次群(VC/VT)単位(レベル)でクロスコネクタしたいという要求があると、入出力部13からコマンドを投入して、外部選択部11aにおいて図7の2で示すバイパス10を選択させる(図9のS2)。AU3/STS-1分配部3a-1と同じ信号である。その一方で、AU3/STS-1分配部3a-1の出力を選択部4aから外部選択部11bへ図7の3の経路で選択するよう制御すると共に、外部選択部11bから図7の4の経路でAU/STS終端部6aに接続し、更にVC/VT分配部6bからVC/VT選択部7aに出力され、5で示す経路でAU/STS生成部7bに出力するようVC/VT選択部7aを駆動するよう制御する(図9のS3)。AU/STS生成部

50

7 bでAU/STSフレームが生成され、6で示す経路でAU3/STS-1分配部3 a-nに入力する。更に、AU3/STS-1分配部3 a-nから選択部4 bに入力し、選択部4 bで図7の7で示す経路で外部選択部1 1 aに入力するよう制御する(図9のS4)。

【0043】

この後、外部選択部1 1 aをバイパス1 0からの入力信号から、選択部4 bからの入力信号を選択するよう切替える(図9のS5)。これにより、図8に示すように、同じ信号のクロスコネクットの単位(レベル)がAU/STSからVC/VTに切替えられる。この時、外部選択部1 1 aからのAU3/STS-1の複数の信号は多重化フレーム生成部8でフレームが生成され、E/O変換部9から光信号に変換されて伝送される。

10

【0044】

なお、このVC/VT単位(レベル)のクロスコネクットから、AU/STS単位(レベル)のクロスコネクットに切替える場合は、上記図9のステップを逆(S3, S2, S1の順)に実行すれば良い。

【0045】

(付記1) SDH/SONETの同期系伝送システムにおけるクロスコネクット制御方式において、光・電気変換されたSTM/OC信号を終端して高次群の複数のAU/STS単位の信号に分離する終端部と、前記終端部から入力された信号を高次群のAU/STS単位でクロスコネクットを行う高次群クロスコネクット部と、前記高次群クロスコネクット部内で分岐したAU/STS単位の任意の信号を選択する第1の選択部と、前記第1の選択部から入力された信号を複数の低次群のVC/VT単位に分離してクロスコネクットを行った複数の信号を多重化して前記高次群クロスコネクット部へ出力する低次群クロスコネクット部と、前記高次群クロスコネクット部に前記終端部から入力されてクロスコネクットされた信号と、前記高次群クロスコネクット部から分岐して低次群クロスコネクット部でVC/VT単位でクロスコネクットされた信号とを入力し、何れかを選択して選択多重部へ出力する第2の選択部と、を備えることを特徴とするクロスコネクット制御方式。

20

【0046】

(付記2) 付記1において、前記高次群クロスコネクット部は、前記高次群の各AU/STSを更に複数のAU3/STS-1信号に分離する複数の分離部と、各分離部の出力線を組み合わせた出力が入力される複数の前記第1の選択部と、前記低次群クロスコネクット部へ出力する複数の第2の選択部とで構成されることを特徴とするクロスコネクット制御方式。

30

【0047】

(付記3) 付記1において、前記低次群クロスコネクット部の入力側は前記第2の選択部の信号を終端して、それぞれ複数のVC/VT信号に分離する複数の分離部と、前記複数のVC/VTに分離した信号が組み合わせて入力される複数の選択部とで構成され、前記低次群クロスコネクット部の複数の選択部の出力からAU/STS信号を生成して前記高次群クロスコネクット部のAU3/STS-1信号の分離部へ入力することを特徴とするクロスコネクット制御方式。

【0048】

(付記4) SDH/SONETの同期系伝送システムにおけるクロスコネクット制御方式において、光・電気変換された2つのSTM/OC信号を終端して高次群の2つのAU/STS単位の信号に分離する2つの終端部と、前記2つの終端部から入力されたそれぞれの信号を高次群のAU/STS単位でクロスコネクットを行う高次群クロスコネクット部と、前記高次群クロスコネクット部内で前記入力された一方のAU/STSの信号を選択して低次群クロスコネクット部に出力する第1の選択部と、前記入力された他方のAU/STSの信号と低次群クロスコネクット部から入力する信号から一方を選択する第2の選択部と、前記高次群クロスコネクット部の第1の選択部の出力が入力されて低次群のVC/VT単位でクロスコネクットを行った信号を複数の多重化して前記高次群クロスコネクット部へ入力する低次群クロスコネクット部と、前記第2の選択部は、高次群クロスコネクット部に前記終端部

40

50

から入力されてクロスコネクタされた信号と、前記低次群クロスコネクタ部から入力された信号の何れか一方を選択することを特徴とするクロスコネクタ制御方式。

【0049】

(付記5) 付記1において、前記終端部から出力されるAU/S TSの信号を前記高次群クロスコネクタ部へ入力する信号から分岐して、前記高次群クロスコネクタ部を迂回して出力するバイパスを設け、前記高次群クロスコネクタ部の前記第2の選択部で選択されたAU/S TSの信号と、前記バイパスの信号とを入力して、一方を選択して出力する外部選択部を備え、前記外部選択部により、前記第2の選択部で選択する前記低次群クロスコネクタ部による低次群の信号単位でのクロスコネクタした信号を発生する経路を形成するまで前記バイパスの信号入力を選択することを特徴とするクロスコネクタ制御方式。

10

【0050】

【発明の効果】

本発明によれば、高次群の単位(レベル)でのクロスコネクタを行っていた信号について、低次群の単位(レベル)でのクロスコネクタを行う場合に、ネットワークの構成変更等で既設のクロスコネクタの設定を変更が発生しても、線路切替えによる瞬断以外は運用中のサービスを継続したままで実施することができるので、ネットワークのフレキシビリティを拡大することができる。

【図面の簡単な説明】

【図1】本発明の第1の原理構成を示す図である。

【図2】本発明の第2の原理構成を示す図である。

20

【図3】本発明の第3の原理構成を示す図である。

【図4】実施例1の構成(その1)を示す図である。

【図5】実施例1の構成(その2)を示す図である。

【図6】実施例1における制御フローを示す図である。

【図7】実施例2の構成(その1)を示す図である。

【図8】実施例2の構成(その2)を示す図である。

【図9】実施例2における制御フローを示す図である。

【図10】SDH(S TM - N)のフレームフォーマットを示す図である。

【図11】SONETのフレームフォーマットを示す図である。

【図12】従来技術の説明図(その1)である。

30

【図13】従来技術の説明図(その2)である。

【図14】従来技術の説明図(その3)である。

【図15】従来技術の説明図(その4)である。

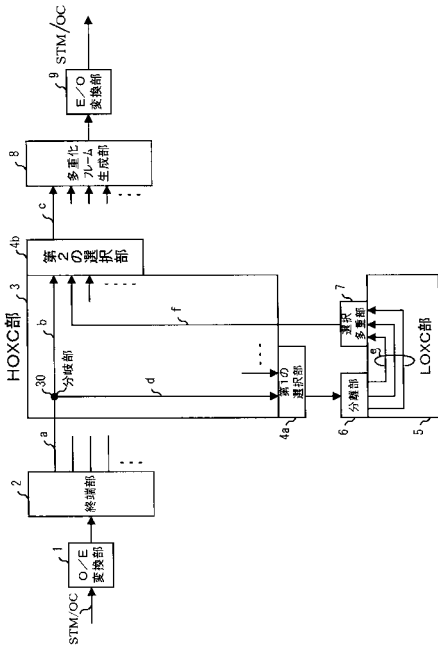
【符号の説明】

- 1 O / E 変換部
- 2 終端部
- 3 高次群クロスコネクタ(H O X C)部
- 4 a 選択部
- 4 b 選択部
- 5 低次群クロスコネクタ(L O X C)部
- 6 分離部
- 7 選択多重部
- 8 多重化フレーム生成部
- 9 E / O 変換部

40

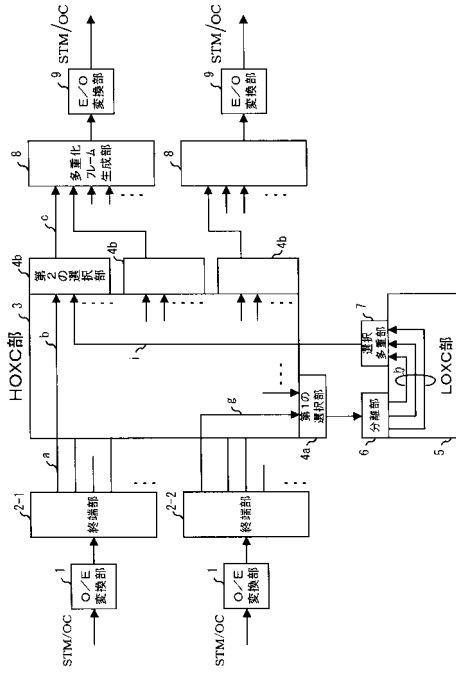
【 図 1 】

本 発 明 の 第 1 の 原 理 構 成



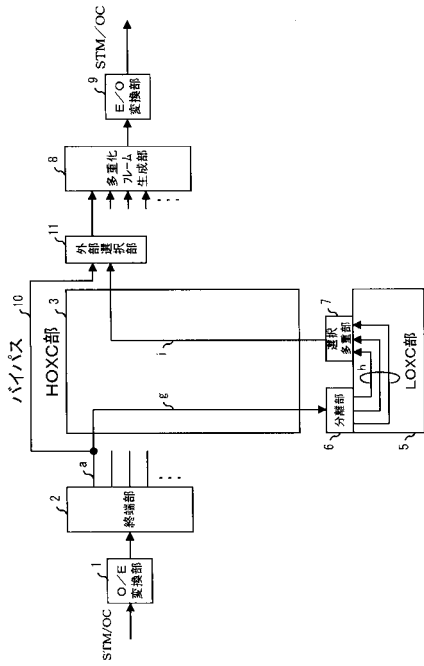
【 図 2 】

本 発 明 の 第 2 の 原 理 構 成



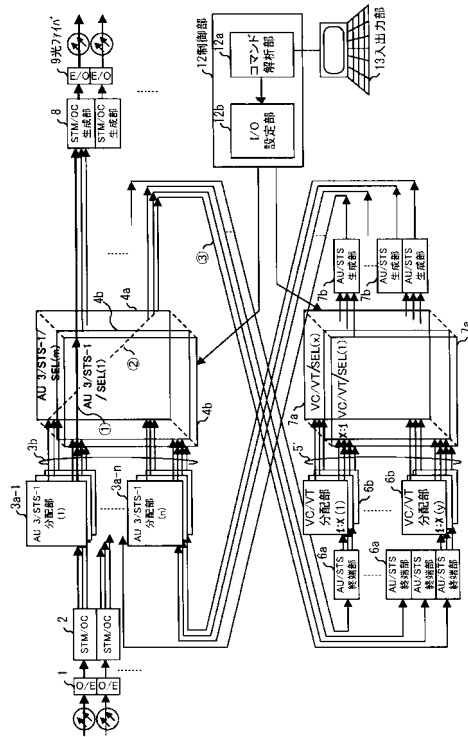
【 図 3 】

本 発 明 の 第 3 の 原 理 構 成



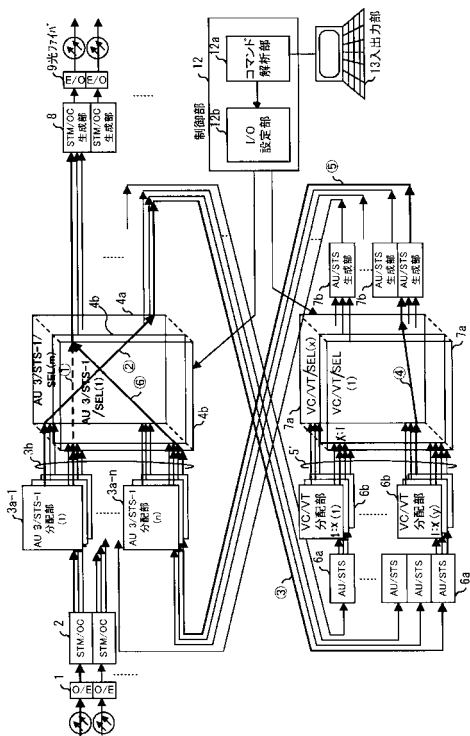
【 図 4 】

実 施 例 1 の 構 成 (そ の 1)



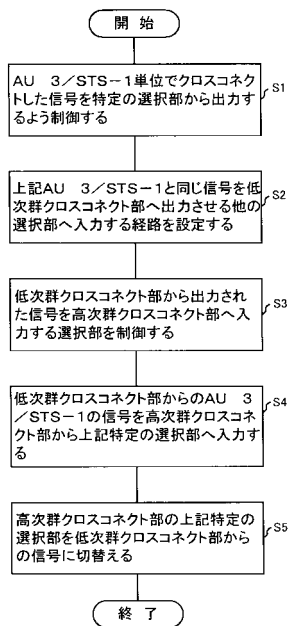
【 図 5 】

実施例1の構成 (その2)



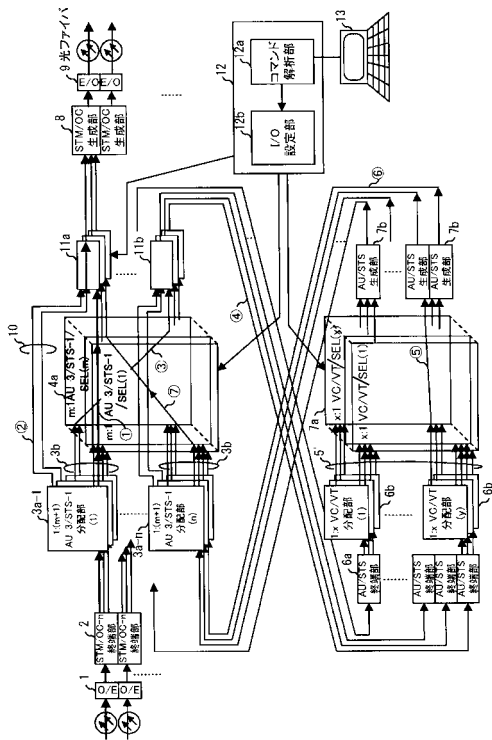
【 図 6 】

実施例1における制御フロー



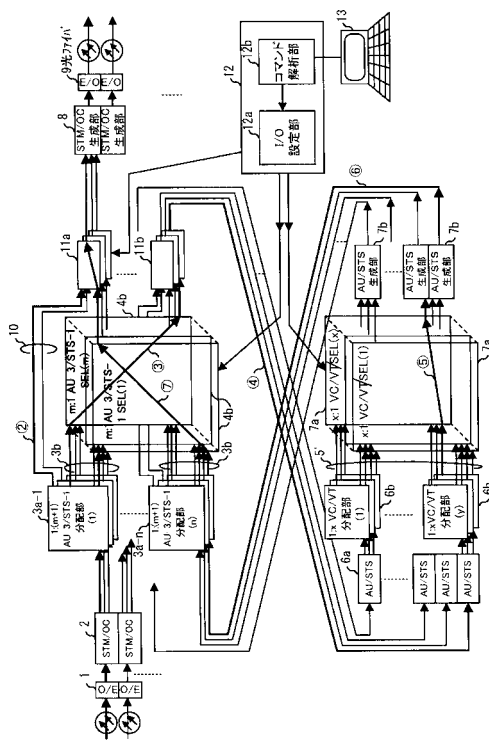
【 図 7 】

実施例2の構成 (その1)



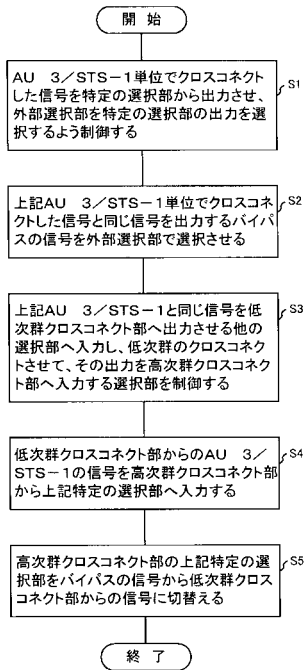
【 図 8 】

実施例2の構成 (その2)



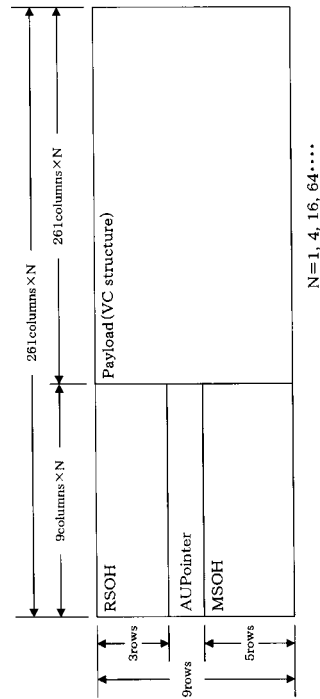
【 図 9 】

実施例 2 における制御フロー



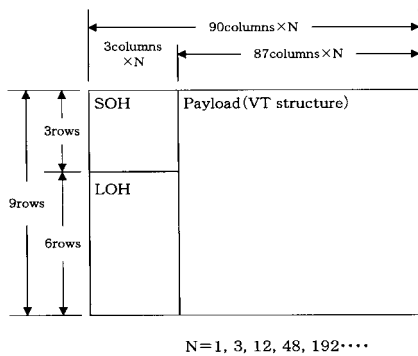
【 図 1 0 】

SDH(STM-N)のフレームフォーマット



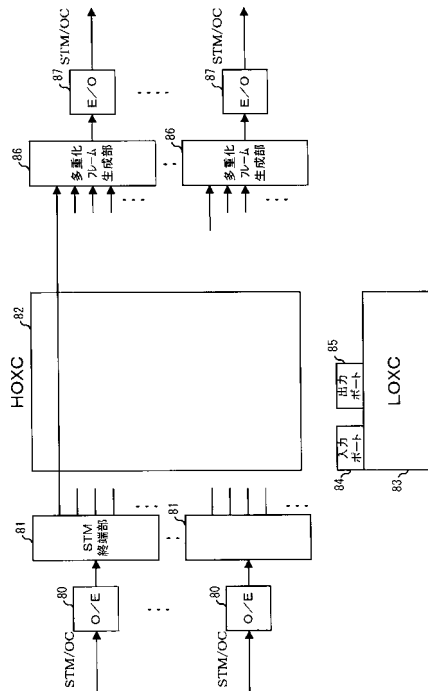
【 図 1 1 】

SONETのフレームフォーマット



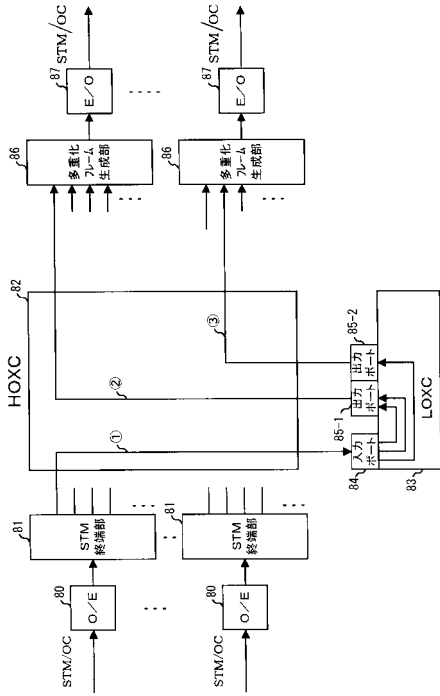
【 図 1 2 】

従来技術の説明図(その1)



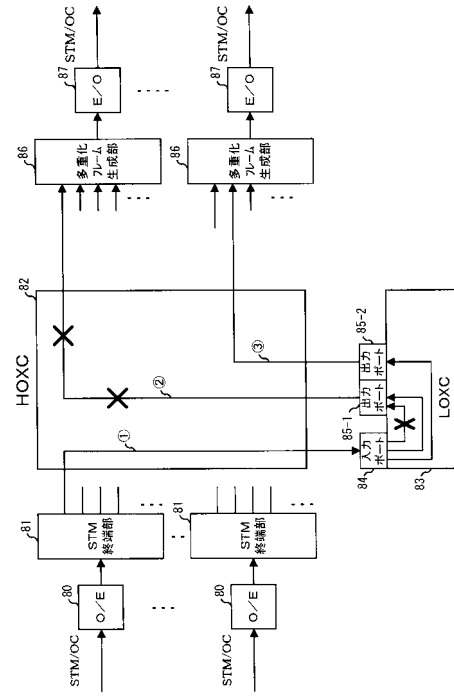
【 図 1 3 】

従来技術の説明図（その2）



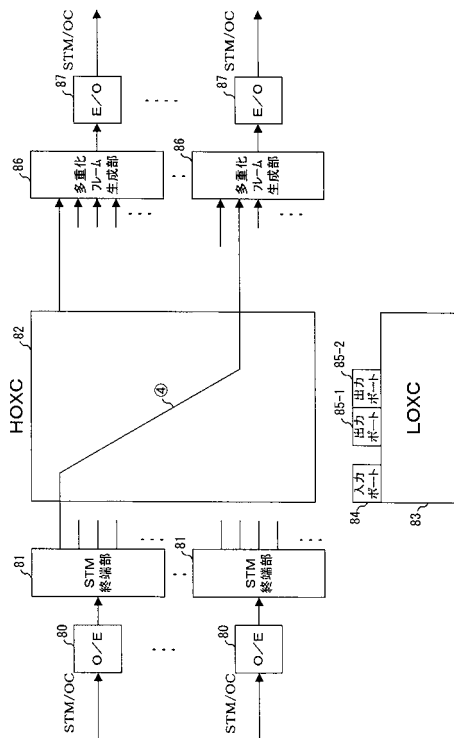
【 図 1 4 】

従来技術の説明図（その3）



【 図 1 5 】

従来技術の説明図（その4）



フロントページの続き

(72)発明者 近澤 勉

神奈川県横浜市港北区新横浜2丁目3番9号 富士通デジタル・テクノロジー株式会社内

(72)発明者 鈴木 厚

神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

Fターム(参考) 5K028 CC02 EE05 KK01 KK12 MM05 MM14 NN02