

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年7月14日(2005.7.14)

【公開番号】特開2004-111821(P2004-111821A)

【公開日】平成16年4月8日(2004.4.8)

【年通号数】公開・登録公報2004-014

【出願番号】特願2002-275389(P2002-275389)

【国際特許分類第7版】

H 01 L 29/861

【F I】

H 01 L 29/91

F

【手続補正書】

【提出日】平成16年11月22日(2004.11.22)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1導電型の半導体基板と、

前記半導体基板上に形成された第1導電型の第1シリコンゲルマニウム膜と、

前記第1シリコンゲルマニウム膜上に形成された第1導電型の第2シリコンゲルマニウム膜と、

前記第2シリコンゲルマニウム膜上に形成された第1導電型のシリコン膜と、

前記シリコン膜の上面側に形成された前記第1導電型と逆の第2導電型の半導体領域と、

を有し、

前記第2シリコンゲルマニウム膜の厚み方向のゲルマニウム濃度分布が、前記第1シリコンゲルマニウム膜との界面から前記シリコン膜との界面に向かって徐々に減少していることを特徴とする半導体装置。

【請求項2】

相対的に高い不純物濃度を有する第1導電型の半導体基板と、

前記半導体基板上に形成された第1導電型の第1シリコンゲルマニウム膜と、

前記第1シリコンゲルマニウム膜上に形成された第1導電型の第2シリコンゲルマニウム膜と、

前記第2シリコンゲルマニウム膜上に形成され、相対的に低い不純物濃度を有する第1導電型のシリコン膜と、

前記シリコン膜の上面側に形成され、相対的に高い不純物濃度を有する前記第1導電型と逆の第2導電型の半導体領域と、

を有し、

前記第1シリコンゲルマニウム膜の厚み方向のゲルマニウム濃度分布が一定であり、前記第2シリコンゲルマニウム膜の厚み方向のゲルマニウム濃度分布が、前記第1シリコンゲルマニウム膜との界面から前記シリコン膜との界面に向かって徐々に減少し、

前記半導体基板、前記第1シリコンゲルマニウム膜、前記第2シリコンゲルマニウム膜、前記シリコン膜、および前記半導体領域によってダイオードが形成されていることを特徴とする半導体装置。

【請求項3】

相対的に高い不純物濃度を有する第1導電型の半導体基板と、
前記半導体基板上に形成され、相対的に高い不純物濃度を有する第1導電型の第1シリコンゲルマニウム膜と、

前記第1シリコンゲルマニウム膜上に形成された第1導電型の第2シリコンゲルマニウム膜と、

前記第2シリコンゲルマニウム膜上に形成され、相対的に低い不純物濃度を有する第1導電型のシリコン膜と、

前記シリコン膜の上面側に形成され、相対的に高い不純物濃度を有する前記第1導電型と逆の第2導電型の半導体領域と、

を有し、

前記第1シリコンゲルマニウム膜の厚み方向のゲルマニウム濃度分布が一定であり、前記第2シリコンゲルマニウム膜の厚み方向のゲルマニウム濃度分布が、前記第1シリコンゲルマニウム膜との界面から前記シリコン膜との界面に向かって徐々に減少し、

前記半導体基板、前記第1シリコンゲルマニウム膜、前記第2シリコンゲルマニウム膜、前記シリコン膜、および前記半導体領域によってダイオードが形成されていることを特徴とする半導体装置。

【請求項4】

相対的に高い不純物濃度を有する第1導電型の半導体基板と、

前記半導体基板上に形成され、相対的に高い不純物濃度を有する第1導電型の第1シリコンゲルマニウム膜と、

前記第1シリコンゲルマニウム膜上に形成され、相対的に低い不純物濃度を有する第1導電型の第2シリコンゲルマニウム膜と、

前記第2シリコンゲルマニウム膜上に形成され、相対的に低い不純物濃度を有する第1導電型のシリコン膜と、

前記シリコン膜の上面側に形成され、相対的に高い不純物濃度を有する前記第1導電型と逆の第2導電型の半導体領域と、

前記半導体領域上に形成された第1電極と、

前記半導体基板の前記第1シリコンゲルマニウム膜が形成された面と逆側の面上に形成された第2電極と、

を有し、

前記第1シリコンゲルマニウム膜の厚み方向のゲルマニウム濃度分布が一定であり、前記第2シリコンゲルマニウム膜の厚み方向のゲルマニウム濃度分布が、前記第1シリコンゲルマニウム膜との界面から前記シリコン膜との界面に向かって徐々に減少し、

前記第1電極と前記第2電極との間にダイオードが形成されていることを特徴とする半導体装置。

【請求項5】

第1導電型の半導体基板を準備する工程と、

前記半導体基板上に第1導電型の第1シリコンゲルマニウム膜をエピタキシャル成長させる工程と、

前記第1シリコンゲルマニウム膜上に第1導電型の第2シリコンゲルマニウム膜をエピタキシャル成長させる工程と、

前記第2シリコンゲルマニウム膜上に第1導電型のシリコン膜をエピタキシャル成長させる工程と、

前記シリコン膜の上面側から前記シリコン膜内に前記第1導電型と逆の第2導電型の半導体領域を形成する工程と、

を有し、

前記第2シリコンゲルマニウム膜の厚み方向のゲルマニウム濃度分布が、前記第1シリコンゲルマニウム膜との界面から前記シリコン膜との界面に向かって徐々に減少していることを特徴とする半導体装置の製造方法。