

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 2 区分
 【発行日】令和 1 年 12 月 12 日 (2019.12.12)

【公表番号】特表 2018-536190 (P2018-536190A)
 【公表日】平成 30 年 12 月 6 日 (2018.12.6)
 【年通号数】公開・登録公報 2018-047
 【出願番号】特願 2018-522646 (P2018-522646)
 【国際特許分類】

G 0 3 F 7/20 (2006.01)

【 F I 】

G 0 3 F 7/20 5 0 5

【手続補正書】

【提出日】令和 1 年 10 月 29 日 (2019.10.29)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上に直接に書込むための電気回路設計データを含む C A D ファイルであって、上記基板上に生成される多数のダイについての C A D データを含む C A D ファイルを受信し、
上記基板上の基準の画像を含む、上記基板の画像を生成し、
上記基板の画像に基づいて上記 C A D データに対する修正を算出することによって修正 C A D データを生成し、

上記基板の幅よりも短い走査幅をそれぞれが有する複数の走査のそれぞれにおいて、上記基板上に上記修正 C A D データに基づく直接書込みデータを直接に書き込むように直接書込み装置を自動的に設定し、上記設定が、上記複数の走査のそれぞれが上記走査幅内に並んで書き込まれるように上記多数のダイについての上記直接書込みデータを配置することを含み、これによって上記複数の走査の単一走査中に上記多数のダイのそれぞれの単層が書き込まれ、かつこれによって隣接する走査間の直接書込みデータのスティッチングを防止し、

上記直接書込み装置を動作させて上記多数のダイを上記基板上に作成し、

上記自動的設定がさらに、

上記複数の走査の隣接するものの間にオーバーラップする継ぎ目を規定し、

上記継ぎ目のそれぞれが上記多数のダイのいずれにも位置しないことを保証し、

上記保証が、

上記多数のダイについての上記直接書込みデータを、上記多数のダイのうちの複数のダイが上記複数の走査のそれぞれにおいて並んで書き込まれ、かつ上記複数のダイの隣接するものがストリートによって互いに分離される上記複数の走査の隣接するものによって書き込まれるように配置し、

上記直接書込みデータを、上記継ぎ目が上記ストリートに沿って配置されかつ上記多数のダイのいずれにも重ならないように配置することを含む、

電気回路の製造方法。

【請求項 2】

上記基板の画像の生成が、上記基板の光学的イメージングを実行することを含む、請求項 1 に記載の電気回路の製造方法。

【請求項 3】

上記修正 C A D データの生成が、上記光学的イメージングによって見つけられたときに、上記基板の構造における不正確さおよび歪みの少なくとも一方を考慮して上記 C A D データから修正データを導出することを含む、請求項 2 に記載の電気回路の製造方法。

【請求項 4】

上記直接書込みデータが、2 つ以上の走査によってダイが書き込まれないように設定されている、請求項 1 に記載の電気回路の製造方法。

【請求項 5】

上記ダイが複数層から形成されており、上記複数層が互いに位置決めされて順次書き込まれる、請求項 1 に記載の電気回路の製造方法。

【請求項 6】

上記自動的設定が、上記基板の幅よりも短い走査幅をそれぞれが有する上記複数の走査において、上記基板上に上記修正 C A D データに基づく上記複数層のそれぞれについて直接書込みデータを直接に書込むものであり、上記複数の走査のそれぞれが上記走査幅内に並んで書き込まれるように上記多数のダイの上記複数層についての上記直接書込みデータを配置することを含み、これによって隣接する走査間の直接書込みデータのスティッチングを防止するように上記直接書込み装置を自動的に設定するものである、請求項 5 に記載の電気回路の製造方法。

【請求項 7】

上記直接書込み装置が単一の読み / 書きアセンブリを備え、上記複数の走査が上記読み / 書きアセンブリによって順次実行される、請求項 1 に記載の電気回路の製造方法。

【請求項 8】

上記直接書込み装置が 2 つ以上の読み / 書きアセンブリを備え、上記複数の走査が少なくとも部分的に相互同時に動作する複数の上記読み / 書きアセンブリによって実行される、請求項 1 に記載の電気回路の製造方法。

【請求項 9】

直接書込み装置、
基板上の基準の画像を含む、基板の画像を生成するように動作可能なイメージング・サブシステム、および

上記基板上に直接に書込むための電気回路設計データを含む C A D ファイルであって、上記基板上に生成される多数のダイについての C A D データを含む C A D ファイルが記憶された一時的でないコンピュータ読み取り可能な媒体を備える自動直接書込み装置設定 (A D W M C) ユニットを備え、

上記 A D W M C が、

上記基板の上記画像に基づいて上記 C A D データに対する修正を算出することによって修正 C A D データを生成し、

複数の走査において、上記基板上に上記修正 C A D データに基づく直接書込みデータを直接に書き込むように上記直接書込み装置を自動的に設定し、

上記複数の走査のそれぞれが、上記基板の幅よりも短い走査幅をそれぞれが有しており、上記複数の走査のそれぞれにおいて上記走査幅内に並んで書き込まれるように上記多数のダイについての上記直接書込みデータを配置することを含み、これによって上記複数の走査の単一走査において上記多数のダイのそれぞれの単層が書き込まれ、かつ隣接する走査間の直接書込みデータのスティッチングが防止され、

上記 A D W M C がまた、

上記複数の走査の隣接するものの間にオーバーラップする継ぎ目を規定し、

上記継ぎ目のそれぞれが上記多数のダイのいずれにも位置しないことを保証するように構成され、

上記保証が、

上記多数のダイについての上記直接書込みデータを、上記多数のダイのうちの複数のダイが上記複数の走査のそれぞれにおいて並んで書き込まれ、上記複数のダイの隣接するものがストリートによって互いに分離される上記複数の走査の隣接するものによって書き込

まれるように配置し，かつ

上記直接書込みデータを，上記継ぎ目が上記ストリートに沿って配置されかつ上記多数のダイのいずれにも重ならないように配置することによって行われる，

電気回路製造システム。

【請求項 10】

上記イメージング・サブシステムが，上記基板の光学的イメージングを実行する光学イメージャーをさらに備えている，請求項 9 に記載の電気回路製造システム。

【請求項 11】

上記修正 CAD データが，上記光学的イメージングによって見つけられたときに，上記基板の構成における不正確さおよび歪みの少なくとも一つを考慮して導出される，請求項 10 に記載の電気回路製造システム。

【請求項 12】

上記直接書込みデータが，2 つ以上の走査によってダイが書き込まれないように設定されている，請求項 9 に記載の電気回路製造システム。

【請求項 13】

上記ダイが複数層から形成されており，上記複数層が互いに位置決めされて順次書き込まれる，請求項 9 に記載の電気回路製造システム。

【請求項 14】

上記 ADWMC ユニットが，上記直接書込み装置を自動的に設定して，上記基板の幅よりも短い走査幅をそれぞれが有する複数の走査において，上記基板上に上記修正 CAD データに基づいて上記複数層のそれぞれについての直接書込みデータを直接に書き込むものであり，上記設定が，上記複数の走査のそれぞれが上記走査幅内に並んで書き込まれるように上記多数のダイの上記複数層の上記直接書込みデータを配置することを含み，これによって隣接する走査間の直接書込みデータのスティッチングを防止する，請求項 13 に記載の電気回路製造システム。

【請求項 15】

上記直接書込み装置が単一の読み／書きアセンブリを備え，上記複数の走査が上記読み／書きアセンブリによって順次実行される，請求項 9 に記載の電気回路製造システム。

【請求項 16】

上記直接書込み装置が 2 つ以上の読み／書きアセンブリを備え，上記複数の走査が少なくとも部分的に相互同時に動作する複数の上記読み／書きアセンブリによって実行される，請求項 9 に記載の電気回路製造システム。