

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年3月5日(05.03.2015)



(10) 国際公開番号

WO 2015/029092 A1

- (51) 国際特許分類:
H01L 21/306 (2006.01) H01L 21/768 (2006.01)
H01L 21/304 (2006.01) H01L 23/522 (2006.01)
H01L 21/3205 (2006.01)
- (21) 国際出願番号: PCT/JP2013/005182
- (22) 国際出願日: 2013年9月2日(02.09.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 国立大学法人東北大学(TOHOKU UNIVERSITY) [JP/JP]; 〒9808577 宮城県仙台市青葉区片平二丁目1番1号 Miyagi (JP).
- (72) 発明者: 酒井 健(SAKAI, Takeshi); 〒9808577 宮城県仙台市青葉区片平二丁目1番1号国立大学法人東北大学内 Miyagi (JP). 吉川 和博(YOSHIKAWA, Kazuhiro); 〒9808577 宮城県仙台市青葉区片平二丁目1番1号国立大学法人東北大学内 Miyagi (JP). 吉田 達郎(YOSHIDA, Tatsuro); 〒9808577 宮城県仙台市青葉区片平二丁目1番1号国立大学法人東北大学内 Miyagi (JP). 白井 泰雪(SHIRAI, Yasuyuki); 〒9808577 宮城県仙台市青

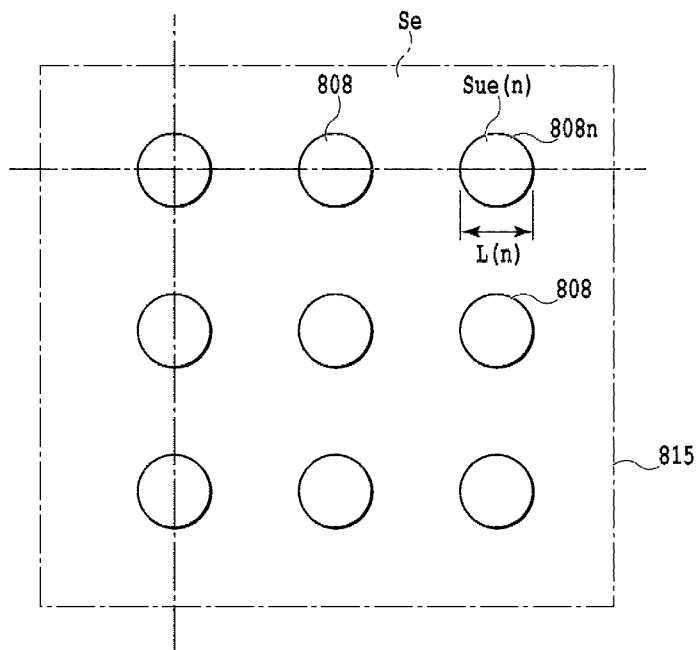
葉区片平二丁目1番1号国立大学法人東北大学内 Miyagi (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: ETCHING METHOD, MANUFACTURING METHOD FOR LSI DEVICE, AND 3D-INTEGRATED LSI DEVICE MANUFACTURING METHOD

(54) 発明の名称: エッチング方法及びLSIデバイスの製造方法、並びに3D集積化LSIデバイス製造方法



(57) Abstract: One problem to be addressed by the present invention is to provide an etching method whereby, even if holes disposed in a substrate to be processed are narrow and deep, etching can be reliably performed by causing a processing liquid to quickly enter and fill the holes so that hole-pattern distortion does not occur. Another problem to be addressed by the present invention is to provide an etching method whereby, when manufacturing a 3D-integrated LSI device, exposed portions of through-via parts can be efficiently formed so as to be of intended dimensions. An etching method wherein etching is performed so as to satisfy the following relations: (a) If the lower bound of $Se \cdot h / Sue \cdot h$ is 1, then $5\mu m < h$, and the upper bound of $Se \cdot h / Sue \cdot h$ is 300, (b) if $h \leq 5\mu m$, then $0 < Se \cdot h / Sue \cdot h \leq 800$, $S_0 = Se + Sue$, and $1 \leq h/L$ and $1 \leq h/L(n)$. The above symbols are defined in the specification.

(57) 要約: 本発明の課題の一つは、被処理基体に設けたホールが譬え細く深いホールであっても、処理液がホール内に速やかに侵入し充填することでエッチングをホールパターン崩れもなく確実に行うことが出来るエッチング方法の提供。

もう一つの課題は、3D集積化LSIデバイスの製造に際して、貫通電極部の露出部を所期の寸法に効率よく形成できるエッチング方法の提供。(a)「 $Se \cdot h / Sue \cdot h$ 」の下限は、「1」の場合は、 $5\mu m < h$ で、且つ、「 $Se \cdot h / Sue \cdot h$ 」の上限は、300 (b) $h \leq 5\mu m$ の場合は、 $0 < Se \cdot h / Sue \cdot h \leq 800$ 、 $S_0 = Se + Sue$ かつ $1 \leq h/L$ $1 \leq h/L(n)$ の関係を満たしてエッチングすること。上記の記号は明細書の中に定義される。

WO 2015/029092 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：

エッチング方法及びＬＳＩデバイスの製造方法、並びに３Ｄ集積化ＬＳＩデバイス製造方法

技術分野

[0001] 本発明は、ウエットエッチングによるエッチング方法、ＬＳＩデバイスの製造方法及び３Ｄ集積化ＬＳＩデバイス製造方法に関するものである。

背景技術

[0002] 半導体分野はこれまで基本電子能動素子（基本電子素子）の一つであるトランジスタの微細化により高集積化を進めてきている。しかし、その基本技術の一つである露光技術の停滞により、微細化による高集積化に限界説が云われ始めている。また、基本電子素子の微細化はＬＳＩデバイス化した際のデバイスの温度上昇や電子漏洩の潜在的問題もある。最近は、微細化に依らない高集積化の技術開発もされ始めている。その一つがＬＳＩの３次元化（３ＤＩ：３ Dimensional Integration）の技術である。この技術の実現に必要な技術の一つが、ＴＳＶ（Through Silicon Via）の技術である。この技術を用いた３Ｄ集積化ＬＳＩデバイスは、ワイヤーボンディング技術を用いるパッケージレベルの３Ｄ集積化ＬＳＩデバイスとは異なり、集積している一つのデバイス間の電氣的相互接続特性の飛躍的向上も期待され、次世代の高集積化デバイスとして有力である。

[0003] ＴＳＶに要求される貫通孔の深さは数十ミクロンから数百ミクロン、アスペクト比は１０以上の細く深い孔である（高アスペクト比ホール）。このようなホールの形成には、ハーフミクロンからクォーターミクロンの微細回路パターンの形成に最近採用されているドライエッチング法とレジスト除去用としての酸素プラズマアッシング法の採用が提案されている。しかし、このようなドライエッチング法においては、形成されるホール周辺部にドライエッチングガス、レジストなどに起因する堆積ポリマーが生じてホール内部及びその

周辺部に残存し、高抵抗化や電氣的短絡を招き歩留り低下の原因になる。又、残存堆積ポリマーの除去及びホール内部の清浄化にはウェット洗浄を必要とする。従って、TSVにおいてもこれまで通りのウェットエッチング・洗浄法への期待が増している。

[0004] 図8Eに、3D集積化LSIデバイスの作成の一例として、Via Last (Front via)のプロセス工程の一部を説明する模式的説明図を示す。

シリコン (Si) 等で構成される第一の基体800に、その表層部にデバイス領域804とデバイス領域804と電氣的に導通するように貫通電極801が設けられている。基体800は、接着層805を介して、Si等の構成される第二の基体806と接合されている。貫通電極801とエッチングのストップ層803の間には、貫通電極部808を構成する銅 (Cu) 等の材料が拡散するのを防止するためにバリア層807が設けられる。バリア層807は、スパッタ法若しくはメッキ法、又はその両方法により貫通電極801を設ける深溝 (深穴) に銅などを埋設する際に、深溝底部まで確実に緻密に埋設されるようにするためのシード機能を有する材料で形成するのが望ましい。バリア層807がそのような機能を有さない又はその機能が十分でない場合は、バリア層807の内側にそのような機能を有するシード層を更に設けることが望ましい。微小な貫通電極は、例えば、直径約10 μm 、25 μm ピッチで、1000個/ mm^2 程度の密集度 (配列密度) で設けられる。この密集度の貫通電極同士を多数同時に精度よく確実に電氣的に直接接合するには、貫通電極部808の露出部802を10~20 μm 程度露出させることが求められる。エッチングのストップ層803には、TEOS等による、500nm程度の膜厚の酸化シリコン (SiO_2) 膜が一般に用いられているが、貫通電極部808の露出部802を10~20 μm 程度露出させるとなると、シリコン (Si) と SiO_2 とのエッチングの選択比は、少なくとも200:1程度必要になる。しかも、10~20 μm 程度第一の基体800をエッチングするとなると、生産効率を上げるには、高速のエッチングスピードを有するエッチング液が必要である。その上、貫通電極801を形成するには、可也の深さの細孔 (ホール

）（高アスペクト比の細孔）を第一の基体 800 に形成する必要がある。

[0005] この場合、本発明者らの検討と実験によると、以下のようなことが明らかになってきて、従来法でのウエットエッチング・洗浄では不十分であることが分かった。即ち、高アスペクト比ホール底部のエッチングしたり、ホール内を洗浄したりする場合、従来の処理液を使用すると、ホールが細く深いためにホール内に処理液（エッチング液、洗浄液など）が侵入して行かない場合が生ずることがある。そのために、所期通りにエッチングや洗浄が行えない状況が発生する。その解決策として、従来から実施されている方策であるが、処理液に界面活性剤を混入しホール内壁との濡れ性を改善して先の課題を解決することが考えられる。

[0006] しかしながら、処理液の十分な機能発揮を担保しながら濡れ性を改善してその目的を達成しようとする提案があるが、エッチングでも洗浄でも適切な処理液の調合が適っていないのが現状である。更に、処理液を被処理体表面からホールに供給しようとするときホール内に雰囲気気体の気泡が形成されて、処理液のホール内侵入を妨げる現象が起きることもある。この現象は円筒状のホールで顕著に観察される。

[0007] 複雑で微細な穴を複数有する太陽電池用の多結晶シリコンを、超音波振動を用いて洗浄する際に、減圧と加圧を繰り返し行う技術が提案されている（特許文献 1 参照）。しかしながら、特許文献 1 に開示された技術は、超音波振動を用いるので、本件で対象としている TSV のような高アスペクト比のホールパターンにおいては、ホールを形成している壁面構成部材の壁厚に対する壁の高さが極端に高いため、超音波振動によって壁面構成部材が崩れてしまう（パターン崩れ）という問題が発生する。この問題は、ホールのアスペクト比が高くなればなるほど、また、ホールパターンが微細になればなるほど、顕著になる。

この様に、3D 集積化 LSI デバイスを実際に製造するとなると、その製造プロセスのいくつかの工程において工程ごとの課題と各工程に共通の課題がある。

先行技術文献

特許文献

[0008] 特許文献1：特開2012-598号公報

発明の概要

発明が解決しようとする課題

[0009] 本発明は上記点に鑑み鋭意研究することになされたものであり、その目的とするところの一つは、上記の複数の課題を一挙に解決することにある。本発明のもう一つの目的は、被処理基体に設けたホールが譬え細く深いホールであっても、処理液がホール内に速やかに侵入し充満することでエッチングをホールパターン崩れもなく確実に行うことが出来るエッチング方法を提供することである。本発明のもう一つ別の目的は、3D集積化LSIデバイスの製造に際して、バンプレス接合をするために設ける貫通電極部の露出部を所期の寸法に効率よく形成できるエッチング方法を提供することである。本発明の更に別の目的は、3D集積化LSIデバイスの製造に用いられるLSIデバイス部品の製造方法及びその部品を集積化した3D集積化LSIデバイスの製造方法を提供することである。

課題を解決するための手段

[0010] 本発明の一つの側面は、被エッチング部材の被エッチング部をウェットエッチングでエッチングするエッチング法に於いて、

(a) 「 $S_e \cdot h / S_{ue} \cdot h$ 」の下限が、「1」の場合は、 $5 \mu m < h$ で、且つ、

「 $S_e \cdot h / S_{ue} \cdot h$ 」の上限は、300

(b) $h \leq 5 \mu m$ の場合は、 $0 < S_e \cdot h / S_{ue} \cdot h \leq 800$ 、

$$S_0 = S_e + S_{ue}$$

かつ

$$1 \leq h/L$$

$$1 \leq h/L(n)$$

の関係を満たしてエッチングすることを特徴とするエッチング方法にある

。

定義は以下の通り。

S_0 : エッチング液が付与される被エッチング部材の表面の面積

S_e : 前記被エッチング部の被エッチング面の総面積

$S_{ue}(n)$: n 番目の非エッチング面の面積

S_{ue} : 前記被エッチング部材の非エッチング面の総面積 (「 $= \sum S_{ue}(n)$ 」)

h : エッチング溝の深さ

$S_e \cdot h \cdots$ 前記被エッチング部の体積の総和

$S_{ue} \cdot h \cdots$ 前記被エッチング部材の非エッチング部の体積の総和

$L(n)$: n 番目の非エッチング面の直径

L : 非エッチング面の平均直径 (「 $= \sum L(n) / n$ 」)

本発明のもう一つの側面は、その表層部に設けた複数の電子デバイス領域部と、処理液が付与される表面と、該表面に開口を有し前記電子デバイス領域部の間に設けた貫通電極形成用のマイクロ空室を内部に有し、該マイクロ空室のアスペクト比 (l/r) が5以上かまたはアスペクト比が5未満でかつ V/S (V : マイクロ空室の容積、 S : 開口の面積) が3以上である第一の基体が設置されている減圧可能な処理空間を減圧にし、次いで該減圧されている処理空間に前記処理液を導入して前記マイクロ空室の内壁面を処理する第一の工程、

該第一の工程を経た前記マイクロ空室に貫通電極材料を前記開口まで埋め込んで貫通電極部を形成する第二の工程、

該第二の工程を経た前記第一の基体の前記開口側に第二の基体を接合して L S I デバイスプレ部品を形成する第三の工程、

該 L S I デバイスプレ部品をエッチング処理して前記貫通電極部の一部を露出させる際に、

エッチング液が付与される被エッチング部材の表面の面積 (S_0)

被エッチング面の総面積 (S_e)

n 番目の非エッチング面の面積 (「 $S_{ue}(n)$ 」)

非エッチング面の総面積（「 $= \sum \text{Sue}(n)$ 」）（「 $\text{Sue}(n)$ 」）

エッチング溝の深さ（ h ）

前記被エッチング部の体積の総和（ $\text{Se} \cdot h$ ）

前記被エッチング部材の非エッチング部の体積の総和（ $\text{Sue} \cdot h$ ）

n 番目の非エッチング面の直径（「 $L(n)$ 」）

非エッチング面の平均直径（ L ）（「 $= \sum L(n) / n$ 」）

とすると、

(a) 「 $\text{Se} \cdot h / \text{Sue} \cdot h$ 」の下限が、「 1 」の場合は、 $5 \mu\text{m} < h$ で、且つ、

「 $\text{Se} \cdot h / \text{Sue} \cdot h$ 」の上限は、 300

(b) $h \leq 5 \mu\text{m}$ の場合は、 $0 < \text{Se} \cdot h / \text{Sue} \cdot h \leq 800$ 、

$S_0 = \text{Se} + \text{Sue}$

かつ

$1 \leq h / L$

$1 \leq h / L(n)$

の関係を満たしてエッチングする第四の工程、

を備えたことを特徴とするLSIデバイス（LSID）の製造方法にある。

本発明の更にもう一つの側面は、該LSIデバイス（LSID）を部品として、該LSIデバイス（LSID）同志の電気接点が電氣的に接合するように複数積層することを特徴とする3D集積化LSIデバイスの製造方法にある。

発明の効果

[0011] 本発明によれば、譬え細く深いホールであっても、処理液がホール内に速やかに侵入し充満することでエッチングや洗浄を確実に行うことが出来る。又、本発明によれば、3D集積化LSIデバイスの製造に際して、電氣的接合を確実にするために設ける貫通電極部の露出部を所期の寸法に効率よく形成できる。更に、本発明によれば、3D集積化LSIデバイスの製造に際して、電氣的接合を確実に出来る。

図面の簡単な説明

[0012] [図1]図1は、S O I 基体に設けられた細く深いホール（孔）内に気泡が存在し処理液がホール底部まで浸透していかない状況を説明するための模式的説明図。

[図2]図2は、本発明を具現化するための好適な製造システムの一例を説明するための模式的構成図。

[図3]図3は、図2に示す製造ラインの一部の模式的構成図。

[図4]図4は、薬莢302内部に備える処理（薬）液供給系の好適な構成を説明するための模式的説明図。

[図5]図5は、減圧廃液タ207の模式的構成図。

[図6]図6は、別の好適な処理チャンバーを説明するための模式的構成図。

[図7]図7は、図6の処理チャンバー501の内壁面に設けられた窒素（N₂）ガスの噴出口の配列と噴出方向を説明するための模式的上面図。

[図8A]図8Aは、既にその表層部にデバイスが形成されている第一のS i 基体に、貫通電極を形成するための細い深孔（ファインディープホール：fine deep hole）を設ける工程（a）を説明する模式的説明図。

[図8B]図8Bは、貫通電極を形成するための工程（b）を説明するための模式的説明図。

[図8C]図8Cは、第二のS i 基体を張り付ける工程（c）を説明するための模式的説明図。

[図8D]図8Dは、第一のS i 基体を薄化する工程（d）を説明するための模式的説明図。

[図8E]図8Eは、貫通電極部の一部を露出させる工程（e）を説明するための模式的説明図。

[図8F]図8Fは、貫通電極の頭表面を露出させる際に、貫通電極形成材料が、基体内部に拡散するのを防止するのと貫通電極のエロージョン防止のための保護膜を設ける工程（f）を説明するための模式的説明図。

[図8G]図8Gは、貫通電極の頭表面を露出させる工程（g）を説明するための模式的説明図。

[図8H]図8Hは、図8Eを利用して本発明の特徴の一つを説明するための模式的説明図。

[図8I]図8Iは、図8Hの上面図。

[図8J]図8Jは、LSIデバイスを集積した一例を説明するための模式的説明図。

[図9]図9は、水の飽和蒸気圧曲線を示すグラフ。

発明を実施するための形態

[0013] 図1は、SOI基体に設けられた細く深いホール（孔）内に気泡が存在し処理液がホール底部まで浸透していかない状況を説明するための模式的説明図である。

[0014] 図1において、符号100はSOI基体、101はSi（シリコン）半導体基板、102はSiO₂（酸化シリコン）層、103はSi層（103-1，103-2）、104はホール、105は気泡、106は処理液、107は気液界面、108は内側壁面（108-1，108-2）、109は内底壁面、および、110は開口を示す。

[0015] 常圧雰囲気下で、SOI基体100の表面に処理液を供給すると、Si層103の内側壁面に対する濡れ性が良くても、ホール104内（マイクロ空間）が処理液で十分満たされない状況が起こる場合がある（図1に一例が模式的に示される）。ホール104内が処理液で満たされない状況を良く観察すると、ホール104内に気泡105が存在している。気泡105は、SOI基体100を静止状態に維持していると処理液106で塞がれた状態でホール104内に留まっている。気泡105が存在する状況で、SOI基体100に超音波振動をSOI基体に掛けるとホール104内で気液交換が起こり、ホール104内は処理液で速やかに満たされる。或いは、超音波振動をSOI基体に掛けながらSOI基体100表面上に処理液を供給すると気泡の形成は比較的阻止され、気泡104が形成されにくくなる傾向がある。しかし、超音波振動も振動が大き過ぎたり激し過ぎると、形成されるあるいは形成されている例えばパターンが崩れたりするので、本発明において超音波

振動を採用するのは好ましくない。仮に採用するとしても、パターン崩れが起こらない範囲で超音波振動を穏やかにするのが望ましい。

[0016] ホール104の開口直径を「 r 」とし、ホール104の開口位置から内底壁面109までの深さを「 l 」とすると、所謂アスペクト比は「 l/r 」で示される。ホール104内に気泡105が形成される条件は、処理液の表面張力、粘度、液組成、側壁面108の表面平滑性、使用する処理液の濡れ性、「 r 」「 l 」の大小とアスペクト比等、パラメーターが多く一概に論ずることは難しい。

[0017] 本発明者らは、先ず、図1に示す様な構造材のSOI基体に、ホール104の内構造を円筒に限らず種々のホールを形成し処理液として超純水を使用して気泡の形成傾向を検証してみた。ホール104の内構造は円筒形状に限らず、巾着形状（開口の下部の方が袋状或いはテーパ状に広がっている）、矩形形状（開口が正方形、長方形、ひし形などの四角形状）、三角形状、六角形状、楕円形状、超楕円形状、星形状のものとして、サイズを種々変えて作成した。その結果、ホール104の開口110の面積を「 S 」、内容積を「 V 」とすると、どの形状のものも、「 V/S 」の値が「3」付近から気泡の形成し易さが急速に進む傾向にあることが分かった。その中でも、ホール104の内側壁面が曲面の場合（円筒や楕円の様な）とコーナーがある（矩形の場合の様に）場合とを比較すると、曲面の場合の方が気泡の形成がよりし易くなることも分かった。その原因は、推測の域を出ないが、内壁にコーナーがあると、気泡は球体になろうとする傾向が強いので、コーナーは気泡で占められ難くなりコーナーを通じて液が内底壁面109まで到達し、その結果気液交換が起こりやすくなってホール空間が液で満たされるものと考えられる。

[0018] そこで、超純水に代えて、フッ酸とバッファードフッ酸を夫々使用して、内底壁面109を構成する SiO_2 層102をエッチングしてみた。その結果、フッ酸の場合は、「 V/S 」の値が「3」付近でも比較的気泡の形成はそれほどではなかった（「 V/S 」の値が「3」の300個のホールの中、気泡

形成したのは15個程度)が、バッファードフッ酸の場合は80%(240個)の割合で気泡が形成されて、エッチングは十分なされなかった。そこで、本発明者等は、上記の検証を、減圧可能な処理チャンバーを用意して、減圧下(30 Torr)で行ってみた。その結果、フッ酸水溶液(FHが1~20%)、バッファードフッ酸(フッ化アンモニウム:20%、HF:1~20%)の何れも100%の割合でエッチングが完全になされた。この減圧の効果は、減圧の程度にある程度依存はするが、余り減圧にするとその圧での処理液の沸点を超えるので沸点を超えない範囲の減圧とするのが装置の設計上都合が良いので望ましい。

[0019] 本発明においては、ホールの内空間を以後「マイクロ空室」と云う。本発明においては、マイクロ空室が円筒でない構造(「非円筒」という)の場合の「 r 」の値は、その際のマイクロ空室を円筒と見做して、非円筒の「 S 」より求める。その場合の「 l 」は、開口位置からマイクロ空室の再奥内底壁面位置までの深さ(最大深さ)とする。本発明においての減圧の効果は、アスペクト比(l/r)が5以上かまたはアスペクト比が5未満でかつ V/S (V :マイクロ空室の容積、 S :開口の面積)が3以上の場合に顕著になる。特に、処理液がバッファードフッ酸で、被処理体がSOI基体の場合に一層顕著な効果を得ることができる。

[0020] 本発明において、「 l/r 」の値が5以上のときは、「 V/S 」の値に依存することなく、減圧の効果が顕著に得られる。「 l/r 」の値が5未満のときは、「 V/S 」の値に依存し、「 V/S 」 <3 であると減圧の効果はほとんど得られず、内部に気泡が残留するホールの割合が高くなる。本発明においては、「 l/r 」の値が5未満の場合、「 V/S 」の値は、より好ましくは、3.5以上とすることが望ましい。

[0021] 図8A~図8Gは、LSIデバイス部品を積層するに際し電氣的導通を図るために設けられる貫通電極の形成工程の典型例の一つを説明するための模式的プロセス説明図である。

図8A~図8Gには、工程(a)~(g)の7工程が順に示されている。

図 8 A は、既にその表層部にデバイスが形成されている第一の基体に、貫通電極を形成するための細い深孔（ファインディープホール：fine deep hole）を設ける工程（a）を説明する模式的説明図である。

図 8 B は、貫通電極を形成するための工程（b）を説明するための模式的説明図である。

図 8 C は、第二の基体を張り付ける工程（c）を説明するための模式的説明図である。

図 8 D は、第一の基体を薄化する工程（d）を説明するための模式的説明図である。

図 8 E は、貫通電極部の一部を露出させる工程（e）を説明するための模式的説明図である。

図 8 F は、貫通電極の頭表面を露出させる際に、貫通電極形成材料が、基体内部に拡散するのを防止するのとエロージョン防止のための保護膜を設ける工程（f）を説明するための模式的説明図である。

図 8 G は、貫通電極の頭を露出させる工程（g）を説明するための模式的説明図である。

[0022] 先ず、工程（a）に於いて、論理回路や記憶回路、 $A/D \cdot D/A$ 変換回路、制御回路などの電子回路を構成するトランジスタや容量素子、抵抗素子などの電子素子の複数が構成されたデバイスが形成されている領域（デバイス領域）804 が表層部に形成された、例えばシリコン（Si）ウェハー等からなる第一の基体 800 の所定位置に貫通電極を形成するための深孔 809 が所定数形成される。TSV の形成では、第一の基体 800 は、製造工程中に、厚さ $50\mu\text{m}$ あるいはそれ以下に薄化される。3D 集積化 LSI デバイスの軽量・小型化が進むにつれて第一の基体 800 は益々薄化が進められて紙のようにペラペラになるので、通常のウェハーハンドリングが難しくなる。そのため、後の工程の説明の際に詳述されるが、シリコンやガラスなど硬さのある支持基板（第二の基体）に一時的に貼り合わせた状態でハンドリングする仮貼り合わせ技術を用いるのが、確実なハンドリングを行って不良品を出

さないためにも好ましい。

この技術は、プロセス終了後に支持基板から薄化された第一の基体 800 を剥離する工程と合わせて TB/DB (Temporary Bonding/Debonding) などと呼ばれている。

[0023] 本発明は、MEMSデバイスの製造にも適用できるが、MEMSデバイスの場合も 3D 集積化 LSI デバイスの場合と同様に、ガラス基板 (第二の基体) などに貼り合わせた状態で最終形のデバイスとし、剥離工程を行わないこともある。

[0024] 所定数の深孔 809 は、先に図 1 に関連して記述した条件に従って、適切なエッチング液と洗浄液を使用して形成される。深孔 809 の内壁面及びデバイス領域 804 の表面は、例えば、TEOS 法などにより酸化シリコン (SiO_2) 膜等の被覆膜 (ストップ層) 803 で被覆される。被覆膜 (ストップ層) 803 は、後の工程でのエッチングの際のエッチングストップの役割を果たす。被覆膜 803 は、酸化シリコンの他、窒化シリコン (Si_3N_4)、酸窒化シリコンなどもその目的に応じて適時選択されて採用することも出来る。その際に必要に応じて使用される洗浄液も適切なものが選択される。

[0025] 工程 (b) に於いて、深孔 809 内に、銅 (Cu) 等の電極形成材料が、メッキ法、蒸着法、スパッタ法等の PVD 法、CVD 法等により埋め込まれて貫通電極 801 が形成される。この際に、貫通電極 801 とエッチングのストップ層 (被覆膜) 803 の間には、貫通電極 801 を構成する銅 (Cu) 等の材料が拡散するのを防止するためにバリア層 807 を設けるのが望ましい。例えば、電極材料に銅 (Cu) を選択する場合は、被覆層 (ストップ層) 803 は、TEOS- SiO_2 で構成するのが好ましい。貫通電極 801 とその側面と底面に設けた被覆膜 (ストップ層) 803、バリア層 807 を設ける場合は、このバリア層 807 も含めて以後便宜上貫通電極部 206 と呼ぶことにする。バリア層 807 は、スパッタ法若しくはメッキ法、又はその両方法により貫通電極 801 を設ける深溝 (深穴) に銅などを埋設する際に、深溝底部まで確実に緻密に埋設されるようにするためのシード機能を有する

材料で形成するのが望ましい。バリア層 807 がそのような機能を有さない又はその機能が十分でない場合は、バリア層 807 の内側にそのような機能を有するシード層を更に設けることが望ましい。従って、バリア層 807 の内側にこのシード層を別途設ける場合は、特に断らない限りこのシード層も含めて以後便宜上貫通電極部 206 と呼ぶことにする。微小な貫通電極 801 は、例えば、直径約 $10\ \mu\text{m}$ 、 $25\ \mu\text{m}$ ピッチで、 $1000\ \text{個}/\text{mm}^2$ 程度の密集度で設けられる。

[0026] 工程 (c) に於いて、工程 (b) を経た第一の基体 800 は、所定の部分（削除部分）810 を削除するために、例えばシリコン（Si）ウェハー等からなる第2の基体 806 と適正な接着剤を用いることで形成される接着層 805 を介して所定の面同士で貼合される。図 8C の説明に於いて、第2の基体 806 としては説明の便宜上 Si 基体で説明してあるが、第2の基体 806 は、Si 基体に限ることはなく、目的に応じて適宜材料選択されて使用されて差し支えない。特に、デバイスの生産効率を上げるために第一の基体 800 として薄状の大型サイズのものを使用する場合は、第一の基体 800 の強度補強の点からも第2の基体としては、Si ウェハーの他、ガラスや硬質プラスチックなどの強度の高い材料の基体をその使用目的に合わせて適宜選択して使用しても良い。

ガラス基体の場合は、デバイス領域へのナトリウム（Na）の拡散を考慮してナトリウム（Na）レスのガラス板を用いるのが望ましい。コストなどの点から安価な青板ガラスの様なナトリウム（Na）含有ガラス板を用いる場合は、ナトリウム（Na）含有ガラス板の表面に予めナトリウム（Na）拡散防止用膜を設けておくのが好ましい。基体同士の接着に使用される接着剤としては、使用される基体の材質に合せて適切な材料の接着剤が選択されて使用される。

本発明に於いて適宜選択されて使用される接着剤としては、製造プロセス中の温度・減圧の程度、使用されるエッチング液などの薬剤の種類、所定のプロセスを経た後に第二の基体を剥離するのか否か、等を考慮して目的に応じ

て適宜選択される。特に、TB/DBに使う接着剤としては、プロセス中で使われる薬液や熱への耐性、裏面研削時にかかるストレスから貼り合わせ面に形成されたパターンを保護するための硬さ、剥離したときに表面に残渣が残らないものから適宜選択して使用するのが好ましい。本発明に於いて使用される接着剤としては、半導体分野、電気・電子部品分野で通常使用されている接着剤の中から適宜選択することが出来る。本発明に於いて、接着剤として好ましく使用されものとしては、熱硬化性、光硬化性、一成分系、2成分系、水性、溶剤性、等のものが挙げられるが、特に好ましいのは半導体製造分野で使用される接着液、接着剤シート・フィルムである。特に、硬化後、減圧下において離脱ガスが発生しないか、或いは、少なくとも許容範囲も含めたプロセス温度付近の温度以下の減圧下において離脱ガスが発生しないものから選択するのが望ましい。本発明においては、接着剤を用いて2つの基体を貼りあわせる他、両面接着性のシート・フィルムを用いて貼りあわせても良い。本発明において、2つの基体の貼り合わせに使用されるテープ・シート・接着剤は、前述の条件の他、高真空状態と処理で発生する熱に加え、それぞれの工程で行なわれる洗浄処理など物理的・化学的に過酷な条件にも変質や性能劣化を起こさない特性を有し、そして最終的に2つの基体を剥離する系の場合は、2つの基体を容易に剥離することができる特性を有するのが望ましい。その様なものは、アクリス樹脂系接着剤、ウレタン樹脂系接着剤、エポキシ樹脂系接着剤、シリコーン系接着剤の中から目的に応じて具体的に個別選択される。シリコーン系接着剤に於いては、二液形付加硬化型の接着剤が硬化速度も速く遊離ガスの発生もないので好ましい。

- [0027] 又、基体806の所定の除去部分を除去する際、工程(c)及び工程(d)に於いて、第一の基体800は、デバイス領域804の設けられている側に対して裏側部分が所定厚みになるように除去される。
- 除去部分は、生産効率を上げるためにCMPなどの研削速度の速い物理研磨で削除する部分(除去部分)810、ウエットエッチングでデリケートに除去する必要のある部分(除去部分)811に分かれる

残存部分 812 は、物理研磨で貫通電極部 808 が損傷を受けないような厚みで物理研磨から残される。

[0028] 工程 (e) に於いては、本発明若しくはその主要部に関わる構成条件に従ってウエットエッチングが適用されて貫通電極部 808 の一部が露出されて露出部 802 が形成される。

[0029] 工程 (f) に於いては、後の工程 (g) に於いて貫通電極 801 のトップを露出させる際に、第一の基体 800 の表面が露出していると、貫通電極 801 のトップが露出した際、第一の基体 800 の表面と貫通電極 801 の露出表面 813 との間に電位差が生じることがある。その電位差が生じると、貫通電極 801 の露出表面でエロージョンが起こり、貫通電極 801 が損傷を受ける。又、CMP で貫通電極 801 の表面を露出させる際に、貫通電極形成材料の切削残渣が第一の基体 800 内部に拡散することもあり、デバイス不良の原因になる。これらの点を防止するために、工程 (f) で保護膜 812 を設ける。保護膜 812 は電気絶縁性であるのが好ましい。保護膜 812 形成用電気絶縁性材料としては、例えば、 TEOS-SiO_2 , SiCN , SiON , SiOCN , Si_3N_4 などが好ましいものとして挙げられる。これらの材料の膜は、CVD 法やスパッタ法で成膜される。

[0030] 工程 (f) で保護膜 812 を設けた後、CMP により、貫通電極部 808 のトップ領域の一部を除去して表面 814 を露出させる（「工程 (g)」）（図 8G 参照）。

貫通電極部 808 の間の凹部 819 及び貫通電極部の配列領域の外側の基体 800 の露出表面は、そのままにしておいても良いが、場合によっては、絶縁性の樹脂等で表面 814 と同一面になるように埋設することが好ましい。その後、必要に応じて、接着層 805 を溶解などして除去し、第二の基体 806 を分離する。

[0031] 本発明において、TB/DB に使われる好ましい技術の一つは、「ZoneBOND™ (Brewer Science Inc. の TM)」技術である。「ZoneBOND™」技術では、剥離するときに薬液で溶かすタイプの接着剤を使い、剥離工程の後に必ず基体洗浄

を行う。第一の基体 800 の表面に形成されたバンプなどの構造の周りに残渣を残さないためである。薬液で除去するタイプの接着剤の場合、より硬い樹脂を使うことができるので、薄化された第一の基体 800 の機械強度をより高めることが出来る。接着剤は、剥離時に弱い力でも剥がしやすくするために基体中央部を低密着層とするのが望ましい。ただし、基体全面を低密着にすると研削による外周部の不良につながるので、外周部は中央部より強く密着させるのが好ましい。このように基体の中央部と外周部とで密着強度を変えること、外周部の接着剤を薬液で溶かすことにより、中央部の低密着層を弱い力で機械的に剥離できる。又、第二の基体の外周部に薬液浸透用の細孔を設けておくこと薬液の接着層への浸透を加速し生産効率を飛躍的に向上させることが出来る。

[0032] 次に、工程 (d)、工程 (e) において、除去部分 811 をウェットエッチングで除去する場合の本発明の特徴につて、図 8H、図 8I を参照にしながら記述する。

図 8H は、図 8E の工程図と同じ状態を示すものである。

図 8I は、図 8H の模式的上面図である。

[0033] 本発明の特徴の一つは、被エッチング部材 815 の被エッチング部をウェットエッチングでエッチングする際、

S_0 : エッチング液が付与される被エッチング部材の表面の面積

S_e : 前記被エッチング部の被エッチング面の総面積

$S_{ue}(n)$: n 番目の非エッチング面の面積

S_{ue} : 前記被エッチング部材の非エッチング面の総面積 (「 $= \sum S_{ue}(n)$ 」)

h : エッチング溝の深さ

$S_e \cdot h$: 前記被エッチング部の体積の総和

$S_{ue} \cdot h$: 前記被エッチング部材の非エッチング部の体積の総和

$L(n)$: n 番目の非エッチング面の直径

L : 非エッチング面の平均直径 (「 $= \sum L(n) / n$ 」)

$S_e \cdot h / S_{ue} \cdot h$: 体積総和比

と定義すると、

(a) 「 $S_e \cdot h / S_{ue} \cdot h$ 」の下限が、「1」の場合は、 $5 \mu m < h$ で、且つ、

「 $S_e \cdot h / S_{ue} \cdot h$ 」の上限は、300

(b) $h \leq 5 \mu m$ の場合は、 $0 < S_e \cdot h / S_{ue} \cdot h \leq 800$ 、

$$S_0 = S_e + S_{ue}$$

かつ

$$1 \leq h/L$$

$$1 \leq h/L(n)$$

の関係を満たしてエッチングすることにある。

[0034] 被エッチング部材815としては、例えば、デバイスがその表層部に設けられて多数のデバイスチップが作りこまれたSi（シリコン）ウェハー（例えば、第一の基体800）、或いは、ダイシングで切り出されたデバイスチップである。

その他、複数のMEMSデバイスが作り込まれている基体、或いはMEMSデバイスチップ等も該当する。図8Iには、便宜上、簡便に3×3個の貫通電極部808が記載されてあるが、一般化するために、以後、その一つの貫通電極部808を、n番目の貫通電極部と呼ぶことにする。n番目の貫通電極部808nのトップ表面（n番目の非エッチング面）の面積 $S_{ue}(n)$ 形状は、図8Iにおいては、円形を示してあるが、本発明では、円形に限定されるものではなく、矩形、正四角、楕円など所望に従って任意形状とされる。又、全ての貫通電極部808のトップ表面の形状及び／又は面積が同一でなくても差支えない。

[0035] 本発明においては、貫通電極部808nの非エッチング面が円形状の場合は、その直径が直径 $L(n)$ であり、非円形状の場合は、非円形状の面積を円の面積に換算して、その面積の円の直径を直径 $L(n)$ と見做す。被エッチング部材の表面の面積 S_0 は、被エッチング部材がSi（シリコン）ウェハーのようなウェハーであれば、そのウェハーのデバイスが作り込まれる表面（エッチング液が付与されてエッチングされる側の面）の面積を、被エッチング部材が

デバイスチップの場合は、そのデバイスチップのエッチング液が付与されてエッチングされる側の表面の面積を指す。図8Iには、便宜上、貫通電極部808が、便宜上、3×3個のマトリックス配列した状態を示してあるが、本発明においては、貫通電極部808の配列は、これに限定されるものではなく、規則的配列でも不規則的配列でも、或いはランダム配列でも差支えない。

[0036] 以上のような工程を経て作成されたLSIデバイス部品を積層して3D集積化LSIデバイスを作成する。その一例が、図8Jに示される。図8Jは、2つのLSIデバイス部品(817、818)を積層して形成した3D集積化LSIデバイス816の好適な一例を説明するための模式的説明図である。

[0037] 工程(g)を経て作成された第一のLSIデバイス部品817と第二のLSIデバイス部品818は、対応する貫通電極同士が電氣的に直接接合するように積層されて3D集積化LSIデバイス8164が形成される(接合面819)。

対応する貫通電極同士を電氣的に直接接合するには、例えば、対応する貫通電極の接合面を対面するようにLSIデバイス部品を積層し、次いで、適度な圧力をかけた状態で適度な温度の熱雰囲気にて適度な時間晒すと対応する貫通電極同士が密着接合する。この密着接合は、貫通電極の材料が同じであればより効果的より確実に行える。

[0038] 本発明において、体積総和比($Se \cdot h / Sue \cdot h$)は、通常、前記範囲とするのが望ましい。その理由は、「(a)」、若しくは、「(b)」の条件から外れると、本発明の期待される効果が得られなくなるからである。

体積総和比($Se \cdot h / Sue \cdot h$)は、

(c) 「 $Se \cdot h / Sue \cdot h$ 」の下限が、「1」の場合は、 $5 \mu m < h$ で、且つ、

「 $Se \cdot h / Sue \cdot h$ 」の上限は、好ましくは100、より好ましくは50、最適には10、

(d) $h \leq 5 \mu m$ の場合は、

好ましくは、 $0 < S_e \cdot h / S_{ue} \cdot h \leq 500$ 、

より好ましくは、 $0 < S_e / S_{ue} \leq 300$ 、

最適には、 $0 < S_e \cdot h / S_{ue} \cdot h \leq 100$

であるのが望ましい。

「 h/L 」と「 $h/L(n)$ 」の値は、前記の様に「1」以上であることが好ましい。

「 h/L 」と「 $h/L(n)$ 」の値が「1」未満だと、本発明の効果が期待されない場合が生ずる。

「 h/L 」と「 $h/L(n)$ 」の値は、より好ましくは、「1.5」以上、最適には、「2.0」以上とするのが望ましい。

[0039] 本発明において使用されるエッチング液としては、好ましくは、エッチングの選択比が大きい薬液が望ましい。その様な薬液としては、貫通電極の露出部の露出高さにもよるが、通常、選択比が50倍以上、好ましくは100倍以上、より好ましくは150倍以上、最適には200倍以上ある薬液が望ましい。

具体的には、例えば、Si基体、SOI基体などのトランジスタなどの半導体デバイスを作り込む半導体領域がシリコン(Si)、若しくはシリコン(Si)を主体に構成されている基体或いはデバイスチップの場合は、好適な例として以下の薬液が挙げられる。

(1) アルカリ薬液

(A) 主剤

KOH (水酸化カリウム)

NaOH (水酸化ナトリウム)

TMAH (4メチル水酸化アンモニウム)

EDP (エチレンジアミン・ピロカテコール)

$N_2H_4 \cdot H_2O$ (水和ヒドラジン)

$NH_3 + H_2O$ (アンモニア水)

のいずれか1種類以上

(B) 添加剤

NH_2OH ヒドロキシルアミン

IPA 2 プロパノール

主剤 (A) にいずれか 1 種類以上の添加剤 (B) を添加してもよい。

(2) 酸薬液

(C) 主剤

$\text{HNO}_3 + \text{HF}$ (硝酸 + フッ酸)

(D) 添加剤

NH_4F (フッ化アンモニウム)

CH_3COOH (酢酸)

H_2SO_4 (硫酸)

HCl (塩酸)

H_2O_2 (過酸化水素)

H_3PO_4 (りん酸)

EG (エチレングリコール)

DEG (ジエチレングリコール)

主剤 (C) にいずれか 1 種類以上の添加剤 (D) を添加してもよい。

[0040] 本発明において、ストップ層 803 を構成する膜は、基体或いはデバイスチップの材質にもよるが、基体或いはデバイスチップとのエッチングの選択比が大きいのが好ましく使用される。

具体的には、例えば、Si 基体、SOI 基体などのトランジスタなどの半導体デバイスを作り込む半導体領域がシリコン (Si)、若しくはシリコン (Si) を主体に構成されている基体或いはデバイスチップの場合は、以下の材質の膜が好ましいものとして挙げられる。

(A) SiO_x ($0 < x \leq 2$) 膜 (酸化シリコン)

作成方法：

熱酸化、プラズマ酸化、TEOSなどを原料としたCVD（LPCVD、プラズマCVD など）、スパッタ

SiO_2 の化学量論組成のものが最適である。

(B) Si_xN_y 膜（窒化シリコン）

作成方法：

熱窒化、プラズマ窒化、CVD（LPCVD、プラズマCVDなど）、スパッタ

Si_3N_4 の化学量論組成のものが最適である。

(C) SiON 膜（酸化窒化シリコン）

作成方法：

プラズマCVD、LPCVDなど

(D) SiCN 膜（炭化窒化シリコン）

作成方法、プラズマCVD、LPCVDなど

(E) SiC 膜（炭化シリコン）

作成方法：

プラズマCVD、LPCVDなど

(F) AlN 膜（アルミナイトライド膜）

作成方法：

スパッタ、陽極酸化など

尚、後工程（デバイスを作成した後）にTSVを形成する場合には、配線にCu等の比較的融点の低い金属を使用する場合は、配線が溶けるおそれがあるため、好ましくは、 400°C 以下のプロセスを適用することが望ましい。

[0041] エッチングの選択比の好適な例を表1に示す。

表1

各種STOP膜の選択比（Siのエッチングレートを1とした時）

STOP膜 種類	SiO _x 膜	SiO _x 膜	Si _x N _y 膜	SiON膜	SiCN膜	SiC膜	AlN膜
作成方 法	TEOS-C VD	熱酸化	プラズマ CVD	プラズマ CVD	プラズマ CVD	プラズマ CVD	スパッタ
薬液 1	20	200	2000	2000	4000	∞	∞
薬液2	500	5000	∞	∞	∞	∞	∞
薬液3	10000	∞	∞	∞	∞	∞	∞

薬液 1 : HNO₃ 28% HF 30% Siのエッチングレート約1000μm/min

薬液 2 : KOH24% HDA10% Siのエッチングレート約3μm/min

薬液 3 : TMAH10% HDA10% Siのエッチングレート約1μm/min

注) ∞とは選択比が大きすぎて測定ができないことを示す(選択比50000以上)

[0042] 更に、本発明においては、その効果をより一層引き出すには、貫通電極部の配列密度 (A D) は、1 0 0 個/mm²以上であるのが望ましい。より望ましくは、5 0 0 個/mm²以上、最適には、8 0 0 個/mm²以上であるのが望ましい。更には、貫通電極の大きさや配列の仕方、配列密度、配列位置によっては、エリアペナルティ (A P) が、特定されるのが好ましい。特に、貫通電極部の配列領域の外側の基体 8 0 0 の露出表面が樹脂等で埋設されていない場合は、積層される L S I デバイスの安定固定のために、エリアペナルティ (A P) を特定するのが好ましい。ここで、エリアペナルティ (A P) とは、第一の基体 8 0 0 に貫通電極を設けることにより、第一の基体の露出している表面 (貫通電極が設けられている側の面の) の面積 (「Se」に相当する) が、貫通電極部 8 0 8 の露出している上面の面積 (「Sue(n)」に相当する) の総面積 (「Sue」に相当する) に対してどの程度の割合かを表す数値である。

一般には、%表示である (「(Se/Sue) X 1 0 0 = Se / (S 0 - Se) X 1 0 0」)。

本発明においては、%表示ではなく、比で表示する。

本発明において、エリアペナルティ (A P) は、

(a) 「 S_e/S_{ue} 」の下限が、「1」の場合は、 $5\mu m < h$ で、且つ、「 S_e/S_{ue} 」の上限は、好ましくは100、より好ましくは50、最適には10、

(b) $h \leq 5\mu m$ の場合は、
好ましくは、 $0 < S_e/S_{ue} \leq 500$ 、
より好ましくは、 $0 < S_e/S_{ue} \leq 300$ 、
最適には、 $0 < S_e/S_{ue} \leq 100$
と特定されるのが望ましい。

[0043] 図2は、本発明を具現化するための好適な製造システムの一例を説明するための模式的構成図である。図3は、図2に示す製造ラインの一部の模式的構成図である。図2、3において、200は処理システム、201は減圧処理チャンバー（室）、202は被処理体設置テーブル、202-1は被処理体設置テーブル用の回転軸体、203は被処理体、204は雰囲気ガス供給ライン、205は処理（薬）液供給ライン、206は回収フード、207は減圧廃液タンク、208は大気若しくは N_2 供給ライン、209は排液ライン、210は回収ライン、211、212は排気ライン、213は排気ポンプ、214～221はバルブ、222は処理液用の供給量可変ノズル、301はスピナー、302は薬莢、および、303はアルミフレームを示す。

[0044] 処理システム200は、減圧処理チャンバー（室）201、減圧廃液タンク207を備えており、これらの内部は、排気ポンプ213により所定値に減圧される構成になっている。減圧処理チャンバー（室）201には、外部より、雰囲気ガス供給ライン204を介して N_2 などの雰囲気ガスが、処理液供給ライン205を介して処理（薬）液が、所定のタイミングと所定量で夫々供給される。雰囲気ガス供給ライン204の途中には、流量調整機能を備えた開閉バルブが設けられている。減圧処理チャンバー201内には、被処理体設置テーブル202が被処理体設置テーブル用の回転軸体202-1に固定されて設置されている。被処理体設置テーブル202上には、被処理体203が設置される。雰囲気ガス供給ライン204を介して減圧処理チャ

ンバー 201 内に供給された雰囲気ガスは矢印 A で示す様に、回収フード 206 を通じて、処理液供給ライン 205 を介して供給された処理は、矢印 B で示す様に、回収フード 206 を通じて、夫々回収ライン 210 から減圧廃液タンク 207 内に回収される。回収ライン 210 の途中には、開閉バルブ 217 が設けてある。

[0045] 減圧廃液タンク 207 には、供給ライン 208、排気ライン 211 が結合されている。供給ライン 208 は、大気若しくは N_2 用の供給ラインである。減圧廃液タンク 207 内の廃液 223 は、排液ライン 209 を介して減圧廃液タンク 207 外に放出される。減圧廃液タンク 207 内は、必要に応じて供給ライン 208 から大気若しくは N_2 を供給して一気圧に戻すことができる。供給ライン 208 の途中には、開閉バルブ 215 が設けてある。又、排液ライン 209 の途中には、開閉バルブ 216 が設けてある。減圧処理チャンバー 201 は、排気ライン 212 を介して、廃液タンク 207 は、排気ライン 211 を介して、夫々ポンプ 213 により減圧にされる。排気ライン 211 の途中には、バルブ 218、219 が、排気ライン 212 の途中には、バルブ 220、221 が、夫々設置されてある。バルブ 219、221 は、流量可変機構を備えた開閉バルブである。排気ポンプ 213 は水分に耐性のあるポンプで、例えば、ダイヤフラム型ケミカルドライ真空ポンプ、具体的には、DTC-120 (ULVAC 製) が好ましく採用される。

[0046] 処理チャンバー 201 と廃液タンク 207 は図 4 に示す様に、例えばアルミ製のフレーム 303 に取り付けられている。フレーム 303 には、回転軸体 202-1 を回転させるために設けたスピナー 301 も取り付けられてある。処理 (薬) 液供給ライン 205 の上流端には処理液が貯蓄されてある薬莢 302 が接続されている。

[0047] 図 4 は、薬莢 302 内部に備える処理 (薬) 液供給系の好適な構成を説明するための模式的説明図である。図 4 において、400 は窒素圧送方式処理 (薬) 液供給系、401 はキャニスター、402 は処理液供給ライン、403、411 はストップバルブ、404 は流量調節バルブ、405 は流量計、

４０６はミストトラップ、４０７、４０８は窒素ガス供給ライン、４０９はベント（排気）バルブ、４１０は分流継手、４１２はレギュレーター、４１３は継手、および、４１４、４１５はクイックコネクターを示す。

[0048] 窒素圧送方式の処理（薬）液供給系４００は、キャニスター４０１には、継手４１３を介して上流側に３／８インチラインと下流側に１／４インチラインが設けてある処理液供給ライン４０２がクイックコネクター４１４を介して、１／４インチの窒素ガス供給ライン４０７がクイックコネクター４１５を介して、夫々接続されている。処理液供給ライン４０２の途中には、ストップバルブ４０３、流量調節バルブ４０４、流量計４０５が設けてある。そして、処理液供給ライン４０２のストップバルブ４０３側の下流部分は、処理液供給ライン２０５に繋がっている。窒素ガス供給ライン４０７の途中には、ベント（排気）バルブ４０９、分流継手４１０が設けてある。ベント（排気）バルブ４０９は、キャニスター４０１内と窒素ガス供給ライン４０７内の窒素ガスを外部に排気するためのものである。窒素ガス供給ライン４０７の下流側は、ミストトラップ４０６内に挿入されてある。窒素ガスは、レギュレーター４１２、ストップバルブ４１１、窒素ガス供給ライン４０８を通じてミストトラップ４０６内に導入される。ミストトラップ４０６は、処理液が上流側に逆流するのを防止するために設けてある。

[0049] 図５は、減圧廃液タ２０７の模式的構成図である。図５において、５０１はドレイン用のフランジ、５０２は減圧用のフランジ、５０３は廃液導入用のフランジ、５０４はガス導入用のフランジ、５０５は真空計、５０６は流量計、および、５０７は液位観察用窓を示す。

[0050] 減圧廃液タ２０７には、ドレイン用のフランジ５０１を介して排液ライン２０９が、減圧用のフランジ５０２を介して排液ライン２１１が、廃液導入用のフランジ５０３を介して回収ライン２１０が、フランジ５０４を介して供給ライン２０８が接続されている。真空計５０５は、廃液タンク２０７内の圧力を測定するものである。廃液タンク２０７の上部には、廃液タンク２０７内の廃液の水位を観察するために耐は廃液用の透明部材で構成された液

位観察用窓504が設けてある。

[0051] 図6は、別の好適な処理チャンバーを説明するための模式的構成図である。図6において、600は減圧処理チャンバー、601はチャンバー構成体、602は上蓋、603は被処理体設置用のステージ、604は回転軸体、605は磁性流体シール、606は特殊処理（薬）液供給ライン、607はオゾン水供給ライン、608は超純水供給ライン、609, 610, 611, 618は流量計、612, 613, 614, 617, 621, 624はバルブ、615はガス導入ライン、619はガス排出ライン、616, 620, 623はフランジ、622は廃液ライン、625は観察用窓（625-1, 625-2）、および、626は真空計を示す。

[0052] 図6に示す減圧処理チャンバー600が、図2に示す減圧処理チャンバー201と異なる点は、特殊処理（薬）液供給ライン606、オゾン水供給ライン607、超純水供給ライン608の3本の供給ラインを備えていることである。その他は、もう一つの異なる点を除いて、減圧処理チャンバー201と構造上は基本的に変わらない。もう一つの異なる点は、減圧処理チャンバー600に、ガス導入ライン615、ガス排出ライン619が取り付けられていることである。ガス導入ライン615を通じて減圧処理チャンバー600内の雰囲気ガスが導入される。ガス導入ライン615は、フランジ616により減圧処理チャンバー600に取り付けられている。ガス導入ライン615の途中には、開閉用のバルブ617、流量計618が設けてある。ガス排出ライン619は、減圧用のフランジ620により減圧処理チャンバー600に取り付けられている。ガス排出ライン615の途中には、開閉用のバルブ621が設けてある。ガス排出ライン615の下流側は、真空ポンプ213と同様のポンプ（不図示）に接続されている。減圧処理チャンバー600は、チャンバー構成体601と上蓋602で内部が減圧状態に保持されるように構成される。上蓋602には、チャンバー600内部を観察するための2つの観察用窓625-1, 625-2が設けてある。減圧処理チャンバー600の内部には、被処理体が設置される被処理体設置用のステージ603

が設けられてある。ステージ603には、ステージ603を回転させるための回転軸体604が取り外し可能な状態で固設されている。回転軸体604は、磁性流体シール605でシールされて減圧処理チャンバー600の外部に設置されているスピナーの回転軸体に接合されている。特殊処理（薬）液供給ライン606の途中には、流量計609、バルブ612が設けてある。オゾン水供給ライン607の途中には、流量計610、バルブ613が設けてある。超純水供給ライン608の途中には、流量計611、バルブ614が設けてある。減圧処理チャンバー600の底部には、廃液ライン622がフランジ623によって減圧処理チャンバー600に取り付けてある。廃液ライン622の途中には、開閉用のバルブ624が設けられてある。減圧処理チャンバー600の側面には、減圧処理チャンバー600内の圧力を測定するための真空計626が取り付けられている。

[0053] 図7は、図6の処理チャンバー601の内壁面に設けられた窒素（N₂）ガスの噴出口の配列と噴出方向を説明するための模式的上面図である。図7において、701はガス噴出内壁管、および、702はガス噴出口を示す。

[0054] ガス導入ライン615に結合されたガス噴出内壁管701が減圧処理チャンバー600の内壁に取り付けてある。ガス噴出内壁管701には、減圧処理チャンバー600の内空間の中心軸に噴出し方向が向けられているガス噴出口702が所定数設けてある。ガス噴出口702の噴出し径と個数は、所定のガス噴出し流速になるように設計される。

[0055] 本発明においては、ガス噴出口702からのガス噴出（吹き出し）流速は、ガスの噴出によって処理チャンバー内でなるべく攪拌作用あるいは乱流作用が起きないように予め適宜設計時に決められるが、より正確にはガス噴出の予備実験において最適値を決定するのが望ましい。ガス噴出による攪拌作用あるいは乱流作用の程度は、ガス排気速度にも依存し、本発明においては、好ましくは、0.1～5.0m/sec、より好ましくは、0.5～3.0m/sec、最適には2.0m/sec前後とするのが望ましい。例えば、直径2mmの噴出口702を図示の様に20個半円周上に設ける場合は、減圧処理チャンバー

600内に200cc/minの量でN₂ガスを流すのが望ましい。この際のN₂ガスの流速は、2.0m/secである。本発明においては、処理液は、気体の吸収能を高めるために予め十分脱気しておくのが好ましい。更に、処理液供給用のラインは、酸素透過性を抑制してある樹脂製の積層チューブ（ニチアス株式会社製）を使用するのが望ましい。これまでの説明においては、雰囲気ガスとして、N₂ガスまたは大気ガスを例示的に挙げて説明してきたが、これらのガスに代えて、CO₂ガスを使用すれば、処理液への溶解量を増すことが出来るので好ましい。

[0056] 図9は、水の飽和蒸気圧曲線を示すグラフである。横軸は、温度（℃）、縦軸は、圧力（Torr）を示すものである。本発明においては、処理チャンバー内を減圧にして処理液を導入するが、その減圧の程度は、処理液の沸騰を避けるために30Torrを上限とするのが望ましい。減圧下で処理液を被処理基体表面上に供給した後加圧すれば、譬えホール内に気泡が残留していたとしても、気泡の体積が加圧により縮小しホールより抜け易くなるので望ましい。例えば、30Torrの減圧から760Torrまで加圧すると、気泡の体積は約1/25になる。従って、本発明においては、減圧して処理液を十分に供給し、その後で加圧するのも好ましい態様である。さらに、この減圧と加圧は、繰り返し行ってもよい。

[0057] 以上、本発明について具体的に説明してきたが、本発明の技術は、TSVに限らず、高アスペクト比ホールを必要とする技術であれば、例えば、MEMSなどの技術分野にも適用可能である。

符号の説明

- [0058] 100・・・SOI基体
101・・・Si（シリコン）半導体基板
102・・・SiO₂（酸化シリコン）層
103・・・Si層（103-1, 103-2）
104・・・ホール
105・・・気泡

- 106・・・処理液
- 107・・・気液界面
- 108・・・内側壁面（108-1，108-2）
- 109・・・内底壁面
- 110・・・開口
- 200・・・処理システム
- 201・・・減圧処理チャンバー（室）
- 202・・・被処理体設置テーブル
- 202-1・・・被処理体設置テーブル用の回転軸体
- 203・・・被処理体
- 204・・・雰囲気ガス供給ライン
- 205・・・処理（薬）液供給ライン
- 206・・・回収フード
- 207・・・減圧廃液タンク
- 208・・・大気若しくはN₂供給ライン
- 209・・・排液ライン
- 210・・・回収ライン
- 211、212・・・排気ライン
- 213・・・排気ポンプ
- 214、215、216、217、218、219、220、221・・・バルブ
- 222・・・処理液用の供給量可変ノズル
- 301・・・スピナー
- 302・・・薬莢
- 303・・・アルミフレーム
- 400・・・窒素圧送方式処理（薬）液供給系
- 401・・・キャニスター
- 402・・・処理液供給ライン

403、411・・・ストップバルブ
404・・・流量調節バルブ
405・・・流量計
406・・・ミストトラップ
407、408・・・窒素ガス供給ライン
409・・・ベント（排気）バルブ
410・・・分流継手
412・・・レギュレーター
413・・・継手
414、415・・・クイックコネクター
501・・・ドレイン用のフランジ
502・・・減圧用のフランジ
503・・・廃液導入用のフランジ
504・・・ガス導入用のフランジ
505・・・真空計
506・・・流量計
507・・・液位観察用窓
600・・・減圧処理チャンバー
601・・・チャンバー構成体
602・・・上蓋
603・・・被処理体設置用のステージ
604・・・回転軸体
605・・・磁性流体シール
606・・・特殊処理（薬）液供給ライン
607・・・オゾン水供給ライン
608・・・超純水供給ライン
609、610、611、618・・・流量計
612、613、614、617、621、624・・・バルブ

- 615・・・ガス導入ライン
- 619・・・ガス排出ライン
- 616、620、623・・・フランジ
- 622・・・廃液ライン
- 625・・・観察用窓（625－1，625－2）
- 626・・・真空計
- 701・・・ガス噴出内壁管
- 702・・・ガス噴出口
- 800・・・第一の基体
- 801・・・貫通電極
- 802・・・露出部
- 803・・・ストップ層
- 804・・・デバイス領域
- 805・・・接着層
- 806・・・第二の基体
- 807・・・バリア層
- 808・・・貫通電極部
- 809・・・深孔（深溝）
- 810・・・除去部分
- 811・・・除去部分
- 812・・・残存部分
- 813・・・保護膜
- 814・・・露出表面
- 815・・・被エッチング部材（第一の基体）

請求の範囲

[請求項1] 被エッチング部材の被エッチング部をウエットエッチングでエッチングするエッチング方法に於いて、

(a) 「 $S_e \cdot h / S_{ue} \cdot h$ 」の下限が、「1」の場合は、 $5 \mu\text{m} < h$ で、
且つ、「 $S_e \cdot h / S_{ue} \cdot h$ 」の上限は、300

(b) $h \leq 5 \mu\text{m}$ の場合は、 $0 < S_e \cdot h / S_{ue} \cdot h \leq 800$ 、

$$S_0 = S_e + S_{ue}$$

かつ

$$1 \leq h/L$$

$$1 \leq h/L(n)$$

の関係を満たしてエッチングすることを特徴とするエッチング方法。

上記において、以下の通りに定義する。

S_0 : エッチング液が付与される被エッチング部材の表面の面積

S_e : 前記被エッチング部の被エッチング面の総面積

$S_{ue}(n)$: n 番目の非エッチング面の面積

S_{ue} : 前記被エッチング部材の非エッチング面の総面積 (「 $= \sum S_{ue}(n)$ 」)

h : エッチング溝の深さ

$S_e \cdot h$: 前記被エッチング部の体積の総和

$S_{ue} \cdot h$: 前記被エッチング部材の非エッチング部の体積の総和

$L(n)$: n 番目の非エッチング面の直径

L : 非エッチング面の平均直径

[請求項2] その表層部に設けた複数の電子デバイス領域部と、処理液が付与される表面と、該表面に開口を有し前記電子デバイス領域部の間に設けた貫通電極形成用のマイクロ空室を内部に有し、該マイクロ空室のアスペクト比 (l/r) が5以上かまたはアスペクト比が5未満でかつV

/S (V: マイクロ空室の容積、S: 開口の面積)が3以上である第一の基体が設置されている減圧可能な処理空間を減圧にし、次いで該減圧されている処理空間に前記処理液を導入して前記マイクロ空室の内壁面を処理する第一の工程、

該第一の工程を経た前記マイクロ空室に貫通電極材料を前記開口まで埋め込んで貫通電極部を形成する第二の工程、

該第二の工程を経た前記第一の基体の前記開口側に第二の基体を接合してLSIデバイスプレ部品を形成する第三の工程、

該LSIデバイスプレ部品をエッチング処理して前記貫通電極部の一部を露出させる際に、

エッチング液が付与される被エッチング部材の表面の面積 (S_0)

被エッチング面の総面積 (S_e)

n番目の非エッチング面の面積 ($S_{ue(n)}$)

非エッチング面の総面積 ($= \sum S_{ue(n)}$) ($S_{ue(n)}$)

エッチング溝の深さ (h)

前記被エッチング部の体積の総和 ($S_e \cdot h$)

前記被エッチング部材の非エッチング部の体積の総和 ($S_{ue} \cdot h$)

n番目の非エッチング面の直径 ($L(n)$)

非エッチング面の平均直径 (L)

とすると、

(a) $S_e \cdot h / S_{ue} \cdot h$ の下限が、「1」の場合は、 $5 \mu m < h$ で、
且つ、 $S_e \cdot h / S_{ue} \cdot h$ の上限は、300

(b) $h \leq 5 \mu m$ の場合は、 $0 < S_e \cdot h / S_{ue} \cdot h \leq 800$ 、

$$S_0 = S_e + S_{ue}$$

かつ

$$1 \leq h/L$$

$$1 \leq h/L(n)$$

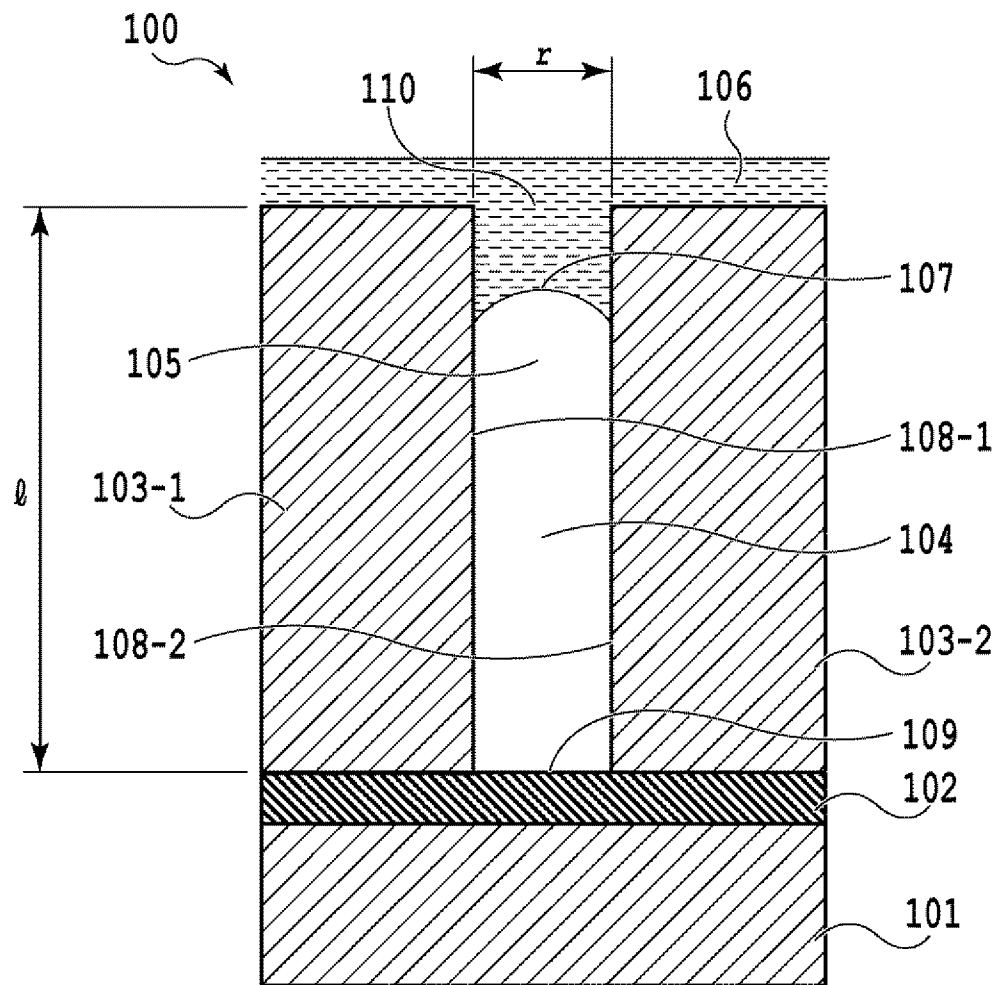
の関係を満たしてエッチングする第四の工程、

を備えたことを特徴とするＬＳＩデバイス（ＬＳＩＤ）の製造方法。

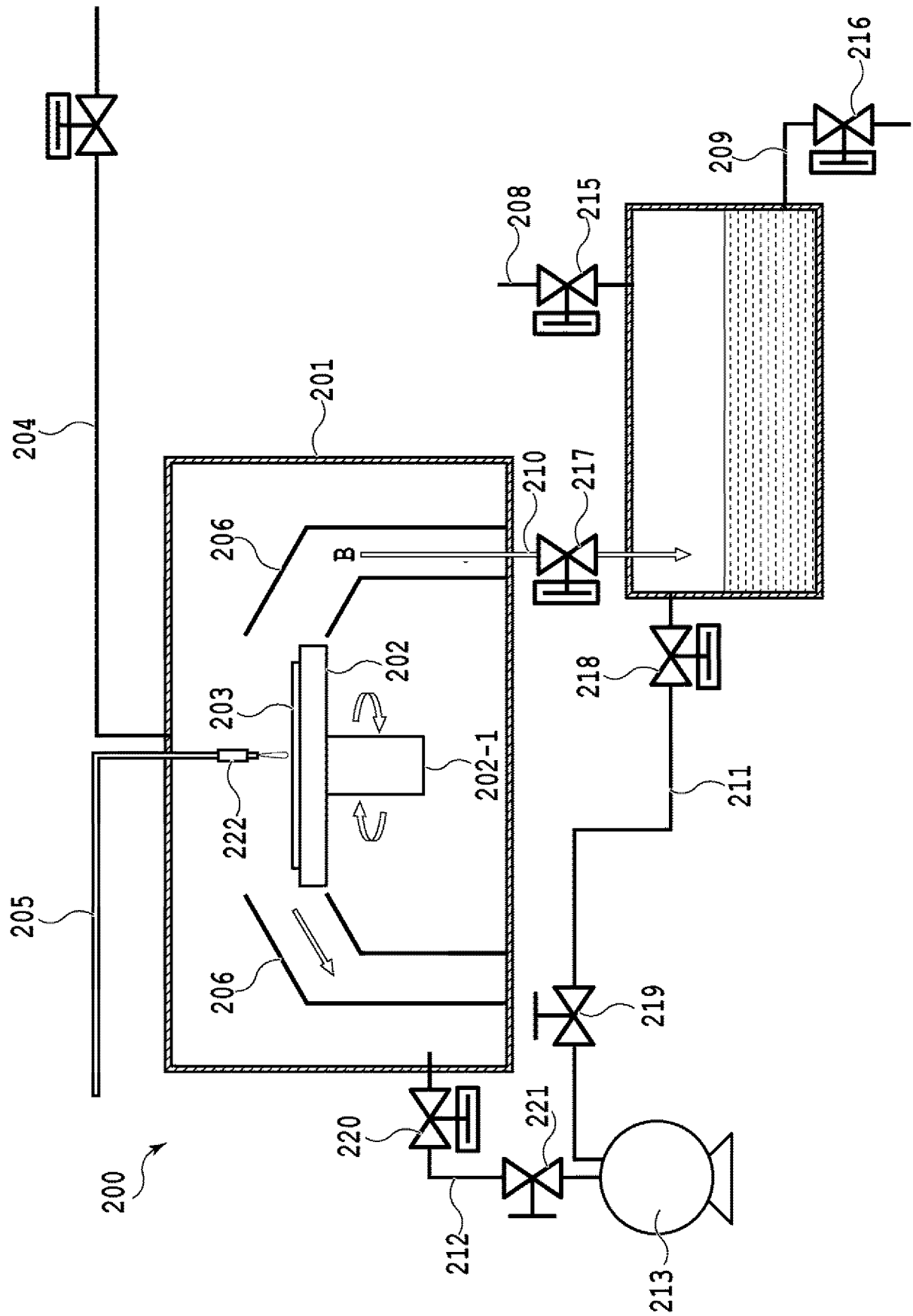
[請求項3] 請求項１に記載のＬＳＩデバイス（ＬＳＩＤ）を部品として、該ＬＳＩデバイス（ＬＳＩＤ）同志の電気接点が電氣的に接合するように複数積層することを特徴とする３Ｄ集積化ＬＳＩデバイスの製造方法。

。

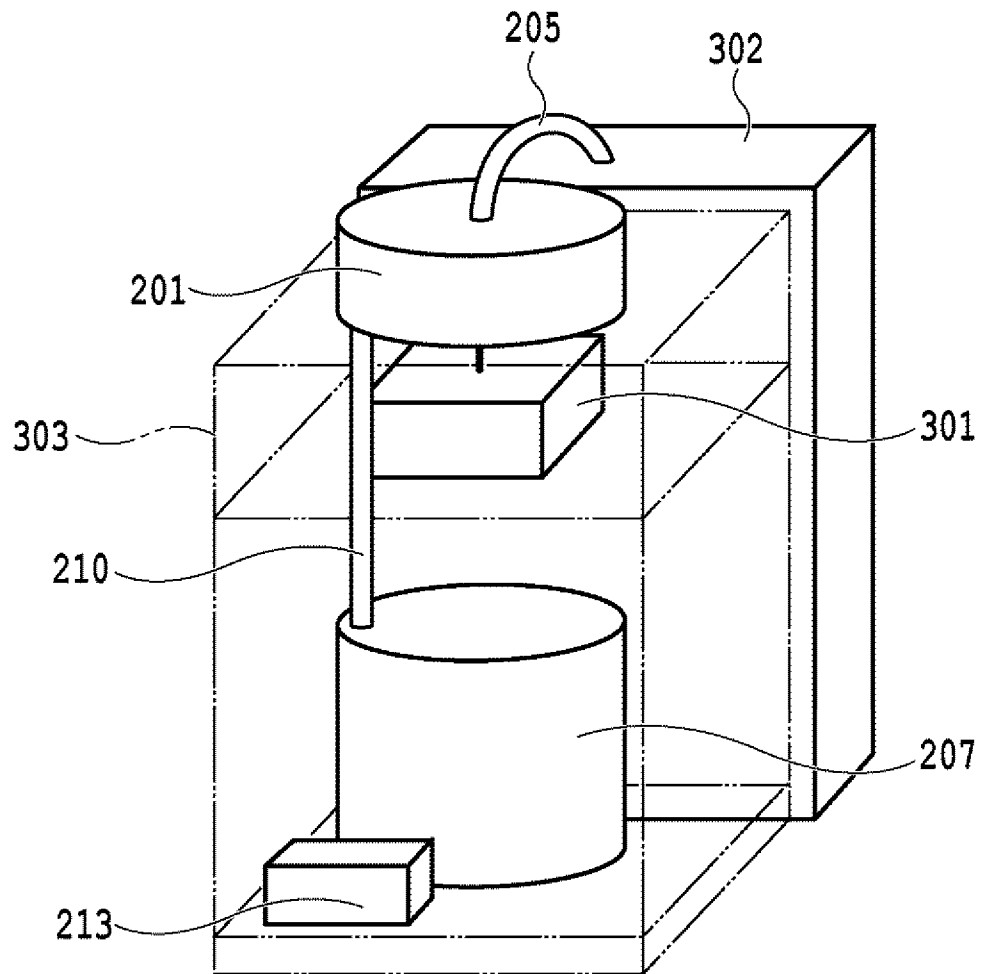
[図1]



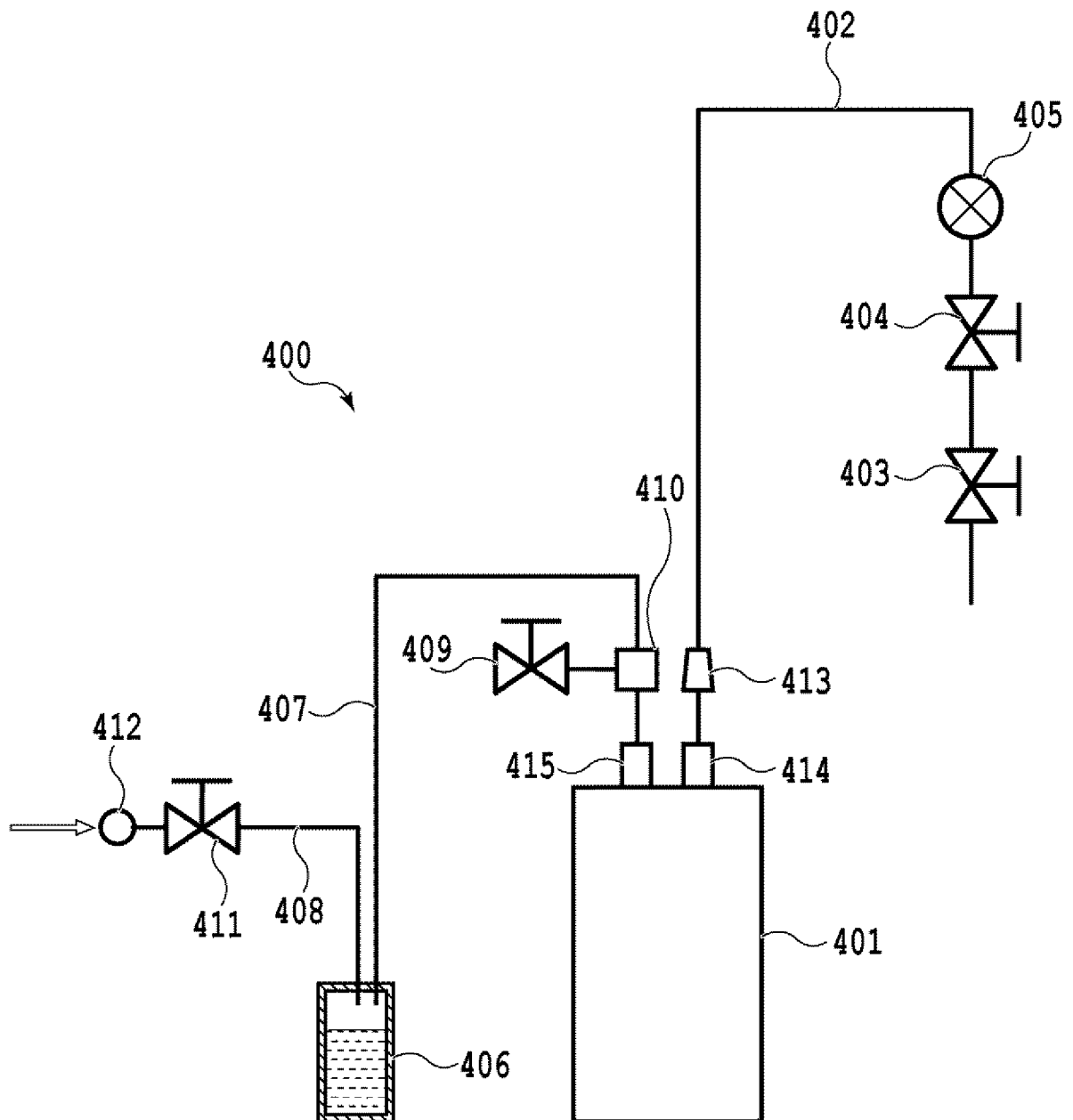
[図2]



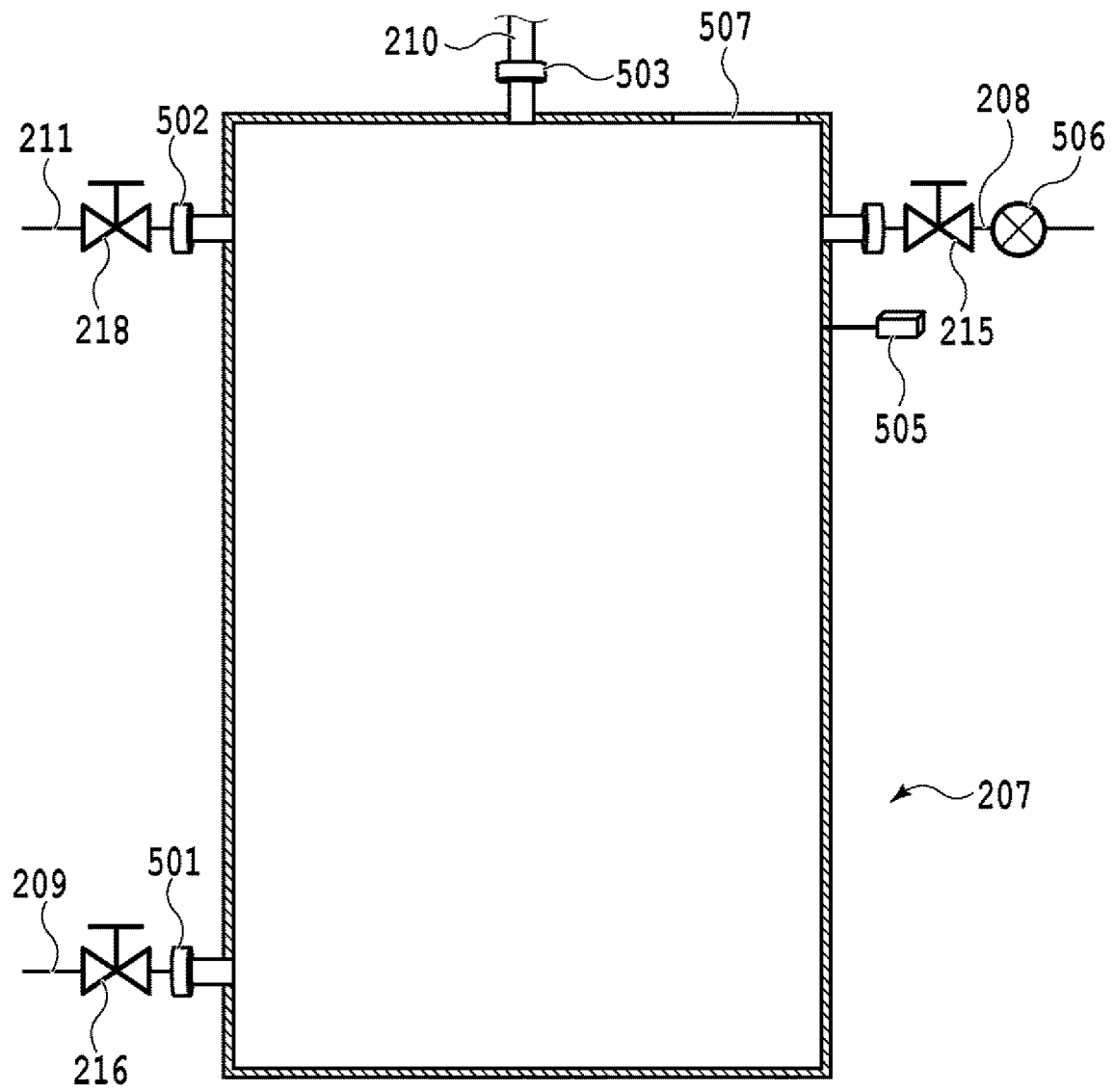
[図3]



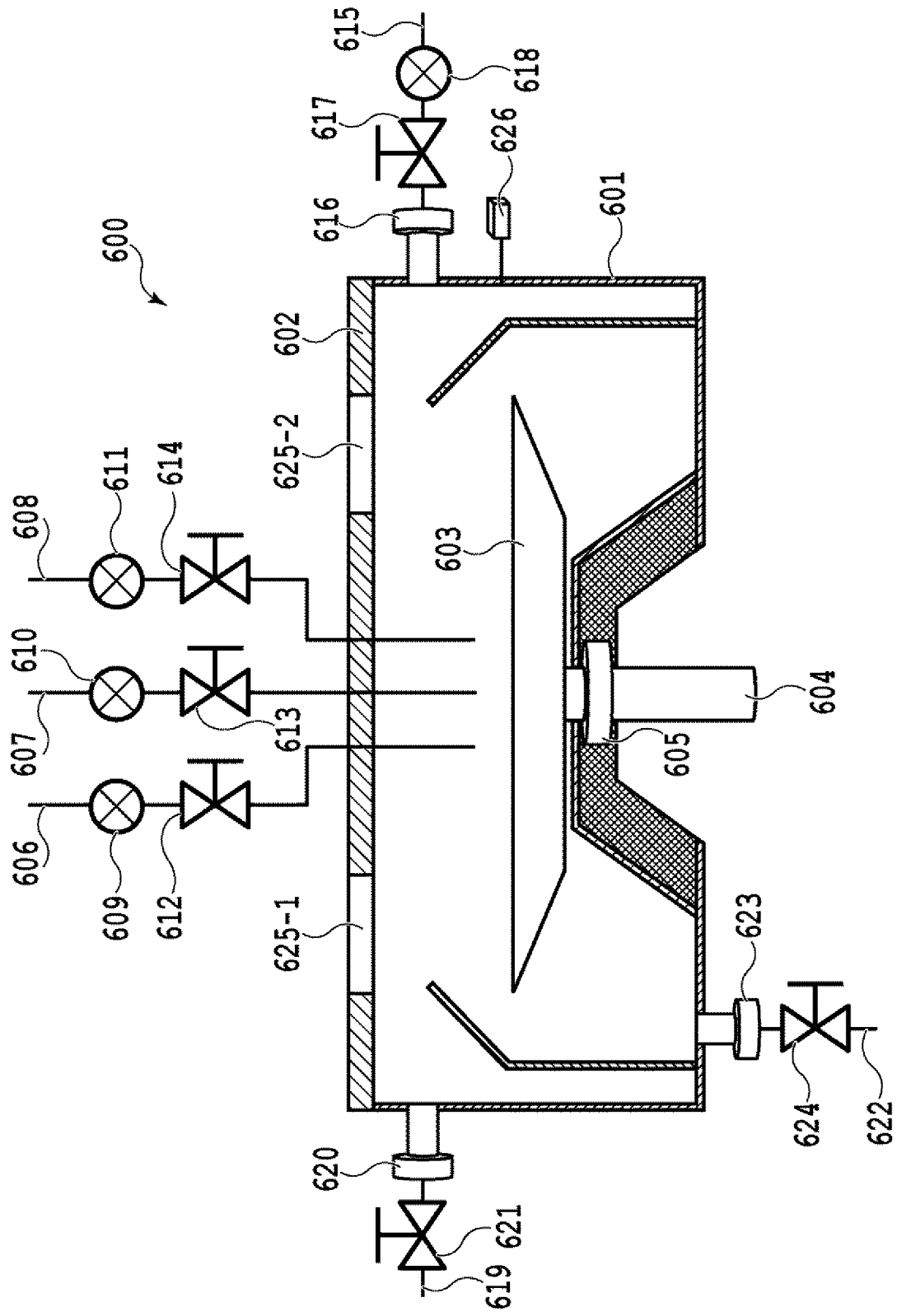
[図4]



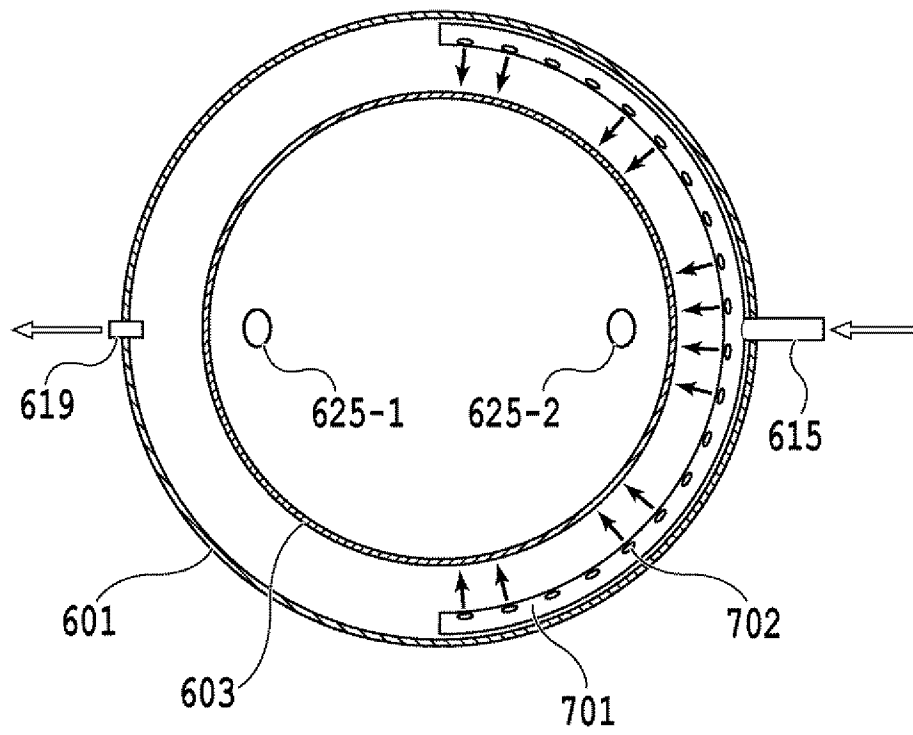
[図5]



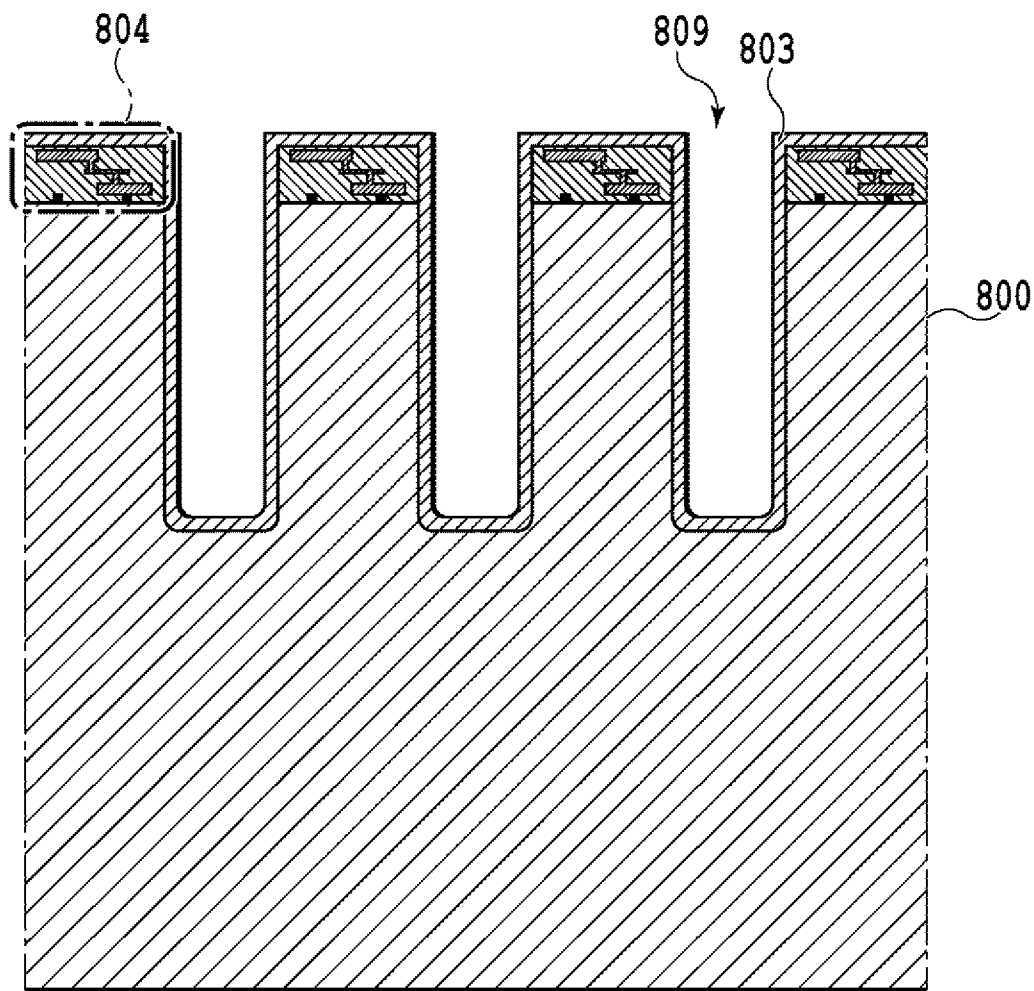
[図6]



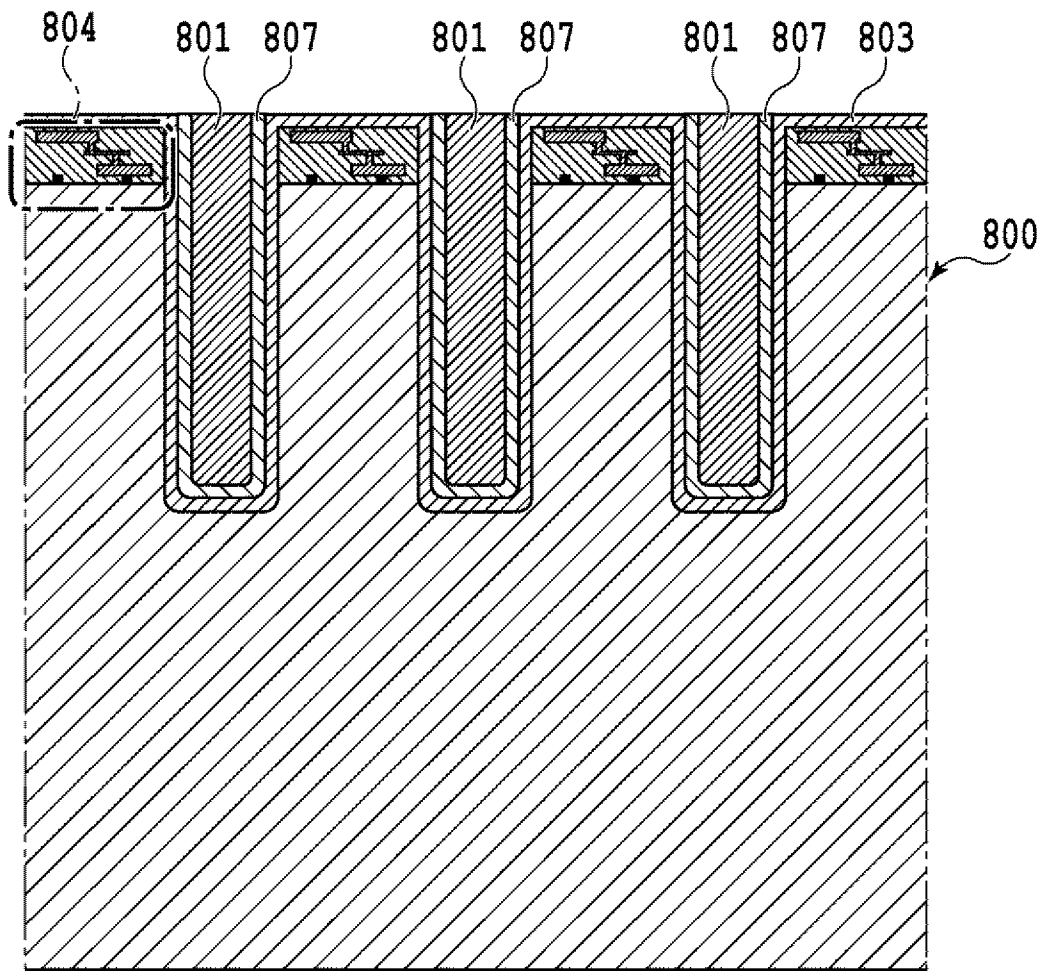
[図7]



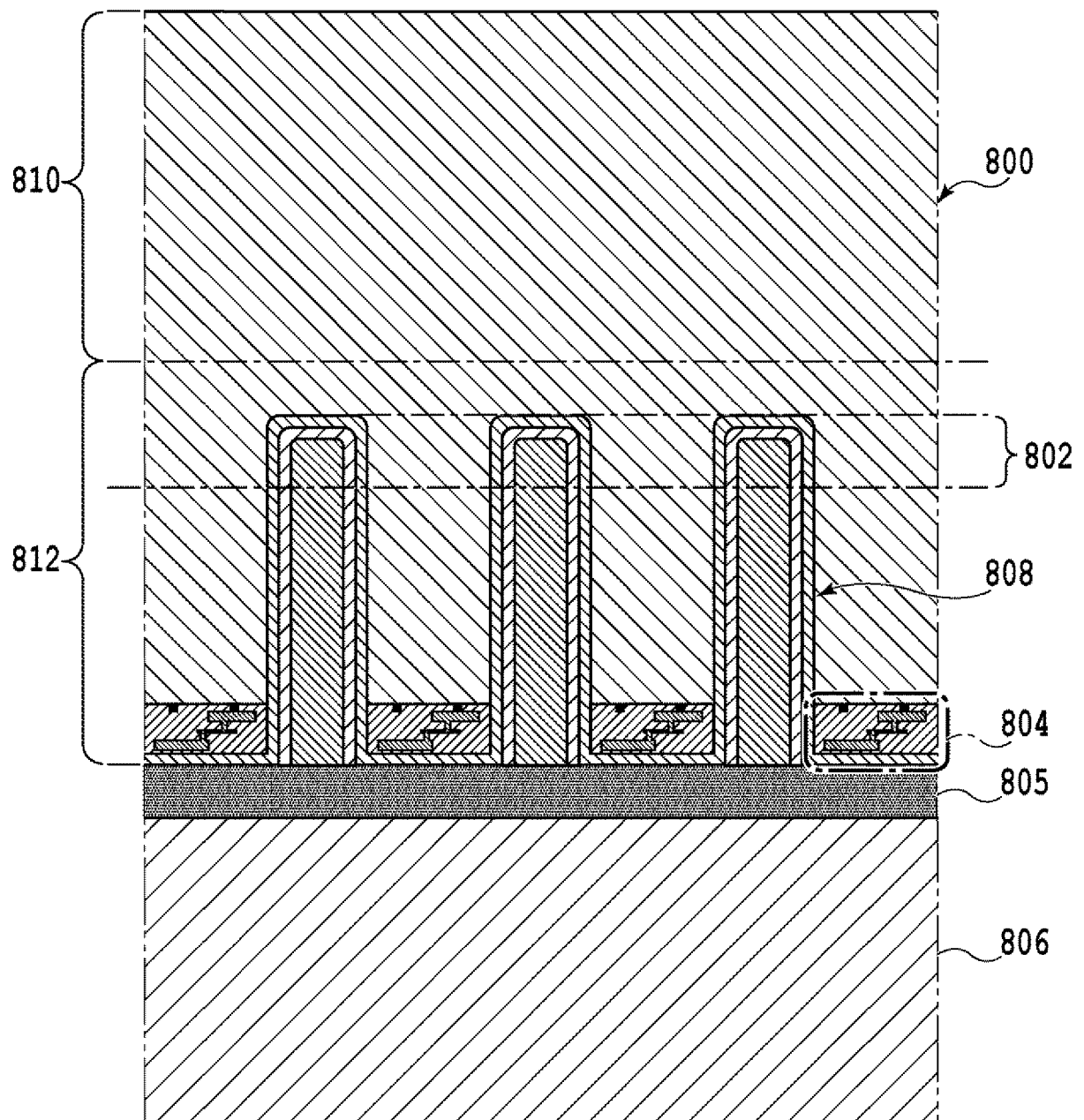
[図8A]



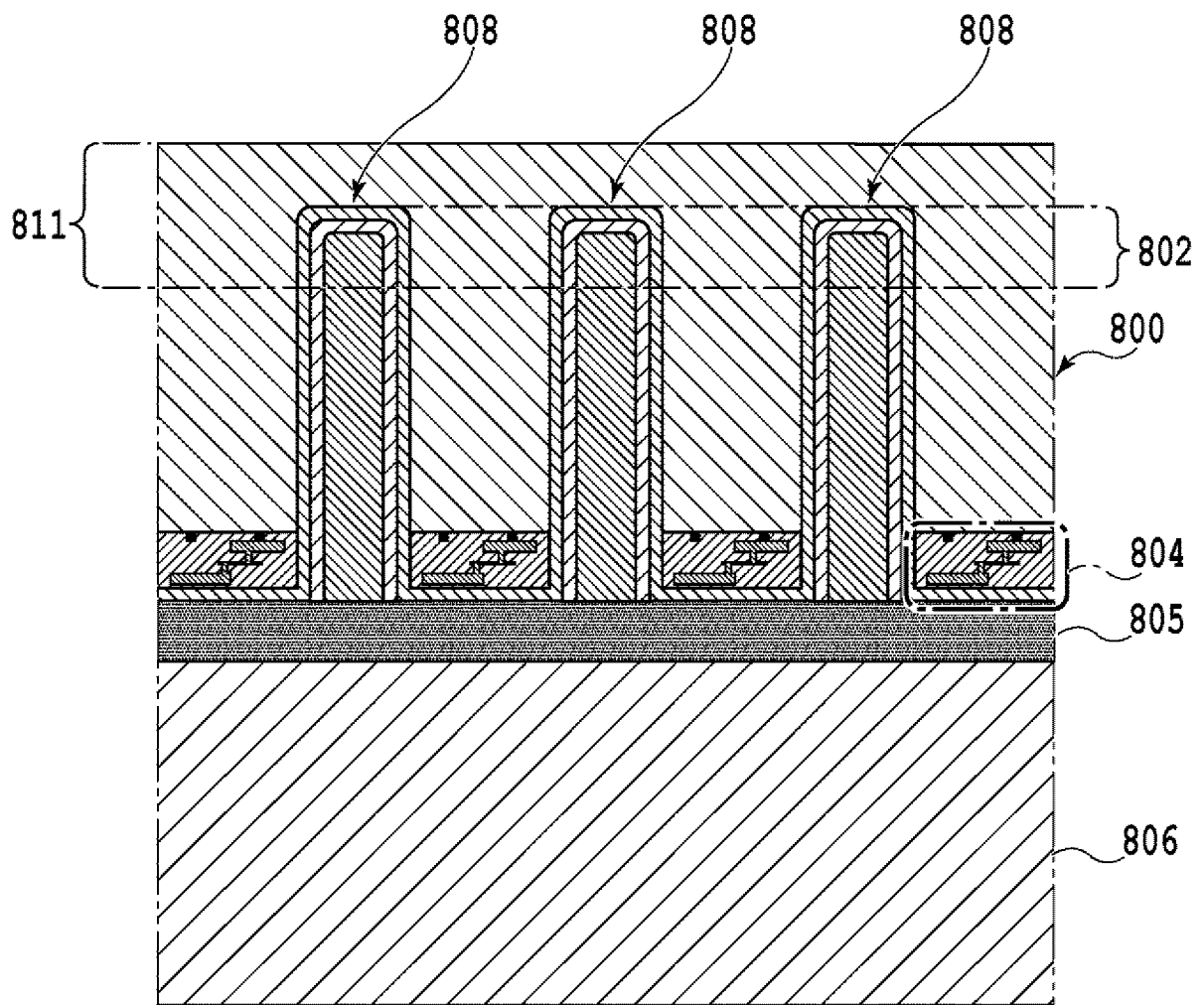
[図8B]



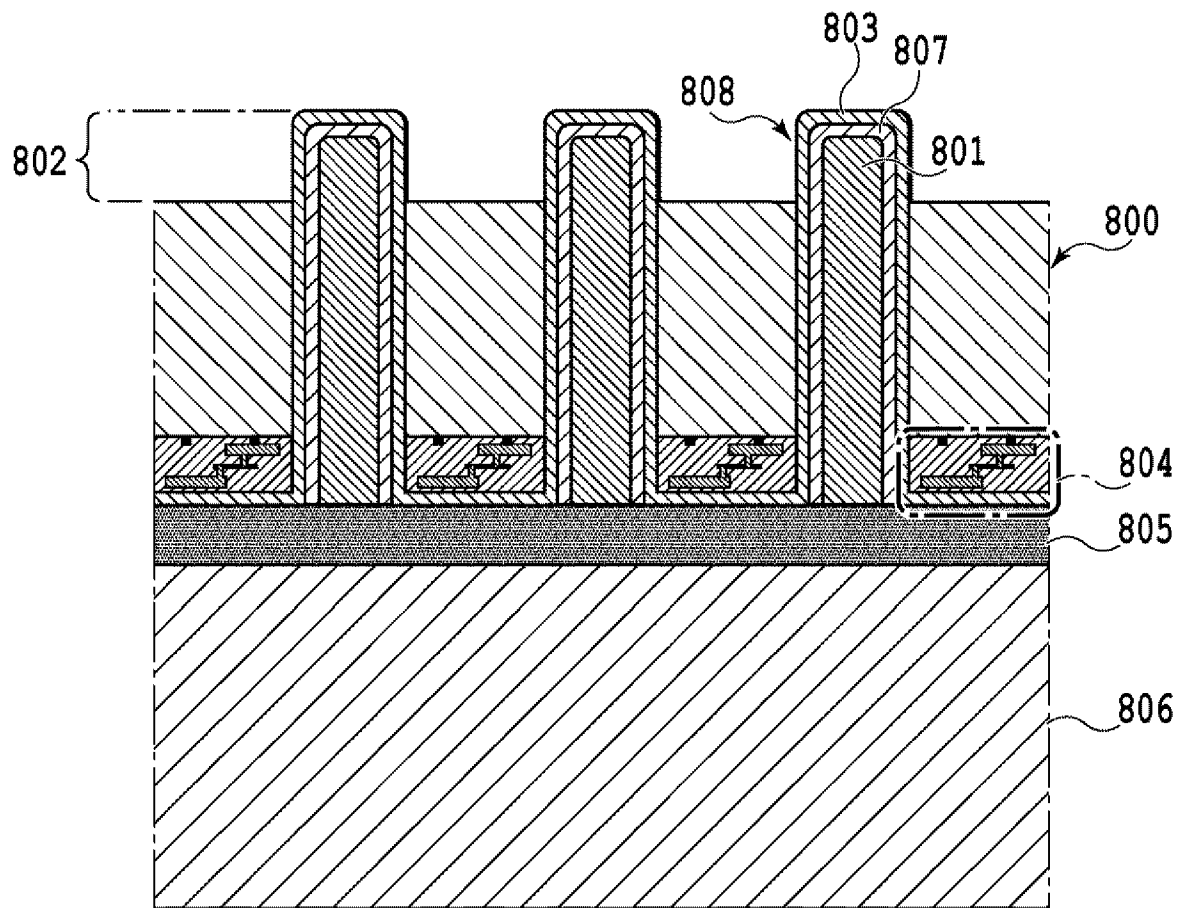
[図8C]



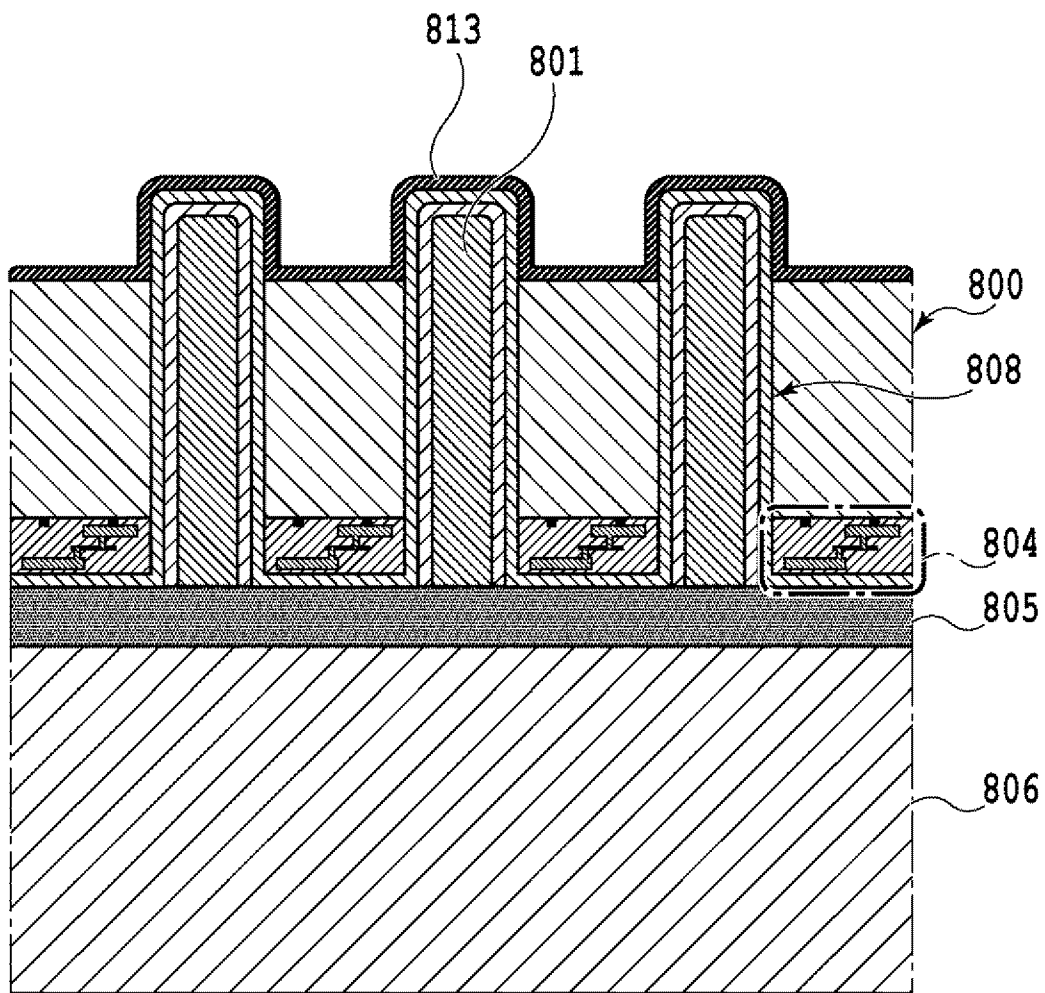
[図8D]



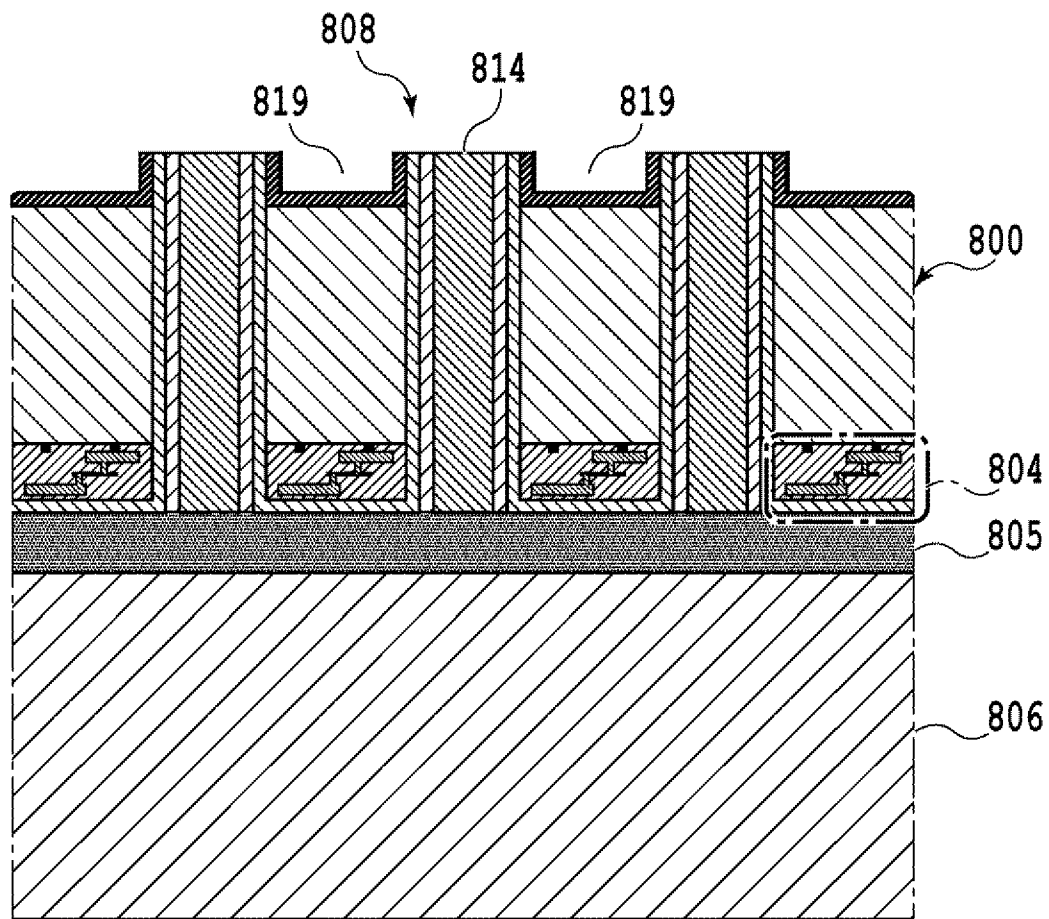
[図8E]



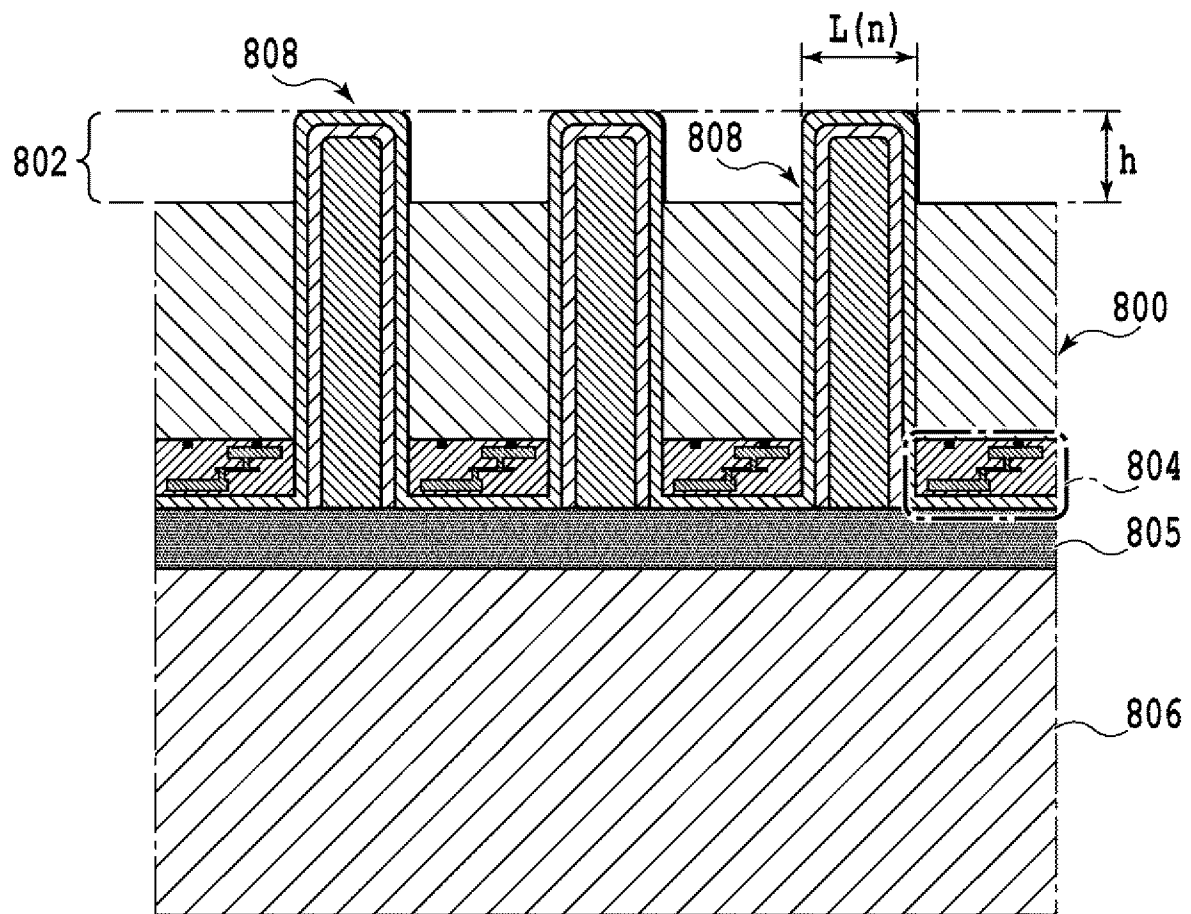
[図8F]



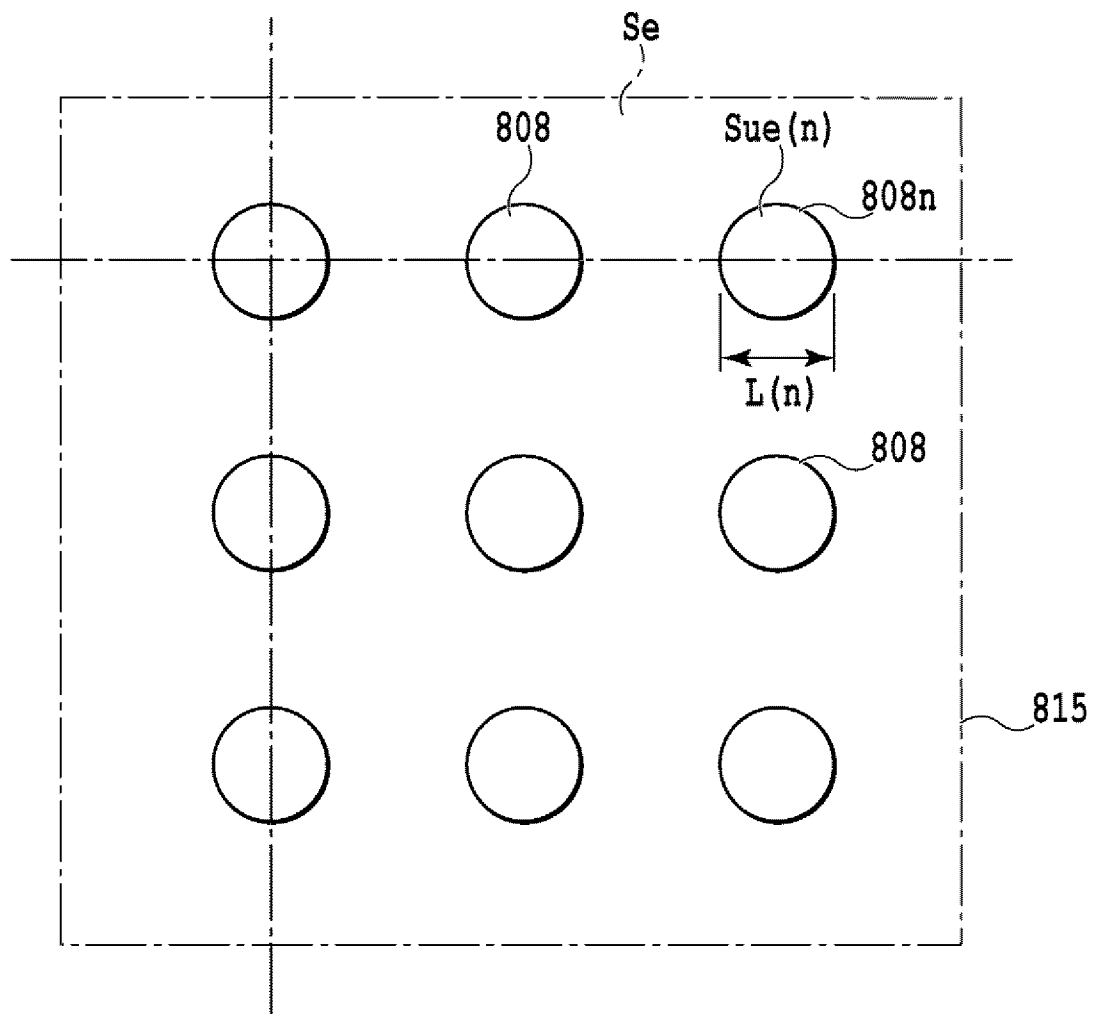
[図8G]



[図8H]

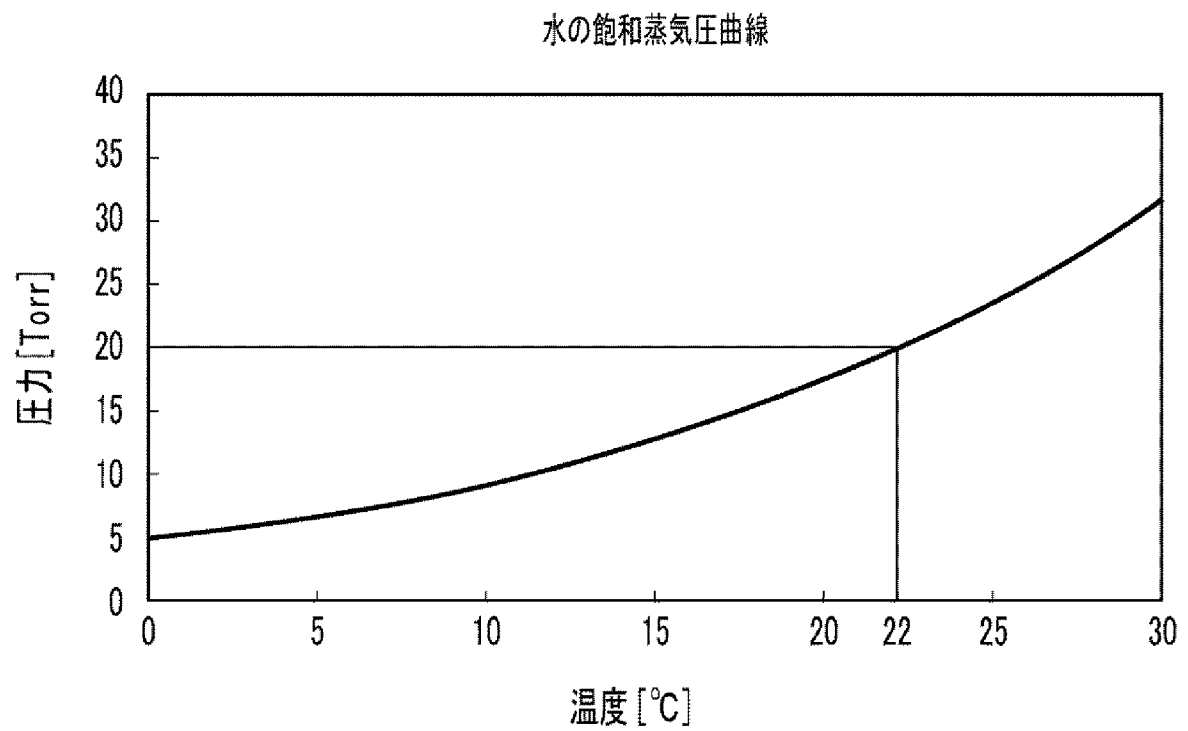


[図8I]



This cross-sectional view shows a semiconductor device with a grid of vertical pillars. The pillars are separated by horizontal layers. The top layer is labeled 818. The pillars are labeled 819. The horizontal layers are labeled 816 and 817. The bottom layer is labeled 805. The substrate is labeled 806. The pillars are formed in a grid pattern. The horizontal layers are formed between the pillars. The top layer 818 is a thin layer on top of the pillars. The bottom layer 805 is a thin layer on top of the substrate. The substrate 806 is a thick layer at the bottom. The pillars 819 are formed in a grid pattern. The horizontal layers 816 and 817 are formed between the pillars. The top layer 818 is a thin layer on top of the pillars. The bottom layer 805 is a thin layer on top of the substrate. The substrate 806 is a thick layer at the bottom.

[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/005182

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/306(2006.01)i, H01L21/304(2006.01)i, H01L21/3205(2006.01)i,
H01L21/768(2006.01)i, H01L23/522(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/306, H01L21/304, H01L21/3205, H01L21/768, H01L23/522

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2012-209480 A (Disco Inc.), 25 October 2012 (25.10.2012), paragraphs [0013] to [0028]; fig. 1 to 10 & US 2012/0252212 A1	1-3
A	WO 2010/119570 A1 (Hitachi, Ltd.), 21 October 2010 (21.10.2010), paragraphs [0039] to [0047] & TW 201110299 A	1-3
A	WO 2011/055825 A1 (Mitsubishi Gas Chemical Co., Inc.), 12 May 2011 (12.05.2011), paragraphs [0022] to [0061]; fig. 1 to 7 & US 2012/0225563 A1 & EP 2500930 A1 & CN 102598224 A & TW 201126591 A & KR 10-2012-0092624 A	1-3

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
31 October, 2013 (31.10.13)

Date of mailing of the international search report
26 November, 2013 (26.11.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/005182

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-182734 A (Seiko Epson Corp.), 19 August 2010 (19.08.2010), paragraphs [0052] to [0056]; fig. 5 (Family: none)	1-3

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L21/306(2006.01)i, H01L21/304(2006.01)i, H01L21/3205(2006.01)i, H01L21/768(2006.01)i, H01L23/522(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/306, H01L21/304, H01L21/3205, H01L21/768, H01L23/522

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2012-209480 A（株式会社ディスコ）2012.10.25, 【0013】－【0028】、【図1】－【図10】 & US 2012/0252212 A1	1-3
A	WO 2010/119570 A1（株式会社日立製作所）2010.10.21, [0039]-[0047] & TW 201110299 A	1-3

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

3 1 . 1 0 . 2 0 1 3

国際調査報告の発送日

2 6 . 1 1 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

井上 由美子

電話番号 03-3581-1101 内線 3471

4 R

4 6 6 2

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2011/055825 A1 (三菱瓦斯化学株式会社) 2011. 05. 12, [0022]-[0061], [図 1]-[図 7] & US 2012/0225563 A1 & EP 2500930 A1 & CN 102598224 A & TW 201126591 A & KR 10-2012-0092624 A	1-3
A	JP 2010-182734 A (セイコーエプソン株式会社) 2010. 08. 19, 【0 0 5 2】 - 【0 0 5 6】、【図 5】 (ファミリーなし)	1-3