



(10) **DE 11 2015 002 272 B4** 2024.07.25

(12) **Patentschrift**

(21) Deutsches Aktenzeichen: **11 2015 002 272.4**
(86) PCT-Aktenzeichen: **PCT/US2015/030853**
(87) PCT-Veröffentlichungs-Nr.: **WO 2015/175820**
(86) PCT-Anmeldetag: **14.05.2015**
(87) PCT-Veröffentlichungstag: **19.11.2015**
(43) Veröffentlichungstag der PCT Anmeldung
in deutscher Übersetzung: **09.02.2017**
(45) Veröffentlichungstag
der Patenterteilung: **25.07.2024**

(51) Int Cl.: **H01L 25/07 (2006.01)**
H01L 29/16 (2006.01)
H01L 29/70 (2006.01)
H01L 25/18 (2023.01)

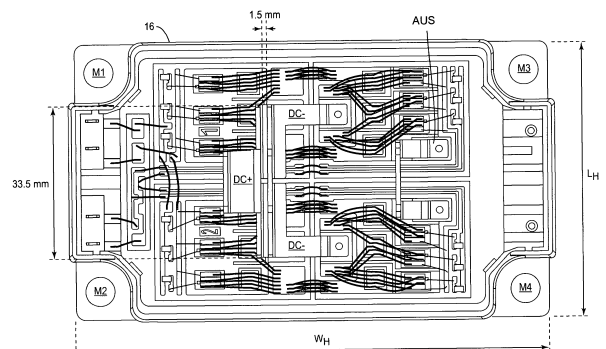
Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität: 14/277,820 15.05.2014 US	(72) Erfinder: Das, Mrinal K., Morrisville, N.C., US; Lin, Henry, Chapel Hill, N.C., US; Schubach, Marcelo, Raleigh, N.C., US; Palmour, John Williams, Cary, N.C., US									
(62) Teilung in: 11 2015 007 330.2	(56) Ermittelte Stand der Technik: <table><tr><td>DE</td><td>697 26 518</td><td>T2</td></tr><tr><td>US</td><td>2012 / 0 256 194</td><td>A1</td></tr><tr><td>US</td><td>2013 / 0 248 883</td><td>A1</td></tr></table>	DE	697 26 518	T2	US	2012 / 0 256 194	A1	US	2013 / 0 248 883	A1
DE	697 26 518	T2								
US	2012 / 0 256 194	A1								
US	2013 / 0 248 883	A1								
(73) Patentinhaber: Wolfspeed, Inc., Durham, NC, US										
(74) Vertreter: isarpotent - Patent- und Rechtsanwälte Barth Hassa Peckmann und Partner mbB, 80801 München, DE										

(54) Bezeichnung: **SIC LEISTUNGSMODULE MIT HOHEM STROM UND NIEDRIGEN SCHALTVERLUSTEN**

(57) Hauptanspruch: Leistungsmodul (10), mit einem Gehäuse (16) mit einer inneren Kammer (18); mit einer Vielzahl von Schaltmodulen (SM1, SM2), die innerhalb der inneren Kammer (18) angebracht und untereinander so verbunden sind, um ein Schalten von Leistung zu einer Last (14) zu ermöglichen, wobei jedes der Vielzahl von Schaltmodulen (SM1, SM2) wenigstens einen Transistor (Q1, Q2) und wenigstens eine Diode (D1, D2) umfasst und wobei das Leistungsmodul (10) in der Lage ist, wenigstens 1200 V zu sperren und wenigstens 120 A zu leiten, mit Schaltverlusten kleiner als 25 Millijoule; mit einem positiven und einem negativen Leistungszuführungsanschluss (DC+, DC-), die zueinander derart angeordnet sind, dass eine Fläche von wenigstens 150 mm² von jedem einzelnen der Leistungszuführungsanschlüsse (DC+, DC-) weniger als 1,5 mm beabstandet von dem anderen Leistungszuführungsanschluss (DC+, DC-) angeordnet ist, um einen durch die Anordnung der positiven und negativen Leistungszuführungsanschlüsse (DC+, DC-) in unmittelbarer Nähe zueinander erzeugten kapazitiven Effekt eine Leckinduktivität über die beiden Leistungszuführungsanschlüsse (DC+, DC-) abzuschwächen, mit zumindest einem Kriechteiler (28, 32), der zwischen dem positiven Leistungszuführungsanschluss (DC+) und

dem negativen Leistungszuführungsanschluss (DC-) derart angeordnet ist, dass das Leistungsmodul (10) in der Lage ist, wenigstens 200 A zu leiten, wobei der Kriechteiler (28, 32) dazu ferner ausgebildet ist, um eine Kriechdistanz zwischen dem positiven und negativen Leistungszuführungsanschluss (DC+, DC-) um ungefähr 50% zu erhöhen.



Beschreibung

TECHNISCHES GEBIET DER ERFINDUNG

[0001] Die vorliegende Offenbarung betrifft ein Leistungsmodul.

HINTERGRUND DER ERFINDUNG

[0002] Da die Leistung- bzw. Energiekosten fortwährend ansteigen und das Umweltbewusstsein ständig ansteigt, steigt fortwährend die Nachfrage nach Leistungseinrichtungen mit einem verbesserten Betriebsverhalten und einem verbesserten Wirkungsgrad. Eine Vorgehensweise zur Verbesserung des Betriebsverhaltens und des Wirkungsgrads einer Leistungseinrichtung besteht darin, die Einrichtung unter Verwendung von Siliziumcarbit (SiC) herzustellen. Es wird erwartet, dass Leistungseinrichtungen, die mit SiC hergestellt sind, beträchtliche Vorteile im Vergleich mit herkömmlichen Siliziumleistungseinrichtungen aufzeigen, und zwar im Hinblick auf die Schaltgeschwindigkeit, die Leistungsbehandlungsmöglichkeiten und die Temperaturbehandlungsmöglichkeiten. Insbesondere erlaubt das hohe kritische Feld und ein breiter Bandabstand von SiC Einrichtungen Erhöhungen in sowohl dem Betriebsverhalten als auch in dem Wirkungsgrad, wenn man dies mit herkömmlichen Siliziumeinrichtungen vergleicht.

[0003] Als Folge der inhärenten Begrenzungen des Betriebsverhaltens in Silizium kann eine herkömmliche Leistungseinrichtung einen bipolaren Aufbau benötigen, wie beispielsweise denjenigen eines bipolaren Transistors mit isoliertem Gatter (IGBT), wenn hohe Spannungen abgeblockt bzw. gesperrt werden (zum Beispiel Spannungen größer als 5 kV). Während ein bipolarer Aufbau allgemein den Widerstand der Driftschicht als Folge einer Leitfähigkeitsmodulation davon verringert, weisen bipolare Aufbauten auch den Nachteil von relativ langsamen Schaltzeiten auf. Wie Durchschnittsfachleute in dem technischen Gebiet wissen begrenzt die Umkehr-Erholungszeit (die der relativ geringen Diffusion von Minoritätsträgern zugerechnet wird) eines bipolaren Aufbaus die maximale Schalterzeit davon, wodurch Siliziumeinrichtungen im Allgemeinen für Anwendungen mit hoher Spannung und hoher Frequenz ungeeignet gemacht werden.

[0004] Als Folge der voranstehend unter Bezugnahme auf SiC Leistungseinrichtungen diskutierten Verbesserungen des Betriebsverhaltens können unipolare SiC Leistungseinrichtungen verwendet werden, um Spannungen bis zu 10 kV oder mehr zu blocken bzw. zu sperren. Die Majoritätsträgereigenschaft von derartigen unipolaren SiC Leistungseinrichtungen beseitigt effektiv die Umkehr-Erholungszeit der Einrichtung, wodurch sehr hohe Schaltgeschwindigkeiten (zum Beispiel

kleiner als 100 ns für einen doppelt-diffundierten Metall-Oxid-Halbleiter-Feldeffekttransistor (MOS-FET) mit einer 10 kV Abblockungsmöglichkeit und einem spezifischen Ein-Widerstand von ungefähr $100 \text{ m}\Omega \cdot \text{cm}^2$) ermöglicht.

[0005] Leistungseinrichtungen werden oft in ein Leistungsmodul verbunden und integriert, wobei das Modul arbeitet, um dynamisch große Leistungsmengen durch verschiedene Komponenten zu schalten, wie beispielsweise Motoren, Umrichter, Generatoren und dergleichen. Wie voranstehend diskutiert besteht als Folge der ansteigenden Kosten für Energie bzw. Leistung und der Bedenken hinsichtlich der Umgebungsbeeinflussung eine fortwährende Notwendigkeit für Leistungsmodul, die klein, in der Herstellung billiger und effizienter sind, während gleichzeitig ein ähnliches oder besseres Betriebsverhalten als deren herkömmliche Entsprechungen bereitgestellt werden.

[0006] Beispielsweise beschreibt die US 2013 / 0 248 883 A1 ein Leistungsmodul mit einem Gehäuse, in dessen innerer Kammer mehrere Schaltmodule angeordnet sind, wobei jedes der Schaltmodule einen Transistor und eine Diode umfasst. Das Leistungsmodul der US 2013 / 0 248 883 A1 kann bis zu 50 A zu einer Last leiten.

[0007] Ferner offenbart die US 2012 / 0 256 194 A1 flächige Leistungszuführungsabschnitte. Diese Leistungszuführungsabschnitte sind in unmittelbarer Nähe zueinander angeordnet, um die Induktivitäten zu reduzieren und für hohe Spannungen anzuwenden.

[0008] In der DE 697 26 518 T2 ist ein Kriech-Teiler beschrieben.

ZUSAMMENFASSUNG DER ERFINDUNG

[0009] Die vorliegende Erfindung betrifft ein Leistungsmodul mit den Merkmalen des Patentanspruchs 1. Das Betriebsverhalten des Leistungsmoduls ist signifikant im Vergleich zu herkömmlichen Leistungsmodulen verbessert.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[0010] Die beiliegenden Zeichnungsfiguren, die in diese Spezifikation eingebaut sind und einen Teil davon bilden, illustrieren mehrere Aspekte der Offenbarung und dienen zusammen mit der Beschreibung der Erläuterung der Prinzipien der Offenbarung. In den Zeichnungen zeigen:

Fig. 1 eine schematische Darstellung, die die Einzelheiten eines Leistungsmoduls zeigt;

Fig. 2 eine grafische Darstellung, die die verschiedenen Signale darstellt, die von dem in **Fig. 1** gezeigt Leistungsmodul erzeugt werden;

Fig. 3 eine schematische Darstellung, die die Einzelheiten der Schaltmodule in dem Leistungsmodul, das in **Fig. 1** gezeigt ist, darstellt;

Fig. 4 ein Blockdiagramm, das Einzelheiten des in **Fig. 1** gezeigten Leistungsmoduls gemäß einer Ausführungsform der vorliegenden Offenbarung darstellt;

Fig. 5 eine Draufsicht, die Einzelheiten des Leistungsmoduls, das in **Fig. 1** gezeigt ist, gemäß einer Ausführungsform der vorliegenden Offenbarung darstellt;

Fig. 6 eine Draufsicht, die weitere Einzelheiten des in **Fig. 1** gezeigten Leistungsmoduls gemäß einer Ausführungsform der vorliegenden Offenbarung darstellt;

Fig. 7 eine Draufsicht, die ein äußeres Gehäuse des in **Fig. 1** gezeigten Leistungsmoduls gemäß einer Ausführungsform der vorliegenden Offenbarung darstellt;

Fig. 8 eine Draufsicht, die Einzelheiten des äußeren Gehäuses des in **Fig. 1** gezeigten Leistungsmoduls gemäß einer Ausführungsform der vorliegenden Offenbarung darstellt; und

Fig. 9 ein Blockdiagramm, das Einzelheiten der Leistungssubstrate in dem in **Fig. 4** gezeigten Leistungsmodul gemäß einer Ausführungsform der vorliegenden Offenbarung darstellt.

AUSFÜHRLICHE BESCHREIBUNG

[0011] Die nachstehend aufgeführten Ausführungsformen stellen die notwendige Information bereit, um Durchschnittsfachleute in dem technischen Gebiet in die Lage zu versetzen die Ausführungsformen in der Praxis umzusetzen, und sie illustrieren die bevorzugte Vorgehensweise zur Umsetzung der Ausführungsformen.

[0012] Obwohl die Begriffe erster, zweiter usw. hier verwendet werden können, um verschiedene Elemente zu beschreiben, sei darauf hingewiesen, dass diese Elemente durch diese Begriffe nicht beschränkt werden sollten. Diese Begriffe werden nur verwendet, um ein Element von einem anderen zu unterscheiden. Zum Beispiel könnte ein erstes Element als ein zweites Element bezeichnet werden und in umgekehrter Weise könnte ein zweites Element als ein erstes Element benannt werden, ohne von dem Umfang der vorliegenden Offenbarung abzuweichen. Wie hier verwendet umfasst der Ausdruck „und/oder“ sämtliche oder alle Kombinationen von ein oder mehreren der zugehörigen aufgelisteten Einzelheiten.

[0013] Es sei darauf hingewiesen, dass dann, wenn ein Element wie beispielsweise eine Schicht, ein Bereich oder ein Substrat so bezeichnet wird, dass es „auf“ einem anderen Element ist oder sich „auf ein anderes Element erstreckt“, es direkt auf dem anderen Element sein kann oder sich direkt auf das andere Element hin erstrecken kann oder zwischenliegende Elemente ebenfalls vorhanden sein können. Wenn im Gegensatz dazu ein Element so bezeichnet wird, dass es „direkt auf“ einem anderen Element ist oder sich direkt „auf“ ein anderes Element hin erstreckt, sind keine zwischenliegende Elemente vorhanden. Genauso sei darauf hingewiesen, dass dann, wenn ein Element wie beispielsweise eine Schicht, ein Bereich oder ein Substrat so bezeichnet wird, dass sie/er/es „über“ einem anderen Element ist oder sich „über ein“ anderes Element erstreckt, es direkt über dem anderen Element sein kann oder sich direkt über diesem erstreckt oder zwischenliegende Elemente ebenfalls vorhanden sein können. Wenn im Gegensatz dazu ein Element so bezeichnet wird, dass es „direkt über“ einem anderen Element ist oder sich „direkt über“ das andere Element erstreckt, dann sind keine zwischenliegende Elemente vorhanden. Es sei auch darauf hingewiesen, dass dann, wenn ein Element so bezeichnet wird, dass es mit einem anderen Element „verbunden“ oder „gekoppelt“ ist, es direkt mit dem anderen Element verbunden oder gekoppelt sein kann oder zwischenliegende Elemente vorhanden sein können. Im Gegensatz dazu, wenn ein Element so bezeichnet wird, dass es „direkt“ mit einem anderen Element verbunden ist oder „direkt“ mit diesen gekoppelt ist, sind keine zwischenliegende Elemente vorhanden.

[0014] Relative Begriffe wie beispielsweise „unterhalb“ oder „oberhalb“ oder „oben“ oder „unten“ oder „horizontal“ oder „vertikal“ können hier verwendet werden, um eine Beziehung von einem Element, einer Schicht, oder einem Bereich zu einem anderen Element, einer anderen Schicht oder einem anderen Bereich, wie in den Figuren dargestellt, zu beschreiben. Sei darauf hingewiesen, dass diese Begriffe und die wenigen voranstehend diskutierten Begriffe so gedacht sind, dass sie unterschiedliche Orientierungen der Einrichtung zusätzlich zu der in den Figuren dargestellten Orientierung umfassen.

[0015] Die hier verwendete Terminologie dient nur dem Zweck einer Beschreibung von bestimmten Ausführungsformen und es ist nicht angedacht, dass sie für die Offenbarung beschränkend ist. Wie hier verwendet sollen die singularen Formen „ein“, „einer“, „eines“ und „der/die/das“ genauso die Pluralformen umfassen, außer wenn der Kontext dies anderweitig klar anzeigt. Es sei ferner darauf hingewiesen, dass die Begriffe „umfasst“, „umfassend“, „schließt ein“ und/oder „einschließlich“, wenn sie hier verwendet werden, die Anwesenheit von angegebenen Merkmalen, ganzen Zahlen, Schritten,

Operationen, Elementen und/oder Komponenten spezifizieren, aber nicht für die Anwesenheit oder Hinzufügung von ein oder mehreren anderen Merkmalen, ganzen Zahlen, Schritten, Operationen, Elementen, Komponenten und/oder Gruppen davon ausschließen.

[0016] Außer wenn dies anders angegeben ist, weisen sämtliche Begriffe (einschließlich von technischen und wissenschaftlichen Begriffen), die hier verwendet werden, die gleiche Bedeutung wie allgemein von einem gewöhnlichen Durchschnittsfachmann, auf den sich diese Offenbarung bezieht, verstanden werden. Es sei ferner darauf hingewiesen, dass die hier verwendeten Begriffe so interpretiert werden sollten, dass sie eine Bedeutung aufweisen, die mit deren Bedeutung in dem Kontext dieser Spezifikation und dem relevanten Stand der Technik einheitlich ist und nicht in einer idealisierten oder übermäßig formalen Weise interpretiert werden sollten, außer wenn dies explizit hier so definiert ist.

[0017] Fig. 1 zeigt ein beispielhaftes Leistungsmodul 10 in Übereinstimmung mit einer Ausführungsform der vorliegenden Offenbarung. Das Leistungsmodul 10 umfasst zwei Schaltmodule SM1 und SM2, die durch ein Steuersystem 12 gesteuert werden, um Leistung von einer Leistungsversorgung (DC+/DC-) zu einer Last 14 in einer gesteuerten Weise zu liefern. Wie Durchschnittsfachleute in dem technischen Gebiet erkennen werden bilden die Schaltmodule SM1 und SM2 eine Halbbrücke, deren Einzelheiten nachstehend noch diskutiert werden. Jedes einzelne der Schaltmodule SM1 und SM2 umfasst wenigstens einen ersten Transistor antiparallel zu einer ersten Diode. Insbesondere umfasst ein erstes Schaltmodul SM1 einen ersten Transistor Q1 antiparallel zu einer ersten Diode D1 und ein zweites Schaltmodul SM2 umfasst einen zweiten Transistor Q2 antiparallel zu einer zweiten Diode D2. In einer Ausführungsform sind der erste Transistor Q1 und der zweite Transistor Q2 Metall-Oxid-Halbleiter-Feldeffekttransistoren (MOSFETs). Jedoch werden Durchschnittsfachleute in dem technischen Gebiet erkennen, dass irgendwelche geeigneten Schalteinrichtungen in den Schaltmodulen SM1 und SM2 verwendet werden können, ohne von den Grundprinzipien der folgenden Offenbarung abzuweichen, beispielsweise bipolare Transistoren mit einem isolierten Gate (IGBTs), Feldeffekttransistoren (FETs), Übergangsfeldeffekttransistoren (JFETs), Transistoren mit einer hohen Elektronenmobilität (HEMTs) oder dergleichen. Die erste Diode D1 und die zweite Diode D2 können Schottky-Dioden sein, und insbesondere Schottky-Übergangs-Barrieraldioden. Wiederum werden Durchschnittsfachleute in dem technischen Gebiet erkennen, dass irgendeine geeignete Diodeneinrichtung, zum Beispiel P-N Dioden und PiN Dioden in den Schaltmodulen SM1 und SM2 verwendet werden können, ohne von den Grundprinzipien der vor-

liegenden Offenbarung abzuweichen. In einer Ausführungsform ist die erste Diode D1 und die zweite Diode D2 weggelassen und deren Funktionalität wird durch eine interne Körperdiode des ersten Transistors Q1 bzw. des zweiten Transistor Q2 ersetzt. Unter Verwendung der internen Körperdiode des ersten Transistors Q1 und des zweiten Transistor Q2 anstelle der ersten Diode D1 oder zweiten Diode D2 können Platz und Kosten in dem Leistungsmodul 10 eingespart werden.

[0018] Ein Gate-Kontakt G des ersten Transistors Q1 und ein Source-Kontakt S des ersten Transistors Q1 sind mit dem Steuersystem 12 gekoppelt. In ähnlicher Weise sind ein Gate-Kontakt G und ein Source-Kontakt S des zweiten Transistor Q2 ebenfalls mit dem Steuersystem 12 gekoppelt. Es sei darauf hingewiesen, dass die Verbindung von dem Gate-Kontakt gehe zu dem ersten Transistor Q1 und dem zweiten Transistor Q2 zu dem Steuersystem 12 über einen Gate-Verbinder G1 bzw. G2 mit relativ geringer Leistung hergestellt werden kann. In ähnlicher Weise kann die Verbindung von dem Source-Kontakt S des ersten Transistors Q1 und dem zweiten Transistor Q2 zu dem Steuersystem 12 über eine Rückkehrverbindung S1 und S2 einer Quelle mit niedriger Leistung, die verwendet wird, um ein oder mehrere Betriebsparameter des ersten Transistors Q1 oder des zweiten Transistors Q1 zu messen, hergestellt werden. Ein Drain-Kontakt D des ersten Transistors Q1 ist mit einem positiven Leistungszuführungsanschluss DC+ gekoppelt. Ein Drain-Kontakt D des zweiten Transistors Q2 ist mit einem Ausgangsanschluss AUS gekoppelt. Der Source-Kontakt S des ersten Transistors Q1 ist auch mit dem Ausgangsanschluss AUS gekoppelt. Der Source-Kontakt S des zweiten Transistors Q2 ist mit einem negativen Leistungsversorgungsanschluss DC- gekoppelt. Schließlich ist die Last 14 zwischen den Ausgangsanschluss AUS und den negativen DC Leistungsversorgungsanschluss DCgeschaltet.

[0019] Der erste Transistor Q1, die erste Diode D1, der zweite Transistor Q2 und die zweite Diode D2 können jeweils Majoritätsträgereinrichtungen sein. Majoritätsträgereinrichtungen umfassen im allgemeinen FETs, wie beispielsweise MOSFETs, HEMTs, JFETs und dergleichen, umfassen aber nicht Thyristoren, bipolare Transistoren und Isolationsgate-Bipolartransistoren (IGBTs). Demzufolge kann das Leistungsmodul 10 in der Lage sein bei höheren Schaltgeschwindigkeiten zu arbeiten und geringere Schaltverluste zu erleiden, wenn es mit einem herkömmlichen Leistungsmodul, welches bipolare Einrichtungen verwendet, verglichen wird. In einer Ausführungsform sind der erste Transistor Q1, die erste Diode D1, der zweite Transistor Q2 und die zweite Diode D2 Einrichtungen mit einem breiten Bandabstand. Für Zwecke der vorliegenden Offenbarung ist

eine Einrichtung mit einem breiten Bandabstand eine Halbleitereinrichtung mit einem Bandabstand von größer als oder gleich zu 3,0 Elektronenvolt (eV). Zum Beispiel können der erste Transistor Q1, die erste Diode D1, der zweite Transistor Q2 und die zweite Diode D2 Siliziumcarbit (SiC) oder Galliumnitrid (GaN) Einrichtungen sein. Für Referenzzwecke weist Si einen Bandabstand von ungefähr 1,1 eV auf, während SiC einen Bandabstand von ungefähr 3,3 eV aufweist. Wie voranstehend diskutiert verringert eine Verwendung von SiC für den ersten Transistor Q1, die erste Diode D1, den zweiten Transistor Q2 und die zweite Diode D2 signifikant die Schaltzeit von jeder einzelnen der Einrichtungen im Vergleich mit einem herkömmlichen IGBT-gestützten Leistungsmodul mit Silizium (Si), und erfährt ferner geringere Schaltverluste. Wenn zum Beispiel das Leistungsmodul 10 eine Nennleistung von 1200 V und 300 A aufweist, kann das Leistungsmodul 10 Schaltverluste von weniger als 25 Millijoule (mJ), kleiner als 20 mJ, oder sogar kleiner als 15 mJ in verschiedenen Ausführungsformen bei einem Betrieb zwischen -40C und 150C aufrechterhalten, während es auch einen niedrigen Ein-Zustands-Spannungsabfall bereitstellt. Wie Durchschnittsfachleute in dem technischen Gebiet erkennen werden, werden die Schaltverluste des Leistungsmoduls 10 allgemein nicht unter 1 mJ fallen. In einer zusätzlichen Ausführungsform sind der erste Transistor Q1, die erste Diode D1, der zweite Transistor Q2 und die zweite Diode D2 beide Majoritätsträgereinrichtungen und Einrichtungen mit einem breiten Bandabstand.

[0020] Im Betrieb betreibt der Steuersystem 12 das erste Schaltmodul SM1 und das zweite Schaltmodul SM2 in einer komplementären Weise, beispielsweise dahingehend, dass dann, wenn das erste Schaltmodul SM1 gerade leitet, das zweite Schaltmodul SM2 gerade abblockt (d.h. sperrt), und umgekehrt. Eine graphische Darstellung, die die Spannung an dem Gate-Kontakt G des ersten Transistors Q1, die Spannung an dem Gate-Kontakt G des zweiten Transistors Q2, die Spannung an dem Ausgangsanschluss AUS und den Strom durch die Last 14 über dem Verlauf eines Schaltzyklus des Leistungsmoduls 10 zeigt, ist in **Fig. 2** dargestellt. Während einer ersten Zeitperiode T1 leitet gerade das erste Schaltmodul SM1, während das zweite Schaltmodul SM2 gerade sperrt. Demzufolge ist der Ausgangsanschluss AUS mit dem positiven Leistungsversorgungsanschluss DC+ verbunden, wodurch eine positive Leistungsversorgungsspannung an der Last 14 bereitgestellt wird und bewirkt wird, dass ein Strom von dem positiven Leistungszuführungsanschluss DC+ durch den ersten Transistor Q1 und in die Last 14 hineinfließt. Im Allgemeinen ist die Last 14 eine leitende Last, wodurch bewirkt wird, dass der Strom durch die Last 14 langsam über eine Rampe ansteigt, während das erste Schaltmodul SM1 gerade leitet.

[0021] Während einer zweiten Zeitperiode T2 ist das erste Schaltmodul SM1 in einen Sperrmodus geschaltet. Ferner bleibt das zweite Schaltmodul SM2 in einem Sperrmodus. In dieser Zeitperiode fließt weiter Strom an die Last 14 von dem Ausgangsanschluss AUS als Folge der internen Kapazitäten in Verbindung mit jedem einzelnen ersten Schaltmodul SM1 und zweiten Schaltmodul SM2. Insbesondere wird ungefähr die Hälfte des Stroms durch die Last 14 durch die interne Kapazität von jedem einzelnen der Schaltmodule SM1 und SM2 bereitgestellt. Die Spannung an dem Ausgangsanschluss AUS schwingt deshalb nach Masse bei einer gegebenen Rate und der Strom durch die Last 14 steigt allmählich an.

[0022] Wenn das zweite Schaltmodul SM2 auf einen leitenden Modus in einer dritten Zeitperiode T3 schaltet, dann wird der Ausgangsanschluss auf den negativen Leistungszuführungsanschluss DC-gekoppelt, der in einigen Ausführungsformen mit Masse verbunden sein kann. Demzufolge fließt durch den zweiten Transistor Q2 und in die Last 14 hinein durch den Ausgangsanschluss AUS Strom, was bewirkt, dass der Strom zunehmend negativ wird.

[0023] Während einer vierten Zeitperiode T4 das zweite Schaltmodul SW2 auf einen Sperrmodus geschaltet. Ferner bleibt das erste Schaltmodul SM1 in einem Sperrmodus. In dieser Zeitperiode fließt ein negativer Strom weiter zu der Last von dem Ausgangsanschluss AUS als Folge der internen Kapazitäten in Verbindung mit jedem einzelnen ersten Schaltmodul SM1 und zweiten Schaltmodul SM2. Insbesondere wird ungefähr die Hälfte des Stroms durch die Last 14 durch die interne Kapazität von jedem einzelnen der Schaltmodule SM1 und SM2 bereitgestellt. Die Spannung an dem Ausgangsanschluss AUS schwingt deshalb von Masse auf die positive Leistungsversorgungsspannung, die an dem positiven Leistungszuführungsanschluss DC+ bereitgestellt wird, und der Strom durch die Last 14 wird zunehmend positiv. Schließlich startet während einer fünften Zeitperiode T5 der Schaltzyklus erneut, so dass das erste Schaltmodul SM1 in einen leitenden Modus gebracht wird, während das zweite Schaltmodul SM2 in einem Sperrmodus bleibt.

[0024] **Fig. 3** zeigt Einzelheiten des ersten Schaltmodul SM1 in Übereinstimmung mit einer Ausführungsform der vorliegenden Offenbarung. Das zweite Schaltmodul SM2 kann in ähnlicher Weise zu dem ersten Schaltmodul SM2 konfiguriert werden, ist aber zur Übersichtlichkeit nicht gezeigt. Wie in **Fig. 3** gezeigt kann der erste Transistor Q1 und die erste Diode D1 des ersten Schaltmodul SM1 mehrere Transistoren Q1₁₋₆ und mehrere antiparallele Dioden D1₁₋₆, die parallel geschaltet sind, umfassen. Insbesondere können die Drain-Kontakte D von

jedem einzelnen einer Anzahl von Transistoren Q_{1-6} zusammengeschaltet sein, die Source-Kontakte S von jedem einzelnen der Transistoren Q_{1-6} können zusammengeschaltet sein, und die Gate-Kontakte G von jedem einzelnen der Transistoren Q_{1-6} können jeweils über einen Gate-Widerstand RG zusammengekoppelt sein. Jeder einzelne der Transistoren Q_{1-6} umfasst eine antiparallele Diode D_{1-6} , die zwischen den Source-Kontakt S und dem Drain-Kontakte D davon geschaltet ist. Obwohl sechs Transistoren Q_{1-6} so gezeigt sind, dass sie parallel zu sechs antiparallelen Dioden D_{1-6} geschaltet sind, kann irgendeine Anzahl von Transistoren und antiparallelen Dioden verwendet werden, ohne von den Grundprinzipien der vorliegenden Offenbarung abzuweichen.

[0025] Der Einbau von mehreren parallel-geschalteten Transistoren Q_{1-6} und mehreren antiparallelen Dioden D_{1-6} erlaubt dem ersten Schaltmodus SM1 größere Leistungsbeträge zu handhaben, als dies ansonsten möglich wäre. Zum Beispiel wird in einer Ausführungsform jeder einzelne der Transistoren Q_{1-6} mit der Nennleistung so ausgelegt, um 1,2 kV zu sperren und 50 A zu leiten, wodurch das erste Schaltmodul SM1 in die Lage versetzt wird, 300 A zu leiten. In anderen Ausführungsformen kann jeder einzelne der Transistoren Q_{1-6} bei einer Nennleistung ausgelegt werden, um 1,2 kV zu blocken und 40 A zu leiten, wodurch das erste Schaltmodul SM1 in die Lage versetzt wird 240 A zu leiten. In noch einer anderen Ausführungsform kann jeder einzelne der Transistoren Q_{1-6} bei einer Nennleistung ausgelegt werden, um 1,2 kV zu sperren und 20 A zu leiten, wodurch das erste Schaltmodul SM1 in die Lage versetzt wird 120 A zu leiten.

[0026] Die Gate-Widerstände RG können vorgesehen sein, um irgendwelche unerwünschten Oszillationen in dem ersten Schaltmodul SM1 zu dämpfen, die auftreten können, wenn das erste Schaltmodul SM1 bei einer relativ hohen Übergangsgeschwindigkeit (zum Beispiel größer 20V/ns) angesteuert wird. Der Widerstand der Gate-Widerstände RG kann sich in Übereinstimmung mit dem Strom-Nennwert von jedem einzelnen der Transistoren Q_{1-6} und deshalb dem gesamten Strom-Nennwert des ersten Schaltmoduls SM1 verändern. In einer Ausführungsform, bei der das erste Schaltmodul SM1 einen Strom-Nennwert von 120 A aufweist, weist jeder einzelne der Gate-Widerstände RG einen Widerstand zwischen ungefähr 1 Ω und 15 Ω auf. In einer zusätzlichen Ausführungsform, bei der das erste Schaltmodul SM1 einen Strom-Nennwert von 240 A aufweist, weist jeder einzelne der Gate-Widerstände RG einen Widerstand zwischen ungefähr 1 Ω und 15 Ω auf. In noch einer anderen Ausführungsform, bei der das erste Schaltmodul SM1 einen Strom-Nennwert von 300 A aufweist, weist jeder einzelne der Gate-Wider-

stände einen Widerstand zwischen ungefähr 15 Ω und 20 Ω auf.

[0027] Fig. 4 zeigt Einzelheiten des Leistungsmoduls 10 gemäß einer Ausführungsform der vorliegenden Offenbarung. Wie in Fig. 4 gezeigt umfasst das Leistungsmodul 10 ein Gehäuse 16, das mit einer inneren Kammer 18 versehen ist, die ein oder mehrere Leistungssubstrate 20 erhält. Insbesondere hält die innere Kammer 18 des Gehäuses 16 ein erstes Leistungssubstrat 20A, ein zweites Leistungssubstrat 20B, ein drittes Leistungssubstrat 20C und ein viertes Leistungssubstrat 20D. Durchschnittsfachleute in dem technischen Gebiet werden erkennen, dass die innere Kammer 18 des Gehäuses 16 irgendeine Anzahl von Leistungssubstraten 20 halten kann, ohne von den Grundprinzipien der vorliegenden Offenbarung abzuweichen. Jedes einzelne der Leistungssubstrate 20 ist dargestellt mit mehreren Transistoren Q, mehreren

[0028] Dioden D und mehreren Widerstand R, die die primären Komponenten des ersten Schaltmoduls SM1 und des zweiten Schaltmoduls SM2 darstellen. In einer Ausführungsform wird das erste Schaltmodul SM1 durch das erste Leistungssubstrat 20A und das zweite Leistungssubstrat 20B bereitgestellt, während das zweite Schaltmodul SM2 durch das dritte Leistungssubstrat 20C bzw. das vierte Leistungssubstrat 20D bereitgestellt wird. Die notwendigen Verbindungen zwischen den Komponenten auf jedem der Leistungssubstrate 20 können durch Metalleiterbahnen (nicht gezeigt) auf der Oberfläche der Leistungssubstrats 20 bereitgestellt werden. Ferner können Drahtbondierungen (nicht gezeigt) bereitgestellt werden, um die verschiedenen Leistungssubstrate 20 untereinander zu verbinden und außerdem die Leistungssubstrate 20 mit ein oder mehreren externen Verbindern (nicht gezeigt) zu verbinden. Die Leistungssubstrate 20 können an einer Anbringungsstruktur 22 angebracht werden, die an dem Gehäuse 16 angebracht ist. In einer Ausführungsform ist die Anbringungsstruktur 22 eine planare Wärmesenke, die auch dazu dient Wärme abzuleiten, die von dem ersten Schaltmodul SM1 und dem zweiten Schaltmodul SM2 erzeugt wird.

[0029] Wie voranstehend diskutiert können die mehreren Transistoren Q und Dioden D Majoritätsträgerreinrichtungen sein, wodurch die Schaltzeit und die Schaltverluste im Zusammenhang mit jedem einzelnen der Transistoren Q und Dioden D verringert wird. Demzufolge kann das Leistungsmodul 10 bei höheren Frequenzen arbeiten und niedrigere Schaltverluste als ein herkömmliches Leistungsmodul aufweisen. Ferner können die Transistoren Q und Dioden D Einrichtungen mit einem breiten Bandabstand sein, wie beispielsweise SiC Einrichtungen. Wie voranstehend diskutiert reduziert die Verwendung von SiC für die Transistoren Q und Dioden D signifikant die

Schaltzeit und die Schaltverluste der Transistoren Q und Dioden D, wodurch das Betriebsverhalten des Leistungsmoduls 10 verbessert wird.

[0030] Fig. 5 zeigt eine beispielhafte Anbringungsstruktur 22 und Einzelheiten der Leistungssubstrate 20 gemäß einer Ausführungsform der vorliegenden Offenbarung. Wie in Fig. 5 gezeigt sind das erste Leistungssubstrat 20A, das zweite Leistungssubstrat 20B, das dritte Leistungssubstrat 20C und das vierte Leistungssubstrat 20D auf der Anbringungsstruktur 22 vorgesehen. Das erste Leistungssubstrat 20A umfasst drei der sechs Transistoren Q_{1-3} , drei Gate-Widerstände R_G und drei der sechs antiparallelen Dioden D_{1-3} des ersten Schaltmoduls SM1. Das zweite Leistungssubstrat 20B umfasst die übrigen Transistoren Q_{4-6} , Gate-Widerstände R_G und antiparallele Dioden D_{4-6} des ersten Schaltmoduls SM1. In ähnlicher Weise umfasst das dritte Leistungssubstrat 20C drei der sechs Transistoren Q_{2-3} , drei Gate-Widerstände R_G und drei der sechs antiparallelen Dioden D_{2-3} des zweiten Schaltmoduls SM2. Das vierte Leistungssubstrat 20D umfasst die übrigen Transistoren Q_{4-6} , Gate-Widerstände R_G und antiparallele Dioden D_{4-6} des zweiten Schaltmoduls SM2. Die dickeren ausgezogenen Linien stellen Drahtbondierungen zwischen den verschiedenen Komponenten in dem Leistungsmodul 10 und zwischen den verschiedenen Komponenten und ein oder mehreren Ausgängen 24 des Leistungsmoduls 10 dar. Die Ausgänge 24 des Leistungsmoduls 10 umfassen den ersten Gate-Verbinder G1, den zweiten Gate-Verbinder G2, den ersten Quellenrückkehr-Verbinder S1 und den zweiten Quellenrückkehr-Verbinder S2, die voranstehend diskutiert worden. Andere Zwischenverbindungen zwischen den Komponenten auf den Leistungssubstrat 20 werden durch Metallbahnen (Metalleiterbahnen) bereitgestellt. Insbesondere ist ein Gate-Bus 26 auf den Leistungssubstraten 20 vorgesehen und verläuft zwischen den Gate-Kontakten G der Transistoren Q_{2-6} in dem zweiten Schaltmodul SM2 und den Ausgängen 24 des Leistungsmoduls 10. Insbesondere verläuft der Gate-Bus 26 zwischen den Gate-Kontakten G der Transistoren Q_{2-6} in dem zweiten Schaltmodul SM2 und dem zweiten Gate-Verbinder G2 und kann ferner einen unteren Leistungspfad von den Quellenkontakten S der Transistoren Q_{2-6} in dem zweiten Schaltmodul SM2 und dem zweiten Quellenrückkehr-Verbinder S2 bereitstellen. Der Gate-Bus 26 ist eine Metallbahn auf jedem einzelnen Leistungssubstrate 20, was eine Störung bzw. Interferenz in dem Leistungsmodul 10 verringert und die Zuverlässigkeit der Verbindung zwischen den Gate-Kontakten G der Transistoren Q_{2-6} in dem zweiten Schaltmodul SM2 und den Ausgängen 24 des Leistungsmoduls 10 vergrößert, insbesondere im Vergleich mit den „fliegenden“ („flying“) Gate-Verbindungen, die in herkömmlichen Leistungsmodulen verwendet werden. Wie dargestellt

kann die Anbringungsstruktur 22 einen Teil einer oder eine gesamte Wärmesenke bilden, die dazu dient, die von dem ersten Schaltmodul SM1 und dem zweiten Schaltmodul SM2 erzeugte Wärme abzuleiten.

[0031] In einer Ausführungsform kann der Gate-Bus 26 durch ein oder mehrere Koaxialkabel ersetzt werden, um die Gate-Kontakte G der Transistoren Q_{2-6} in dem zweiten Schaltmodul und die Ausgänge 24 des Leistungsmoduls 10 zu verbinden. Die Verwendung von Koaxialkabeln zur Verbindung der Ausgänge mit den Gate-Kontakten G der Transistoren Q_{2-6} kann eine verbesserte Isolation im Vergleich mit anderen Lösungen bereitstellen, wodurch das Betriebsverhalten bzw. die Betriebseigenschaften des Leistungsmoduls 10 verbessert werden. Obwohl die Ausgänge 24 für die Gate-Kontakte G sowohl des Schaltmoduls SM1 als auch des zweiten Schaltmoduls SM2 auf der gleichen Seite des Gehäuses 16 des Leistungsmoduls 10 vorgesehen sind, können sie in anderen Ausführungsformen auf gegenüberliegenden Seiten des Gehäuses 16 vorgesehen sein. Eine Bereitstellung der Ausgänge 24 für die Gate-Kontakte G des ersten Schaltmoduls SM1 und des zweiten Schaltmoduls S3 auf gegenüberliegenden Seiten des Gehäuses 16 kann eine kürzere Verbindungsrouten zu jedem einzelnen der Gate-Kontakte G des zweiten Schaltmoduls SM2 bereitstellen, wodurch Störungen verringert und die Festigkeit des Leistungsmoduls 10 verbessert wird. Ferner kann die Bereitstellung der Ausgänge 24 für die Gate-Kontakte G des ersten Schaltmoduls SM1 und des zweiten Schaltmoduls SM2 auf gegenüberliegenden Seiten des Gehäuses 16 den benötigten Widerstand des Gate-Widerstands R_G von jedem einzelnen der Transistoren Q_{2-6} in dem zweiten Schaltmodul SM2 verringern, da ein kürzerer Verbindungspfad zwischen den Gate-Kontakten G und den Ausgängen 24 den Oszillationsbetrag, der von den Transistoren Q_{2-6} gesehen wird, verringert.

[0032] Fig. 6 zeigt weitere Einzelheiten des Gehäuses 16, des Ausgangsanschlusses AUS, des positiven Leistungszuführungsanschlusses DC+ und des negativen Leistungszuführungsanschlusses DC- gemäß einer Ausführungsform der vorliegenden Offenbarung. Wie in Fig. 6 gezeigt ist das Gehäuse 16 im Wesentlichen rechteckförmig, mit Ausschnitten für Anbringungsöffnungen M1-M4, die zur Anbringung des Leistungsmoduls 10 an einer Plattform verwendet werden. Ferner sind der positive Leistungszuführungsanschluss DC+, der negative Leistungszuführungsanschluss DC-, und der Ausgangsanschluss AUS gezeigt. Wie Durchschnittsfachleute in dem technischen Gebiet erkennen werden kann die Streuinduktivität über dem positiven Leistungszuführungsanschluss DC+ und dem negativen Leistungszuführungsanschluss DC- eine Herabsetzung der Betriebseigenschaften des Leistungsmoduls 10

bewirken, insbesondere bei hohen Betriebsfrequenzen des Leistungsmoduls 10. Demzufolge werden der positive Leistungszuführungsanschluss DC+ und der negative Leistungszuführungsanschluss DC- in nächster Nähe zueinander vorgesehen, im allgemeinen kleiner als 1,5 mm voneinander getrennt, um die Leckinduktivität über die Anschlüsse einzudämmen. Ferner können die Anschlüsse breit ausgebildet werden, im Allgemeinen ungefähr 33,5 mm transversal, um die Fläche in der Nähe des gegenüberliegenden Anschlusses zu maximieren. Im Allgemeinen wird der positive Leistungszuführungsanschluss DC+ und der negative Leistungszuführungsanschluss DC- eine Fläche von zwischen ungefähr 150 mm² und 200 mm² innerhalb von 1,5 mm der anderen aufweisen. In einer Ausführungsform weisen der positive Leistungszuführungsanschluss DC+ und der negative Leistungszuführungsanschluss DC- eine Fläche von ungefähr 187,31 mm² innerhalb von 1,5 mm des anderen auf. Wie Durchschnittsfachleute in dem technischen Gebiet erkennen werden, verringert der kapazitive Effekt, der durch Anordnen einer relativ großen Fläche des positiven Leistungszuführungsanschluss DC+ in nächster Nähe zu einer großen Fläche des negativen Leistungszuführungsanschluss DC- erzeugt wird, effektiv die Leckinduktivität zwischen den Anschlüssen, wodurch die Betriebseigenschaften des Leistungsmodulen 10 verbessert werden.

[0033] Fig. 7 zeigt weitere Einzelheiten des Gehäuses 16 gemäß einer Ausführungsform der vorliegenden Offenbarung. Wie in Fig. 7 gezeigt schließt das Gehäuse 16 die Leistungssubstrate 20 ein und stellt Ausgangsanschlüsse für den positiven Leistungszuführungsanschluss DC+, den negativen Leistungszuführungsanschluss DC-, den Ausgangsanschluss AUS und die jeweilige Pfade bereit, um das erste Schaltmodul SM1 und das zweite Schaltmodul SM2 mit dem Steuersystem 12 zu verbinden. Insbesondere sind das Gehäuse 16 und die verschiedenen Ausgangsanschlüsse gemäß einem Industriestandard ausgebildet, wodurch dem Leistungsmodulen 10 erlaubt wird für viele vorher existierende Plattformen als eine drop-in Lösung (bzw. Einschub-Lösung) verwendet zu werden. Zusätzlich ist ein Kriech-Teiler 28 zwischen jedem einzelnen des positiven Leistungszuführungsanschluss DC+, dem negativen Leistungszuführungsanschluss DC- und den Ausgangsanschluss AUS vorgesehen, was den Kriechabstand zwischen den jeweiligen Anschlüssen um grob 50 % erhöht. Demzufolge kann das Leistungsmodul 10 in Anwendungen mit höherer Spannung ohne einem Risiko eines Kurzschlusses oder einer anderen Beschädigung verwendet werden.

[0034] Wie in Fig. 7 gezeigt können ein oder mehrere nicht verwendete Anschlussstellen 30 in dem Gehäuse 16 existieren. Die nicht verwendeten Anschlussstellen 30 können verwendet werden, um

Kelvin Verbindungen zu ein oder mehreren Komponenten des Leistungsmodulen 10 bereit zu stellen, oder sie können verwendet werden, um Verbindungen zu NTC Temperatursensor-Modulen bereitzustellen, die in verschiedenen Ausführungsformen in dem Leistungsmodulen 10 enthalten sind.

[0035] Fig. 8. zeigt eine weggeschnittene Ansicht des Leistungsmoduls 10 gemäß einer Ausführungsform der vorliegenden Offenbarung. Insbesondere ist ein zusätzlicher Kriech-Teiler 32 zwischen dem positiven Leistungszuführungsanschluss DC+ und dem negativen Leistungszuführungsanschluss DC- vorgesehen, was die jeweiligen Knoten voneinander isoliert und deshalb gegenüber einem Kurzschluss bei hohen Spannungen schützt, während gleichzeitig dem Leistungsmodulen 10 ermöglicht wird einen Vorteil einer Verringerung in der Leckinduktivität zwischen den voranstehend diskutierten Knoten auszunutzen.

[0036] Fig. 9 zeigt Einzelheiten des ersten Leistungssubstrats 20 gemäß einer Ausführungsform der vorliegenden Offenbarung. Das zweite Leistungssubstrat 20B, das dritte Leistungssubstrat 20C und das vierte Leistungssubstrat 20D können in ähnlicher Weise wie das erste Leistungssubstrat 20 konfiguriert werden, sind aber zur Übersichtlichkeit nicht gezeigt. Wie in Fig. 9 gezeigt ist das erste Leistungssubstrat 20A auf einer Basisplatte 34 gebildet, die Kupfer sein kann. Durchschnittsfachleute in dem technischen Gebiet werden erkennen, dass zahlreiche andere Materialien für die Basisplatte 34 existieren, wobei all diese hier mit umfasst sind. In einer Ausführungsform ist die Basisplatte 34 Aluminium-Siliziumcarbit (Al SiC), was ein geringeres Gewicht aufweist und eine bessere thermische Anpassung mit ein oder mehreren angebrachten Komponenten als Kupfer bietet. Die Basisplatte 34 kann zwischen jedem einzelnen der Leistungssubstrate 20 gemeinsam verwendet werden, so dass das erste Leistungssubstrat 20A, das zweite Leistungssubstrat 20B, das dritte Leistungssubstrat 20C und das vierte Leistungssubstrat 20D alle auf der Basisplatte 34 gebildet sind. Ein Substrat 36 mit direkt-gebundenen Kupfer (Direct-Bonded-Copper; DBCS) kann über der Basisplatte 34 vorgesehen sein. Das DBCS Substrat 36 kann eine erste Metallschicht 38 auf der Oberfläche der Basisplatte 34, eine Isolationsschicht 40 über der ersten Metallschicht 38 und eine zweite Metallschicht 42 über der Isolationsschicht 40 gegenüberliegend zu der ersten Metallschicht 38 beinhalten. Die erste Metallschicht 38 und die zweite Metallschicht 42 können zum Beispiel Kupfer sein. Durchschnittsfachleute in dem technischen Gebiet werden erkennen, dass viele andere geeignete Materialien für die erste Metallschicht 38 und die zweite Metallschicht 42 existieren, wobei all diese hier mit umfasst sind. Die Isolationsschicht 40 kann zum Beispiel Aluminiumnitrid (AlN) sein. Durchschnittsfachleute in

dem technischen Gebiet werden erkennen, dass zahlreiche andere geeignete Materialien für die Isolationsschicht 40 existieren, zum Beispiel Aluminiumoxid (Al_2O_3) oder Siliziumnitrid (Si_3N_4), wobei all diese hier mit umfasst sind.

[0037] Die Verwendung von AlN für die Isolationsschicht 40 kann eine viel höhere thermische Leitfähigkeit im Vergleich mit herkömmlichen Alumina- oder Siliziumnitrid-(SiN) Schichten bereitstellen. Im Hinblick auf den relativ geringen elektrischen Widerstand im Zusammenhang mit SiC Einrichtungen und dem niedrigen thermischen Widerstand von AlN kann das Leistungsmodul 10 somit höhere Ströme als herkömmliche Leistungsmodul behandelten. Die Dicke der Isolationsschicht 40 kann auf Grundlage der Isolationsspannung, auf die abgezielt wird, gewählt werden. Als Folge der Vorteile, die durch die Verwendung von SiC Komponenten und der AlN Isolationsschicht 40 bereitgestellt werden, ist das Leistungsmodul 10 in der Lage eine größere Leistung als eine herkömmliche Einrichtung mit der gleichen Größe zu behandeln und/oder kann auf eine kleinere Größe als dessen herkömmliche Entsprechung verringert werden.

Patentansprüche

1. Leistungsmodul (10), mit einem Gehäuse (16) mit einer inneren Kammer (18); mit einer Vielzahl von Schaltmodulen (SM1, SM2), die innerhalb der inneren Kammer (18) angebracht und untereinander so verbunden sind, um ein Schalten von Leistung zu einer Last (14) zu ermöglichen, wobei jedes der Vielzahl von Schaltmodulen (SM1, SM2) wenigstens einen Transistor (Q1, Q2) und wenigstens eine Diode (D1, D2) umfasst und wobei das Leistungsmodul (10) in der Lage ist, wenigstens 1200 V zu sperren und wenigstens 120 A zu leiten, mit Schaltverlusten kleiner als 25 Millijoule; mit einem positiven und einem negativen Leistungszuführungsanschluss (DC+, DC-), die zueinander derart angeordnet sind, dass eine Fläche von wenigstens 150 mm² von jedem einzelnen der Leistungszuführungsanschlüsse (DC+, DC-) weniger als 1,5 mm beabstandet von dem anderen Leistungszuführungsanschluss (DC+, DC-) angeordnet ist, um einen durch die Anordnung der positiven und negativen Leistungszuführungsanschlüsse (DC+, DC-) in unmittelbarer Nähe zueinander erzeugten kapazitiven Effekt eine Leckinduktivität über die beiden Leistungszuführungsanschlüsse (DC+, DC-) abzuschwächen, mit zumindest einem Kriechteiler (28, 32), der zwischen dem positiven Leistungszuführungsanschluss (DC+) und dem negativen Leistungszuführungsanschluss (DC-) derart angeordnet ist, dass das Leistungsmodul (10) in der Lage ist, wenigstens 200 A zu leiten, wobei der Kriechteiler (28, 32) dazu ferner

ausgebildet ist, um eine Kriechdistanz zwischen dem positiven und negativen Leistungszuführungsanschluss (DC+, DC-) um ungefähr 50% zu erhöhen.

2. Leistungsmodul nach Anspruch 1, wobei das Leistungsmodul (10) Schaltverluste zwischen 1 Millijoule und 25 Millijoule aufweist.

3. Leistungsmodul nach Anspruch 1, wobei das Leistungsmodul (10) Schaltverluste zwischen 1 Millijoule und 20 Millijoule aufweist.

4. Leistungsmodul nach Anspruch 1, wobei das Leistungsmodul (10) Schaltverluste zwischen 1 Millijoule und 15 Millijoule aufweist.

5. Leistungsmodul nach Anspruch 1, wobei der wenigstens eine Transistor (Q1, Q2) und die wenigstens eine Diode (D1 und D2) als Siliziumcarbid (SiC) Einrichtungen ausgebildet sind.

6. Leistungsmodul nach Anspruch 5, wobei der wenigstens eine Transistor (Q1, Q2) ein Metall-Oxid-Halbleiter-Feldeffekttransistor (MOSFET) ist und wobei die wenigstens eine Diode (D1, D2) eine Schottky Diode ist.

7. Leistungsmodul nach Anspruch 5, wobei der wenigstens eine Transistor (Q1, Q2) antiparallel zu der wenigstens einen Diode (D1, D2) geschaltet ist.

8. Leistungsmodul nach Anspruch 5, wobei der wenigstens eine Transistor (Q1, Q2) ein Array von parallel geschalteten Transistoren (Q1₁, Q1₂, Q1₃, Q1₄, Q1₅, Q1₆) umfasst und wobei die wenigstens eine Diode (D1, D2) ein Array von parallel geschalteten Dioden (D1₁, D1₂, D1₃, D1₄, D1₅, D1₆) umfasst.

9. Leistungsmodul (10) nach Anspruch 1, wobei das Leistungsmodul (10) konfiguriert ist, um bei einer Schaltfrequenz von wenigstens 50 kHz zu arbeiten.

10. Leistungsmodul nach Anspruch 1, wobei der wenigstens eine Transistor (Q1, Q2) über einer Schicht (40) aus Aluminiumnitrid gebildet ist.

11. Leistungsmodul nach Anspruch 10, wobei die Vielzahl von Schaltmodulen (SM1, SM2) an einer Basisplatte (34) aus Aluminium-Siliziumcarbid angebracht sind.

Es folgen 9 Seiten Zeichnungen

Anhängende Zeichnungen

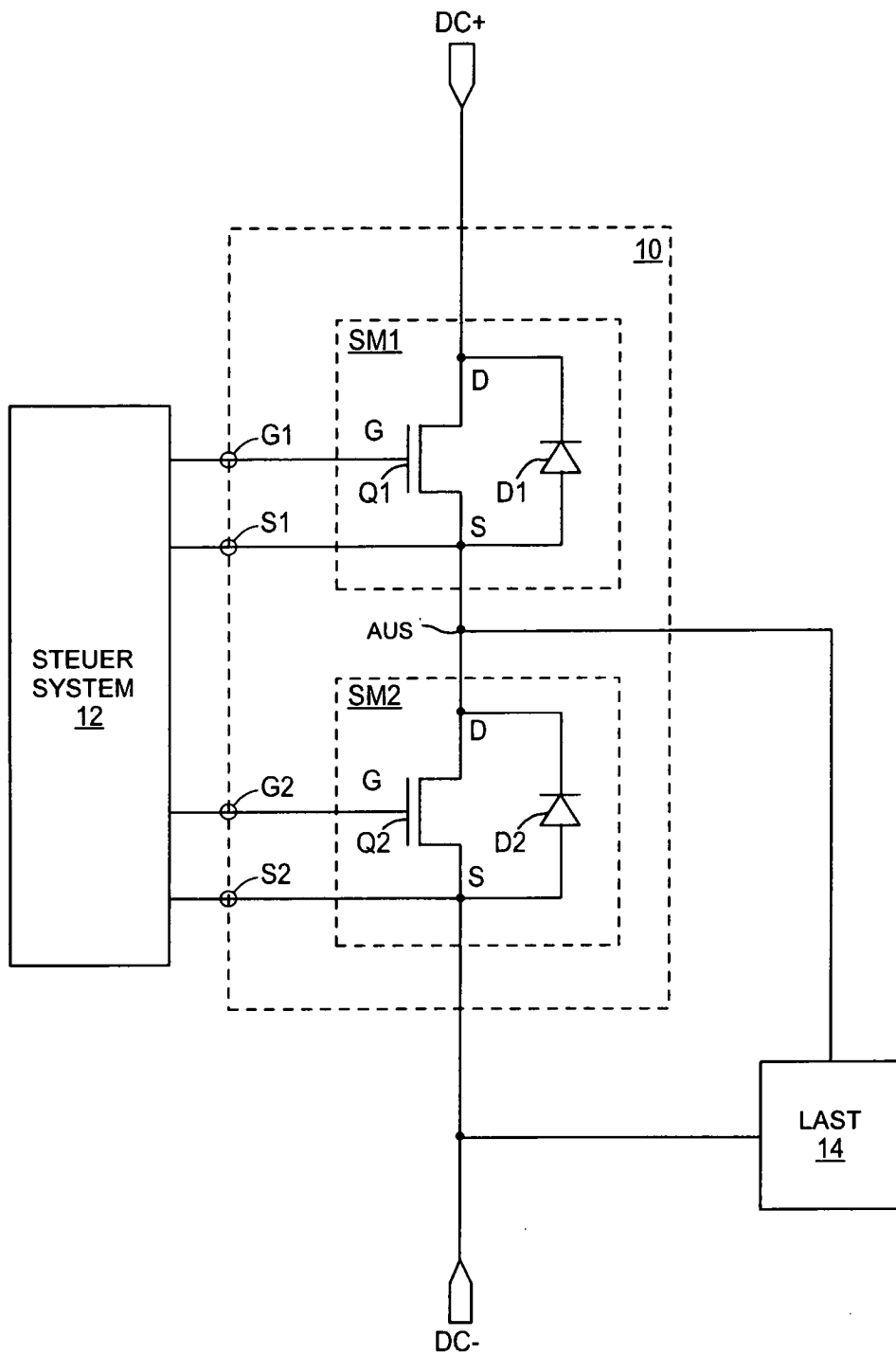


FIG. 1

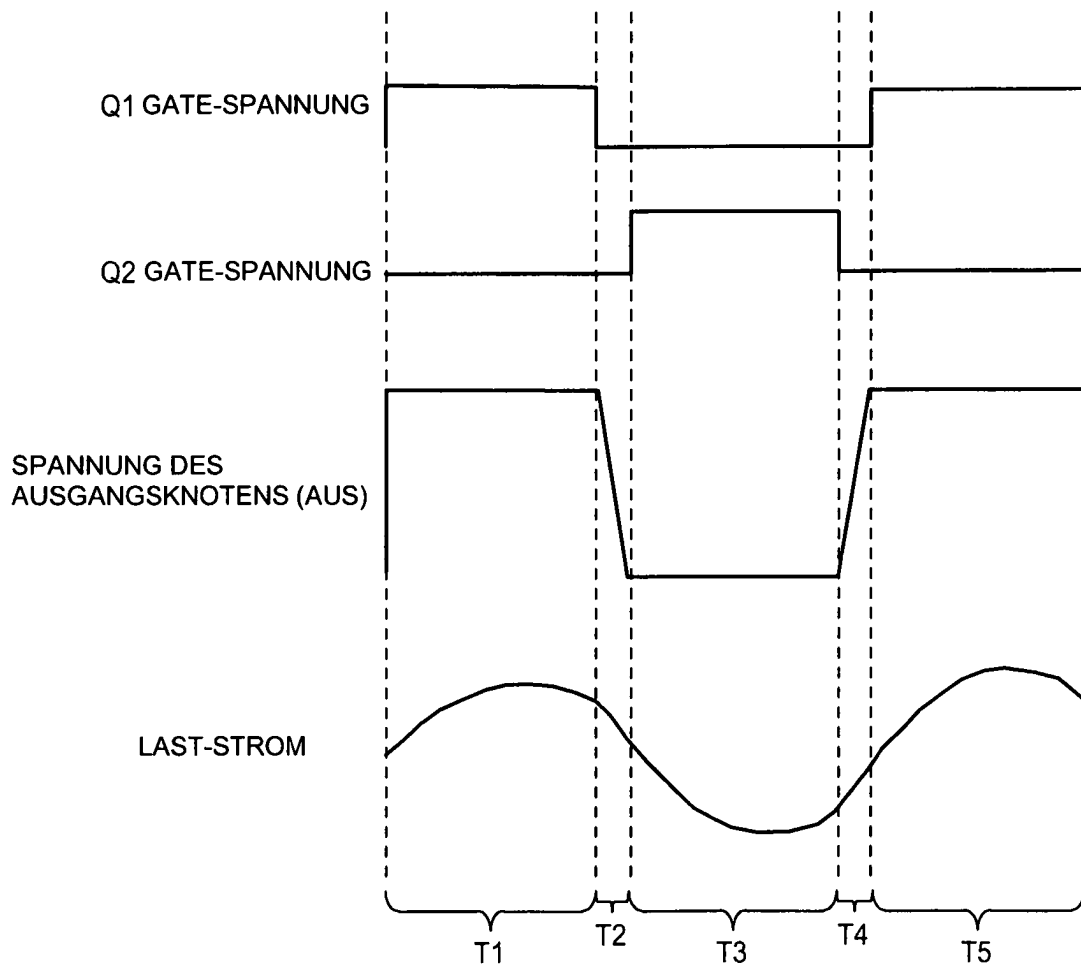


FIG. 2

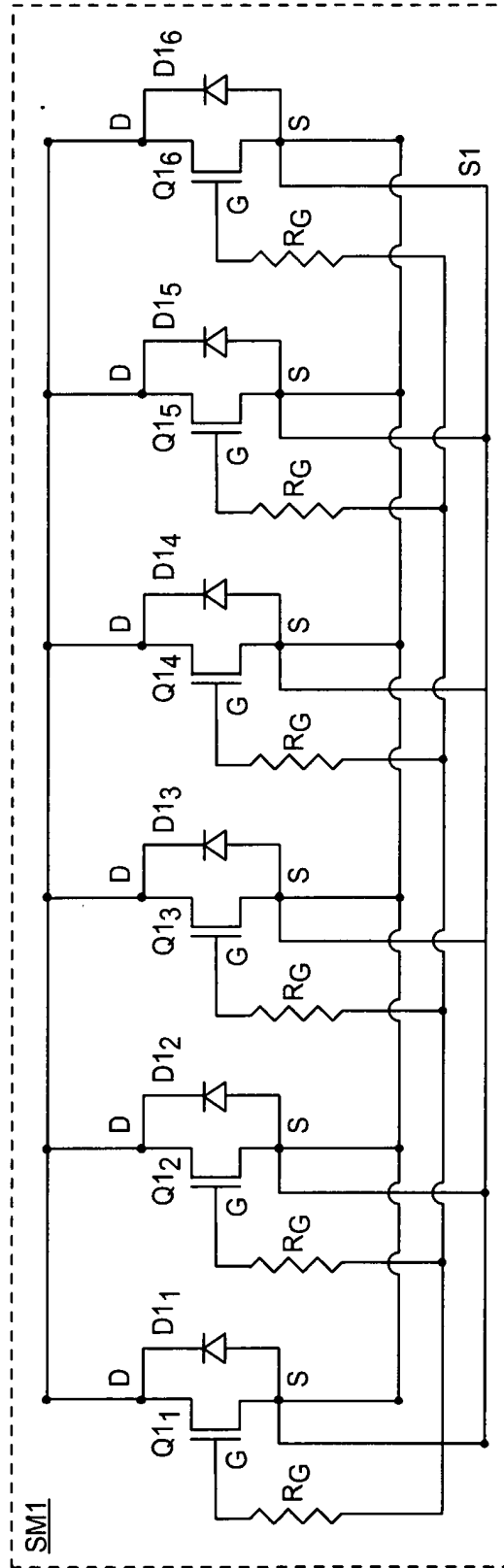


FIG. 3

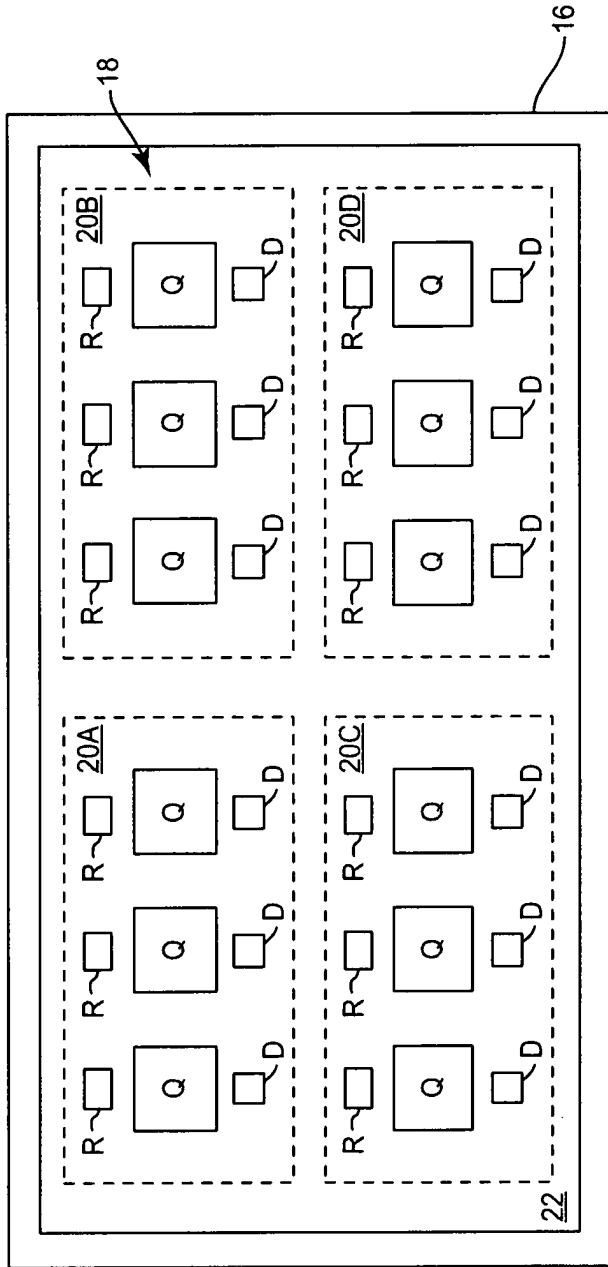


FIG. 4

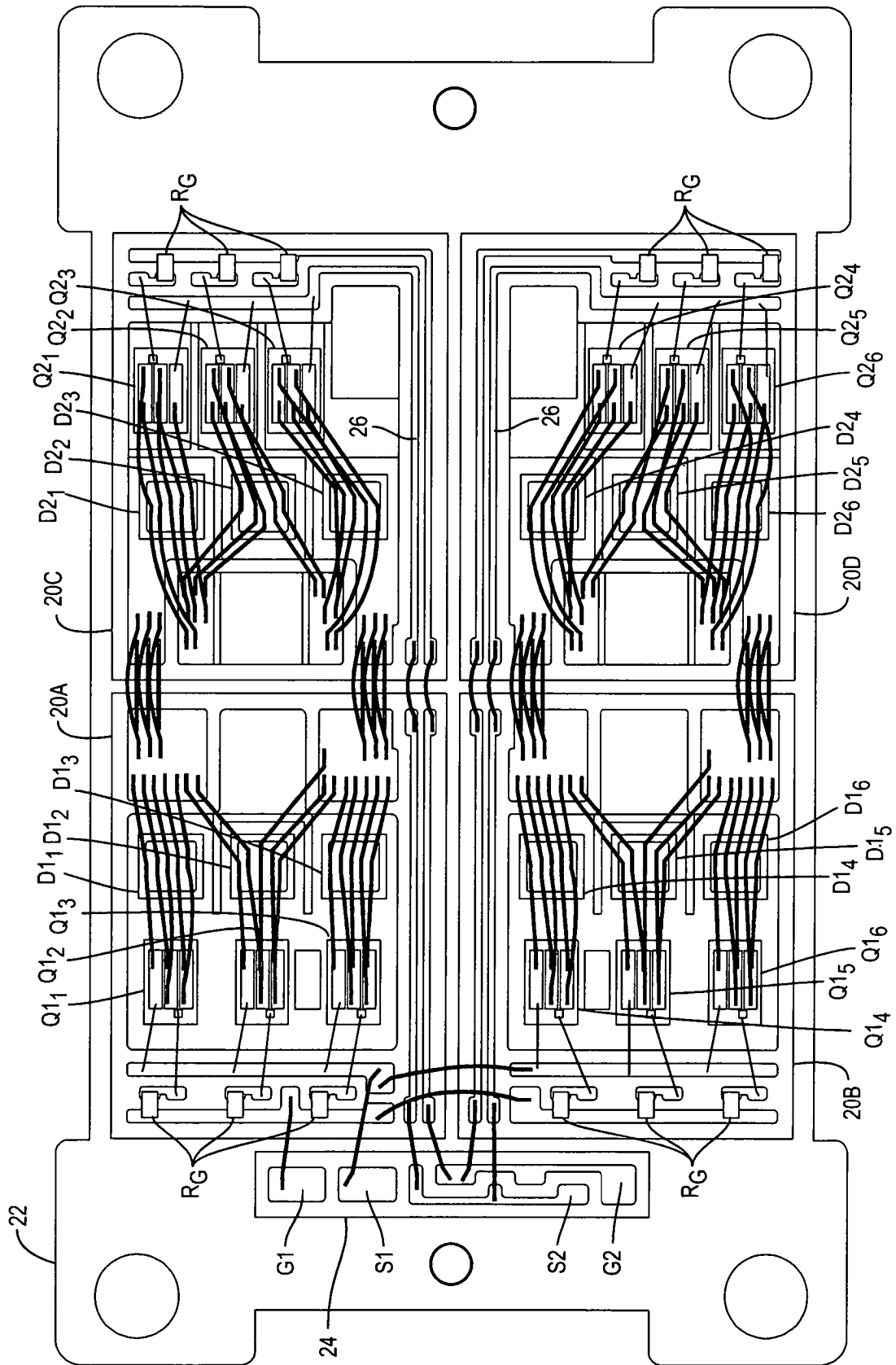


FIG. 5

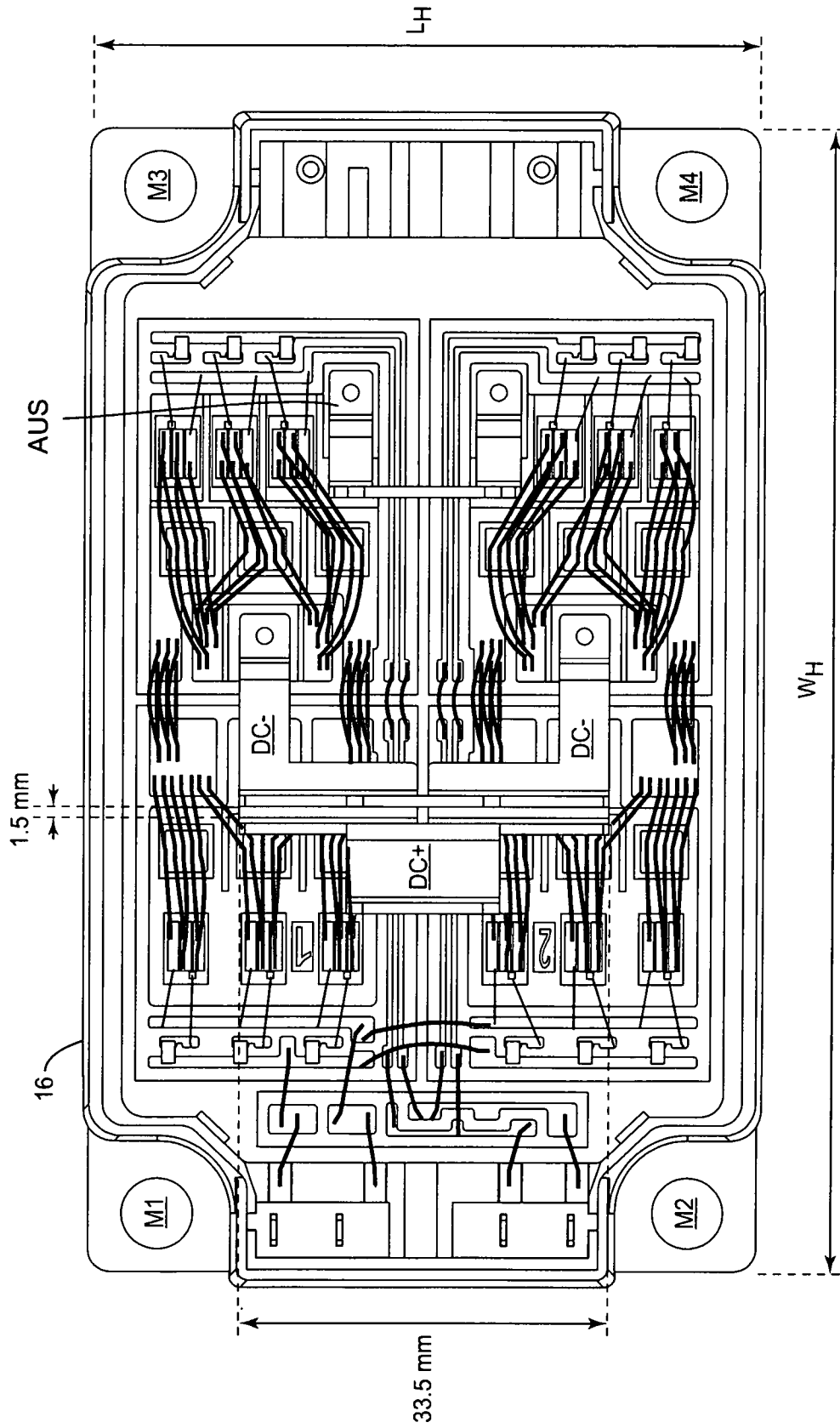


FIG. 6

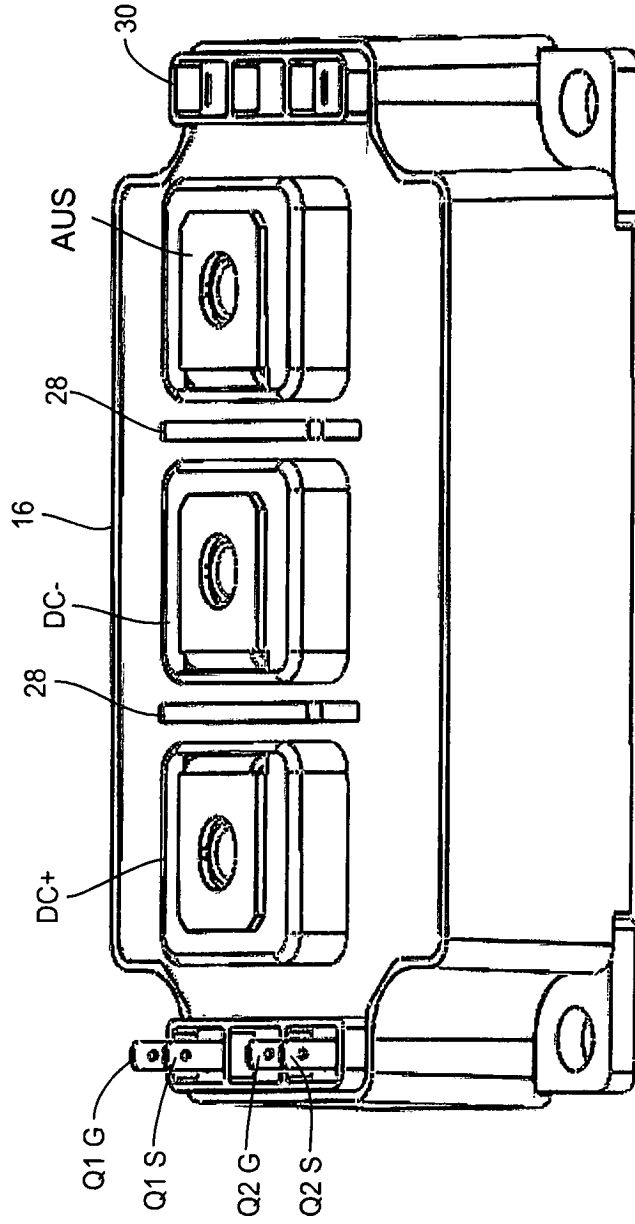


FIG. 7

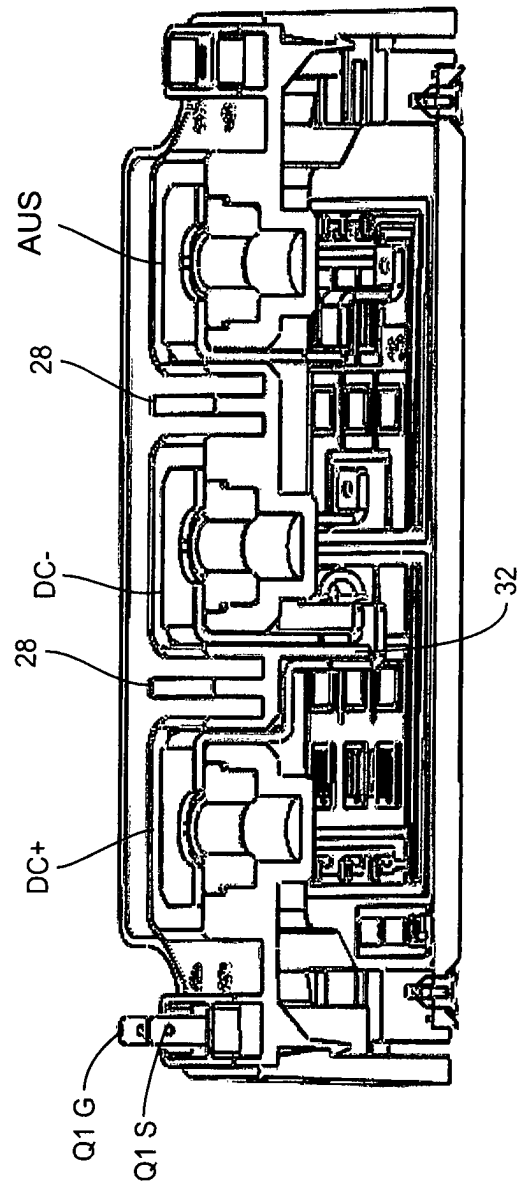


FIG. 8

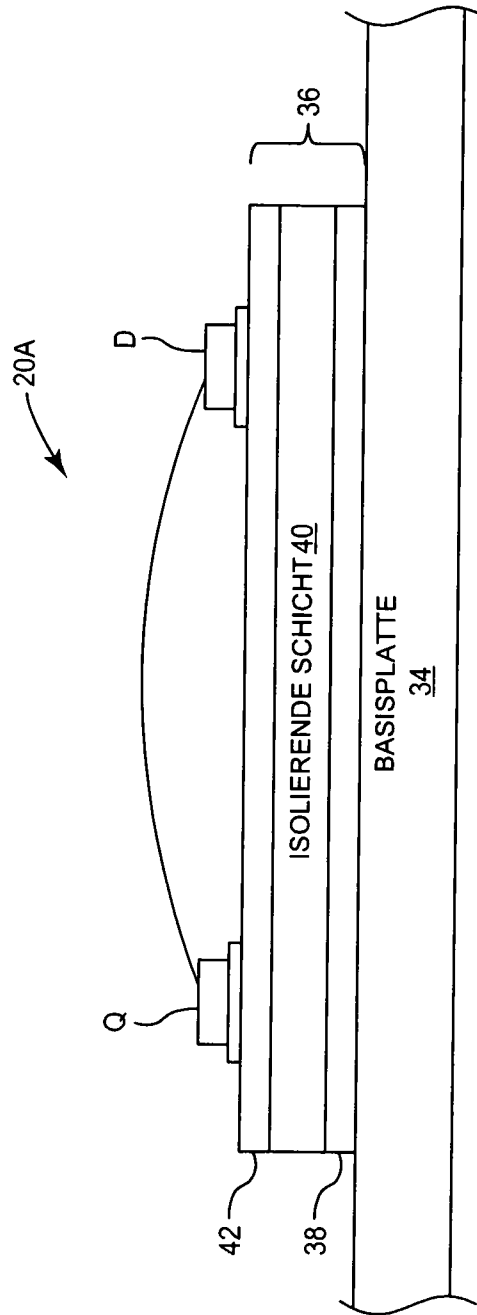


FIG. 9