



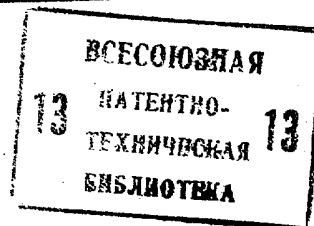
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1045370** **A**

3(5D) Н 03 К 5/153

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3346609/18-21
(22) 06.10.81
(46) 30.09.83. Бюл. № 36
(72) Ф.А. Фукс и Ю.Е.Кржижановский
(71) Рижское производственное
объединение ВЭФ им. В.И.Ленина
(53) 621.374(088.8)
(56) 1. Авторское свидетельство СССР
№ 269990, кл. Н 03 К 5/153, 1967.
2. Авторское свидетельство СССР
по заявке № 2932707/18-27,
кл. Н 03 К 5/153, 1980.

(54)(57) ФОРМИРОВАТЕЛЬ ИМПУЛЬСОВ,
содержащий инверторы и выходной триг-
гер, информационный вход которого
соединен с входной шиной, а такто-
вый вход соединен с выходом первого
элемента ИЛИ, входы которого соеди-
нены с выходами первого и второго
элементов И, один вход первого эле-
мента И непосредственно, а второго
элемента И через первый инвертор
соединены с входной шиной, о т л и-
ч а ю щ и с я тем, что, с целью
повышения помехозащищенности и рас-
ширения функциональных возможностей

формирователя, введены первый и
второй счетчики, дешифратор, третий,
четвертый, пятый и шестой элементы
И и второй элемент ИЛИ, причем вход
первого счетчика через пятый элемент
И, а второго счетчика через после-
довательно включенные шестой элемент
И и второй инвертор соединены с
входной шиной, выходы упомянутых
счетчиков соединены с первыми входа-
ми третьего и четвертого элементов
И соответственно, вторые входы тре-
тьего и четвертого элементов И под-
ключены соответственно к входной
шине и выходу второго инвертора,
выходы третьего и четвертого эле-
ментов И через второй элемент ИЛИ
соединены с входами дешифратора;
один выход которого через третий
инвертор соединен с вторыми входами
первого и второго элементов И, а
второй выход дешифратора через
четвертый инвертор соединен с уста-
новочными входами счетчиков, при
этом вторые входы пятого и шестого
элементов И соединены с шиной так-
товых импульсов.

(19) **SU** (11) **1045370** **A**

Изобретение относится к импульсной технике и может быть использовано в автоматических телефонных станциях, в частности в квазиэлектронных станциях в качестве корректора импульсов, а также в различных устройствах автоматики.

Известен корректор импульсов, выполненный на двух каналах коррекции, каждый из которых содержит триггер и схему совпадения на общий выходной триггер. Коррекция осуществляется при помощи двух серий тактовых импульсов, первая из которых подается на входы триггеров, а вторые - на входы схем совпадения каждого из каналов. Выходной сигнал снимается с общего триггера [1].

Недостатком данного корректора импульсов является нестабильность коррекции импульсов за счет использования двух серий тактовых импульсов, что значительно усложняет устройство.

Наиболее близким по технической сущности к предлагаемому является формирователь импульсов, содержащий регистр сдвига, инверторы, выходной триггер, информационный вход которого соединен с входной шиной, а тактовый вход соединен с выходом первого элемента ИЛИ, входы которого соединены с выходами первого и второго элементов И, один вход первого элемента И непосредственно, а второго элемента И через первый инвертор соединены с входной шиной [2].

Существенным недостатком данного устройства является то, что имеется зависимость длительности импульсов, воспроизводимого на выходе от появления помех в начале и в конце поступающего на вход импульса, что приводит к изменению длительности выходного сигнала по сравнению с входным. Кроме того, в данном формирователе ограничена возможность регулировки коррекции поступающих сигналов вследствие ограничения числа используемых комбинаций, т.е. комбинаций, предполагающих появление одного и того же сигнала на всех задействованных выходах регистра сдвига (логических единиц или нуля), ограничена возможность расширения диапазона селекции помех поступающих сигналов. Это также снижает помехоустойчивость при обработке сигналов.

Цель изобретения - повышение помехозащищенности и расширение функциональных возможностей формирователя.

Поставленная цель достигается тем, что в формирователе импульсов, содержащий инверторы и выходной триггер, информационный вход которого соединен с входной шиной, а тактовый вход соединен с выходом первого элемента ИЛИ, входы которого соеди-

нены с выходами первого и второго элементов И, один вход первого элемента И непосредственно, а второго элемента И через первый инвертор соединены с входной шиной, введены первый счетчик, второй счетчик, дешифратор, третий, четвертый, пятый и шестой элементы И и второй элемент ИЛИ, причем вход первого счетчика через пятый элемент И, а второго счетчика через последовательно включенные шестой элемент И и второй инвертор соединены с входной шиной, выходы упомянутых счетчиков соединены с первыми входами третьего и четвертого элементов И соответственно, вторые входы третьего и четвертого элементов И подключены соответственно к входной шине и выходу второго инвертора, выходы третьего и четвертого элементов И через второй элемент ИЛИ соединены с входами дешифратора, один выход которого через третий инвертор соединен с вторыми входами первого и второго элементов И, а второй выход дешифратора через четвертый инвертор соединен с установочными входами счетчиков, при этом вторые входы пятого и шестого элементов И связаны с шиной тактовых импульсов.

На чертеже представлена схема формирователя импульсов.

Формирователь импульсов содержит первый элемент И 1, второй элемент И 2, выходы которых через первый элемент ИЛИ 3 соединены с тактовым входом выходного триггера 4, информационный вход которого и первый вход первого элемента И 1 непосредственно, а второго И 2 через инвертор 5 соединены с входной шиной.

В качестве элемента коррекции формирователь содержит второй счетчик 6 (логических нулей), первый счетчик 7 (логических единиц) и дешифратор 8 состояний счетчиков. Однозначные выходы счетчиков 6 и 7 соединены с входами соответствующего разряда дешифратора 8 через второй элемент ИЛИ 9 и двухвходовые ячейки третьего и четвертого элементов И 10 и 11.

Первые входы второго элемента ИЛИ 9 соединены с выходами третьего элемента И 10, а вторые входы второго элемента ИЛИ 9 соединены с выходами четвертого элемента И 11.

Первые входы ячеек третьего элемента И 10 соединены с выходами соответствующих разрядов счетчика 7 логических единиц, а вторые входы - с входной шиной. Первые входы всех ячеек четвертого элемента И 11 соединены с выходами соответствующих разрядов счетчика 6 логических нулей, а вторые входы - с входом формирователя через инвертор 12.

Тактовые импульсы на синхровходы 6 и 7 поступают через пятый элемент И 13 и шестой элемент И 14 соответственно. Второй вход пятого элемента И 13 непосредственно, а шестого элемента И 14 через инвертор 12 соединены с входной шиной. Один из выходов дешифратора 8 через инвертор 15 соединен с вторыми входами первого и второго элементов И 1 и 2, а последующий за ним выход дешифратора 8, через инвертор 16 соединен с установочными входами двоичных счетчиков 6 и 7.

Счетчики 6 и 7 логических единиц и нулей представляют собой двоичные счетчики и обеспечивают отсчет тактовых импульсов при появлении на входе формирователя логического нуля или единицы соответственно. Дешифратор 8 служит для преобразования двоичного кода в позиционный и обеспечивает селекцию поступающих сигналов по длительности, исключая реакцию формирователя на кратковременные помехи. Третий и четвертый элементы И 10 и 11 и элементы ИЛИ 9 обеспечивают раздельную подачу сигналов от каждого счетчика 6 и 7 на входы дешифратора 8. Инверторы 5 и 13, элементы И 1 и 2 и элемент ИЛИ 3 выдают разрешение на запись входного сигнала в выходной триггер 4 при совпадении информации, поступающей от дешифратора 8 через инвертор 15 с сигналом на входе формирователя. Выходной триггер 4 служит для записи поступающих входных сигналов по команде с выхода элемента ИЛИ 3 и обеспечивает нечувствительность к помехам в начале, конце и середине импульса, поступающего на вход формирователя.

Формирователь импульсов работает следующим образом.

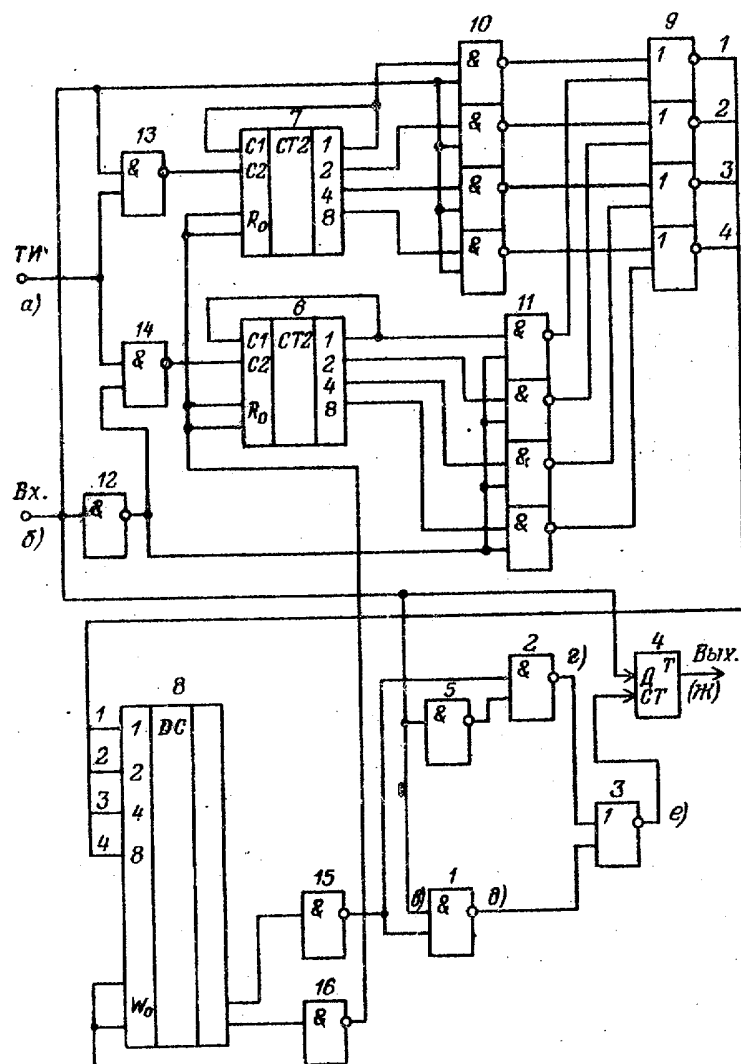
Сигнал, поступающий на вход формирователя, запускает один из двоичных счетчиков 6 или 7 в зависимости

от полярности сигналов. Работающий счетчик отсчитывает тактовые импульсы, поступающие на его счетный вход. Информация с выходов счетчиков через элементы 10 11 и 9 поступает на входы дешифратора 8, на выходах которого появляется информация о поступающих импульсах в позиционном коде. При отсчете заднего числа импульсов, соответствующего появлению информации на задействованном выходе дешифратора 8, сигнал появляется на входе элементов 1 или 2 и, следовательно, на выходе элемента ИЛИ 3, после чего разрешается запись входного сигнала в выходной триггер 4.

При появлении помех в начале или конце передаваемого сигнала запись в выходной триггер 4 не производится, так как счетчиками 6 или 7 не будет отсчитано заданное количество тактовых импульсов и на задействованном выходе дешифратора 8 информация не появится. При этом во время кратковременной помехи предыдущее количество отсчетов запоминается счетчиками за счет появления запрещающего логического нуля на вторые входы элементов 13 и 14, что позволяет при исчезновении помехи продолжать отсчеты, а не начинать их сначала. Это приводит к более точному воспроизведению поступающих импульсов.

Аналогическая ситуация возникает при появлении помехи в середине передаваемого импульса. В этом случае помеха не появится на воспроизводимом сигнале.

Так как число производимых отсчетов, обеспечивающих селекцию помех, одинаковое, то передаваемый сигнал не искажается. После записи входной информации в выходной триггер, счетчики 6 и 7 обнуляются сигналом со следующего выхода дешифратора 8. Таким образом, формирователь импульсов готов к коррекции входных сигналов.



Составитель Л. Колосков

Редактор И. Ковальчук Техред И. Гайду

Корректор Ю. Макаренко

Заказ 7573/58

Тираж 936

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4