



## (12)发明专利

(10)授权公告号 CN 108350848 B

(45)授权公告日 2020.06.05

(21)申请号 201680064496.6

(22)申请日 2016.10.07

(65)同一申请的已公布的文献号

申请公布号 CN 108350848 A

(43)申请公布日 2018.07.31

(30)优先权数据

2015-216898 2015.11.04 JP

2016-165699 2016.08.26 JP

(85)PCT国际申请进入国家阶段日

2018.05.04

(86)PCT国际申请的申请数据

PCT/JP2016/079967 2016.10.07

(87)PCT国际申请的公布数据

W02017/077814 JA 2017.05.11

(73)专利权人 株式会社电装

地址 日本爱知县

(72)发明人 山口元男 岩本藤行 竹田俊一

(74)专利代理机构 永新专利商标代理有限公司  
72002

代理人 高迪

(51)Int.Cl.

F02P 3/04(2006.01)

F02P 3/055(2006.01)

(56)对比文件

JP H0427170 U,1992.03.04,

US 2001007252 A1,2001.07.12,

US 5563332 A,1996.10.08,

JP S62291475 A,1987.12.18,

US 3949722 A,1976.04.13,

CN 1270658 A,2000.10.18,

审查员 冯季

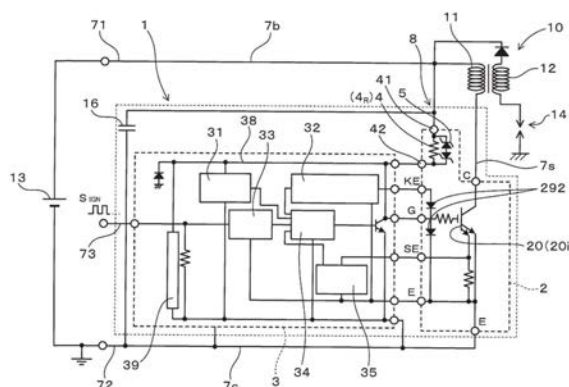
权利要求书2页 说明书11页 附图24页

(54)发明名称

点火器

(57)摘要

点火器(1)具备开关元件(20)、控制电路部(3)和保护元件(4)。开关元件(20)被连接在点火线圈(10)的一次绕线(11)上。控制电路部(3)进行开关元件(20)的动作控制。保护元件(4)将控制电路部(3)电保护。开关元件(20)和保护元件(4)形成在同一个半导体芯片(2)上,被搭载在同一个引线框上。



1. 一种点火器,具备:

开关元件 (20),被连接在点火线圈 (10) 的一次绕线 (11) 上;

控制电路部 (3),进行上述开关元件的动作控制;以及

保护元件 (4),与上述控制电路部电连接,对上述控制电路部进行电保护,

上述开关元件和上述保护元件形成在同一个半导体芯片 (2) 上;

作为上述保护元件,具备由电阻构成、配设在从直流电源 (13) 通往上述控制电路部的电流路径 (8) 上的保护电阻 (4R);

上述点火器还具备搭载有上述半导体芯片的半导体芯片用引线框 (7s) 和搭载有上述控制电路部的控制电路用引线框 (7c),上述半导体芯片用引线框形成为比上述控制电路用引线框厚。

2. 如权利要求1所述的点火器,具备:

作为上述保护元件,具备将施加到上述控制电路部上的电压保持为一定的保护齐纳二极管 (4z);

上述点火器具备用来检测从直流电源施加到上述半导体芯片上的施加电压 ( $V_s$ ) 的电压检测用电阻 (6)、以及在上述施加电压变得比预先设定的值高的情况下将上述开关元件强制地断开的过电压保护电路 (31)。

3. 如权利要求1所述的点火器,

具备并联连接在上述直流电源上的电容器 (16)。

4. 如权利要求1所述的点火器,

上述开关元件是IGBT,上述半导体芯片具备元件分离用的场氧化膜,上述IGBT的栅极电极及上述保护电阻由多晶硅构成,上述保护电阻被形成在上述场氧化膜上。

5. 如权利要求2所述的点火器,

上述开关元件是IGBT,上述半导体芯片具备元件分离用的场氧化膜,上述IGBT的栅极电极及上述保护齐纳二极管由多晶硅构成,上述保护齐纳二极管被形成在上述场氧化膜上。

6. 如权利要求2所述的点火器,

上述半导体芯片具备连接在地电位上的芯片内接地部 (28),上述保护齐纳二极管的低电位侧端子 (48) 电连接在上述芯片内接地部上。

7. 如权利要求2所述的点火器,

上述控制电路部具备连接在地电位上的控制电路内接地部 (36),上述保护齐纳二极管的低电位侧端子电连接在上述控制电路内接地部上。

8. 如权利要求2所述的点火器,

上述电压检测用电阻形成在上述半导体芯片上。

9. 如权利要求2所述的点火器,

上述电压检测用电阻与上述半导体芯片分体地设置。

10. 如权利要求5所述的点火器,

上述半导体芯片具备连接在地电位上的芯片内接地部 (28),上述保护齐纳二极管的低电位侧端子 (48) 电连接在上述芯片内接地部上。

11. 如权利要求5所述的点火器,

上述控制电路部具备连接在地电位上的控制电路内接地部(36),上述保护齐纳二极管的低电位侧端子电连接在上述控制电路内接地部上。

12.如权利要求5所述的点火器,

上述电压检测用电阻形成在上述半导体芯片上。

13.如权利要求5所述的点火器,

上述电压检测用电阻与上述半导体芯片分体地设置。

## 点火器

[0001] 关联申请的相互参照

[0002] 本申请基于2015年11月4日提交的日本专利申请第2015-216898号和2016年8月26日提交的日本专利申请第2016-165699号并主张其优先权,这里引用其全部内容。

### 技术领域

[0003] 本发明涉及具备连接在点火线圈的一次绕线上的开关元件、进行该开关元件的动作控制的控制电路部、以及将该控制电路部电保护的元件的点火器。

### 背景技术

[0004] 作为用来将内燃机的火花塞点火的点火器,已知有具备IGBT等开关元件和进行该开关元件的动作控制的控制电路部的结构(参照下述专利文献1)。开关元件连接在点火线圈的一次绕线上。此外,点火线圈的二次绕线连接在上述火花塞上。上述点火器构成为,通过由控制电路部使开关元件进行接通断开动作,使二次绕线产生较高的电压,将火花塞点火。

[0005] 在控制电路部上,连接着保护电阻及保护齐纳二极管等的保护元件。上述保护电阻被设置在直流电源与控制电路部之间的电流路径上。保护电阻将发生所谓的负载突降(load dump)时发生的能量较高且电压较高的浪涌吸收,从该浪涌保护该控制电路部。此外,保护齐纳二极管与控制电路部并联连接,将从直流电源向控制电路部施加的电压保持为一定。由此,抑制控制电路部被施加较高的电压,保护了控制电路部。这些保护电阻及保护齐纳二极管等保护元件由于是热额定值比较大的元件,所以与上述开关元件或控制电路部分体地形成。

[0006] 现有技术文献

[0007] 专利文献

[0008] 专利文献1:日本特开2011-74905公报

### 发明内容

[0009] 发明者的详细研究的结果,发现了上述点火器难以使保护元件小型化的课题。即,上述保护电阻在吸收了能量较高且电压较高的浪涌时产生较大的热。此外,保护齐纳二极管也在流过齐纳电流时发生较大的热。这样,保护元件发热量比较大。因此,需要将保护元件的面积形成得较大、使每单位面积的发热量变小,以使保护元件不会因自己的发热而破损。因而,以往的点火器难以使保护元件小型化,难以使点火器整体小型化。

[0010] 此外,发明者还发现,上述点火器由于将保护元件与开关元件及控制电路部分体地形成,所以零件件数较多,制造成本容易上升。

[0011] 本发明的目的在于,提供一种能够使保护元件小型化,并且能够降低制造成本的点火器。

[0012] 本发明的第1技术方案是一种点火器,具备:开关元件,被连接在点火线圈的一次

绕线上;控制电路部,进行该开关元件的动作控制;和保护元件,电气连接在该控制电路部上,将该控制电路部电气地保护;将上述开关元件和上述保护元件形成在同一个半导体芯片上;作为上述保护元件,具备由电阻构成、配设在从直流电源向上述控制电路部的电流路径上的保护电阻;在上述保护电阻上,并联连接着具有比该保护电阻的绝缘耐压低的屈服电压的电阻保护用齐纳二极管,该电阻保护用齐纳二极管被与上述开关元件及上述保护电阻一起形成在上述半导体芯片上。

[0013] 本发明的第2技术方案是一种点火器,具备:开关元件,被连接在点火线圈的一次绕线上;控制电路部,进行该开关元件的动作控制;和保护元件,电气连接在该控制电路部上,将该控制电路部电气地保护;将上述开关元件和上述保护元件形成在同一个半导体芯片上;作为上述保护元件,具备由电阻构成、配设在从直流电源向上述控制电路部的电流路径上的保护电阻;上述开关元件是IGBT,上述半导体芯片具备元件分离用的场氧化膜,上述IGBT的栅极电极及上述保护电阻由聚硅构成,上述保护电阻被形成在上述场氧化膜上;在上述保护电阻上,并联连接着具有比该保护电阻的绝缘耐压低的屈服电压的电阻保护用齐纳二极管,该电阻保护用齐纳二极管由上述聚硅构成,并且在上述场氧化膜上被形成在与上述保护电阻邻接的位置处。

[0014] 本发明的第3技术方案是一种点火器,具备:开关元件,被连接在点火线圈的一次绕线上;控制电路部,进行该开关元件的动作控制;和保护元件,电气连接在该控制电路部上,将该控制电路部电气地保护;将上述开关元件和上述保护元件形成在同一个半导体芯片上;作为上述保护元件,具备由电阻构成、配设在从直流电源向上述控制电路部的电流路径上的保护电阻;还具备搭载有上述半导体芯片的半导体芯片用引线框和搭载有上述控制电路部的控制电路用引线框,上述半导体芯片用引线框被形成比上述控制电路用引线框厚。

[0015] 本发明的第4技术方案是一种点火器,具备:开关元件,被连接在点火线圈的一次绕线上;控制电路部,进行该开关元件的动作控制;和保护元件,电气连接在该控制电路部上,将该控制电路部电气地保护;将上述开关元件和上述保护元件形成在同一个半导体芯片上;作为上述保护元件,具备将施加在上述控制电路部上的电压保持为一定的保护齐纳二极管;具备用来检测从直流电源施加在上述半导体芯片上的施加电压的电压检测用电阻、和在上述施加电压变得比预先设定的值高的情况下将上述开关元件强制地关闭的过电压保护电路。

[0016] 发明效果

[0017] 在上述点火器中,将上述开关元件和保护元件形成在同一个半导体芯片上。

[0018] 因此,能够使保护元件小型化。即,由于形成有开关元件的上述半导体芯片发热量较大,所以该半导体芯片成为散热效率较高的构造,并且被设置在散热效率较高的环境中。例如,形成了开关元件的半导体芯片被搭载在散热效率较高的较厚的引线框上。因此,通过将保护元件形成在上述半导体芯片上,能够将半导体芯片散热用的引线框也用于保护元件的散热,能够提高保护元件的散热效率。如上述那样,保护元件发热量较大,但通过搭载在上述半导体芯片上,能够提高保护元件的散热效率,能够容许保护元件的每单位面积的发热量变高。因此,能够使保护元件小型化。由此,能够提高点火器整体的集成度。

[0019] 此外,在上述点火器中,由于将开关元件和保护元件形成在同一个半导体芯片上,

所以能够减少零件件数。因此,能够降低点火器的制造成本。

[0020] 如以上这样,根据本发明,能够提供一种能够使保护元件小型化、能够降低制造成本的点火器。

[0021] 另外,在权利要求书及用来解决课题的手段中记载的括弧内的标号是表示与在后述的实施方式中记载的具体的手段的对应关系的,并不限定本发明的技术范围。

## 附图说明

[0022] 关于本发明的上述目的及其他目的、特征及优点,一边参照附图一边通过下述详细的记述会变得明确。

[0023] 图1是包括第1实施方式的点火器的点火装置的电路图。

[0024] 图2是第1实施方式的点火器的部分透视平面图,是图3的II向视图。

[0025] 图3是图2的III-III剖视图。

[0026] 图4是图2的IV-IV剖视图。

[0027] 图5是第1实施方式的半导体芯片的剖视图,是图6的V-V剖视图。

[0028] 图6是图5的VI向视图。

[0029] 图7是第1实施方式的半导体芯片的平面图。

[0030] 图8是包括第2实施方式的点火器的点火装置的电路图。

[0031] 图9是包括第3实施方式的点火器的点火装置的电路图。

[0032] 图10是包括第4实施方式的点火器的点火装置的电路图。

[0033] 图11是包括第5实施方式的点火器的点火装置的电路图。

[0034] 图12是第5实施方式的点火器的部分透视平面图。

[0035] 图13是第5实施方式的半导体芯片的平面图。

[0036] 图14是图13的主要部放大图。

[0037] 图15是图14的XV-XV剖视图。

[0038] 图16是包括第6实施方式的点火器的点火装置的电路图。

[0039] 图17是包括第7实施方式的点火器的点火装置的电路图。

[0040] 图18是包括第8实施方式的点火器的点火装置的电路图。

[0041] 图19是包括第9实施方式的点火器的点火装置的电路图。

[0042] 图20是包括第10实施方式的点火器的点火装置的电路图。

[0043] 图21是第10实施方式的点火器的部分透视平面图。

[0044] 图22是第11实施方式的包括点火器的点火装置的电路图。

[0045] 图23是包括比较形态的点火器的点火装置的电路图。

[0046] 图24是比较形态的点火器的部分透视平面图。

## 具体实施方式

[0047] 上述点火器可以作为用来对汽车的发动机的火花塞进行点火的车载用点火器。

[0048] (第1实施方式)

[0049] 使用图1~图7对有关上述点火器的实施方式进行说明。如图1所示,本形态的点火器1具备开关元件20、控制电路部3和保护元件4。开关元件20被连接在点火线圈10的一次绕

线11上。控制电路部3进行开关元件20的动作控制。保护元件4对控制电路部3进行电保护。本形态的保护元件4是电阻(以下也记作保护电阻 $4_R$ )。保护电阻 $4_R$ 被设置在从直流电源13通往控制电路部3的电流路径8上。从直流电源13向控制电路部3经由保护电阻 $4_R$ 供给电力。

[0050] 如图5、图7所示,开关元件20和保护元件4(即,保护电阻 $4_R$ )被形成在相同的半导体芯片2上。

[0051] 本形态的点火器1是用来对汽车的发动机的火花塞进行点火的车载用点火器。如图1所示,本形态的开关元件20是IGBT20i。开关元件20的连接器端子C被连接在点火线圈10的一次绕线11上。点火线圈10的二次绕线12连接在火花塞14上。

[0052] 开关元件20的栅极端子G连接在控制电路部3上。此外,开关元件20的发射极端子E连接在后述的控制电路用引线框7c上。控制电路用引线框7c连接在地电位上。

[0053] 直流电源13和控制电路部3经由电源用引线框7b被电连接。本形态的控制电路部3是所谓的单片IC。此外,保护电阻 $4_R$ 的2个端子41、42中,第1端子41连接在电源用引线框7b上,第2端子42连接在控制电路部3内的电源线38上。在电源线38与地电位之间,设置有浪涌保护电路39。浪涌保护电路39由齐纳二极管(未图示)及MOS晶体管等构成。浪涌保护电路39在后述的ESD等的高频浪涌被施加在输入端子71上的情况下,将电源线38的电压钳制。该钳制电压被设定为比能够施加在电源线38上的最大电压低的值、例如40V左右。

[0054] 如果发生负载突降,则发生电压为100V左右的浪涌。该浪涌持续几百ms左右的比较长的时间。因而,通过负载突降而发生的浪涌能量比较高。保护电阻 $4_R$ 从该浪涌(以下也记作能量浪涌)保护控制电路部3。

[0055] 此外,有时电源用引线框7b的输入端子71被施加ESD等的高频浪涌。高频浪涌其电压较高为几十kV,但仅持续ns量级左右的较短的时间。因此,高频浪涌的能量比较低。但是,如果几十kV的电压直接施加在保护电阻 $4_R$ 上,则保护电阻 $4_R$ 有可能破损。因此,在本形态中,在保护电阻 $4_R$ 上并联连接着电阻保护用齐纳二极管5。电阻保护用齐纳二极管5的屈服电压被设定为比保护电阻 $4_R$ 的绝缘耐压低的值、例如500V左右。如果高频浪涌施加,则电阻保护用齐纳二极管5屈服。由此,防止在保护电阻 $4_R$ 上施加比绝缘耐压高的电压。此外,如果电阻保护用齐纳二极管5屈服,则由浪涌保护电路39将电源线38的电压钳制。由此,防止在电源线38上施加比浪涌保护电路39的钳制电压高的电压。

[0056] 此外,在本形态中,在电源用引线框7b与控制电路用引线框7c之间设置有电容器16。由该电容器16将高频浪涌的一部分吸收。

[0057] 此外,如图1所示,控制电路部3连接在IGN端子73上。经由该IGN端子73,从未图示的ECU向控制电路部3输入点火信号 $S_{IGN}$ 。如果被输入点火信号 $S_{IGN}$ ,则开关元件20开启,电流流到一次绕线11中。此外,如果点火信号 $S_{IGN}$ 停止,则开关元件20关闭,一次绕线11的电流被切断。此时,利用在二次绕线12中产生的高电压将火花塞14点火。

[0058] 接着,使用图2~图4,对点火器1的立体性的构造进行说明。如图2所示,点火器1具备搭载有半导体芯片2的半导体芯片用引线框7s、搭载有控制电路部3的控制电路用引线框7c、电源用引线框7b和IGN端子73。电源用引线框7b连接在直流电源13的正电极上。此外,控制电路用引线框7c连接在地电位上。在电源用引线框7b和半导体芯片用引线框7s上,连接着点火线圈10的一次绕线11。此外,在电源用引线框7b与控制电路用引线框7c之间设置有电容器16。这些引线框7s、7b、7c、半导体芯片2等被用树脂制的封固部件15封固。

[0059] 如图3、图4所示,半导体芯片用引线框7s形成得比控制电路用引线框7c厚。由此,将从半导体芯片2产生的热用半导体芯片用引线框7s吸收,提高了半导体芯片2的散热效率。这样,半导体芯片2被配设在散热效率较高的环境中,能够向半导体芯片用引线框7s容易地散热。

[0060] 接着,对半导体芯片2的构造进行说明。如图5所示,半导体芯片2具备硅基板24、形成在该硅基板24上的栅极电极23、布线层29和保护膜25。在硅基板24上,形成有p层、n层等的杂质扩散层。此外,在栅极电极23的下方形成有沟道26。如果对栅极电极23施加电压,则沟道26反转,IGBT20i成为接通。

[0061] 在半导体芯片2上,形成有元件分离用的场氧化膜22。场氧化膜22如图7所示,以将作为形成有开关元件20的区域的元件区域21包围的方式被形成成为框状。如图5所示,在该场氧化膜22上,形成有保护电阻4<sub>R</sub>及电阻保护用齐纳二极管5。栅极电极23、保护电阻4<sub>R</sub>、电阻保护用齐纳二极管5分别由多晶硅构成。即,在本形态中,在半导体芯片2制造时,成膜形成多晶硅层,通过将该多晶硅层蚀刻加工为规定的图案,形成栅极电极23、保护电阻4<sub>R</sub>、电阻保护用齐纳二极管5。在栅极电极23及保护电阻4<sub>R</sub>中,以规定浓度添加了P型或N型的杂质。

[0062] 如图6所示,电阻保护用齐纳二极管5被形成在与保护电阻4<sub>R</sub>相邻的位置。保护电阻4<sub>R</sub>和电阻保护用齐纳二极管5用布线291并联连接。布线291兼作为用来连接金属线17(参照图2)的焊盘。经由上述金属线17,将布线291连接在电源用引线框7b或控制电路部3上。

[0063] 此外,如图6所示,在本形态中,通过对多晶硅交替地添加P型的杂质和N型的杂质,形成相互串联连接的多个小齐纳二极管50。通过这样形成多个小齐纳二极管50,如上述那样,将电阻保护用齐纳二极管5整体的屈服电压调整为500V左右。

[0064] 此外,如图5所示,在硅基板24与半导体芯片用引线框7s之间夹着钎焊层27。从半导体芯片2产生的热经由钎焊层27向半导体芯片用引线框7s传导。

[0065] 接着,对控制电路部3的结构进行说明。如图1所示,控制电路部3除了上述电源线38、浪涌保护电路39以外,还具备过电压保护电路31、热关断式防锁死电路32、滤波电路33、驱动电路34、过电流保护电路35等。滤波电路33将点火信号S<sub>IGN</sub>中包含的噪声除去。驱动电路34将点火信号S<sub>IGN</sub>的电压放大。过电压保护电路31从过电压保护开关元件20。

[0066] 此外,热关断式防锁死电路32连接在形成于半导体芯片2上的感温二极管292上。热关断式防锁死电路32在半导体芯片2的温度超过了规定值的情况下,将开关元件20强制地切断。此外,过电流保护电路35连接在半导体芯片2的感测发射极SE上。经由该感测发射极SE,将流过开关元件20的电流的一部分取出。过电流保护电路35控制开关元件20,以使流过开关元件20的电流成为预先设定的一定的值。

[0067] 接着,说明本形态的作用效果。如图1、图5所示,在本形态中,开关元件20和保护元件4(即保护电阻4<sub>R</sub>)形成在同一个半导体芯片2上。

[0068] 因此,能够使保护元件4小型化。即,由于形成有开关元件20的半导体芯片2发热量较多,所以该半导体芯片2成为散热效率较高的构造,并且被配设在散热效率较高的环境中。例如如图3所示,半导体芯片2被搭载在散热效率较高的较厚的引线框(即,半导体芯片用引线框7s)上。因此,通过将保护元件4形成在半导体芯片2上,能够提高保护元件4的散热效率。如上述那样保护元件4发热量较大,但本形态的点火器1由于保护元件4的散热效率较高,所以能够容许保护元件4的每单位面积的发热量变高。因此,能够使保护元件4小型化。



[0069] 此外,在本形态中,由于将开关元件20和保护元件4形成在同一个半导体芯片2上,所以能够减少零件件数。因此,能够降低点火器1的制造成本。

[0070] 此外,在本形态中,作为保护元件4,具备由电阻构成、配设在从直流电源13通往控制电路部3的电流路径8上的保护电阻 $4_R$ 。

[0071] 保护电阻 $4_R$ 当吸收了上述能量浪涌时特别容易发生较大的热。因此,将保护电阻 $4_R$ 形成在散热效率较高的半导体芯片2上的效果较大。

[0072] 此外,如图1所示,在本形态中,在保护电阻 $4_R$ 上,并联连接着保护该保护电阻 $4_R$ 的电阻保护用齐纳二极管5。电阻保护用齐纳二极管5的屈服电压被设定为比保护电阻 $4_R$ 的绝缘耐压低。

[0073] 如果这样,则由于在施加了ESD等的高频浪涌的情况下,电阻保护用齐纳二极管5屈服,所以能够抑制在保护电阻 $4_R$ 上施加比绝缘耐压高的电压。因此,能够将保护电阻 $4_R$ 从高频浪涌保护。

[0074] 此外,本形态的点火器1具备并联连接在直流电源13上的电容器16。

[0075] 因此,能够由该电容器16将高频浪涌的一部分吸收。因而,能够进一步提高控制电路部3的耐浪涌性。

[0076] 如图23、图24所示,在以往的点火器1中,将保护元件4(即,保护电阻 $4_R$ )与半导体芯片2分体地形成。因此,如果要还搭载电容器16等的其他零件,则有点火器1整体大型化的问题。相对于此,如图1所示,如果如本形态那样将保护元件4(即,保护电阻 $4_R$ )和开关元件20形成在同一个半导体芯片2上,能够减少零件件数,能够将电容器16设置到空闲的空间中。由此,能够在抑制点火器1的大型化的同时,进一步提高控制电路部3的耐浪涌性。

[0077] 此外,在本形态中,如图5所示,将保护电阻 $4_R$ 形成在场氧化膜22上。如果这样,则能够将为了IGBT20i的元件分离而形成的场氧化膜22用于保护电阻 $4_R$ 的绝缘。此外,由于场氧化膜22的膜厚较厚,所以能够充分地提高保护电阻 $4_R$ 的绝缘耐压。

[0078] 此外,保护电阻 $4_R$ 与栅极电极23同样,由多晶硅形成。因而,在半导体芯片2制造时,也可以通过形成多晶硅层、将该多晶硅层蚀刻加工,将栅极电极23和保护电阻 $4_R$ 两者一起形成。即,不需要另外形成用来形成保护电阻 $4_R$ 的专用的层。因此,能够降低半导体芯片2的制造成本。

[0079] 此外,在本形态中,如图6所示,将电阻保护用齐纳二极管5形成在与保护电阻 $4_R$ 邻接的位置。因此,能够使保护电阻 $4_R$ 与电阻保护用齐纳二极管5的间隔L变短,能够减小在将它们连接的布线291中寄生的电感。因而,容易将保护电阻 $4_R$ 从高频浪涌保护。

[0080] 此外,在本形态中,将电阻保护用齐纳二极管5与栅极电极23同样由多晶硅形成。因此,不需要形成用来形成电阻保护用齐纳二极管5的专用的层,能够降低半导体芯片2的制造成本。

[0081] 此外,如图3所示,本形态的点火器1具备搭载有半导体芯片20的半导体芯片用引线框7s、和搭载有控制电路部3的控制电路用引线框7c。并且,将半导体芯片用引线框7s形成得比控制电路用引线框7c厚。

[0082] 因此,能够利用半导体芯片用引线框7s作为热沉,能够提高形成在半导体芯片20上的开关元件20及保护电阻 $4_R$ 的散热效率。

[0083] 如以上这样,根据本形态,能够提供一种能够使保护元件小型化、能够降低制造成

本的点火器。

[0084] 在以下的实施方式中,在图面中使用的标号中的、在第1实施方式中使用的标号者,只要没有被特别表示,就表示与第1实施方式同样的构成要素等。

[0085] (第2实施方式)

[0086] 本形态如图8所示,是不设置电容器16的例子。在本形态中,在施加了ESD等的高频浪涌的情况下,仅由电阻保护用齐纳二极管5将保护电阻 $4_R$ 从高频浪涌保护。

[0087] 如果设为上述结构,则由于不设置电容器16,所以能够减少零件件数,能够使点火器1小型化。

[0088] 除此以外,还具备与第1实施方式同样的结构及作用效果。

[0089] (第3实施方式)

[0090] 本形态如图9所示,是不设置电阻保护用齐纳二极管5的例子。在本形态中,在施加了高频浪涌的情况下,仅由电容器16将保护电阻 $4_R$ 从高频浪涌保护。

[0091] 除此以外,还具备与第1实施方式同样的结构及作用效果。

[0092] (第4实施方式)

[0093] 本形态如图10所示,是将半导体芯片2的电路结构变更的例子。在本形态中,将电阻保护用齐纳二极管5的高电位侧的端子51连接在保护电阻 $4_R$ 上,将低电位侧的端子52连接在开关元件20的发射极端子E上。在施加了高频浪涌的情况下,电阻保护用齐纳二极管5屈服。然后,高频浪涌经由发射极端子E及控制电路用引线框7c向地电位流动。

[0094] 除此以外,还具备与第1实施方式同样的结构及作用效果。

[0095] (第5实施方式)

[0096] 本形态是设置有多个种类的保护元件4的例子。如图11所示,本形态的点火器1作为保护元件4而具备保护齐纳二极管 $4_Z$ 。保护齐纳二极管 $4_Z$ 并联连接在控制电路部3的电源-地电位间。使用该保护齐纳二极管 $4_Z$ ,将施加在控制电路部3上的电源电压保持为一定。保护齐纳二极管 $4_Z$ 被形成在半导体芯片2上。

[0097] 在本形态中,使用具有比现状的车载电池的电压(约12V)高的电源电压 $V_b$ 的直流电源13。电源电压 $V_b$ 例如是50V左右。此外,控制电路部3的耐电压 $V_{MAX}$ 比电源电压 $V_b$ 低,例如是30V左右。保护齐纳二极管 $4_Z$ 的屈服电压 $V_Z$ 比控制电路部3的耐电压 $V_{MAX}$ 低。即,各电压的关系为

[0098]  $V_b > V_{MAX} > V_Z$ 。

[0099] 如果将电源电压 $V_b$ 原样施加在控制电路部3上,则控制电路部3有可能破损,所以在本形态中,使用保护齐纳二极管 $4_Z$ ,使施加在控制电路部3上的电压下降到屈服电压 $V_Z$ 。

[0100] 如图11、图12所示,半导体芯片2具备连接在地电位上的芯片内接地部28(即,发射极端子E)。保护齐纳二极管 $4_Z$ 的低电位侧端子48电连接在该芯片内接地部28上。此外,保护齐纳二极管 $4_Z$ 的高电位侧端子47经由金属线17连接在控制电路部3的电源线38上。

[0101] 如图13、图15所示,本形态的半导体芯片2与第1实施方式同样,具备元件分离用的场氧化膜22。在该场氧化膜22上形成有保护齐纳二极管 $4_Z$ 。此外,在本形态中,与第1实施方式同样,将保护电阻 $4_R$ 及电阻保护用齐纳二极管5形成在场氧化膜22上。

[0102] 如图15所示,本形态的开关元件20是IGBT20i。IGBT20i的栅极电极23由多晶硅构成。此外,保护电阻 $4_R$ 、保护齐纳二极管 $4_Z$ 、电阻保护用齐纳二极管5也与栅极电极23同样,由

多晶硅构成。

[0103] 如图13、图14所示,电阻保护用齐纳二极管5和保护电阻 $4_R$ 被用布线291相互并联地连接。这些布线291兼作为用来连接金属线17(参照图12)的焊盘。2条布线291<sub>a</sub>、291<sub>b</sub>中的第1布线291<sub>a</sub>经由金属线17连接在电源用引线框7b(参照图12)上。此外,第2布线291<sub>b</sub>经由金属线17连接在控制电路部3上。

[0104] 如图14所示,电阻保护用齐纳二极管5与第1实施方式同样,由相互串联地连接的多个小齐纳二极管50构成。电阻保护用齐纳二极管5通过对多晶硅交替地添加N型的杂质和P型的杂质而形成。此外,保护齐纳二极管 $4_Z$ 也同样,由相互串联地连接的多个小齐纳二极管40构成。

[0105] 如图13、图14所示,保护齐纳二极管 $4_Z$ 构成为,使电流在与保护电阻 $4_R$ 及电阻保护用齐纳二极管5的较长方向(以下,也记作Y方向)正交的方向(以下,也记作X方向)上流动。即,保护齐纳二极管 $4_Z$ 的小齐纳二极管40在与上述Y方向正交的X方向上被层叠。此外,Y方向上的保护齐纳二极管 $4_Z$ 的长度 $L_Z$ 与保护电阻 $4_R$ 及电阻保护用齐纳二极管5的Y方向长度大致相等。即,在本形态中,将保护齐纳二极管 $4_Z$ 的横幅 $L_Z$ 形成得较长。由此,降低了保护齐纳二极管 $4_Z$ 的电阻。

[0106] 如图14、图15所示,保护齐纳二极管 $4_Z$ 的高电位侧端子47连接在布线291<sub>b</sub>上。经由该布线291<sub>b</sub>,将保护齐纳二极管 $4_Z$ 电连接在保护电阻 $4_R$ 、电阻保护用齐纳二极管5、控制电路部3上。此外,保护齐纳二极管 $4_Z$ 的低电位侧端子48连接在IGBT20i的布线层29上。布线层29连接在IGBT20i的发射极扩散层249上。此外,布线层29如图12、图13所示,连接在芯片内接地部28(即,发射极端子E)上。芯片内接地部28经由金属线17及控制电路用引线框7c连接在地电位上。这样,在本形态中,将保护齐纳二极管 $4_Z$ 的低电位侧端子48经由布线层29、芯片内接地部28、金属线17、控制电路用引线框7c连接在地电位上。

[0107] 另一方面,如图11所示,本形态的控制电路部3与第1实施方式同样,具备过电压保护电路31。过电压保护电路31在从直流电源13向半导体芯片2施加的施加电压 $V_S$ 因某种原因而上升的情况下,将开关元件20强制地关闭。例如,在发生了负载突降的情况下,发生100V左右的浪涌,施加电压 $V_S$ 上升。此时,如果开关元件20成为开启,则在开关元件20中流过较大的电流,可以想到有可能发热而开关元件20破损。因此,在此情况下,由过电压保护电路31将开关元件20强制地关闭。

[0108] 如上述那样,在本形态中,使用保护齐纳二极管 $4_Z$ ,将施加在控制电路部3上的电压保持为一定。因此,即使发生浪涌而施加电压 $V_S$ 上升,控制电路部3的电源线38的电压也被保持为一定。因而,即使使用过电压保护电路31测量电源线38的电压,也不能检测施加电压 $V_S$ 是否上升。因此,在本形态中,设置有用来检测施加电压 $V_S$ 的电压检测用电阻6。

[0109] 更详细地讲,在本形态中,设置有2个电压检测用电阻6(6a、6b)。在这2个电压检测用电阻6a、6b的连接点69上连接着过电压保护电路31。即,通过上述2个电压检测用电阻6a、6b将施加电压 $V_S$ 分压,将其分压值 $V_{SD}$ 用过电压保护电路31测量。过电压保护电路31在分压值 $V_{SD}$ 变得比预先设定的上限值高的情况下,将开关元件20强制地关闭。由此,将开关元件20保护。

[0110] 此外,如图11~图14所示,在本形态中,将电压检测用电阻6形成在半导体芯片2上。电压检测用电阻6例如由上述多晶硅形成。此外,电压检测用电阻6可以与保护齐纳二极

管4<sub>z</sub>等一起形成在上述场氧化膜22上。

[0111] 对本形态的作用效果进行说明。如图11所示,本形态的点火器1作为保护元件4而具备将施加在控制电路部3上的电压保持为一定的保护齐纳二极管4<sub>z</sub>。并且,将该保护齐纳二极管4<sub>z</sub>形成在上述半导体芯片2上。

[0112] 保护齐纳二极管4<sub>z</sub>当流过屈服电流时容易产生较大的热。此外,半导体芯片2如上述那样被配设在散热效率较高的环境中。例如,半导体芯片2被配设在较厚的引线框7s上。因此,如果将保护齐纳二极管4<sub>z</sub>形成在半导体芯片2上,则也能够将半导体芯片散热用的引线框7s用在保护齐纳二极管4<sub>z</sub>的散热中,能够使保护齐纳二极管4<sub>z</sub>的散热效率变高。因而,能够容许保护齐纳二极管4<sub>z</sub>的每单位面积的发热量变高。因此,能够使保护齐纳二极管4<sub>z</sub>小型化,能够使点火器1小型化。

[0113] 此外,如图15所示,本形态的保护齐纳二极管4<sub>z</sub>被形成在场氧化膜22上。

[0114] 因此,能够充分确保保护齐纳二极管4<sub>z</sub>的绝缘耐压。

[0115] 此外,在本形态中,将开关元件20的栅极电极23及保护齐纳二极管4<sub>z</sub>由多晶硅形成。

[0116] 因此,在制造半导体芯片2时,通过将多晶硅层成膜形成,蚀刻加工为规定的图案,能够将栅极电极23和保护齐纳二极管4<sub>z</sub>两者一起形成。因而,不需要用来形成保护齐纳二极管4<sub>z</sub>的专用的层,能够降低半导体芯片2的制造成本。

[0117] 此外,上述保护齐纳二极管4<sub>z</sub>的屈服电压V<sub>z</sub>比控制电路部3的耐电压V<sub>MAX</sub>低。

[0118] 因此,能够可靠地保护控制电路部3。

[0119] 此外,在本形态中,将直流电源13的电源电压V<sub>b</sub>降低到保护齐纳二极管4<sub>z</sub>的屈服电压V<sub>z</sub>,施加在控制电路部3上。因此,能够使用具有比控制电路部3的耐电压V<sub>MAX</sub>高的电源电压V<sub>b</sub>的直流电源13。此外,在研发点火器1时,能够不变更控制电路部3,而仅变更电源电压V<sub>b</sub>。因此,能够将控制电路部3用于多个种类的点火器1中,能够提高控制电路部3的通用性。

[0120] 此外,如图12、图13所示,本形态的半导体芯片2具备被连接在地电位上的芯片内接地部28。将上述保护齐纳二极管4<sub>z</sub>的低电位侧端子48电连接在该芯片内接地部28上。

[0121] 因此,能够降低点火器1的制造成本。即,例如也可以在控制电路部3内形成连接在地电位上的部分(参照图21),将该部分与低电位侧端子48用金属线17连接,但在此情况下,需要用来将低电位侧端子48连接到地电位上的专用的金属线17,点火器1的制造成本容易增加。相对于此,如果如本形态那样将低电位侧端子48连接在芯片内接地部28上,但能够不使用专用的金属线17,而将低电位侧端子48电连接在地电位上。因此,能够降低点火器1的制造成本。

[0122] 此外,如图11所示,本形态的控制电路部3具备用来检测从直流电源13对半导体芯片2施加的施加电压V<sub>s</sub>的电压检测用电阻6。

[0123] 因此,在如本形态那样、由保护齐纳二极管4<sub>z</sub>将施加在控制电路部3上的电压保持为一定的情况下,也能够由形成在控制电路部3内的过电压保护电路31测量施加电压V<sub>s</sub>。因而,在施加电压V<sub>s</sub>比预先设定的值高的情况下,能够用过电压保护电路31将开关元件20强制地关闭,能够保护开关元件20。

[0124] 此外,在本形态中,将电压检测用电阻6形成在半导体芯片2上。

[0125] 因此,能够减少零件件数,能够降低点火器1的制造成本。

[0126] 除此以外,还具备与第1实施方式同样的结构及作用效果。

[0127] (第6实施方式)

[0128] 本形态是将电压检测用电阻6的配置位置变更的例子。如图16所示,本形态的点火器1与第5实施方式同样,具备2个电压检测用电阻6a、6b。在这2个电压检测用电阻6a、6b的连接点69上连接着过电压保护电路31。过电压保护电路31测量由电压检测用电阻6a、6b得到的施加电压 $V_s$ 的分压值 $V_{SD}$ 。并且构成为,在该分压值 $V_{SD}$ 变得比预先设定的值高的情况下,将开关元件20强制地关闭。此外,在本形态中,将电压检测用电阻6a、6b与半导体芯片2分体地形成。

[0129] 对本形态的作用效果进行说明。如上述那样,在本形态中,将电压检测用电阻6a、6b与半导体芯片2分体地形成。因此,能够使半导体芯片2的结构变得简洁。因而,能够减小半导体芯片2的面积,能够降低半导体芯片2的制造成本。

[0130] 除此以外,还具备与第5实施方式同样的结构及作用效果。

[0131] (第7实施方式)

[0132] 本形态是仅将多个保护元件4(4<sub>R</sub>、4<sub>Z</sub>)中的一部分的保护元件4形成在半导体芯片2上的例子。如图17所示,本形态的点火器1具备保护电阻4<sub>R</sub>与保护齐纳二极管4<sub>Z</sub>的2个保护元件4。在这2个保护元件4(4<sub>R</sub>、4<sub>Z</sub>)中,作为第1保护元件4的保护电阻4<sub>R</sub>与半导体芯片2分体地形成。此外,作为第2保护元件4的保护齐纳二极管4<sub>Z</sub>形成在半导体芯片2上。

[0133] 除此以外,具备与第5实施方式同样的结构及作用效果。

[0134] 另外,在本形态中,在2个保护元件4(4<sub>R</sub>、4<sub>Z</sub>)中,仅保护齐纳二极管4<sub>Z</sub>形成在半导体芯片2上,但本发明并不限于此。即,也可以将保护齐纳二极管4<sub>Z</sub>与半导体芯片2分体地形成,将保护电阻4<sub>R</sub>形成在半导体芯片2上。

[0135] (第8实施方式)

[0136] 本形态如图18所示,是不设置电容器16的例子。在本形态中,在半导体芯片2上,形成有保护电阻4<sub>R</sub>、电阻保护用齐纳二极管5和保护齐纳二极管4<sub>Z</sub>。在本形态中,在施加了ESD等的高频浪涌的情况下,仅由电阻保护用齐纳二极管5将保护电阻4<sub>R</sub>从高频浪涌保护。

[0137] 如果做成上述结构,则由于不设置电容器16,所以能够减少零件件数,能够使点火器1小型化。

[0138] 除此以外,还具备与第5实施方式同样的结构及作用效果。

[0139] (第9实施方式)

[0140] 本形态如图19所示,是不设置电阻保护用齐纳二极管5的例子。在半导体芯片2上,形成有保护电阻4<sub>R</sub>和保护齐纳二极管4<sub>Z</sub>。在本形态中,在施加了高频浪涌的情况下,仅由电容器16将保护电阻4<sub>R</sub>从高频浪涌保护。

[0141] 除此以外,还具备与第1实施方式同样的结构及作用效果。

[0142] (第10实施方式)

[0143] 本形态是变更了保护齐纳二极管4<sub>Z</sub>与地电位的连接方法的例子。如图20、图21所示,本形态的控制电路部3具备连接在地电位上的控制电路内接地部36。在该控制电路内接地部36上,连接着保护齐纳二极管4<sub>Z</sub>的低电位侧端子48。如图21所示,低电位侧端子48经由金属线17连接在控制电路内接地部36上。

[0144] 对本形态的作用效果进行说明。如图21所示,如果采用本形态的结构,则能够将保

护齐纳二极管4<sub>z</sub>直接连接在控制电路部3上。因此,能够使从保护齐纳二极管4<sub>z</sub>到控制电路部3的电流路径变短,能够减小寄生在该电流路径中的电阻或电感。因而,容易由保护齐纳二极管4<sub>z</sub>将施加在控制电路部3上的电压保持为正确的值。

[0145] 除此以外,还具备与第1实施方式同样的结构及作用效果。

[0146] (第11实施方式)

[0147] 本形态如图22所示,是将半导体芯片2的电路结构变更的例子。在本形态中,与第5实施方式同样,在半导体芯片2上,形成有保护电阻4<sub>R</sub>、电阻保护用齐纳二极管5和保护齐纳二极管4<sub>z</sub>。此外,将电阻保护用齐纳二极管5的高电位侧的端子51连接在保护电阻4<sub>R</sub>上,将低电位侧的端子52连接在开关元件20的发射极端子E(即,芯片内接地部28)上。在施加了高频浪涌的情况下,电阻保护用齐纳二极管5屈服。然后,高频浪涌经由发射极端子E及控制电路用引线框7c向地电位流动。由此,将保护电阻4<sub>R</sub>从高频浪涌保护。

[0148] 除此以外,还具备与第5实施方式同样的结构及作用效果。

[0149] 将本发明依据实施例进行了记述,但应理解的是本发明并不限于该实施例或构造。本发明也包含各种各样的变形例或等价范围内的变形。除此以外,各种各样的组合或形态、还有在它们中仅包含一要素、其以上或其以下的其他的组合或形态也包含在本发明的范畴或思想范围中。

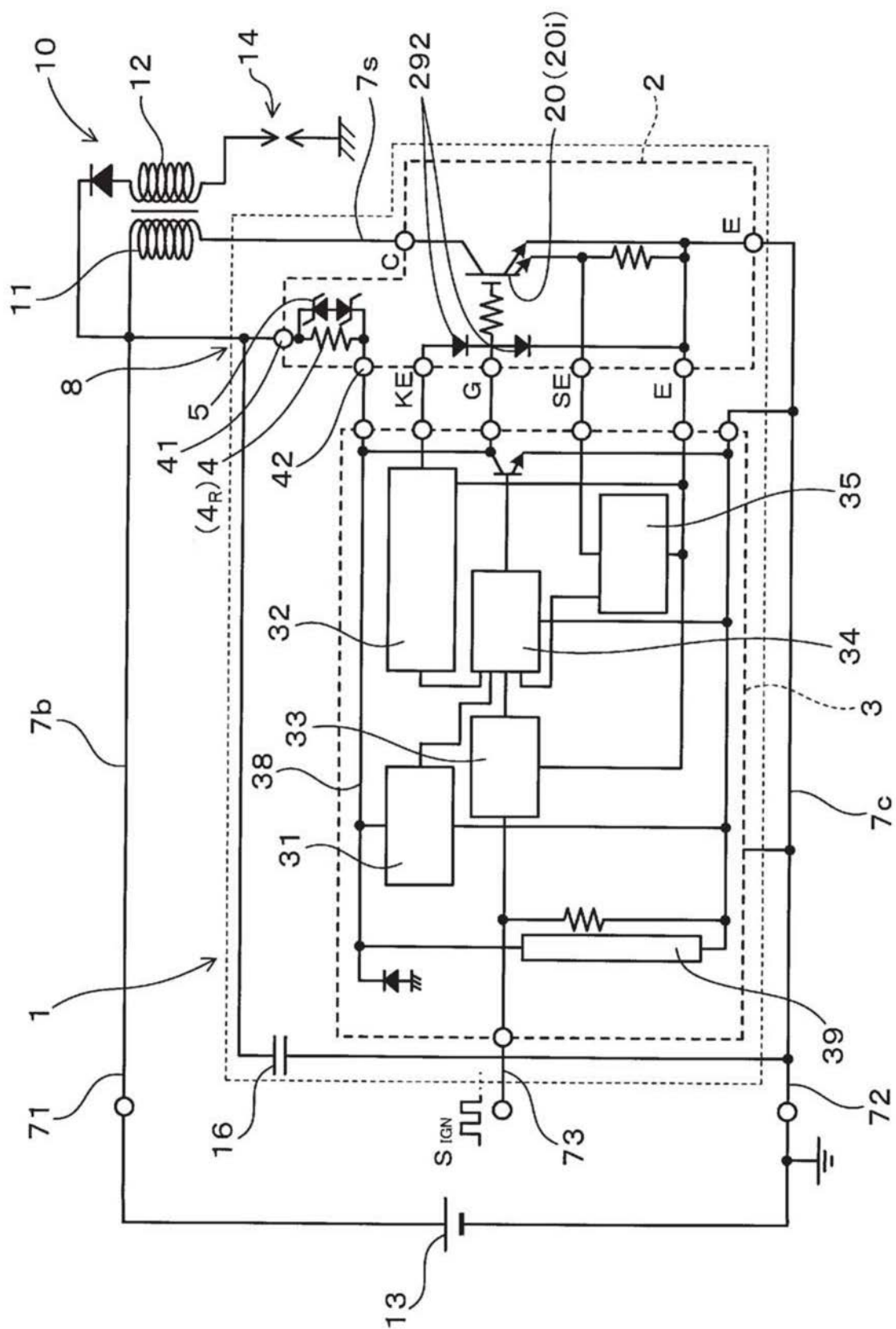


图1





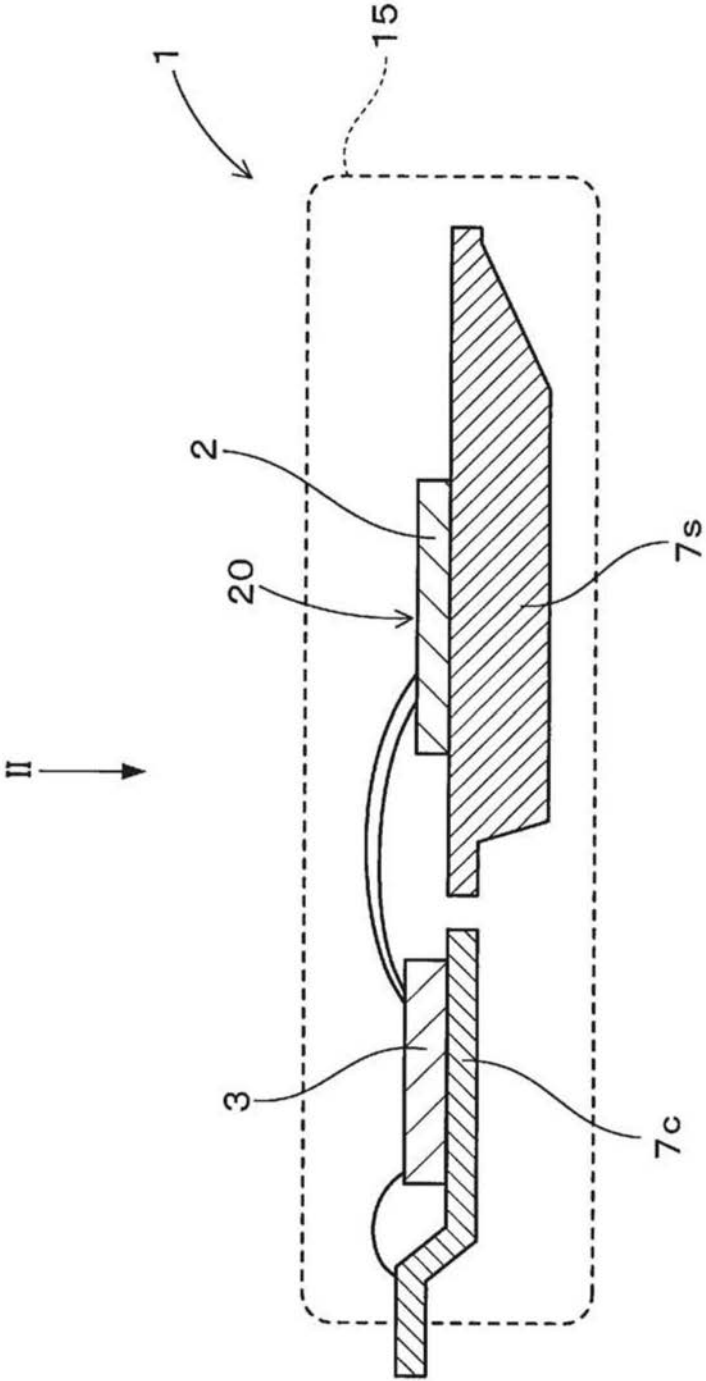


图3

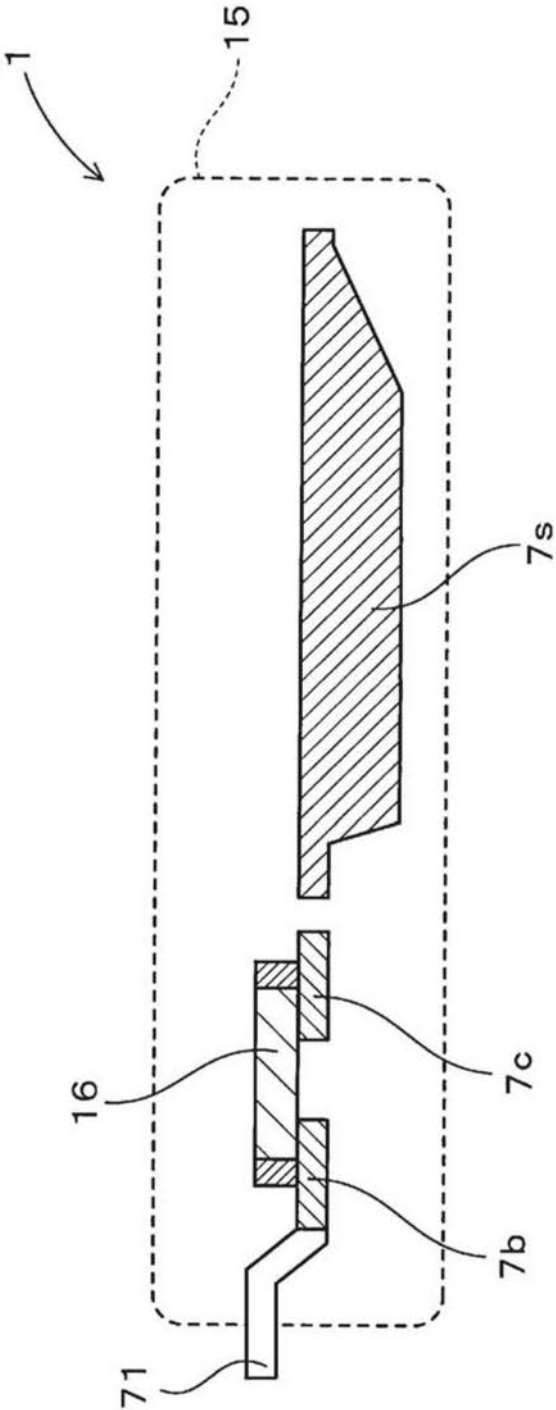


图4



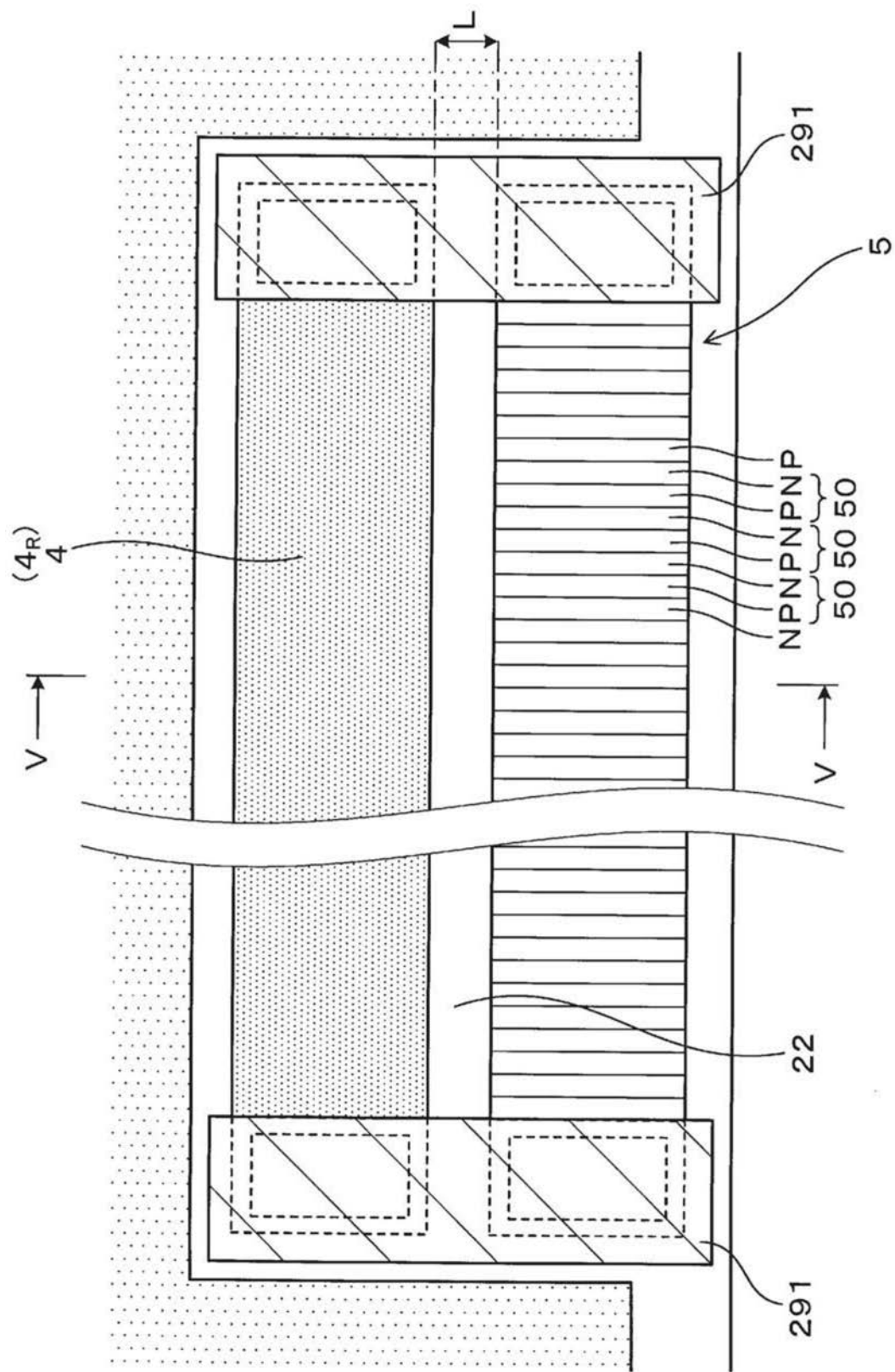


图6

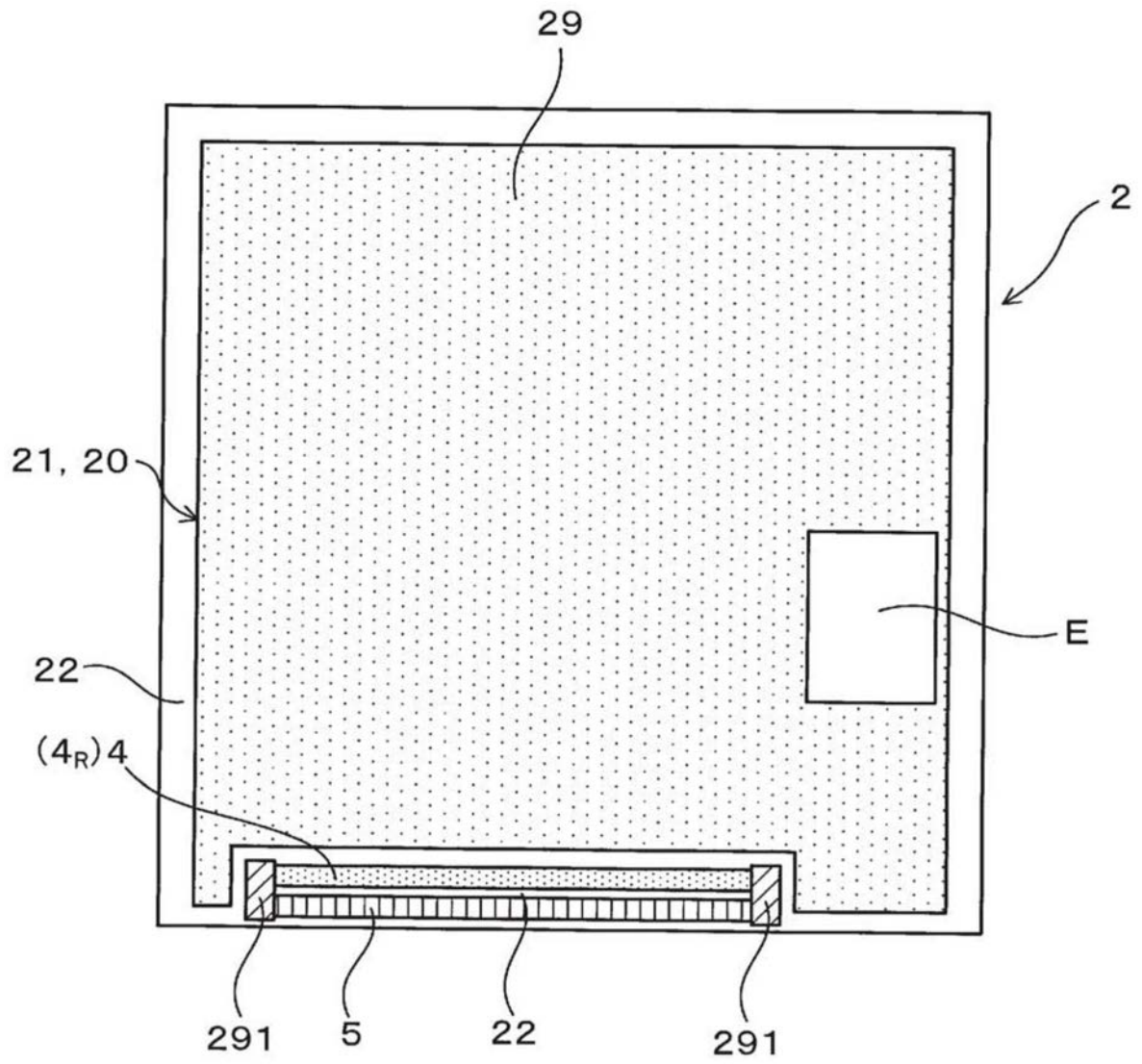


图7

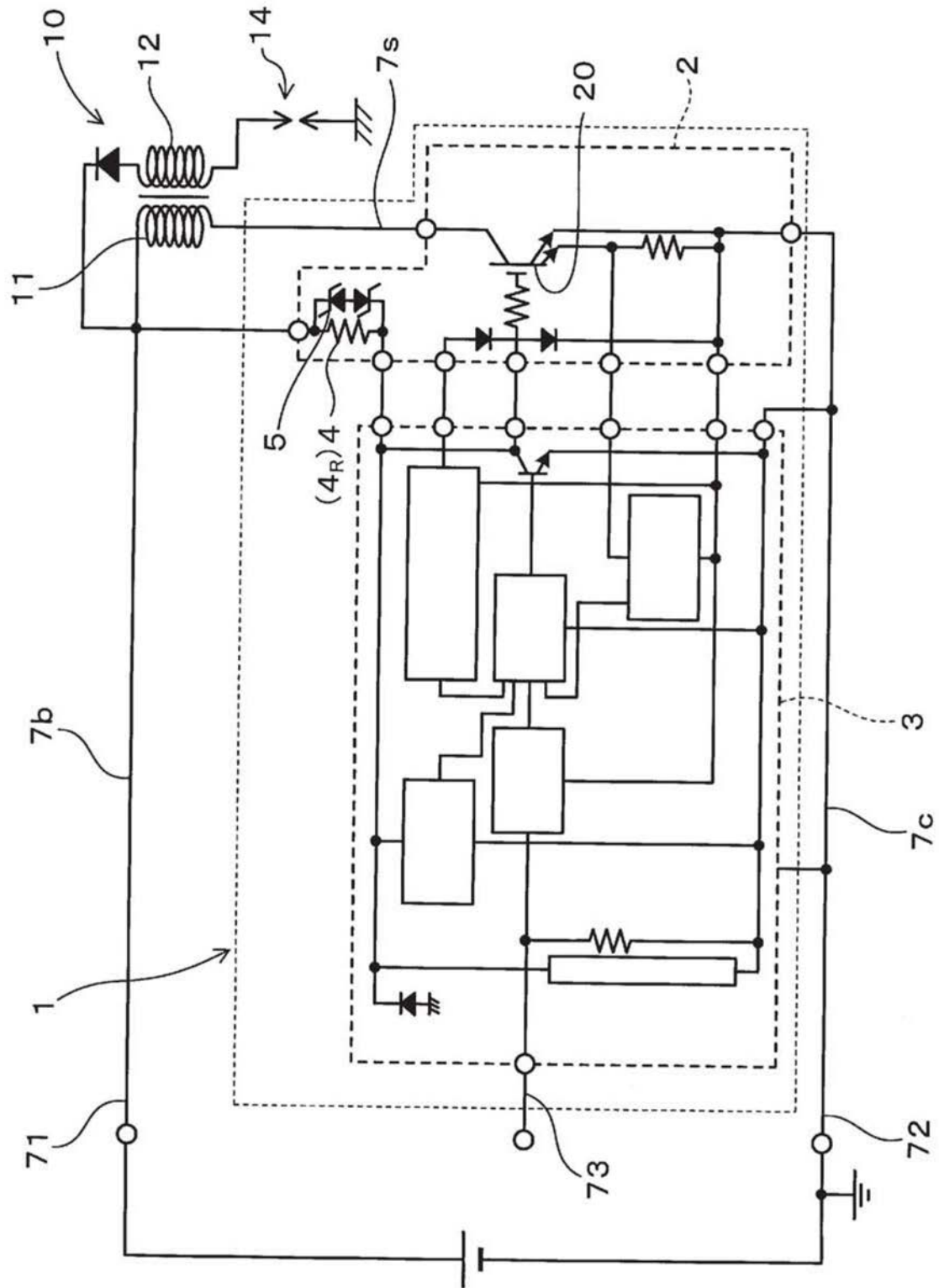


图8



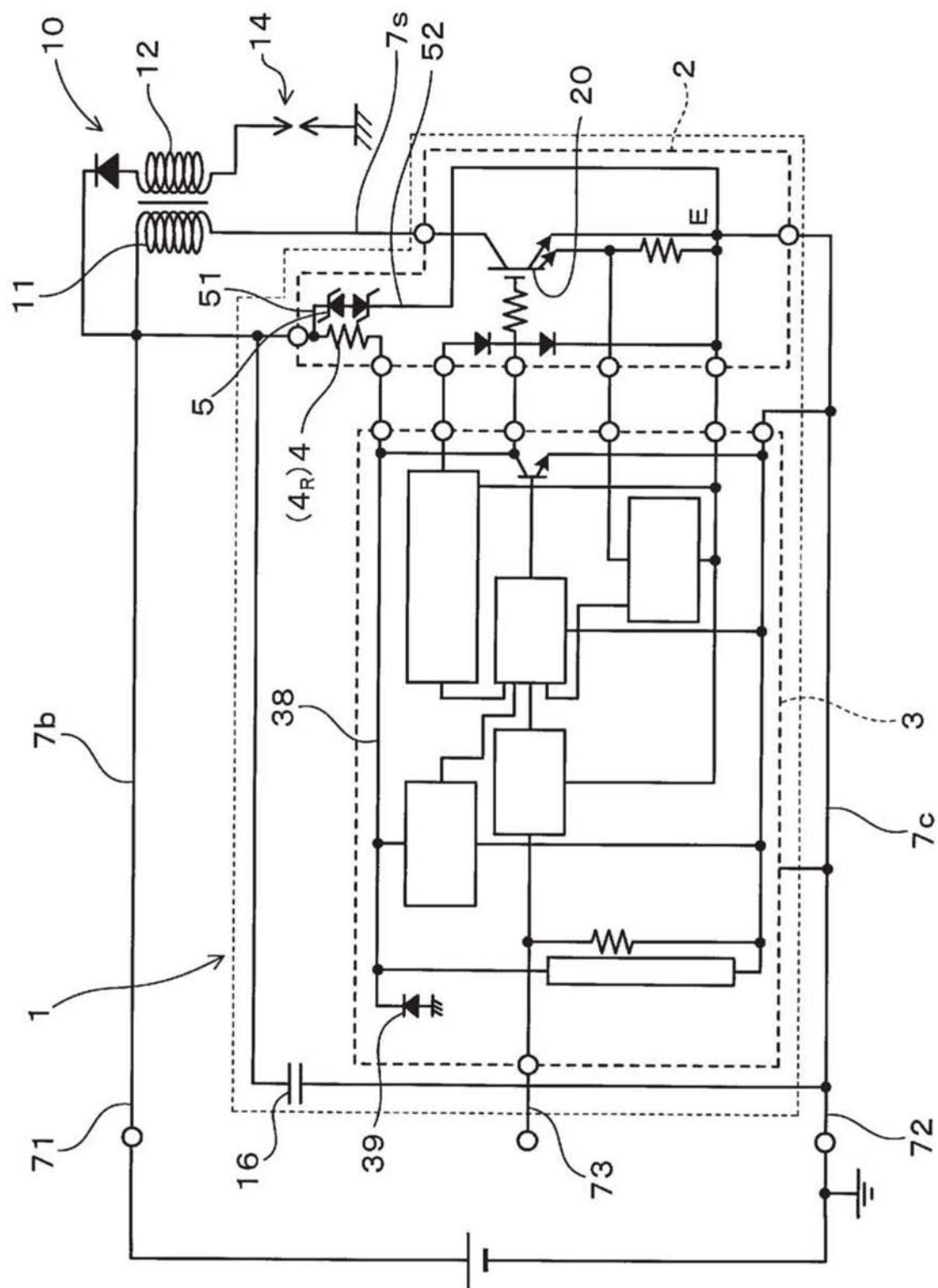


图10



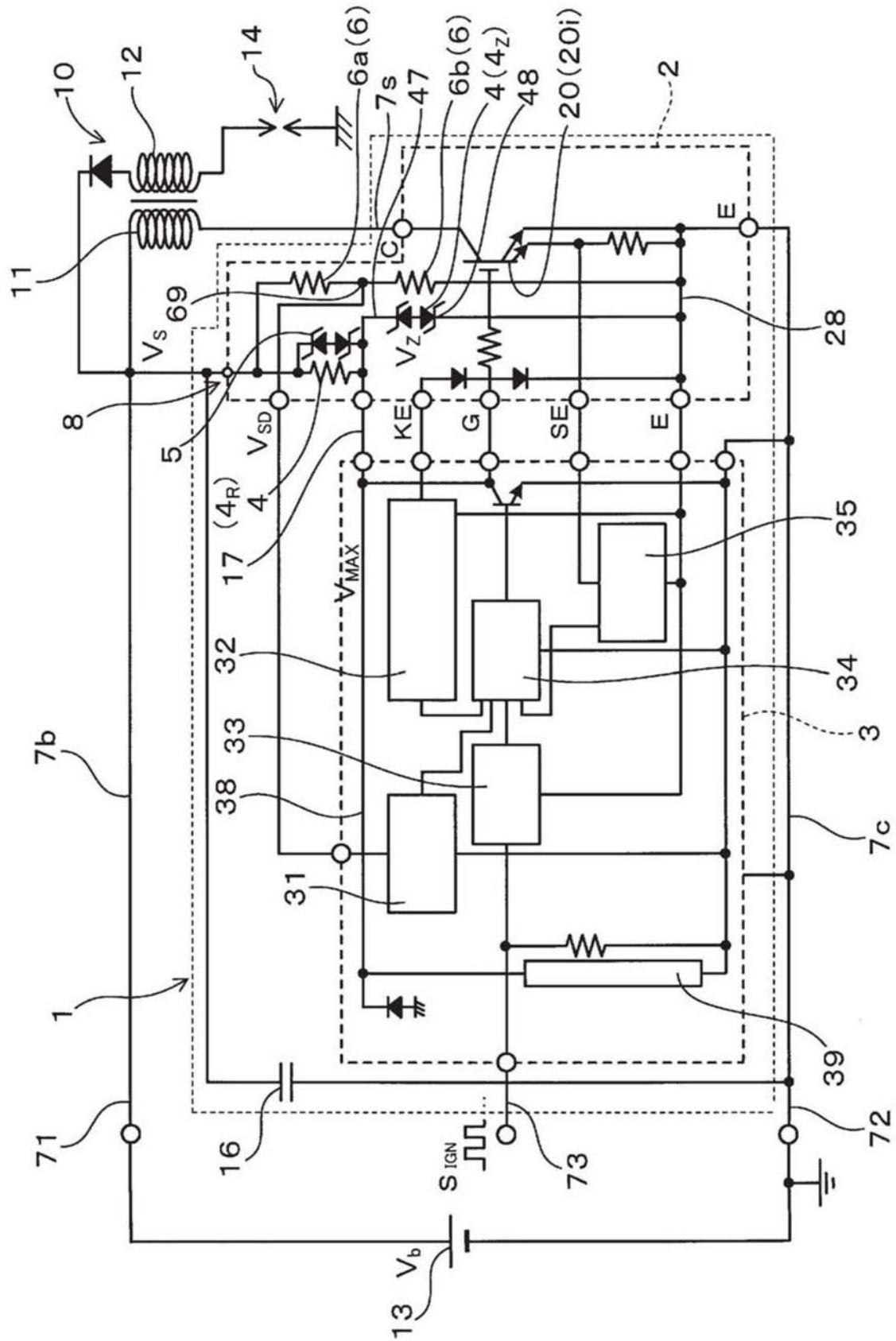


图11

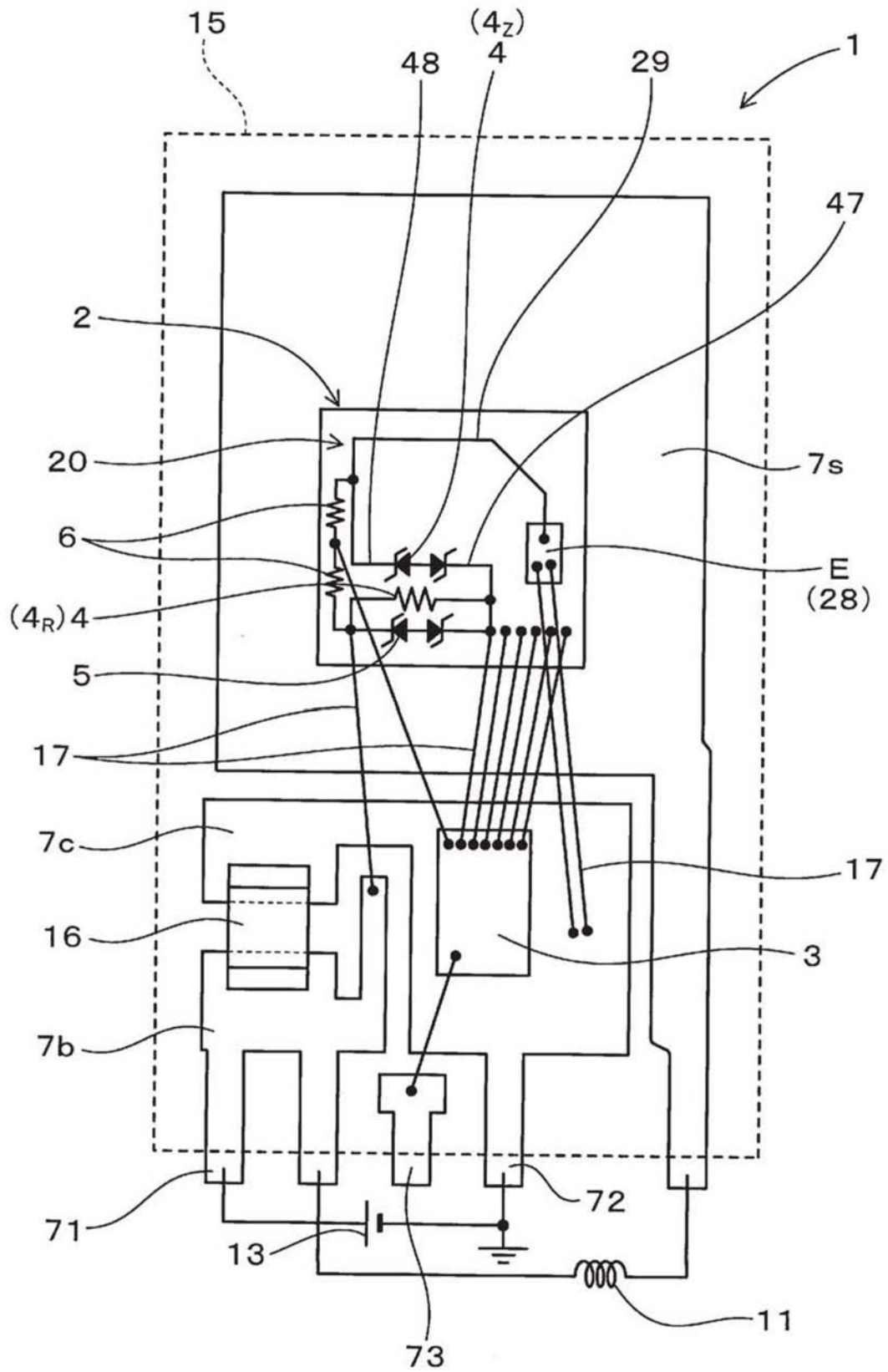


图12

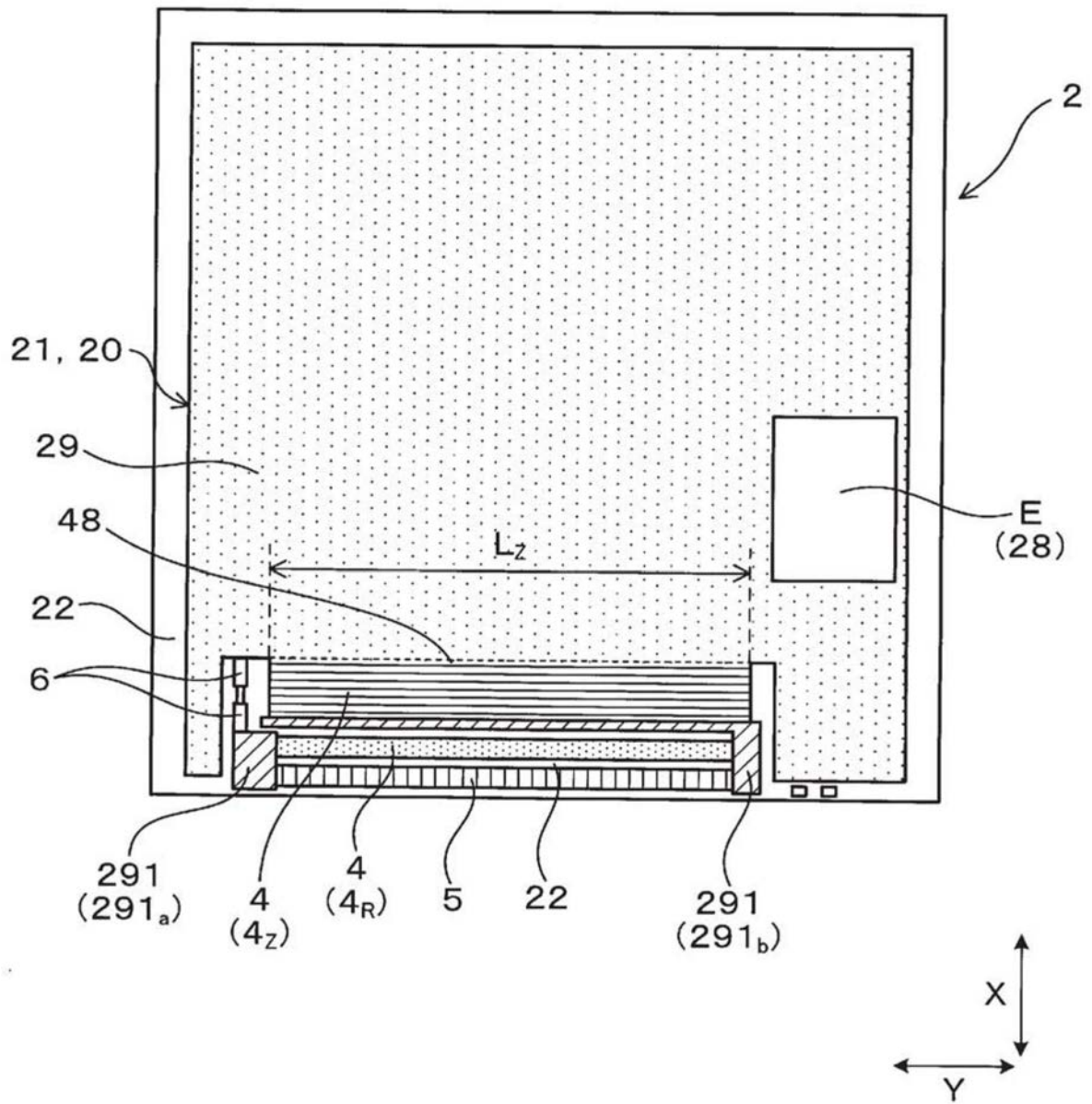


图13

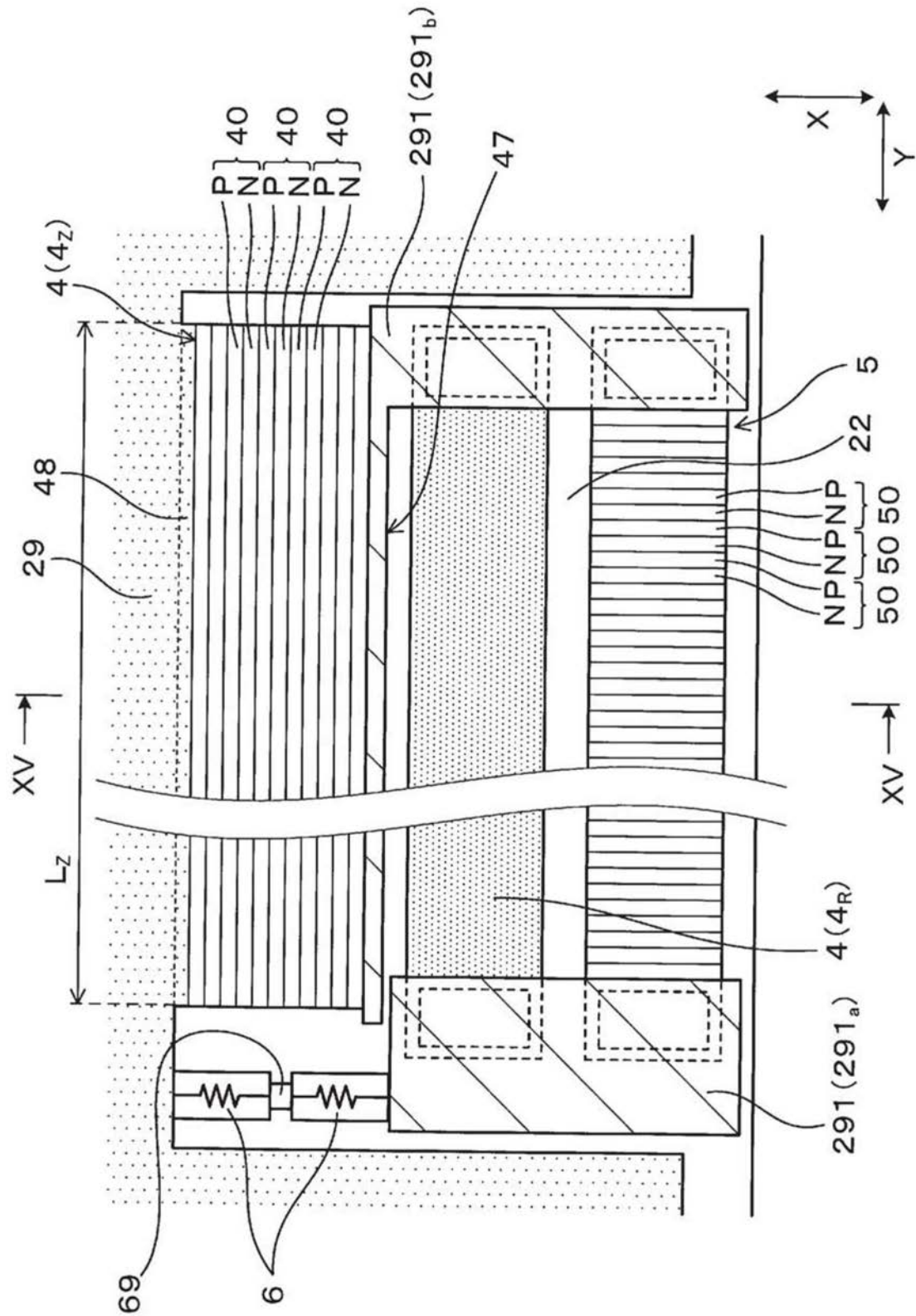


图14

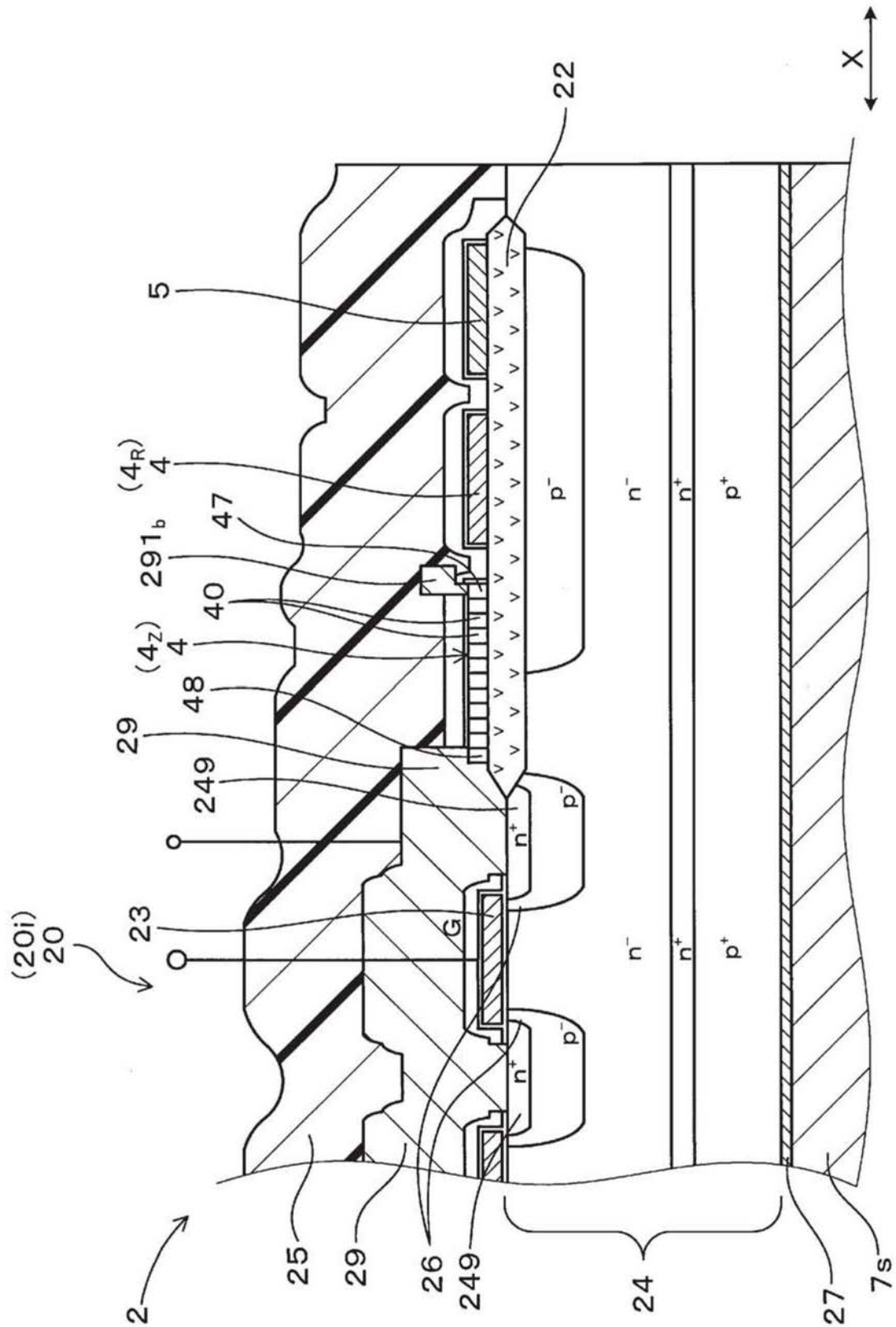


图15



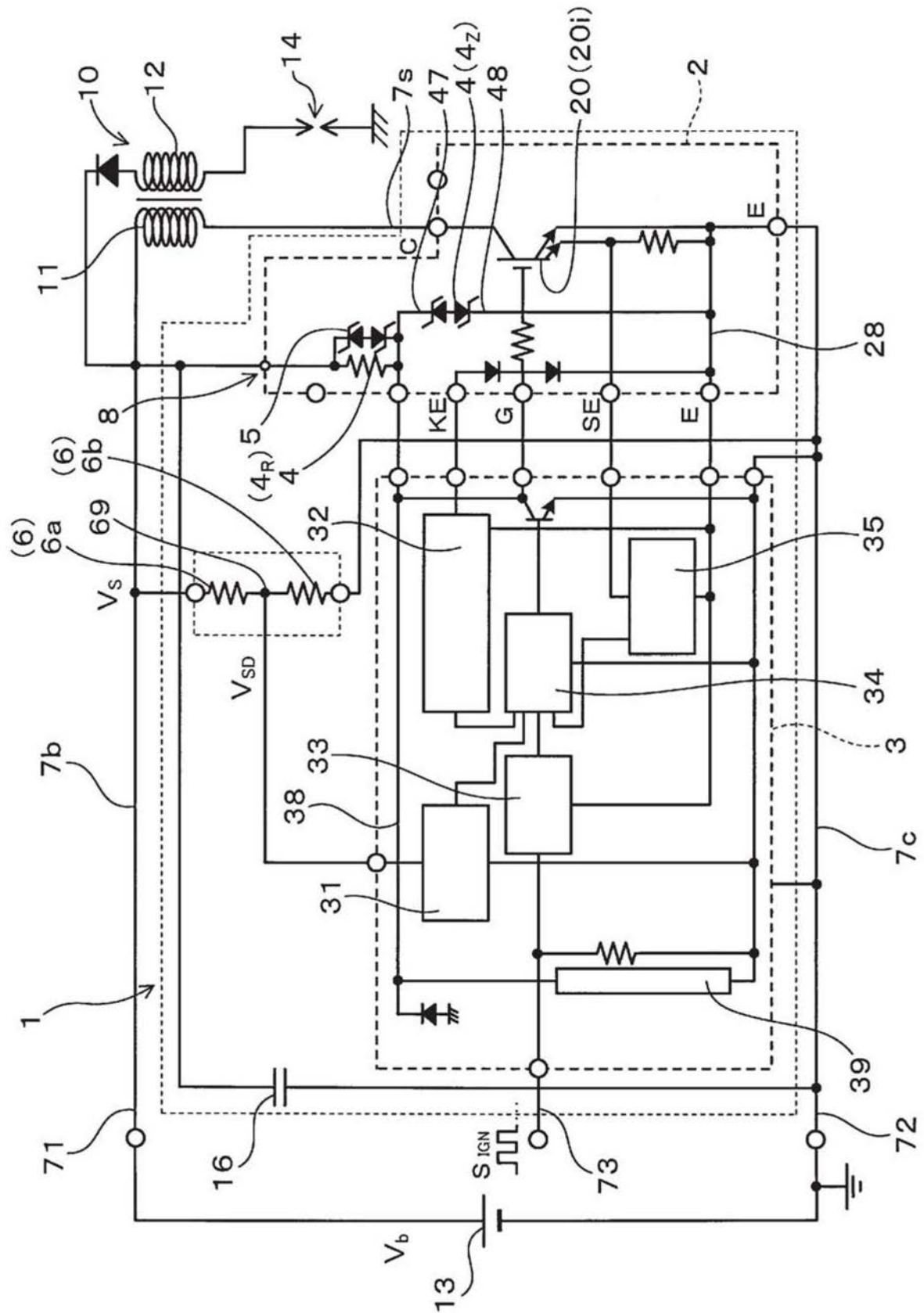


图16



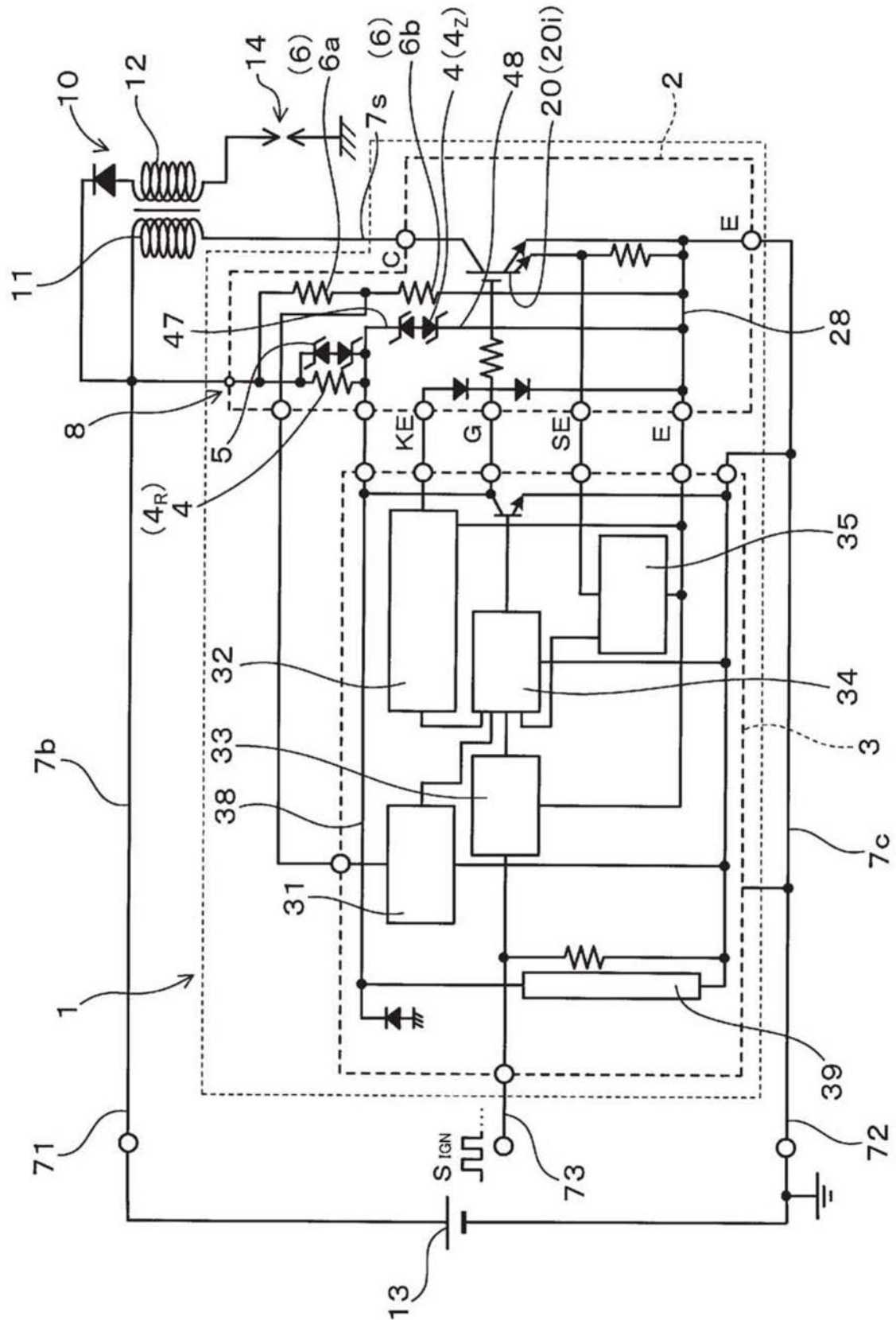


图18





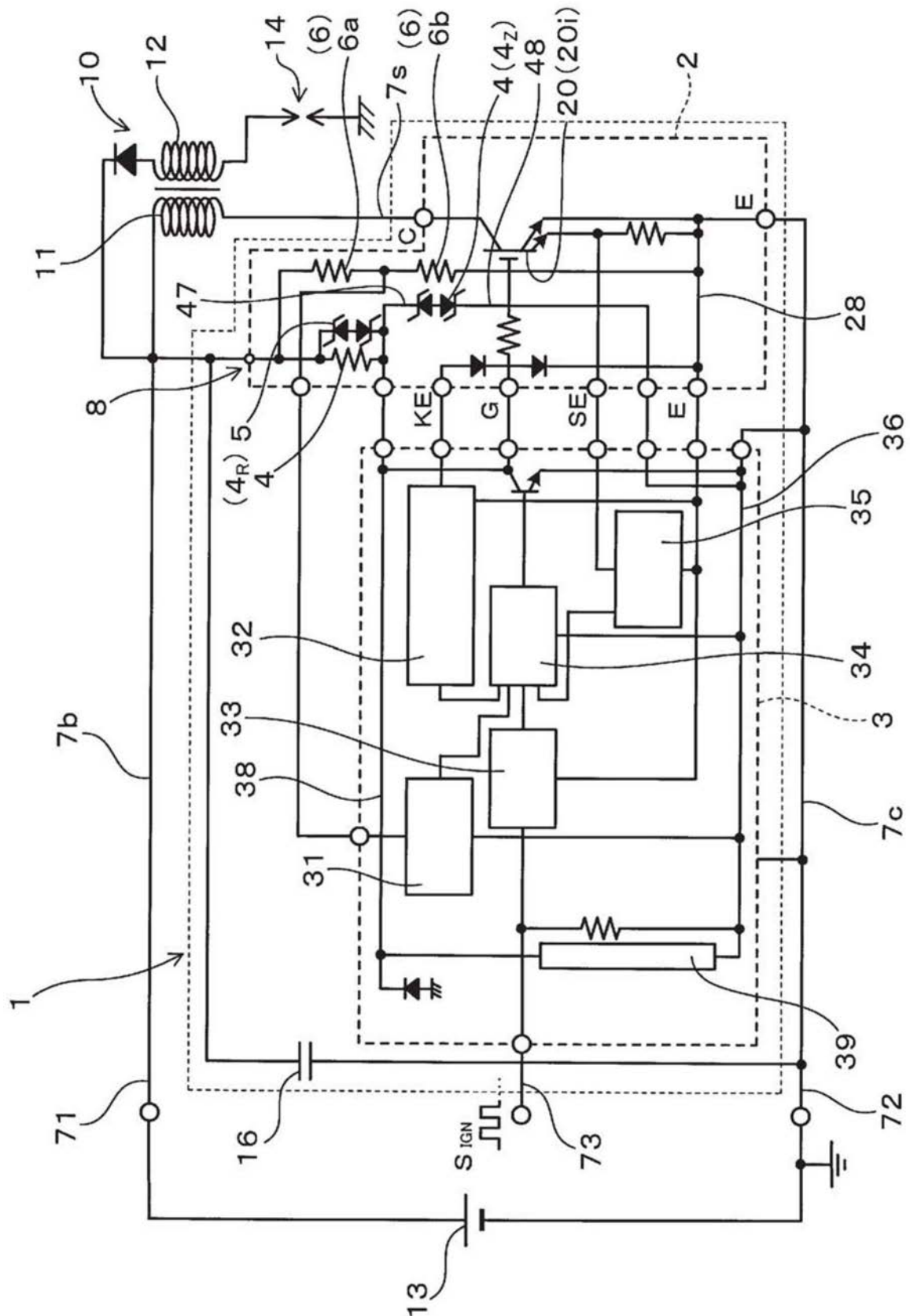


图20

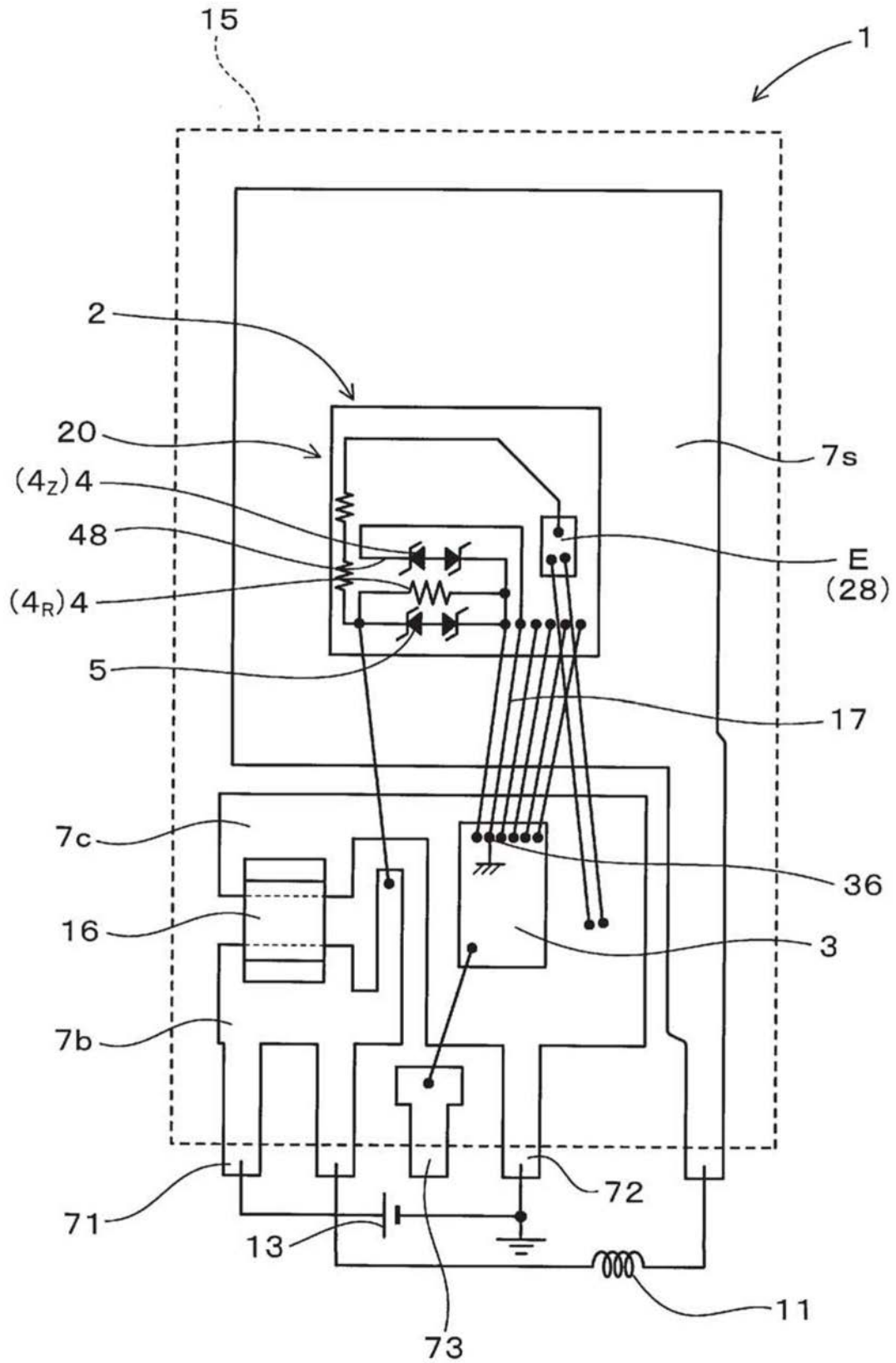


图21



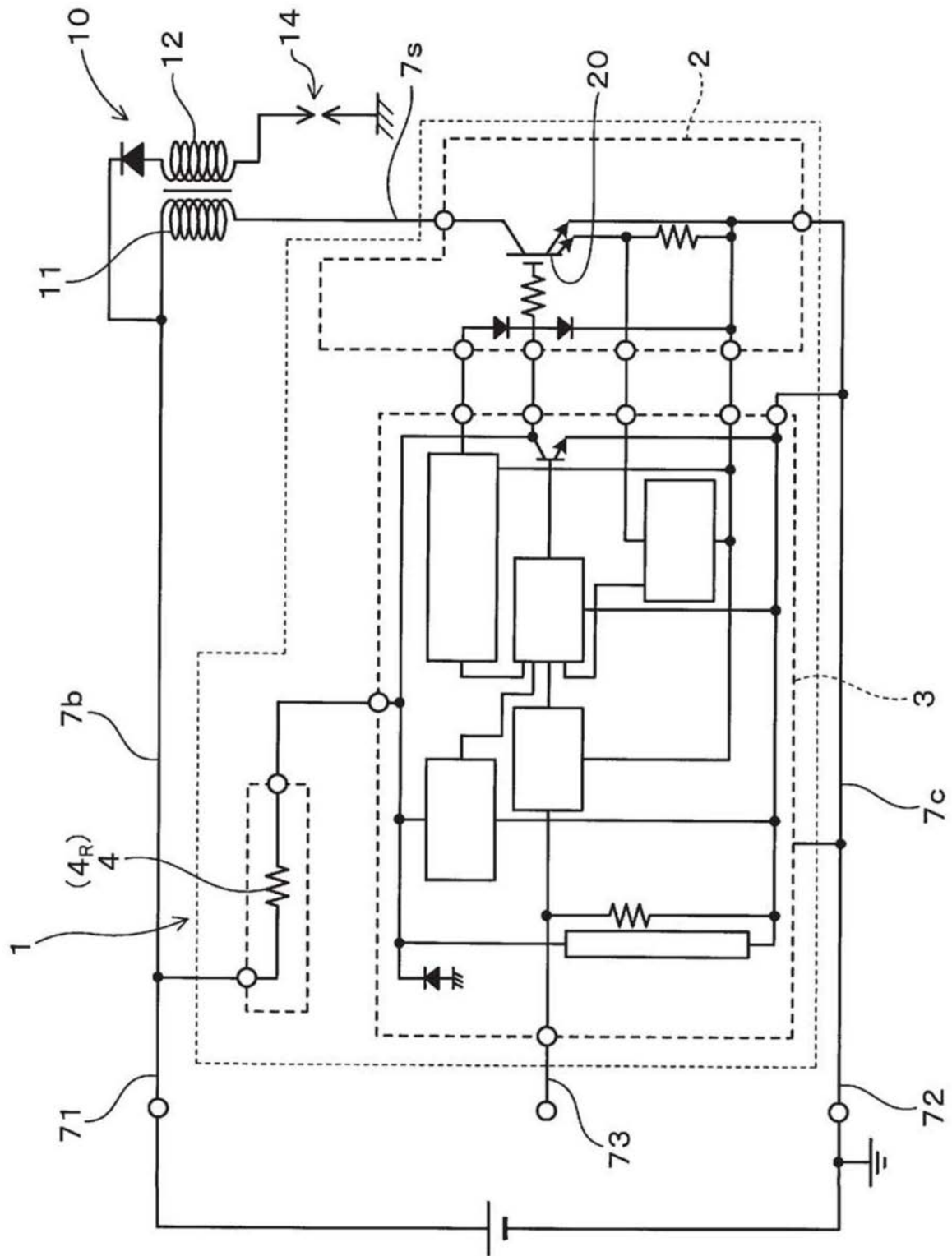


图23

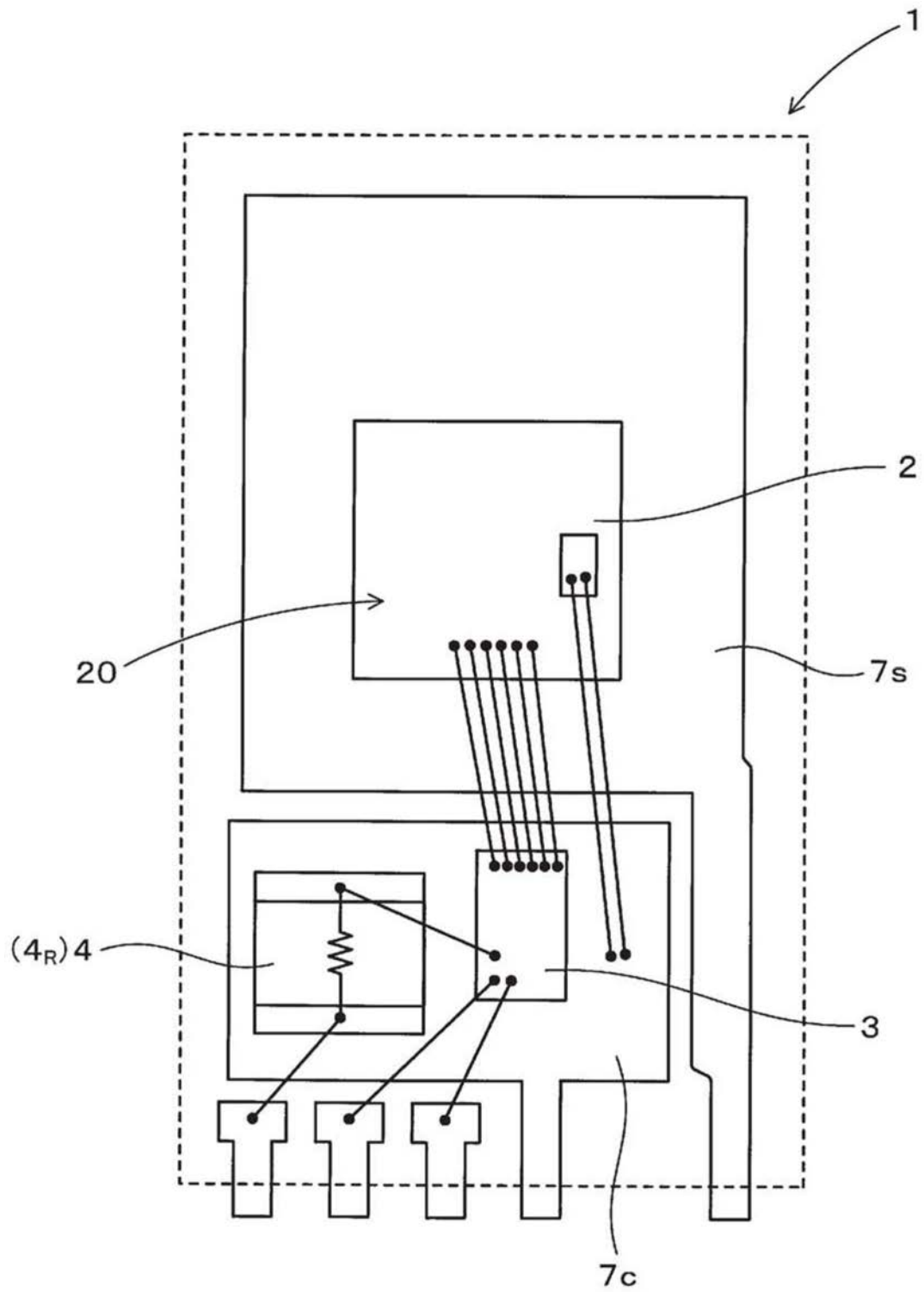


图24