

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4712474号
(P4712474)

(45) 発行日 平成23年6月29日(2011.6.29)

(24) 登録日 平成23年4月1日(2011.4.1)

(51) Int.Cl.

F 1

GO 1 P 21/00	(2006.01)	GO 1 P 21/00
HO 1 L 21/66	(2006.01)	HO 1 L 21/66
GO 1 P 21/02	(2006.01)	GO 1 P 21/02
HO 4 R 19/04	(2006.01)	HO 4 R 19/04
HO 4 R 31/00	(2006.01)	HO 4 R 31/00

B

Z

請求項の数 14 (全 25 頁) 最終頁に続く

(21) 出願番号

特願2005-221691 (P2005-221691)

(22) 出願日

平成17年7月29日 (2005.7.29)

(65) 公開番号

特開2007-40704 (P2007-40704A)

(43) 公開日

平成19年2月15日 (2007.2.15)

審査請求日

平成19年12月26日 (2007.12.26)

(73) 特許権者 000219967

東京エレクトロン株式会社

東京都港区赤坂五丁目3番1号

(74) 代理人 100064746

弁理士 深見 久郎

(74) 代理人 100085132

弁理士 森田 俊雄

(74) 代理人 100083703

弁理士 仲村 義平

(74) 代理人 100096781

弁理士 堀井 豊

(74) 代理人 100098316

弁理士 野田 久登

(74) 代理人 100109162

弁理士 酒井 將行

最終頁に続く

(54) 【発明の名称】半導体装置、半導体装置の製造方法、半導体装置の製造方法プログラムおよび半導体製造装置

(57) 【特許請求の範囲】

【請求項 1】

半導体基板に形成された可動部を有する微小構造体と、
前記微小構造体の可動部の動きに基づいて検出される電気的な検出信号を増幅して出力する増幅部とを備え、

前記増幅部は、前記電気的な検出信号を増幅して出力するための前記増幅部の特性値を調整するための調整手段を有し、

前記半導体基板に形成された前記微小構造体に対して、テスト音波が出力されるウェハテストが実行され、前記ウェハテスト時において前記テスト音波に応答した前記可動部の動きにより前記電気的な検出信号が検出されて、前記検出結果と予め記憶された検出結果に対応する補正情報とに基づいて、前記調整手段により前記増幅部の特性値がパッケージ後検査前に調整される、半導体装置。

【請求項 2】

前記ウェハテスト時において前記テスト音波に応答した可動部の動きにより検出された前記電気的な検出信号に基づいて、前記テスト結果情報に含まれる前記微小構造体のばらつきに対応する複数のグループのうちの対応した1つのグループに分類分けされ、

前記調整手段は、前記複数のグループにそれぞれ対応して設けられた複数の調整値のうち、前記対応した1つのグループに属する調整値に設定する、請求項1記載の半導体装置。

【請求項 3】

10

20

前記調整手段は、前記増幅部の増幅率およびオフセット電圧値の少なくともいずれか一方を調整する、請求項1または2に記載の半導体装置。

【請求項4】

前記増幅部は、複数の増幅器をさらに含み、

前記複数の増幅器の少なくとも1つの調整値は、前記調整手段により前記分類分けされた1つのグループに対応する調整値に調整される、請求項1～3のいずれか一項に記載の半導体装置。

【請求項5】

前記調整手段は、

前記半導体基板上に設けられた複数のパッドと、

10

各々が、前記複数のパッドの間にそれぞれ設けられ、前記複数のパッドと電気的に結合された複数の抵抗素子とを有し、

前記複数のパッドのうちの2つのパッドが選択されて、前記2つのパッドの間に設けられた抵抗素子の抵抗値に基づいて前記増幅部の特性値を調整する、請求項2～4のいずれか一項に記載の半導体装置。

【請求項6】

前記調整手段は、前記増幅部の特性値を決定する調整データを格納するための記憶部を含み、

前記テスト音波に応答した前記可動部の動きにより検出された前記電気的な検出信号と前記予め記憶された検出結果に対応する補正情報とに基づいて、前記増幅部の特性値を決定する前記調整データが決定され、前記記憶部に格納される、請求項2～4のいずれか一項に記載の半導体装置。

20

【請求項7】

前記調整手段は、パッケージ後検査の結果に基づいて前記増幅部の特性値を再調整する、請求項1～6のいずれか一項に記載の半導体装置。

【請求項8】

前記半導体装置は、半導体加速度センサ、半導体圧力センサおよび半導体角速度センサのいずれか1つに相当する、請求項1～7のいずれか一項に記載の半導体装置。

【請求項9】

基板に形成された可動部を有する微小構造体と、前記微小構造体の可動部の動きに基づいて検出される検出信号を増幅する増幅部とを含む半導体装置の製造方法であって、

30

パッケージング前において前記半導体基板に形成された前記微小構造体に対してテスト音波が出力されるウェハテストを実行するステップと、

前記ウェハテストの実行により前記テスト音波に応答した前記可動部の動きにより電気的な検出信号を検出するステップと、

前記検出信号の検出結果と予め記憶された検出結果に対応する補正情報とに基づいて、前記増幅部の特性値をパッケージ後検査前に調整するステップとを備える、半導体装置の製造方法。

【請求項10】

パッケージ後検査の結果に基づいて前記増幅部の特性値を再調整するステップをさらに備える、請求項9に記載の半導体装置の製造方法。

40

【請求項11】

請求項9または10に記載される半導体装置の製造方法をコンピュータに実行させる、半導体装置の製造方法プログラム。

【請求項12】

半導体基板に形成された可動部を有する微小構造体と、微小構造体の可動部の動きに基づいて検出される電気的な検出信号を増幅して出力する増幅部とを備え、前記増幅部は、前記電気的な検出信号を増幅して出力するための前記増幅部の特性値を調整するための調整手段を有する半導体装置を製造する半導体製造装置であって、

前記半導体基板に形成された前記微小構造体に対して、テスト音波が出力されるウェハ

50

テストが実行され、前記ウェハテスト時において前記テスト音波に応答した前記可動部の動きにより前記電気的な検出信号が検出されて、前記検出結果と予め記憶された検出結果に対応する補正情報とに基づいて、パッケージ後検査前に前記増幅部の特性値を調整するように前記調整手段を制御する、半導体製造装置。

【請求項 1 3】

前記調整手段は、

前記半導体基板上に設けられた複数のパッドと、

各々が、前記複数のパッドの間にそれぞれ設けられ、前記複数のパッドと電気的に結合された複数の抵抗素子とを有し、

ワイヤボンディングにより前記 2 つのパッドの間に設けられた抵抗素子の抵抗値に基づいて前記増幅部の特性値を調整するように前記複数のパッドのうちの 2 つのパッドを選択する、請求項 1 2 記載の半導体製造装置。 10

【請求項 1 4】

前記調整手段は、前記増幅部の特性値を決定する調整データを格納するための記憶部を含み、

前記テスト音波に応答した前記可動部の動きにより検出された前記電気的な検出信号と前記予め記憶された検出結果に対応する補正情報とに基づいて、前記増幅部の特性値を決定する前記調整データが決定され、前記調整手段の前記記憶部に格納するように指示する、請求項 1 2 記載の半導体製造装置。

【発明の詳細な説明】 20

【技術分野】

【0 0 0 1】

本発明は、微小構造体たとえばMEMS (Micro Electro Mechanical Systems) を有する半導体装置、その製造方法およびその製造方法プログラムおよび半導体製造装置に関する。

【背景技術】

【0 0 0 2】

近年、特に半導体微細加工技術等を用いて、機械・電子・光・化学等の多用な機能を集積化したデバイスであるMEMSが注目されている。これまでに実用化されたMEMS技術としては、たとえば自動車・医療用の各種センサとして、マイクロセンサである加速度センサや圧力センサ、エアーフローセンサ等にMEMSデバイスが搭載されてきている。また、インクジェットプリンタヘッドにこのMEMS技術を採用することによりインクを噴出するノズル数の増加と正確なインクの噴出が可能となり画質の向上と印刷スピードの高速化を図ることが可能となっている。さらには、反射型のプロジェクタにおいて用いられているマイクロミラーアレイ等も一般的なMEMSデバイスとして知られている。 30

【0 0 0 3】

また、今後MEMS技術を利用したさまざまなセンサやアクチュエータが開発されることにより光通信・モバイル機器への応用、計算機の周辺機器への応用、さらにはバイオ分析や携帯用電源への応用へと展開することが期待されている。技術調査レポート第3号(経済産業省産業技術環境局技術調査室 製造産業局産業機械課 発行 平成15年3月28日)には、MEMSに関する技術の現状と課題という議題で種々のMEMS技術が紹介されている。 40

【0 0 0 4】

一方で、MEMSデバイスの発展に伴い、微細な構造等であるがゆえにそれを適正に検査する方式も重要となってくる。従来においては、パッケージ後にデバイスを回転させることや、あるいは振動等の手段を用いてその特性の評価を実行してきたが、微細加工技術後のウェハ状態等の初期段階において適正な検査を実行して不良を検出することにより歩留りを向上させ製造コストをより低減することが可能となる。特開平5-34371号公報においては、ウェハ上に形成された加速度センサに対して、空気を吹き付けることにより変化する加速度センサの抵抗値を検出して加速度センサの特性を判別する検査方式が提 50

案されている。

【0005】

また、パッケージ前には、製造段階で生じるデバイスのばらつきを補償することも行なわれている。たとえば、特開平10-70268号公報においては、半導体圧力センサについて製造段階で生じるデバイスのばらつきにより生じるセンサ出力であるオフセット電圧の調整方式が開示されている。

【0006】

これにより、製造段階で生じる各々のデバイスのばらつきに対して補償することが可能となる。

【特許文献1】特開平5-34371号公報

10

【特許文献2】特開平10-70286号公報

【非特許文献1】技術調査レポート第3号(経済産業省産業技術環境局技術調査室 製造産業局産業機械課 発行 平成15年3月28日)

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、製造段階で生じるデバイスのばらつきはオフセット電圧のみならずたとえばセンサ感度にも現れてくる。したがって、製造段階で生じるデバイスのばらつきによりセンサの出力電圧を増幅する増幅率も調整することが必要である。

【0008】

20

特に、製造段階で生じるデバイスのばらつきをパッケージ前のテスタで実行されるウェハテストのテスト結果に基づいて判別して後の工程において有用に用いることができれば効率的である。

【0009】

本発明は上記のような問題を解決するためになされたものであって、テスタでのテスト結果を用いて製造段階でのばらつきを補償することが可能な微小構造体を有する半導体装置、その製造方法、その製造方法プログラムおよび半導体製造装置を提供することを目的とする。

【課題を解決するための手段】

【0010】

30

本発明に係る半導体装置は、半導体基板に形成された可動部を有する微小構造体と、微小構造体の可動部の動きに基づいて検出される電気的な検出信号を増幅して出力する増幅部とを備える。増幅部は、電気的な検出信号を増幅して出力するための増幅部の特性値を調整するための調整手段を有し、半導体基板に形成された微小構造体に対して、テスト音波が出力されるウェハテストが実行され、ウェハテスト時においてテスト音波に応答した可動部の動きにより電気的な検出信号が検出されて、検出結果と予め記憶された検出結果に対応する補正情報とに基づいて、調整手段により増幅部の特性値がパッケージ後検査前に調整される。

【0011】

好ましくは、ウェハテスト時においてテスト音波に応答した可動部の動きにより検出された電気的な検出信号に基づいて、テスト結果情報に含まれる微小構造体のばらつきに対応する複数のグループのうちの対応した1つのグループに分類分けされる。調整手段は、複数のグループにそれぞれ対応して設けられた複数の調整値のうち、対応した1つのグループに属する調整値に設定する。

【0012】

好ましくは、調整手段は、増幅部の増幅率およびオフセット電圧値の少なくともいずれか一方を調整する。

【0013】

好ましくは、増幅部は、複数の増幅器をさらに含み、複数の増幅器の少なくとも1つの調整値は、調整手段により分類分けされた1つのグル

50

ープに対応する調整値に調整される。

【0014】

特に、調整手段は、半導体基板上に設けられた複数のパッドと、各々が、複数のパッドの間にそれぞれ設けられ、複数のパッドと電気的に結合された複数の抵抗素子とを有する。複数のパッドのうちの2つのパッドが選択されて、2つのパッドの間に設けられた抵抗素子の抵抗値に基づいて増幅部の特性値を調整する。

【0015】

特に、調整手段は、増幅部の特性値を決定する調整データを格納するための記憶部を含む。テスト音波に応答した可動部の動きにより検出された電気的な検出信号と予め記憶された検出結果に対応する補正情報とに基づいて、増幅部の特性値を決定する調整データが決定され、記憶部に格納される。

10

【0016】

調整手段は、パッケージ後検査の結果に基づいて前記増幅部の特性値を再調整する。

好ましくは、半導体装置は、半導体加速度センサ、半導体圧力センサおよび半導体角速度センサのいずれか1つに相当する。

【0017】

本発明に係る半導体装置の製造方法であって、基板に形成された可動部を有する微小構造体と、微小構造体の可動部の動きに基づいて検出される検出信号を増幅する増幅部とを含む半導体装置の製造方法であって、パッケージング前において半導体基板に形成された微小構造体に対してテスト音波が出力されるウェハテストを実行するステップと、ウェハテストの実行によりテスト音波に応答した可動部の動きにより電気的な検出信号を検出するステップと、検出信号の検出結果と予め記憶された検出結果に対応する補正情報とに基づいて、増幅部の特性値をパッケージ後検査前に調整するステップとを備える。

20

【0018】

好ましくは、パッケージ後検査の結果に基づいて増幅部の特性値を再調整するステップをさらに備える。

【0019】

本発明に係る半導体装置の製造方法プログラムは、上記に記載される半導体装置の製造方法をコンピュータに実行させる。

【0020】

30

本発明に係る半導体製造装置は、半導体基板に形成された可動部を有する微小構造体と、微小構造体の可動部の動きに基づいて検出される電気的な検出信号を増幅して出力する増幅部とを備え、増幅部は、電気的な検出信号を増幅して出力するための増幅部の特性値を調整するための調整手段を有する半導体装置を製造する半導体製造装置であって、半導体基板に形成された微小構造体に対して、テスト音波が出力されるウェハテストが実行され、ウェハテスト時においてテスト音波に応答した可動部の動きにより電気的な検出信号が検出されて、検出結果と予め記憶された検出結果に対応する補正情報とに基づいて、パッケージ後検査前に増幅部の特性値を調整するように調整手段を制御する。

【0021】

好ましくは、調整手段は、半導体基板上に設けられた複数のパッドと、各々が、複数のパッドの間にそれぞれ設けられ、複数のパッドと電気的に結合された複数の抵抗素子とを有する。ワイヤボンディングにより2つのパッドの間に設けられた抵抗素子の抵抗値に基づいて増幅部の特性値を調整するように複数のパッドのうちの2つのパッドを選択する。

40

【0022】

好ましくは、調整手段は、増幅部の特性値を決定する調整データを格納するための記憶部を含み、テスト音波に応答した可動部の動きにより検出された電気的な検出信号と予め記憶された検出結果に対応する補正情報とに基づいて、増幅部の特性値を決定する調整データが決定され、調整手段の記憶部に格納するように指示する。

【発明の効果】

【0023】

50

本発明に係る半導体装置、その製造方法、その製造方法プログラムおよび半導体製造装置は、ウェハテスト時においてテスト音波に応答した可動部の動きにより電気的な検出信号が検出されて、検出結果と予め記憶された検出結果に対応する補正情報とに基づいて、増幅部の特性値を調整するための調整手段により特性値がパッケージ後検査前に調整される。

【0024】

これにより、パッケージ後の出荷前検査工程において、当該検査時に出力が飽和しないように事前に粗調整を実行しておくことができるため出荷前検査時の検査時間や補正時間が短くなる。

【発明を実施するための最良の形態】

10

【0025】

以下、この発明の実施の形態について図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付しその説明は繰返さない。

【0026】

(実施の形態1)

図1は、本発明の実施の形態1に従う半導体装置の処理工程の一部を説明する図である。

【0027】

ここでは、半導体シリコンウェハ10(以下、単にウェハとも称する)が処理される流れが示されている。

20

【0028】

図1を参照して、ウェハ10上には、図示しないが微小構造体を有する複数のチップが形成されているものとする。そして、テスタ1に搬送されてウェハテストが実行される。そして、次にダイシング部50に搬送されてダイシング工程が実行される。具体的には、ウェハ上に形成された複数のチップがダイシングソーによりチップ毎にカッティングされる。そして、ボンダー60に搬送される。ボンダー60において、各チップ毎に基板側のリード電極とチップに形成されているボンディングパッドとを接続するボンディング工程が実行される。

【0029】

そして、図示しないが後の工程においてチップの封入あるいは封止工程(パッケージング工程とも称する)が実行される。なお、後述するが、テスタ1でのウェハテスト結果であるテスト情報がボンダー60に伝達される。

30

【0030】

図2は、図1の処理の流れを説明するフロー図である。

図2に示されるように上述したテスタ1によりウェハテスト工程が実行される(ステップSP0)。次に、ダイシング50によってダイシング工程(ステップSP1)が実行される。そして次にボンダー60によりワイヤボンディング等のボンディング工程が実行される(ステップSP2)。そしてボンディングが実行された後、パッケージング工程が行なわれる(ステップSP3)。そして、パッケージング工程後、出荷前の完成品をテストする出荷前検査工程が実行される(ステップSP4)。

40

【0031】

本例においては、テスタ1におけるウェハテストのテスト結果に基づいて、製造段階でのデバイスのばらつきを補正する方式について説明する。具体的には、ウェハテスト時に検出されたテスト結果から当該テスト結果に対応する補正情報を参照して、デバイスの出力電圧を調整する方式について説明する。

【0032】

まず、本発明の実施の形態1に従うテスタ1について説明する。

図3は、本発明の実施の形態1に従う微小構造体のテスタ1を説明する概略構成図である。

【0033】

50

図3を参照して、ここでは本発明の実施の形態1に従うテスタ(検査装置)1と、微小な可動部を有する微小構造体のセンサチップTP(以下、単にチップとも称する)が複数形成された基板(ウェハ)10とが示されている。

【0034】

本例においてはテストする微小構造体の一例として、多軸である3軸加速度センサを挙げて説明する。

【0035】

テスタ1は、疎密波である音波を出力するスピーカ2と、外部とテスタ内部との間で出入力データの授受を実行するための入出力インターフェース15と、テスタ1全体を制御する制御部20と、テスト対象物との接触に用いられるプローブ針4と、プローブ針4を介してテスト対象物の特性評価となる測定値を検出するための測定部25と、制御部20からの指示に応答してスピーカ2を制御するスピーカ制御部30と、外部の音を検出するマイクロフォン(マイク)3と、マイク3が検出した音波を電圧信号に変換し、さらに増幅して制御部20に出力するための信号調整部35と、各種プログラムおよびテスト対象物の特性評価となる情報を格納している記憶部40とを備える。なお、マイク3は、テスト対象物近傍に配置することが可能である。

10

【0036】

本発明の実施の形態1に従うテスタの検査について説明する前にまずテスト対象物である微小構造体の3軸加速度センサについて説明する。なお、ここでは、センサの検出電圧を出力するセンサ部についてのみ説明し、後のセンサから検出された検出電圧を増幅する増幅部については後述する。

20

【0037】

図4は、3軸加速度センサのデバイス上面から見た図である。

図4に示されるように、基板10に形成されるチップTPには、複数の電極パッドPDがその周辺に配置されている。そして、電気信号を電極パッドに対して伝達あるいは電極パッドから伝達するために金属配線が設けられている。そして、中央部には、クローバ型を形成する4つの重錐体ARが配置されている。

【0038】

図5は、3軸加速度センサの概略図である。

図5を参照して、この3軸加速度センサはピエゾ抵抗型であり検出素子であるピエゾ抵抗素子が拡散抵抗として設けられている。このピエゾ抵抗型の加速度センサは、安価なICプロセスを利用するとともに、検出素子である抵抗素子を小さく形成しても感度低下がないため、小型化・低コスト化に有利である。

30

【0039】

具体的な構成としては、中央の重錐体ARは4本のビームBMで支持した構造となっている。ビームBMはX、Yの2軸方向で互いに直交するように形成されており、1軸当たりに4つのピエゾ抵抗素子を備えている。Z軸方向検出用の4つのピエゾ抵抗素子は、X軸方向検出用ピエゾ抵抗素子の横に配置されている。重錐体ARの上面形状はクローバ型を形成し、中央部でビームBMと連結されている。このクローバ型構造を採用することにより、重錐体ARを大きくすると同時にビーム長も長くすることができるため小型であっても高感度な加速度センサを実現することが可能である。

40

【0040】

このピエゾ抵抗型の3軸加速度センサの動作原理は、重錐体が加速度(慣性力)を受けると、ビームBMが変形し、その表面に形成されたピエゾ抵抗素子の抵抗値の変化により加速度を検出するメカニズムである。そしてこのセンサ出力は、3軸それぞれ独立に組込まれた後述するホイートストンブリッジの出力から取り出す構成に設定されている。

【0041】

図6は、各軸方向の加速度を受けた場合の重錐体とビームの変形を説明する概念図である。

【0042】

50

図6に示されるようにピエゾ抵抗素子は、加えられた歪みによってその抵抗値が変化する性質（ピエゾ抵抗効果）を持っており、引張歪みの場合は抵抗値が増加し、圧縮歪みの場合は抵抗値が減少する。本例においては、X軸方向検出用ピエゾ抵抗素子R_{x1}～R_{x4}、Y軸方向検出用ピエゾ抵抗素子R_{y1}～R_{y4}およびZ軸方向検出用ピエゾ抵抗素子R_{z1}～R_{z4}が一例として示されている。

【0043】

図7は、各軸に対して設けられるホイートストンブリッジの回路構成図である。

図7(a)は、X(Y)軸におけるホイートストンブリッジの回路構成図である。X軸およびY軸の出力電圧としてはそれぞれV_{xout}およびV_{yout}とする。

【0044】

図7(b)は、Z軸におけるホイートストンブリッジの回路構成図である。Z軸の出力電圧としてはV_{zout}とする。

【0045】

上述したように加えられた歪みによって各軸4つのピエゾ抵抗素子の抵抗値は変化し、この変化に基づいて各ピエゾ抵抗素子は例えばX軸Y軸においては、ホイートストンブリッジで形成される回路の出力各軸の加速度成分が独立に分離された出力電圧として検出される。なお、上記の回路が構成されるように図4で示されるような上述した金属配線等が連結され、所定の電極パッドから各軸に対する出力電圧が検出されるように構成されている。

【0046】

また、この3軸加速度センサは、加速度のDC成分も検出することができるため重力加速度を検出する傾斜角センサとしても用いることが可能である。

【0047】

図8は、3軸加速度センサの傾斜角に対する出力応答を説明する図である。

図8に示されるようにセンサをX, Y, Z軸周りに回転させX, Y, Z軸それぞれのブリッジ出力をデジタルボルトメータで測定したものである。センサの電源としては低電圧電源+5Vを使用している。なお、図8に示される各測定点は、各軸出力のゼロ点オフセットを算術的に減じた値がプロットされている。

【0048】

図9は、重力加速度（入力）とセンサ出力との関係を説明する図である。

図9に示される入出力関係は、図8の傾斜角の余弦からX, Y, Z軸にそれぞれ関わっている重力加速度成分を計算し、重力加速度（入力）とセンサ出力との関係を求めてその入出力の線形性を評価したものである。すなわち加速度と出力電圧との関係はほぼ線形である。

【0049】

図10は、3軸加速度センサの周波数特性を説明する図である。

図10に示されるようにX, Y, Z軸それぞれのセンサ出力の周波数特性は、一例として3軸ともに200Hz付近まではフラットな周波数特性を示しておりX軸においては602Hz、Y軸においては600Hz、Z軸においては883Hzにおいて共振している。

【0050】

再び図3を参照して、本発明の実施の形態1に従うテスタの検査は、微小構造体である3軸加速度センサに対して疎密波である音波を出力することによりその音波に基づく微小構造体の可動部の動きを検出してその特性を評価する方式である。

【0051】

図11のフローチャート図を用いて、本発明の実施の形態1に従う微小構造体の検査方式について説明する。

【0052】

図11を参照して、まず微小構造体の検査（テスト）を開始（スタート）する（ステップS0）。次に、検出チップTPの電極パッドPDにプローブ針4を接触させる（ステップ

10

20

30

40

50

PS 1)。具体的には、図5で説明したホイートストンブリッジ回路の出力電圧を検出するため所定の電極パッドPDにプローブ針4を接触させる。なお、図1の構成においては、一組のプローブ針4を用いた構成が示されているが、複数組のプローブ針を用いた構成とすることも可能である。複数組のプローブ針を用いることにより並列に出力信号を検出することができる。

【0053】

次に、スピーカ2から出力するテスト音波を設定する(ステップS2a)。具体的には、制御部20は、出入力インターフェース15を介して外部からの入力データの入力を受ける。そして、制御部20は、スピーカ制御部30を制御し、入力データに基づいて所望の周波数および所望の音圧のテスト音波をスピーカ2から出力するようスピーカ制御部30に対して指示する。次に、スピーカ2から検出チップTPに対してテスト音波を出力する(ステップS2b)。

【0054】

次に、マイク3を用いてスピーカ2から検出チップTPに対して与えられるテスト音波を検出する(ステップS3)。マイク3で検出したテスト音波は信号調整部35において、電圧信号に変換・増幅されて制御部20に出力される。

【0055】

次に、制御部20は、信号調整部35から入力される電圧信号を解析し、判定して、所望のテスト音波が到達しているかどうかを判定する(ステップS4)。

【0056】

ステップS4において、制御部20は、所望のテスト音波であると判定した場合には、次のステップS5に進み、検出チップの特性値を測定する。具体的には、プローブ針4を介して伝達される電気信号に基づいて測定部25で特性値を測定する(ステップS5)。

【0057】

具体的には、スピーカ2から出力される疎密波であるテスト音波の到達すなわち空気振動により検出チップの微小構造体の可動部は動く。この動きに基づいて変化する微小構造体である3軸加速度センサの抵抗値の変化についてプローブ針4を介して電気的な検出信号である出力電圧を測定することが可能である。

【0058】

一方、ステップS4において、所望のテスト音波でないと判定した場合には、再びステップS2に戻りテスト音波を再設定する。その際、制御部20は、スピーカ制御部30に対してテスト音波の補正をするようにスピーカ制御部30に対して指示する。スピーカ制御部30は、制御部20からの指示に応答して所望のテスト音波となるように周波数および/または音圧を微調整してスピーカ2から所望のテスト音波を出力するよう制御する。なお、本例においては、テスト音波を検出して、所望のテスト音波に補正する方式について説明しているが、予め所望のテスト音波が検出チップの微小構造体に到達する場合には、特にテスト音波の補正手段およびテスト音波を補正する方式を設けない構成とすることも可能である。具体的には、予めステップS2a～S4に至る処理をテスト開始前に実行し、スピーカ制御部30において、所望のテスト音波を出力するための補正された制御値を記憶する。そして、実際の微小構造体のテスト時には、スピーカ制御部30は、この記録された制御値でスピーカ2への入力を制御することにより、上述したテスト時におけるステップS3およびS4の処理を省略することも可能である。

【0059】

次に、制御部20は、測定された特性値すなわち測定データが、許容範囲であるかどうかを判定する(ステップS6)。ステップS6において、許容範囲であると判定された場合には合格(ステップS7)であるとし、データの出力および保存を実行する(ステップS8)。そして、ステップS9に進む。本発明の実施の形態1においては、制御部20において、許容範囲の判定としてスピーカ2から出力されるテスト音波の入力により、3軸加速度センサの周波数応答特性を検出して、そのチップが適正な特性を有しているかどうかを判定する。なお、データの保存については、制御部20からの指示に基づいてテス

10

20

40

50

1 内部に設けられた記憶部 40 に記憶されるものとする。また、記憶部 40 には、許容範囲に関する情報とともに、許容範囲に含まれるチップについて、測定データに基づいてデバイスの特性を評価あるいは判定するテスト情報も記憶されているものとする。なお、このテスト情報には、後述するが例えば後段の回路である増幅部の特性値を調整するための測定データに対応する補正情報も含まれるものとする。

【 0 0 6 0 】

ステップ S 9 において、次に検査するチップがない場合には、微小構造体の検査（テスト）を終了する（ステップ S 10）。

【 0 0 6 1 】

一方、ステップ S 9 において、さらに次の検査すべきチップがある場合には、最初のステップ S 1 に戻り再び上述した検査を実行する。

【 0 0 6 2 】

ここで、ステップ S 6 において、制御部 20 は、測定された特性値すなわち測定データが、許容範囲ではないと判定した場合には不合格（ステップ S 11）であるとし、再検査する（ステップ S 12）。具体的には、再検査により、許容範囲外であると判定されるチップについては除去することができる。あるいは、許容範囲外であると判定されるチップであっても複数のグループに分けることができる。すなわち、厳しいテスト条件にクリアできないチップであっても補修・補正等行なうことにより実際上出荷しても問題もないチップも多数存在することが考えられる。したがって、再検査等によりそのグループ分けを実行することによりチップを選別し、選別結果に基づいて出荷することも可能である。

【 0 0 6 3 】

なお、本例においては、一例として 3 軸加速度センサの動きに応答して、3 軸加速度センサに設けられたピエゾ抵抗素子の抵抗値の変化を出力電圧により検出し、判定する構成について説明したが特に抵抗素子に限られず容量素子やリアクタンス素子等のインピーダンス値の変化もしくはインピーダンス値の変化に基づく電圧、電流、周波数、位相差、遅延時間および位置等の変化を検出し、判定する構成とすることも可能である。

【 0 0 6 4 】

図 12 は、スピーカ 2 から出力されたテスト音波に応答する 3 軸加速度センサの周波数応答を説明する図である。

【 0 0 6 5 】

図 12 においては、音圧として 1 Pa (パスカル) のテスト音波を与えて、その周波数を変化させた場合に 3 軸加速度センサから出力される出力電圧が示されている。縦軸が 3 軸加速度センサの出力電圧振幅 (mV)、横軸がテスト音波の周波数 (Hz) を示している。

【 0 0 6 6 】

ここでは、特に X 軸方向に対して得られる出力電圧が示されている。本例においては、X 軸のみしか図示していないが、同様に Y 軸および Z 軸においても同様の周波数特性を得ることが可能であるため 3 軸それぞれにおいて加速度センサの特性を評価することができる。

【 0 0 6 7 】

次に、上述した本発明の実施の形態 1 に従うテスト音波に従うウェハテストを実行した場合に、許容範囲であると判定されたチップに対して、測定データに基づいてデバイスの特性を評価あるいは判定する方式について説明する。

【 0 0 6 8 】

ここでは、一例として、デバイスのセンサ感度のばらつきの判定について説明する。

図 13 は、本発明の実施の形態 1 に従うテスト 1 の検査結果に基づいてデバイスのセンサ感度のばらつきの判定を説明する図である。

【 0 0 6 9 】

ここでは、テスト 1 のテスト音波に従って検出される検出電圧の基準値を S 0 (理想的な検出電圧値) とした場合において、実際のデバイスから検出された検出電圧 r に従って

10

20

30

40

50

分類分けする方式が示されている。具体的には、0.5S0～1.5S0の範囲において0.1S0毎にグループ分けされている。たとえば、 $r < 0.5S0$ の場合には、グループ1とする。また、 $0.5S0 \leq r < 0.6S0$ の場合には、グループ2とする。同様の方式に従って、 $1.4S0 \leq r < 1.5S0$ の場合にはグループ11とする。そして、 $r \geq 1.5S0$ の場合には、グループ12とする。これらの情報は、テスト1の記憶部40に格納されており、制御部20の指示のもと読み出されて分類判断が実行されるものとする。

【0070】

そして、この分類判断に基づいて、後述する增幅部の特性値、具体的には、增幅率を調整する。

10

【0071】

ここでは、 $0.9S0 \leq r < 1.0S0$ の場合におけるグループ6の增幅率10倍($\times 10$)を基準としてこの増幅値A0($= 10S0$)のほぼ $\pm 10\%$ の範囲内に各グループに対応する検出電圧が増幅されるように調整する。

20

【0072】

たとえば、グループ2の場合には、增幅率18倍($\times 18$)に設定される。また、グループ3の場合には、增幅率15倍($\times 15$)に設定される。また、グループ11の場合には、增幅率7倍($\times 7$)に設定される。このようにデバイスから検出される検出電圧のばらつきに対応して増幅器の増幅率を調整することにより各デバイスにおけるセンサ感度の補正が可能となる。

【0073】

なお、グループ1あるいはグループ12の場合には検出電圧が小さすぎるあるいは大きすぎるすなわちセンサ感度が低すぎるあるいは高すぎるためセンサに適さないすなわち許容範囲外として不合格としている。

【0074】

そして、本例においては、このテスト1でのテスト結果がテスト結果情報としてボンダ-60に出力される。具体的には、例えば増幅部の特性値を調整するための補正情報としてセンサ感度を調整するの増幅率に関する調整データが出力される。

【0075】

図14は、本発明の実施の形態1に従う加速度センサの増幅部を説明する図である。

30

図14を参照して、ここでは、図7で説明したホイートストンブリッジの回路構成で示される本発明の実施の形態1に従うセンサ部SNとセンサ部SNの出力結果を増幅する増幅部とが示されている。

【0076】

センサ部SNについては、図7で説明したように各軸(X, Y, Z)についてホイートストンブリッジが形成されてセンサ部SNから可動部の動きに従って出力電圧が検出される。たとえば、ここでは、1軸について検出された出力電圧を増幅する場合が示されている。

【0077】

増幅部は、直列に接続された多段構成の複数の増幅器で構成される。具体的には、本例においては2段構成の増幅器100, 300が示される。また、増幅部は、増幅器100に対してオフセット電圧を調整するオフセット電圧調整部200をさらに含む。なお、本例においては、一例として増幅器100の増幅率を調整する場合について説明する。ここで、増幅器100は、いわゆるインスツルメンテーション・アンプである。

40

【0078】

増幅器100は、コンパレータ110～112と、抵抗素子101～106と、抵抗調整部120とを含む。なお、コンパレータ110および111は、非反転増幅段を構成し、コンパレータ112は、差像増幅段を構成する。

【0079】

コンパレータ110は、ノードN0とノードN1とに伝達された入力電圧を比較して、

50

その結果をノードN2に伝達する。抵抗素子103は、ノードN2とノードN1との間に電気的に結合される。抵抗調整部120は、ノードN1とノードN5との間に電気的に結合される。抵抗素子104は、ノードN5とノードN7との間に電気的に結合される。コンパレータ111は、ノードN5とノードN6とに伝達された入力電圧を比較して、その結果をノードN7に伝達する。抵抗素子101は、ノードN2とノードN3との間に電気的に結合される。抵抗素子105は、ノードN7とノードN8との間に電気的に結合される。コンパレータ112は、ノードN3とノードN8とに伝達された入力電圧を比較して、その結果をノードN4に伝達する。抵抗素子102は、ノードN3とノードN4との間に電気的に結合される。抵抗素子106は、ノードN8とノードN9との間に電気的に結合される。

10

【0080】

抵抗調整部120は、抵抗値の調整が可能であり、この抵抗値の調整に基づいてコンパレータ110および111のゲイン（増幅率）が調整される。具体的には、基準となる基準抵抗値から抵抗値を高くすればするほど、ノードN1およびN5にかかる負荷が上昇するためゲイン（増幅率）が下がり、逆に基準となる基準抵抗値から抵抗値を低くすればするほどノードN1およびN5にかかる負荷が下降するためゲイン（増幅率）が上がることとなる。

【0081】

オフセット電圧調整部200は、コンパレータ210と電圧調整部220とを含む。

コンパレータ210は、ノードN10とノードN11とに伝達された入力電圧を比較して、その結果をノードN9に伝達する。なお、このコンパレータ210は、出力ノードN9と入力ノード10とが電気的に結合されたいわゆるボルテージフォロワであり、ノードN11に伝達された電圧に追従して同一の電圧がノードN9に伝達される。

20

【0082】

電圧調整部220は、後述するが電源電圧Vddと接地電圧GNDとの間に設けられた抵抗素子により抵抗分割されており、ノードN11と接続する抵抗素子の接続位置により抵抗分割に伴う電圧の調整が可能である。

【0083】

オフセット電圧の調整は、この電圧調整部220における抵抗素子の接続位置を調整することにより調整される。

30

【0084】

増幅器300は、増幅器100の増幅出力信号と、所定の基準電圧信号Vrefとの入力を受けて設定されたの増幅率で増幅出力信号をさらに増幅して出力する。ここでは、簡略して記載しているが、増幅器300についても増幅器100と同様の構成であり、抵抗調整部の抵抗値を調整することにより増幅率を調整可能であるものとする。なお、オフセット電圧を調整するオフセット電圧調整部200は、初段の増幅器100に対して設けられているが、後段の増幅器300に対して設けることも可能である。

【0085】

一般的に多段構成の増幅器の場合には、各段の増幅器それぞれについて独立に調整可能であり、ここでは、前段部の増幅器100の調整について説明しているが、これに限られずたとえば後段の増幅器300の増幅率を調整することも可能である。

40

【0086】

図15は、本発明の実施の形態1に従う増幅率の調整について説明する図である。

本発明の実施の形態1においては、一例として上述したボンダー60がテスト1のテスト結果情報の入力を受けて、それに基づいてワイヤボンディングを実行する場合について説明する。本例においては、本発明の実施の形態1に従うテスト音波に従うテスト検査結果に含まれる補正データに基づいて製造段階でのセンサ感度のばらつきを補償する方式について説明する。

【0087】

図15を参照して、ここでは、半導体基板1000上にセンサチップTPと、増幅部を

50

構成する2つの増幅チップAMTP, AMTP#とが載置される。そして、ボンダー60において、各チップ間の配線接続が実行される。ここでは、主に、センサチップTPと、増幅チップAMTPとの接続について説明する。

【0088】

本発明の実施の形態1に従うチップTPにおいてはセンサ部SNの周辺のパッド領域において複数の抵抗素子が設けられている。そして、複数のパッド間にそれぞれ複数の抵抗素子の各々が電気的に結合された状態となっている。

【0089】

本例においては、チップTPにおいて抵抗調整部120を構成する複数の抵抗素子と、電圧調整部220を構成する複数の抵抗素子とがそれぞれ設けられている。抵抗調整部120は、抵抗素子Ra0～RaN-1を含み、各抵抗素子がそれぞれパッドPDA0～PDA Nの間にそれぞれ設けられている。電圧調整部220は、複数の抵抗素子Rb0～RbM-1を含み、各抵抗素子がそれぞれパッドPDb0～PDbMの間にそれぞれ設けられている。

10

【0090】

そして、ワイヤボンディングによりノードN1とノードN5とそれぞれ電気的に結合される2つのパッドPDAが複数のパッドの中から選択される。これにより、ノードN1とノード5との間の抵抗値が調整される。たとえば、本例においてはノードN1とパッドPDA0とが電気的に結合される。また、ノードN5とパッドPDA2とが電気的に結合される。これにより、抵抗Ra0, Ra1がノードN1とノードN5との間に直列に接続された状態となる。

20

【0091】

したがって、このようなワイヤボンディングにより、複数のパッドPDAの中から2つのパッドPDAを選択して、電気的に結合させることによりノードN1とノードN5との間に接続される抵抗素子数を調整することが可能となり、その間の抵抗素子の抵抗値を調整することができる。これにより、上述したように例えば基準となる基準抵抗値から抵抗値を調整することにより増幅率を調整して、増幅後の出力信号の値を調整することができる。

【0092】

ボンダー60は、ワイヤボンディングに際し、上記のテスト結果情報の入力を受けて、増幅器100の増幅率を調整するためにテスタ1でのグループ分けに従って対応するグループの増幅率となるように接続関係を決定し、複数のパッドPDAの中からボンディングするパッドを選択する。なお、図示しないが、ボンダー60内においては、テスタ1からのテスト結果情報の入力を受けて増幅率を調整するためにボンディング位置を調整するための調整プログラムおよび各種制御プログラムを格納する記憶部を有しているものとする。これにより、ROMに補正值を記録して補正する方式やレーザートリミングによって抵抗体の抵抗値を変えて補正する方式に比べて非常に安価に調整することができる。

30

【0093】

また、本方式を採用することにより、パッケージング前に調整が行なわれるためパッケージング後の出荷前検査工程において、当該検査時に出力が飽和しないように設定することができるため出荷前検査時の検査時間や補正時間が短くなる。

40

【0094】

また、上述したように電圧調整部220を構成する複数の抵抗素子Rb0～RbM-1もチップTP上に構成され、パッドPDb0～PDbMの間にそれぞれ設けられている。ここで、パッドPDb0は、電源電圧Vddと電気的に結合される。また、パッドPDbMは、接地電圧GNDと電気的に結合される。したがって、複数の抵抗素子が電源電圧Vddと接地電圧GNDとの間に直列に接続された構成であり抵抗分割により、各パッドPDbから出力される電圧値を調整することが可能となる。したがって、ノードN11と接続されるパッドPDbの位置を変えることにより抵抗分割に従う所望の電圧値がコンパレータ210の入力ノードに供給される。上述したようにコンパレータ210はボルテージ

50

フォロワであるためこの抵抗分割に従う所望の電圧値がノードN 9に伝達されてオフセット電圧値として増幅器100に出力される。これにより、簡易な方式により増幅器100の特性値に含まれるオフセット電圧値を調整することが可能である。本例においては、例えば電源電圧Vddが5Vである場合に、2.5Vを基準となるオフセット電圧値（以下、オフセット基準値とも称する）として設定する。

【0095】

図16は、本発明の実施の形態1に従うオフセット電圧補正值の分類について説明する図である。

【0096】

ここでは、オフセット電圧補正值がグループ1～グループ42に細分化されて、それらに基づいて増幅器のオフセット電圧補正值（調整値）が決定されている。ここでは、オフセット基準値を基準に-20mV～20mVの範囲内において1mV毎に分類分けされた場合が示されている。そして、オフセット電圧補正值としては、オフセットのために検出された検出電圧に補正值としてオフセット電圧補正值を乗せた値がオフセット基準値に対してほぼ-0.5mV～0.5mVの範囲内に収まるように決定されている。これにより、オフセットをほぼキャンセルして精度の高い増幅器における増幅が可能となる。

10

【0097】

たとえば、検出電圧qについて、 $q < -20\text{mV}$ の場合をグループ1とする。そして、 $-20\text{mV} \leq q < -19\text{mV}$ の場合をグループ2とする。同様の方式に従って、 $19\text{mV} \leq q < 20\text{mV}$ の場合をグループ41とする。さらに $q \geq 20\text{mV}$ の場合をグループ42とする。そして、このグループ分けに従ってオフセット電圧が決定される。たとえば、グループ2に対応する場合には、オフセット電圧補正值は $+19.5\text{mV}$ とされる。また、グループ3の場合には、オフセット電圧補正值は $+18.5\text{mV}$ とされる。なお、グループ1あるいはグループ42の場合には、オフセット電圧補正值が正負において過大となりすぎるため不良判定としている。これらの情報は、テスタ1の記憶部40に格納されており、制御部20の指示のもと読み出されて分類判断が実行されるものとする。

20

【0098】

本発明の実施の形態1においては、テスタ1において、検出電圧qを算出して、上記の分類結果に基づき決定されるオフセット電圧補正值を決定し、そのテスト結果情報をボンダー60に出力する。ボンダー60は、オフセット電圧補正值を受けて、ワイヤボンディングにより所望のオフセット電圧となるように電圧調整部220で所定のパッドPDbとノードN11とを電気的に結合する。なお、検出電圧qは、チップTPから出力される出力基準値からオフセット基準値を差分した値に相当する。

30

【0099】

ここで、チップTPの出力基準値について説明する。

図17は、チップTPからの出力結果を説明する図である。

【0100】

上記のテスタ1において、テスト音波をデバイスに入力するとプローブ針を介して出力電圧が検出される。

40

【0101】

図17に示される波形は、ある測定区間において所定のサンプリング期間において測定した出力電圧をプロットして、検出された出力電圧の波形図である。

【0102】

ここで示されるようにチップTPからの出力結果は、基準となる出力基準値を中心に振幅する電圧信号波形となる。したがって、ある測定区間における平均値を求めることにより基準となる出力基準値を容易に測定することが可能となる。

【0103】

なお、上述のセンサ感度の検査においては、一例としてある測定区間における最大の出力電圧を検出電圧として用いることとする。

【0104】

50

したがって、本発明の実施の形態1に従うテスト方式により、センサ感度およびオフセット電圧について別々に特性検査を実行する必要がなく、1回のテストに従う測定データから簡易かつ高速に増幅器の特性値である増幅率およびオフセット電圧について並列に調整することが可能になる。

【0105】

なお、上記で説明した本発明の実施の形態1に従うセンサ感度およびオフセット電圧補正値の少なくとも一方の分類方法についてコンピュータに実行させるプログラムを予めFD、CD-ROMあるいはハードディスク等の記憶媒体に記憶させておくことも可能である。

【0106】

この場合には、テスタ1に記録媒体に格納された当該プログラムを読み取るドライバ装置を設けて、ドライバ装置を介してテスタ1内の制御部20がプログラムを受信して、上述した許容範囲の判定を実行することも可能である。さらに、ネットワーク接続されている場合には、サーバから当該プログラムをダウンロードすることも可能である。

【0107】

(実施の形態2)

上記の実施の形態1においては、ボンダー60において、テスタ1でのテスト結果情報に基づいてワイヤボンディングによりセンサの特性を調整する方式について主に説明したが、本発明の実施の形態2においては、さらに別的方式に従ってセンサの特性を調整する方式について説明する。

【0108】

図18は、本発明の実施の形態2に従う加速度センサの増幅部およびその増幅率の調整を説明する図である。

【0109】

図18を参照して、本発明の実施の形態2に従う加速度センサの増幅部は、いわゆるプログラムブルアンプ(PGA)で構成される。

【0110】

具体的には、上述したセンサ部SNで構成されるセンサチップTP#と、プログラムブルアンプ400および記憶部450で構成される増幅チップAPTとが半導体基板1001上に載置されて、各チップ間の配線接続が実行される。なお、本例においては、一例として記憶部450は、不揮発的なデータ記憶が可能なフラッシュメモリであるEEPROMで構成したものが示されているがこれに限られず、他のメモリを用いることも可能である。

【0111】

プログラムアンプ400は、記憶部450に記憶されたデータに基づいてアンプの特性を調整することが可能である。

【0112】

本発明の実施の形態2において、センサの特性を調整する方式について説明する。

本発明の実施の形態2においては、実施の形態1で説明したのと同様の方式に従ってテスタ1においてウェハテストを実行する。そして、テスタ1のテスト結果情報をROMデータ書き込み装置45に出力する。

【0113】

ROMデータ書き込み装置45は、テスタ1からのテスト結果情報に基づいて、図示しないROMインターフェース(I/F)を介して記憶部450にアンプの特性を決定するデータを書き込む。

【0114】

これにより、例えば記憶部450にアンプの特性に含まれる増幅率を調整する増幅率調整データを書き込むことによりプログラムアンプ400の増幅率が調整されて、増幅後の出力信号の値を調整することができる。これに伴い、パッケージング前に調整が行なわれるためパッケージング後の出荷前検査工程において、当該検査時に出力が飽和しないよう

10

20

30

40

50

に設定することができるため出荷前検査時の検査時間や補正時間が短くなる。

【0115】

なお、ここでは、アンプの特性として、増幅率を調整するための増幅率調整データについて、ROMデータ書き込み装置45を用いて記憶部450に書き込む場合について説明したが、増幅率調整データに限らず、たとえば、実施の形態1で説明した方式に従ってオフセット補正值を算出し、テスト結果情報としてROMデータ書き込み装置45に与えることにより、オフセット調整データを記憶部450に書き込んでアンプの特性に含まれるオフセット電圧を調整することも可能である。

【0116】

ここで、本発明の実施の形態2に従う増幅部は、プログラマブルアンプであるため実施の形態1においてボンダーのワイヤボンディングにしたがって増幅率の調整を実行する必要はないためパッケージ工程後においても簡易にその調整が可能であり、以下においては、パッケージ後の出荷前検査工程に再調整を実行する場合について説明する。

10

【0117】

図19は、本発明の実施の形態2に従う増幅部の特性の調整の処理の流れを説明する図である。

【0118】

図19を参照して、ここでは、パッケージング前とパッケージング後において、それぞれテスタのテスト結果情報を用いて調整する方式が示されている。

20

【0119】

パッケージング前において、ここでは、図18で説明したのと同様の構成が示されている。ここで示されているようにテスタ1でのテスト結果情報がROMデータ書き込み装置45に入力されて、ROMデータ書き込み装置45は、記憶部450に粗調整データを書き込む。例えば、ここでは、検出出力が飽和しないように増幅率を粗調整する。

20

【0120】

パッケージング後において、ここでは、出荷前検査工程において、完成品テスト装置2により検査される場合が示されている。そして、完成品テスト装置2も図示しないが図13で説明した分類判断を実行するためのテスタ1と同様の記憶部を有しているものとする。完成品テスト装置2は、パッケージング後の出荷前のデバイスに対して、最終テストを実行するものであり、たとえば加速度センサにおいては、加振器等を用いて振動を与えることにより所望の特性が検出されるか等種々のテストを実行する。

30

【0121】

また、完成品テスト装置2は、上記の実施の形態1で説明したのと同様に、検出電圧に基づいてデバイスのセンサ感度のばらつきに対する図13と同様の分類判断を実行し、増幅率を決定してテスト結果情報をROMデータ書き込み装置45#に出力する。ROMデータ書き込み装置45#は、テスト結果情報に基づいて記憶部450に最終調整データを書き込む。すなわち、ROMデータ書き込み装置45#は、テスト結果情報に基づいてパッケージ後のデバイスの増幅率を再調整する。

【0122】

したがって、当該方式により、例えば、ウェハテストのテスト結果情報を用いて、増幅部の特性についてまず粗調整し、後に実行される出荷前検査工程の検査結果に基づいて再調整することにより所望の増幅率となるように調整することにより、検査時間や補正時間を短縮することが可能となる。

40

【0123】

(実施の形態2の変形例)

図20は、本発明の実施の形態2の変形例に従う増幅部の特性の調整の処理の流れを説明する図である。

【0124】

図20を参照して、図19で説明した増幅部の調整の処理の流れとして異なる点は、パッケージング前およびパッケージング後、ともに同じROMデータ書き込み装置45によ

50

リデータの書き込みが実行される。

【0125】

当該装置により、ROMデータ書き込み装置をそれぞれ別途設ける必要がなく、システムが簡易となる。また、特に、図19で示したように完成品テスト装置2と、ROMデータ書き込み装置をそれぞれ別々に設けることも可能であるが、本例に示されているように完成品テスト装置2#にROMデータ書き込み装置45を内蔵して1つの装置として設けることも可能である。これにより設置効率も向上するとともに、制御性も向上する。

【0126】

上記の実施の形態においては、加速度センサについて形成されるチップCPについて説明したが本願発明は加速度センサに限られることなく他の可動部を有するMEMSデバイスに適用することが可能である。

10

【0127】

図21は、容量検知型センサ素子の一例としてマイクロフォンについて説明する図である。

【0128】

図21(a)を参照して、マイクロフォン70は、基板80と、基板80上に形成された酸化膜81と、酸化膜81の上に形成された振動板71(振動板から外部へ延びる延長部76を含む)と、振動板71の上に設けられ、絶縁材で形成された固定部74と、固定部74の上に設けられた背電極72とを含む。固定部74によって振動板71と背電極72との間に空間73が形成される。背電極72には複数の貫通孔が音響ホール75として設けられる。また、背電極72の表面には背電極用の取出し電極77が設けられ、振動板71の延長部76の表面には振動板用の取出し電極78が設けられている。

20

【0129】

次に、図21(b)も参照して、振動板71は基板80のほぼ中央部に設けられ、矩形状を有している。ここでは説明を簡単にするために正方形として説明する。振動板71を構成する4つの辺のほぼ中央には、それらの辺に隣接して矩形状の4つの固定部74a~74dが設けられ固定部74の上には背電極72が設けられる。背電極72は固定部74の振動板側の4つの辺と、隣接する固定部74(たとえば、74aと74bの最短距離である隣接する頂点を結ぶ4つの辺(直線)を含む八角形状を有している。

30

背電極72が矩形の振動板71の4辺の外周部に設けた固定部74で支持されるとともに、固定部74の隣接する頂点間の最短距離を結ぶ形状を有しているため、背電極72の機械強度を確保できる。

【0130】

なお、図21(b)においては、理解の容易のために振動板71と固定部74との間に間隔を設けているが実際はこの間隔は殆どない。

【0131】

また、図21(b)において各固定部74の上に背電極用取出し電極77を設け、振動板71の延長部76の表面の四隅に4個の振動板用取出し電極78を設けているが、これは歩留りを考慮したものであって、それぞれ1個ずつ存在すれば特に問題はない。

40

【0132】

振動板71は、外部からの圧力変化(音声等を含む)を受けて振動する。すなわち、このマイクロフォン70は、振動板71と背電極72とをコンデンサとして機能させるものであり、音圧信号によって振動板71が振動する際のコンデンサの静電容量の変化を電気的に取出す形態で使用することができる。

【0133】

そして、検出した電気的出力を上記で説明したような増幅部により増幅して出力することが可能である。

【0134】

図22は、ピエゾ抵抗型圧力センサの概念図である。

50

図22(a)を参照して、ピエゾ抵抗型圧力センサ90は、シリコンの基板上に異方性エッティングによりダイアフラム91を形成し、その端部の中央に拡散型ピエゾ抵抗素子92a～92dを配置している。圧力の検出には、圧力によりダイアフラム表面に形成した拡散型ピエゾ抵抗素子92a～92dに応力が作用し、その電気抵抗が変化するピエゾ抵抗効果を用いる。

【0136】

図22(b)を参照して、ここでは、ピエゾ抵抗型圧力センサ90をID-ID#で切断した断面図である。ここで示されるようにダイアフラム91の表面に拡散型ピエゾ抵抗素子92aおよび92cが配置されている。

【0137】

図22(c)は、拡散型ピエゾ抵抗素子92a～92dをブリッジ接続した場合の配線図である。

【0138】

ここで、拡散型ピエゾ抵抗素子92a～92dの抵抗値をそれぞれR1～R4とすると、圧力印加後の抵抗値R1～R4は次式の如く表される。

【0139】

【数1】

$$R1 = R3 = (1 + \alpha 1) R0$$

$$R2 = R4 = (1 + \alpha 2) R0$$

【0140】

但し、R0は、無負荷時の抵抗値、 $\alpha 1$ と $\alpha 2$ とはピエゾ抵抗係数と応力の積である。

そして、ブリッジの入出力電圧の比は次式となる。

【0141】

【数2】

$$\frac{V_o}{V_s} \cong \frac{2(\alpha 1 + \alpha 2)}{1 + \alpha 1 - \alpha 2}$$

【0142】

したがって、検出した電気的出力を上記で説明したような增幅部により増幅してこの入出力電圧を測定することにより圧力を検出することができる。

【0143】

なお、本例では、マイクロフォンあるいはピエゾ抵抗型圧力センサを例に挙げて説明したがこれに限られず、たとえば角速度センサ等の他のMEMSデバイスについても同様に適用可能である。

【0144】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【図面の簡単な説明】

【0145】

【図1】本発明の実施の形態に従う半導体装置の処理工程の一部を説明する図である。

【図2】図1の処理の流れを説明するフロー図である。

【図3】本発明の実施の形態に従う微小構造体のテスト1を説明する概略構成図である。

【図4】3軸加速度センサのデバイス上面から見た図である。

【図5】3軸加速度センサの概略図である。

【図6】各軸方向の加速度を受けた場合の重錐体とビームの変形を説明する概念図である

10

20

30

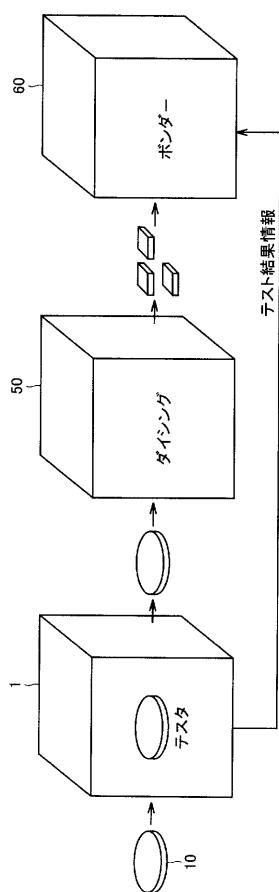
40

50

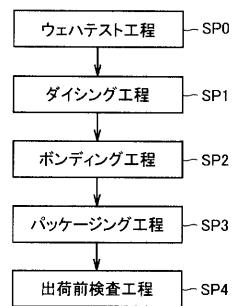
。

- 【図 7】各軸に対して設けられるホイートストンプリッジの回路構成図である。
- 【図 8】3 軸加速度センサの傾斜角に対する出力応答を説明する図である。
- 【図 9】重力加速度（入力）とセンサ出力との関係を説明する図である。
- 【図 10】3 軸加速度センサの周波数特性を説明する図である。
- 【図 11】本発明の実施の形態に従う微小構造体の検査方式について説明するフローチャート図である。
- 【図 12】スピーカ 2 から出力されたテスト音波に応答する 3 軸加速度センサの周波数応答を説明する図である。
- 【図 13】本発明の実施の形態に従うテスタ 1 の検査結果に基づいてデバイスのセンサ感度のばらつきの判定を説明する図である。 10
- 【図 14】本発明の実施の形態に従う加速度センサの増幅部を説明する図である。
- 【図 15】本発明の実施の形態に従う増幅率の調整について説明する図である。
- 【図 16】本発明の実施の形態に従うオフセット電圧の分類について説明する図である。
- 【図 17】チップ T P からの出力結果を説明する図である。
- 【図 18】本発明の実施の形態 2 に従う加速度センサの増幅部およびその増幅率の調整を説明する図である。
- 【図 19】本発明の実施の形態 2 に従う増幅部の特性の調整の処理の流れを説明する図である。 20
- 【図 20】本発明の実施の形態 2 の変形例に従う増幅部の特性の調整の処理の流れを説明する図である。
- 【図 21】容量検知型センサ素子の一例としてマイクロフォンについて説明する図である。
- 【図 22】ピエゾ抵抗型圧力センサの概念図である。
- 【符号の説明】
- 【0 1 4 6】
- 1 テスタ、2 スピーカ、5, 5 # 完成品テスト装置、10 ウェハ、45, 45
ROMデータ書き込み装置、50 ダイシング、60 ボンダー、70 マイクロフォン、90 ピエゾ抵抗型圧力センサ、100, 300 増幅器、110~112, 21
0 コンパレータ、120 抵抗調整部、200 オフセット電圧調整部、220 電圧調整部、400 PGA、450 記憶部、1000, 1001 半導体基板。 30

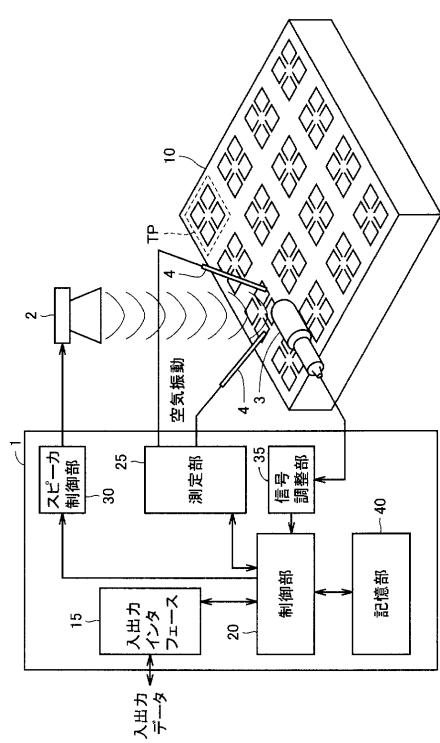
【図1】



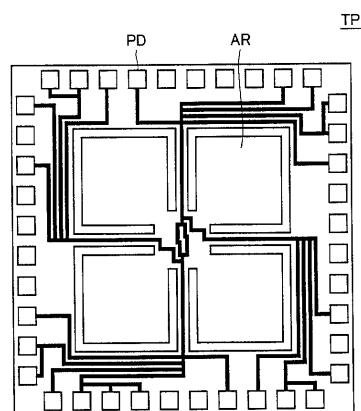
【図2】



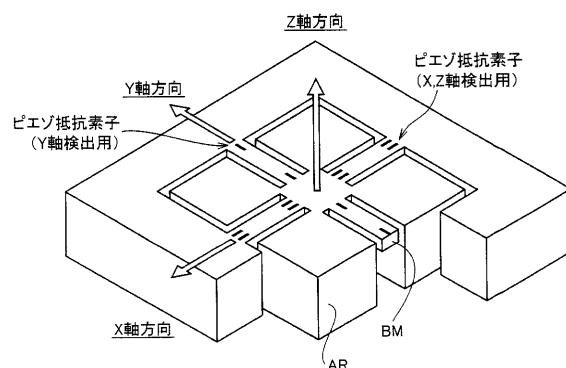
【図3】



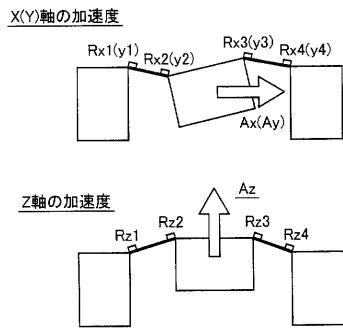
【図4】



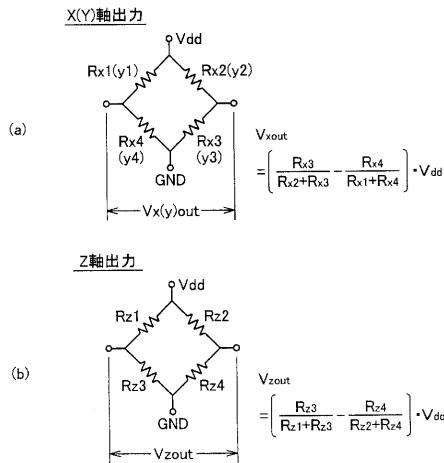
【図5】



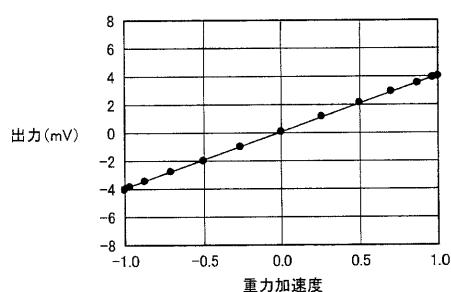
【図6】



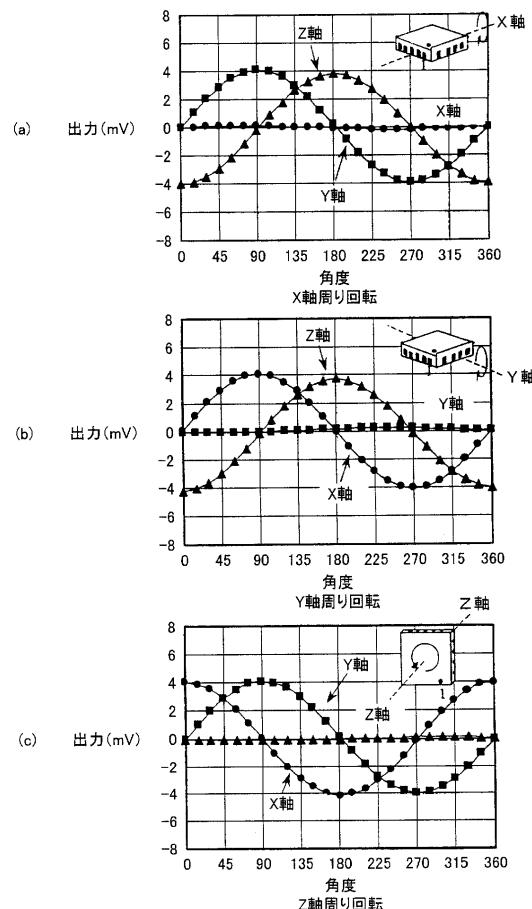
【図7】



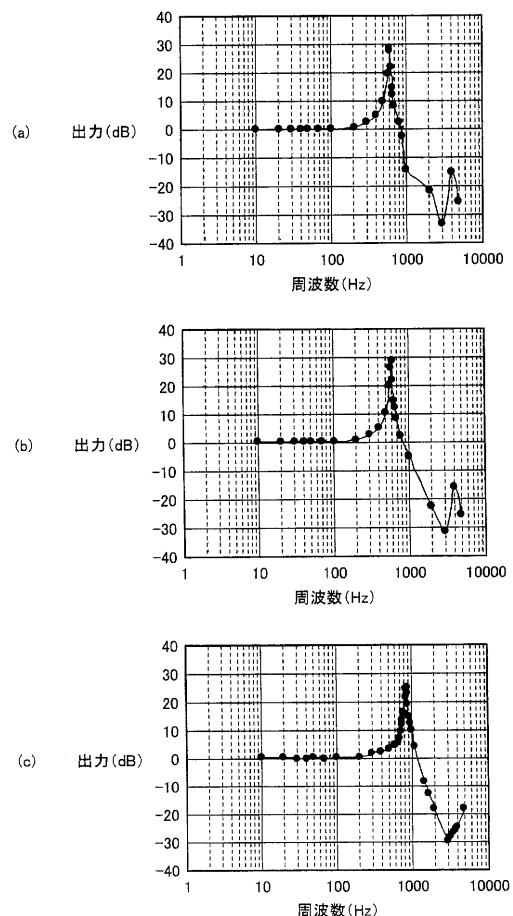
【図9】



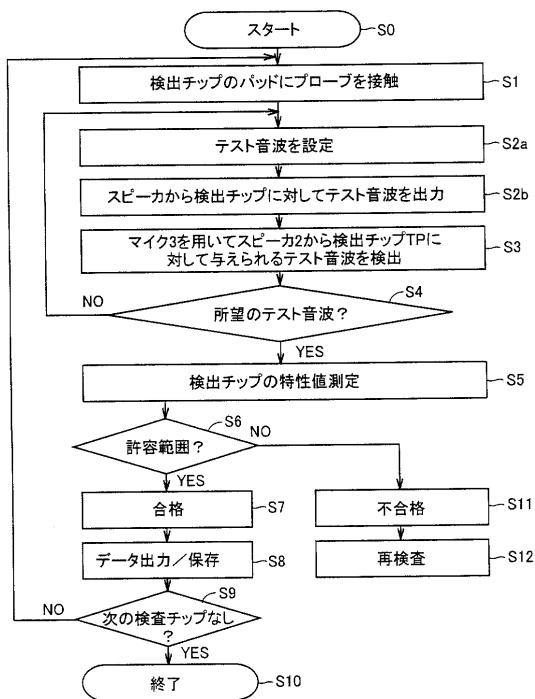
【図8】



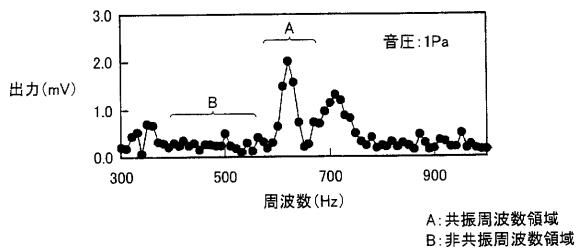
【図10】



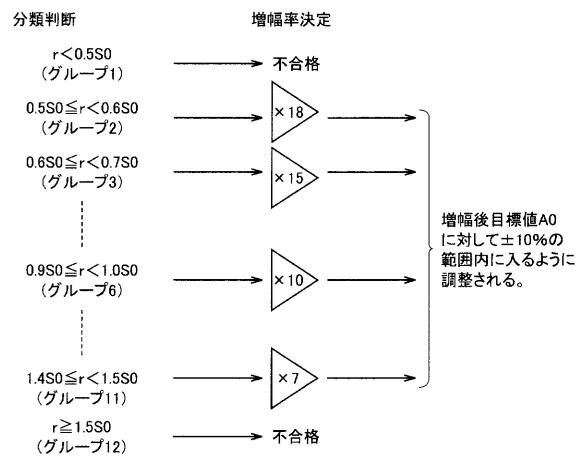
【図 1 1 】



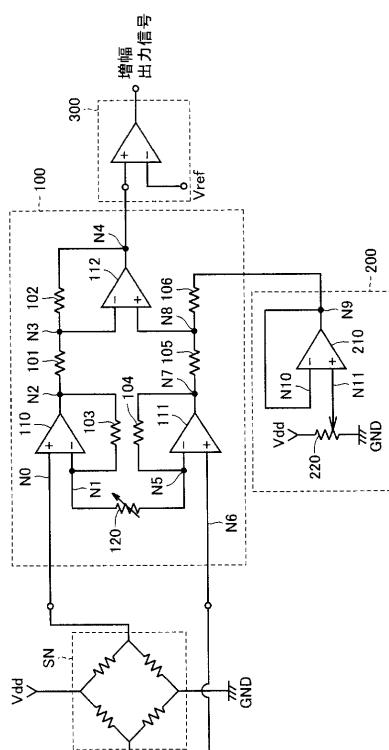
【図12】



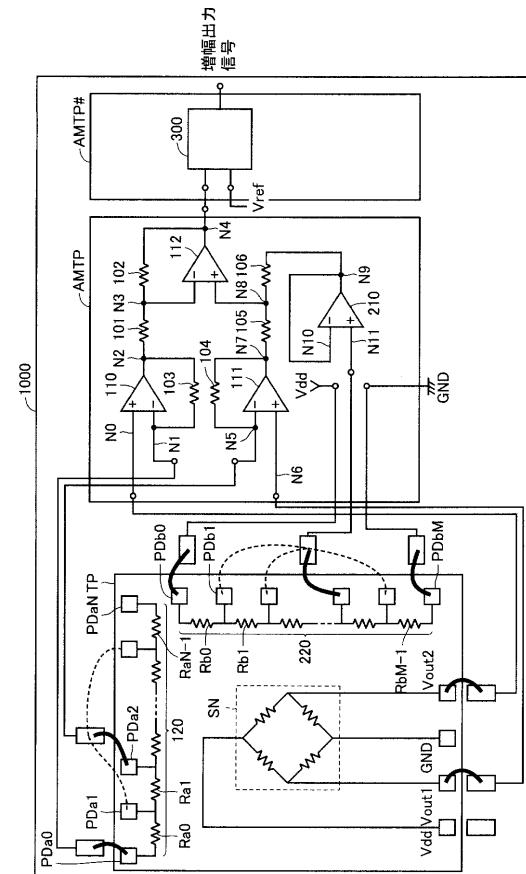
【図13】



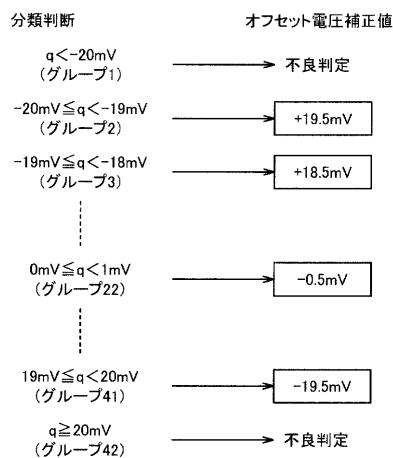
【図14】



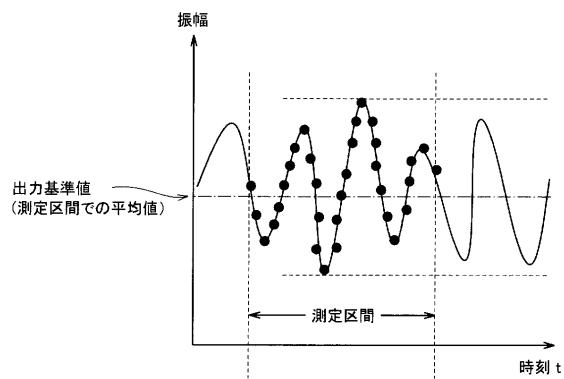
【 図 1 5 】



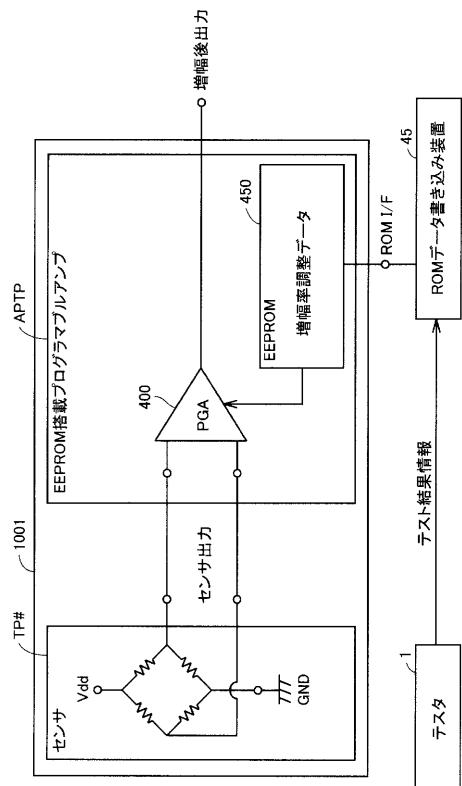
【図16】



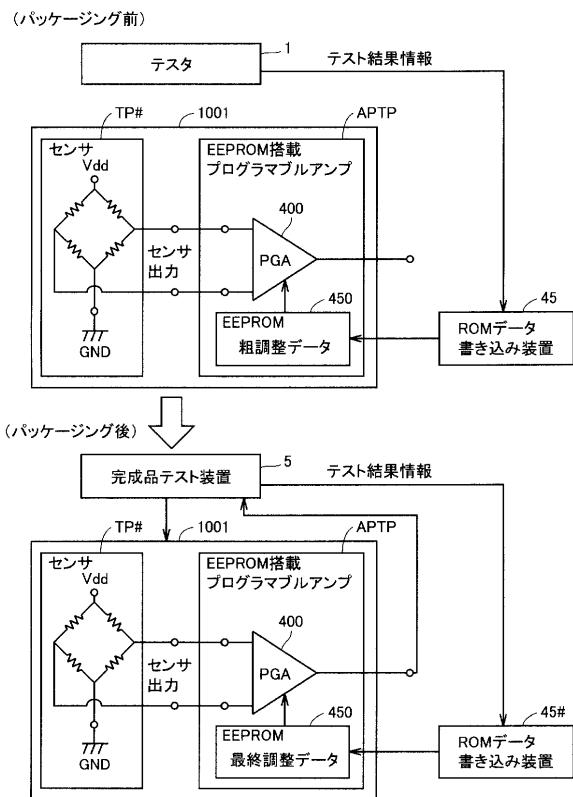
【図17】



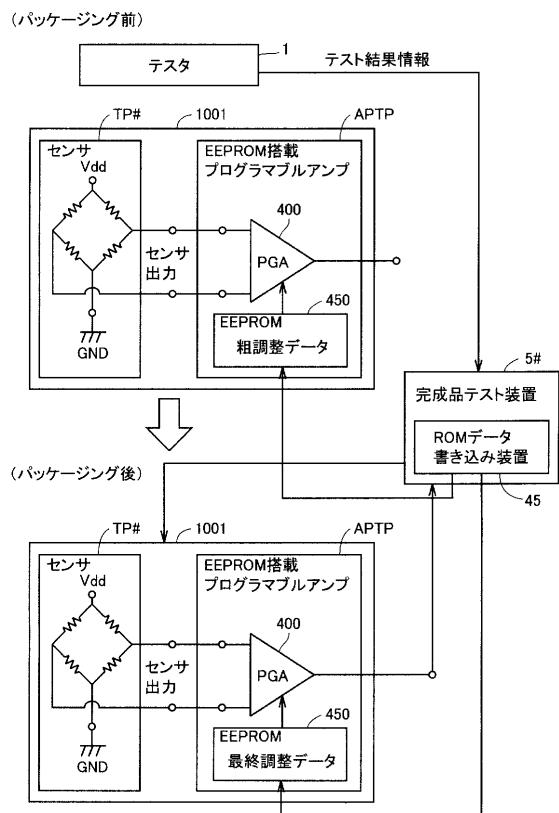
【図18】



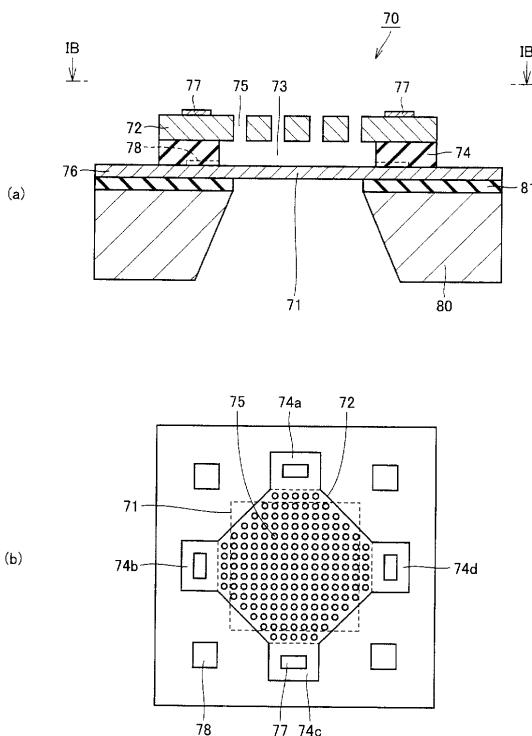
【図19】



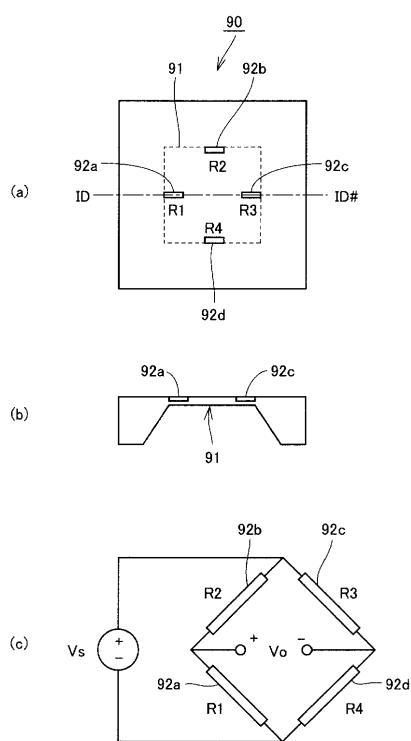
【図20】



【図21】



【図22】



フロントページの続き

(51)Int.Cl. F I

B 8 1 B	3/00	(2006.01)	B 8 1 B	3/00	
G 0 1 L	1/18	(2006.01)	G 0 1 L	1/18	A
			H 0 1 L	21/66	H

(72)発明者 池内 直樹
東京都港区赤坂五丁目3番6号 東京エレクトロン株式会社内
(72)発明者 八壁 正巳
東京都港区赤坂五丁目3番6号 東京エレクトロン株式会社内

審査官 繩山 浩二

(56)参考文献 特開平09-033567 (JP, A)
特開平05-034371 (JP, A)
特開平01-502581 (JP, A)
特開平11-183507 (JP, A)
特開平08-114622 (JP, A)
特開2000-338127 (JP, A)

(58)調査した分野(Int.Cl. , DB名)

G 0 1 P	2 1 / 0 0
B 8 1 B	3 / 0 0
G 0 1 L	1 / 1 8
G 0 1 P	2 1 / 0 2
H 0 1 L	2 1 / 6 6
H 0 4 R	1 9 / 0 4
H 0 4 R	3 1 / 0 0