(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
H01L 21/60 (2006.01)
H01L 21/52 (2006.01)

(11) 공개번호 10-2006-0047725
(43) 공개일자 2006년05월18일

(21) 출원번호 10-2005-0037577
(22) 출원일자 2005년05월04일

(30) 우선권주장 10/838,897 2004년05월04일 미국(US)

(71) 출원인 에이저 시스템즈 인크
미합중국 펜실베니아 18109 알렌타운 노스이스트 아메리칸 파크웨이 1110

(72) 발명자 알바네스, 패트리셔, 마리
미국, 펜실베니아 19428, 콘소호켄, 12 에비뉴 300 더블유.
오센바흐, 존, 더블유.
미국, 펜실베니아 19530, 커츠타운, 윌넛 드라이브 17
실링, 토마스, 에이치.
미국, 펜실베니아 18062, 매컨기, 필드뷰 드라이브 2631

(74) 대리인 정상구
이범래
신현문

심사청구 : 없음

(54) 구성 부품들의 표면 장착 부착물

요약

본 명세서는 고 디바이스 밀도 회로 보드들의 제조를 위한 표면 장착 방법을 설명한다. 기판상에 구성 부품들의 스탠드-오프 공간은 구성 부품 패키지 아래 솔더마스크를 선택적으로 생략 또는 선택적으로 제거함으로써 상당히 확장될 수 있다. 이것은 세정 동작 동안 구성 부품들의 하부측에 대한 세정액의 액세스(access)를 개선한다.

대표도

도 3

색인어

표면 장착 부착물, 솔더마스크, 솔더 영역, 구성 부품 풋프린트, 회로 러너

명세서

도면의 간단한 설명

도 1은 부분 단면도로, 회로 보드상에 솔더 장착된 리드 구성 부품 걸 윙(gull wing) 및 트랩핑된 부스러기의 종래 기술의 문제를 설명하는 개략도.

도 2는 이하 설명된 관련 치수들을 식별하는 더 자세한 개략도.

도 3은 도 1의 도면과 유사한, 그러나 SMT의 다른 형태로 트래핑된 부스러기의 문제를 설명하는 솔더 장착된 리드리스 표면 장착 구성 부품의 개략도.

도 4은 도 1의 도면과 유사한, 그러나 볼 그리드 어레이(BGA;Ball Grid Array) 또는 플립-칩(flip-chip) SMT 구성 부품에 대한 도면.

도 5는 구성 부품 아래 영역으로부터 생략된 솔더마스크를 도시하는 도 1의 SMT 솔더 장착된 구성 부품의 개략도.

도 6은 구성 부품 아래의 솔더마스크가 없을 때 도 2의 관련 치수들상에 대한 효과를 도시한 도면.

도 7은 도 5 및 도 8에 대한 구획선들(section lines)을 도시하는 도 5의 구성 부품의 평면도.

도 8은 스탠드-오프 공간(trade-off space)에서 흐르는 세정액을 도시하는, 도 7에 표시된 도 5의 SMT 구성 부품의 단면도.

도 9는 솔더마스크가 구성 부품 아래의 영역으로부터 생략된 도 3의 것과 유사한 도면.

도 10은 솔더마스크가 구성 부품 아래에 영역으로부터 생략된 도 4의 것과 유사한 도면.

도 11은 가상으로 리드 구성 부품을 또한 도시하는 종래의 기술 솔더마스크의 평면도.

도 12는 구성 부품 아래의 부분이 없는 본 발명에 따라 제조된 솔더마스크의 평면도.

도 13은 솔더 페이스트의 적용 후의 도 12의 단면도.

도 14는 솔더 페이스트의 적용 및 리플로우 후의 도 12와 유사한 평면도.

도 15는 솔더 범퍼들의 리플로우 및 SMT를 배치한 후의 SMT 디바이스의 입면도.

도 16 및 도 17은 스탠드-오프 공간에 대한 향상된 액세스를 제공하기 위한 솔더마스크의 변경예들을 도시한 도면.

도 18 및 도 19는 스탠드-오프 공간에 대한 향상된 액세스를 제공하기 위한 기판상의 형태의 변경예들을 도시한 도면.

* 도면의 주요 부분에 대한 부호의 설명 *

11: 리드 구성 부품 12: 걸-윙 리드들

13: 기판 14: 솔더 필터들

15, 47: 컨덕터 패드들 16: 솔더마스크 층

42: 솔더 영역들

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

발명의 분야

본 발명은 개선된 후-솔더 세정(post-solder clearing)을 촉진하는 SMT 구성 부품들을 장착하기 위한 방법들 및 표면 장착 기술(SMT;surface mount technology)에 관한 것이다.

발명의 배경

전자 장비를 위한 인쇄 회로 보드들(PCBs)의 제조에 대한 접근 방법들은 구성 부품 크기가 줄어들고 지지 보드상의 구성 부품 밀도가 증가함에 따라 많은 변화들을 겪었다. 스루-홀 리드들(through-hole leads)을 가진 친숙한 이중 직렬 패키지(DIP:dual in-line package)는 기판의 일 측으로부터 장착하고 부착되는 표면 장착 기술 디바이스들로 대부분 대체되었다. SMT 장착은 다양한 형태들을 가진다. 많은 것이 혼성 회로들(hybrid circuit)을 위한 개별 구성 부품들을 장착하는 것을 다룬다. 일반적인 구성 부품들은 캐패시터들, 저항기들, 인덕터들, LED들, 개별 트랜지스터들 등이다. 서브-회로 또는 이들 요소들의 조합들을 가진 서브-어셈블리 패키지들은 또한 SMT 구성 부품들로서 일반적으로 패키징된다. 예를 들면, 필터들 및 다른 RC 회로들은 단일 유닛으로 종종 패키징된다. 다수의 디바이스들을 가진 집적 회로 디바이스들, 수동 디바이스들 및 능동 트랜지스터들 모두는 종종 SMT를 사용하여 장착된다.

기판 표면에 구성 부품들을 부착할 때, 솔더는 거의 보편적인 부착 매체이다. 이것은 부착물이 또한 전기적 상호 접속물로서 작용하게 한다. 구성 부품상의 전기 접점들은 기판상의 컨덕터 패드들(conductor pads)에 납땜된다. 구성 부품상의 전기 접점들은 리드리스(leadless), 즉 평탄한 미리-주석 도금된(pre-tinned) 표면이거나, 또는 구성 부품 패키지로부터 연장하는 리드들(leads)일 수 있다. 리드 칩 캐리어 패키지들상의 리드들은 일반적으로 독특한 형태들을 가지는데, 예를 들면, 걸-윙(gull-wing), 제이-형(J-shaped), 아이-형(I-shaped)이다.

솔더 동작은 통상적으로 잔여물 및 부스러기들을 생성한다. 잔여물은 산성이고 부식성인 솔더 플럭싱제들(solder fluxing agents)에 의해 생성되고, 전기적 신호들을 전도하는 이온 성분들을 포함할 수 있다. 만약 완전히 제거되지 않는다면, 이들 잔여물들은 제품 신뢰도 문제들로 이어질 수 있다. 부스러기는 땜납의 작은 입자들 및/또는 솔더 리플로 단계들이 형성되는 다른 재료들을 포함할 수 있으며, 그것은 또한 완성된 디바이스에 해로울 수 있다. 따라서, SMT 솔더 동작들은 일반적으로 세정 단계로 마무리되고, 유체는 장착된 디바이스들 주위로 순환된다. 세정액의 흐름은 또한 구성 부품 및 기판 사이의 유해한 잔여물 및 부스러기들을 종종 포함하는 공간으로 침투한다. 구성 부품의 바닥과 보드 또는 기판 사이의 공간은 이하에서 스탠드-오프(stand-off) 공간으로서 불리며, 기판 표면 및 구성 부품의 바닥을 분리하는 거리는 스탠드-오프 높이로 불린다. 보드 또는 기판상에 솔더마스크를 사용하는 SMT 방법들에서, 스탠드-오프 높이는 솔더마스크 층의 상면 및 구성 부품 패키지의 하면 사이의 수직 거리에 의해 결정된다. 리드 패키지들에서, 스탠드-오프 공간은 리드들의 크기 및 형상에 의해 계획대로 제어된다. 리드리스 칩 캐리어들, 및 유사한 패키지들에서, 스탠드-오프는 표면 장력 및 리플로우 동안 솔더의 붕괴 높이(collapse height)에 의해 주로 결정된다.

보드상의 디바이스 밀도가 작은 크기 및 작은 프로파일 패키지들을 위한 높은 패킹 요구들을 맞추기 위해 증가함에 따라, 스탠드-오프 공간도 더 제한된다. 제한된 공간은 잔여물 및 부스러기의 더 쉬운 트래핑, 및 세정액의 흐름에 대한 보다 큰 비접근성 모두를 가진다. 따라서, 스탠드-오프 간격이 매우 제한적인 경우에, 세정 동작은 비효율적일 수 있다.

발명이 이루고자 하는 기술적 과제

발명의 간략한 설명

스탠드-오프 간격은 구성 부품 패키지 아래의 솔더마스크를 선택적으로 생략, 또는 선택적으로 제거함으로써 상당히 확장될 수 있다. 구성 부품이 납땜된 경우, 구성 부품 패키지 아래의 기판상 영역은 여기서는 구성 부품 풋프린트(footprint)로서 불린다. 그것은 일반적으로 사각형 또는 직사각형이다. 구성 부품 아래의 솔더마스크를 선택적으로 생략함으로써, 스탠드-오프 높이는 두께만큼 증가되고, 생략된 솔더마스크는 소비될 수 있다. SMT 기술의 상태에서, 스탠드-오프 높이는 일반적으로 작고, 솔더마스크는 스탠드-오프 높이의 중요한 부분이다.

본 발명은 도면과 관련하여 고려될 때 더 잘 이해될 수 있다.

발명의 구성 및 작용

도 1을 참조하여, 솔더 필렛들(14)에 의해 기판(13)에 표면 장착된, 걸-윙 리드들(12)를 가진 리드 구성 부품(11)이 도시된다. 본 발명의 설명에 관련된 구조는 단면도로 도시된다(구성 요소의 내부 피쳐들이 아님). 에폭시 수지(epoxy resin)(예, FR4)와 같은 회로 보드일 수 있는, 기판(13)은 도면에 도시된 기판이 큰 회로 기판의 단지 일부, 통상 작은 부분이라는 것을 나타내기 위해 절단 도시한다. 솔더 필렛들(solder fillets) 아래에는 컨덕터 패드들(15)이 있다. 컨덕터 패드들은 보드상의 다중 구성 요소들을 상호 접속하는 회로 러너(circuit runner)들과 일체로 되어 있다. 컨덕터 패드들은 일반적으로 구리이지만, 적용된 솔더에 의해 컨덕터 패드들의 습윤(wetting)을 보장하기 위해 몇 가지 형태의 상부 도금된 금속(top plated metal)을 가진 알루미늄 또는 다른 금속일 수 있다.

도 1은 여기에 16으로 도시된 솔더마스크는 기판상에 솔더의 위치를 선택적으로 제한하기 위해 사용되는 일반적인 SMT 방법을 나타낸다. 솔더 동작에 기인하는 부스러기는 18로 도시되고, 솔더마스크 층(16), 및 구성 부품(11)의 바닥 사이의 스탠드-오프 공간에 트래핑된다.

도면들에서 요소들은 비율에 따라 정해질 필요가 없다는 것이 이해될 것이다. 예를 들면, 다른 크기들(dimensions)과 비례하는 솔더마스크의 두께는 본 발명을 설명하기 위해서 다소 확대될 수 있다.

도 2는 도 1의 점선 원형부를 도시하고, 스탠드-오프 공간을 더 자세하게 도시한다. 솔더마스크 층의 두께는 이 도면에 t로 나타낸다. 스탠드-오프 높이 S는 리드들(12)의 크기 및 형태에 의해 근소하게 결정된다. 기판(13)의 표면에 접촉하거나 또는 구성 부품들이 매우 작은 경우, 리드들은 기판의 표면 위에서 약간 뜰 수 있다. 그러나, 솔더 영역과 관련된 명목상의 스탠드-오프 높이는 기판 표면에 의해 결정되고 최대 높이 S를 가진다. 실제로는, 그러나, 구성 부품(11) 아래의 스탠드-오프 높이는 기판(13)의 표면에 의해서가 아니라, 솔더마스크 층(16)의 표면에 의해서 결정된다. 따라서, 실제의 스탠드-오프 높이는 도 2에서 g이다. 먼저 언급된 바와 같이, 이 스탠드-오프 높이는 디바이스 크기가 줄어듦에 따라 더 작아진다. 도 2는 갭 g로 확실하게 트래핑된 부스러기(18)를 도시한다.

도 1 및 도 2는 일반적으로 스탠드-오프 공간에서 트랩핑되거나 형성된 부스러기 또는 잔여물의 문제를 도시한다. 여기에 도시된 구성 부품은 걸-윙 리드들로 리드 패키지인 한, 상기 문제는 광범위한 여러 가지 개별 구성 부품 및 집적된 회로 패키지들에서 광범위하게 마주치게 된다. 도면에 대하여, 도 3은 리드리스 표면 장착 구성 부품에서의 문제를 도시한다. 모든 요소들은 리드들(12)이 없는 것을 제외하면 도 1과 동일하다. 표면 장착 구성 부품 아래의 스탠드-오프는 솔더 리플로우동안 표면-장력(surface-tension)/붕괴(collapse) 특성들에 의해 주로 결정된다. 구성 부품의 단부들은 구성 부품과 컨덕터 패드들 사이의 습윤을 증진하기 위해 일반적으로 주석 도금된다(도시되지 않음). 도 4는 다른 SMT 패키지 형식이며, 여기서 솔더 범프들(solder bumps) 또는 BGA 볼들(24)이 디바이스(11)를 부착하기 위해 사용된다. 통상적으로, BGA 기술에서 디바이스(11)는 집적 회로이고, 볼들, 또는 상호 접속물들의 수는 매우 클 수 있다.

부스러기 및 잔여물 문제가 여러가지 SMT 패키지 형태들에 걸쳐 존재하는 것으로 도시되었지만, 하기 상세한 설명들은 도 1의 걸-윙 패키지와 관련하여 설명된다.

도 5는 솔더마스크가 구성 부품 풋프린트에 근사적으로 대응하는 영역으로부터 생략된 도 1의 패키지를 도시한다. 솔더마스크(16)는 도시된 것과 같이 솔더 영역들을 여전히 둘러싼 채로 있다. 구성 부품 풋프린트로부터의 솔더마스크 생략 효과는 도 6에 분명히 나타나며, 여기서 구성 부품(11)의 하부와 기판 사이의 갭 g는 도 2에 도시된 최대 스탠드-오프에 대응하고, 그러므로 솔더후 세정 동작시 세정액에 의해 스탠드-오프 공간에 접촉을 상당히 강화한다.

도 5는 구성 부품(11)의 리드들(12)을 통한, 즉, 도 7에서 "도 5" 로 표시된 선에 따른 단면도를 도시한다. 도 7에서 단선 " 도 8" 으로 표시된 리드들 사이의 도면은 도 8에 도시된다. 세정액의 흐름은 화살표들에 의해 나태내어지고, 제거된 부스러기는 31로 도시된다. 세정액의 흐름은 솔더마스크에 의해 방해받지 않는 것을 알 수 있다.

도 9는 도 3의 실시예, 즉, 솔더마스크가 구성 부품 풋프린트로부터 생략된 SMT 리드리스 칩 캐리어(LCC)를 도시하고, 도 10은 솔더마스크가 풋프린트로부터 생략된 도 4의 실시예를 도시한다. 각각의 경우에서, 도 5에 대해 설명된 것과 동일한 효과는 명백하다.

SMT 기술에서, 솔더마스크 층은 일반적으로 폴리머, 예를 들면 폴리이미드 폴리아크릴레이트, 또는 적절한 대체물이다. 바람직하게는, 그것은 사진 이미지 형성 폴리머이다. 솔더마스크 재료는 바람직하게는 기판상에 증착된 블랭킷이고 포토리소그래피(photolithography)를 사용하여 패터닝된다. 많은 여러가지의 포토레지스트형 재료들(photoresist type materials)이 이 기술에 공지되어 있고, 이들 형태의 재료들은 잘 알려지고 잘 개발된 기술들에 의해 쉽게 적용되고 패터닝된다. 층은 마스킹되고, 노출되고 현상된다. 대안적인 방법들, 예를 들면 스크린 프린팅과 같은 부가적인 방법들이 또한 사

용될 수 있다. 도 11은 솔더 영역들(42)을 제외하여 기판을 덮기 위해, 종래 기술 지침들에 따라 패터닝된, 솔더마스크(41)의 평면도를 도시한다. 구성 부품 윤곽은 45로 가상선으로 도시되고 구성 부품 리드들은 46으로 도시된다. 또한 컨덕터 패드(47)는 가상선으로 도시된다. 명확함을 위해, 하나의 컨덕터 패드만 도시되며, 컨덕터 패드가 각 솔더 영역(42)의 아래에 놓여있다는 것이 이해될 것이다. 리드들 사이의 공간은 리드들과 컨덕터 패드들 사이의 약간의 부정합(misalignment)을 생각하여 도시된 것보다 더 클 수 있다. 컨덕터 패드들은 걸-윙의 베이스가 패드들 위에 전체에 걸쳐 존재하도록 일반적으로 더 크게 만들어진다. 종래 기술 SMT에서, 솔더마스크를 생성하기 위한 포토마스크는 솔더 영역들에 대응하는 개구들의 패턴을 가진 도 11과 많이 유사한 것으로 보인다.

반대로, 본 발명을 실행하기 위한 솔더마스크는 구성 부품 풋프린트에 근사적으로 대응하는 개구(51)과 함께 도 12에 도시된다. 솔더 영역 윈도우들(52)은 도시된 바와 같이 제공된다.

적소에 있는, 도 12의 솔더마스크로, 솔더 페이스트 동작은 그 페이스트가 솔더 영역 윈도우들(52)에 선택적으로 제공되는 것을 제외하고 통상의 방법으로 수행되고, 구성 부품 풋프린트의 영역에서 생략된다. 이는 솔더 페이스트(61)가 솔더 영역 윈도우들에 선택적으로 증착되는 경우인 도 13에 도시된다. 솔더 페이스트의 선택적인 적용은 잘 알려진 스텐실 방법을 사용하여 쉽게 수행될 수 있다. 스텐실에는 솔더 영역들에 대한 개구들이 제공되지만 구성 부품 풋프린트 영역에는 개구가 없다. 솔더 페이스트는 그후 도 14에 71로 도시된 바와 같은 솔더 범프들을 생성하기 위해 리플로우된다. 적절한 솔더 범프들은 또한 다른 방법들에 의해 생성될 수 있다. 예를 들면, 솔더는 섀도 마스크(shadow mask)를 통해 증착될 수 있다.

형성된 솔더 범프들로, 구성 부품(11)은 도 15에 도시된 바와 같이 솔더 범프들(71)에 정렬된 리드들, 및 도 5의 어셈블리(assembly)를 생성하기 위해 리플로우된 솔더와 함께 위치된다. 그 후 상기에 설명된 것과 같은 세정 동작이 수행된다. 세정액은 잘 알려진 유기 용제(organic solvent)들 또는 세제들(detergents) 중 어떤 것일 수 있다.

몇 개의 대안적인 조치들이 구성 부품 아래의 영역으로의 세정액의 접근을 더 향상시키기 위해 뒤따를 수 있다. 예를 들면, 도 7에서 구성 부품(11)이 네 측면들 중 단 두 개의 측면상에 리드들을 가진다는 것을 인식할 때, 솔더마스크의 단부들 상의 개방 공간들은 보이드 공간(void space)을 확대하기 위해서 확장될 수 있다. 이것은 확장된 공간 영역들(51a)이 구성 부품 아래의 영역으로의 액세스를 증가시키기 위해 구성 부품 풋프린트를 확대하는 경우인 도 16에 도시된다. 도 17은 가상 윤곽(81)으로 도시된 구성 부품이 모든 네 측면들상에 리드들을 가진 실시예를 도시한다. 구성 부품 아래의 솔더마스크에 있는 개구는 구성 부품 풋프린트보다 약간 크게 만들어지고, 부가적으로 하나 이상의 채널들(82)은 구성 부품 아래의 영역으로의 세정액의 접근성을 증가시키기 위해 제공된다.

언급된 바와 같이, 본 발명을 사용하여 생성될 수 있는 많은 여러가지의 SMT 디바이스들이 있다. 또한 여러가지의 장착 기판들이 있다. PCB들은 일반적으로 에폭시 수지 보드들, 예를 들면 FR4이다. 그들은 단일 또는 다중 층일 수 있다. 장착 기판들은 또한 세라믹 또는 실리콘일 수 있다.

솔더마스크가 형성될 때, 구성 부품 풋프린트의 영역에서 솔더마스크를 생략하는 수단은 본 발명의 간단한 구현이지만, 다른 단계 시퀀스들은 동등한 결과들을 달성할 수 있다. 단지 구성 부품 아래의 솔더마스크가 세정 동작 동안 없는 것이 중요하다. 따라서, 구성 부품 풋프린트에서의 솔더마스크는 분리된 단계로 에칭제거된다. 이 시퀀스는 솔더 페이스트가 스퀴지(squeegee)에 적용되는 경우 유용할 수 있으며, 솔더 페이스트를 솔더 영역들에만 한정하는 것을 더 어렵게 한다. 그 경우에는, 종래의 솔더마스크는 형성될 수 있고, 솔더 페이스트는 증착되고 리플로우되고, 그 후 솔더마스크의 구성 부품 풋프린트 영역이 제거된다. 솔더마스크를 선택적으로 에칭하기 위해 이용가능한 몇 가지의 잘 알려진 유기 용제가 있다.

본 발명의 몇 개의 실시예들에서, 이미 설명된 스탠드-오프 공간은 솔더마스크의 일부를 제거함으로써 높여진다. 이것에 대한 대안은 기판의 부분들을 제거하거나, 또는 기판을 형성하는 것이며, 그럼으로써 스탠드-오프 높이를 증가시킨다. 이 결과를 달성하기 위한 두 개의 실시예들이 도 18 및 도 19에 도시된다. 도 18에서, 구성 부품 풋프린트 아래의 기판의 상면 영역은 기판에 요부(91;depression)를 형성하기 위해 선택적으로 에칭된다. 솔더마스크는 선택에 의해 존재할 수도 생략할 수도 있다. 스탠드-오프 높이는 에칭된 요부의 깊이에 의해 증가된다. 대안적으로, 기판은 미리-제조된 요부들로 제작될 수 있다. 보드 상에 알맞게 위치된 요부들을 가진 회로 보드를 형성하는 것은, 특히 회로 보드가 통상적으로 몰딩 처리에 의해 형성되기 때문에 간단하다. 도 19는 기판이 융기부들(95)로 몰딩되는 경우의 실시예들을 나타낸다. 이들은 솔더 영역에 위치되고 보드 표면으로부터 구성 부품을 높이는 역할을 하며, 따라서 스탠드-오프 높이를 증가시키는 목적을 달성한다.

이 발명의 다양한 부가적인 변경들이 당업자에 의해 이루어질 것이다. 기본적으로 이 기술이 향상된 원리들 및 그들의 등가물들에 의존하는 본 명세서의 특정 사상들로부터 모든 파생물들은 설명 및 청구된 본 발명의 범위 내에서 적절하게 고려된다.

발명의 효과

본 명세서는 고 디바이스 밀도 회로 보드들의 제조를 위한 표면 장착 방법을 설명한다. 기판상에 구성 부품들의 스탠드-오프 공간은 구성 부품 패키지 아래 솔더마스크를 선택적으로 생략 또는 선택적으로 제거함으로써 상당히 확장될 수 있다. 이것은 세정 동작 동안 구성 부품들의 하부측에 세정액의 액세스(access)를 포함한다.

(57) 청구의 범위

청구항 1.

전기 디바이스 제조 방법에 있어서,

a. 상호 접속 기판을 제공하는 단계로서, 상기 기판은 상면 및 하면을 가지고, 상기 상면은 구성 부품 풋프린트(footprint) 영역, 및 복수의 솔더 영역들(solder sites)을 포함하는, 상기 상호 접속 기판 제공 단계,

b. 상기 상면상에 솔더마스크 층을 형성하는 단계로서, 상기 솔더마스크 층은,

i. 상기 솔더 영역들을 둘러싸는 복수의 개구들(openings), 및

ii. 구성 부품 풋프린트 영역의 적어도 일부를 둘러싸서, 솔더마스크가 없는 구성 부품 풋프린트 영역의 적어도 일부를 남기는 적어도 하나의 개구를 가지는, 상기 솔더마스크 층 형성 단계,

c. 상기 솔더 영역들에 상기 구성 부품의 부분들을 납땜함으로써 상기 기판에 전기 구성 부품을 부착하는 단계로서, 상기 전기 구성 부품은 상기 기판에 인접하지만 상기 기판으로부터 떨어진 바닥면을 가져, 상기 기판의 상기 상면과 상기 구성 부품의 상기 바닥면 사이에 스탠드-오프(stand-off) 공간을 남기는, 상기 전기 구성 부품의 부분들을 부착하는 단계,

d. 상기 기판을 세정액에 노출시킴으로써 상기 기판을 세정하는 단계를 포함하고, 상기 세정 단계는 상기 스탠드-오프 공간을 상기 세정액에 노출시킴으로써 상기 스탠드-오프 공간을 세정하는 단계를 포함하는, 전기 디바이스 제조 방법.

청구항 2.

제 1 항에 있어서, 솔더 페이스트(solder paste)가 선택적으로 상기 솔더 영역들에 적용되는, 전기 디바이스 제조 방법.

청구항 3.

제 1 항에 있어서, 상기 구성 부품은 리드리스 디바이스(leadless device)인, 전기 디바이스 제조 방법.

청구항 4.

제 1 항에 있어서, 상기 구성 부품은 리드 디바이스(leaded device)인, 전기 디바이스 제조 방법.

청구항 5.

제 1 항에 있어서, b.ii에서 상기 개구의 크기는 상기 구성 부품 풋프린트 영역의 크기를 초과하는, 전기 디바이스 제조 방법.

청구항 6.

제 1 항에 있어서, 상기 솔더마스크는 상기 기판상에 사진 이미지 형성 폴리머(photoimageable polymer)의 블랭킷 층(blanket layer)을 증착하고, 상기 블랭킷층의 영역들을 광에 노출시키고, 상기 노출된 영역들을 제거함으로써 형성되며, 상기 노출된 영역들은 b.i 및 b.ii에 대응하는, 전기 디바이스 제조 방법.

청구항 7.

제 2 항에 있어서, 상기 솔더 페이스트는 스텐실 방법(stencil method)을 사용하여 선택적으로 적용되는, 전기 디바이스 제조 방법.

청구항 8.

제 1 항에 있어서, 구성 부품들은 상기 기판의 상기 바닥면상에 장착되는, 전기 디바이스 제조 방법.

청구항 9.

SMT 디바이스에 있어서,

a. 상호 접속 기판으로서, 상기 기판은 상면 및 하면을 가지며, 상기 상면은 구성 부품 풋프린트 영역, 및 복수의 솔더 영역들을 포함하는, 상기 상호 접속 기판,

b. 상기 상면위에 솔더마스크 층으로서, 상기 솔더마스크 층은:

i. 상기 솔더 영역들을 둘러싸는 복수의 개구들, 및

ii. 상기 구성 부품 풋프린트 영역의 적어도 일부를 둘러싸서, 솔더마스크가 없는 상기 구성 부품 풋프린트 영역의 적어도 일부를 남기는 적어도 하나의 개구를 가지는, 상기 솔더마스크 층, 및

c. 상기 솔더 영역들에 납땜된 전기 구성 부품을 포함하고, 상기 전기 구성 부품은 상기 기판에 인접하지만 상기 기판으로부터 떨어진 바닥면을 가져, 상기 기판의 상기 상면 및 상기 구성 부품의 상기 바닥면 사이에 스탠드-오프 공간을 남기는, SMT 디바이스.

청구항 10.

제 9 항에 있어서, b.ii에서의 상기 개구의 면적은 상기 구성 부품 풋프린트 영역의 상기 면적을 초과하는, SMT 디바이스.

청구항 11.

제 9 항에 있어서, 상기 디바이스는 리드리스 칩 캐리어(leadless chip carrier)인, SMT 디바이스.

청구항 12.

제 9 항에 있어서, 상기 디바이스는 리드 디바이스인, SMT 디바이스.

청구항 13.

제 9 항에 있어서, 상기 솔더마스크 층은 사진 이미지 형성 폴리머를 포함하는, SMT 디바이스.

청구항 14.

제 9 항에 있어서, 상기 구성 부품 풋프린트 영역의 상기 기판에 요부(depression)를 더 포함하는, SMT 디바이스.

청구항 15.

제 9 항에 있어서, 상기 기판은 인쇄 회로 기판(printed circuit board)인, SMT 디바이스.

청구항 16.

제 15 항에 있어서, 상기 기판은 폴리머인, SMT 디바이스.

청구항 17.

제 9 항에 있어서, 상기 기판은 세라믹(ceramic)인, SMT 디바이스.

청구항 18.

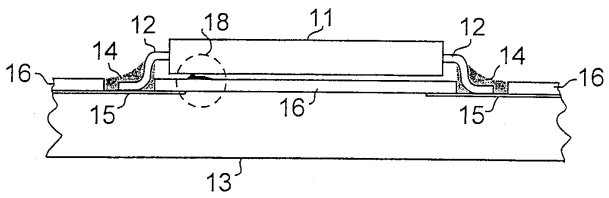
제 9 항에 있어서, 상기 솔더 영역들에 기판의 융기부를 더 포함하는, SMT 디바이스.

청구항 19.

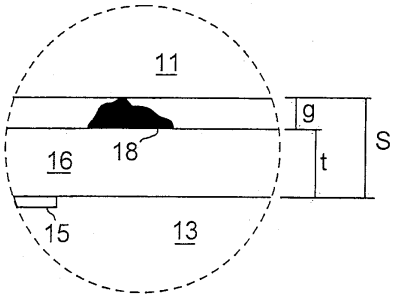
제 9 항에 있어서, 상기 기판의 상기 바닥면상에 장착된 구성 부품들을 더 포함하는, SMT 디바이스.

도면

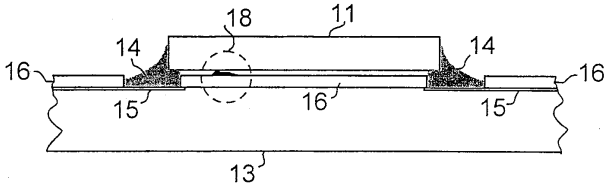
도면1



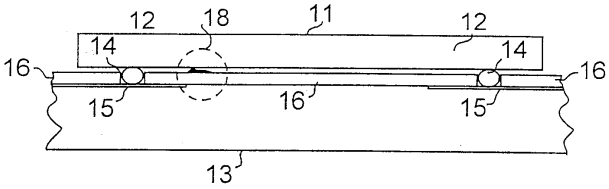
도면2



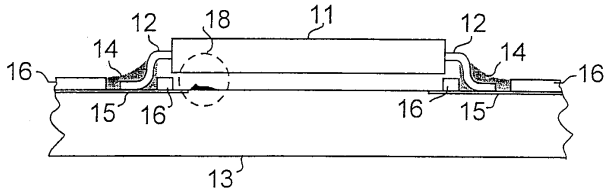
도면3



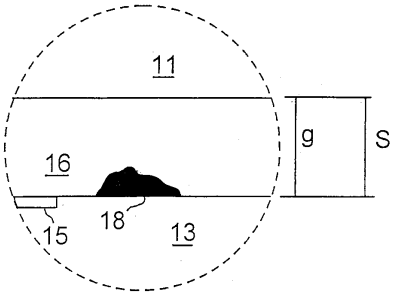
도면4



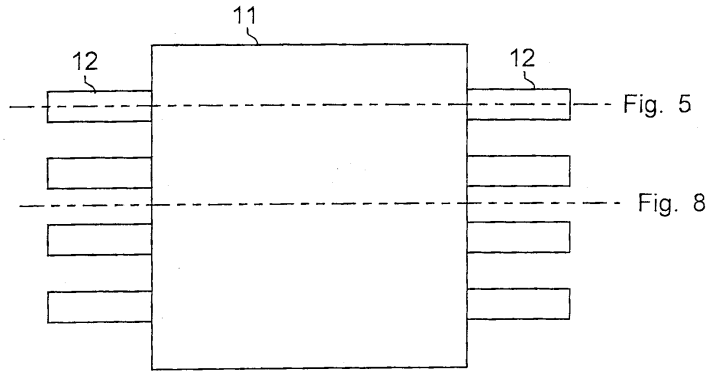
도면5



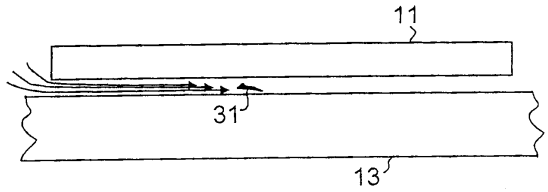
도면6



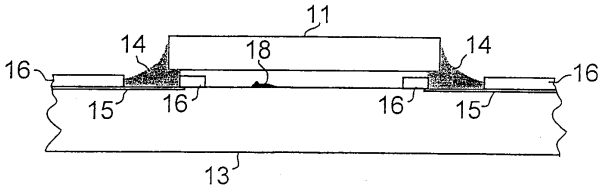
도면7



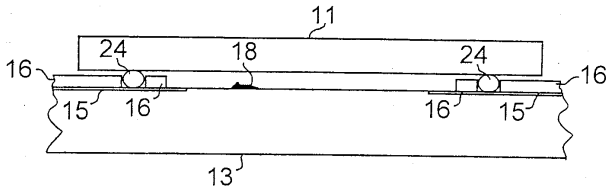
도면8



도면9

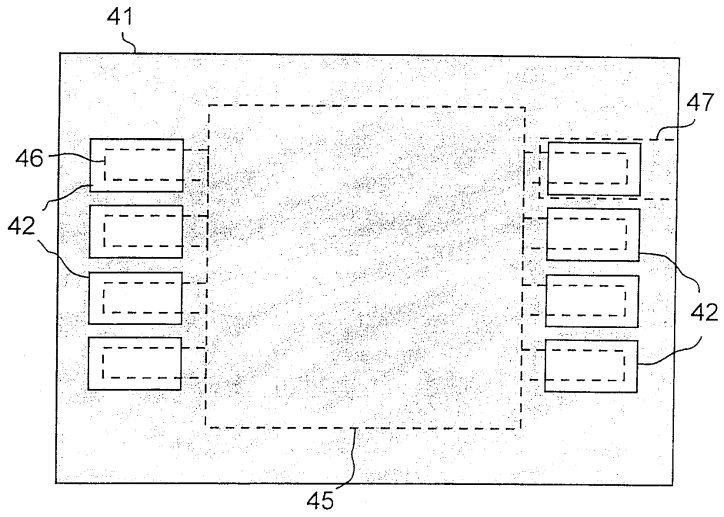


도면10

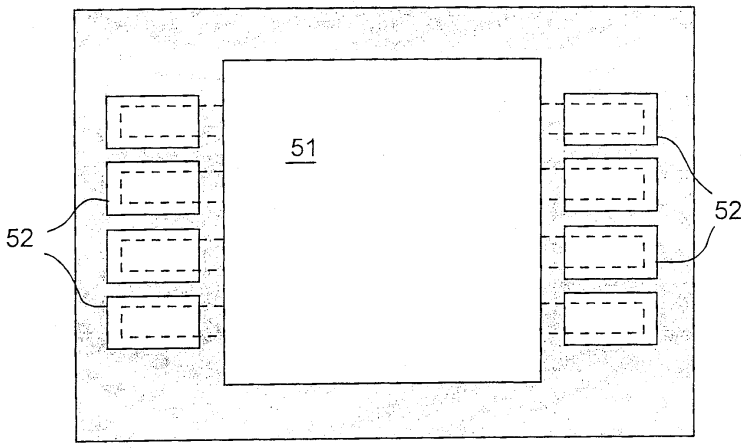


도면11

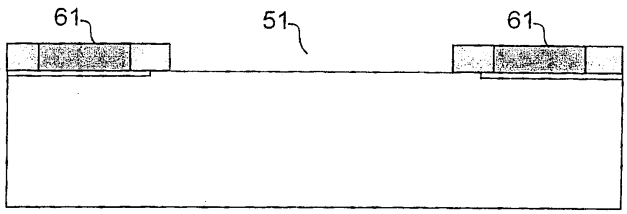
종래 기술



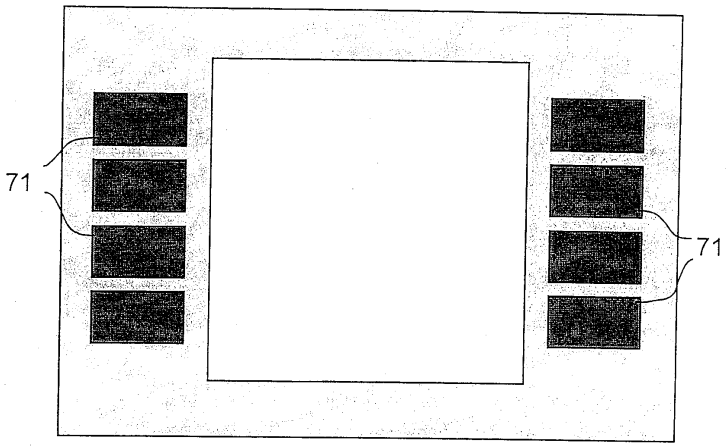
도면12



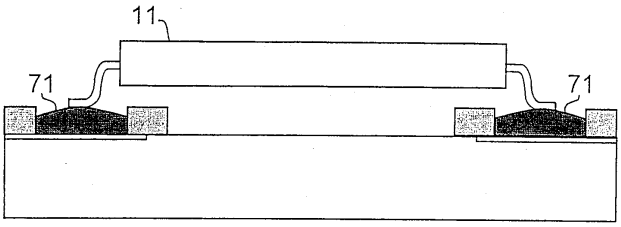
도면13



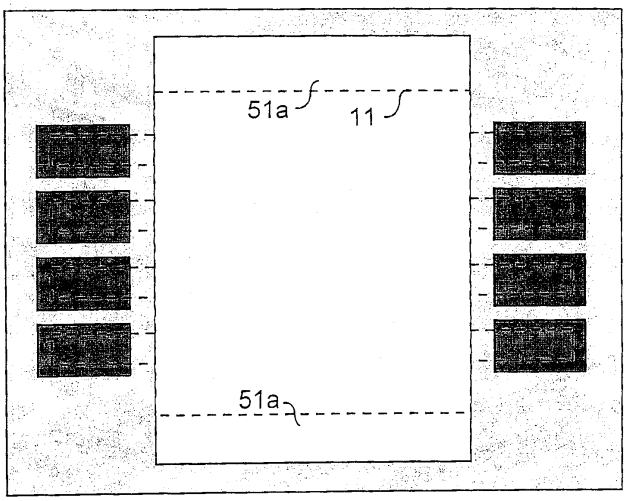
도면14



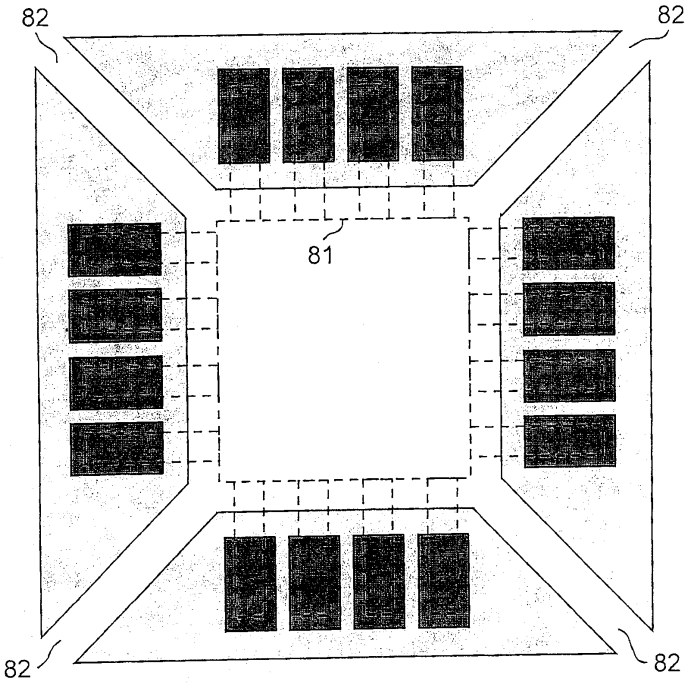
도면15



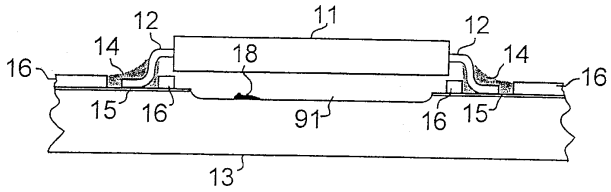
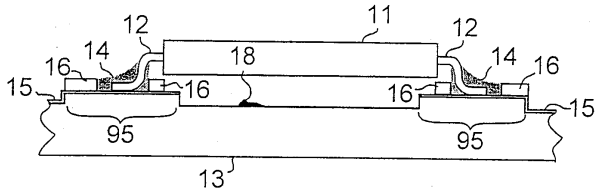
도면16



도면17



도면18



도면19