

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H01L 23/498

H01L 23/538 G06K 19/077



# [12] 发明专利说明书

[21] ZL 专利号 96194071.9

[45] 授权公告日 2003 年 12 月 17 日

[11] 授权公告号 CN 1131563C

[22] 申请日 1996.5.22 [21] 申请号 96194071.9

[30] 优先权

[32] 1995.5.23 [33] JP [31] 123574/1995

[86] 国际申请 PCT/JP96/01348 1996.5.22

[87] 国际公布 WO96/37917 英 1996.11.28

[85] 进入国家阶段日期 1997.11.21

[71] 专利权人 株式会社日立制作所

地址 日本东京都

共同专利权人 日立化成工业株式会社

[72] 发明人 宇佐美光雄 西邦彦 三上喜胜

铃木正胜

[56] 参考文献

US4719140 1988.01.12 B23B3/10

审查员 沈 丽

[74] 专利代理机构 中国国际贸易促进委员会专利  
商标事务所

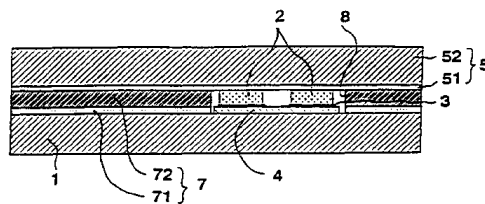
代理人 王永刚

权利要求书 2 页 说明书 9 页 附图 5 页

[54] 发明名称 半导体组件

[57] 摘要

提供了一种半导体组件，它包括：电路板(1)，它包含导体电路(4)，该导体电路包含连接焊接区；半导体芯片(2)，在其第 1 面上设有连接端；和安装在电路板上的、覆盖电路板的外壳(5)，其中将导体电路的连接焊接区和半导体芯片的连接端配置成互相面对的关系，并用导电粘接剂进行互相连接，半导体芯片的中性平面基本上与半导体组件的总的中性平面重合。



ISSN 1008-4274

1. 一种半导体组件，包括：

电路板（1），包含导体电路（4）；

安装在所述电路板（1）上的半导体芯片（2）；和

外壳（5），覆盖所述电路板（1）；

其中将所述导体电路（4）和所述半导体芯片（2）以彼此面对的关系来配置，并用导电粘接剂（3）互相连接，半导体芯片（2）的厚度的中间部分与所述半导体组件的总的厚度的中间部分重合，其中所述导体电路还包括形成于所述电路板至少一个表面上的天线电路（41，42）；

其中所述半导体芯片具有不大于 200 微米的厚度。

2. 如权利要求 1 所述的半导体组件，其中所述导电粘接剂由各向异性的导电粘面膜（31）来构成。

3. 如权利要求 1 所述的半导体组件，其中所述导体电路可通过在所述电路板上淀积导电油墨来形成。

4. 如权利要求 1 所述的半导体组件，其中所述导体电路可通过有选择地刻蚀在所述电路板上形成的一层金属箔来形成。

5. 如权利要求 1 所述的半导体组件，其中将由覆盖了粘接剂的膜组成的衬垫（7）固定到所述电路板的表面上，所述膜设有用于在其中容纳所述半导体芯片的切口（8）。

6. 如权利要求 5 所述的半导体组件，其中在所述半导体芯片的周边部分和所述切口的周围边缘之间的间隙足够小，以避免任何不可接受的表面不平整性在所述组件中发展。

7. 如权利要求 1 所述的半导体组件，其中在所述半导体芯片的周边部分和所述切口的周围边缘之间的间隙足够小，以使  $L - K < 2000$  微米，其中  $L$  是所述切口的尺寸， $K$  是所述半导体芯片的对应的尺寸。

8. 如权利要求 1 所述的半导体组件，其中所述外壳包括放置在所述电路板上的塑料膜。

9. 如权利要求 1 所述的半导体组件，其中所述导体电路固定于所

述半导体芯片的整个反面。

10. 一种半导体组件，包括：

包含导体电路的电路板；

安装在所述电路板上的半导体芯片；和

覆盖所述电路板两面的外壳，其中所述外壳包括聚对苯二甲酸乙酯；

其中将所述导体电路和所述半导体芯片以彼此面对的关系来配置，并用导电粘接剂互相连接，所述半导体芯片的厚度的中间部分与所述半导体组件的总的厚度的中间部分重合，其中所述导体电路还包括天线电路，所述天线电路包括形成于所述电路板表面上的至少一个天线线圈，其中所述至少一个天线线圈被所述外壳的聚对苯二甲酸乙酯膜所覆盖；

其中所述半导体芯片具有不大于 200 微米的厚度。

11. 一种半导体组件，包括：

包含导体电路的电路板；

安装在所述电路板上的半导体芯片，其中所述半导体芯片的厚度约为 110 微米以下；

覆盖所述电路板的外壳；和

其中将所述导体电路和所述半导体芯片以彼此面对的关系来配置，并用导电粘接剂互相连接，所述半导体芯片的厚度的中间部分与所述半导体组件的总的厚度的中间部分重合，其中所述导体电路还包括形成于所述电路板至少一个表面上的天线电路。

## 半导体组件

### 技术领域

本发明涉及一种既可靠又经济的半导体组件。

### 发明背景

半导体器件领域中的近来的发展是引人注目的，半导体器件的应用领域已在连续地扩展。与可认为是半导体器件的核心半导体芯片的发展相同步，对于半导体芯片的封装已进行了很大的改进。

例如，已提出了各种不同的建议来改善诸如公用电话磁卡的预付卡、诸如机动车司机执照的个人身份卡和火车通行证的安全性和增加其方便性。

如在由 Shadan Hojin Joho Shori Gakkai 编辑的、由 KK Ohm 出版的“信息处理手册”（第 1 版，1990 年 5 月 30 日，第 302 至 304 页）中所描述的那样，这种 IC 卡的特征在于由下述部分构成：具有导体电路的电路板；安装在该电路板上的半导体芯片；可选择的诸如电容器的电子元件；用于接收和传送进入或离开该电路板的信号的器件；和用于覆盖该电路板的外壳。

关于该 IC 卡的结构，如在由 Shadan Hojin Joho Denshi Joho Tsushin Gakkai 编辑的、由 KK Ohm 出版的“IC 卡”（第 1 版，1990 年 5 月 25 日，第 33 页）中所描述的那样，也已知，如图 8 所说明的，将半导体芯片 2 通过使用粘接剂 10 固定到卡基板 1 上，并用键合引线 11 连接半导体芯片的连接端与该卡基板的连接端。

这里考虑的半导体芯片的厚度约从 200 至 400 微米，半导体芯片抗弯曲应力的能力不是很强，故需要控制加在半导体芯片上的应力。因而，必须限制半导体芯片的尺寸，和/或必须用抗弯曲应力的材料来制成外壳。

如日本专利公开（kokai）出版物第 3 - 87299 号中所公开的，也已知通过制备包括非常薄的 LSI 的 IC 模块和将该 IC 模块安装在封装体的表面上设置的凹槽内来制作 IC 卡，其中上述薄的 LSI 是通过将 LSI 研磨减薄同

时使驱动器件保持不变来制备的。与使用安装在较厚的基板上的非常薄的 LSI 的 IC 卡相联系的一个固有的问题是缺乏可靠性，这是因为薄的 LSI 在卡基板经受弯曲变形时对于加到 LSI 芯片的正面和反面的张应力和压应力是易损坏的。

在日本专利公开 (kokai) 出版物第 7 - 99267 号中建议将该薄的 IC 放在 IC 卡厚度的中间部分作为克服这个问题的方法。按照该技术，如图 9 所示，将半导体芯片 2 安装在印刷电路板 1 上，使半导体芯片的连接端和印刷电路板的连接端暴露在一个共同的面上，用被印制的导电糊剂 12 使半导体芯片的连接端和印刷电路板的连接端互相进行电连接。

但是，按照该方法，在该方法中将半导体芯片安装在印刷电路板上，使半导体芯片的连接端和印刷电路板的连接端暴露在一个共同的面上，用被印制的导电糊剂使半导体芯片的连接端和印刷电路板的连接端互相进行电连接，当使 IC 卡经受弯曲变形时，应力趋向于集中在半导体芯片的连接端和印刷电路板的连接端之间的边界内，在导电糊剂中可能产生裂缝，其结果是存在电断路的很大的危险性。

### 发明简述

鉴于现有技术的这种问题，本发明的主要目的是提供这样一种半导体组件，该组件可提供很高的对于电断路的可靠性，该组件对于制造来说是经济的。

本发明的第二个目的是提供一种可经受重复弯曲变形的半导体组件。

本发明的第三个目的是提供适合用作 IC 卡的半导体组件。

本发明的这些和其他的目的可通过提供下述的半导体组件来达到，该组件包括：包含导体电路的电路板，该导体电路包含连接焊接区；在其第 1 面上设有连接端的、安装在电路板上的半导体芯片；覆盖该电路板的外壳；其中将导体电路的连接焊接区和半导体芯片的连接端以彼此面对的关系来配置，并用导电粘接剂互相连接，半导体芯片的厚度的中间部分基本上与半导体组件的总的厚度的中间部分重合。

导电粘接剂最好由各向异性的导电粘胶膜来构成。该导体电路可通过例如用丝网印刷在电路板上淀积导电油墨或通过有选择地刻蚀在电路板上形成的一层诸如铜箔的金属箔来形成。该导体电路还可包括至少在电路板的

一个面上形成的天线电路。

按照本发明，因为彼此面对地设置半导体芯片和电路板的导体电路的连接端，故可减少连接部分的厚度，与常规的基于引线键合工艺的方法或基于涂敷导电油墨的方法相反，可简化电连接的步骤。

通过将多层塑料膜、塑料薄片或涂敷了粘接剂的塑料薄片固定到电路板的上表面和下表面上以便将半导体芯片放置在组件的厚度的中点，可在该组件经受弯曲应力时使电连接处的应力集中为最小。

再有，通过对电路板的导体电路使用导电油墨，与迄今能做到的相比，可制造更经济和更平整的 IC 卡。

最好将一般由涂敷了粘接剂的膜构成的衬垫固定到电路板的一个面上，该膜设有用于在其中容纳半导体芯片的切口。这提供了一种方便的途径来界定用于在其中容纳半导体芯片的凹槽，而不会使该组件的外表面上出现任何不平整性。特别是通过将电子元件的半导体芯片的外轮廓和该衬垫中的切口的外周边之间的间隙设置在预定的范围内，可消除任何可能另外陷在该间隙内的气泡，可提供可靠的和具有平整表面的 IC 卡。

希望本发明中使用的半导体芯片尽可能地薄，可以是任何普通类型的而没有任何限制。

用于电路板的绝缘材料可由普通的塑料膜或塑料薄片，或用玻璃纤维增强的塑料薄片组成，上述塑料膜或塑料薄片如聚碳酸酯膜、聚乙烯膜、聚对苯二甲酸乙酯膜、聚酰亚胺膜和 PVC 膜。根据机械强度和成本，聚对苯二甲酸乙酯膜是比较理想的。从市场可购买到的材料包括 Diafoil（商标名，Diafoil Hoekist KK），Teijin Tetron 膜（商标名，Teijin KK）和 Toyobo Ester 膜（商标名，Toyobo KK）。

可通过在用粘接剂层叠有铜层的膜上淀积抗蚀剂和用刻蚀除去铜层的不需要的部分，或在另一种方式下通过用丝网印刷在膜的表面上涂敷导电糊剂并固化该糊剂，从而在膜的表面上形成电路导体图形。

本发明中使用的导电粘接剂可由混合有诸如银粒子和铜粒子等导电粒子的聚酯树脂、苯酚树脂或环氧树脂构成。从市场可购买到的材料包括 LS - 3015HV，LS - 1048，和 ACP - 105（商标名，由 KK Asahi Kagaku Kenkyusho 制造），和 FA - 705A，XA - 220，XA - 412，D - 723S，和

XA - 256M (商标名, 由 Fujikura Kasei KK 制造)。

也可使用各向异性的导电粘接膜来代替这种粘接剂, 从市场上能购买到的材料中可选择 Anisolm (商标名, Hitachi Kasei Kogyo KK)。

能用于本发明的粘接剂可由聚酯树脂、环氧树脂或丙烯腈树脂组成。

在其上涂敷粘接剂的塑料膜, 塑料薄片或玻璃纤维增强的塑料薄片可在其对应于安装半导体芯片和电子元件的位置的部分设置切口。

每个切口的尺寸可按照半导体芯片或电子元件的厚度来选择。例如, 当半导体芯片或电子元件的厚度是从 110 至 260 微米时, 在半导体芯片或电子元件的外轮廓和在衬垫内形成的切口的内轮廓之间的间隙最好是从 50 至 500 微米。再有, 当半导体芯片或电子元件的厚度是从 50 至 110 微米时, 间隙最好是从 50 至 1000 微米, 当半导体芯片或电子元件的厚度是从 0.5 至 50 微米时, 间隙最好是从 50 至 2000 微米。

如间隙大于预定范围, 则已完成的卡的表面可能有大的不平整性。如间隙小于预定范围, 则定位变得非常困难。

#### 附图的简单描述

以下参照附图描述本发明, 其中:

图 1 是示出本发明的一个实施例的剖面图;

图 2 是图 1 的组件的一部分的平面图;

图 3 是图 1 和图 2 中示出的衬垫的平面图;

图 4 是示出本发明的另一个实施例的、类似于图 1 的视图;

图 5 是示出本发明的又一个实施例的、类似于图 1 的视图;

图 6 是图 5 的电路板的正面的平面图;

图 7 是图 5 的电路板的反面的平面图;

图 8 是示出现有例的剖面图;

图 9 是示出另一现有例的剖面图; 和

图 10 示出最小可容许的曲率半径和半导体芯片的厚度之间的关系图。

#### 优选实施例的详细描述

##### 实施例 1

如图 1 和 2 中所示, 通过使用一种导电糊剂 3 (FA - 320, 商标名, 由 KK Asahi Kagaku Kenkyusho 制造) 将厚度为 30 微米的半导体和其他电子

芯片 2 ( IC 和电容器) 固定到其上具有印刷电路 4 的电路板 1 的一个表面上。也可通过有选择地刻蚀一层铜箔来形成印刷电路 4。将具有切口 8 的衬垫薄片 7 放置在电路板 1 的表面上。图 3 以平面图示出该衬垫 7。将切口 8 的尺寸作成围绕每个芯片界定 50 至 2000 微米的间隙。在本实施例中, 衬垫薄片 7 包括涂敷了 25 微米厚的粘接剂层 71 的 25 微米厚的聚对苯二甲酸乙酯膜 72, 和在图中未示出的 1 微米厚的底层。另外, 通过利用层合机将由涂敷了 20 微米厚的粘接剂层 51 的 125 微米厚的聚对苯二甲酸乙酯膜 52 组成的、用作上盖的外壳 5 层叠在衬垫 7 上。一旦该层叠工艺完成, 就将该芯片放置于厚度为 326 微米的 IC 卡的中性平面内。换言之, 将半导体芯片 2 基本上放置在 IC 卡的厚度的中间部分。因为由于 IC 卡的弯曲变形而产生的压应力和张应力随离开中性平面的距离而线性地成比例地增加, 故半导体芯片 2 基本上不受压应力和张应力的影响。当 IC 卡组件基本均匀时, 这里定义的中性平面可以是几何学上的中性平面, 但象在机械领域中熟知的那样, 如果在 IC 卡的结构中在几何学中性平面附近存在任何不对称性, 则上述中性平面也可偏离几何学上的中性平面。

#### 实施例 2

如图 4 中所示, 将涂敷了 20 微米厚粘接剂层 51 的 75 微米厚的聚对苯二甲酸乙酯膜 52 构成的附加层层叠在实施例 1 的 IC 卡的上表面和下表面上, 以制成厚度为 516 微米的 IC 卡。这样, 在这种情况下, 外壳 5 包括一对上层 52 和单一下层 52。

#### 实施例 3

与实施例 2 类似, 将涂敷了 20 微米厚粘接剂层 51 的 188 微米厚的聚对苯二甲酸乙酯膜 52 构成的附加层层叠在实施例 1 的 IC 卡的上表面和下表面上, 以制成厚度为 742 微米的 IC 卡。

#### 实施例 4

使用 30 微米厚的芯片 2 来代替实施例 1 的 50 微米厚的芯片, 使用由聚对苯二甲酸乙酯制成的 50 微米厚的衬垫 7 来制造厚度为 346 微米的 IC 卡。

#### 实施例 5

将涂敷了 20 微米厚粘接剂层 51 的 75 微米厚的聚对苯二甲酸乙酯膜 52 构成的附加层层叠在实施例 4 的 IC 卡的上表面和下表面上, 以制造如图 4

中示出的厚度为 536 微米的 IC 卡。

#### 实施例 6

与实施例 5 类似，将一个覆盖膜，一个涂敷了 20 微米厚粘接剂层 51 的 188 微米厚的聚对苯二甲酸乙酯膜 52 构成的附加层层叠在实施例 4 的 IC 卡的上表面和下表面上，以制成厚度为 762 微米的 IC 卡。

#### 实施例 7

使用 100 微米厚的半导体芯片 2 来代替实施例 1 的芯片，使用由聚对苯二甲酸乙酯膜 72 制成的 100 微米厚的衬垫 7 来制造厚度为 346 微米的 IC 卡。切口 8 是这样设置的，使得围绕每个由 IC 和其他电子元件组成的芯片 2 界定 50 至 1000 微米的间隙。

#### 实施例 8

将涂敷了 20 微米厚粘接剂层 51 的 75 微米厚的聚对苯二甲酸乙酯膜 52 构成的附加层层叠在实施例 7 的 IC 卡的上表面和下表面上，以制造如图 4 中示出的厚度为 586 微米的 IC 卡。

#### 实施例 9

与实施例 8 类似，将涂敷了 20 微米厚粘接剂层 51 的 188 微米厚的聚对苯二甲酸乙酯膜 52 构成的附加层层叠在实施例 7 的 IC 卡的上表面和下表面上，以制成厚度为 812 微米的 IC 卡。

#### 实施例 10

使用 200 微米厚的芯片 2 来代替实施例 1 的芯片，使用由聚对苯二甲酸乙酯膜 72 制成的 188 微米厚的衬垫 7 来制造厚度为 496 微米的 IC 卡。切口 8 是这样设置的，使得围绕每个芯片 2 界定 50 至 500 微米的间隙。

#### 实施例 11

将涂敷了 20 微米厚的粘接剂层 51 的 75 微米厚的聚对苯二甲酸乙酯膜 52 构成的附加层层叠在实施例 10 的 IC 卡的上表面和下表面上，以制成图 4 中示出的厚度为 686 微米的 IC 卡。

#### 实施例 12

与实施例 11 类似，将涂敷了 20 微米厚粘接剂层 51 的 188 微米厚的聚对苯二甲酸乙酯膜 52 构成的附加层层叠在实施例 10 的 IC 卡的上表面和下表面上，以制造厚度为 912 微米的 IC 卡。

### 实施例 13

使用 500 微米厚的芯片 2 来代替实施例 1 的芯片，使用由聚对苯二甲酸乙酯膜 72 制成的 500 微米厚的衬垫 7 来制造厚度为 796 微米的 IC 卡。

### 实施例 14

将涂敷了 20 微米厚粘接剂层 51 的 75 微米厚的聚对苯二甲酸乙酯膜 52 构成的附加层层叠在实施例 13 的 IC 卡的上表面和下表面上，以制成图 4 中示出的厚度为 986 微米的 IC 卡。

### 实施例 15

与实施例 14 类似，将涂敷了 20 微米厚粘接剂层 51 的 188 微米厚的聚对苯二甲酸乙酯膜 52 构成的附加层层叠在实施例 10 的 IC 卡的上表面和下表面上，以制造厚度为 1,212 微米的 IC 卡。

### 实施例 16

参照图 5 至 7，其中对应于以上的实施例的部分用相同的数字来表示，通过将由 18 微米厚导电层组成的天线电路 41 放置在 75 微米厚的聚对苯二甲酸乙酯膜层的两个表面上来形成印刷电路板 1，通过使用以商标名为 Anisolm 销售的各向异性导电膜 31 将厚度为 50 微米的半导体芯片和电容器芯片 4a 和 4b 安装在该印刷电路板 1 上，以形成 IC 卡的功能部分。

在 75 微米厚的聚对苯二甲酸乙酯膜层的每个面上形成天线线圈 41 和 42，将该膜的上表面和下表面上的两个线圈经由预先在电路板 1 的预定部分设置的通孔 43 和 44 而互相连接。

将三层衬垫膜 71 放置在该功能部分上，将一对由涂敷了 24 微米厚粘接剂层的 188 微米和 75 微米厚的聚对苯二甲酸乙酯组成的覆盖膜层 52 通过使用层合机分别层叠在该组件的上表面和下表面上，从而在层叠工艺之后形成厚度为 474 微米的 IC 卡。

### 实施例 17

使用一对由 250 微米和 125 微米厚的聚对苯二甲酸乙酯组成的覆盖膜层 51 分别代替实施例 16 的 188 微米厚的上覆盖膜和 75 微米厚的下覆盖膜，从而得到厚度为 574 微米的 IC 卡。

### 实施例 18

对印刷电路板 1 使用 125 微米厚的聚对苯二甲酸乙酯膜来代替实施例 16

的 75 微米厚的膜，以改善印刷精度。另外，分别使用测量厚度分别为 188 微米和 100 微米的二层覆盖膜 51 作为上覆盖膜，使用 125 微米厚的膜代替 75 微米厚的下覆盖膜，从而得到厚度为 720 微米的 IC 卡。

#### 实施例 19

在实施例 10 和 13 中，在  $L - K > 500$  微米的条件下，其中 K 是芯片的尺寸，L 是衬垫内的切口 8 的尺寸，在 IC 卡的表面产生超过 100 微米的表面不平整度。这些不平整度可归因于过大的内部间隙的尺寸，通过调整使得  $L - K < 500$  微米可将表面不平整度降低到 80 微米或更小。

#### 实施例 20

在实施例 7 中，在  $L - K > 1000$  微米的条件下，在 IC 卡的表面是产生超过 100 微米的表面不平整度。这些不平整度可归因于过大的内部间隙的尺寸，通过调整使得  $L - K < 1000$  微米可将表面不平整度降低到 80 微米或更小。

#### 实施例 21

在实施例 4 中，在  $L - K > 2000$  微米的条件下，在 IC 卡的表面是产生超过 100 微米的表面不平整度。这些不平整度可归因于过大的内部间隙的尺寸，通过调整使得  $L - K < 2000$  微米可将表面不平整度降低到 80 微米或更小。

对这样制备的 IC 卡在经受弯曲变形时的电连接的可靠性进行了测试。在一些情况下已观察到物理损伤，但当曲率半径为 2.5 至 5mm 时对 50 微米厚的 IC 芯片不发生电断路，当曲率半径为 10 至 15mm 时对 100 微米厚的 IC 芯片不发生电断路，当曲率半径为 25 至 30mm 时对 200 微米厚的 IC 芯片不发生电断路。图 10 是示出最小可容许的曲率半径和半导体芯片的厚度之间的关系图，该图是通过应用实施例 1 的配置从实验得到的。

为了比较，按照日本专利公开出版物第 7 - 99267 号的所述内容通过将半导体芯片安装在电路基板上制备 IC 卡，其中使半导体芯片的连接端和该电路基板的连接端暴露在一个共同的面上和通过使用导电糊剂将这些连接端互相连接。其材料与实施例 1 中使用的材料相同，使最终厚度与按照本发明的组件的最终厚度一致。按照这些用于比较的 IC 卡，对于弯曲应力的相同范围，在 20 % 至 40 % 的情况下发生电断路，这一点证明了按照本

发明制备的 IC 卡中的电连接的高的可靠性。因此，本发明的器件对于电连接是高可靠的，对于制造来说是经济的。

虽然已根据特定的实施例对本发明进行了描述，但在不偏离本发明的精神的情况下可进行修正和改变其细节。

图 1

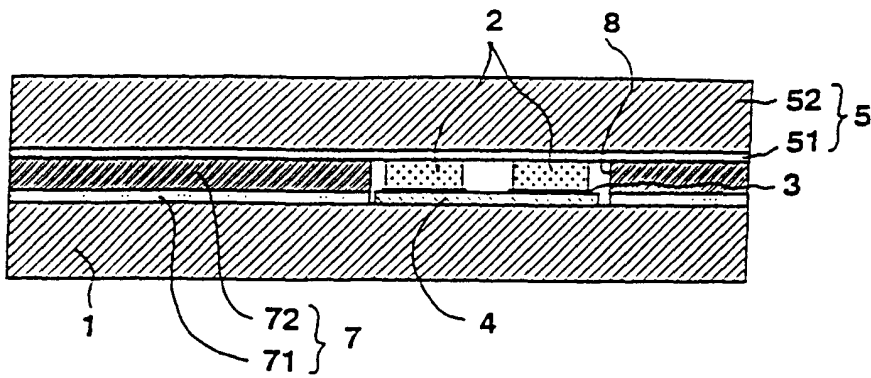


图 2

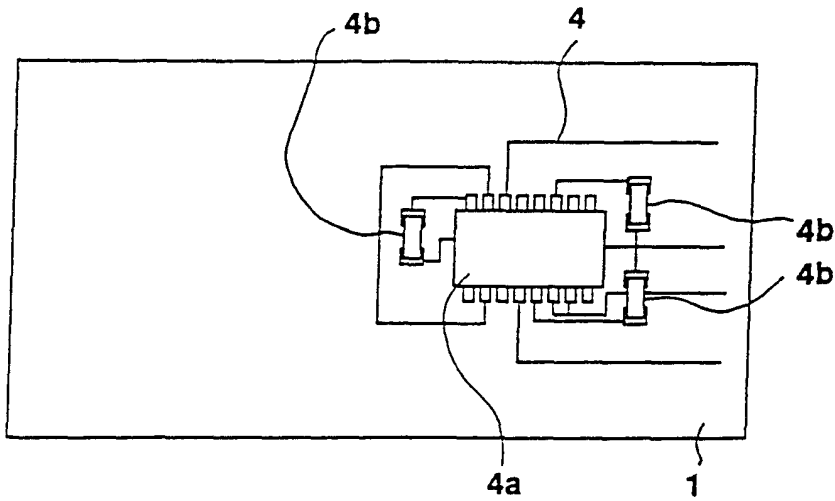


图 3

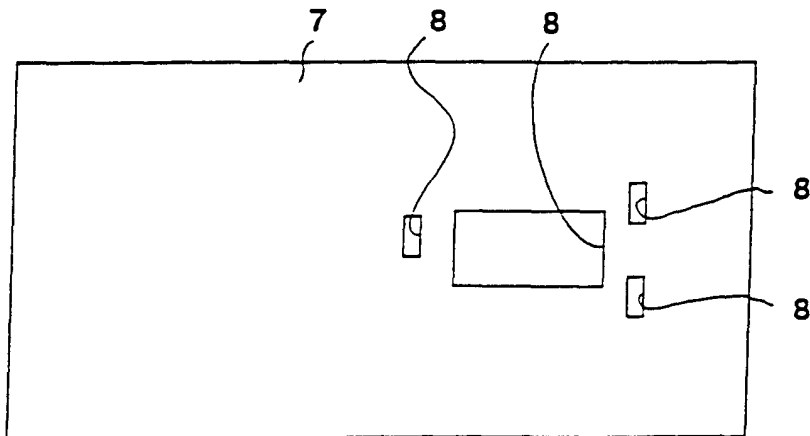


图 4

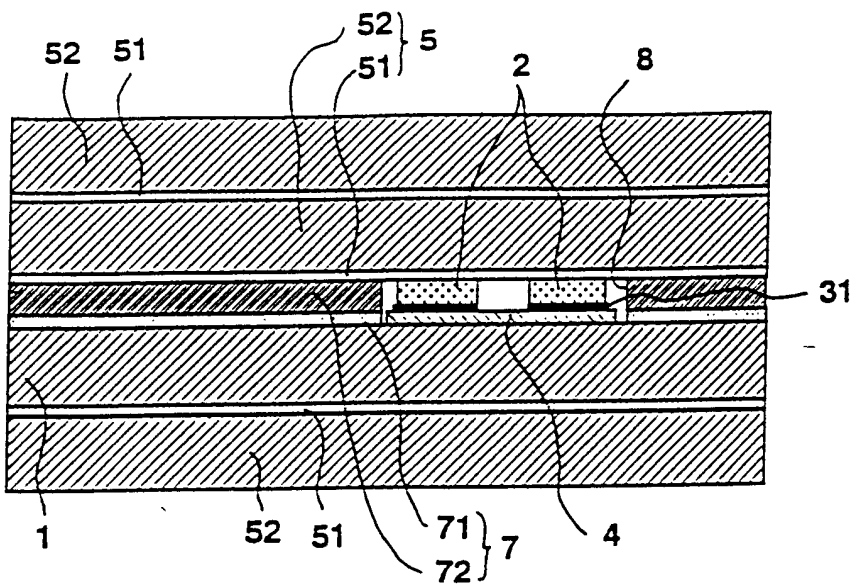


图 5

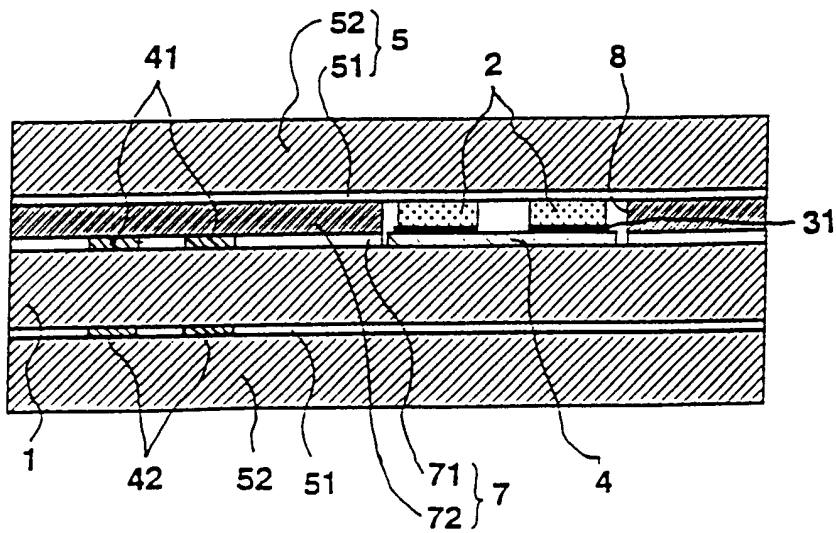


图 6

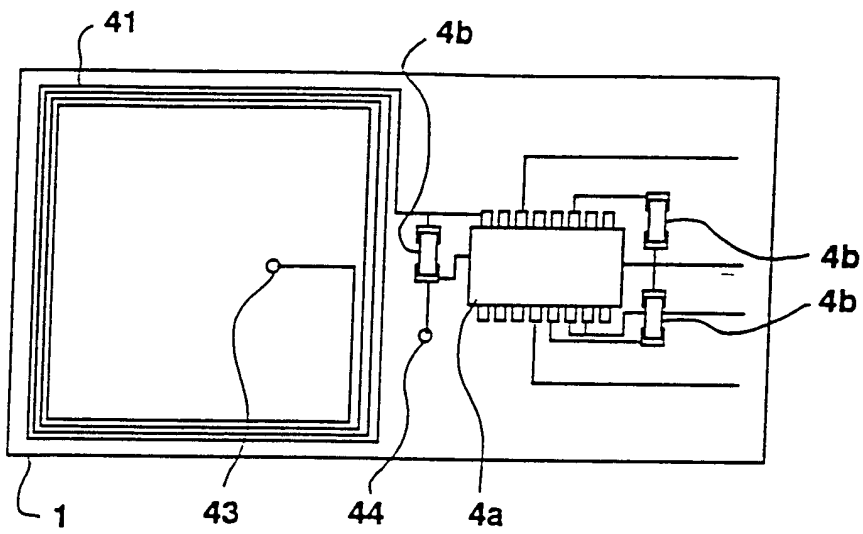


图 7

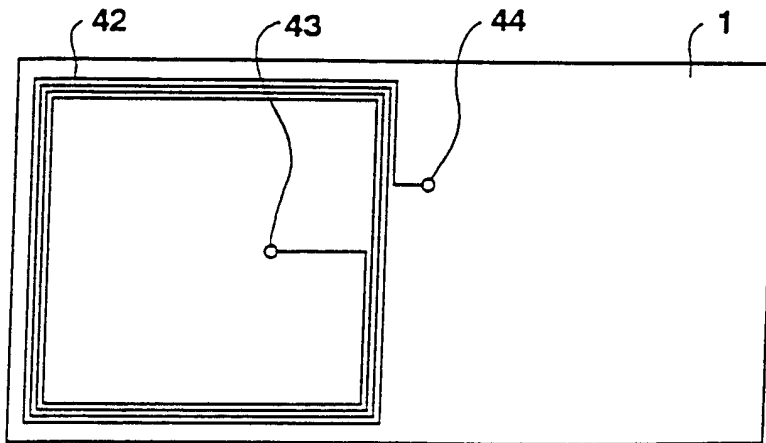


图 8

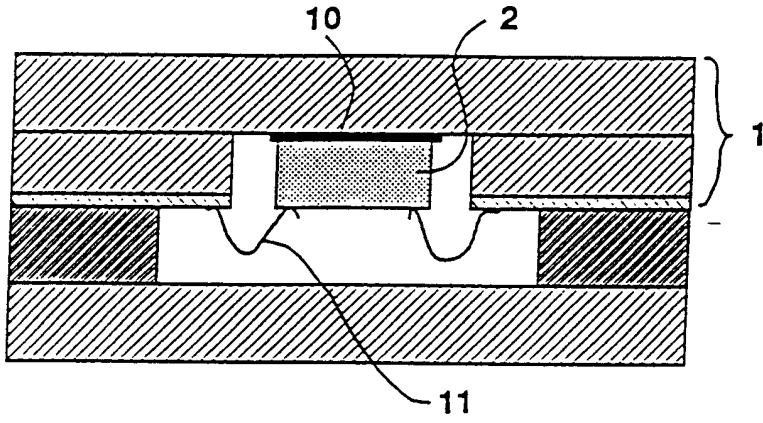


图 9

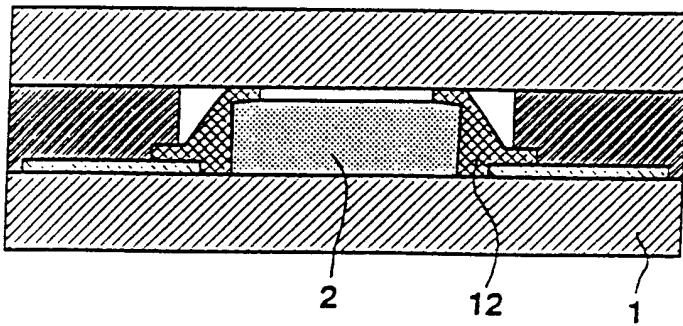


图 10

