

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4046995号
(P4046995)

(45) 発行日 平成20年2月13日 (2008. 2. 13)

(24) 登録日 平成19年11月30日 (2007. 11. 30)

(51) Int. Cl.

F I

H O 1 L 31/10 (2006. 01)

H O 1 L 31/10

A

H O 1 L 27/14 (2006. 01)

H O 1 L 27/14

Z

請求項の数 4 (全 11 頁)

(21) 出願番号 特願2001-373150 (P2001-373150)
 (22) 出願日 平成13年12月6日 (2001. 12. 6)
 (65) 公開番号 特開2003-174188 (P2003-174188A)
 (43) 公開日 平成15年6月20日 (2003. 6. 20)
 審査請求日 平成16年7月16日 (2004. 7. 16)

(73) 特許権者 000236436
 浜松ホトニクス株式会社
 静岡県浜松市東区市野町 1 1 2 6 番地の 1
 (74) 代理人 100088155
 弁理士 長谷川 芳樹
 (74) 代理人 100089978
 弁理士 塩田 辰也
 (74) 代理人 100092657
 弁理士 寺崎 史朗
 (72) 発明者 佐原 正哲
 静岡県浜松市市野町 1 1 2 6 番地の 1 浜
 松ホトニクス株式会社内
 (72) 発明者 鈴木 高志
 静岡県浜松市市野町 1 1 2 6 番地の 1 浜
 松ホトニクス株式会社内

最終頁に続く

(54) 【発明の名称】 光半導体装置

(57) 【特許請求の範囲】

【請求項 1】

P I N 構造を有するホトダイオードと、前記ホトダイオードの高濃度 P 型層をアノードとしてこれに回路的及び物理的に接続された高濃度 P 型領域をその一部領域とする P 型ベース領域、前記ホトダイオードの高濃度 N 型層をカソードとしてこれに回路的及び物理的に接続された高濃度 N 型領域をその一部領域とする N 型コレクタ領域及び前記 P 型ベース領域内に形成された N 型エミッタ領域を有する N P N トランジスタとを同一半導体基板上に形成してなる光半導体装置において、

前記 N 型コレクタ領域は前記高濃度 N 型領域から前記 P 型ベース領域に到達する N 型ウエル領域を備えていることを特徴とする光半導体装置。

【請求項 2】

前記 N 型ウエル領域の平均 N 型不純物濃度は $1 \times 10^{15} / \text{cm}^3$ 以上であることを特徴とする請求項 1 に記載の光半導体装置。

【請求項 3】

前記 N 型エミッタ領域、前記 P 型ベース領域及び前記 N 型コレクタ領域は、前記半導体基板の同一面側にそれぞれの電極を備えることを特徴とする請求項 1 に記載の光半導体装置。

【請求項 4】

前記エミッタ領域に設けられるエミッタ電極はストライプ形状であって、前記コレクタ領域に設けられるコレクタ電極は前記エミッタ電極及び前記ホトダイオードの光入射領域

を囲む環状をなしていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の光半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光半導体装置に関する。

【0002】

【従来の技術】

従来の光半導体装置は特開平 4 - 3 6 0 8 5 4 号公報に記載されている。この光半導体装置は、P I N 構造を有するホトダイオードと、このホトダイオードの高濃度 P 型層に物理的に接続された高濃度 P 型領域をその一部領域とする P 型ベース領域、ホトダイオードの高濃度 N 型層に物理的に接続された高濃度 N 型領域をその一部領域とする N 型コレクタ領域及び P 型ベース領域内に形成された N 型エミッタ領域を有する N P N トランジスタとを同一半導体基板上に形成してなる。

10

ホトダイオードが N P N トランジスタのベース領域に接続されているので、ホトダイオードを介してベース領域に流れ込むベース電流によって N P N トランジスタのコレクタ領域とエミッタ領域との間を流れるコレクタ電流を制御したり、コレクタ電流を検出することによってホトダイオードに入射した光強度を測定することができる。

【0003】

【発明が解決しようとする課題】

20

しかしながら、トランジスタのコレクタ領域とベース領域の間にはホトダイオードの I 型層が介在しているため、I 型層が全て空乏化した場合にはトランジスタ出力電流がコレクタ電圧依存性を伴って変動する。また空乏化されず残った I 型層が存在した場合にはコレクタ抵抗の増大に伴ないトランジスタの飽和電圧が大きくなるという問題が生じる。さらに、トランジスタの I 型層を埋め込み拡散層のせり上がりで埋め尽す方法があるが、その場合 P 型ベース層の不純物プロファイルに影響してトランジスタの電流増幅率を制御するのが非常に困難であるという問題を有していた。

一方、コレクタ抵抗を下げるため I 型層の不純物濃度を上げた場合には、フォトダイオードに関して空乏層が広がらないため接合容量が増加し、特に空乏化しない領域の電界が弱くフォトダイオードの応答速度が低下するという問題があった。

30

【0004】

本発明は、このような課題に鑑みてなされたものであり、トランジスタのコレクタ電流の変動を抑制すると共に、そのトランジスタの飽和電圧を小さくし、更にフォトダイオードの低容量化と走行時定数低下により高速応答が可能な光半導体装置を提供することを目的とする。

【0005】

上述の課題を解決するため、本発明に係る光半導体装置は、P I N 構造を有するホトダイオードと、ホトダイオードの高濃度 P 型層をアノードとしてこれに回路的及び物理的に接続された高濃度 P 型領域をその一部領域とする P 型ベース領域、ホトダイオードの高濃度 N 型層をカソードとしてこれに回路的及び物理的に接続された高濃度 N 型領域をその一部領域とする N 型コレクタ領域及び P 型ベース領域内に形成された N 型エミッタ領域を有する N P N トランジスタとを同一半導体基板上に形成してなる光半導体装置において、N 型コレクタ領域は高濃度 N 型領域から P 型ベース領域に到達する N 型ウエル領域を備えていることを特徴とする。

40

【0006】

なお、I 型層とは狭義の真性半導体を意味するものではなく、 $1 \times 10^{15} / \text{cm}^3$ 未満の比較的低濃度の不純物濃度を有する半導体を意味するものとする。N 型の不純物であっても、P 型の不純物であってもよい。

【0007】

また、高濃度とは不純物濃度が $1 \times 10^{17} / \text{cm}^3$ 以上のことを意味するものとする。

50

【 0 0 0 8 】

このような I 型層が、N 型コレクタ領域の高濃度 N 型領域と P 型ベース領域との間に介在している場合、上述のようにトランジスタの飽和電圧が増加する。本発明の装置においては、N 型コレクタ領域は、高濃度 N 型領域から P 型ベース領域に到達する N 型ウエル領域を備えている。この N 型ウエル領域の平均 N 型不純物濃度は $1 \times 10^{15} / \text{cm}^3$ 以上であることが好ましい。すなわち、N 型ウエル領域は、I 型層よりも不純物濃度が高い。

【 0 0 0 9 】

ホトダイオードに介在する I 型層が完全空乏化するような逆バイアス電圧が印加された場合、トランジスタの P 型ベース領域と N 型コレクタ領域との間にも同じ逆バイアスが印加されることになるが、この場合でも N 型ウエル領域は全域においては空乏化しない。逆バイアス電圧、即ちコレクタ電圧を更に増加した場合、N ウェル領域内の空乏層が僅かずつ広がることによりベース電位の変動が微小になり、電流増幅率の変動が抑えられて安定したコレクタ電流、即ち出力電流となる。

【 0 0 1 0 】

また、不純物濃度を上げて抵抗率が低下した N 型ウエル領域にコレクタ電流が流れるため、トランジスタ飽和電圧の上昇が抑えられる。そのため、特に低電圧動作でコレクタ電流が低下する事がなくなる。

また、ホトダイオードに介在する I 層の高い抵抗領域は、N ウェル層の導入によって飽和電圧やコレクタ変調のトランジスタへの影響がなくなるため、本来の真性半導体に近い大きな抵抗層に設定することができ、それによって更に低電圧動作や、ホトダイオードの低容量化、高速化を容易に実現できる。

【 0 0 1 1 】

また、N 型エミッタ領域、P 型ベース領域及び N 型コレクタ領域は、半導体基板の同一面側にそれぞれの電極を備えることが好ましく、この場合には、同一面側から電極に容易にリード線を取り付けることができる。また、エミッタ領域に設けられるエミッタ電極はストライプ形状であって、コレクタ領域に設けられるコレクタ電極はエミッタ電極及びホトダイオードの光入射領域を囲む環状をなしていることが好ましい。

【 0 0 1 2 】

このような光半導体装置の製造方法は、 1 少なくとも表面側に高濃度 N 型層を有する半導体基板の上記表面上に I 型層をエピタキシャル成長させる工程と、 2 I 型層の表面側から N 型ウエル領域形成予定領域内に N 型不純物を添加し N 型ウエル領域を形成する工程と、 3 N 型ウエル領域内に P 型の主ベース領域を形成する工程と、 4 P 型の主ベース領域内に N 型エミッタ領域を形成する工程と、 5 I 型層及び P 型の主ベース領域の表面側から P 型不純物を添加することによって I 型層及び P 型の主ベース領域の表面側に高濃度 P 型層を形成する工程とを備え、N 型ウエル領域は、添加された N 型不純物が高濃度 N 型層に到達するまで熱処理されることを特徴とする。

本製造方法によれば、表面側から N 型不純物を添加することによって N 型ウエル領域を作製することとしたので、これはコレクタ領域の一部として機能するが、この場合には、上述の効果に加えて、コレクタ領域の不純物濃度や分布を、これが埋め込み層である場合に比較して高精度に制御することができ、したがって、トランジスタの特性を向上させることができる。

【 0 0 1 3 】

【 発明の実施の形態 】

以下、実施の形態に係る光半導体装置について説明する。なお、同一要素には同一符号を用い、重複する説明は省略する。

【 0 0 1 4 】

図 1 は光半導体装置の概要を示す説明図である。この図は、各要素の接続を示すものであって、このような接続関係を有する光半導体装置であれば、様々な形状の光半導体装置を製造することができる。図 2 は図 1 に示した光半導体装置の回路図である。

【 0 0 1 5 】

この光半導体装置は、ホトダイオードPDとNPNトランジスタTRとを同一半導体基板上に形成してなるものである。なお、図中の各要素はいずれも半導体からなるものであり、保護膜やパッシベーション膜等の記載は省略する。

【0016】

ホトダイオードPDは、高濃度P型層PD_p、I型層PD_i及び高濃度N型層PD_Nを備えており、PIN構造を有している。なお、高濃度P型層PD_p及び高濃度N型層PD_Nは、それぞれ、ホトダイオードにおけるアノード及びカソードを構成する。なお、I型層PD_iとは狭義の真性半導体を意味するものではなく、 $1 \times 10^{15} / \text{cm}^3$ 未満の不純物濃度を有する半導体を意味するものとする。このI型層PD_iは、若干のN型の不純物又はP型の不純物が添加されているものとする。また、説明において、高濃度とは不純物濃度が $1 \times 10^{17} / \text{cm}^3$ 以上のことを意味するものとする。

10

【0017】

NPNトランジスタTRは、ホトダイオードPDの高濃度P型層PD_pに物理的に接続された高濃度P型領域B1をその一部領域とするP型ベース領域B、ホトダイオードPDの高濃度N型層に物理的に接続された高濃度N型領域C1をその一部領域とするN型コレクタ領域及びP型ベース領域B内に形成されたN型エミッタ領域Eを有する。

【0018】

ここで、N型コレクタ領域Cは高濃度N型領域C1からP型ベース領域Bに到達するN型ウエル領域CWを備えている。このN型ウエル領域CWの平均N型不純物濃度は $1 \times 10^{15} / \text{cm}^3$ 以上であることが好ましい。すなわち、N型ウエル領域CWは、I型層PD_iよりも不純物濃度が高い。

20

【0019】

I型層PD_iを完全空乏化するため、ホトダイオードPDに逆バイアスを印加した場合には、トランジスタTRのP型ベース領域BとN型コレクタ領域Cとの間には逆バイアスが印加されることになるが、この場合、I型層PD_iの全域を空乏化した場合においても、N型ウエル領域CWは全域においては空乏化しないことになる。

【0020】

すなわち、P型ベース領域BとN型コレクタ領域Cとの間にはI型層PD_iが介在していない。したがって、トランジスタTRの静特性としては、このようなI型層PD_iによる抵抗が減少することとなり、コレクタ電流が増加する。

30

【0021】

N型ウエル領域CWがI型層PD_iである場合には、I型層PD_iへの光の入射に伴って発生したキャリアによる抵抗変化、基板電位変化によって、コレクタ及びベース領域の電位が影響を受ける。電位変化を考慮しない場合においても、コレクタ抵抗R_cが変動する。

【0022】

本装置においては、N型ウエル領域CWはI型層PD_iではないため、コレクタ領域C及びベース領域Bの電位やコレクタ抵抗R_cが安定し、トランジスタTRのコレクタ電流I_cの変動を抑制することができる。なお、コレクタ電流I_cは、ベース電流I_bの電流増幅率(h_{fe})倍であるが、ベース電流I_bはホトダイオードPDを流れる電流である。

40

【0023】

また、N型エミッタ領域E、P型ベース領域B及びN型コレクタ領域Cは、半導体基板の同一面側に図示しないそれぞれの電極を備えており、この場合には、同一面側から電極にリード線を取り付けることができる。

【0024】

次に、上述の光半導体装置の一例について製造方法と共に説明する。

【0025】

図3はかかる光半導体装置を一部破断して示す光半導体装置の斜視図である。光半導体装置を構成する各半導体要素の導電型、不純物濃度及び厚みは以下の通りである。なお、半導体の材料はSiである。

【表1】

50

P I Nホトダイオード	導電型	不純物濃度(/cm ³)	厚み(μm)
高濃度P型層PD _P	P	1×10^{17} 以上	0.5～2.0
I型層PD _I	N	1×10^{14} 以下	5～30
高濃度N型層PD _N	N	1×10^{17} 以上	100以上

10

【表2】

NPNトランジスタ	導電型	不純物濃度(/cm ³)	厚み(μm)
N型コレクタ領域C	N		
高濃度N型領域C1	N	1×10^{17} 以上	100以上
N型ウエル領域CW	N	$1 \times 10^{15} \sim 1 \times 10^{17}$	5～30
表面側高濃度N型C2	N	1×10^{17} 以上	0.1～2.0
P型ベース領域B			
高濃度P型領域B1	P	1×10^{17} 以上	0.5～2.0
主ベース領域B2	P	1×10^{16} 以上	0.5～5
N型エミッタ領域E			
高濃度N型領域	N	1×10^{18} 以上	0.1～2.0

20

30

(主ベースより常に薄い)

なお、N型ウエル領域CWは、基板に垂直な平面内において、環状を有する外側N型ウエル領域CW1と、I型層PD_Iを介在させて外側N型ウエル領域CW1の内側に位置する内側N型ウエル領域CW2からなる。外側N型ウエル領域CW1の表面側には、隣接素子との間の電氣的隔離を行うアイソレーション或いはチャネルストッパとして機能する高濃度P型領域IS_Pが環状に形成されている。また、基板表面側のN型エミッタ領域E、P型ベース領域Bの表面側の一部を構成する高濃度P型領域B1及びN型コレクタ領域Cの表面側

40

【0026】

この光半導体装置は以下の工程 1 ～ 5 を順次実行することによって製造される。

1 エピタキシャル成長工程

【0027】

少なくとも表面側に高濃度N型層(PD_N:高濃度N型領域C1)を有する半導体基板を用意する。本例では、半導体基板自体が高濃度のN型基板であるとする(0.01・cm)。この半導体基板の表面上にI型層PD_Iをエピタキシャル成長させる。エピタキシャル成長層は、低電圧動作を前提とすると高抵抗化が必要で、エピ厚が厚くなるほどより

50

高抵抗のエピタキシャル層に設定される。例えば、I層に $15\text{ }\mu\text{m}$ の厚みを構成する場合は、エピタキシャル層の比抵抗は $500\text{ }\cdot\text{cm}$ 以上の高抵抗になる。あるいはI層に $20\text{ }\mu\text{m}$ 以上の厚みを構成する場合は $700\text{ }\cdot\text{cm}$ 以上の高抵抗になる。このようにすれば低電圧でI層が完全に空乏層になり、ホトダイオードの低容量化と高速応答が可能になる。

2 N型ウエル領域形成工程

【0028】

I型層 PD_1 の表面上にN型ウエル領域形成予定領域が露出したマスクを作製する。このマスクはホトレジストによって形成される。マスクをした状態で、I型層 PD_1 の表面側からN型ウエル領域形成予定領域内にN型不純物を添加しN型ウエル領域CW(CW_1 , CW_2)を形成する。不純物添加方法としては、拡散法やイオン注入法が挙げられる。N型ウエル領域CWは、添加されたN型不純物が高濃度N型層 C_1 (PD_N)に到達するまで熱処理される。

10

3 主ベース領域形成工程

【0029】

N型ウエル領域CW内にP型の主ベース領域B2を形成する。I型層 PD_1 及びN型ウエル領域CWの表面上に主ベース領域形成予定領域が露出したマスクを作製する。このマスクはホトレジストによって形成される。マスクをした状態で、I型層 PD_1 及びN型ウエル領域CWの表面側から主ベース領域形成予定領域内にP型不純物を添加し主ベース領域B2を形成する。不純物添加方法としては、拡散法やイオン注入法が挙げられる。

20

4 エミッタ領域形成工程

【0030】

主ベース領域B2内にN型エミッタ領域を形成する。I型層 PD_1 、N型ウエル領域CW及び主ベース領域B2の表面上に、エミッタ領域形成予定領域が露出したマスクを作製する。このマスクはホトレジストによって形成される。マスクをした状態で、I型層 PD_1 、N型ウエル領域CW及び主ベース領域B2の表面側からエミッタ領域形成予定領域内にN型不純物を添加しエミッタ領域Eを形成する。不純物添加方法としては、拡散法やイオン注入法が挙げられる。

5 高濃度P型層 PD_p 形成工程

【0031】

I型層 PD_1 、N型ウエル領域CW、主ベース領域B2及びN型エミッタ領域Eの表面側からP型不純物を添加することによって、エミッタの外側の領域の表面側に高濃度P型層B1(PD_p)を形成する。I型層 PD_1 、N型ウエル領域CW、主ベース領域B2及びN型エミッタ領域Eの表面上に、高濃度P型層 PD_p 形成予定領域が露出したマスクを作製する。このマスクはホトレジストによって形成される。マスクをした状態で、これらの表面側から高濃度P型層 PD_p 形成予定領域内にP型不純物を添加し高濃度P型層B1(PD_p)を形成する。不純物添加方法としては、拡散法やイオン注入法が挙げられる。最後に、アイソレーションやパッシベーション、金属電極を設けることにより、光半導体装置が完成する。本製造方法によれば、表面側からN型不純物を添加することによってN型ウエル領域CWを作製することとしたので、これはコレクタ領域の一部として機能するが、この場合には、上述の効果に加えて、コレクタ領域の不純物濃度や分布を、これが埋め込み層である場合に比較して高精度に制御することができ、したがって、トランジスタTRの特性を向上させることができる。

30

40

【0032】

次に、上述の光半導体装置の利点について、比較例を用いて説明する。比較例に係る光半導体装置は、N型ウエル領域に代えてN型埋め込み層BLを高濃度N型層 C_1 との間に介在させたものである。

【0033】

図4は図3に示した光半導体装置の部分縦断面図であり、図5は図4に示した深さ方向計測ラインt上の不純物濃度分布を示すグラフである。同様に、図6は比較例に係る光半導

50

体装置の縦断面図であり、図 7 は図 6 に示した深さ方向計測ライン t 上の不純物濃度分布を示すグラフである。なお、斜線部は空乏層を示す。

【 0 0 3 4 】

上記グラフに示されるように、実施形態に係る N 型ウエル領域 C W の不純物濃度は、比較例のそれよりも高く、また、主ベース領域 B 2 から基板側の高濃度 N 型層 C 1 ($P D_N$) にまで到達している。そのため、フォトダイオード部分は、 $P D_I$ の領域が全て空乏層になっても N ウェル領域にできるベース / コレクタ間の空乏層はごく狭い範囲に形成され、コレクタ電圧の変動に応じてその幅が僅かに変化する。そのため、ベース電位がコレクタ電圧の変動に依存することなく一定になる。また、N ウェル領域が比較例と比べて不純物濃度が高いためコレクタ抵抗が低くなる。

10

【 0 0 3 5 】

比較例においては、I 型層 $P D_I$ による抵抗 R_c が大きいため、フォトダイオード $P D$ を一部分空乏化した場合においてはコレクタ抵抗が大きくトランジスタ飽和電圧が大きくなる。また、コレクタ抵抗 R_c をなくすために空乏層が B L 領域まで達した場合には、空乏層がそれ以上変化できないためコレクタ電圧の増加に伴ってベース電位が上がり、電流増幅率が大きくなってコレクタ電流が変動する。更に、 $P D_I$ を完全空乏化を想定すると、コレクタ抵抗の低下のために形成した B L 層が無い場合でもトランジスタのコレクタ抵抗 R_c は小さくなり、B L 層の存在意義がなくなる。

【 0 0 3 6 】

実施形態においては、フォトダイオード $P D$ を低電圧で完全空乏化でき、トランジスタ T R 側の空乏層は、N 型ウエル領域にベースとの接合部から $2 \sim 3 \mu m$ の深さしか広がらないため、トランジスタのコレクタ電圧依存性が小さいという利点がある。また、フォトダイオード部分の $P D_I$ が完全空乏化されることによって比較例に比して電子の平均ドリフト速度は大きくなり、高速応答が可能になる。

20

【 0 0 3 7 】

また、実施形態の光半導体装置においては、コレクタ接合容量も小さくなる。抵抗の低下によってトランジスタの飽和電圧が小さくなり、大電流でも出力が低下しないため、ダイナミックレンジが広がる。更に、アーリー効果を受けにくくなるため、コレクタ及びエミッタ間電圧の依存性が低下するという利点もある。

【 0 0 3 8 】

また、トランジスタ T R のエミッタ領域に設けられるエミッタ電極はストライプ形状であって、コレクタ電極はエミッタ電極及びフォトダイオード $P D$ の光入射領域を囲む環状のものが好ましい。このストライプの幅は、狭いほど高速化が達成される。コレクタ接合容量は本例の構造においては低減されているので、ストライプ化、すなわち、エミッタ電極 (エミッタ領域 E) における高濃度 N 型層を流れる電流の方向よりも、これと基板厚み方向の双方に垂直な方向の電極長を長くすることで、高速化が更に達成される。

30

【 0 0 3 9 】

【発明の効果】

以上、説明したように、本発明の光半導体装置によれば、同一基板上に形成されるトランジスタとフォトダイオードにおいて、フォトダイオードの低容量化・高速化できる構造を持たせながらコレクタ電圧依存性を抑制すると共に、トランジスタの飽和電圧増加を抑制する事が可能になる。また、この製造方法によれば、トランジスタの特性を更に向上させることができる。

40

【図面の簡単な説明】

【図 1】光半導体装置の概要を示す説明図である。

【図 2】図 1 に示した光半導体装置の回路図である。

【図 3】光半導体装置を一部破断して示す光半導体装置の斜視図である。

【図 4】図 3 に示した光半導体装置の部分縦断面図である。

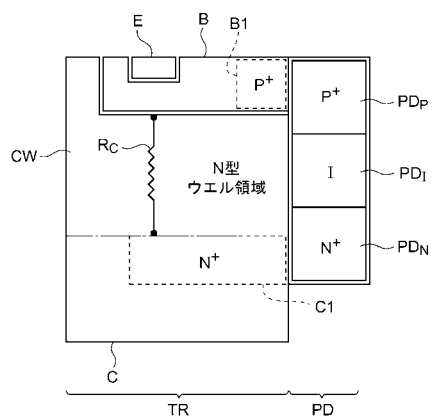
【図 5】図 4 に示した深さ方向計測ライン t 上の不純物濃度分布を示すグラフである。

【図 6】比較例に係る光半導体装置の縦断面図である。

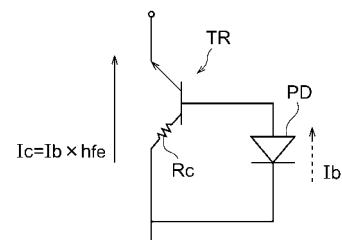
50

【符号の説明】

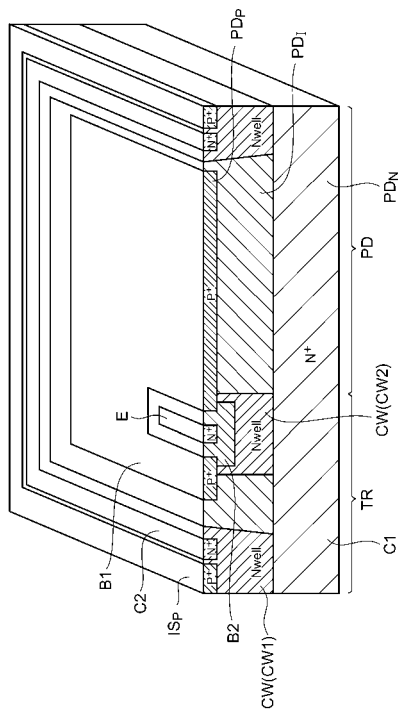
【圖 1】



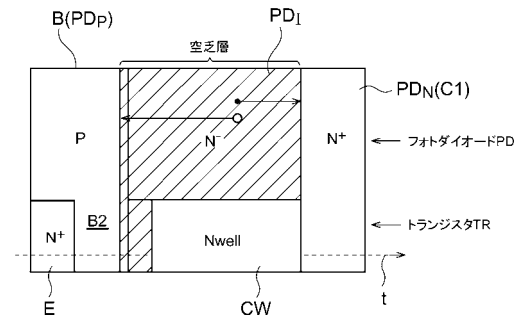
【圖 2】



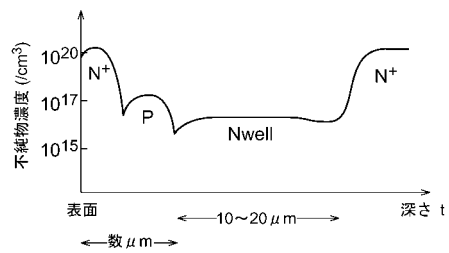
【図 3】



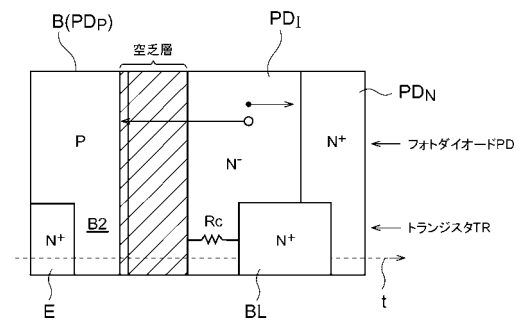
【図 4】



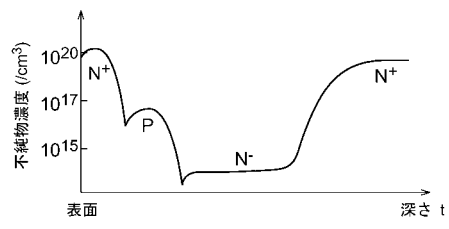
【図 5】



【図 6】



【図 7】



フロントページの続き

(72)発明者 井上 仁

静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内

審査官 加藤 昌伸

(56)参考文献 特開平 0 2 - 1 3 2 8 5 9 (J P , A)

特開昭 5 7 - 2 0 7 3 8 3 (J P , A)

特開昭 5 9 - 2 1 4 2 7 1 (J P , A)

特開昭 6 0 - 2 1 8 8 8 7 (J P , A)

特開昭 6 2 - 1 4 3 4 8 3 (J P , A)

特開平 0 2 - 0 7 7 1 7 3 (J P , A)

特開平 0 4 - 3 6 0 5 8 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H01L31/10-31/119

H01L27/14