

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-266661
(P2004-266661A)

(43) 公開日 平成16年9月24日(2004.9.24)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H04N 1/00	H04N 1/00 C	2C061
B41J 29/38	B41J 29/38 C	2H027
G03G 21/00	B41J 29/38 D	5B011
G06F 1/26	B41J 29/38 Z	5C062
G06F 1/32	G03G 21/00 398	
審査請求 未請求 請求項の数 18 O L (全 34 頁) 最終頁に続く		

(21) 出願番号	特願2003-56195 (P2003-56195)	(71) 出願人	000006747 株式会社リコー 東京都大田区中馬込1丁目3番6号
(22) 出願日	平成15年3月3日(2003.3.3)	(74) 代理人	100078134 弁理士 武 顕次郎
		(74) 代理人	100106758 弁理士 橋 昭成
		(72) 発明者	田中 智 東京都大田区中馬込1丁目3番6号 株式会社リコー内
		Fターム(参考)	2C061 AP01 AP03 AP04 AP07 HH03 HH11 HJ10 HK19 2H027 DA38 DB03 EF16 EJ18 FD08 ZA01 ZA07 5B011 EA10 EB08 LL01 LL14 MB06 最終頁に続く

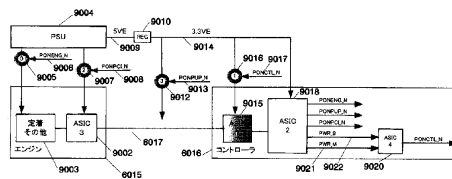
(54) 【発明の名称】 画像形成装置

(57) 【要約】

【課題】 システム全体に対する電源の投入、切断時及び省エネ状態相互間の遷移時に、半導体回路相互間で電源の回り込みを防止して、回路を構成する半導体の寿命を短くするようなことを防止する。

【解決手段】 エンジンの定着を含むメカ制御用のCPU、メモリ等の電源をON/OFFするスイッチ0(9005)、エンジンの画像転送を担うASIC3(9002)の電源をON/OFFするスイッチ2(9007)、ASIC3(9002)とコントローラのASIC1(9015)とを接続するPCI-BUS6017のプルアップ抵抗の電源をON/OFFするスイッチ3(9007)、コントローラASIC1(9015)と図中では省略しているがCPUとメモリ管理用ASICの電源をON/OFFするスイッチ1(9016)とが、電源のオン、オフ時、省エネ状態相互の遷移時に、所定の順序で制御される。

【選択図】 図20



【特許請求の範囲】

【請求項 1】

エンジン、コントローラ、前記エンジンとコントローラとを接続する P C I バスを備えて構成される画像形成装置において、前記コントローラに、メインスイッチのオン時常に電源が供給されるタイミング生成部を設け、画像形成装置を構成する機構部、機能回路に電源を供給する電源を複数の電源系統に分割し、装置の電源切断時、前記複数の電源系統の電源のそれぞれを切断するタイミングに順番を定めて装置の電源を切断することを特徴とする画像形成装置。

【請求項 2】

前記分割された複数の電源系統は、エンジンの機構部を含むメカ制御用の機能回路の電源、エンジンの画像転送を担う機能回路の電源、P C I バスのプルアップ抵抗の電源、コントローラの電源の 4 系統であることを特徴とする請求項 1 記載の画像形成装置。 10

【請求項 3】

前記 4 系統の電源は、エンジンの機構部を含むメカ制御用の機能回路の電源の切断、P C I バスのプルアップ電源の切断、エンジンの画像転送を担う機能回路の電源の切断、コントローラの電源の切断の順序で制御されることを特徴とする請求項 2 記載の画像形成装置。

【請求項 4】

エンジン、コントローラ、前記エンジンとコントローラとを接続する P C I バスを備えて構成される画像形成装置において、前記コントローラに、メインスイッチのオン時常に電源が供給されるタイミング生成部を設け、画像形成装置を構成する機構部、機能回路に電源を供給する電源を複数の電源系統に分割し、装置の電源投入時、前記複数の電源系統の電源のそれぞれを投入するタイミングに順番を定めて装置の電源を投入することを特徴とする画像形成装置。 20

【請求項 5】

前記分割された複数の電源系統は、エンジンの機構部を含むメカ制御用の機能回路の電源、エンジンの画像転送を担う機能回路の電源、P C I バスのプルアップ抵抗の電源、コントローラの電源の 4 系統であることを特徴とする請求項 4 記載の画像形成装置。

【請求項 6】

前記 4 系統の電源は、エンジンの機構部を含むメカ制御用の機能回路の電源及びエンジンの画像転送を担う機能回路の電源を最初に投入し、次に、コントローラの電源を投入し、その後、P C I バスのプルアップ抵抗の電源を投入するという順序で制御されることを特徴とする請求項 5 記載の画像形成装置。 30

【請求項 7】

エンジン、コントローラ、前記エンジンとコントローラとを接続する P C I バスを備えて構成され、複数の省エネルギー状態に遷移するように制御される画像形成装置において、前記コントローラに、メインスイッチのオン時常に電源が供給されるタイミング生成部を設け、画像形成装置を構成する機構部、機能回路に電源を供給する電源を複数の電源系統に分割し、前記省エネルギー状態相互間を遷移するとき、前記複数の電源系統の電源のそれぞれを切断あるいは投入するタイミングに順番を定めて制御し、前記省エネルギー状態相互間を遷移することを特徴とする画像形成装置。 40

【請求項 8】

前記分割された複数の電源系統は、エンジンの機構部を含むメカ制御用の機能回路の電源、エンジンの画像転送を担う機能回路の電源、P C I バスのプルアップ抵抗の電源、コントローラの電源の 4 系統であることを特徴とする請求項 7 記載の画像形成装置。

【請求項 9】

前記複数の省エネルギー状態として、直ちに動作することが可能な状態である S t a n d b y 状態に対して、順次省エネルギー度が大きくなる L o w P o w e r 状態、L o w P o w e r 2 状態、O f f M o d e 状態に制御されることを特徴とする請求項 7 または 8 記載の画像形成装置。

【請求項 10】

前記省エネルギー状態から Standby 状態へ復帰するための要因は、原稿を押さえる圧板の開閉による信号の立ち上がりエッジと立ち下りエッジ検出、ADF への原稿セットによる信号の立ち下りエッジ検出、省エネルギーの押下による外部からの復帰用信号の L レベル検出、ホスト I/F からのデータ要求及びアクセスのいずれかであることを特徴とする請求項 9 記載の画像形成装置。

【請求項 11】

前記タイミング生成部は、複数の電源系統の切断用のシーケンスを生成するタイマーと投入用のシーケンスを生成するタイマーとが独立に備えられることを特徴とする請求項 1 乃至 10 のうちいずれか 1 記載の画像形成装置。

10

【請求項 12】

前記 Standby 状態から Low Power 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源だけを切断することを特徴とする請求項 9 記載の画像形成装置。

【請求項 13】

前記 Low Power 状態から Standby 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源を投入することを特徴とする請求項 9 記載の画像形成装置。

【請求項 14】

前記 Standby 状態から Off Mode 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源を最初に切断し、次に、PCI バスのプルアップ抵抗の電源を切断し、最後に、エンジンの画像転送を担う機能回路の電源及びコントローラの電源をほぼ同時に切断するという順序で制御されることを特徴とする請求項 9 記載の画像形成装置。

20

【請求項 15】

前記 Off Mode 状態から Standby 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源及びエンジンの画像転送を担う機能回路の電源を最初に投入し、次に、コントローラの電源を投入し、その後、PCI バスのプルアップ抵抗の電源を投入するという順序で制御されることを特徴とする請求項 9 記載の画像形成装置。

【請求項 16】

Standby 状態から Low Power 2 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源を最初に切断し、次に、PCI バスのプルアップ抵抗の電源を切断し、最後に、エンジンの画像転送を担う機能回路の電源を切断するという順序で制御されることを特徴とする請求項 9 記載の画像形成装置。

30

【請求項 17】

Low Power 2 状態から Standby 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源及びエンジンの画像転送を担う機能回路の電源を最初に投入し、次に、PCI バスのプルアップ抵抗の電源を投入するという順序で制御されることを特徴とする請求項 9 記載の画像形成装置。

【請求項 18】

Low Power 2 状態から Off Mode 状態への遷移時、コントローラの電源を切断することを特徴とする請求項 9 記載の画像形成装置。

40

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、画像形成装置に係り、特に、複写、ファックス、プリント、スキャン等の複数の機能が組み込まれた複合システムに使用して好適な画像形成装置に関する。

【0002】

【従来の技術】

近年、複写、ファックス、プリント、スキャン等の複数の機能が組み込まれた複合システ

50

ムが多く使用されされるようになってきている。この種の複合システムは、通常、電源の投入後に、使用することなくある一定時間が経過すると、待機モード、予熱モード、低電力モード、スリープモードと順に高い省エネの状態に移行して待機するように制御されている。

【0003】

そして、前述の複合装置は、省エネ待機状態になった状態で、システムの利用のために、操作パネルに備えられる電源ボタンを押下するか、ADFに紙をセットするか、圧版を動作させると、システムの機能の全てが復帰するようにされている。

【0004】

なお、前述したように省エネ制御に関する従来技術として、例えば、特許文献1～3等に記載された技術が知られている。 10

【0005】

【特許文献1】

特開2001-18486号公報

【0006】

【特許文献2】

特開2001-86304号公報

【0007】

【特許文献3】

特開2001-356652号公報 20

【0008】

【発明が解決しようとする課題】

前述したように従来技術による複合システムは、省エネ待機状態になった状態で、システムの利用のために、操作パネルに備えられる電源ボタンを押下するか、ADFに紙をセットするか、圧版を動作させると、システムの機能の全てが復帰するように制御されている。

【0009】

そして、従来技術による複合システムは、省エネルギーモード時に、不要な機能に対する電源を切断しておくことにより、システムの省エネルギー化を図ることができるものであるが、複数に分割された電源の1つまたは複数を切断するとき、電源切断のタイミング、他の機能を実行する半導体回路の状態等について考慮することなく電源の切断を行っていたので、半導体回路相互間で電源の回り込みが発生し、回路を構成する半導体の寿命を短くしているという問題点を有している。このような問題点は、システム全体に対する電源の投入、切断時にも生じる。 30

【0010】

また、従来技術による複合システムは、電源システムの分割数が少ないため、省エネルギーモード時に、不要な部分にも電源を供給しており、消費電力を十分に下げられていないという問題点を有している。

【0011】

本発明の目的は、前述した従来技術の問題点を解決し、システム全体に対する電源の投入、切断時における半導体回路相互間で電源の回り込みを防止して、回路を構成する半導体の寿命を短くするようなことを防止することができる画像形成装置を提供することにある。 40

【0012】

また、本発明の目的は、省エネルギーモードへの移行時、省エネルギーモードからの回復時等に複数の電源システムの投入、切断の順序を規定することにより、半導体回路相互間で電源の回り込みの発生を防止し、回路を構成する半導体の寿命の短縮を防止すると共に、電源システムの分割数を多くして、省エネルギーモード時に、不要な部分に対する電源の供給を停止し、消費電力を十分に低下させることを可能にした複合システムに使用して好適な画像形成装置を提供することにある。 50

【 0 0 1 3 】

【課題を解決するための手段】

前記目的を達成するための本発明の第1の手段は、エンジン、コントローラ、前記エンジンとコントローラとを接続するP C Iバスを備えて構成される画像形成装置において、前記コントローラに、メインスイッチのオン時常に電源が供給されるタイミング生成部を設け、画像形成装置を構成する機構部、機能回路に電源を供給する電源を複数の電源系統に分割し、装置の電源切断時、前記複数の電源系統の電源のそれぞれを切断するタイミングに順番を定めて装置の電源を切断することを特徴とする。

【 0 0 1 4 】

本発明の第2の手段は、第1の手段において、前記分割された複数の電源系統が、エンジンの機構部を含むメカ制御用の機能回路の電源、エンジンの画像転送を担う機能回路の電源、P C Iバスのプルアップ抵抗の電源、コントローラの電源の4系統であることを特徴とする。

10

【 0 0 1 5 】

本発明の第3の手段は、第2の手段において、前記4系統の電源が、エンジンの機構部を含むメカ制御用の機能回路の電源の切断、P C Iバスのプルアップ電源の切断、エンジンの画像転送を担う機能回路の電源の切断、コントローラの電源の切断の順序で制御されることを特徴とする。

【 0 0 1 6 】

本発明の第4の手段は、エンジン、コントローラ、前記エンジンとコントローラとを接続するP C Iバスを備えて構成される画像形成装置において、前記コントローラに、メインスイッチのオン時常に電源が供給されるタイミング生成部を設け、画像形成装置を構成する機構部、機能回路に電源を供給する電源を複数の電源系統に分割し、装置の電源投入時、前記複数の電源系統の電源のそれぞれを投入するタイミングに順番を定めて装置の電源を投入することを特徴とする。

20

【 0 0 1 7 】

本発明の第5の手段は、第4の手段において、前記分割された複数の電源系統が、エンジンの機構部を含むメカ制御用の機能回路の電源、エンジンの画像転送を担う機能回路の電源、P C Iバスのプルアップ抵抗の電源、コントローラの電源の4系統であることを特徴とする。

30

【 0 0 1 8 】

本発明の第6の手段は、第5の手段において、前記4系統の電源が、エンジンの機構部を含むメカ制御用の機能回路の電源及びエンジンの画像転送を担う機能回路の電源を最初に投入し、次に、コントローラの電源を投入し、その後、P C Iバスのプルアップ抵抗の電源を投入するという順序で制御されることを特徴とする。

【 0 0 1 9 】

本発明の第7の手段は、エンジン、コントローラ、前記エンジンとコントローラとを接続するP C Iバスを備えて構成され、複数の省エネルギー状態に遷移するように制御される画像形成装置において、前記コントローラに、メインスイッチのオン時常に電源が供給されるタイミング生成部を設け、画像形成装置を構成する機構部、機能回路に電源を供給する電源を複数の電源系統に分割し、前記省エネルギー状態相互間を遷移するとき、前記複数の電源系統の電源のそれぞれを切断あるいは投入するタイミングに順番を定めて制御し、前記省エネルギー状態相互間を遷移することを特徴とする。

40

【 0 0 2 0 】

本発明の第8の手段は、第7の手段において、前記分割された複数の電源系統が、エンジンの機構部を含むメカ制御用の機能回路の電源、エンジンの画像転送を担う機能回路の電源、P C Iバスのプルアップ抵抗の電源、コントローラの電源の4系統であることを特徴とする。

【 0 0 2 1 】

本発明の第9の手段は、第7または第8の手段において、前記複数の省エネルギー状態と

50

して、直ちに動作することが可能な状態である Standby 状態に対して、順次省エネルギー度が大きくなる Low Power 状態、Low Power 2 状態、Off Mode 状態に制御されることを特徴とする。

【0022】

本発明の第10の手段は、第9の手段において、前記省エネルギー状態から Standby 状態へ復帰するための要因が、原稿を押さえる圧板の開閉による信号の立ち上がりエッジと立ち下りエッジ検出、ADFへの原稿セットによる信号の立ち下りエッジ検出、省エネキーの押下による外部からの復帰用信号のレベル検出、ホストI/Fからのデータ要求及びアクセスのいずれかであることを特徴とする。

【0023】

本発明の第11の手段は、第1～第10の手段の1つにおいて、前記タイミング生成部が、複数の電源系統の切断用のシーケンスを生成するタイマーと投入用のシーケンスを生成するタイマーとが独立に備えられることを特徴とする。

【0024】

本発明の第12の手段は、第9の手段において、前記 Standby 状態から Low Power 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源だけを切断することを特徴とする。

【0025】

本発明の第13の手段は、第9の手段において、前記 Low Power 状態から Standby 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源を投入することを特徴とする。

【0026】

本発明の第14の手段は、第9の手段において、前記 Standby 状態から Off Mode 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源を最初に切断し、次に、PCIバスのプルアップ抵抗の電源を切断し、最後に、エンジンの画像転送を担う機能回路の電源及びコントローラの電源をほぼ同時に切断するという順序で制御されることを特徴とする。

【0027】

本発明の第15の手段は、第9の手段において、前記 Off Mode 状態から Standby 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源及びエンジンの画像転送を担う機能回路の電源を最初に投入し、次に、コントローラの電源を投入し、その後、PCIバスのプルアップ抵抗の電源を投入するという順序で制御されることを特徴とする。

【0028】

本発明の第16の手段は、第9の手段において、Standby 状態から Low Power 2 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源を最初に切断し、次に、PCIバスのプルアップ抵抗の電源を切断し、最後に、エンジンの画像転送を担う機能回路の電源を切断するという順序で制御されることを特徴とする。

【0029】

本発明の第17の手段は、第9の手段において、Low Power 2 状態から Standby 状態への遷移時、エンジンの機構部を含むメカ制御用の機能回路の電源及びエンジンの画像転送を担う機能回路の電源を最初に投入し、次に、PCIバスのプルアップ抵抗の電源を投入するという順序で制御されることを特徴とする。

【0030】

本発明の第18の手段は、第9の手段において、Low Power 2 状態から Off Mode 状態への遷移時、コントローラの電源を切断することを特徴とする。

【0031】

前述した本発明の第1～第6の手段によれば、システム全体に対する電源の投入、切断時における半導体回路相互間で電源の回り込みを防止して、回路を構成する半導体の寿命を短くするようなことを防止することができる。

10

20

30

40

50

【 0 0 3 2 】

また、前述した本発明の第 7 ~ 第 1 8 の手段によれば、省エネルギーモード相互間の遷移時、省エネルギーモードからの回復時等に複数の電源システムの投入、切断の順序を規定しているため、半導体回路相互間で電源の回り込みの発生を防止し、回路を構成する半導体の寿命の短縮を防止すると共に、省エネルギーモード時に、不要な部分に対する電源の供給を停止し、消費電力を十分に低下させることができる。

【 0 0 3 3 】

さらに、前述した本発明の第 1 0 の手段によれば、前述に加えて、省エネルギーモード時に、復帰要因として、個別の要因から 1 ビットずつ信号を受け取ることによる A S I C の端子数の増加を抑えて、システムのコストアップを防止することができる。

10

【 0 0 3 4 】

また、前述した本発明の第 1 1 の手段によれば、前述に加えて、電源の仕様、電源投入のタイミング等が異なる省エネルギー制御機能を有する複数の製品に対して共通に使用することができる。

【 0 0 3 5 】

【 発明の実施の形態 】

以下、本発明による画像形成装置の実施形態を図面により詳細に説明する。まず、本発明の実施形態における基本的な動作について説明する。

【 0 0 3 6 】

基本構成、基本動作及び基本機能の説明

20

1 初期化

図 1 は複合システムを構成する画像形成装置の基本構成を示すブロック図である。

【 0 0 3 7 】

本発明の実施形態による画像形成装置は、コントローラ 6 0 1 6 とエンジン部 6 0 1 5 とをエンジン I / F とオプションバスとを兼ねる P C I バス 6 0 1 7 で接続して構成されている。コントローラ 6 0 1 6 は、画像形成装置全体の制御、描画、通信、操作部からの入力を制御するコントローラである。エンジン部 6 0 1 5 は、スキャナ、プロッタ等を有している。

【 0 0 3 8 】

また、コントローラ 6 0 1 6 は、C P U 6 0 0 1、A S I C 6 0 0 2、操作部 6 0 0 3、
 ホスト I / F としての I E E E 1 2 8 4 (6 0 0 4)、ネットワーク I / F 6 0 0 5、O
 S および基本アプリケーションプログラムを含む R O M である R O M 0 (6 0 0 6)、オ
 プションアプリケーションを含む R O M である R O M 1 (6 0 0 7)、オプションアプリ
 ケーションを含む R O M である R O M 2 (6 0 0 8)、バックアップ可能な R A M であり、
 システムの設定等を保存する N V R A M 6 0 0 9、標準実装されているメモリである M
 E M 0 (6 0 1 0)、オプションで追加されるメモリである M E M 1 (6 0 1 1)、H D
 D 6 0 1 2、プリンタアプリケーション等のオプション I / F であるオプションデバイス
 6 0 1 3、ファックスユニット (オプション) としての F A X 6 0 1 4 を含んで構成される、

30

前述において、システムに電源が投入されると、エンジン 6 0 1 5 は、搭載されている図
 示しない C P U により、各機能が初期化され、コントローラ 6 0 1 6 の初期化が終わって
 、コマンドを受信するまで待機状態になる。

40

【 0 0 3 9 】

コントローラ 6 0 1 6 は、電源が投入されると、A S I C 6 0 0 2 にリセット信号が入力
 されて初期化され、A S I C 6 0 0 2 は、それぞれリセットが必要なデバイスにリセット
 信号を分配する。C P U 6 0 0 1 は、リセット信号がアサートされ、ネゲートされると C
 P U 6 0 0 1 のリセットベクターの命令をフェッチしようとする。A S I C 6 0 0 2 は、
 C P U 6 0 0 1 からフェッチ信号を受け取るとそのアドレスをデコードして、初期化プ
 ログラムが格納されている R O M 6 0 0 6 の C S 信号をアサートし、C P U 6 0 0 1 が要
 求したアドレスの内容 (命令コードあるいはデータ) を読み出して、C P U 6 0 0 1 へ渡

50

す。CPU6001は、ASIC6002に命令の読み出しを繰り返し要求し、ASIC6002は、そのアドレスに応じてROM6006の命令コードあるいはデータをCPU6001へ渡す。前述したような処理により、CPU6001は、プログラムを実行することができる。

【0040】

前述のような処理を実行する初期化プログラムは、CPU6001の初期化、ASIC6002に接続されるメモリ6010とオプションメモリ6011との初期化、PCI6017の初期化、エンジン6015の初期化、操作部6003の初期化、HDD6012の初期化、ホストと接続されるIEEE1284(6004)の初期化、ネットワークI/F6005の初期化を行い、また、必要に応じて、FAX6014の初期化、オプション6013の初期化を行い、その後アプリケーションを起動する。 10

【0041】

ASIC6002によるROM6006のアクセス時間は、データバス幅に依存するが、ASIC6002の外部端子数を少なく抑えるために、データバス幅は、16bitや8bitなどであり、CPU6001のデータバス幅よりも少ないbit数で構成されることが多い。このため、前述のアクセス時間は、大きくなっている。また、場合によっては、bit数が4bit、1bitなどのようなシリアルデバイス、たとえば、SEEPROM、SDカード、メモリスティックのようなデバイスが使用されるが、この場合には、前述のアクセス時間は特に遅くなる。

【0042】

・CPUの初期化

CPU(MIPS系)は、ブートコンフィグデータをASICから読み取り、リセット解除後、命令のフェッチを開始し、コールドリセットか、それ以外によるリセット例外か否かの判定、ASICのローカルバスのアクセスタイミングの初期化、CPU内のキャッシュの初期化、TLBの初期化、例外ベクターの設定、プロセッサの初期化を行う。 20

【0043】

・メモリの初期化

標準で実装されるメモリ(以下、標準メモリという)のタイミングにかかわるパラメータを決定する前に、オプションのメモリが存在するか否かを確認し、もし、オプションのメモリが存在すれば、オプションメモリの情報を格納してあるSEEPROMをアクセスして、そのメモリの容量、速度、構成を読み出し、標準メモリとのタイミングを比較し、遅いほうのタイミングを使用して、ASICに設定を行い、メモリの初期化を行う。その後、割り込みベクターの設定、RAMのデータ領域への初期値の設定などを行う。 30

【0044】

・PCIの初期化

ASICの内部レジスタのコンフィグ用レジスタを使用して、PCIバスに存在する全デバイスのサーチを行う。そして、デバイスのタイプを判断して、バスブリッジがあれば、その先のバスのデバイスをサーチする。全てのデバイスの列挙が完了した後、PCIのアドレス空間にマッピングを行う。すなわち、ASIC管理下のメモリの先頭アドレスを“0x0000.0000”としてマッピングを行い、その他のデバイスは、ASICのレジスタ空間に用意されたPCIメモリ空間アクセスウインドウあるいはPCI I/O空間アクセスウインドウ内にマッピングする。前述したようなマッピングが完了したら、それぞれのデバイスのコマンドレジスタのバスマスタイネーブル、メモリーネーブル、IOイネーブルビットに“1”を設定して、デバイスが動作する状態にする。 40

【0045】

・エンジンの初期化

エンジンとコントローラとの通信は、エンジン側PCIデバイスが持つ送信バッファ/受信バッファを介して行われる。

【0046】

・操作部の初期化

操作部とコントローラとは操作部 I / F を介して接続され、送信と受信とは全二重で行われる。そして、予め決められているパケットサイズで、パケット通信を行い、操作部にシステムが初期化中であることを表示させる。

【0047】

・HDDの初期化

HDDが接続されているか否かの確認を行い、HDDが接続されている場合には、HDDの情報を読み出し、あとで利用するために管理情報をメモリに格納する。

【0048】

図2はコントローラ6016に搭載されるソフトウェアの構成を説明する図、図3はASIC6002の内部構成を含む機能の構成を示すブロック図、図4はASIC6002のメモリマップを示す図であり、次に、これらについて説明する。 10

【0049】

ソフトウェアは、図2に示すように、プリントアプリケーションPRINT-APL5001、コピーアプリケーションCOPY-APL5002、ファックスアプリケーションFAX-APL5003、スキャナアプリケーションSCAN-APL5004、ネットワークアプリケーションNETWORK-APL5005、サービス層のアプリケーションプログラミングインターフェースであるサービス-API5006、エンジンコントロールサービスECS5007、メモリコントロールサービスMCS5008、オペレーションパネルコントロールサービスOCS5009、システムコントロールサービスSCS5010、ネットワークコントロールサービスNCS5011、ファックスコントロールサービスFCS5012、システムリソースマネージャSRM5013、UNIX（登録商標）ライクなOSである汎用OS5014、エンジンと通信するためのプログラミングインターフェースであるエンジンコマンドI/F5015により構成されており、CPUやASICに依存する部分はデバイスドライバ層で吸収することにより、異なるCPUや異なるASICでも移植が容易になるように構成されている。アプリケーションが起動すると、操作部6003には、デフォルトとしてコピーアプリケーションの操作画面が表示され、ユーザの指示待ちになる。 20

【0050】

各種デバイスの初期化が完了すると汎用OS5014は、システムのコンフィグ情報にもとづいてアプリケーションを起動する。その際、FAXユニット6014が存在していない場合、FAXアプリケーション5003の起動は行われぬ。 30

【0051】

アプリケーションの起動後、操作部6003には、デフォルトとしてコピー操作画面が表示される。なお、デフォルトの画面は変更することが可能である。

【0052】

また、CPU6001は、ASIC6002を経由して、図3に示すSDC6114の先のSDカードインターフェース6115に接続されたSDカードから直接命令をフェッチして実行することができる。

【0053】

図3に示すASIC6002の内部構成は、すでに知られているものであるが、それらの構成要素について、以下に簡単に説明する。 40

【0054】

MEM0(6010)は標準実装されているメモリ、MEM1(6011)はオプションで追加されるメモリであり、図1で説明したものと同一である。Arbiter6105はメモリアービタ、Ramc6106はメモリのコントロールを行うラムコントローラ、cpuif6107はCPUに合わせてASIC内部のレジスタアクセスやメモリアクセスを行うためのCPUバスプロトコル解釈部、IREG6108はASICの内部レジスタ、lbc6109はCPUのプログラムを格納したROMなどを接続するためのバスを制御するローカルバスコントローラ、ローカルバスのデータバス6110は16bit幅を持ち、アドレスの一部とマルチプレクスされるデータバスである。 50

【 0 0 5 5 】

ローカルバスの制御線とアドレス信号 6 1 1 1 はデータバス 6 1 1 0 でマルチプレクスされていない下位のアドレスとアドレスをデコードして作られたチップセレクト信号と、リード信号、ライト信号などを含む信号、SDカード用DMA C 6 1 1 2 はSDカードからデータを読み書きするためのDMA Cであり、リードあるいはライトの動作が可能な1次元DMA C、SDカードブートセクタ 6 1 1 3 はSDカードからのCPUブートとDMA Cを利用したSDカードアクセスを切り替えるためのセクタであり、SDカードからのCPUブートが選択された場合に、CPUのリセット後の最初の命令フェッチがこのSDカードから行われる。

【 0 0 5 6 】

SD C 6 1 1 4 は外部に接続されたSDカードをプロトコルに従ってアクセスするSDカードコントローラ、SDカード用信号 6 1 1 5 はSDカードと接続される信号、HDC 6 1 1 6 はATA 1 0 0のHDDを制御するハードディスクコントローラ、DATA__DMA C 6 1 1 7 はHDDのデータを転送するための1次元転送と2次元転送とが可能なDMA C、CMD__DMA C 6 1 1 8 はHDDのコマンドを転送するためのDMA Cである。

【 0 0 5 7 】

CD 1 (6 1 1 9) は画像の圧縮あるいは伸長を行う圧縮伸長器 1、CD 1用画像用DMA C 6 1 2 0 は圧縮時は入力、伸長時は出力で動作する画像の入出力用のDMA C、CD 1用符号用DMA C 6 1 2 1 は圧縮時は出力、伸長時は入力で動作する符号の入出力用のDMA C、CD 2 (6 1 2 2) は画像の圧縮あるいは伸長を行う圧縮伸長器 2、CD 2用画像用DMA C 6 1 2 3 は圧縮時は入力、伸長時は出力で動作する画像の入出力用のDMA C、CD 2用符号用DMA C 6 1 2 4 は圧縮時は出力、伸長時は入力で動作する符号の入出力用のDMA Cである。

【 0 0 5 8 】

CDセクタ 6 1 2 5 はどの圧縮伸長器とHDDとを接続するか選択するためのセクタ、ビデオセクタ 6 1 2 6 はどの圧縮伸長器の伸長出力とビデオDMA Cへの入力とを接続するか選択するためのセクタ、ビデオ画像用FIFO 6 1 2 7 はビデオ画像用の出力FIFO、ビデオ画像用シフト 6 1 2 8 は出力時に画像のシフトを行うシフト、ビデオ合成器 6 1 2 9 は出力時に画像とスタンプの合成を行う合成器であり、合成を行わないことも可能で、その場合、画像とスタンプは別々の出力を行う。

【 0 0 5 9 】

ビデオ用画像出力DMA C 6 1 3 0 はビデオ画像用の出力用DMA C、スタンプ用FIFO 6 1 3 1 はスタンプ用の出力FIFO、スタンプ用DMA C 6 1 3 2 はスタンプ用の出力用DMA Cである。また、6 1 3 3 は画像入力用FIFO、6 1 3 4 は画像入力用DMA Cである。

【 0 0 6 0 】

PCI用ダイレクトパス 6 1 3 5 はPCIバス側からメモリをアクセスする場合のデータバス、IEEE 1 2 8 4入力用DMA C 6 1 3 6 はIEEE 1 2 8 4のデータを入力するためのDMA C、IEEE 1 2 8 4コントローラ 6 1 3 7 はIEEE 1 2 8 4のプロトコルを解釈してデータ転送を行うコントローラ、操作部コントローラ 6 1 3 8 は操作部のデータ転送を行うコントローラ、操作部送信用DMA C 6 1 3 9 は操作部へのデータ出力用のDMA C、操作部受信用DMA C 6 1 4 0 は操作部からのデータ入力用のDMA C、MAC用送信DMA C 6 1 4 1 はネットワーク送信用のDMA C、MAC用受信DMA C 6 1 4 2 はネットワーク受信用のDMA C、MAC 6 1 4 3 はメディアアクセスコントローラである。また、6 1 4 4 は編集器用入力1 DMA C、6 1 4 5 は編集器用入力2 DMA C、6 1 4 6 は編集器用出力DMA Cである。

【 0 0 6 1 】

EDIT 6 1 4 7 は画像の合成あるいは回転を行う編集器、CLR 6 1 4 8 は設定したデータで領域をフィルタリングする画像クリアコントローラ、画像クリアDMA C 6 1 4 9 は2次元あるいは1次元のメモリフィルタリングが可能なDMA Cであり、6 1 5 0 はH

10

20

30

40

50

DDインターフェース信号である。PCI_Arbitrator 6151は外部およびASICのPCIアクセスのアービトレーションを行うアービターである。また、PCI_Master 6152はPCIのマスタアクセスを行う。PCI_CONFIG 6153はPCIコンフィグレジスタであり、6155はIEEE1284インターフェース信号、6156は操作部インターフェース送信用信号、6157は操作部インターフェース受信用信号である。PHY接続信号6158はMACとPHYを接続するMII信号であり、PCI_Target 6159はPCIターゲットとしてアクセスされた場合に応答する。

【0062】

ramc 6106は、省エネルギーモード時にセルフリフレッシュになるように設定するレジスタを持ち、ある時間アクセスがなければ、メモリ6010を自動的にセルフリフレッシュモードに設定し、また、その後、メモリ6010に対してアクセスが発生すると、メモリ6010を自動的にセルフリフレッシュモードから解除して、CPUなどからのアクセスを継続する。

10

【0063】

2 コピー動作

図5は動作に必要な構成を含む画像形成装置のブロック図、図6は単純コピー(1 to Nコピー: N=1の場合)について、画像の流れを説明する図である。

【0064】

コピー動作の中には、ユーザ指定による様々なモードがある。それらの一部を以下に説明する。

20

【0065】

1. 単純コピー(1 to Nコピー)の動作モードであり、1枚の原稿を読み取り、原稿と同一サイズの用紙にコピーを行って、N枚出力する動作である。

【0066】

2. 集約コピー(2 in 1コピー)の動作モードであり、2枚の原稿を読み取り、それぞれを縮小して、原稿と同一サイズの用紙にコピーし、N枚出力する動作である。

【0067】

3. 電子ソートの動作モードであり、1部目の原稿群を読み取りながら、読み取ったデータをHDDあるいはメモリに圧縮しながら蓄積し、同時に1部目の出力を行う動作である。

30

【0068】

前述以外にも、種々の動作モードがあるがそれらの説明を省略し、次に、単純コピー(1 to Nコピー: N=1の場合)について、画像の流れを図6を参照して説明する。なお、図6は、図5に示すものと同一のものに画像の流れを加えて示したものである。

【0069】

・ 操作部6003にあるスタートキーが押下されると、外部イベントを監視しているSCS5010は、スタートキーの押下を検知し、現在、操作部6003でアクティブになっているアプリケーションであるコピーアプリケーション5002に、スタートキーが押されたことを通知する。

【0070】

・ コピーアプリケーション5002は、現在の操作部6003で選択されているモードから、単に原稿をスキャンして、1枚の原稿を読み取り、1枚出力することが要求されていること検知する。コピーアプリケーション5002は、原稿を1枚読み取って、1枚出力するために必要なシステムリソースを確保するようにSCS5010に要求し、システムリソースを確保できる場合、MCS5008に、原稿を1枚読んで、その原稿と等しいサイズで1枚原稿を出力するように要求を出す。MCS5008は、必要なメモリをSRM5013に要求して確保してから、ECS5007に原稿を1枚読んで、その原稿と等しいサイズで1枚原稿を出力するように要求を出す。これにより、ECS5007は、汎用OS5014へ、コマンドを発行するように要求する。汎用OS5014は、デバイスドライバを呼び出して、エンジンコマンドI/F5015を経由して、エンジン60

40

50

15にコマンドを発行する。エンジンCPU6323は、エンジン6015のASIC6322の通信バッファを経由してコマンドを受け取り、自動原稿搬送装置上の原稿を読み取るために、スキャナ6328の制御を行う。

【0071】

・ 図6での入力原稿画像の流れ6402により示しているように、入力原稿6401は、スキャナ6328の原稿搬送装置により、プラテンガラス上に搬送され、キャリッジが走査することにより入力画像がCCD経由で読み取られ、入力画像処理部6329により量子化され、画像補正されて、エンジンASIC6322へ転送される。それに先立って、コントローラ6016は、Vin6310の設定を完了しており、エンジンASIC6322から画像データが転送されてきたとき、メモリ6010上に、画像データ6403を格納する。 10

【0072】

・ エンジンASIC6322とASIC6002との接続は、PCIバスを介して行われ、エンジンASIC6322がマスターとなってライト動作を行い、ASIC6002のVin6310の入力がターゲットとして動作する。画像の転送は、読み取り時に作る擬似ラインシンクに同期して、ライン単位で転送のタイミングが取られ、ライン内ではあらかじめ決められたバースト長に従って、バースト転送が繰り返される。

【0073】

図7は前述した画像入力のタイミングを示す図、図8は画像転送のタイミングと動作とを示す図である。これらの図に示す画像入力のタイミング、及び、画像転送のタイミングと動作とについては、公知のものであり、その説明を省略する。 20

【0074】

前述と同様に、画像出力時には、ポリゴンの回転周期などから作成されるラインシンクに同期して、ライン単位で転送のタイミングが取られ、ライン内ではあらかじめ決められたバースト長に従って、バースト転送が繰り返される。

【0075】

・ メモリ6010上に格納された画像データ6403は、ジャム時のリカバリーのため、あるいは、後に電子文書としてネットワークなどから、利用するためにHDD6012に蓄積される。HDD6012への画像データの蓄積は、圧縮データで行われたり、非圧縮データで行われたりする。圧縮した結果が圧縮前よりもデータ量が多い場合等には、非圧縮データで蓄積される。図6での圧縮画像の流れ6404により示しているように、圧縮伸長器2(6122)を使用して、入力画像データ6403を圧縮して、符号データ6405をメモリ6010上に格納する。 30

【0076】

・ メモリ6010上に格納された1ページ分の符号データ6405は、複数のブロックに分割されて、複数回のディスクアクセスに分解され、HDD6012へ蓄積される。1ページ分のHDDアクセスを連続して行うとネットワークからの電子文書アクセス要求があった場合に、1ページ分の符号蓄積完了まで、応答が遅れてしまうので、ディスクアクセスは、前述したように分割して行っている。

【0077】

・ 前述したHDD6012への符号データ6405の蓄積と並行して、画像データ6403を出力する。MCS5008は、画像の入力が始まると画像出力をECS5007に要求する。これにより、ECS5007は、汎用OS5014へ画像出力コマンドを発行するように要求する。汎用OS5014はデバイスドライバを呼び出して、エンジンコマンドI/F5015を経由して、エンジン6015にコマンドを発行する。エンジン6015のASIC6322の通信バッファ経由で、エンジンCPU6323が、前述のコマンドを受け取ると、エンジンCPU6323は、用紙トレイから指定されたサイズの用紙を搬送するようにプロッタ6327の制御を行う。そして、エンジン6015側のタイミングで、Vout6311のFIFOから画像データ6403を読み出して、用紙にプロットする。それに先立って、MCS5008は、Vout6311のDMACの設 40 50

定を行って起動しておく。

【0078】

前述したような動作を行うことにより、単純コピー（1 to N : N = 1）を行うことができる。

【0079】

3 プリンタ動作

図9はプリンタ動作でのデータの流れと処理とを説明する図であり、次に、これについて説明する。なお、動作に必要な構成は、図5に示したものと同一である。

【0080】

・ ホストI/Fに接続されたホストから印刷命令を含むデータが転送されてくる（6501）と、SCS5010は、印刷命令データ6502を受信して、プリンタアプリケーション5001に通知する。 10

【0081】

・ プリンタアプリケーション5001は、印刷命令データ6502を解釈し、CPU6001は、画像の描画を開始する（6503）。

【0082】

・ それと並行して、プリンタアプリケーション5001は、MCS5008に画像出力を要求する。これにより、MCS5008は、SCS5010に、画像出力のためのリソースを要求する。SCS5010は、要求されたリソースが使用可能になると使用可能であることをMCS5008に通知する。これにより、出力の準備が整うことになる。 20

【0083】

・ プリンタアプリケーション5001は、描画の完了した画像6504をMCS5008に渡す。

【0084】

・ MCS5008は、描画された画像6504を圧縮伸長器1（6119）を使用して圧縮する（6505）。

【0085】

・ 圧縮された符号6506は、ジャム時のリカバリーで使用するため、あるいは、ネットワークなどから電子文書として利用するためにHDD6012に蓄積される。

【0086】

・ 描画は、画像出力よりも高速に行われるため、画像を圧縮した符号6506が複数ページ分メモリ6010上とHDD6012とに溜っていく。 30

【0087】

・ MCS5008は、出力の準備が整うと印刷順に符号6506を圧縮伸長器2（6119）を使用して、メモリ6010上に出力用画像6509として伸長する。

【0088】

・ MCS5008は、Vout 6311のDMACを出力用に設定して、起動をかける。

【0089】

・ MCS5008は、ECS5007に画像出力を指示する。 40

【0090】

・ ECS5007は、汎用OS5014へ、画像出力コマンドを発行するように要求する。汎用OS5014は、デバイスドライバを呼び出して、エンジンコマンドI/F5015を経由して、エンジン6015にコマンドを発行する。エンジンCPU6323は、エンジン6015のASIC6322の通信バッファ経由で、前述のコマンドを受け取ると、用紙トレイから指定されたサイズ of 用紙を搬送するようにプロッタ6327の制御を行い、エンジン6015側のタイミングで、Vout 6311のFIFOから画像データ6509を読み出して、用紙にプロットする。

【0091】

4 スキャナ動作

図10はスキャナ動作でのデータの流れと処理とを説明する図であり、次に、これについて説明する。なお、動作に必要な構成は、図5に示したものと同一である。

【0092】

・ ユーザーは、操作部6003のデフォルトのコピーメニュー画面から、スキャナ機能選択ボタンを押下することにより、スキャナメニュー画面に移動することができる。

【0093】

・ SCS5010は、操作部6003でスキャナ機能が選択されたことを検知すると、それをスキャナアプリケーション5004に通知する。

【0094】

・ スキャナアプリケーション5004は、操作部6003にメニュー画面を表示するように、OCS5009に対して指示を行う。 10

【0095】

・ ユーザーは、原稿を自動原稿搬送装置に置いて、読み取りのモードを設定し、スタートキーを押下する。

【0096】

・ SCS5010は、スタートキーが押下されたことを検知すると、スキャナアプリケーション5004に、スタートキーが押されたことを通知する。

【0097】

・ スキャナアプリケーション5004は、現在選択されているモードを使用して、原稿をスキャンするようにMCS5008に指示を行う。 20

【0098】

・ MCS5008は、原稿をスキャンするのに必要なリソースをSCS5010に要求する。

【0099】

・ SCS5010は、要求されたリソースが使える状態になると、そのことをMCS5008に通知する。

【0100】

・ MCS5008は、ECS5007に原稿を1枚読むように要求を出す。これにより、ECS5007は、汎用OS5014へ、コマンドを発行するように要求する。汎用OS5014は、デバイスドライバーを呼び出して、エンジンコマンドI/F5015を経由して、エンジン6015にコマンドを発行する。エンジンCPU6323は、エンジン6015のASIC6322の通信バッファ経由で前述のコマンドを受け取ると、自動原稿搬送装置上の原稿を読み取るために、スキャナ6328の制御を行う。 30

【0101】

・ MCS5008は、読み取りに先立って、Vin6310のDMACに設定を行って、起動をかけておく。

【0102】

・ エンジン6015は、スキャナ6328を制御して入力原稿6601の画像を読み込み、画像入力に必要な画像処理を行う画像処理部6329を経由して、エンジンASIC6322に画像を送る。 40

【0103】

・ 前述での基本的な動作はコピー動作時の画像入力と同じである。

【0104】

・ スキャナ6328からメモリ6010までの入力画像の流れ(6602)を通過して、画像データ6603がメモリ6010上に格納される。

【0105】

・ スキャナ動作で扱われる画像データ6603のデータフォーマットは、白黒では8bit多値あるいは1bit2値、カラーではRGB各8bit多値のデータである。

【0106】

・ 画像データ6603は、外部のホストPCに、適した画像フォーマットに変換するた 50

め、CPU 6001によりソフト処理で変換される。変換後の符号データ6605は、メモリ6010に格納される。なお、場合によっては、符号変換されない場合もある。

【0107】

・ スキャナアプリケーション5004のモードに応じて、符号データ6605は、HDD6012に格納され(6606)、あるいは、ホストPCへホストI/Fを経由して転送される(6607)。

【0108】

5 ネットワークアプリケーション動作(リモート文書アクセス)

図11はネットワークアプリケーション動作でのデータの流れと処理とを説明する図であり、次に、これについて説明する。なお、動作に必要な構成は、図5に示したものと同一である。 10

【0109】

・ ネットワークアプリケーションとは、ネットワークからHDDに蓄積された文書を扱うアプリケーションであり、ホストからの要求に応じて、サムネールを作成したり、ホストに転送したり、印刷したり、別の複合機に転送したり、サーバーに転送したするアプリケーションである。

【0110】

・ ネットワークに接続されたホストから、HDD6012に蓄積された文書の一覧要求が送信されてくると、SCS5010は、ネットワークアプリケーション5005に、一覧要求があったことを通知する。 20

【0111】

・ ネットワークアプリケーション5005は、必要なリソースをSCS5010に要求する。

【0112】

・ SCS5010は、要求されたリソースが利用可能になると、そのことをネットワークアプリケーション5005に通知し、ネットワークアプリケーション5005は、HDD6012に蓄積されている文書のサムネールをMCS5008に要求する。

【0113】

・ MCS5008は、HDD6012に蓄積されている文書を、データフォーマットに従った処理をして、サムネールデータを作成し、ネットワークアプリケーション5005に渡す。 30

【0114】

・ HDD6012に蓄積された文書は、メモリ6010に読み出され(6701)、圧縮や変換のされていない画像データ6702は、CPU6001により、サムネール6704に作成され(6706)、圧縮や変換されている符号データ6703はCPU6001により、一旦、元の画像に戻されてから、サムネール6704が作成され(6705)、ホストに転送される(6709)。

【0115】

・ ネットワークアプリケーション5005は、HDD6012内の文書のサムネールを、ホストの解釈できるファイルフォーマットに変換して、例えば、ホストがブラウザで閲覧しているのであれば、html形式、専用アプリケーションで閲覧しているのであれば、専用の形式に変換してホストに転送する。 40

【0116】

・ ホストは、サムネールを受け取るとユーザの処理待ちになり、例えば、ユーザがある文書を選択して、ホスト側に転送するように要求を行うと、ブラウザあるいは専用アプリケーションは、指定された文書をホストに転送するように複合機に指示を行う。

【0117】

・ SCS5010は、ホストからの転送要求を受け取ると、ネットワークアプリケーション5005に、文書転送の要求がきたことを通知する。

【0118】

・ ネットワークアプリケーション 5 0 0 5 は、必要なリソースを S C S 5 0 1 0 に要求する。

【 0 1 1 9 】

・ S C S 5 0 1 0 は、要求されたリソースが利用可能になると、そのことをネットワークアプリケーション 5 0 0 5 に通知し、ネットワークアプリケーション 5 0 0 5 は、これにより、H D D 6 0 1 2 に蓄積されている文書データ 6 7 0 2 を M C S 5 0 0 8 に要求する。

【 0 1 2 0 】

・ M C S 5 0 0 8 は、H D D 6 0 1 2 に蓄積されている文書データ 6 7 0 2 を、ネットワークアプリケーション 5 0 0 5 に渡す。

10

【 0 1 2 1 】

・ ネットアプリケーション 5 0 0 5 は、文書データ 6 7 0 2 を、ホストに転送する (6 7 0 8) 。

【 0 1 2 2 】

・ その後、ホストのブラウザで閲覧しているユーザーが、文書を選択して印刷を指示すると、ブラウザあるいは専用アプリケーションは、指定された文書を印刷するように複合機に指示を出す。

【 0 1 2 3 】

・ ホストからの印刷要求を受け取ると、S C S 5 0 1 0 は、ネットワークアプリケーション 5 0 0 5 に、文書印刷の要求があったことを通知する。

20

【 0 1 2 4 】

・ ネットワークアプリケーション 5 0 0 5 は、必要なリソースを S C S 5 0 1 0 に要求する。

【 0 1 2 5 】

・ S C S 5 0 1 0 は、要求されたリソースが利用可能になると、そのことをネットワークアプリケーション 5 0 0 5 に通知し、ネットワークアプリケーション 5 0 0 5 は、H D D 6 0 1 2 に蓄積されている文書データ 6 7 0 2 を印刷するように M C S 5 0 0 8 に要求する。

【 0 1 2 6 】

・ M C S 5 0 0 8 は、印刷に必要なリソースを S C S 5 0 1 0 に要求する。

30

【 0 1 2 7 】

・ その後の動作は、コピーアプリケーションの動作と同一であり、文書の印刷を行う。

【 0 1 2 8 】

6 ファクシミリ及びインターネットファクシミリ

図 1 2 はファクシミリ及びインターネットファクシミリ動作でのデータの流れと処理とを説明する図、図 1 3 はファクシミリ装置 (F A X) の内部構成を示すブロック図、図 1 4 は接続されるネットワーク構成の例を示す図であり、次に、この図を参照して、ファクシミリ動作について説明する。なお、動作に必要な構成は、図 5 に示したものと同一である。

【 0 1 2 9 】

F A X 6 0 1 4 は、図 1 3 に示すように、A S I C 3 0 0 2 と、C C U 3 0 0 3 と、N C U 3 0 0 4 と、R A M 3 0 1 0 とにより構成され、A S I C 3 0 0 2 により P C I バス 6 0 1 7 に接続され、N C U 3 0 0 4 を介して公衆回線に接続可能である。

40

【 0 1 3 0 】

インターネットファクシミリ動作の場合に接続されるネットワークは、図 1 4 に示すように、複数の F A X 3 1 0 6 、 3 1 0 7 が公衆回線 3 1 0 5 、 F A X ゲートウェイ 3 1 0 8 を介してインターネット 3 1 0 3 に接続され、インターネット 3 1 0 3 に、P C 3 1 0 4 、複合機 M F P 3 1 0 1 、 3 1 0 2 が接続されて構成される。

【 0 1 3 1 】

インターネットファクシミリ動作に関しては、F A X 6 0 1 4 が装着されていなくても、

50

ネットワークに接続されているだけで動作可能な機能もある。動作モードとしては複数があり、一部、組み合わせ動作のものもある。

【 0 1 3 2 】

・ F A X 直送パス (6 9 0 1)

ユーザが M F P の操作パネルの前に立ち、原稿をスキャナ 6 3 2 8 にセットし、送り先 (受け手) の F A X 番号を操作パネルから入力する。その後、M F P は、発呼し、送り先 F A X が応答するのを待って、原稿の読み取りを開始する。F A X 6 0 1 4 は、画像保存用のメモリを備えており、画像は、一旦、その保存用メモリに蓄積され、ファクシミリのプロトコルにしたがって、1 ページ分の画像が送信される。1 ページの送信が完了すると次の原稿があるかどうか確認される。スキャナに原稿が載っていれば、続けて次の原稿を読み、F A X 送信する。この送信モードの特徴は、1 枚の送信が完了するまで次の原稿を読まないことである。送信が完了しなければ、読み取り原稿を排出しない。すなわち、読み取り完了と送信完了との時刻は一致する。後で説明するメモリ送信との違いは、メモリ送信の場合、原稿先読みである点であり、この場合、送信が完了したかどうかを見ただけで確認することができない。

10

【 0 1 3 3 】

・ F A X 直出力パス (6 9 0 2)

F A X 6 0 1 4 で受信した画像は、直ちにプロッタへ送られて紙に出力される。従来の M F P でないファクシミリとの動作互換を考えた動作で、受信すれば紙が出てくるので、わかりやすいし、出力忘れが発生しない。

20

【 0 1 3 4 】

・ 蓄積画像 F A X 送信 (6 9 0 3)

H D D 6 0 1 2 に蓄積された画像を送信する。H D D 6 0 1 2 に蓄積する手段は複数ある。それらの方法としては、スキャナアプリケーションによるスキャン読み取りの後に蓄積する方法、プリントキャプチャ機能により、ホスト P C から送られてきたページ記述言語による印刷命令を解釈して画像を作成し、プロッタ出力し、それと並行に無意識のうちに H D D 6 0 1 2 に蓄積する方法、コピーキャプチャ機能により、コピー動作中に、それと並行に処理された画像を無意識のうちに H D D 6 0 1 2 に蓄積する方法、意図して P C からページ記述言語による印刷命令を解釈して画像を作成し、H D D 6 0 1 2 に蓄積する方法等がある。蓄積可能な文書であれば、F A X 送信が可能である。その際、画像の解像度の変換、カラー原稿の白黒への変換、画像の強調 / 補間などの処理を行い、送信可能な画像データに変換して F A X 送信を行う。

30

【 0 1 3 5 】

・ F A X 受信蓄積 (6 9 0 4)

F A X 6 0 1 4 により、受信された画像を紙として出力することなく、一旦、メモリ 6 0 1 0 に転送し、コントローラ 6 0 1 6 の処理により、H D D 6 0 1 2 に蓄積する。受信しても、ユーザには判らないので、受信したことをメールで連絡することもできる。この場合、誰宛の受信かが判らないので、送り手と結び付けられた名前リストの登録されたユーザにメールを出す。あるいは、庶務を担当する人、管理者等の特定のユーザにメールを送ることもできる。但し、ネットワークに接続されていない場合はこの F A X 受信蓄積は選

40

【 0 1 3 6 】

・ メモリ送信読み込み (6 9 0 5) 、メモリ送信 (6 9 0 6)

1 枚読み込んでその 1 枚を送信するのではなく、とにかく原稿手離れをよくするために、スキャナ 6 3 2 8 にセットされている原稿をすべてメモリに読み込み、その後、1 枚ずつ送信する。スキャナ 6 3 2 8 の読み取り速度は、F A X 送信速度よりもはるかに速いので、通常、ユーザが M F P の操作パネルの前から、離れた後も相手 F A X と接続されて送信を続ける。そのため、送信完了をユーザが意識することはない。仮に、途中で送信エラーが出て M F P が能動的に該当ユーザに連絡することができない。また、スキャナが短い時間で開放されるので、複数ユーザによる予約 F A X 機能を使用することができる。ユー

50

ザは、次々と原稿を読み取らせ、FAX番号を指定するだけでよい。予約キューの最上段の（一番早く処理される）原稿が、エラーになった場合、何度も同じ原稿の送信をリトライすると予約キューの他のユーザの原稿が処理されないので、エラーが発生した場合、次のユーザの原稿に処理を移し、できるだけ短い時間ですべての原稿を送信するような制御をしている。

【0137】

・ インターネットファックス受信：I-FAX受信（6907）
 インターネットまたはイントラネットに接続されたMFPが、インターネットファックスプロトコルにしたがって、ネットワークから受信する。インターネットまたはイントラネットへの接続の物理形態は、イーサネット（登録商標）でもよいし、xDSLモデムを介してインターネットサービスプロバイダ（ISP）経由で接続されてもよい。

10

【0138】

・ インターネットファックス送信：I-FAX送信（6908）
 HDD6012の蓄積文書、スキャナ6328から読み込んだ文書等をインターネットファックスプロトコルにしたがって送信することができる。

【0139】

7 省エネルギー状態移行

図15は画像処理装置の省エネルギーに関する状態遷移について説明する図であり、次に、これについて説明する。

【0140】

・ 主電源オン（6801）後、コントローラは、CPUの初期化、ASICの初期化を含む初期化プロセスを経て、エンジンのレディ待ちとなる。

20

【0141】

・ エンジンは、CPUの初期化、ASICの初期化を含む初期化プロセスを経て、コントローラと通信して、定着部のウォームアップ中（6802）であることを知らせる。

【0142】

・ エンジンは、定着部が一定温度になるまでは、通常よりも電力を多めに使って、できるだけ高速に立ち上げようとする。

【0143】

・ エンジンは、定着部が目標温度になると、制御を変更して、通常の電力を使用して定着の温度を一定に保つ。

30

【0144】

・ エンジンがレディになるとユーザーの指示を受けて、コピー動作を開始（6803）する。

【0145】

・ コピー動作中（6804）、一定の電力が消費される。

【0146】

・ コピー完了（6805）と同時に、コピー可能な状態（6806）で待機し、ユーザーがある一定時間（6807）画像形成装置に対するアクセスを行わなければ、省エネルギーの監視タイマーのタイムアウト（6808）が発生し、画像形成装置は省エネルギーモード（6809）に遷移する。

40

【0147】

・ 省エネルギーモード（6809）の状態では、復帰条件を監視する機能を持つ部分を除いては、電源を切って、消費電力を低く抑える。

【0148】

・ ユーザーが、コピーを取るために、省エネルギーモードからの復帰キーの操作、自動原稿送り装置への原稿の挿入、自動原稿送り装置を持ち上げる、あるいは、ネットワークから復帰を指示することにより、復帰トリガー（6810）がかかり、復帰動作（6811）を開始する。

【0149】

50

・ 復帰動作中(6811)、定着部の温度を上げるために、通常よりも電力を多めに使って、できるだけ高速に立ち上げようとする。

【0150】

・ CPUは、CPUの初期化、ASICの初期化を含む初期化プロセスを経て、エンジンのレディ待ちとなる。

【0151】

・ エンジンは、CPUの初期化、ASICの初期化を含む初期化プロセスを経て、コントローラと通信して、定着部のウォームアップ中(6802)であることを知らせる。

【0152】

・ エンジンは、定着部が一定温度になるまでは、通常よりも電力を多めに使って、できるだけ高速に立ち上げようとする。 10

【0153】

・ エンジンは、定着部が目標温度になると、制御を変更して、通常の電力を使って、定着の温度を一定に保つ。

【0154】

・ エンジンがレディになると、ユーザーの指示を受けて、コピー動作(6813)を開始する。

【0155】

・ コピー動作中(6813)、一定の電力が消費される。

【0156】

・ コピー完了(6814)と同時に、コピー可能な状態(6815)で待機し、ユーザーがある一定時間、画像形成装置にアクセスを行わなければ、省エネルギーの監視タイマーのタイムアウト(6816)が発生し、画像形成装置は省エネルギーモード(6817)に遷移する。 20

【0157】

次に、コントローラの初期化プロセスについて説明する。

【0158】

・ コントローラのOSを含むアプリケーションの立ち上がり時間は、プログラムROMのアクセスタイムに依存する。

【0159】

・ ROMからプログラムを実行するためには、圧縮していない状態でROMにプログラムを格納する必要があり、プログラム量が圧縮したときに比べて数倍になるため、コストが高くなる欠点がある。 30

【0160】

・ 主電源オンからの立ち上げよりも、省エネルギー状態からの復帰時間の方が短くなくてはならない。

【0161】

・ どちらの時間も短いほうが良い。

【0162】

・ プログラムROMは、ASICに接続されており、ASICの端子を減らすために、ROMのアクセスのためのデータバス幅は、CPUのデータバス幅よりも、少なく設計している。 40

【0163】

・ 通常、電源オンでROMからの命令を実行し、途中から命令をRAM上にコピーし、RAMの容量がゆるせば、全てのROMのプログラムをRAM上にコピーし、RAMの容量が少ない場合、どうしても高速に実行しなくてはならない部分をRAMにコピーして実行するような方法がとられる。

【0164】

・ そのため、ブート時には、ROMのコードをRAMにコピーする時間が余分にかかる。 50

【0165】

図16はROMのコードをRAMに展開しないで初期化を行う場合のブート手順の処理を説明するフローチャート、図17は図16に示すフローでのカーネルブートまでの時間配分を示す図であり、次に、これについて説明する。

【0166】

(1)電源がONとされると、まず、モニタの初期化と自己診断の初期化とを順次実行する(ステップ7201、7202)。

【0167】

(2)次に、CPUテスト、ASIC及びMEMのテスト、エンジン及び割り込みのテストを順次実行する(ステップ7203~7205)。

10

【0168】

(3)その後、操作部の初期化処理を行い、キー情報を取得し、診断終了処理を実行する(ステップ7206~7208)。

【0169】

(4)さらにその後、PCIコンフィギュレーションを実行し、OSカーネルのブートを行って、ここでの処理を終了する(ステップ7209、7210)。

【0170】

前述したフローによるブート手順は、OSのカーネルのブートまでを説明したものであるが、MFPがコピー可能、プリンタがプリント可能となるために、カーネルブート後ドライバのロードやアプリケーションのロードが必要である。前述で説明したROMのコードをRAMに展開しない場合のカーネルブートまでの時間配分を図17に示しているが、この図からわかるように、ROMのコードをRAMに展開しない場合でも、カーネルブートまでの時間としては、1.3秒程度を要することになる。

20

【0171】

図18はROMに圧縮したプログラムを格納し、ブート時にRAMに展開する場合のブート手順の処理を説明するフローチャート、図19は図18に示すフローでのカーネルブートまでの時間配分を示す図であり、次に、これについて説明する。

【0172】

図18に示すフローでの処理は、図72のフローにより説明したものと同様であり、異なる点は、図16におけるステップ7209とステップ7210との間に、ステップ7401として示すカーネルの伸長、RAMへの展開の処理が加わる点である。このカーネルの主要部分をROMからRAMへ伸長する時間は1秒~4秒程度かかり、RAMへ展開すれば時間がかかることになる。この場合のカーネルブートまでの時間配分を図19に示しているが、この図からわかるように、ROMのコードをRAMに展開する場合、カーネルブートまでの時間としては、RAMに展開しない場合に対して、1秒~4秒程度余分にかかることになる。

30

【0173】

そのため、電源投入時のブートをRAMに展開して行い、RAM上に展開されたコードを保存したまま、省エネルギーモードに移行するようにするとよい。このようにした場合、省エネルギーモードから復帰する場合、RAMに保存されているコードを実行することにより、展開時間を省くことができ、システムを短時間で立ち上がらせることができ、MFP/プリンタとして「コピー可能」、「プリント可能」状態になるまでの時間を早くすることができる。

40

【0174】

以上、本発明の実施形態における画像形成装置の基本的な動作について説明したが、次に、省エネルギーモードへの移行時、省エネルギーモードからの回復時、システム全体の電源の投入時、切断時等に複数の電源システムの投入、切断の順序を規定することにより、半導体回路相互間で電源の回り込みの発生を防止するための本発明の実施形態の構成について説明する。

【0175】

50

図 20 は電源を複数の電源系統に分割して各機能要素に供給するようにした画像形成装置の構成例を示すブロック図であり、まず、これについて説明する。

【0176】

図 20 に示す画像形成装置の構成例は、前述で説明した場合と同様に、コントローラ 6016 とエンジン 6015 とが P C I バス 6017 により接続されて構成される。図 20 では、コントローラ 6016 が 3 つの A S I C 9015、9018、9020 を含んで構成され、エンジン 6015 が定着その他の機構部 9003 と A S I C 9002 とを含んで構成されることを示している。そして、コントローラ 6016 とエンジン 6015 との内部に電源を供給するパワーサプライユニット (P S U) 9004 と、電圧変換を行う電源 I C 9010 が備えられている。この図 20 に示す例は、x 86 系 C P U を使用して構成した場合の例であり、電源の制御線を 4 本としている。

10

【0177】

前述において、P S U 9004 は、パワーサプライユニットと呼ばれる電源部であり、A C 電源から D C 電源を作成している。P S U 9004 には、主電源スイッチと呼ばれる機械的なスイッチが備えられており、一番最初に O N される。5 V E 9009 は、主電源がオンの場合、常に供給される電源で、電圧変換用の電源 I C 9010 によって、3 . 3 V E 9014 に変換される。

【0178】

P O N E N G _ _ N 信号 9006 は、エンジンの定着を含むメカ制御用の C P U、メモリ等の電源を O N / O F F するスイッチ 0 (9005) の制御信号であり、P O N P C I _ _ N 信号 9008 は、エンジンの画像転送を担う A S I C 3 (9002) の電源を O N / O F F するスイッチ 2 (9007) の制御信号である。

20

【0179】

また、P O N P U P _ _ N 信号 9013 は、A S I C 3 (9002) とコントローラの A S I C 1 (9015) とを接続する P C I - B U S 6017 のプルアップ抵抗の電源を O N / O F F するスイッチ 3 (9007) の制御信号であり、P O N C T L _ _ N 信号 9017 は、コントローラ A S I C 1 (9015) と図中では省略しているが C P U とメモリ管理用 A S I C の電源を O N / O F F するスイッチ 1 (9016) の制御信号である。

【0180】

コントローラ 6016 に含まれる A S I C 2 (9018) は、コントローラ 6016 のホスト I / F の機能を持ち、かつ、省エネルギーの状態遷移のための電源制御信号を作成している A S I C で、主電源が入っている間、電源 3 . 3 V E 9014 が切断されることはない。また、この A S I C 9018 は、省エネルギーの状態遷移のトリガー、例えば、オフモードにあるときに、電源キーが押された場合にスタンバイモードに復帰するという「電源キー」要因を監視し、電源制御信号を作り出している。

30

【0181】

図 20 に示す画像形成装置を使用する M F P / L P システム全体の電源は、前述した 4 つの信号により制御される。x 86 系 C P U を使用する場合、チップセットとよばれる専用 A S I C 4 (9020) と組み合わせて使用されるため、電源のうち、スイッチ 1 (9016) で制御される部分は、専用 A S I C 4 (9020) により制御される。そのため、A S I C 2 (9018) は、A S I C 4 (9020) への入力として、P W R _ _ B 信号 9021 と P W R _ _ M 信号 9022 とを出力している。この 2 本の信号だけは、L レベル出力の信号ではなく、幅 16 m s 以上 4 S 未満を満足する L パルス (通常 H レベルで、一定時間 L レベルになり、その後 H レベルに戻る) である。

40

【0182】

図 21 は電源を複数の電源系統に分割して各機能要素に供給するようにした画像形成装置の他の構成例を示すブロック図であり、次に、これについて説明する。

【0183】

図 21 に示す画像形成装置の構成例は、M I P S 系 C P U を使った場合の構成であり、基本的な構成は、図 20 と同一であり、電源制御線 4 本で制御される。異なる点は、図 21

50

の A S I C 1 (9 1 1 5) が C P U に依存するものであるので、図 2 0 に示している A S I C 1 (9 0 1 5) とは別の A S I C である。

【 0 1 8 4 】

A S I C 2 (9 0 1 8) は、図 2 0 の A S I C 2 と同一のものであり、x 8 6 モードと M I P S モードとを持ち、外部端子の設定により、動作モードを切り替えることが可能である。M I P S モードの場合、A S I C 2 (9 0 1 8) から電源制御線 4 本が直接出力されている。

【 0 1 8 5 】

前述で説明した図 2 0、図 2 1 にいて、電源制御信号を作成している A S I C は、4 つの電源制御のためのタイミングを生成しているが、そのためのタイミング生成部は、複数の電源システムの切断用のシーケンスを生成するタイマーと投入用のシーケンスを生成するタイマーとが独立に備えられて構成される。

10

【 0 1 8 6 】

図 2 2 は前述で説明した画像形成装置を使用する M F P / L P システムにおける省エネルギー状態遷移について説明する図であり、次に、これについて説明する。図 2 2 において、矢印上に示している条件は、状態遷移の条件であるが、「省エネキー」と記述された条件の意味は、次のものを包含する。

【 0 1 8 7 】

すなわち、「省エネキー」の意味は、省エネルギー状態に移行あるいは復帰するために専用に操作部に用意されたキーを押した場合、省エネルギー状態から復帰するために自動原稿送り装置 (A D F) に原稿をセットした場合、A D F が無い構成の場合に原稿を押さえる圧板を開閉した場合である。A D F の原稿を抜き取る場合、復帰要因とはされない。

20

【 0 1 8 8 】

また、矢印上に示している「データ受信」と記述された条件の意味は、U S B や I E E E 1 3 9 4、ネットワーク等のホスト I / F からのアクセスがあったことを意味する。

【 0 1 8 9 】

次に、図 2 2 に示されている各種の状態について説明する。

【 0 1 9 0 】

・ S h u t d o w n

この状態は、主電源のスイッチが切られた状態で、システムとして何も動作しない状態である。

30

【 0 1 9 1 】

・ S t a n d b y

この状態は、主電源のスイッチが入れられた状態で、ユーザが何か動作のきっかけをつくれれば、直ちに動作することが可能な状態である。そして、エンジンの定着部も O N、エンジン A S I C も O N、P C I のプルアップ電源も O N、コントローラの電源も O N とされている。

【 0 1 9 2 】

・ L o w P o w e r

この状態は、主電源のスイッチが入れられた状態で、エンジンの定着部の電源が O F F の状態である。コントローラ側のホスト I / F オプションが存在する場合、常に P C I に電源を入れておかなければいけないので、この状態が、動作可能な省エネルギー状態となる。

40

【 0 1 9 3 】

・ L o w P o w e r 2

この状態は、主電源のスイッチが入れられた状態で、エンジンの定着部の電源が O F F、かつ、P C I のプルアップ抵抗の電源が O F F の状態である。この場合、ホスト I / F が無いので P C I のプルアップ抵抗の電源を切った分、L o w P o w e r の場合よりも消費電力が下がっている。

【 0 1 9 4 】

50

F A X が接続されている場合、ホスト I / F とは異なる。F A X は、その動作が常に待機状態にある必要があり、そうでなくては、電話回線からの呼び出しに応答することができない。そのため、通常の P C I オプションとは別に、主電源のスイッチが入れられた状態で、常に切れることのない P S U から供給される専用電源を持っている。

【 0 1 9 5 】

この L o w P o w e r 2 の状態での F A X の内部状態を、図 1 3 を参照して説明する。図 1 3 によりすでに説明したように、F A X 6 0 1 4 は、N C U 3 0 0 4 と、C C U 3 0 0 3 と、A S I C 5 (3 0 0 2) と、P S U から電源とは別のバッテリーでバックアップされている R A M 3 0 1 0 とにより構成される。P C I のプルアップ抵抗用の電源が O F F とされている状態で、A S I C 5 (3 0 0 2) は、部分的に電源が切られ、P C I 6 0 1 7 に A S I C 5 (3 0 0 2) の内部を經由して電流が回り込まないように、P C I 側の信号をすべて H i Z 状態にし、F A X としても省エネルギー状態に移行する。この状態で公衆回線からの着呼があると、その着呼は、N C U 3 0 0 4 と C C U 3 0 0 3 とにより検出されて、A S I C 5 (3 0 0 2) の活性化されている部分で判断して、P M E 信号 3 0 0 5 をアサートする。P M E 信号 3 0 0 5 は、A S I C 2 (3 0 0 6) に接続されており、省エネルギー状態からの復帰要因として監視されている。ここで、図 1 3 における A S I C 2 (3 0 0 6) は、図 2 0、図 2 1 の A S I C 2 (9 0 1 8) と同一の A S I C である。

10

【 0 1 9 6 】

・ O f f M o d e

この状態には、主電源のスイッチが入れられた状態で、F A X を含むすべてのホスト I / F オプションが存在しない場合にのみ移行することが可能である。この状態は、図 2 0 に示している A S I C 2 (9 0 1 8) 及び A S I C 4 (9 0 2 0)、図 2 1 に示している A S I C 2 (9 1 1 8) のみが通電されており、省エネルギー状態から S t a n d b y への復帰条件としての外部要因だけを監視している状態である。

20

【 0 1 9 7 】

次に、図 2 2 により説明したそれぞれの状態から他の状態へ遷移する場合の信号制御タイミングについて図面を参照して説明する。まず、以下に参照する図面における信号について説明する。

【 0 1 9 8 】

5 V E は、主電源スイッチが O N とされたとき、P S U が出力する 5 V の電源出力である。

30

【 0 1 9 9 】

R E S E T E _ _ N は、コントローラ上に実装されたりセット I C により、作り出される信号であり、5 V E、3 . 3 V E 系のリセット信号である。

【 0 2 0 0 】

R E S E T _ _ N は、コントローラ上に実装されたりセット I C により、P O N C T L _ _ N 信号で制御される電源から作り出されるリセット信号である。

【 0 2 0 1 】

P C I R S T _ _ N は、A S I C 1 (9 0 1 5)、A S I C 1 (9 1 1 5) が出力する P C I のリセット信号であり、R E S E T _ _ N を受けて自動的に A S I C 1 が出力する。また、A S I C 1 のレジスタを制御することにより、C P U により、作り出すことも可能である。

40

【 0 2 0 2 】

P O N E N G _ _ N、P O N P C I _ _ N、P O N P U P _ _ N、P O N C T L _ _ N は、前述ですでに説明したので、説明を省略する。

【 0 2 0 3 】

図 2 3 は S h u t d o w n から S t a n d b y への遷移時の信号制御タイミングを示す図である。

【 0 2 0 4 】

50

この遷移は、主電源のスイッチがONとされることにより行われる遷移であるため、CPUは一切関与することができない。そのため、各電源制御線は、ASIC2のレジスタの初期値によるタイミングにより制御される。図23において、t1(9201)は、RESET_N解除後にクロックのカウントを開始しPONENG_Nをアサートするための待ち時間である。また、t1は、ASIC2のレジスタにより設定可能で、主電源ON以外の状態遷移で、ASIC2が行うものは、CPUにより、t1レジスタに設定された値により決定される。

【0205】

同様に、t2(9202)は、PONPCI_Nの待ち時間、t3(9203)は、PONPUP_Nの待ち時間、t4(9204)は、PONCTL_Nの待ち時間である。

10

【0206】

デフォルトの時間関係は、 $t1 = t2 < t4 < t3$ として設定するのが望ましい。この結果、ShutdownからStandbyへの遷移時には、定着及びその他の機能部と、エンジンASICとがほぼ同時にONとなり、次に、コントローラ内のASIC1がONとなり、最後に、PCIバスがONとなる。

【0207】

前述では、制御タイミングをレジスタに設定された値によって決定しているが、制御タイミングを決定する方法として、ハンドシェイクモードと呼ばれる方法を使用することもできる。この場合、主電源投入時に、PONENG_NとPONPCI_Nとをアサートし、PONPCI_Nにより制御されている電源系統が立ち上がったことを図示していない監視手段からの信号により確認してからPONCTL_Nをアサートし、PONCTL_Nにより制御されている電源系統が立ち上がったことを図示していない監視手段からの信号により確認してからPONPUP_Nをアサートするように制御される。この方法は、時間の設定が不要である。また、このような方法は、後述する各遷移時の信号制御に対しても使用することができる。

20

【0208】

図24はStandbyからLowPowerへの遷移時の信号制御タイミングを示す図である。

【0209】

この遷移は、CPUのレジスタアクセスにより、PONENG_Nを制御することにより行われる。このレジスタアクセスによる制御により、Standby状態での定着及びその他の機能部に対する電源系統だけがOFFとされる。

30

【0210】

図25はLowPowerからStandbyへの遷移時の信号制御タイミングを示す図である。

【0211】

この遷移は、図24により制御した遷移と逆の遷移であり、同様に、CPUのレジスタアクセスにより、PONENG_Nを制御することにより行われる。このレジスタアクセスによる制御により、LowPower状態でOFFとされていた定着及びその他の機能部に対する電源系統ONとされる。

40

【0212】

図26はStandbyからOffModeへの遷移時の信号制御タイミングを示す図である。図26において、信号の変化点でLow、Highの2つのレベルが重なって示されている時間があるが、この部分は、信号の変化がこの時間内に行われればよいことを意味する。このことは、以後に説明する他の信号制御タイミングを示す図の場合も同様である。

【0213】

基本的な信号制御は、CPUにより半導体回路相互間で電流の回り込みが発生しないように行われる。そして、最終的には、CPUがCPUの電源を切ることにより遷移が完了する。この場合、電源が完全に切れる前に、電源制御線がアサートされることを防ぐために

50

、スイッチ 0 で制御される電源が完全に L レベルになったことを V D E T 入力信号により監視し、その後、レジスタで設定された外部要因を監視しない時間経過後、外部要因を監視する。A S I C 2 は、前述の不監視時間帯で外部要因がアサートされても、それを無視する。

【 0 2 1 4 】

図 2 6 から判るように、S t a n d b y から O f f M o d e への遷移時には、定着及びその他の機能部が最初に O F F となり、次に、P C I バスが O F F となり、最後に、エンジン A S I C とコントローラ内の A S I C 1 とがほぼ同時に O F F となる。

図 2 7 は O f f M o d e から S t a n d b y への遷移時の信号制御タイミングを示す図である。

10

【 0 2 1 5 】

O f f M o d e の状態では、C P U の電源が切れているので、復帰は、A S I C 2 の制御により行われる。A S I C 2 は、 $t_1 \sim t_4$ を初期化後、それぞれ $t_1' \sim t_4'$ とし、それによって、要因を検出した A S I C 2 が、クロックのカウントを開始し、設定値にしたがって、順番に電源制御線をアサートしていく。時間関係は、 $t_1' = t_2' < t_4' < t_3'$ とするのが望ましいが、コントローラの負荷や、電源の容量のよって、 $t_1 > t_1'$ のような設定をすることにより、いくらかでも立ち上がりの時間を短縮することができる。

【 0 2 1 6 】

そして、この場合の遷移は、定着及びその他の機能部と、エンジン A S I C とがほぼ同時に O N となり、次に、コントローラ内の A S I C 1 が O N となり、最後に、P C I バスが O N となるように行われる。

20

【 0 2 1 7 】

図 2 8 は S t a n d b y から L o w P o w e r 2 への遷移時の信号制御タイミングを示す図である。

【 0 2 1 8 】

この遷移は、C P U のレジスタアクセスにより、電源制御線を制御することにより行われる。この場合、電流の回り込みが発生しないように、A S I C 1 と A S I C 3 とは、P C I R S T _ N がアサートされると外部端子を H i Z にするという機能を持たなければならない。その理由は、A S I C 1、A S I C 3 の電源投入より先に P O N P U P _ N がアサートされると A S I C 1、A S I C 3 へ電流が回りこんでしまうからである。

30

【 0 2 1 9 】

そして、この場合の遷移は、定着及びその他の機能部が最初に O F F となり、次に、P C I バスが O F F となり、最後に、エンジン A S I C が O F F となるように行われ、コントローラ内の A S I C 1 は O N の状態を継続する。

【 0 2 2 0 】

図 2 9 は L o w P o w e r 2 から S t a n d b y への遷移時の信号制御タイミングを示す図である。

【 0 2 2 1 】

この場合の遷移も、図 2 8 の場合と同様に、C P U のレジスタアクセスにより、電流の回り込みが発生しないように、電源制御線を制御することにより行われる。そして、この場合の遷移は、定着及びその他の機能部と、エンジン A S I C とがほぼ同時に O N となり、次に、P C I バスが O N となるように行われる。コントローラ内の A S I C 1 は、L o w P o w e r 2 の状態で O N となっているので、O N の状態を継続する。

40

【 0 2 2 2 】

図 3 0 は L o w P o w e r 2 から O f f M o d e への遷移時の信号制御タイミングを示す図である。

【 0 2 2 3 】

この場合の遷移も、図 2 8、図 2 9 の場合と同様に、C P U のレジスタアクセスにより行われる。そして、この場合の遷移は、L o w P o w e r 2 の状態で、コントローラ内の A

50

S I C 1 だけが O N となっているので、このコントローラ内の A S I C 1 を O F F とすればよい。

【 0 2 2 4 】

図 3 1 は O f f M o d e から S h u t d o w n への遷移時の信号制御タイミングを示す図である。

【 0 2 2 5 】

この遷移は、主電源のメカニカルなスイッチが O F F とされることにより行われる遷移である。主電源のメカニカルなスイッチが O F F とされると、電源ユニット P S U が動作しているときにのみ有効な R E M O F F _ N 信号が L レベルとなって主電源が切断される。この結果、システムに対する全ての電源が失われることになり、P S U からの 5 V E の電圧が低下し、それまで H レベルとなっていた全ての信号が L (0 ボルト) レベルに移行する。

10

【 0 2 2 6 】

前述した各状態相互間の遷移時の信号制御タイミングの説明において、S t a n d b y から S h u t d o w n への遷移時の信号制御タイミングについて説明していないが、この場合、図 2 8 で説明した S t a n d b y から L o w P o w e r 2 への遷移、図 3 0 で説明した L o w P o w e r 2 から O f f M o d e への遷移、及び、図 3 1 で説明した O f f M o d e から S h u t d o w n への遷移における信号制御を順次行っていくようにタイミングを制御すればよく、これにより、S t a n d b y 状態から直接 S h u t d o w n とした場合にも電流の回り込みがないように電源の遮断を行うことができ、システムの回路要素を構成する半導体の寿命が短くなることを防止することができる。

20

【 0 2 2 7 】

前述したような本発明の実施形態による電源の制御は、電源システムを 4 つに分け、電源制御線を 4 本用意して、それらの各電源システムの O N 、 O F F のタイミングを制御することにより、電流の回り込みがないように電源の投入、遮断を行うことができ、システムの回路要素を構成する半導体の寿命が短くなることを防止することができる。

【 0 2 2 8 】

前述した本発明の実施形態は、電源の制御を、電源システムを 4 つに分けて電源制御線を 4 本用意し、それらの各電源システムの O N 、 O F F のタイミングを制御するとして説明したが、本発明は、電源システムをさらに多数に分けて、各電源システムの O N 、 O F F のタイミングを制御するようにすることもでき、これにより、省エネルギー状態をより細かく設定した制御を行うことができる。

30

【 0 2 2 9 】

また、前述した本発明の実施形態は、エンジン部にプロッター、スキャナーの両者を備え、それらに対する電源システムを 1 つとして説明したが、本発明は、プロッター及びスキャナーに対する電源システムを別のものとして制御するようにすることもでき、特に、スキャナーが別装置として提供されているような場合に、スキャナーの電源を別に制御するようにすることにより、より高い省エネルギー効果を得ることができる。

【 0 2 3 0 】

また、前述した本発明の実施形態は、複数の省エネルギー状態相互間での遷移時における各電源システムの O N 、 O F F のタイミングの制御を電流の回り込みがないように行うとして説明したが、本発明は、省エネルギー状態相互間での遷移時だけでなく、システムに対するメイン電源スイッチの O N 、 O F F 時における各電源システムの制御にも適用することができる。これにより、システムの回路要素を構成する半導体の寿命が短くなることを防止することができる。

40

【 0 2 3 1 】

前述した本発明の実施形態での省エネルギー状態からの S t a n d b y への復帰の遷移条件を纏めると、

- (1) 原稿を押さえる圧板の開閉・信号的には立ち上がりエッジと立ち下りエッジ検出、
- (2) A D F への原稿セット・信号的には立ち下りエッジ検出、
- (3) 省エネキーの押下

50

・信号的には外部からの復帰用信号のLレベル検出、(4)ホストI/Fからのデータ要求/アクセスがある。

【0232】

その他、トナーの交換、トレイの引き出し等の条件を加えることができるが、このような物理的に条件が増えても、(1)~(3)の条件に纏めることができるので、外部要因として前述の3つの条件をASICに持つだけですべての機械の復帰要因を共通化することができる。このため、本発明の実施形態は、ASICの外部端子を増加させることなく、コストを低減することができ、また、ソフトウェアの共通化やコントローラの共通化を図ることができる。

【0233】

前述した本発明の実施形態は、電源制御線の制御に順番をつけるために、それぞれの信号に時間を設定することにより、各電源システムをONとするタイミングを決定することができる。MFP/LPが立ち上がった後で、システムの負荷状態を見積もりし、省エネルギー状態からの立ち上がりタイミングを修正することができる。そのため、電源の容量が変わっても、電源制御線の制御に順番をつけるそれぞれの信号の時間を設定するレジスタの修正だけで対応することができ、ASICだけでなく、コントローラモジュールとしても、複数の製品で共通利用することができる。

10

【0234】

【発明の効果】

以上説明したように本発明によれば、システム全体に対する電源の投入、切断時における半導体回路相互間で電源の回り込みを防止して、回路を構成する半導体の寿命を短くするようなことを防止することができる。

20

【0235】

また、本発明によれば、省エネルギーモード相互間の遷移時、省エネルギーモードからの回復時等に複数の電源システムの投入、切断の順序を規定しているため、半導体回路相互間で電源の回り込みの発生を防止し、回路を構成する半導体の寿命の短縮を防止すると共に、省エネルギーモード時に、不要な部分に対する電源の供給を停止し、消費電力を十分に低下させることができる。

【0236】

さらに、本発明によれば、省エネルギーモード時に、復帰要因をまとめることにより、製品間のソフトウェア処理、ASICの共通化を図ることができ、システムのコストアップを防止することができる。

30

【図面の簡単な説明】

【図1】複合システムを構成する画像形成装置の基本構成を示すブロック図である。

【図2】コントローラ6016に搭載されるソフトウェアの構成を説明する図である。

【図3】ASIC6002の内部構成を含む機能の構成を示すブロック図である。

【図4】ASIC6002のメモリマップを示す図である。

【図5】動作に必要な構成を含む画像形成装置のブロック図である。

【図6】単純コピー(1 to Nコピー：N=1の場合)について、画像の流れを説明する図である。

40

【図7】前述した画像入力のタイミングを示す図である。

【図8】画像転送のタイミングと動作とを示す図である。

【図9】プリンタ動作でのデータの流れと処理とを説明する図である。

【図10】スキャナ動作でのデータの流れと処理とを説明する図である。

【図11】ネットワークアプリケーション動作でのデータの流れと処理とを説明する図である。

【図12】ファクシミリ及びインターネットファクシミリ動作でのデータの流れと処理とを説明する図である。

【図13】ファクシミリ装置(FAX)の内部構成を示すブロック図である。

【図14】接続されるネットワーク構成の例を示す図である。

50

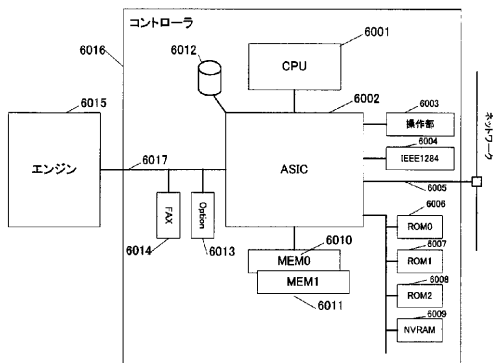
- 【図15】画像処理装置の省エネルギーに関する状態遷移について説明する図である。
- 【図16】ROMのコードをRAMに展開しないで初期化を行う場合のブート手順の処理を説明するフローチャートである。
- 【図17】図16に示すフローでのカーネルブートまでの時間配分を示す図である。
- 【図18】ROMに圧縮したプログラムを格納し、ブート時にRAMに展開する場合のブート手順の処理を説明するフローチャートである。
- 【図19】図18に示すフローでのカーネルブートまでの時間配分を示す図である。
- 【図20】電源を複数の電源系統に分割して各機能要素に供給するようにした画像形成装置の構成例を示すブロック図である。
- 【図21】電源を複数の電源系統に分割して各機能要素に供給するようにした画像形成装置の他の構成例を示すブロック図である。 10
- 【図22】画像形成装置を使用するMFP/LPシステムにおける省エネルギー状態遷移について説明する図である。
- 【図23】ShutdownからStandbyへの遷移時の信号制御タイミングを示す図である。
- 【図24】StandbyからLowPowerへの遷移時の信号制御タイミングを示す図である。
- 【図25】LowPowerからStandbyへの遷移時の信号制御タイミングを示す図である。
- 【図26】図26はStandbyからOffModeへの遷移時の信号制御タイミングを示す図である。 20
- 【図27】OffModeからStandbyへの遷移時の信号制御タイミングを示す図である。
- 【図28】StandbyからLowPower2への遷移時の信号制御タイミングを示す図である。
- 【図29】LowPower2からStandbyへの遷移時の信号制御タイミングを示す図である。
- 【図30】LowPower2からOffModeへの遷移時の信号制御タイミングを示す図である。
- 【図31】OffModeからShutdownへの遷移時の信号制御タイミングを示す図である。 30

【符号の説明】

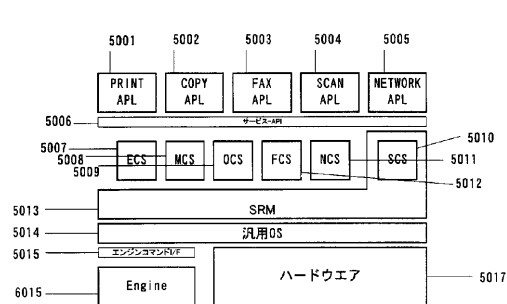
- 6001 CPU
- 6002 ASIC
- 6003 操作部
- 6004 IEEE1284
- 6005 ネットワークI/F
- 6006 ROM0
- 6007 ROM1
- 6008 ROM2 40
- 6009 NVRAM
- 6010 MEM0
- 6011 MEM1
- 6012 HDD
- 6013 オプションデバイス
- 6014 FAX
- 6015 エンジン
- 6016 コントローラ
- 6017 PCIバス
- 9002 ASIC3 50

- 9 0 0 3 定着その他
- 9 0 0 4 P S U
- 9 0 0 5 S W I T C H 0
- 9 0 0 7 S W I T C H 2
- 9 0 1 0 R E G (電 源 用 I C)
- 9 0 1 2 S W I T C H 3
- 9 0 1 5、 9 1 1 5 A S I C 1
- 9 0 1 6 S W I T C H 1
- 9 0 1 8 A S I C 2
- 9 0 2 0 A S I C 4

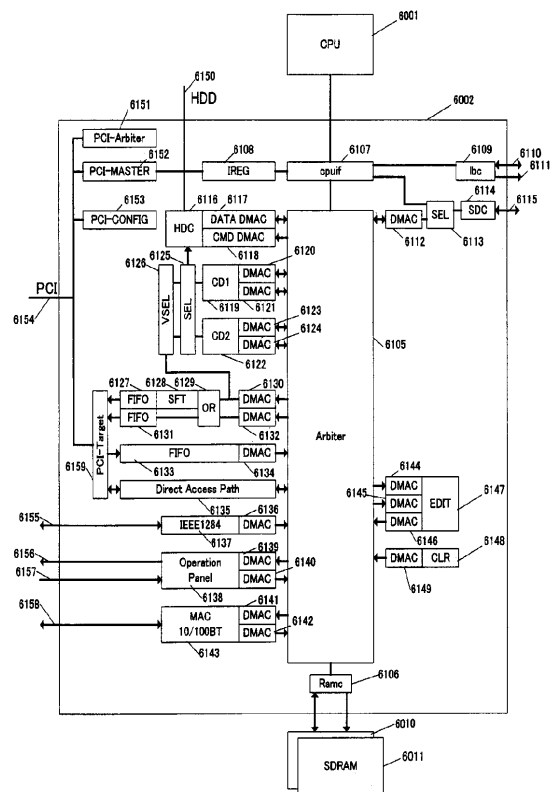
【 図 1 】



【 図 2 】



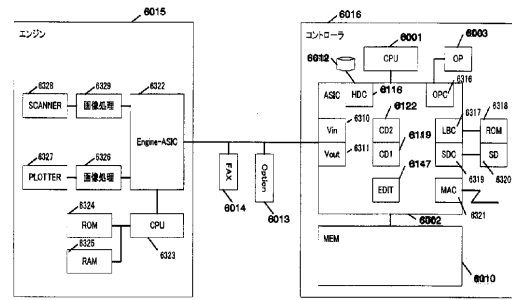
【 図 3 】



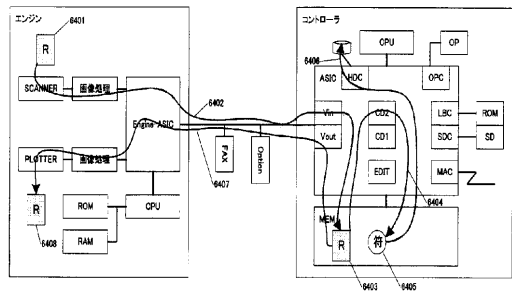
【 図 4 】

アドレス	サイズ	大分類	サイズ	詳細
0x1FFF.FFFF (0x1FC0.0000) 0x1F00.0000	8MB	CODE ROM 空間	4MB	ROCS0 ROCSAMP+1 CPU00
0x1E00.0000			12MB	ROCS0 ROCSAMP+2 CPU00
0x1E00.0000			4MB	ROCS1
0x1E00.0000			4MB	ROCS2
0x1E00.0000			4MB	ROCS3
0x1E00.0000	4MB	ROCS4	ROCSAMP+3 CPU00	
0x1A00.0000~ 0x1A00.0000~			4MB	CACS
			4MB	CACS ROCS0
モード				シリアル1 シリアル2
0x1A70.0000~	2MB	NVRAM空間	1MB	NVCS0 リード/ライト
0x1A60.0000~	1MB		1MB	NVCS0 リード/ライト
0x1A50.0000~	2MB		1MB	NVCS1 リード/ライト
0x1A40.0000~	1MB		1MB	NVCS1 リード/ライト
0x1A30.0000~	1MB	LEGACY空間	1MB	EWWR アドレスコード読み
0x1A20.0000~	1MB		1MB	EORD CPU00
0x1A10.0000~	1MB	予約空間	512KB	予約領域(エラー)
0x1A00.0000~	512KB		512KB	予約領域(エラー)
0x1A00.0000~	512KB	レジスタ空間	512KB	各機能のレジスタ
0x1800.0000~	8MB	PCI I/O空間	8MB	IPU/FCU/OPTION
0x1800.0000~	2MB	PCI メモリ空間	2MB	IPU/FCU/OPTION/ROM
0x17FF.FFFF ~ 0x0000.0000	8MB	システム RAM 空間	8MB	RCS2 RCS1 RCS0

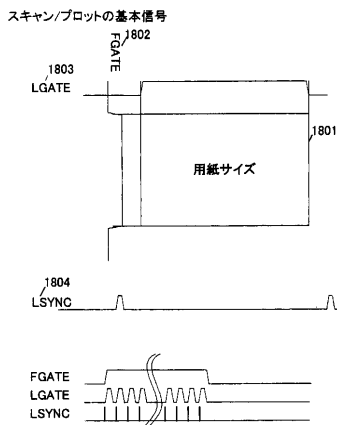
【 図 5 】



【 図 6 】

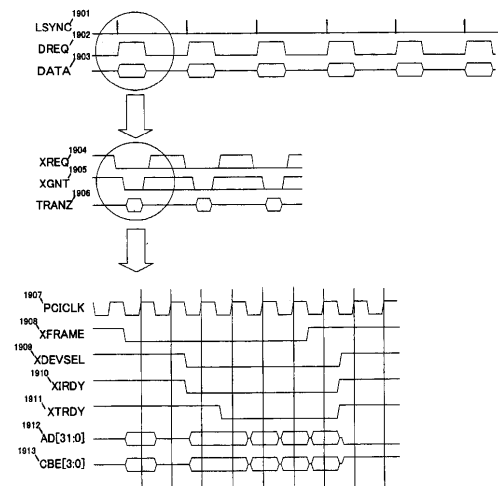


【 図 7 】

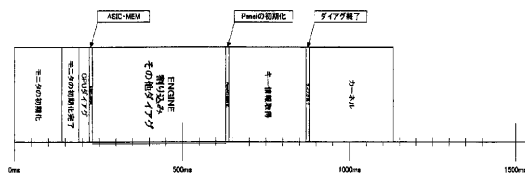


【 図 8 】

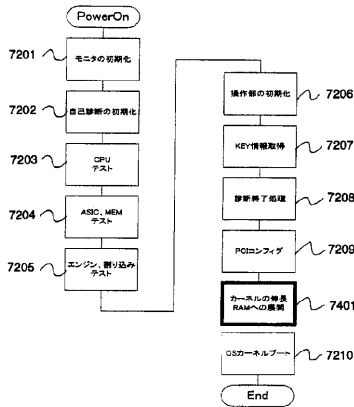
PCI転送の基本タイミング信号



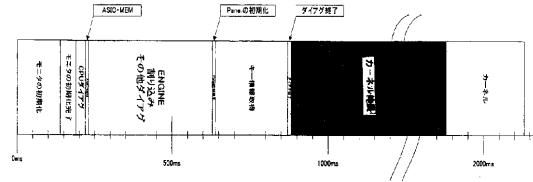
【 図 17 】



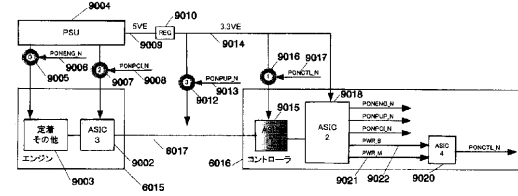
【 図 18 】



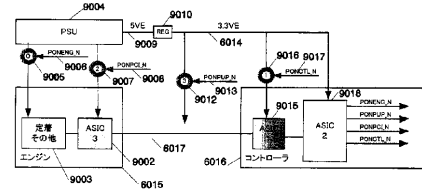
【 図 19 】



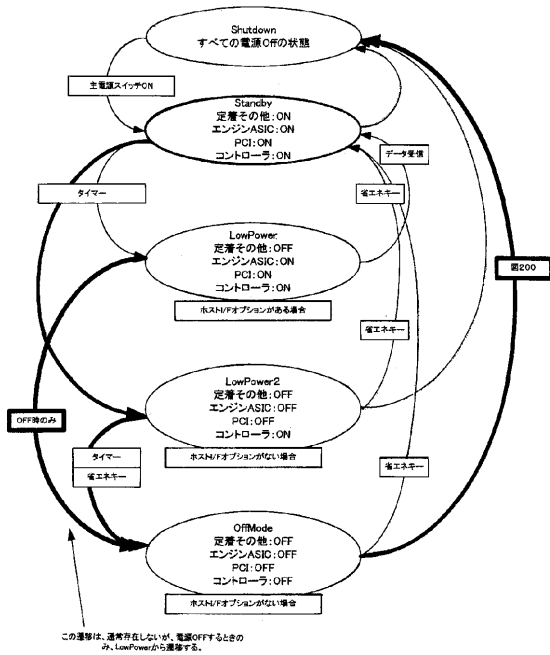
【 図 20 】



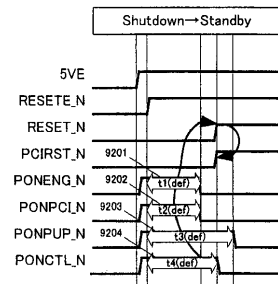
【 図 21 】



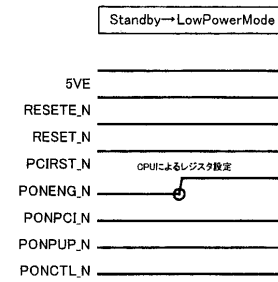
【 図 22 】



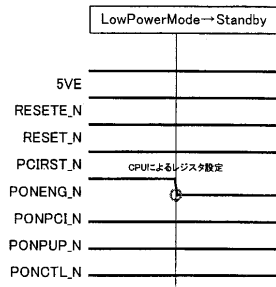
【 図 23 】



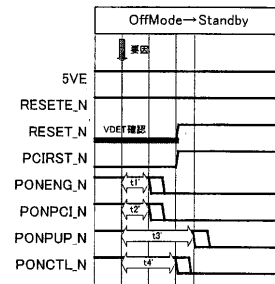
【 図 24 】



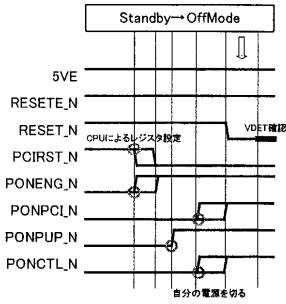
【 図 2 5 】



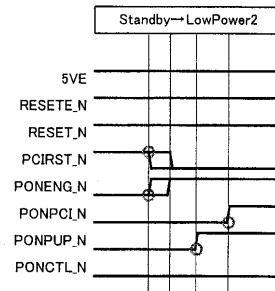
【 図 2 7 】



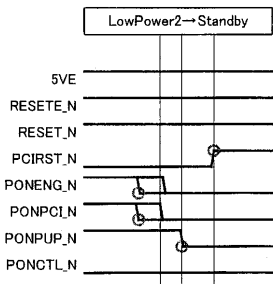
【 図 2 6 】



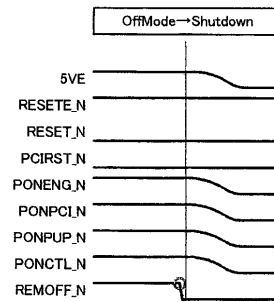
【 図 2 8 】



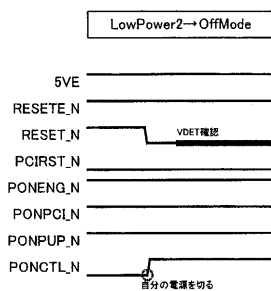
【 図 2 9 】



【 図 3 1 】



【 図 3 0 】



フロントページの続き

(51) Int.Cl.⁷

F I

テーマコード(参考)

G 0 6 F 1/00 3 3 4 D

G 0 6 F 1/00 3 3 2 A

Fターム(参考) 5C062 AA05 AB41 AB42 AB49 AC58 AE15