



Patent dodatkowy
do patentu nr _____

Zgłoszono: 28.03.74 (P. 169874)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 31.01.76

Opis patentowy opublikowano: 31.12.1977

MKP G01r 19/26
G01r 27/02

Int. Cl.² G01R 19/26
G01R 27/02

Twórcy wynalazku: Kazimierz Bisztyga, Jacek Seńkowski, Stanisław Pi-
róg, Tadeusz Orzechowski

Uprawniony z patentu: Akademia Górniczo-Hutnicza im. Stanisława Sta-
szica, Kraków (Polska)

**Sposób i układ do pomiaru i zamiany na wielkości dyskretne
sinusoidalnego prądu przemiennego lub impedancji odbiornika albo
ich składowych**

1

Przedmiotem wynalazku jest sposób i układ do pomiaru i zamiany na wielkości dyskretne sinusoidalnego prądu przemiennego lub impedancji odbiornika albo ich składowych, mający zastosowanie w obwodach automatycznej regulacji i w pomiarach parametrów elektrycznych, zwłaszcza w pomiarach szybkozmiennych obciążeń elektrycznych.

Znany sposób przetwarzania średniej wartości napięcia na liczbę impulsów polega na tym, że w momencie rozpoczęcia się cyklu przetwarzania z bloku sterowania wysyła się impulsy, do źródła napięcia odniesienia i do przełącznika, powodujące przełączenie przełącznika, łączącego wejście integratora z wejściem układu. Następuje całkowanie napięcia przetwarzanego przez czas równy wielokrotności okresu składowej zmiennej przetwarzanego napięcia, po którym z bloku sterowania wysyłane są impulsy do źródła napięcia odniesienia. Równocześnie kasowany jest licznik i zostaje otwarta bramka, przez którą przechodzą impulsy do licznika z generatora. Następuje okres całkowania napięcia odniesienia, którego wartość jest proporcjonalna do czasu całkowania napięcia przetwarzanego, a biegunowość jest przeciwna do średniej biegunowości napięcia przetwarzanego. Całkowanie napięcia odniesienia trwa do momentu, w którym integrator powróci do stanu wyjściowego, co powoduje zamknięcie bramki oraz rozpoczęcie ponownego cyklu przetwarzania. Liczba impulsów zliczo-

2

na w liczniku jest proporcjonalna do średniej wartości przetwarzanego napięcia.

Znany z polskiego opisu patentowego nr 76 890 układ do przetwarzania średniej wartości napięcia zmiennego na liczbę impulsów, zawiera przełącznik sterowany z bloku sterowania, łączący wejście integratora z wejściem przetwornika lub z wyjściem źródła napięcia odniesienia. Źródło napięcia odniesienia sterowane jest tym samym sygnałem co przełącznik. Wyjście integratora jest połączone z wejściem komparatora. Impulsy z wyjścia komparatora doprowadzane są do bloku sterowania. Sygnałem z bloku sterowania kasowany jest licznik oraz otwierana i zamykana jest bramka, przez którą doprowadzane są do licznika impulsy z generatora częstotliwości wzorcowych. Do bloku sterowania doprowadzane jest przetwarzane napięcie zmienne z wejścia układu.

Istota wynalazku polega na opracowaniu sposobu, w którym przebiegi proporcjonalne do mierzonych wielkości całkuje się w dwu integratorach tak, że jeden z sygnałów całkuje się, w pierwszym integratorze, gdy ma on znak stały. Natomiast drugi sygnał całkuje się, w drugim integratorze, wówczas gdy pochodna pierwszego sygnału ma znak stały i przeciwny do znaku pierwszego sygnału, gdy był on całkowany. W wyniku czego operacja całkowania trwa połowę okresu przemiennego przebiegu przetwarzania. Po zakończeniu całkowania sygnału drugiego, integrator drugi jest zerowany

stanem integratora pierwszego, a czas zerowania zamienia się na liczbę impulsów.

Układ do pomiaru i zamiany na wielkości dyskretne sinusoidalnego prądu przemienne lub impedancji odbiornika albo ich składowych, w którym blok pomiarowy zawiera korzystnie dwa wejścia pomiarowe i pięć wejść sterowniczych, połączonych z blokiem sterowania. Wyjście bloku pomiarowego jest połączone z wejściem bloku sterowania, którego korzystnie pozostałe cztery wyjścia są połączone z blokiem wyjściowym. W bloku pomiarowym jednowejściowy integrator jest zbocznikowany kluczem, a wyjście integratora jest połączone poprzez klucz z jednym wejściem dwuwejściowego integratora, zbocznikowanego kluczem, a wyjście integratora stanowi wyjście bloku. Drugie wejście wzmacniacza dwuwejściowego jest połączone z wyjściem wzmacniacza jednowejściowego, zbocznikowanego kluczem. Wyjście wzmacniacza dwuwejściowego jest połączone z drugim wejściem integratora dwuwejściowego. Blok sterowania ma korzystnie siedem elementów logicznych, połączonych między sobą.

Wyjścia pięciu elementów stanowią pięć wyjść sterowniczych, połączonych z blokiem pomiarowym. Wejście pomiarowe bloku sterowania jest połączone poprzez przełącznik z wejściem jednego z elementów logicznych, a poprzez przesuwnik fazowy i przełącznik z wejściami następnych elementów logicznych, oraz stanowi jedno z wyjść sterowniczych, połączone z blokiem wyjściowym. Drugie wejście bloku jest połączone poprzez jeden przełącznik z wejściami trzech elementów a poprzez drugi przełącznik z wejściami kolejnych dwóch elementów logicznych z jednym z wyjść sterowniczych bloku, połączonym z blokiem wyjściowym. Blok wyjściowy ma dwa dwuwejściowe elementy logiczne, których wejścia są połączone z trzema wejściami bloku, oraz czterowejściowy element logiczny, którego dwa wejścia są połączone z dwoma wejściami bloku. Pozostałe dwa wejścia tego elementu łączą się jedno z generatorem a drugie z źródłem sygnału zewnętrznego. Natomiast wyjścia elementów stanowią trzy wyjścia bloku wyjściowego.

Zaletą sposobu i układu do pomiaru i zamiany na wielkości dyskretne sinusoidalnego prądu przemienne lub impedancji odbiornika albo ich składowych według wynalazku, jest umożliwienie szybkiego pomiaru z rezystancji, konduktancji, reakcji i jej odwrotności oraz $\cos \varphi$ lub $\sin \varphi$ w obwodach o bardzo szybkich zmianach tych parametrów. Ponadto zaletą również jest to, że wynik podaje się w postaci cyfrowej, która nie jest podatna na zakłócenia a jest łatwa do obróbki.

Przedmiot wynalazku jest uwidoczniony w przykładowym wykonaniu na rysunku, na którym fig. 1 przedstawia układ schematycznie, fig. 2 — blok pomiarowy schematycznie, fig. 3 — blok sterowania schematycznie, a fig. 4 — blok wyjściowy schematycznie.

Układ zawiera blok pomiarowy 1, który ma dwa wejścia pomiarowe We_1 i We_2 i pięć wejść sterowniczych W_1, W_2, W_3, W_4, W_5 , połączonych oddzielnie z wyjściami sterowniczymi $Ws_1, Ws_2, Ws_3, Ws_4, Ws_5$,

bloku sterowania 2 (fig. 1). Wyjście Wy_1 bloku pomiarowego 1 jest połączone z wejściem We_3 bloku sterowania 2, który ponadto ma wejście pomiarowe We_4 . Pozostałe cztery wyjścia sterownicze Ws_6, Ws_7, Ws_8, Ws_9 są połączone oddzielnie z wejściami W_6, W_7, W_8 i W_9 bloku wyjściowego 3. Blok wyjściowy 3 ma trzy wyjścia Wy_2, Wy_3, Wy_4 i jest połączony z źródłem sygnału zewnętrznego S . Blok pomiarowy 1 ma jednowejściowy integrator 4, zbocznikowany kluczem 5, którego bramka jest połączona z wejściem W_1 (fig. 2). Wejście integratora 4 jest połączone poprzez diodę 6 z wejściem pomiarowym We_1 . Wyjście integratora 4 jest połączone poprzez klucz 7 z jednym z wejść wzmacniacza dwuwejściowego integratora 10, przy czym bramka klucza 7 jest połączona z wejściem W_3 a bramka klucza 9 jest połączona z wejściem W_4 .

Dwuwejściowy integrator 10 jest zbocznikowany kluczem 11, którego bramka jest połączona z wejściem W_5 . Wyjście dwuwejściowego wzmacniacza 8 jest połączone z drugim wejściem dwuwejściowego integratora 10; którego wyjście stanowi wyjście bloku Wy_1 . Drugie wejście dwuwejściowego wzmacniacza 8 jest połączone z wyjściem jednowejściowego wzmacniacza 12, zbocznikowanego kluczem 13, którego bramka jest połączona z wejściem W_2 . Wejście jednowejściowego wzmacniacza 12 jest połączone z wejściem pomiarowym We_2 . Wejście pomiarowe We_4 bloku sterowania 2 jest połączone poprzez przełącznik 14 z jednym wejściem dwuwejściowego elementu logicznego 15, oraz poprzez przesuwnik fazowy 16 i przełącznik 17 z wejściami czterech elementów logicznych 18, 19, 20, 21 i z wyjściem sterowniczym Ws_6 (fig. 3).

Wyjścia pięciu elementów 15, 18, 19, 20 i 21 stanowią wyjścia sterownicze Ws_1, Ws_2, Ws_3, Ws_4 i Ws_5 . Wejście bloku We_3 jest połączone poprzez przełącznik 22 z wejściami elementów logicznych 15, 21, 23 oraz poprzez przełącznik 24 z wejściami elementów logicznych 20 i 25 i z wyjściem sterowniczym Ws_9 . Wyjście elementu 23 jest połączone z wejściami trójwejściowych elementów logicznych 19 i 20 oraz z wyjściem sterowniczym Ws_8 .

Wyjście elementu 25 jest połączone z wejściem trójwejściowego elementu logicznego 19 i z wyjściem sterowniczym Ws_7 . Blok wyjściowy 3 ma dwa dwuwejściowe elementy logiczne 26, 27, których wejścia są połączone z trzema wejściami sterowniczymi W_7, W_8, W_9 oraz czterowejściowy element logiczny 28, którego dwa wejścia są połączone z dwoma wejściami sterowniczymi W_6, W_8 . Pozostałe dwa wejścia elementu logicznego 28 są połączone, jedno z generatorem 29 a drugie z źródłem sygnału zewnętrznego S . Wyjścia elementów 26, 27 i 28 stanowią wyjścia bloku Wy_2, Wy_3, Wy_4 .

Działanie układu do pomiaru i zamiany na wielkości dyskretne sinusoidalnego prądu przemienne lub impedancji odbiornika albo ich składowych, według wynalazku, polega na tym, że w zależności od podawanych sygnałów na wejścia pomiarowe We_1, We_2, We_4 oraz od przesunięcia fazowego sygnału pomiarowego na wejściu We_4 , otrzymuje się wyniki różnych wielkości mierzonych. Na wejście We_2 podaje się sygnał, który poprzez wzmacniacze 12 i 8 dostaje się do dwuwejściowego integratora

10, gdzie jest całkowany. Wzmacniacz 12 służy do załączenia i odłączenia sygnału wejściowego z wejścia pomiarowego We_2 od integratora 10. Sygnał przedostaje się do integratora 10 wówczas gdy klucz 13 jest rozwarty. Klucz 13 steruje się przełącznikiem dwupołożeniowym 17 poprzez element logiczny 18. Gdy przebieg sinusoidalny z wejścia We_4 jest przesunięty w przesuwniku fazowym 16 i ma wartość ujemną, na wyjściu przełącznika 17 jest stan zero, wówczas klucz 13 jest otwarty.

Przy pomiarze składowych sygnału z wejścia We_2 , prostokątnych do sygnału na wejściu We_4 , to sygnał wejścia We_4 przesuwają się o kąt $-\frac{\pi}{2}$. Nato-

miast przy pomiarze składowych równoległych przesunięcie musi wynosić zero. Gdy klucz 13 jest otwarty, klucze 7 i 9 są zamknięte, gdyż iloczyny logiczne realizowane przez elementy 19 i 20 są równe jeden. Stan na wyjściu przełącznika 17 równy jeden jest podany poprzez element 21 na klucz 11, który jest otwarty. W tym czasie następuje całkowanie przebiegu sygnału z wejścia We_2 w dwuwejściowym integratorze 10. Przed otwarciem klucza 13 w przypadku przesunięcia fazowego o kąt $-\frac{\pi}{2}$, lub równocześnie z otwarciem klucza 13 gdy przesunięcie to wynosi zero, otwiera się klucz 5, pod wpływem stanu przełącznika 14 równy jeden, poprzez element 15. Sygnał z wejścia We_4 całkuje się w integratorze 4, w ciągu pół okresu przebiegu, poprzez diodę 6.

Dioda 6 określa zakończenie całkowania. Stan integratora 4 po zakończeniu całkowania jest proporcjonalny do średniej wartości przebiegu na wejściu We_4 . Całkowanie w integratorze 10 zostaje zakończone z chwilą zmiany stanu przełącznika 17, to jest po upływie pół okresu od chwili rozpoczęcia. Po zmianie stanu przełącznika 17, poprzez element 15 zamyka się klucz 13. Jednocześnie zostaje zamknięty jeden z kluczy 7 lub 9 w zależności od stanu przełącznika 24, który pełni rolę detektora znaku stanu integratora 10. W tym czasie przełącznik 22 jest w stanie zero. Przełącznik 22 pełni rolę detektora stanu zerowego integratora 10 i na wyjściu przełącznika jest stan jeden gdy stan integratora 10 jest bliski lub równy zero.

Gdy stan integratora 10 jest dodatni, przełącznik 24 ma stan jeden, co powoduje otwarcie klucza 9, przez który następuje rozładowanie integratora 10 napięciem z integratora 4. Pod wpływem stałego napięcia integratora 4 następuje zmniejszenie napięcia wyjściowego integratora 10 do zera. Gdy integrator 10 zostanie wyzerowany, przełącznik 22 zmieni stan na jeden i poprzez element 23 i element 20 następuje otwarcie klucza 9. Równocześnie przy stanie przełącznika 17 jeden, poprzez element 21 zamyka się klucz 11, co chroni integrator 10 przed całkowaniem zakłóceń lub własnego rozzerowania wzmacniacza.

Zastrzeżenia patentowe

1. Sposób pomiaru i zamiany na wielkości dyskretne sinusoidalnego prądu przemiennego lub impedancji odbiornika albo ich składowych, polegają-

cy na całkowaniu w dwu integratorach przebiegów proporcjonalnych do mierzonych wielkości, **znamienny tym**, że jeden z sygnałów całkuje się w pierwszym integratorze, gdy ma on znak stały, natomiast drugi sygnał całkuje się w drugim integratorze wówczas gdy pochodna pierwszego sygnału ma znak stały i przeciwny do znaku pierwszego sygnału w czasie gdy był on całkowany, w wyniku czego operacja całkowania trwa połowę okresu przemiennego przebiegu przetwarzania, ponadto po zakończeniu całkowania sygnału drugiego, integrator drugi jest zerowany stanem integratora pierwszego, a czas zerowania zamienia się na liczbę impulsów.

2. Układ do pomiaru i zamiany na wielkości dyskretne sinusoidalnego prądu przemiennego lub impedancji odbiornika, albo ich składowych, zawierający blok pomiarowy z integratorami i blok sterowania oraz blok wyjściowy, połączony z źródłem sygnału zewnętrznego, **znamienny tym**, że blok pomiarowy (1) zawiera korzystnie dwa wejścia pomiarowe (We_2 i We_3) i pięć wejść sterowniczych (W_1 , W_2 , W_3 , W_4 i W_5) połączonych z blokiem sterowania (2), natomiast wyjście bloku pomiarowego (Wy_1) jest połączone z wejściem (We_3) bloku sterowania (2), którego korzystnie pozostałe cztery wyjścia (W_6 , W_7 , W_8 i W_9) są połączone z blokiem wyjściowym (3).

3. Układ według zastrz. 2, **znamienny tym**, że w bloku pomiarowym (1) jednowejściowy integrator (4) jest zbocznikowany kluczem (5), a wyjście integratora jest połączone poprzez klucz (7) z jednym z wejść dwuwejściowego wzmacniacza (8), oraz poprzez drugi klucz (9) z jednym wejściem dwuwejściowego integratora (10), zbocznikowanego kluczem (11), którego wyjście stanowi wyjście bloku (1), przy czym drugie wejście wzmacniacza dwuwejściowego (8) jest połączone z wyjściem wzmacniacza jednowejściowego (12), zbocznikowanego kluczem (13), a wyjście wzmacniacza dwuwejściowego (8) jest połączone z drugim wejściem integratora dwuwejściowego (10).

4. Układ według zastrz. 2, **znamienny tym**, że blok sterowania ma korzystnie siedem elementów logicznych (15, 18, 19, 20, 21, 23, 25) połączonych między sobą, przy czym wyjścia pięciu elementów (15, 18, 19, 20, 21) stanowią pięć wyjść sterowniczych (Ws_1 , Ws_2 , Ws_3 , Ws_4 , Ws_5) połączonych z blokiem pomiarowym (1), a wyjścia pozostałych dwóch elementów (23, 25) są połączone z wyjściami sterowniczymi, połączonymi z blokiem wyjściowym (3), ponadto wejście pomiarowe (We_4) bloku sterowania jest połączone poprzez przełącznik (14) z wejściem jednego z elementów logicznych (15) a poprzez przesuwnik fazowy (16) i przełącznik (17) z wejściami następnych elementów logicznych (18, 19, 20, 21) oraz stanowi jedno z wyjść sterowniczych (Ws_6) połączone z blokiem wyjściowym (3), poza tym drugie wejście (We_3) bloku (2) jest połączone poprzez jeden przełącznik (22) z wejściami trzech elementów (15, 21, 23) a poprzez drugi przełącznik (24) z wejściami kolejnych dwóch elementów logicznych (20, 25) i z jednym z wyjść sterowniczych bloku (2), połączonych z blokiem wyjściowym (3).

5. Układ według zastrz. 2, **znamienny tym**, że blok wyjściowy (3) ma dwa dwuwejściowe elementy logiczne (26, 27), których wejścia są połączone z trzema wejściami (W_7 , W_8 , W_9) bloku (3), oraz czterowejściowy element logiczny (28), którego dwa wejścia są połączone z dwoma wejściami

(W_6 , W_9) bloku (3), a pozostałe dwa wejścia tego elementu (28) łączą się, jedno z generatorem (29) a drugie z źródłem sygnału zewnętrznego (s), natomiast wyjścia elementów (26, 27, 28) stanowią 5 trzy wyjścia (Wy_2 , Wy_3 , Wy_4) bloku (3).

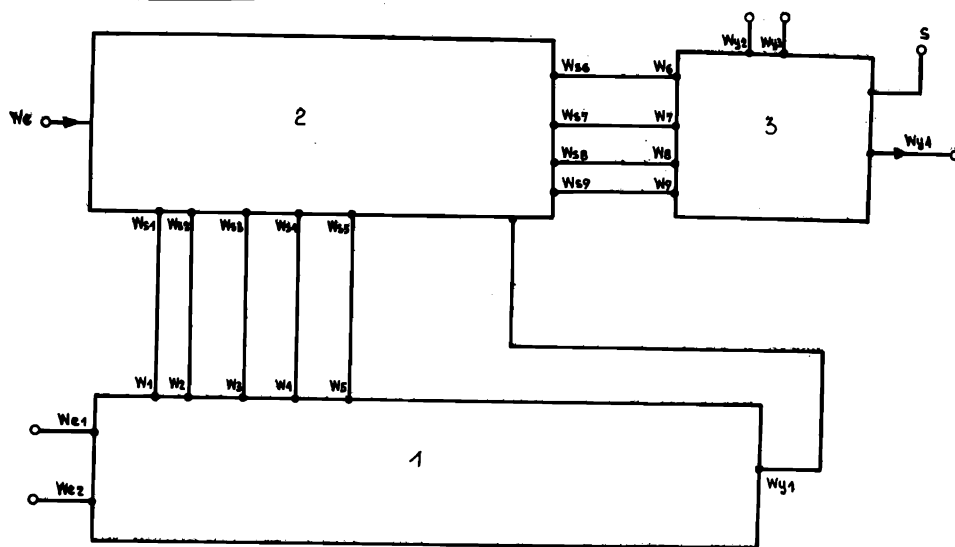


FIG. 1.

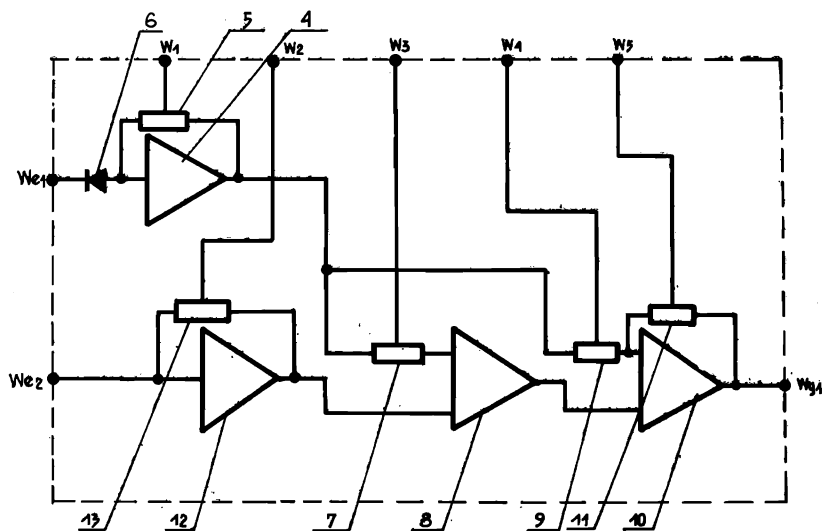


FIG. 2.

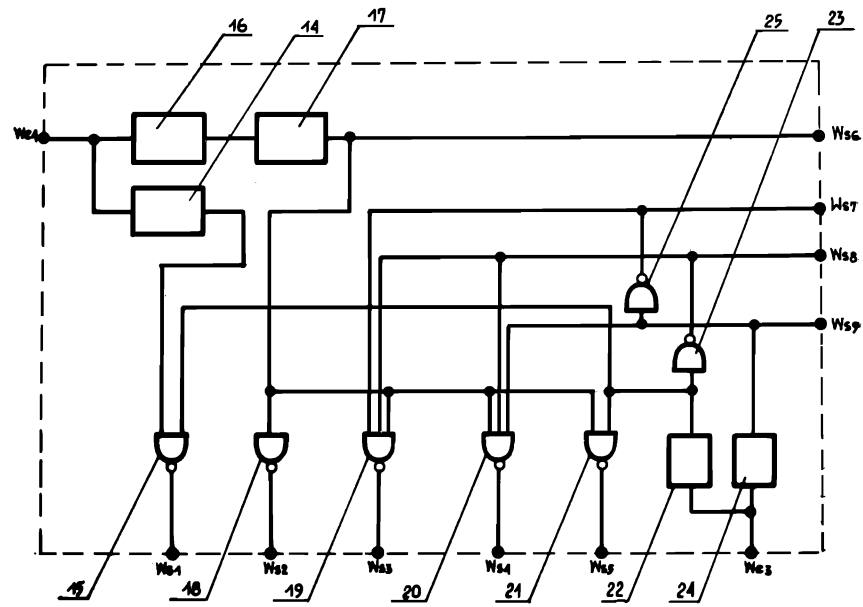


FIG. 3.

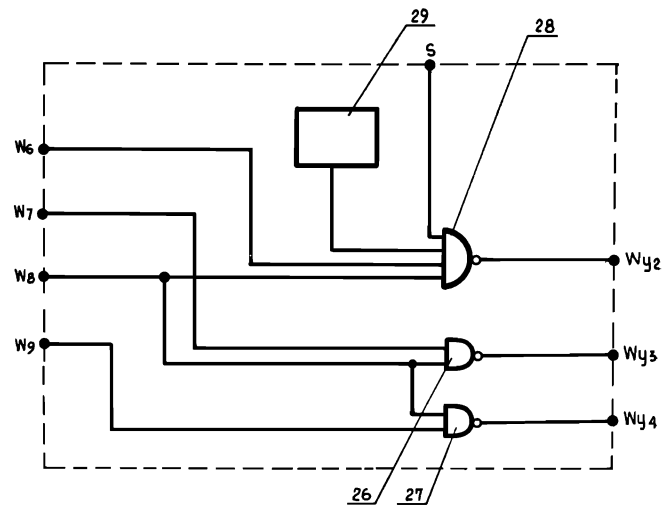


FIG. 4.