

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)公表番号

特表2024-532903

(P2024-532903A)

(43)公表日 令和6年9月10日(2024.9.10)

(51)国際特許分類	F I	テーマコード(参考)
H 0 1 L 23/12 (2006.01)	H 0 1 L 23/12 5 0 1 P	5 E 3 4 4
H 0 1 L 23/15 (2006.01)	H 0 1 L 23/14 C	
H 0 5 K 1/14 (2006.01)	H 0 5 K 1/14 G	

審査請求 未請求 予備審査請求 未請求 (全23頁)

(21)出願番号	特願2024-513736(P2024-513736)	(71)出願人	309034272 アデア セミコンダクター テクノロジーズ リミテッド ライアビリティ カンパニー
(86)(22)出願日	令和4年8月29日(2022.8.29)	(74)代理人	100094569 弁理士 田中 伸一郎
(85)翻訳文提出日	令和6年4月30日(2024.4.30)	(74)代理人	100103610 弁理士 吉 田 和彦
(86)国際出願番号	PCT/US2022/075576	(74)代理人	100109070 弁理士 須田 洋之
(87)国際公開番号	WO2023/034738	(74)代理人	100130937 弁理士 山本 泰史
(87)国際公開日	令和5年3月9日(2023.3.9)		
(31)優先権主張番号	63/239,783		
(32)優先日	令和3年9月1日(2021.9.1)		
(33)優先権主張国・地域又は機関	米国(US)		
(81)指定国・地域	AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,A T,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,		

最終頁に続く

最終頁に続く

(54)【発明の名称】 インターポーザを備えた積層構造

(57)【要約】

パッケージング基板に接着されたインターポーザを有する積層構造を開示する。1つの例では、積層構造がラミネート基板を含むことができる。積層構造は、はんだを使用せずに、例えば非導電性接着剤層によってラミネート基板上に取り付けられたインターポーザを含むこともできる。複数の導電性ビアは、インターポーザを貫通し、非導電性接着剤層が存在する場合には非導電性接着剤層を貫通してラミネート基板に接続することができる。積層構造は、インターポーザに隣接する再配線層(RDL)を含むこともできる。RDLは、電子装置に電氣的に接続するように構成することができる。このような積層構造の形成方法も開示する。

【選択図】 図1

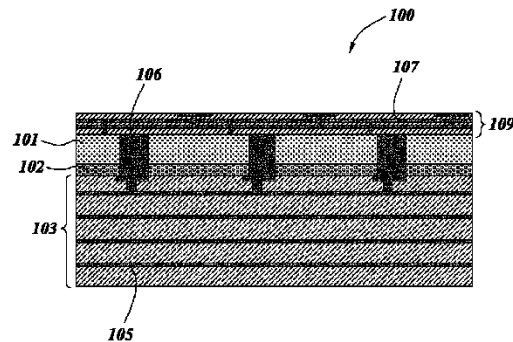


FIG. 1

【特許請求の範囲】

【請求項 1】

積層構造であって、
ラミネート基板と、
接着剤層によって前記ラミネート基板に取り付けられたインターポーザであって、複数の導電性ビアが前記インターポーザ及び前記非導電性接着剤層を貫通して前記ラミネート基板に接続する、前記インターポーザと、
前記インターポーザに隣接する再配線層（RDL）と、
を備える積層構造。

【請求項 2】

前記 RDL は、前記インターポーザ上に存在する、
請求項 1 に記載の積層構造。

【請求項 3】

前記 RDL は、前記インターポーザと前記接着剤層との間に存在する、
請求項 1 に記載の積層構造。

【請求項 4】

前記インターポーザと前記非導電性接着剤層との間のさらなる RDL をさらに備える、
請求項 2 に記載の積層構造。

【請求項 5】

前記複数の導電性ビアは、前記再配線層を貫通する、
請求項 1 に記載の積層構造。

【請求項 6】

前記インターポーザは、ガラス、半導体及び / 又はセラミックで形成された非導電材料を含む、
請求項 1 に記載の積層構造。

【請求項 7】

前記再配線層は、仲介接着剤によって前記インターポーザと一体化される、
請求項 1 に記載の積層構造。

【請求項 8】

前記再配線層は、仲介接着剤を使用せずに前記インターポーザに直接結合される、
請求項 1 に記載の積層構造。

【請求項 9】

積層構造であって、
ラミネート基板と、
前記ラミネート基板上に配置された少なくとも 2 つのインターポーザと、
を備え、前記少なくとも 2 つのインターポーザの各々は、1 又は 2 以上の非導電性接着剤層によってラミネート基板と一体化される、
積層構造。

【請求項 10】

前記少なくとも 2 つのインターポーザの各々は、非導電材料内に形成されたそれぞれの複数のインターポーザ貫通導電性ビアを含む、
請求項 9 に記載の積層構造。

【請求項 11】

積層構造の形成方法であって、
ラミネート基板を準備することと、
電子装置を支持するように構成された実装面と、該実装面の反対側の裏面とを有するインターポーザを準備することと、
はんだを使用せずに前記インターポーザを前記ラミネート基板と一体化することであって、複数の導電性ビアが前記インターポーザを貫通して前記ラミネート基板に接続することと、

10

20

30

40

50

を含む方法。

【請求項 1 2】

前記インターポーザは、接着剤層を介して前記ラミネート基板と一体化され、前記複数の導電性ビアは前記接着剤層を貫通する、請求項 1 1 に記載の方法。

【請求項 1 3】

前記インターポーザを前記ラミネート基板と一体化した後に、前記インターポーザ上に再配線層を形成することをさらに含む、請求項 1 1 に記載の方法。

【請求項 1 4】

前記インターポーザを前記ラミネート基板と一体化する前に、前記インターポーザ上に再配線層を形成することをさらに含む、請求項 1 1 に記載の方法。

【請求項 1 5】

前記接着剤層の一部を除去して、前記ラミネート基板内の複数のコンタクトパッドを露出させることと、

前記インターポーザ内の、前記複数のコンタクトパッドと位置合わせされた複数の貫通ビアを金属化して、前記複数の導電性ビアを形成することと、をさらに含む、請求項 1 2 に記載の方法。

【請求項 1 6】

前記再配線層を形成することは、仲介接着剤によって前記再配線層を前記インターポーザに結合することを含み、前記再配線層は予め形成されたものである、請求項 1 3 に記載の方法。

【請求項 1 7】

前記再配線層を形成することは、仲介接着剤を使用せずに前記再配線層を前記インターポーザに直接結合することを含み、前記再配線層は予め形成されたものである、請求項 1 3 に記載の方法。

【請求項 1 8】

積層構造であって、ラミネート基板と、
はんだを使用せずに前記ラミネート基板上に取り付けられた基板であって、複数の導電性ビアが前記基板を貫通して前記ラミネート基板に接続する、前記基板と、
前記基板の、前記ラミネート基板とは反対側における再配線層 (R D L) と、
を備える積層構造。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

〔関連出願との相互参照〕

本出願は、2021年9月1日出願された「インターポーザを備えた結合構造 (B O N D E D S T R U C T U R E W I T H I N T E R P O S E R) 」という名称の米国仮特許出願第 6 3 / 2 3 9 , 7 8 3 号に対する優先権を主張するものであり、この文献の開示はその全体が全ての目的で引用により本明細書に組み入れられる。

【0 0 0 2】

本分野は、一般に積層構造に関し、具体的には、インターポーザ及びパッケージング基板を含む、ボードにパッケージング又は実装するための積層電子部品に関する。

【背景技術】

【0 0 0 3】

電子システム内に複数のダイをパッケージングするには、はんだボール、熱伝導ボンディング (t h e r m a l c o n d u c t i v e b o n d i n g : T C B) などを使用して基板上に複数のダイを組み立てることが必要となり得る。

10

20

30

40

50

【発明の概要】

【発明が解決しようとする課題】

【0004】

アセンブリが微細になるにつれ、基板に数多くの接点を接続することが困難になる。微細なライン及び間隔を有する基板とダイとの間に再配線層（RDL）を導入すると、より良い接続性を得ることができる。しかしながら、RDLは、約1ミクロンのアライメント間隔を有することがある。例えばプリント回路基板（PCB）などの基板は波打っていて滑らかな表面を有していない傾向にあり、従ってRDLを1ミクロンスケールで基板にアライメントするのは困難である。

【0005】

以下、限定ではなく一例として示す図面を参照しながら具体的な実装について説明する。

【図面の簡単な説明】

【0006】

【図1】開示する技術のいくつかの実施形態による積層構造例を概略的に示す図である。

【図2A】図1に示す積層構造の形成プロセス例を示す概略的断面図である。

【図2B】図1に示す積層構造の形成プロセス例を示す概略的断面図である。

【図2C】図1に示す積層構造の形成プロセス例を示す概略的断面図である。

【図2D】図1に示す積層構造の形成プロセス例を示す概略的断面図である。

【図2E】図1に示す積層構造の形成プロセス例を示す概略的断面図である。

【図3A】図1に示す積層構造の別の形成プロセス例を示す概略的断面図である。

【図3B】図1に示す積層構造の別の形成プロセス例を示す概略的断面図である。

【図3C】図1に示す積層構造の別の形成プロセス例を示す概略的断面図である。

【図3D】図1に示す積層構造の別の形成プロセス例を示す概略的断面図である。

【図3E】図1に示す積層構造の別の形成プロセス例を示す概略的断面図である。

【図3F】図1に示す積層構造の別の形成プロセス例を示す概略的断面図である。

【図4A】図1に示す積層構造のさらに別の形成プロセス例を示す概略的断面図である。

【図4B】図1に示す積層構造のさらに別の形成プロセス例を示す概略的断面図である。

【図4C】図1に示す積層構造のさらに別の形成プロセス例を示す概略的断面図である。

【図4D】図1に示す積層構造のさらに別の形成プロセス例を示す概略的断面図である。

【図5A】複数のインターポーザを有する積層構造例を示す概略的断面図である。

【図5B】複数のインターポーザを有する積層構造例を示す概略的断面図である。

【図5C】複数のインターポーザを有する積層構造例を示す概略的断面図である。

【図5D】複数のインターポーザを有する積層構造例を示す概略的断面図である。

【図6A】開示する積層構造のパッケージシステムにおける使用例を示す概略的断面図である。

【図6B】開示する積層構造のパッケージシステムにおける使用例を示す概略的断面図である。

【発明を実施するための形態】

【0007】

複数のダイを電子システムにパッケージングするには、最初にインターポーザ上でダイを組み立て、次にダイ及びインターポーザアセンブリをパッケージング基板にはんだ付けし、さらにこれをシステムボードに取り付けることが必要となり得る。上部に再配線層を有するインターポーザは、微細なライン及び間隔をもたらすことができる。しかしながら、はんだ付けプロセスでは、界面の温度を上昇させた後に低下させることが必要であり、これによって界面に応力が発生する。パッケージングプロセスを単純化して、パッケージングされた電子システムの電気的性能を改善することが依然として必要とされている。

【0008】

いくつかの実施形態では、本開示は、はんだを使用せずにインターポーザをパッケージング基板と共に組み立てる方法を提供する。いくつかの実施形態では、本開示は、はんだ

10

20

30

40

50

を使用せずにパッケージング基板に接着される複数のインターポーザを基板毎に有する積層構造を提供する。積層構造は、複数の基板を有するマルチチップモジュールにおいて使用することができる。

【0009】

図1に、パッケージング基板に接着されたインターポーザなどの基板を有する積層構造100を示す。積層構造100は、ラミネート基板103（例えば、PCB又はセラミック）と、非導電性接着剤層102、ダイアタッチ材料（die attach material）（例えば、ダイアタッチフィルム又はペースト）又はアンダーフィルによってラミネート基板103上に取り付けられたインターポーザ101とを含むことができる。いくつかの実施形態では、インターポーザ基板又は少なくともそのバルク材料が、10ppm/ 未満の、さらに詳細には7ppm/ 以下の熱膨張係数（CTE）を有する。いくつかの実施形態では、接着剤層102が、硬化後の複合体の全体的な熱膨張係数（CTE）を低下させるようにガラスビーズなどの低CTE粒子で満たされたエポキシを含む複合体であることができる。ラミネート基板103は、導電性トレース105が埋め込まれた複数の非導電層を含むことができる。積層構造100は、インターポーザ101上に再配線層（RDL）109をさらに含むことができる。絶縁材料に埋め込まれた導体107（パッド、ビア、トレースなど）を有するRDL109は、電子装置に電氣的に接続するように構成することができる。いくつかの実施形態では、RDL109の絶縁材料が、ポリマー（例えば、ポリアミド、ポリイミド、BCBなど）などの堆積有機材料（deposited organic material）であることができる。他の実施形態では、RDL109の絶縁材料が、その後の同様の絶縁材料又は半導体材料（例えば、酸化ケイ素、窒化ケイ素、酸窒化ケイ素、炭化ケイ素、炭窒化ケイ素など）との直接結合に適するような堆積無機材料であることができる。いくつかの実施形態では、再配線層109が5ミクロン未満のライン間隔を有する。図示のように、複数の導電性ビア106がインターポーザ101を貫通してRDL109の導体107と接続し、さらに再配線層109を貫通することができる（図4A～図4D及び付随する説明を参照）。いくつかの実施形態では、RDL109が複数の導電性ビア106を覆って配置される。いくつかの実施形態では、インターポーザ101とラミネート基板103との間にさらなる再配線層がさらに配置される。

【0010】

インターポーザ101は、ガラス、半導体材料（例えば、ケイ素、GaAs、InPなど）又はセラミックで形成された非導電材料を含むことができる。いくつかの実施形態では、インターポーザ101が単結晶半導体材料を含むことができる。いくつかの実施形態では、インターポーザ101が、ラミネート基板103のフットプリントよりも小さなフットプリントを有する。いくつかの実施形態では、インターポーザ101が能動回路（例えば、トランジスタ）を含まない。他の実施形態では、インターポーザ101が能動回路を含むことができる。いくつかの実施形態では、ラミネート基板103が、ラミネート基板103に対して高密度な相互接続部を基板内に有する。いくつかの実施形態では、非導電性接着剤層102を、インターポーザ101のケイ素部分とPCBとの間の強力な接着剤で形成することができる。いくつかの実施形態では、インターポーザ101の非導電材料（例えば、Si）の熱膨張係数が、ラミネート基板103（例えば、PCB）の熱膨張係数と実質的に一致する。

【0011】

図2A～図2Eには、図1に示す積層構造の形成プロセスを示しており、ここでは100だけ増分させた同様の参照番号によって同様の特徴を参照し、異なるプロセス段階における特徴を指定するために接尾辞を付している。プロセスは、図2Aに示すようにラミネート基板203a及びインターポーザ201aを準備することから開始することができる。インターポーザ201aは、電子装置を支持するように構成された実装面と、実装面の反対側の裏面とを有することができる。インターポーザ201aは、非導電材料内に形成された複数の貫通ビアをさらに含むことができる。インターポーザ201aは、バリア材

料 204a をさらに含むことができ、単純な貫通ビア以外の局所接続又は配線のための金属化物（トレース、ビア、パッド）を含むこともできる。ラミネート基板 203a は、金属トレース 205a 及びコンタクトパッド 2050a を含むことができる。次に、プロセスは、図 2B に示すように、インターポーザ 201b の裏面を、図示の実施形態では非導電性接着剤層 202b を通じてラミネート基板 203b に結合、接着、又は別様に一体化することができる。次に、プロセスは、図 2C に示すように、（例えば、CO₂レーザーアブレーションによって）複数の貫通ビアから接着剤 202c の一部を除去してラミネート基板 203c 内の複数のコンタクトパッド 2050c を露出させることができる。次に、プロセスは、図 2D に示すように、複数の貫通ビアを金属化して複数の導電性ビア 206d を形成することができる。複数の導電性ビア 206d は、ラミネート基板 203d のコンタクトパッド 2050d に接触するように形成することができる。次に、プロセスは、図 2E に示すように、インターポーザ 201e の裏面をラミネート基板 203e に結合した後に、インターポーザ 201e 上に再配線層（RDL）209e を形成することができる。再配線層 209e を形成することは、インターポーザ 201e 上で再配線層 209e を成長又は堆積させることを伴うことができる。当業者であれば理解するように、RDL を形成することは、絶縁材料に埋め込まれてインターポーザ 201e を通じて下層の導電性ビア 206e と電気的に連通する導体 207e（例えば、ビア、トレース、パッド）を再配線層 209e が含むように、（単複の）絶縁層及び（単複の）導電層を堆積させてパターン化することを伴う。

10

【0012】

20

図 3A ~ 図 3F には、図 1 に示す積層構造の別の形成プロセスを示しており、ここでは 200 だけ増分させた同様の参照番号によって同様の特徴を参照し、異なるプロセス段階における特徴を指定するために接尾辞を付している。プロセスは、図 3A に示すようにラミネート基板 303a 及びインターポーザ 301a を準備することから開始することができる。インターポーザ 301a は、電子装置を支持するように構成された実装面と、実装面の反対側の裏面とを有することができる。インターポーザ 301a は、非導電材料内に形成された複数の貫通ビアをさらに含むことができる。インターポーザ 301a は、バリア材料 304a をさらに含むことができ、単純な貫通ビア以外の局所接続又は配線のための金属化物（トレース、ビア、パッド）を含むこともできる。ラミネート基板 303a は、金属トレース 305a 及びコンタクトパッド 3050a を含むことができる。次に、プロセスは、図 3B に示すように、インターポーザ 301b の裏面を、図示の実施形態では非導電性接着剤層 302b を通じてラミネート基板 303b に結合、接着、又は別様に一体化することができる。次に、プロセスは、図 3C に示すように、複数の貫通ビアから接着剤 302c の一部を除去してラミネート基板 303c 内の複数のコンタクトパッド 3050c を露出させることができる。次に、プロセスは、図 3D に示すように、複数の貫通ビアを金属化して複数の導電性ビア 306d を形成することができる。複数の導電性ビア 306d は、ラミネート基板 303d のコンタクトパッド 3050d に接触するように形成することができる。プロセスは、インターポーザの裏面をラミネート基板に結合した後に、インターポーザ上に再配線層を形成することに進むことができる。ここまで、図 3A ~ 図 3D のプロセスは、図 2A ~ 図 2D について説明したプロセスと同様であることができる。

30

40

【0013】

この実施形態では、再配線層の形成を、図 3E 及び図 3F に示すような転写プロセスを通じて達成することができる。例えば、図 3E に示すように、再配線層を形成することは、予め形成された RDL 309e を準備し、予め形成された RDL 309e を仲介接着剤（図示せず）によってインターポーザ 301e に結合することを伴うことができる。再配線層 309e は、絶縁材料に埋め込まれた導体 307e（例えば、トレース、ビア、パッド）を含むことができる。或いは、再配線層を形成することは、予め形成された RDL を準備し、予め形成された RDL を、仲介接着剤を使用せずに（例えば、ハイブリッドダイレクトボンディングプロセスによって）インターポーザに直接結合することを伴うことも

50

できる。予め形成された RDL 309e は、(半導体又はガラスキャリアなどの)キャリア 312e 上に形成することができる。図 3F に示すように、キャリア 312e は、RDL 309f をインターポーザ 301f に転写した後に RDL 309f から除去することができる。米国特許出願第 17/171351 号に RDL 転写プロセス例が記載されており、この文献の内容はその全体が全ての目的で引用により本明細書に組み入れられる。

【0014】

図 4A ~ 図 4D には、図 1 に示す積層構造の別の形成プロセスを示しており、ここでは 300 だけ増分させた同様の参照番号によって同様の特徴を参照し、異なるプロセス段階における特徴を指定するために接尾辞を付している。いくつかの例では、プロセスが、図 4A に示すようにラミネート基板 403a 及びインターポーザ 401a を準備することから開始することができる。インターポーザ 401a は、電子装置を支持するように構成された実装面と、実装面の反対側の裏面とを有することができる。ラミネート基板 403a は、金属トレース 405a 及びコンタクトパッド 4050a を含むことができる。次に、プロセスは、インターポーザ 401a の実装面上に再配線層 (RDL) 409a を形成することができる。当業者であれば理解するように、RDL を形成することは、絶縁材料に埋め込まれた導体 407a (例えば、ビア、トレース、パッド) を再配線層 409a が含むように (単複の) 絶縁層及び (単複の) 導電層を堆積させてパターン化することを伴う。いくつかの実施形態では、複数の貫通ビアがインターポーザ 401a 及び RDL 409a の両方を貫通して、これらの貫通ビアを図示のようなバリア材料 404a で裏打ちすることができる。次に、プロセスは、図 4B に示すように、インターポーザ 401b の裏面を、図示の実施形態では非導電性接着剤層 402b を通じてラミネート基板 403b に結合、接着、又は別様に一体化することができる。次に、プロセスは、図 4C に示すように、複数の貫通ビアから接着剤 403c の一部を除去してラミネート基板 403c 内の複数のコンタクトパッド 4050c を露出させることができる。次に、プロセスは、図 4D に示すように、複数の貫通ビアを金属化して、インターポーザ 401d 及び RDL 409d の両方を貫通して RDL 409d の導体 407d をラミネート基板 403d のコンタクトパッド 4050d に接続する複数の導電性ビア 406d を形成することができる。

【0015】

図 2A ~ 図 2E、図 3A ~ 図 3F、又は図 4A ~ 図 4D に示すプロセス後には、はんだ結合、接着剤結合、又は仲介接着剤を使用しない直接結合を通じて、再配線層上に少なくとも 1 つの集積デバイスダイを取り付けることができる。はんだ結合を通じて再配線層に集積デバイスダイを取り付けるいくつかの例では、集積デバイスダイと再配線層との間にアンダーフィルをさらに設けることができる。アンダーフィルは、ダイと再配線層との間に流れ込んで、はんだボール接合部を機械的に保護することができる。いくつかの実施形態では、アンダーフィルが、硬化後の複合体の全体的な熱膨張係数 (CTE) を低下させるようにガラスビーズなどの低 CTE 粒子で満たされたエポキシを含む複合体であることができる。

【0016】

図 1 のものと同様の特徴を 400 だけ増分させた同様の参照番号で参照し、異なるプロセス段階における特徴を指定するために接尾辞を付している図 5A 及び図 5B に示すようないくつかの積層構造では、複数のインターポーザがラミネート基板と一体化される。複数のインターポーザ 501a、501b は、複数のそれぞれの接着剤層 502a、502b によって基板 503a、503b と一体化することができる。或いは、複数のインターポーザは、共通の連続する又はパターン化された接着剤によって基板と一体化することもできる。少なくとも 1 つの集積デバイスダイ 523b を同じ RDL (例えば、509a 又は 509b) に取り付けることができる。例えば、集積デバイスダイ 523b は、図示の実施形態でははんだボール 521b によって RDL 509b と一体化されて電氣的に接続することができる。上述したように、ラミネート基板 503a、503b は、金属トレース 505a、505b 及びコンタクトパッド 5050a、5050b を含むことができる。RDL 509a、509b は、導体 507a、507b (例えば、トレース、ビア、パ

ッド)を含むことができる。インターポーザ501a、501bは、図示の実施形態では接着剤502a、502bによってラミネート基板503a、503bに結合、接着、又は別様に一体化することができる。ラミネート基板のコンタクトパッド5050a、5050bには、インターポーザ501a、501bを貫通する複数の導電性ビア506a、506bが接触することができ、これらの導電性ビアは、図4A~図5Bに示すようにインターポーザ501a、501b及びRDL509a、509bの両方を貫通することも、或いは図1~図3Fに示すようにインターポーザを貫通して上にあるRDLと接続することもできる。いくつかの実施形態では、同じ基板に取り付けられた1又は2以上のRDL及びインターポーザが、同一の又は概ね同様の構造を含むことができる。いくつかの実施形態では、同じ基板に取り付けられた1又は2以上のRDL及びインターポーザが異なる構造を含むことができる。いくつかの実施形態では、同じ基板に取り付けられた1又は2以上のRDL及びインターポーザが、機能的に同様の構造を含むことができる。いくつかの実施形態では、同じ基板に実装された1又は2以上のRDL及びインターポーザが、機能的に異なる構造を含むことができる。

10

【0017】

図5C~図5Dには、図5A及び図5Bと同様の積層構造を示しており、同様の参照番号を使用して同様の特徴を参照する。相違点は、図5C~図5Dには、介在するはんだ又はその他の接着剤層を使用せずにインターポーザ509bのRDL509bに又はインターポーザ509b上に直接ハイブリッドボンディングされた集積デバイスダイ523bを示している点である。

20

【0018】

図6Aに示すように、開示する積層構造は、パッケージシステム内でラミネート基板603から導電性ビアの一部によってインターポーザ601を通じ、再配線層609を通じて集積デバイスダイ623(例えば、CPU、GPU、メモスタックなど)に、及びこの逆方向に信号を転送する信号経路を提供するために使用することができる。集積デバイスダイ623は、はんだボール641によって再配線層609にはんだ付けされ、(単複の)再配線層609を通じて互いに通信することができる。図6Aには、さらなるはんだボール631によってラミネート基板603に直接接続された別の集積デバイスダイ624も示す。ラミネート基板603は、はんだボール621によってシステムボード625にはんだ付けすることができる。この集積デバイスダイ624は、RDL609、インターポーザ601及びラミネート基板603を通じて他のデバイスダイ623と通信することが分かる。従って、開示する積層構造は、集積デバイスダイから再配線層を通じて、(単複の)再配線層又はラミネート基板に接続された別の集積デバイスダイに、及びこの逆方向に信号を転送する信号経路を提供することもできる。インターポーザ601は、はんだを使用せずにラミネート基板603に電氣的及び機械的に接続される。

30

【0019】

図6Bは、インターポーザ601上のRDL609に直接ハイブリッドボンディングされた集積デバイスダイ623を示す点を除いて図6Aと同様である。

【0020】

再配線層

集積デバイスパッケージは、再配線層(RDL)を使用して、パッケージ内の1又は2以上の集積デバイスダイから他のデバイス(例えば、集積デバイスダイのフットプリント外の他のデバイス)に信号を再配線することができる。RDLは、下部のパッドに対して横方向にオフセットされた上部のパッドを接続するための横方向に延びるトレースを含むことができる。このような横方向への延伸は、異なるピッチ(ファンアウト又はファンイン)を有するRDLの底部及び上部の特徴を接続することができ、複数のダイを単純に横方向にオフセットし及び/又は電氣的に接続することができる。RDLは、絶縁材料又は非導電材料に埋め込まれた導体を含むことができる。電子部品(例えば、集積デバイスダイ)は、電子部品のフットプリントの外側に横方向に信号をルーティングする導電性ルーティングトレースを含むことができる再配線層に接続することができる。いくつかの実施

40

50

形態では、RDLが、RDLに取り付けられた集積デバイスダイから信号を内向き（ファンイン（fan-in））又は外向き（ファンアウト（fan-out））に転送するために横方向に延びる金属トレース又は導体を含む。いくつかの実施形態では、相互接続構造が1又は複数の層を含むことができる。RDLは、ダイ間でかなりの数の信号を伝達できる多数の又は高密度の相互接続及び信号線を有利に含むことができる。

【0021】

いくつかの実施形態では、ファンアウト再配線が、集積デバイスダイの微細なピッチのボンドパッドから、ダイから横方向に間隔を空けた他のデバイスに信号を伝えることができる。いくつかの実装では、ファンアウトRDLが、ダイの高密度コンタクトから、システムボード（例えば、プリント回路基板又はPCB）に接続するように構成された間隔の広いリード又はコンタクトパッドに信号を伝えることができる。いくつかの実装では、ファンアウトRDLが、ダイから他の集積デバイスダイなどの他のデバイスに信号を伝えることができる。複数の集積デバイスダイを含むいくつかのパッケージでは、ダイを犠牲キャリア（sacrificial carrier）に取り付け、ダイ及びキャリアを覆って成形コンパウンド（molding compound）を設けることができる。犠牲キャリアを取り外し、成形されたデバイスダイを裏返すことができる。成形コンパウンド及びデバイスダイを覆ってRDLを堆積させて、再構成ウェハ（reconstituted wafer）を形成することができる。再構成ウェハは、RDLに接続された1又は複数のダイをそれぞれが含む複数のパッケージにシングュレート（singulate）することができる。

【0022】

集積デバイスダイ

いくつかの実施形態では、複数の集積デバイスダイのうちの1つ又は2つ以上をRDLにフリップチップ実装（flip-chip mounted）することができる。複数の集積デバイスダイは、いずれかの好適なタイプのデバイスダイを含むことができる。例えば、複数の集積デバイスダイのうちの1つ又は2つ以上は、プロセッサダイ、メモリダイ、微小電気機械システム（MEMS）ダイ、光学デバイス、又は他のいずれかの好適なタイプのデバイスダイなどの電子部品を含むことができる。他の実施形態では、電子部品が、コンデンサ、インダクタ、又は他の表面実装デバイスなどの受動デバイスを含むことができる。様々な実施形態では、複数の集積デバイスダイのうちの1つ又は2つ以上の（単複の）活性表面又はその付近において（トランジスタのような能動部品などの）回路をパターンニングすることができる。活性表面は、複数の集積デバイスダイのうちの1つ又は2つ以上の集積デバイスダイのそれぞれの裏面とは反対側である複数の集積デバイスダイのうちの1つ又は2つ以上の集積デバイスダイの側に存在することができる。裏面は、いずれかの能動回路又は受動デバイスを含むこと又は含まないことができる。様々な実施形態では、基板に取り付けられる集積デバイスダイが同じタイプの集積デバイスダイであることも、或いは異なるタイプのデバイスダイであることもできる。

【0023】

集積デバイスダイは、結合面と、結合面とは反対側の裏面とを含むことができる。結合面は、導電性ボンドパッドを含む複数の導電性ボンドパッドと、導電性ボンドパッドに近接する非導電材料とを有することができる。いくつかの実施形態では、集積デバイスダイの導電性ボンドパッドを、仲介接着剤を使用せずにRDLの対応する導電性パッドに直接結合することができる。集積デバイスダイの非導電材料を、仲介接着剤を使用せずにRDLの対応する非導電材料の一部に直接結合することができる。接着剤を使用しない直接結合については、以下でさらに説明するとともに、米国特許第7,126,212号、第8,153,505号、第7,622,324号、第7,602,070号、第8,163,373号、第8,389,378号、第7,485,968号、第8,735,219号、第9,385,024号、第9,391,143号、第9,431,368号、第9,953,941号、第9,716,033号、第9,852,988号、第10,032,068号、第10,204,893号、第10,434,749号、及び第10,44

6, 532号に記載されており、これらの各文献の内容はその全体が全ての目的で引用により本明細書に組み入れられる。いくつかの実施形態では、複数の集積デバイスダイを熱伝導ボンディング(TCB)によってRDLに結合することもできる。

【0024】

ダイレクトボンディング法及びダイレクトボンディング構造の例

本明細書で開示する様々な実施形態は、仲介接着剤を使用せずに2つの素子を互いに直接結合できるダイレクトボンディング構造に関する。(集積デバイスダイ、ウェハ、インターポーザ、再配線層などの)2又は3以上の素子を互いに積層又は結合して結合構造を形成することができる。1つの素子の導電性コンタクトパッドを、別の素子の対応する導電性コンタクトパッドに電気的に接続することができる。結合構造では、いずれかの好適な数の素子を積層することができる。コンタクトパッドは、非導電性結合領域内に形成された金属パッドを含むことができ、再配線層(RDL)などの下層の金属化物に接続することができる。

10

【0025】

いくつかの実施形態では、接着剤を使用せずに素子が互いに直接結合される。様々な実施形態では、第1の素子の非導電材料又は誘電材料を、接着剤を使用せずに第2の素子の対応する非導電性又は誘電場領域に直接結合することができる。非導電材料は、第1の素子の非導電性結合領域又は結合層と呼ぶことができる。いくつかの実施形態では、第1の素子の非導電材料を、誘電体-誘電体結合技術を使用して第2の素子の対応する非導電材料に直接結合することができる。例えば、誘電体-誘電体結合は、少なくとも米国特許第9,564,414号、第9,391,143号及び第10,434,749号に開示されているダイレクトボンディング技術を使用して接着剤を使用せずに形成することができ、これらの各文献の内容はその全体が全ての目的で引用により本明細書に組み入れられる。

20

【0026】

様々な実施形態では、仲介接着剤を使用せずにハイブリッドダイレクトボンドを形成することができる。例えば、誘電体結合面を高度に滑らかに研磨することができる。結合面を洗浄し、プラズマ及び/又はエッチャントに曝して表面を活性化することができる。いくつかの実施形態では、活性化後又は活性化中(例えば、プラズマ及び/又はエッチングプロセス中)に表面を化学種で終端させることができる。理論によって制限されるわけではないが、いくつかの実施形態では、結合面における化学結合を切断するために活性化プロセスを実行することができ、終端プロセスは、直接結合中の結合エネルギーを高めるさらなる化学種を結合面において提供することができる。いくつかの実施形態では、活性化及び終端化が、例えばプラズマ又はウェットエッチング液で表面を活性化して終端化することなどの同じプロセスで行われる。他の実施形態では、ダイレクトボンディングのためのさらなる化学種をもたらすように結合面を別の処理で終端させることもできる。様々な実施形態では、終端化化学種(terminating species)が窒素を含むことができる。さらに、いくつかの実施形態では、結合面をフッ素に曝すことができる。例えば、層及び/又は結合界面付近には、1又は複数のフッ素ピークが存在することができる。従って、ダイレクトボンディング構造では、2つの誘電材料間の結合界面が、結合界面における窒素含有量及び/又はフッ素ピークが高い非常に滑らかな界面を含むことができる。活性化処理及び/又は終端化処理のさらなる例は、米国特許第9,564,414号、第9,391,143号、及び第10,434,749号に記載されており、これらの各文献の内容はその全体が全ての目的で引用により本明細書に組み入れられる。

30

40

【0027】

様々な実施形態では、第1の素子の導電性コンタクトパッドを、第2の素子の対応する導電性コンタクトパッドに直接結合することもできる。例えば、ハイブリッドボンディング技術を使用して、上述したように調製された共有結合的に直接結合された誘電体-誘電体表面を含む結合界面に沿って導体-導体ダイレクトボンディングを提供することができる。様々な実施形態では、導体-導体(例えば、コンタクトパッド-コンタクトパッド)

50

ダイレクトボンド及び誘電体 - 誘電体ハイブリッドボンドを、少なくとも米国特許第 9, 716, 033号及び第 9, 852, 988号に開示されているダイレクトボンディング技術を使用して形成することができ、これらの各文献の内容はその全体が全ての目的で引用により本明細書に組み入れられる。

【0028】

例えば、誘電体結合面は、上述したように調製して、仲介接着剤を使用せずに互いに直接結合することができる。(非導電性誘電場領域によって取り囲むことができる)導電性コンタクトパッドも、仲介接着剤を使用せずに互いに直接結合することができる。いくつかの実施形態では、それぞれのコンタクトパッドを、誘電場領域又は非導電性結合領域の外表面(例えば、上面)から下方に、例えば30nm未満、20nm未満、15nm未満、又は10nm未満だけ、例えば2nm~20nmの範囲内、又は4nm~10nmの範囲内で凹ませることができる。いくつかの実施形態では、非導電性結合領域を室温で接着剤を使用せずに互いに直接結合し、その後結合構造をアニール処理することができる。コンタクトパッドは、アニール処理すると膨張して互いに接触し、金属-金属ダイレクトボンディングを形成することができる。カリフォルニア州サンノゼのXperi社から市販されているDirect Bond Interconnect又はDBI(登録商標)などのハイブリッドボンディング技術を使用することで、ダイレクトボンド界面を横切って接続されたパッドの高密度化(例えば、規則的アレイのための小さな又は微細なピッチ)を有利に可能にすることができる。いくつかの実施形態では、ボンディングパッドのピッチ、又は結合された素子のうちの1つの素子の結合面に埋め込まれた導電性トレースのピッチが、40ミクロン未満、又は10ミクロン未満、或いは2ミクロン未満であることができる。いくつかの用途では、ボンディングパッドの寸法のうちの1つの寸法に対するボンディングパッドのピッチの比率が5未満又は3未満であり、場合によっては2未満であることが望ましい。他の用途では、結合された素子のうちの1つの素子の結合面に埋め込まれた導電性トレースの幅が0.3~3ミクロンに及ぶことができる。様々な実施形態では、コンタクトパッド及び/又はトレースが銅を含むことができるが、他の金属が適することもある。

10

20

【0029】

このように、ダイレクトボンディングプロセスでは、仲介接着剤を使用せずに第1の素子を第2の素子に直接結合することができる。いくつかの構成では、第1の素子が、シンギュレートされた集積デバイスダイなどのシンギュレートされた素子を含むことができる。他の構成では、第1の素子が、シンギュレーション時に複数の集積デバイスダイを形成する複数(例えば、数十、数百、又はそれよりも多く)の素子領域を含むキャリア又は基板(例えば、ウェハ)を含むことができる。同様に、第2の素子も、シンギュレートされた集積デバイスダイなどのシンギュレートされた素子を含むことができる。他の構成では、第2の素子が、キャリア又は基板(例えば、ウェハ)を含むことができる。

30

【0030】

本明細書で説明するように、第1及び第2の素子は、接着剤を使用せずに互いに直接結合することができ、これは堆積プロセスとは異なる。1つの用途では、結合構造における第1の素子の幅が第2の素子の幅と同様であることができる。他のいくつかの実施形態では、接着構造における第1の素子の幅が第2の素子の幅と異なることができる。結合構造における大きい方の素子の幅又は面積は、小さい方の素子の幅又は面積よりも少なくとも10%大きいことができる。従って、第1及び第2の素子は非堆積素子を含むことができる。さらに、直接結合構造は、堆積層とは異なり、ナノポイドが存在する欠陥領域を結合界面に沿って含むことができる。ナノポイドは、結合面の活性化(例えば、プラズマへの曝露)に起因して形成されることがある。上述したように、結合界面は、活性化及び/又は最後の化学処理プロセスからの材料の濃度を含むことができる。例えば、活性化に窒素プラズマを利用する実施形態では、結合界面に窒素ピークが形成されることがある。活性化に酸素プラズマを利用する実施形態では、結合界面に酸素ピークが形成されることがある。いくつかの実施形態では、結合界面が、酸窒化ケイ素、酸炭窒化ケイ素、又は炭窒化

40

50

ケイ素を含むことができる。本明細書で説明するように、直接結合は、ファンデルワールス結合 (van Der Waals bonds) よりも強い共有結合を含むことができる。結合層は、高度に滑らかに平坦化された研磨表面を含むこともできる。

【0031】

様々な実施形態では、コンタクトパッド間の金属 - 金属結合を、銅粒が結合界面を横切って互いに成長するように接合することができる。いくつかの実施形態では、銅が、結合界面を横切る銅の拡散を向上させるように111結晶面に沿って配向された粒子を有することができる。結合界面は、結合されたコンタクトパッド又はその付近の非導電性結合領域間に実質的に間隙が存在しないように、結合されたコンタクトパッドの少なくとも一部まで実質的に完全に延びることができる。いくつかの実施形態では、コンタクトパッドの下方に（例えば、銅を含むことができる）バリア層を設けることができる。しかしながら、他の実施形態では、例えば米国特許出願第2019/0096741号に記載されるようにコンタクトパッドの下方にバリア層が存在しないこともでき、この文献はその全体が全ての目的で引用により本明細書に組み入れられる。

10

【0032】

1つの態様では、積層構造を開示する。積層構造は、ラミネート基板を含むことができる。積層構造は、接着剤層によってラミネート基板に取り付けられたインターポーザを含むこともできる。複数の導電性ビアがインターポーザ及び非導電性接着剤層を貫通してラミネート基板に接続する。積層構造は、インターポーザに隣接する再配線層 (RDL) を含むこともできる。

20

【0033】

1つの実施形態では、RDLがインターポーザ上に存在する。

【0034】

1つの実施形態では、RDLがインターポーザと接着剤層との間に存在する。

【0035】

1つの実施形態では、積層構造が、インターポーザと接着剤層との間にさらなるRDLをさらに含む。

【0036】

1つの実施形態では、RDLが、電子装置に電氣的に接続するように構成される。

【0037】

1つの実施形態では、複数の導電性ビアが再配線層を貫通する。

30

【0038】

1つの実施形態では、インターポーザが、ガラス、半導体及び/又はセラミックで形成された非導電材料を含む。

【0039】

1つの実施形態では、再配線層が、絶縁材料に埋め込まれた導体を含む。

【0040】

1つの実施形態では、再配線層がインターポーザ上で成長し又は堆積される。

【0041】

1つの実施形態では、再配線層が、仲介接着剤によってインターポーザと一体化される。

40

【0042】

1つの実施形態では、再配線層が、仲介接着剤を使用せずにインターポーザに直接結合される。

【0043】

1つの実施形態では、積層構造が、再配線層上に配置された少なくとも1つの集積デバイスダイをさらに含む。

【0044】

1つの実施形態では、少なくとも1つの集積デバイスダイが再配線層に電氣的に接続される。

50

【 0 0 4 5 】

1つの実施形態では、少なくとも1つの集積デバイスダイが、はんだ付けによって再配線層と一体化される。

【 0 0 4 6 】

1つの実施形態では、少なくとも1つの集積デバイスダイが、仲介接着剤によって再配線層と一体化される。

【 0 0 4 7 】

1つの実施形態では、少なくとも1つの集積デバイスダイが、仲介接着剤を使用せずに再配線層に直接結合される。

【 0 0 4 8 】

1つの実施形態では、ラミネート基板がプリント回路基板を含み、及び/又はラミネート基板がセラミックを含む。

【 0 0 4 9 】

1つの実施形態では、接着剤層が、非導電性接着剤及び/又はアンダーフィルを含む。

【 0 0 5 0 】

1つの実施形態では、積層構造が、ラミネート基板から複数の導電性ビアを介してインターポーザを通じ、再配線層を通じて少なくとも1つの集積デバイスダイのうちの1つに、及びこの逆に信号を伝えるように構成された信号経路を含むこともできる。

【 0 0 5 1 】

1つの実施形態では、積層構造が、少なくとも1つの集積デバイスダイのうちの1つから再配線層を通じて少なくとも1つの集積デバイスダイのうちの別の1つに、及びこの逆に信号を転送するように構成された信号経路を含むこともできる。

【 0 0 5 2 】

1つの実施形態では、積層構造が、インターポーザとラミネート基板との間に配置されたさらなる再配線層を含むこともできる。

【 0 0 5 3 】

1つの実施形態では、インターポーザが能動回路を含まない。

【 0 0 5 4 】

1つの実施形態では、RDLが複数の導電性ビアを覆って配置される。

【 0 0 5 5 】

1つの実施形態では、複数の導電性ビアがインターポーザからRDLまで貫通する。

【 0 0 5 6 】

1つの態様では、積層構造を開示する。積層構造は、ラミネート基板を含むことができる。積層構造は、ラミネート基板上に配置された少なくとも2つのインターポーザを含むこともできる。少なくとも2つのインターポーザの各々は、1又は2以上の非導電性接着剤層によってラミネート基板と一体化される。

【 0 0 5 7 】

1つの実施形態では、少なくとも2つのインターポーザの各々が、非導電材料内に形成されたそれぞれの複数の導電性ビアを含む。

【 0 0 5 8 】

1つの実施形態では、積層構造が、少なくとも2つのインターポーザの各々の上に配置されたそれぞれの再配線層を含むこともできる。

【 0 0 5 9 】

1つの実施形態では、積層構造が、少なくとも2つのインターポーザの各々の上に配置されたそれぞれの再配線層を含むこともできる。それぞれの複数の導電性ビアは、それぞれの再配線層を貫通する。

【 0 0 6 0 】

1つの実施形態では、非導電材料が、ガラス、半導体及び/又はセラミックで形成される。

【 0 0 6 1 】

10

20

30

40

50

1つの実施形態では、それぞれの再配線層が、絶縁材料に埋め込まれた導体を含む。

【0062】

1つの実施形態では、それぞれの再配線層が、インターポーザ上で成長し又は堆積される。

【0063】

1つの実施形態では、それぞれの再配線層が、仲介接着剤によってインターポーザと一体化される。

【0064】

1つの実施形態では、それぞれの再配線層が、仲介接着剤を使用せずにインターポーザに直接結合される。

【0065】

1つの実施形態では、積層構造が、それぞれの再配線層上に配置された少なくとも1つの集積デバイスダイを含むこともできる。

【0066】

1つの実施形態では、少なくとも1つの集積デバイスダイが、はんだ付けによってそれぞれの再配線層と一体化される。

【0067】

1つの実施形態では、少なくとも1つの集積デバイスダイが、仲介接着剤によってそれぞれの再配線層と一体化される。

【0068】

1つの実施形態では、少なくとも1つの集積デバイスダイが、仲介接着剤を使用せずにそれぞれの再配線層に直接結合される。

【0069】

1つの実施形態では、ラミネート基板がプリント回路基板であり、及び/又はラミネート基板がセラミックを含む。

【0070】

1つの実施形態では、それぞれの接着剤層が、非導電性接着剤及び/又はアンダーフィルを含む。

【0071】

1つの実施形態では、積層構造が、ラミネート基板からそれぞれの複数の導電性ビアを介して少なくとも2つのインターポーザのうちの1つを通じ、それぞれの再配線層を通じて少なくとも1つの集積デバイスダイのうちの1つに、及びこの逆に信号を転送するように構成された信号経路を含むこともできる。

【0072】

1つの実施形態では、積層構造が、少なくとも2つのインターポーザのうちの1つとラミネート基板との間に配置されたさらなる再配線層を含むこともできる。

【0073】

1つの態様では、積層構造の形成方法を開示する。この方法は、ラミネート基板を準備することを含むことができる。方法は、インターポーザを準備することを含むこともできる。インターポーザは、電子装置を支持するように構成された実装面と、実装面の反対側の裏面とを有する。方法は、はんだを使用せずにインターポーザをラミネート基板と一体化することを含むことができる。複数の導電性ビアがインターポーザを貫通してラミネート基板に接続する。

【0074】

1つの実施形態では、インターポーザが、非導電材料で形成された複数の貫通ビアを含む。

【0075】

1つの実施形態では、方法が、インターポーザの裏面をラミネート基板に結合した後に、インターポーザ上に再配線層を形成することを含むこともできる。

【0076】

10

20

30

40

50

1つの実施形態では、方法が、インターポーザの裏面をラミネート基板に接着する前に、インターポーザ上に再配線層を形成することを含むこともできる。

【0077】

1つの実施形態では、複数の貫通ビアが再配線層を貫通する。

【0078】

1つの実施形態では、非導電材料が、ガラス、半導体及び/又はセラミックで形成される。

【0079】

1つの実施形態では、インターポーザをラミネート基板と一体化することが、非導電性接着剤を提供することを含み、方法が、複数の貫通ビアから接着剤の一部を除去してラミネート基板内の複数のコンタクトパッドを露出させることを含む。方法は、複数の貫通ビアを金属化して複数の導電性ビアを形成することを含むこともできる。

10

【0080】

1つの実施形態では、再配線層が、絶縁材料に埋め込まれた導体を含む。

【0081】

1つの実施形態では、再配線層を形成することが、インターポーザ上で再配線層を成長させ、又は堆積させることを含む。

【0082】

1つの実施形態では、再配線層を形成することが、仲介接着剤によって再配線層をインターポーザに接着することを含み、再配線層は予め形成されたものである。

20

【0083】

1つの実施形態では、再配線層を形成することが、仲介接着剤を使用せずに再配線層をインターポーザに直接結合することを含み、再配線層は予め形成されたものである。

【0084】

1つの実施形態では、方法が、再配線層上に少なくとも1つの集積デバイスダイを取り付けることを含むこともできる。

【0085】

1つの実施形態では、少なくとも1つの集積デバイスダイを取り付けることが、少なくとも1つの集積デバイスダイを再配線層にはんだ結合することを含む。

【0086】

1つの実施形態では、少なくとも1つの集積デバイスダイを取り付けることが、少なくとも1つの集積デバイスダイを再配線層に接着剤結合することを含む。

30

【0087】

1つの実施形態では、少なくとも1つの集積デバイスダイを取り付けることが、仲介接着剤を使用せずに少なくとも1つの集積デバイスダイを再配線層に直接結合することを含む。

【0088】

1つの実施形態では、ラミネート基板がプリント回路基板を含み、及び/又はラミネート基板がセラミックを含む。

【0089】

1つの実施形態では、インターポーザをラミネート基板と一体化することが、アンダーフィルを提供することを含む。

40

【0090】

1つの実施形態では、方法が、インターポーザとラミネート基板との間にさらなる再配線層を設けることを含むこともできる。

【0091】

1つの実施形態では、インターポーザをラミネート基板と一体化することが、非導電性接着剤を提供することを含み、方法が、インターポーザの裏面をラミネート基板に接着した後に、複数の貫通ビアから接着剤の一部を除去して複数の貫通ビアを金属化することを含むこともできる。

50

【0092】

1つの実施形態では、インターポーザが、ラミネート基板のフットプリントよりも小さなフットプリントを有する。

【0093】

1つの実施形態では、少なくとも2つのインターポーザの各々が、ラミネート基板のフットプリントよりも小さなフットプリントを有する。

【0094】

1つの実施形態では、非導電材料の熱膨張係数がラミネート基板の熱膨張係数と実質的に一致する。

【0095】

1つの実施形態では、再配線層が5ミクロン未満のライン間隔を有する。

【0096】

1つの実施形態では、少なくとも2つの再配線層の各々が5ミクロン未満のライン間隔を有する。

【0097】

1つの態様では、積層構造を開示する。積層構造は、ラミネート基板を含むことができる。積層構造は、はんだを使用せずにラミネート基板上に取り付けられた基板を含むこともできる。複数の導電性ビアが基板を貫通してラミネート基板に接続する。積層構造は、基板に隣接する再配線層(RDL)を含むこともできる。

【0098】

文脈において別途明確に必要としない限り、本明細書及び特許請求の範囲全体を通じて、「含む、備える(comprise、comprising、include、including)」などの単語は、排他的又は網羅的な意味ではなく包含的な意味で、すなわち「含むけれどもそれに限定されない(including, but not limited to)」という意味で解釈すべきである。本明細書で一般的に使用される「結合された(coupled)」という単語は、直接、或いは1又は2以上の中間要素を介して接続できる2又は3以上の要素を意味する。同様に、本明細書で一般的に使用される「接続された(connected)」という単語も、直接、或いは1又は2以上の中間要素を介して接続できる2又は3以上の要素を意味する。また、本出願において、「本明細書で(herein)」「上記で(above)」「下記で(below)」及び同様の趣旨の単語を使用している場合、これらの単語は本出願全体を示すものであり、本出願のいずれか特定の部分を示すものではない。さらに、本明細書において、第1の要素を第2の要素「上(on)」又は第2の要素を「覆って(over)」存在するものとして説明する場合、第1の要素は、第1及び第2の要素が直接接触するように第2の要素上に又は第2の要素を覆って直接存在することも、或いは第1及び第2の要素間に1又は2以上の要素が介在するように第2の要素上に又は第2の要素を覆って間接的に存在することもできる。上記の詳細な説明における単数又は複数をを用いた単語は、文脈上可能な場合にはそれぞれ複数又は単数を含むこともできる。2又は3以上の項目のリストを参照する際の「又は(or)」という単語は、リスト内の項目のいずれか、リスト内の項目全て、及びリスト内の項目のいずれかの組み合わせ、といった単語の解釈を全て網羅する。

【0099】

さらに、本明細書で使用する、とりわけ「~できる(can、could、might、may)」及び「例えば(e.g.、for example、such as)」などの条件語は、別途明確に言及していない限り、又は使用する文脈内で別様に理解されない限り、一般に特定の特徴、要素及び/又は状態を含む実施形態もあれば、それらを含まない実施形態もあることを伝えるように意図される。従って、このような条件語は、一般に特徴、要素及び/又は状態が1又は2以上の実施形態に何としても必要であることを意味するように意図するものではない。

【0100】

いくつかの実施形態を説明したが、これらの実施形態は一例として提示したものにすぎ

10

20

30

40

50

ず、本開示の範囲を限定するように意図するものではない。実際に、本明細書で説明した新規の装置、方法及びシステムは他の様々な形態で具現化することもでき、さらに、本開示の趣旨から逸脱することなく、本明細書で説明した方法及びシステムの形態の様々な省略、置換及び変更を行うこともできる。例えば、ブロックについては所与の配置で示しているが、別の実施形態は、異なるコンポーネント及び/又は回路トポロジーを使用して同様の機能を実行することもでき、いくつかのブロックを削除、移動、追加、細分化、結合及び/又は変更することもできる。これらのブロックの各々は、様々な異なる方法で実装することができる。上述した様々な実施形態の要素及び行為のいずれかの好適な組み合わせを組み合わせるさらなる実施形態を提供することもできる。添付の特許請求の範囲及びその同等物は、本開示の範囲及び趣旨に含まれるような形態又は修正も対象とするように意図される。

10

【図面】

【図 1】

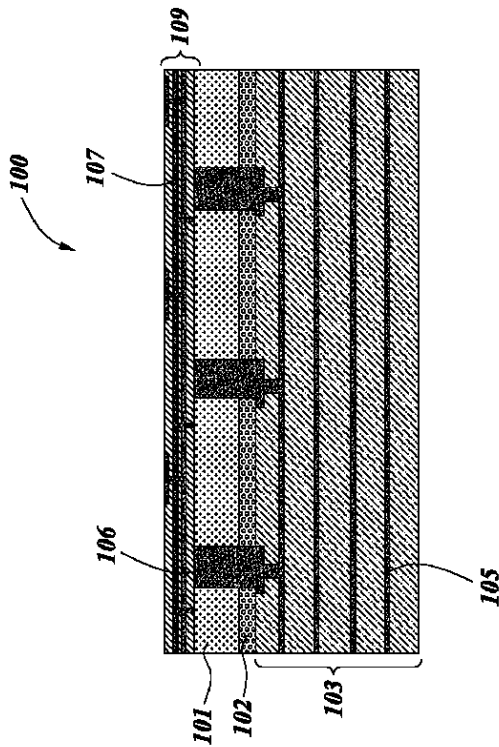
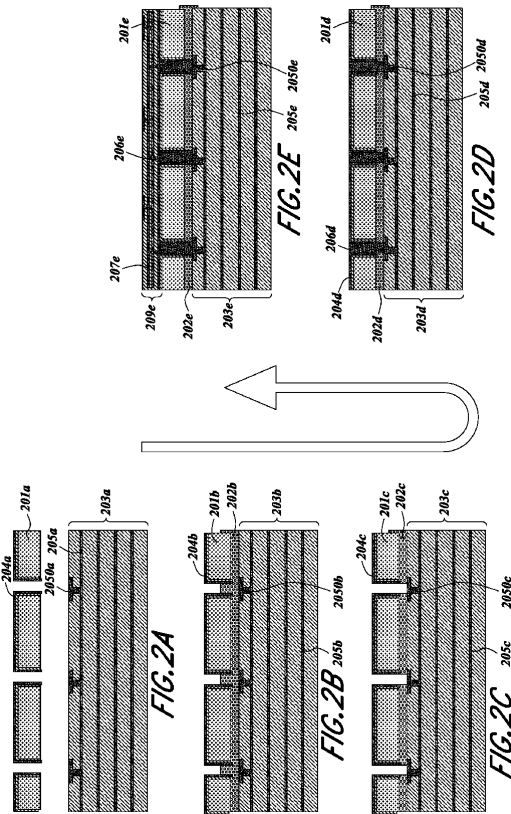


FIG. 1

【図 2 A - 2 E】



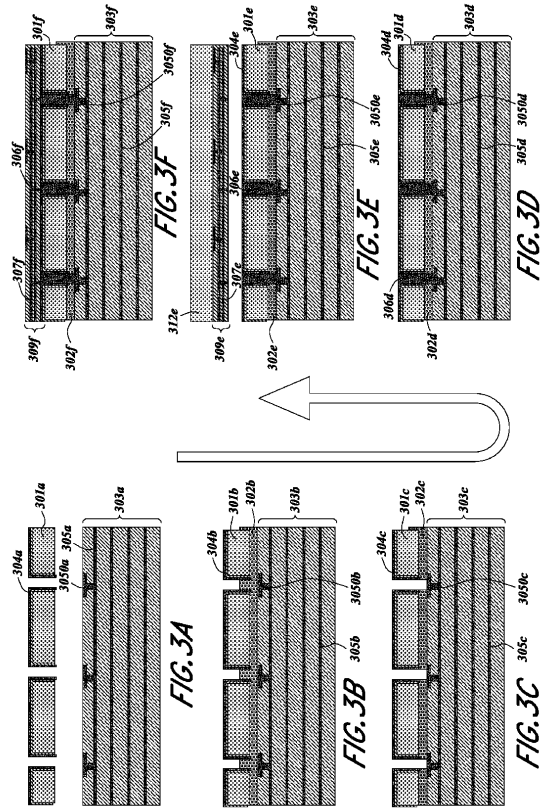
20

30

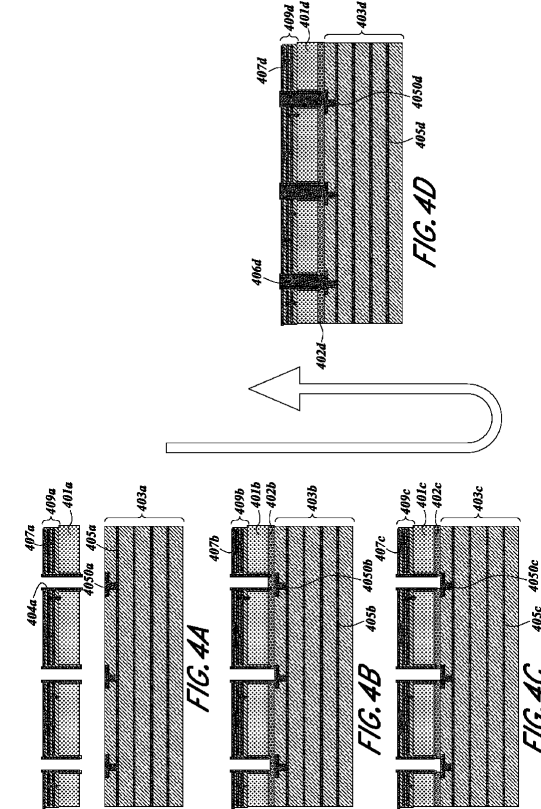
40

50

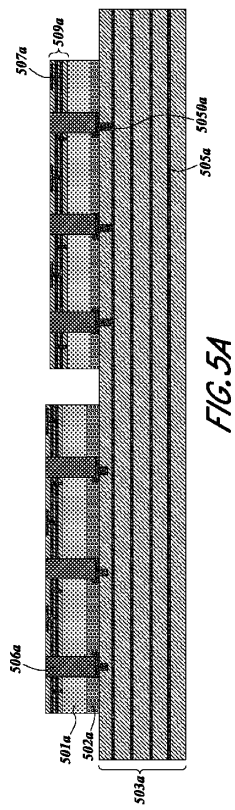
【 3 A - 3 F 】



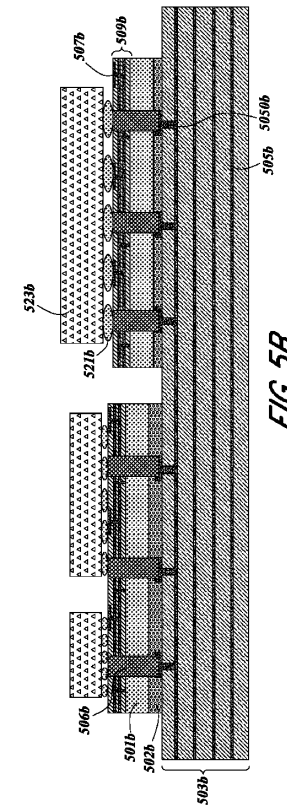
【 4 A - 4 D 】



【 5 A 】



【 5 B 】



10

20

30

40

50

【 5 C 】

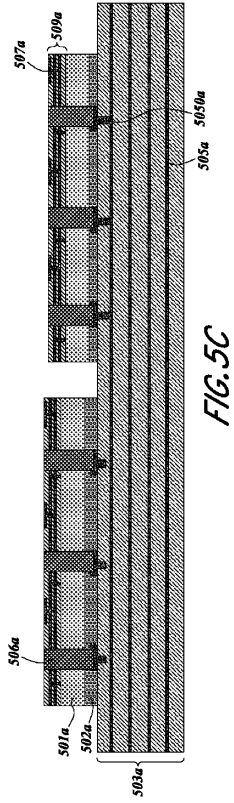


FIG. 5C

【 5 D 】

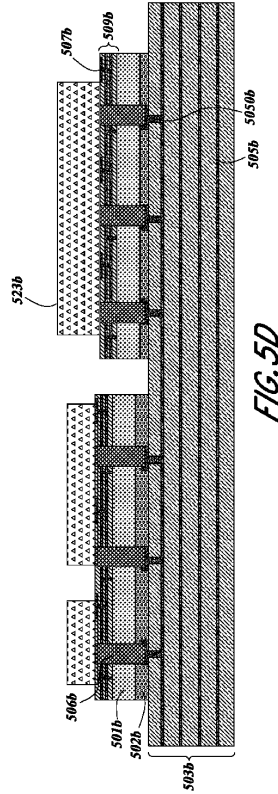


FIG. 5D

10

20

【 6 A 】

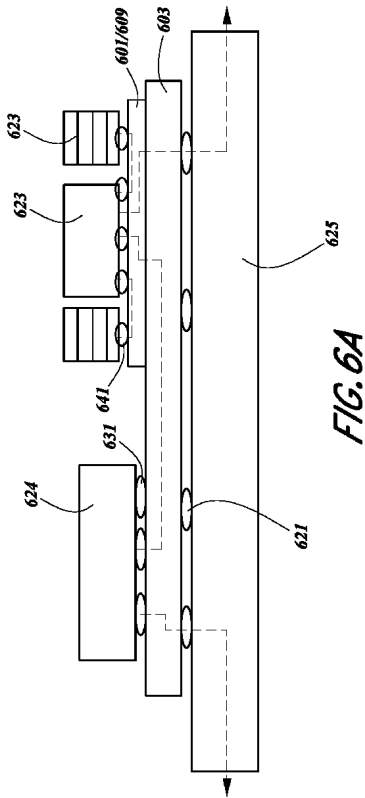


FIG. 6A

【 6 B 】

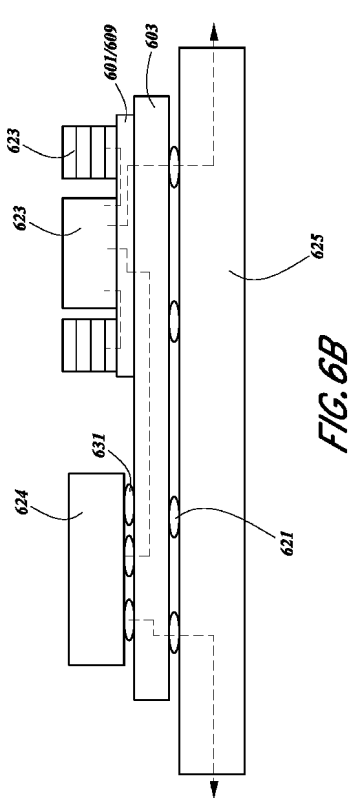


FIG. 6B

30

40

50

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2022/075576

A. CLASSIFICATION OF SUBJECT MATTER H01L 23/538(2006.01)i; H01L 23/00(2006.01)i; H01L 25/065(2006.01)i; H01L 25/00(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC	
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L 23/538(2006.01); H01L 21/60(2006.01); H01L 23/00(2006.01); H01L 23/485(2006.01); H01L 25/065(2006.01) Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & Keywords: stack, laminate, substrate, interposer, via, adhesive	
C. DOCUMENTS CONSIDERED TO BE RELEVANT	
Category*	Citation of document, with indication, where appropriate, of the relevant passages
X	US 2010-0081236 A1 (SE-YOUNG YANG et al.) 01 April 2010 (2010-04-01) Paragraphs 53-95; and figures 4-24.
Y	
Y	US 2020-0043853 A1 (SAMSUNG ELECTRONICS CO., LTD.) 06 February 2020 (2020-02-06) Paragraph 24; and figures 9H-9L.
A	US 2005-0133930 A1 (SERGEY SAVASTISUK et al.) 23 June 2005 (2005-06-23) Paragraphs 35-57; and figures 6-10.
A	US 2021-0057343 A1 (TAIWAN SEMICONDUCTOR MANUFACTURING CO., LTD.) 25 February 2021 (2021-02-25) The entire document.
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.	
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family	
Date of the actual completion of the international search 16 December 2022	Date of mailing of the international search report 16 December 2022
Name and mailing address of the ISA/KR Korean Intellectual Property Office 189 Cheongsa-ro, Seo-gu, Daejeon 35208, Republic of Korea Facsimile No. +82-42-481-8578	Authorized officer PARK, Hye Lyun Telephone No. +82-42-481-3463

10

20

30

40

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2022/075576

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2020-0092236 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 03 August 2020 (2020-08-03) The entire document.	1-18

10

20

30

40

50

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/US2022/075576

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	2010-0081236	A1	01 April 2010	KR 10-2010-0037300	A		09 April 2010
US	2020-0043853	A1	06 February 2020	CN 110783309	A		11 February 2020
				EP 3605603	A1		05 February 2020
				EP 3605603	B1		03 November 2021
				JP 2020-021932	A		06 February 2020
				KR 10-2020-0014088	A		10 February 2020
				US 10847468	B2		24 November 2020
				US 11355440	B2		07 June 2022
				US 2021-0074646	A1		11 March 2021
				US 2022-0270975	A1		25 August 2022
US	2005-0133930	A1	23 June 2005	US 2005-0189636	A1		01 September 2005
				US 7034401	B2		25 April 2006
				US 7060601	B2		13 June 2006
				WO 2005-059993	A2		30 June 2005
				WO 2005-059993	A3		27 October 2005
US	2021-0057343	A1	25 February 2021	CN 112420684	A		26 February 2021
				US 11094635	B2		17 August 2021
				US 2021-0375772	A1		02 December 2021
KR	10-2020-0092236	A	03 August 2020	CN 111477607	A		31 July 2020
				US 11488906	B2		01 November 2022
				US 2020-0243450	A1		30 July 2020

10

20

30

40

フロントページの続き

MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,N
E,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,
CV,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IQ,IR,IS,IT,J
M,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY
,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,T
H,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

(74)代理人 100144451

弁理士 鈴木 博子

(74)代理人 100168871

弁理士 岩上 健

(72)発明者 ハーバ ベルガセム

アメリカ合衆国 カリフォルニア州 9 5 1 3 4 サンノゼ オーチャード パークウェイ 3 0 2 5

Fターム(参考) 5E344 AA01 AA22 BB02 BB06 BB08 BB10 CD02 DD08 EE06 EE21
EE23