

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-288876

(P2004-288876A)

(43) 公開日 平成16年10月14日(2004.10.14)

(51) Int. Cl.⁷
H01S 5/343

F I
H01S 5/343 610

テーマコード(参考)
5F073

審査請求 未請求 請求項の数 13 O L (全 20 頁)

(21) 出願番号 特願2003-79169 (P2003-79169)
(22) 出願日 平成15年3月20日(2003.3.20)

(71) 出願人 000226057
日亜化学工業株式会社
徳島県阿南市上中町岡491番地100
(72) 発明者 米田 章法
徳島県阿南市上中町岡491番地100
日亜化学工業株式会社内
Fターム(参考) 5F073 AA13 AA45 AA51 AA55 AA74
AA84 CA07 CB07 CB10 CB20
CB22 CB23 DA05 DA25 DA30
DA33 EA29

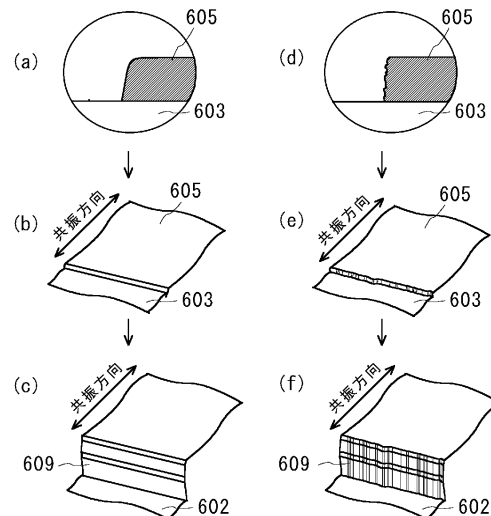
(54) 【発明の名称】 窒化物半導体素子の製造方法及び窒化物半導体素子

(57) 【要約】

【課題】 エッチングにより形成される端面を有する窒化物半導体素子のエッチング端面の形成を、制御しやすく、かつ、その加工面が、優れた平滑性を有するように形成することが実現可能な製造方法を提供することを目的とする。

【解決手段】 半導体層上に第1のマスクを形成する工程と、第1のマスクから露出する半導体層をエッチングする工程を有する窒化物半導体素子の製造方法であって、第1のマスクを形成する工程は、半導体層が露出するパターンを有する第1のマスクを形成する第1の工程と、その第1のマスクの表面を平滑にする第2の工程と、とを具備することを特徴とする。

【選択図】 図6



【特許請求の範囲】

【請求項 1】

半導体層上に第 1 のマスクを形成する工程と、該第 1 のマスクから露出する半導体層をエッチングする工程を有する窒化物半導体素子の製造方法であって、

前記第 1 のマスクを形成する工程は、半導体層が露出するパターンを有する第 1 のマスクを形成する第 1 の工程と、その第 1 のマスクの表面を平滑にする第 2 の工程と、とを具備することを特徴とする窒化物半導体素子の製造方法。

【請求項 2】

前記第 1 の工程は、第 1 のマスク層上に、パターンを有する第 2 のマスクを形成する工程と、該第 2 のマスクから露出する第 1 のマスク層を、第 1 のエッチャントを用いて半導体層が露出するまでドライエッチングする工程と、とを有する請求項 1 記載の窒化物半導体素子の製造方法。

10

【請求項 3】

前記第 2 の工程は、第 2 のエッチャントを用いたウエットエッチング工程である請求項 2 記載の窒化物半導体素子の製造方法。

【請求項 4】

前記第 2 のエッチャントは、前記第 2 のマスクに対する前記第 1 のマスクの選択比が、前記第 1 のエッチャントよりも高い請求項 3 記載の窒化物半導体素子の製造方法。

【請求項 5】

前記第 2 のマスクは、前記第 2 のエッチャントに対して実質的にエッチングされない請求項 4 記載の窒化物半導体素子の製造方法。

20

【請求項 6】

前記第 2 の工程は、前記第 1 の工程と異なる条件を用いたドライエッチングである請求項 2 記載の窒化物半導体素子の製造方法。

【請求項 7】

前記第 2 の工程は、第 3 のエッチャントを用いたドライエッチングであり、該第 3 のエッチャントは、前記第 2 のマスクに対する前記第 1 のマスクの選択比が、前記第 1 のエッチャントよりも低い請求項 6 記載の窒化物半導体素子の製造方法。

【請求項 8】

前記第 1 の工程は、半導体層上にパターンを有する第 3 のマスクを形成する工程と、該半導体層上及び第 3 のマスク上に第 1 のマスクを形成する工程と、第 3 のマスクとその上に接する第 1 マスクとをリフトオフする工程と、を有する請求項 1 記載の窒化物半導体素子の製造方法。

30

【請求項 9】

前記第 2 の工程は、ウエットエッチングである請求項 8 記載の窒化物半導体素子の製造方法。

【請求項 10】

前記第 1 のマスクは、前記第 2 の工程後のエッチング端面の面粗さ R_a が 100 以下である請求項 1 乃至請求項 9 記載の窒化物半導体素子の製造方法。

【請求項 11】

前記半導体エッチング工程によってレーザの共振器面形成される請求項 1 乃至請求項 10 記載の窒化物半導体素子の製造方法。

40

【請求項 12】

請求項 1 乃至請求項 11 のいずれかに記載の窒化物半導体素子の製造方法によって製造されたことを特徴とする窒化物半導体素子。

【請求項 13】

前記窒化物半導体素子は、エッチングされた面の面粗さ R_a が 200 以下である請求項 12 記載の窒化物半導体素子。

【発明の詳細な説明】

【0001】

50

【発明の属する技術分野】

本発明は、窒化物半導体を用いた半導体層を有する発光ダイオード、レーザダイオード、FET等の半導体素子に、エッチングによる半導体層加工工程を有する窒化物半導体素子の製造方法に係り、特に、半導体層のエッチング端面の平滑性を向上させることが可能なマスクの形成方法に関するものである。窒化物半導体素子の具体的な組成としては、GaN、AlN、若しくはInN、又はこれらの混晶であるAlGaN系、InGaN系、AlInGaN系を含むIII-V族窒化物半導体素子が含まれる。

【0002】**【従来の技術】**

窒化物半導体素子は、比較的短波長の紫外線領域から赤色を含む可視光領域までの広い波長領域の発光を有しており、半導体レーザダイオード(LD)や、発光ダイオード(LED)などを構成する材料として広く用いられている。近年は、小型化、長寿命化、高信頼性、かつ高出力化が進み、主としてパーソナルコンピュータ、DVDなどの電子機器、医療機器、加工機器や光ファイバ通信の光源などに利用されている。

10

【0003】

このような窒化物半導体素子は、主としてサファイア基板の上にパッファ層、n型コンタクト層、クラック防止層、n型クラッド層、n型光ガイド層、活性層、p型電子閉じ込め層、p型光ガイド層、p型クラッド層、p型コンタクト層などが順に積層された積層構造体からなっている。LEDでは、光ガイド層等は省略することができる。そして、このような積層構造体を所望の形状となるようにデバイス工程が施され、更に電極や保護膜などの機能膜が所望の位置に設けられている。

20

【0004】

上記のような窒化物半導体素子は、デバイス加工の精度が重要であり、ウエハ内でのバラツキの少ない加工方法が望まれる。また、加工された面を発光面として用いる場合などは、その端面の特性が光学特性に大きな影響を与えるので、加工面(主として端面)の平滑性や、その角度等を制御することが重要である。特に、LDの場合は、用いる基板によっては半導体層を劈開にすることで共振器面を形成させるのが必ずしも容易ではないため、エッチングにより共振器面を形成することが検討されている。

【0005】

エッチング端面の平滑性を向上させるためには、半導体層をドライエッチングした後に、ウエットエッチングを行うという方法がある。

30

【0006】**【特許文献1】**

特開2000-195838号公報

【0007】**【発明が解決しようとする課題】**

しかしながら、上記のように半導体層をドライエッチングした後にウエットエッチングを行うと、エッチング面を平滑化することは可能でも、等方性のエッチングであるため、その面の角度を所望の角度に精度よく制御しにくい。また、エッチングされる半導体層は単層ではなく複数の層が積層された積層構造体であり、その各層によって組成比等が異なるために、主として化学的反応によるエッチングであるウエットエッチングの場合、同一のエッチャントに対する各層のエッチングレートが一定ではない。そのため、横方向(積層方向)に凹凸を有する歪なエッチング端面が形成されやすい。更に位置精度や寸法精度も高いとは言えない。そのため、ウエハ内での加工が不均一となり、素子間のバラツキが大きくなりやすい。また、ウエットエッチングを行うことで、半導体層に与える負荷が大きく、寿命特性など素子特性を低下させる原因となりやすい。そこで、本発明は、エッチングにより形成される端面を有する窒化物半導体素子において、半導体層のエッチング端面の形成を、制御しやすく、かつ、その加工面が、優れた平滑性を有するように形成することが実現可能な製造方法を提供することを目的とする。

40

【0008】

50

【課題を解決するための手段】

本発明における窒化物半導体素子の製造方法は、半導体層上に第1のマスクを形成する工程と、該第1のマスクから露出する半導体層をエッチングする工程を有する窒化物半導体素子の製造方法であって、第1のマスクを形成する工程は、半導体層が露出するパターンを形成する第1の工程と、その第1のマスクの表面を平滑にする第2の工程と、とを具備することを特徴とする。

【0009】

半導体層の加工は、極めて微細な加工であるため、加工する領域の位置精度や、形状及び大きさ等の寸法精度が極めて重要である。更に、その加工されて露出された面が粗面であると、素子特性に悪影響を及ぼすなどの問題が生じやすいため、加工面の平滑性も重要である。本発明では、そのような特性が求められる半導体層を得るために、その半導体層を加工するためのマスクを寸法精度及び平滑性に優れた方法で形成させることで、半導体層の寸法精度と平滑性とを向上させるものである。

10

【0010】

本発明の請求項2に記載の窒化物半導体素子の製造方法は、第1の工程は、第1のマスク層上に、パターンを有する第2のマスクを形成する工程と、第2のマスクから露出する第1のマスク層を、第1のエッチャントを用いて半導体層が露出するまでドライエッチングする工程と、とを有することを特徴とする。

【0011】

半導体層のエッチング面は、その面の荒れが微細であれば、後工程で補正（平滑化）を行うことが可能である。しかし、その半導体層のエッチング面が、設計からずれてしまった場合は、その後工程でエッチング位置を補正することは無理である。例えば、マスクの位置や寸法が設計からずれて形成され、そのずれたマスクを用いて半導体層をエッチングした場合などは、その後の工程で半導体層のエッチング面を設計位置に加工しなおすことは無理である。このような問題を回避するには、マスクのパターンを精度よく形成させることが重要である。本発明では、マスクのパターン形成である第1の工程を、寸法精度及び位置精度の高いドライエッチングで行うことで、精度よくマスクを形成させるものである。このような方法に用いられる第2のマスクは、レジスト材料など主として高分子材料等を用いるのが好ましい。

20

【0012】

図1(a)～(e)に第1のマスクをパターンニングする第1の工程を示す。尚、図中の波線は、後で素子を分割する位置を示すものである。基板上101上に、n型窒化物半導体層102、活性層104、p型窒化物半導体層103が積層された半導体層上のほぼ全面に、第1のマスク105を形成し、その上に第2のマスク106を形成する。第2のマスク（レジスト）をフォトリソグラフィなどのリソグラフィ技術によってパターンニングすることで図1(d)のように、所望の形状に開口部を有するように加工される。この時、第1のマスクのエッチングをウエットエッチングで行った場合は、等方性エッチングであるため形成されるパターンの寸法精度がかなり低下する。寸法精度が劣るため、そのマスク形状を一定に形成しにくい。一度、パターンが形成されたマスクを、その後の工程で修復することは不可能である。半導体層の加工は極めて微細な加工であるため、このような寸法精度が低いウエットエッチングで形成されたマスクを用いると、半導体層の加工は更に精度が低下し、素子特性を安定に得ることは困難である。本発明では、第1のマスクのパターン形成を、第2のマスクを用いて異方性エッチング（ドライエッチング）することで、図1(e)のように、寸法精度に優れたマスクを形成することができる。

30

40

【0013】

本発明の請求項3に記載の窒化物半導体素子の製造方法は、第2の工程は、第2のエッチャントを用いたウエットエッチング工程であることを特徴とする。

【0014】

第1のマスク形成の第1の工程をドライエッチングで行った場合、異方性のエッチングであるため、優れた位置精度及び寸法精度を有するマスクを形成することができるが、その

50

エッチング端面の平滑性は必ずしも優れているものではない。特に、 SiO_2 等を蒸着やスパッタ等の方法で堆積させて形成されたマスク層を、ドライエッチングした端面には、図2(b)に示すように、微細な凹凸を有する面が形成されやすい。第1のマスクの端面に凹凸が形成されていると、それをマスクとする半導体層エッチング時にもその凹凸が影響するため、図6(d)~(f)に示すように、半導体層の端面にも凹凸が形成されやすくなる。本発明では、このような凹凸面を平滑化する第2の工程を、第2のエッチャントを用いたウエットエッチング工程とすることで、平滑性を向上させることができる。これは、ウエットエッチングが、ドライエッチングに比べてエッチングの方向性が等方的である(方性の強いエッチング)であるため、或いは、被エッチング材料に対するエッチング種(活性種、反応種)の接触面積(接触確率)が大きいため等の理由によるものと考えられる。これにより、第1の工程で形成された端面の凹凸が、等方的に進行するエッチングによって凹凸が低減されて平滑化され、面粗さを低減することができることによる。そして、このように平滑化された第1のマスクを用いることで、平滑な半導体層端面を得ることができる。

10

【0015】

本発明の請求項4に記載の窒化物半導体素子の製造方法は、第2のエッチャントは、第2のマスクに対する第1のマスクの選択比が、第1のエッチャントよりも高いことを特徴とする。

【0016】

第1の工程で用いた第1のエッチャントよりも、第2のマスクに対する第1のマスクの選択比が高い第2のエッチャントを用いると、第1のマスクは第1の工程のエッチング時よりもエッチングされやすくなる。しかし、第1のマスクは、その上面には第2のマスクが形成されているため、第2のエッチャントに曝されるのは端面のみになる。図2(c)は、第2の工程をウエットエッチングで行った場合であるが、この図に示すように、第2のマスク端面の凹凸形状に影響されずに第1のマスク端面を平滑化することができる。すなわち、第2のエッチャントを選定することで、第2の工程時に第1のマスクの上面がエッチングされるのを防ぐ保護膜として機能させることができる。第1のマスクは、後工程の半導体層エッチング時のマスクであるため、端面平滑化時に膜厚が薄くなると、半導体層のエッチングが不安定になりやすいが、このように第2のマスクで保護しておくことで、膜厚を維持することができ、良好な半導体層エッチングを行うことができる。

20

30

【0017】

本発明の請求項5に記載の窒化物半導体素子の製造方法は、第2のマスクは、第2のエッチャントに対して実質的にエッチングされないことを特徴とする。

【0018】

第2のマスクに対する第1のマスクの選択比を、極めて高くすることで、実質的に、第2のマスクがエッチングされないことになる。このようなエッチャントを用いることで、第1のマスクの端面のみを選択的にエッチングすることができ、効率的に平滑化を行うことができる。

【0019】

本発明の請求項6に記載の窒化物半導体素子の製造方法は、第2の工程は、第2の工程と異なる条件を用いたドライエッチングであることを特徴とする。

40

【0020】

第2の工程がウエットエッチングである場合は、第1のマスクを選択的にエッチングすることで平滑化されるのに対して、第2の工程がドライエッチングである場合は、平滑化の機構が異なる。第2の工程でもドライエッチングを用いる場合は、第1の工程で第2のマスク端面に形成される凹凸を、ある程度削ることが可能なエッチャントを用いる必要がある。そして、第2のマスク端面の凹凸を徐々に低減して平滑化しつつ、かつ、その徐々に平滑化される第2のマスクをマスクとして第1のマスクの端面をエッチングすることで、第1のマスク端面の平滑性を向上させる。そのためには、第1の工程のドライエッチング条件に比べて異方性が、同じかやや弱くなるようなエッチング条件とするのが好ましい。

50

【0021】

本発明の請求項7に記載の窒化物半導体素子の製造方法は、第2の工程は、第3のエッチャントを用いたドライエッチングであり、第3のエッチャントは、第2のマスクに対する第1のマスクの選択比が第1のエッチャントよりも低いことを特徴とする。

【0022】

ドライエッチングを2段階で行う場合、後工程の方を、より選択比の低いエッチャントを用いることで、被エッチング材料である第1のマスクだけでなく、エッチングマスクである第2のマスクをもエッチングしやすくすることができる。図2(d)は、第2の工程もドライエッチングで行った場合のマスクの端面を示す図であるが、この図に示すように、第1のマスクと第2のマスクが、共にエッチングされており、第2のマスクは、端面だけでなく上面からもエッチングされて膜厚が薄くなっている。このようにエッチングされることで、端面の凹凸や、角が取れて第2のマスクの表面が平滑化されていく。そして、この平滑化された第2のマスクをエッチングマスクとして第1のマスクをエッチングするため、第1のマスク端面の平滑性を向上させることができる。

10

【0023】

本発明の請求項8に記載の窒化物半導体素子の製造方法は、第1の工程は、半導体層上にパターンを有する第3のマスクを形成する工程と、半導体層上及び第3のマスク上に第1のマスクを形成する工程と、第3のマスクとその上に接する第1のマスクとをリフトオフする工程と、とを有することを特徴とする。

【0024】

マスク層の材料によっては、エッチングでパターンを形成することが困難な場合がある。そのような場合は、上記のようなリフトオフによってマスクのパターンを形成させることができる。図3(a)~(e)は、リフトオフによって第1のマスクを形成させる工程を示す図である。

20

【0025】

本発明の請求項9に記載の窒化物半導体素子の製造方法は、第2の工程は、ウエットエッチングであることを特徴とする。第1の工程をリフトオフ工程である場合、第1のマスクの端面は、平滑性については、エッチングされた面よりも精度が劣り、また、凹凸が多くて荒れている場合が多く、図4(b)のように、粗面が形成されやすい。そのようなマスクを用いて半導体層をエッチングすると、平滑な半導体層端面を得にくい。そのため、ウエットエッチングによって図4(c)のように端面の表面を平滑化させることで、後工程の半導体層エッチング時に平滑な半導体層端面を形成させることができる。本発明では、以上のように、マスクのパターン形成工程である第1の工程に関わらず、マスクの平滑性を向上させる第2の工程を具備することで、半導体層の端面の平滑性を向上させることができる。また、第1のマスクの上に更に第4のマスクを設けた後にリフトオフを行い、第1のマスクの上面を第4のマスクで保護した状態で第2の工程であるウエットエッチングを行うこともできる。このようにすることで、第1のマスクの端面を選択的にエッチングして平滑化させることができる。

30

【0026】

本発明の請求項10に記載の窒化物半導体素子の製造方法は、第1のマスクは、第2の工程後のエッチング端面の面粗さ R_a が、100以下であることを特徴とする。

40

【0027】

第1のマスクの端面の面粗さを上記範囲とすることで、半導体層の端面を、極めて平滑性に優れたエッチング端面とすることができる。尚、本明細書において R_a は算術平均粗さ(単位:長さ)を示し、その数値が0に近いほど荒れが少ないことを示すものである。

【0028】

本発明の請求項11に記載の窒化物半導体素子の製造方法は、半導体エッチング工程によってレーザの共振器面形成されることを特徴とする。レーザ素子の共振器面は、鏡面に近いような極めて平滑性に優れた面が要求される。本発明のようにエッチングのためのマスク(第1のマスク)を2段階で加工させることで、位置精度、寸法精度だけでなく、平滑

50

性にも優れた半導体層のエッチング端面を形成することができる。

【0029】

図5は、第1のマスクをエッチングマスクとして半導体層をエッチングする工程を示す図である。この図に示すように、n型半導体層517が露出するまで半導体層をエッチングし、これによって形成されるエッチング端面509を共振器面とし、この共振器面で挟まれる領域を導波路領域とすることで、共振方向が定められる。レーザ素子の場合、素子特性は共振器面の平滑性に大きく左右されるので、エッチング工程を制御することは極めて重要である。図6は、第1のマスク端面が粗面である場合(図6(d)~(f))と、本発明のように平滑化された端面を有する第1のマスクを用いた場合(図6(a)~(c))を比較した図である。図6(d)及び(e)のように第1のマスクの端面が、側面からみて、或いは上面からみて粗面が形成されている場合、半導体層のエッチング面は図6(f)のように、そのマスクの粗面を引き継いで縦方向(エッチング方向)に延在する凹凸が形成される。このような面では、レーザ素子としては良好な特性を得られにくい。これに対して図6(a)及び(b)のように、第1のマスクの端面を平滑化することで、半導体層のエッチング端面には図6(c)のように、マスクを原因とする縦方向に延在する凹凸は形成されにくい。このような共振器面を有することで、良好な特性を有するレーザ素子とすることができる。

10

【0030】

本発明の請求項12に記載の窒化物半導体素子は、上記のような請求項1乃至請求項11のいずれかに記載の窒化物半導体素子の製造方法によって製造されたことを特徴とする。

20

【0031】

本発明の請求項13に記載の窒化物半導体素子は、エッチングされた面の面粗さRaが200以下であることを特徴とする。このように、極めて凹凸が少ない、反射効率の高い平滑な面を有することで、端面による光吸収や乱反射等を低減することができ、閾値の低い半導体レーザ素子とすることができる。

【0032】

【発明の実施の形態】

以下、本発明について説明するが、本発明の窒化物半導体素子は、実施の形態に示された素子構造や電極構成に限定されるものではない。

【0033】

本発明の窒化物半導体素子の製造方法は、半導体層をエッチング加工するためのマスクの形成方法を特定の方法とすることで、このマスクを用いて加工される半導体層のエッチング面を、寸法精度よく、かつ、平滑性に優れた面とすることができるものである。

30

【0034】

(半導体層エッチング用のマスク：第1のマスク)

半導体層エッチング時のマスク(第1のマスク)の材料としては、その半導体層のエッチング時に用いられるエッチャントに応じて好ましい材料を選択することができる。窒化物半導体層をエッチング可能なエッチャントとしては、 Cl_2 、 $SiCl_4$ 等、塩素系ガスを含むエッチャントを用いるのが好ましく、半導体層に対する選択比が1以上の材料であればよい。好ましくは、マスクに対する半導体層の選択比が5~20程度のものである。選択比が1以下であると、膜厚の厚いマスクを形成させる必要があり、そのような厚膜のマスクを用いたエッチングでは、エッチングが不均一になりやすく、また、マスクの寸法精度も低くなるので好ましくない。マスクの膜厚は、選択比に応じて好ましい範囲は異なるが、膜厚が薄いほどマスクの寸法精度及び半導体層の寸法精度が高く好ましい。

40

【0035】

第1のマスクの具体的な材料としては、Si、Ti、Zr、Zn、Nb、Al等の酸化物、SiN、SiC、AlN、AlGaN等をあげることができ、特に、Si酸化物が好ましい。この他に、Pt等の金属層も用いることができる。これらの材料は、エッチャント種やエッチング条件、或いは要求されるマスク精度、更には工程等に応じて好ましい材料を選択することができる。その場合、単層で用いるだけでなく、例えば SiO_2 の上にT

50

SiO_2 を設けるなどの多層構造とすることもできる。

【0036】

この第1のマスクは、半導体層エッチング後の工程で除去してもよいし、また、後工程で除去せず、そのまま機能膜として設けておくこともできる。例えば、 SiO_2 等の絶縁性のマスクを用いた場合は、そのまま絶縁膜として用いることができるし、Pt等の導電性のマスクを用いた場合は、形成位置にもよるが電極として用いることもできる。

【0037】

また、第1のマスクの形成方法としては、スパッタ、蒸着等を用いることができるが、Si酸化物等の酸化物膜の場合は、特にCVD(化学気相成長法)を用いるのが好ましい。CVDとしては、熱CVD法或いはプラズマCVD法等を用いることができ、半導体層の組成や、マスク材料に応じて、好ましい方法を用いることができる。CVDでマスクを形成させることで、緻密な膜質で形成させることができるので、マスク自体の耐性が高いために、高い寸法精度で半導体層のエッチングを行うことができ、また、マスク下の半導体層にダメージを与えにくくすることができる。

【0038】

(第1のマスクをエッチングするためのマスク：第2のマスク)

本発明の窒化物半導体素子の製造方法に用いる第2のマスクは、第1のマスクの材料と、第1のマスクのエッチングに用いる第1のエッチャントの種類によって好ましい材料を選択する。

【0039】

第2のマスクは、第1のエッチャントを用いたときの第1のマスクに対する選択比が0.02~5程度のものが好ましい。選択比が5以上の材料でも用いることはできるが、エッチング速度を制御しにくくなるので、好ましくは前記範囲内の選択比の材料を用いる。この範囲内のものを用いることで、位置精度及び寸法精度に優れたパターンを形成することができる。

【0040】

第2のマスクの具体的な材料としては、レジスト、Si、Ti、Zr、Zn、Nb、Al等の酸化物、SiN、SiC、AlN、AlGaIn、Ti、Ni等の金属材料等をあげることができる。これらは、単層で用いるだけでなく、例えば、Tiの上にレジスト層を設けるなどの多層構造とすることもできるので、マスクの材料やエッチャント、或いは要求されるマスク精度や工程等に応じて、好ましい材料を選択することができる。上記の材料のうち、特に、レジストが好ましく、その中でもフォトレジストを用いるのが好ましく、特にポジ型のフォトレジストが好ましい。

【0041】

第2のマスクの形成方法としては、第1のマスクと同様に、スパッタや蒸着等を用いることの他に、レジストなどは湿式塗布により形成させることができる。また、第2のマスクは、半導体層のエッチング工程の前に除去することが好ましいが、ただし、第1のマスクの平滑化工程によって第2のマスクの膜厚が薄くなったり、或いは、半導体層のエッチング時に用いるエッチャントに対して第1のマスクよりもエッチングされやすい場合(第1のマスクとの選択比が小さい場合)等、半導体層エッチング時に第1のマスクの機能を悪化させにくいような場合は、新たに除去工程を設けなくてもよい場合もある。

【0042】

(第1のマスクをリフトオフで形成する場合のマスク：第3のマスク)

第1の工程が、リフトオフ工程である場合、第1のマスクをリフトオフする領域(除去すべき領域)に設けられる第3のマスクとしては、パターンの寸法精度及び位置精度が高く、かつ、除去しやすい材料が好ましい。具体的には、レジストや、 SiO_2 等が好ましく、特にネガ型のフォトレジストを用いるのが好ましい。そして、それらの材料に応じて、好ましい剥離剤を選択することができる。例えば、レジストの剥離剤としては、主としてアルカリ溶液を用いたレジスト剥離剤が好ましい。また、 SiO_2 を用いる場合の剥離剤はフッ酸が好ましい。第3のマスクの膜厚については、その材料や、剥離する際に用いる

10

20

30

40

50

剥離剤等の種類、濃度、温度等によっても異なるが、300 ~ 50000 程度が好ましい。

【0043】

(第2の工程で第1のマスク上面を保護するマスク：第4のマスク)

第1の工程がリフトオフで形成され、その後第2の工程時に第1のマスクの上面を保護するために設けられる第4のマスクとしては、第1のマスク及び第3のマスク用いられる材料との組み合わせによって、好ましい材料を選択することができる。特に、第2の工程時に、第1のマスクをエッチング可能なエッチャントに対する耐性に優れたものであって、第1のマスクよりもエッチングレートの低い材料であるのが好ましい。また、第3のマスクをリフトオフする際に、除去されない材料である必要がある。更には、第2の工程後、最終的に第1のマスクのみで半導体層をエッチングするために、第2の工程後に除去可能なものが好ましい。第4のマスクの好ましい膜厚は、第1のマスク及び第3のマスクとして用いる材料や、剥離剤、更には第2の工程で用いるエッチャントの種類等によって好ましい範囲は異なるが、例えば第1のマスクを SiO_2 とし、第4のマスクを ZrO_2 とする場合は、 ZrO_2 の膜厚を100 ~ 5000 程度とするのが好ましい。

10

【0044】

第4のマスクを形成した場合、図4(d)のように、第1のマスク端面405と第4のマスク端面408は、共にリフトオフによって形成された比較的粗い面が形成されている。第2の工程でウエットエッチングを行うと、第1のマスクは端面が選択的に平滑化されて図4(e)に示すようになる。第4のマスクを形成しておくことで、第1のマスクの上面が保護されているので、保護されていない図4(c)が端面だけでなく上面からもエッチングされて膜厚が薄くなっているのに対して、図4(e)では膜厚を維持したままとすることができる。このように第4のマスクを第1のマスク上に設けておくことで、比較的薄い膜厚で第1のマスクを形成させることができる。また、第4のマスクとして、半導体層のエッチング時に用いられるエッチャントと反応性の高い材料を用いる場合等、半導体層エッチング時に第1のマスクの機能を悪化させにくいような場合は、新たに除去工程を設けず、半導体層エッチング時の初期段階で反応させて除去させる等の方法を選択することもできる。

20

【0045】

(半導体層のエッチング)

本発明では、マスク形成時に2段階のエッチングを行うが、半導体層のエッチング時にも、ドライエッチング工程の後に、表面をより平滑化にするための工程、例えばウエットエッチングを行うこともできる。特に、半導体層のエッチング端面をレーザ素子の共振器面として用いる場合は、極めて高度な平滑性が要求される。そのため、マスクの加工を2段階にすることでマスク端面の凹凸を低減することで、マスク端面に起因する面荒れを低減した上に、更に半導体層エッチング時に形成される凹凸を平滑化させる工程を加えることによって、優れた平滑性を有する半導体層端面を形成することができる。

30

【0046】

半導体層のドライエッチングに用いられるエッチャントは、 Cl_2 、 SiCl_4 等の塩素系ガスが好ましい。これらは、混合して用いることもできる。半導体のエッチング時の温度としては、エッチングの手段によって好ましい温度が異なる。例えば、RIE等、エッチング時に半導体層の温度が上昇するような場合は、その最高到達温度の30%程度(摂氏で換算)以内の条件とするのが好ましい。

40

この範囲内で形成させることでエッチング端面の角度の制御性が向上し、また、経時的なエッチングレートが安定するので、再現性よくエッチングを行うことができる。

【0047】

半導体層のエッチング面は、光の反射効率を考慮すれば、その角度は垂直であるのが望ましい。しかしながら、エッチングにより端面を形成する場合は、面粗さとの兼ね合いから、その端面の角度は積層面に対して垂直であるのが必ずしも好ましいとは言えず、多少傾斜している場合が好ましい場合もある。劈開によって端面を形成する場合は積層面に対し

50

てほぼ垂直な端面を得ることができるが、エッチングにより端面を形成する場合、その垂直性のみを重視すると、エッチング底面においてエッチング種が反射するなどにより異方性が低減して、端面への衝突確率が高くなり、それによる端面損傷を引き起こす。そのため、エッチング種の流れを、半導体層のエッチング端面に衝突しにくい角度に制御することで、端面への衝突を低減させるのが好ましい。そのため、半導体層エッチング時に、端面がやや傾斜するように形成することで、エッチングガス中の活性種がエッチング端面の表面上を流れやすくするのが好ましく。ただし、傾斜角度が大きくなると、反射損失が大きくなり、また、その端面から出射される光の放射角度が変化するので、好ましい角度を選択する。

【0048】

ここで、本発明を用いて形成される半導体層のエッチング端面をレーザ素子の共振器面として用いる場合、その角度と光学特性との関係についての一例を、図を用いて説明する。図8は、FFP-Y（ファーフールドパターンの垂直方向成分）の発光点精度 y （°）特性と閾値電流（mA）とをプロットした相関図グラフである。発光点精度 y は、NFPの発光強度分布のピークと、FFPの発光強度分布のピークとのズレ角度の垂直方向成分である。図8では、X軸に発光点精度を、Y軸に閾値電流をとっている。閾値電流が最小であるのは、 y が0°、すなわち、共振器面の角度が垂直な場合ではなく、-1°～-3°付近である。このような y が-1°～-3°近傍の値をとるには、共振器面を傾斜させることで容易に実現することができ、例えば、積層面に対して共振器面を約0.3度傾斜させることで y を約-2°程度に制御することができる。この図8では、上記のように半導体層端面の角度をやや傾斜させることで、閾値電流を低減させることができるが、傾斜角の好ましい範囲は、第1のマスク端面の角度や、半導体層エッチング時の条件等にも左右されるものであるため、それらに応じて適宜選択するのが好ましい。

【0049】

また、本発明では、上記のように形成させた共振器面の面粗さ R_a を200以下とするのが好ましい。このような極めて凹凸の少ないエッチング端面は、エッチングの条件（エッチングガスの種類や流量、或いはエッチングの角度、装置の温度等）を選定することでも得ることはできるが、再現性に乏しい。しかし、本発明のように、マスクの形成方法を2段階とし、かつ、積層面に垂直な面に対して傾斜させた面とすることで、面の荒れの少ない共振器面を再現性よく形成することができる。

【0050】

本発明の窒化物半導体素子は、半導体層の端面（レーザ素子の共振器面）がドライエッチングにより形成されているものであるが、ドライエッチングの方法としては、エッチャント（エッチングガス）に高周波電界を印加して発生させたプラズマ中の活性粒子（ラジカル）の化学反応を利用したプラズマエッチングや、加速されたイオンによる物理的なスパッタ作用を利用したスパッタエッチング、及びそれらを組み合わせた方法を用いることができ、例えばRIE（反応性イオンエッチング）や、RIIBE（反応性イオンビームエッチング）等の方法を用いるのが好ましい。RIEやRIIBEは、一般的には異方性の強いエッチング方法として知られている方法であるが、エッチング時のガスの流量や圧力を選択することで活性種であるラジカル及びイオンの密度を制御することができ、これによりエッチングの方向性（等方性、異方性）や選択性の程度（強度、大きさ）を制御することができる。このようなエッチング条件は、被エッチング材料である半導体層の膜質や、エッチング深さ等を考慮して選択することができる。

【0051】

レーザ素子の場合、共振器面形成時のエッチングは、図6に示すようにn型半導体層が露出する深さまでとするのが好ましく、その中でもn型コンタクト層が露出するまでとするのが好ましい。これにより、絶縁性の基板を用いる場合に、別工程でn型コンタクト層を露出させることなく、工程を簡素化することができる。また、エッチング深さが深い場合、例えば、基板が露出するまで深くエッチングすると、先に露出されるp型半導体層や活性層の端面が荒れやすくなる場合もあるので、そのような問題を生じにくくすることでも

10

20

30

40

50

きる。ただし、導電性の基板を用いる場合は、裏面にn電極を形成させることができるので、そのような場合は、基板までエッチングされても構わない。また、エッチングの条件を選定することで、半導体層端面を荒れにくく制御することも可能であるので、その場合も、n型コンタクト層に限らず、任意の位置でエッチングを停止させることができる。また、基板が劈開しにくい材料からなる場合は、分割位置の半導体層を除去しておくのが好ましいので、共振器面形成時のエッチングとは別に、基板が露出するまでエッチングすることもできる。これにより、共振器面の荒れを抑制でき、かつ、分割しやすくすることができる。

【0052】

【実施例】

以下、実施例として窒化物半導体を用いた半導体レーザ素子について説明する。レーザ素子の一例を図7に示す。基板701上に、n型窒化物半導体層702、活性層704、p型窒化物半導体層703が積層された窒化物半導体層に、リッジ(図示せず)を形成されている。また、リッジ側面からリッジ両脇のp型窒化物半導体層上に第1の絶縁膜714、その上にリッジ上部でp型半導体層と接するp側オーミック電極712が形成されている。同様にn型窒化物半導体層に接するn側オーミック電極713が形成されている。そして、両オーミック電極間に第2の絶縁膜715が形成される。この第2の絶縁膜は、両オーミック電極上に開口部を有しており、その開口部を介して接するようにそれぞれp側パッド電極710とn側パッド電極711とが設けられている。エッチングによって形成されている共振器面709は、そのまま露出されていてもよいし、保護膜716を形成してもよい。本発明は、以上のような、構造に限定されるものではなく、種々の層構造を用いることができる。後述の実施例に記載されているレーザのデバイス構造だけでなく、他のレーザ構造や、LEDについても適用できる。窒化物半導体の具体的な例としては、GaN、AlN、若しくはInNなどの窒化物半導体や、これらの混晶であるIII-V族窒化物半導体、更には、これらにB、P等が含まれるもの等を用いることができる。窒化物半導体の成長は、MOVPE、MOCVD(有機金属化学気相成長法)、HVPE(ハライド気相成長法)、MBE(分子線気相成長法)等、窒化物半導体を成長させるのに知られている全ての方法を適用できる。

【0053】

[実施例1]

(基板)

基板は、C面を主面とするサファイア基板を用いる。基板としては特にこれに限定されるものではなく、必要に応じてR面、A面を主面とするサファイア基板、SiC基板、Si基板、スピネル基板、GaN基板等種々の基板を用いることができる。

【0054】

(下地層)

温度1050 でアンドープのGaN層を2.5 μ mで成長させ、SiO₂よりなる保護膜を0.27 μ mの膜厚で形成する。このSiO₂保護膜は、エッチングによりストライプ状の開口部(非マスク領域)を形成する。この保護膜は、ストライプ幅が1.8 μ mでオリフラ面と略垂直な方向になるよう形成し、保護膜と開口部との割合は、6:14となるようにする。次いで、アンドープのGaN層を15 μ mの膜厚で成長させる。このとき、開口部上に成長されたGaN層は、SiO₂上に横方向成長しており、最終的にはSiO₂上方向でGaNが合わさるよう成長されている。

【0055】

(バッファ層)

次いで、温度を500 にしてトリメチルガリウム(TMGa)、アンモニア(NH₃)を用い、SiドープのAl_{0.02}Ga_{0.98}Nよりなるバッファ層を1 μ mの膜厚で成長させる。

【0056】

(n型コンタクト層)

10

20

30

40

50

続いて1050 で、同じく原料ガスにTMG、アンモニアガス、不純物ガスにシランガスを用い、Siドープの $n\text{-Al}_{0.02}\text{Ga}_{0.98}\text{N}$ よりなるn型コンタクト層を3.5 μm の膜厚で成長させる。このn型コンタクト層の膜厚は2~30 μm であればよい。

【0057】

(クラック防止層)

次に、TMG、TMI(トリメチルインジウム)、アンモニアを用い、温度を800 にしてSiドープの $n\text{-In}_{0.05}\text{Ga}_{0.95}\text{N}$ よりなるクラック防止層を0.15 μm の膜厚で成長させる。尚、このクラック防止層は省略可能である。

【0058】

(n型クラッド層)

次に、温度を1050 にして、原料ガスにTMA(トリメチルアルミニウム)、TMG及びアンモニアを用い、アンドープの $\text{Al}_{0.05}\text{Ga}_{0.95}\text{N}$ よりなるA層と、SiをドープしたGa N よりなるB層をそれぞれ50 の膜厚で成長させる。そして、この操作をそれぞれ110回繰り返してA層とB層を交互に積層して総膜厚1.1 μm の多層膜(超格子構造)よりなるn型クラッド層を成長させる。このとき、アンドープ AlGaN のAlの混晶比としては、0.05以上0.3以下の範囲であれば、十分にクラッド層として機能する屈折率差を設けることができる。

【0059】

(n型光ガイド層)

次に、同様の温度で原料ガスにTMG及びアンモニアを用い、アンドープのGa N よりなるn型光ガイド層を0.15 μm の膜厚で成長させる。この層は、n型不純物をドープさせてもよい。

【0060】

(活性層)

次に、温度を800 にして、原料にTMI(トリメチルインジウム)、TMG及びアンモニアを用い、不純物ガスとしてシランガスを用い、Siドープの $\text{In}_{0.02}\text{Ga}_{0.98}\text{N}$ よりなる障壁層を140 の膜厚で成長させる。続いてシランガスを止め、アンドープの $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ よりなる井戸層を70 の膜厚で成長させる。この操作を2回繰り返す、最後にSiドープの $\text{In}_{0.02}\text{Ga}_{0.98}\text{N}$ よりなる障壁層を140 の膜厚で成長させて総膜厚560 の多重量子井戸構造(MQW)の活性層を成長させる。

【0061】

(p型電子閉じ込め層)

同様の温度で、 N_2 雰囲気中で、Mgドープの $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ よりなるp型電子閉じ込め層を30 の膜厚で成長させる。次いで、 H_2 雰囲気中で、Mgドープの $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ よりなるp型電子閉じ込め層を70 の膜厚で成長させる。

【0062】

(p型光ガイド層)

次に、温度を1050 にして、原料ガスにTMG及びアンモニアを用い、アンドープのGa N よりなるp型光ガイド層を0.15 μm の膜厚で成長させる。このp型光ガイド層はアンドープとして成長させるが、Mgをドープさせてもよい。

【0063】

(p型クラッド層)

続いて、アンドープの $\text{Al}_{0.08}\text{Ga}_{0.92}\text{N}$ よりなるA層を80 の膜厚で成長させ、その上にMgドープのGa N よりなるB層を80 の膜厚で成長させる。これを28回繰り返してA層とB層とを交互に積層させて、総膜厚0.45 μm の多層膜(超格子構造)よりなるp型クラッド層を成長させる。p型クラッド層は少なくとも一方がAlを含む窒化物半導体層を含み、互いにバンドギャップエネルギーが異なる窒化物半導体層を積層した超格子で作製した場合、不純物はいずれも一方の層に多くドープして、いわゆる変

10

20

30

40

50

調ドーブを行うと結晶性がよくなる傾向にあるが、両方に同じようにドーブさせてもよい。

【0064】

(p型コンタクト層)

最後に1050 でp型クラッド層の上にMgドーブのGa_{1-x-y}Nよりなるp型コンタクト層を150 の膜厚で成長させる。p型コンタクト層はp型のIn_xAl_yGa_{1-x-y}N (x=0、y=0、x+y=1)で構成することができ、好ましくはMgをドーブしたGa_{1-x-y}Nとすればp電極と最も好ましいオーミック接触が得られる。反応終了後、反応容器内において窒素雰囲気中でウエハを700 でアニーリングして、p型層を更に低抵抗化する。

10

【0065】

(第1のマスク(SiO₂)及び第2のマスク(レジスト)形成)

p型コンタクト層まで積層されてなるウエハを反応容器から取り出し、最上層のp型コンタクト層の表面のほぼ全面に、SiO₂よりなる第1のマスク層を形成する。SiO₂膜の形成は、CVD装置を用いて行い、約0.55 μmの膜厚で形成させる。このSiO₂膜の全面上に、レジストよりなる第2のマスクを、約2.7 μmの膜厚で形成させる。レジストとしてはポジ型のレジストを用い、共振器面形成位置に挟まれる領域(エッチングする領域)を露光し、現像することで開口部を形成する。これにより、レジストパターンの開口部内はSiO₂膜が露出するようになる。レジストパターンの開口部は、幅が約2.5 μmである。また、エッチングする領域である開口部は、共振器面形成位置だけでなく、n側電極を形成させる領域にも設けておくことで、共振器面形成時のエッチングによってn型半導体層を動じに露出させることができる。

20

【0066】

(第1の工程：第1のマスクのパターン形成)

次いで、エッチャントとしてCF₄ガスを用いて、上記第2のマスク(レジストパターン)の開口部から露出する第1のマスク(SiO₂)を、p型半導体層の表面が露出するまでドライエッチングしてパターンを形成する。

【0067】

(第2の工程：第1のマスク端面の表面平滑化)

次いで、パフアードフッ酸(BHF)を用いてSiO₂マスクの開口部側面(端面)をエッチングして平滑化する。これにより、SiO₂マスクの端面を、面粗さRa値が100程度と極めて小さい値を有する平滑な面とすることができる。第1のマスク端面を平滑化した後に、第2のマスク(レジスト)を剥離剤を用いて除去する。

30

【0068】

(共振器面形成及びn型コンタクト層露出)

上記のようにして形成した第1のマスク(SiO₂)を用いて、窒化物半導体層をRIE(反応性イオンエッチング)によりドライエッチングする。エッチングガスとしてはCl₂ガスを用いる。エッチング深さは、少なくとも活性層の端面が露出する深さまで行い、好ましくはn型ガイド層の端面が露出する深さまで行う。また、マスクの形状を、n型コンタクト層の露出面にも開口部を有するように形成している場合は、n型コンタクト層の表面が露出するまで行うことができる。このようにエッチングを行うことで、活性層を含む発光層領域の端面に共振器面を形成させる。最後に、フッ酸を用いて第1のマスク(SiO₂)を除去する。

40

【0069】

(リッジ形成)

次に、ストライプ状の導波路領域を形成するために、最上層のp型コンタクト層のほぼ全面にCVD装置により、Si酸化物(主としてSiO₂)よりなる半導体エッチング用マスク層を0.5 μmの膜厚で形成した後、そのマスクの上に所定の形状のパターンを有するマスクをかけ、RIE装置によりCHF₃ガスを用いたフォトリソグラフィ技術によりストライプ状のSi酸化物からなる半導体エッチング用マスクを形成し、これをマスクと

50

してSiCl₄ ガスを用いて半導体層をエッチングして、活性層よりも上にリッジストライプが形成される。このとき、リッジの幅は1.6 μmとなるようにする。

【0070】

(第1の絶縁膜)

SiO₂ マスクを形成させた状態で、p型半導体層表面にZrO₂ よりなる第1の絶縁膜を形成する。この第1の絶縁膜は、n側の第1電極形成面をマスクして半導体層の全面に設けてもよい。また、後に分割されやすいように絶縁膜を形成させない部分を設けることもできる。

【0071】

第1の絶縁膜形成後、ウエハを約600 で熱処理する。このように、SiO₂ 以外の材料を第1の絶縁膜として用いる場合、第1の絶縁膜形成後に、300 以上、好ましくは400 以上で、かつ、窒化物半導体の分解温度(約1200)以下で熱処理することによって、絶縁膜材料を安定化させることができる。特に、第1の絶縁膜形成後の工程において、主としてSiO₂ をマスクとして用いてデバイス加工を施すような場合は、そのSiO₂ マスクを後で除去する際に用いるマスク溶解材料に対して溶解しにくくすることができる。この第1の絶縁膜の熱処理工程は、第1の絶縁膜の材料や工程等によっては省略することもできるし、また、オーミック電極の熱処理と同時に行うなど、本実施例とは別の工程において実施することもできる。熱処理後、バッファード液(フッ酸)に浸漬して、リッジストライプの上面に形成したSiO₂ を溶解除去し、リフトオフ法によりSiO₂ と共に、p型コンタクト層(更にはn型コンタクト層上)のZrO₂ を除去する。これにより、リッジの上面のp型半導体層が露出され、リッジの側面はZrO₂ からなる第1の絶縁膜で覆われた構造となる。

【0072】

(オーミック電極)

次に、p型コンタクト層上のリッジ最表面及び第1の絶縁膜上にp側オーミック電極をスパッタにより形成させる。このp側の第1電極は、Ni/Au/Pt(100 / 1500 / 1500)を用いる。また、n型コンタクト層上面にもn側オーミック電極を形成させる。n側オーミック電極は、Ti/Al(200 / 8000)からなり、リッジと平行で、かつ、同程度の長さのストライプ状に形成されている。これら電極形成後、酸素と窒素の混合雰囲気中で、600 で熱処理する。尚、この熱処理工程は、半導体層とのオーミック性を良くするために行うものであって、電極材料によっては省略することができる。

【0073】

p型窒化物半導体層に設けられるp側オーミック電極の好ましい材料としては、p型窒化物半導体層とオーミック性及び密着性が高い材料を選択することができ、具体的には、Ni、Co、Fe、Cr、Al、Cu、Au、W、Mo、Ta、Ag、Pt、Pd、Rh、Ir、Ru、Os及びこれらの酸化物、窒化物等があげられ、これらの単層、合金、或いは多層膜を用いることができる。好ましくは、Ni、Co、Fe、Cu、Au、Alから選択される少なくとも1種、及びこれらの酸化物、窒化物等である。また、n型窒化物半導体層に設けられるn側オーミック電極としては、n型窒化物半導体層とオーミック性及び密着性が高い材料を選択することができ、具体的には、Ni、Co、Fe、Ti、Cu、Au、W、Zr、Mo、Ta、Al、Ag、Pt、Pd、Rh、Ir、Ru、Os等があげられ、これらの単層、合金、或いは多層膜を用いることができる。好ましくは、Ti、Alを順に積層した多層構造である。また、オーミック電極の膜厚としては、総膜厚として100 ~ 30000 程度が好ましく、更に3000 ~ 15000 程度が好ましく、特に好ましくは5000 ~ 10000 である。この範囲内で形成することで、接触抵抗の低い電極とすることができるので好ましい。

【0074】

(第2の絶縁膜)

次に、リッジ上のp側オーミック電極の全面と、n側オーミック電極の上部の一部を覆う

レジストを形成する。次いで、 SiO_2 からなる第2の絶縁膜を、ほぼ全面に形成し、リフトオフすることで、p側オーミック電極の上面全面とn側オーミック電極の一部が露出された第2の絶縁膜が形成される。第2の絶縁膜とp側オーミック電極とは離間しており、その間に第1の絶縁膜が露出されている。第2の絶縁膜は、後の分割を考慮して、分割位置を挟んで幅 $10\ \mu\text{m}$ 程度のストライプ状の範囲には、第1及び第2の絶縁膜や電極を形成しないようにしておいてもよい。

【0075】

第2の絶縁膜は、p側及びn側のオーミック電極上部を除く全面に渡るように設けるものである。好ましい材料としては、 Si 、 Ti 、 V 、 Zr 、 Nb 、 Hf 、 Ta よりなる群から選択された少なくとも一種の元素を含む酸化物、 SiN 、 BN 、 SiC 、 AlN 、 AlGaIn のうち少なくとも一種で形成することが望ましく、その中でも特に好ましい材料として、 SiO_2 、 Al_2O_3 、 ZrO_2 、 TiO_2 を用いた単層膜又はこれらの多層膜をあげることができる。

10

【0076】

また、第2の絶縁膜を反射面側（モニター側）にも連続するように形成して、ミラーとして用いることもできる。その場合は、出射側共振器面との屈折率差を考慮して多層構造とするのが好ましい。

【0077】

（パッド電極）

次に、p側オーミック電極を覆うようにp側パッド電極を形成する。このとき、第2の絶縁膜も覆うように形成させるのが好ましい。p側パッド電極は、 $\text{Pt}/\text{Ti}/\text{Pt}/\text{Au}$ （ $1000/50/1000/6000$ ）の順に形成される。また、n側パッド電極は、下から $\text{Ni}/\text{Ti}/\text{Au}$ （ $1000/1000/8000$ ）で形成される。このパッド電極は、第2の絶縁膜を介してp側オーミック電極及びn側オーミック電極にそれぞれストライプ状に接している。

20

【0078】

p側パッド電極の材料としては、 Ni 、 Co 、 Fe 、 Ti 、 Cu 、 Au 、 W 、 Zr 、 Mo 、 Ta 、 Ag 、 Pt 、 Pd 、 Rh 、 Ir 、 Ru 、 Os 及びこれらの酸化物、窒化物等があげられ、これらの単層、合金、或いは多層膜を用いることができる。最上層はワイヤ等を接続させるので Au を用いるのが好ましい。そして、この Au が拡散しないようにその下層には拡散防止層として機能する比較的高融点の材料を用いるのが好ましい。また、n側パッド電極の材料としては、 Ni 、 Co 、 Fe 、 Ti 、 Cu 、 Au 、 W 、 Zr 、 Mo 、 Ta 、 Al 、 Ag 、 Pt 、 Pd 、 Rh 、 Ir 、 Ru 、 Os 等があげられ、これらの単層、合金、或いは多層膜を用いることができる。好ましくは多層膜とし、最上層はワイヤ等を接続させるので Au を用いるのが好ましい。そして、この Au が拡散しないようにその下層には拡散防止層として機能する比較的高融点の材料を用いるのが好ましい。パッド電極の膜厚としては、総膜厚として $3000 \sim 20000$ が好ましく、更に好ましくは $7000 \sim 13000$ の範囲である。また、n側電極は、上記のようにオーミック電極とパッド電極とを別工程で設けるのではなく、両方の機能を兼用するn電極とすることもできる。

30

40

【0079】

（基板露出工程）

以上のようにしてパッド電極を形成した後、n型コンタクト層の露出面を除いてレジスト膜を形成させる。その後、 SiO_2 保護膜をウエハ全面に形成する。更にその SiO_2 保護膜の上にレジストを形成させる。このとき、光出射側の共振器面近くまでエッチングできるようにレジストを形成させる。このレジスト膜は、光出射側（モニター側）の端面にまで達していてもよい。

【0080】

このように、レジスト- SiO_2 -レジストの順で膜を形成させ、これを用いて基板が露出するまでエッチングする。ここでは、 SiO_2 の露出部をエッチングするため、レジス

50

ト膜で覆われていない光出射側の共振器前面の SiO_2 保護膜は除去されてレジスト膜が露出し、光反射側の共振器面はレジスト膜を端部まで形成させていたために SiO_2 保護膜が残っている。このような方法で形成することで、光出射側と光反射側とでは、それぞれ共振器面から突出するn型半導体層の距離が異なることになる。光出射側は、共振器面から突出する距離が $2 \sim 3 \mu\text{m}$ 程度とするのが好ましい。また、光反射側は、共振器面から突出する距離が $5 \sim 8 \mu\text{m}$ 程度とするのが好ましい。次いで、レジスト、 SiO_2 保護膜、レジストからなる多層マスクを除去することで、光反射側の共振器面に保護膜が形成される。

【0081】

(光出射側ミラー形成)

上記のように光出射側の共振器面を露出させた後、基板を研磨して約 $100 \mu\text{m}$ の膜厚になるよう調整後、上面側の基板露出部と対向する基板の裏面にスクライブ溝を形成し、リッジストライプと平行な位置で窒化物半導体層側からプレーキングしてバー状に分割する。次いで、光出射側の共振器面を含む端面が露出するようにレジストを形成させる。次いで、光出射側の共振器面に保護膜(ミラー)を形成させる。ミラーとして、 SiO_2 (630)と TiO_2 (400)を1ペアとする誘電体保護膜を形成させる。

【0082】

共振器面に設ける保護膜としては、導電性材料、絶縁性材料、或いは半導体材料等、目的に応じて種々選択することができる。具体的な材料としては、 Si 、 Mg 、 Al 、 Hf 、 Nb 、 Zr 、 Sc 、 Ta 、 Ga 、 Zn 、 Y 、 B 、 Ti などの導電性材料や、これらの酸化物、窒化物、フッ化物などの絶縁性或いは導電性の化合物材料を用いることができる。これらは単独で用いてもよいし、複数を組み合わせた化合物、或いは多層膜として用いることができる。好ましい材料としては、 Si 、 Mg 、 Al 、 Hf 、 Zr 、 Y 、 Ga を用いた材料である。また、半導体材料としては、 AlN 、 AlGaIn 、 BN などを用いることができる。

【0083】

次いで、マスクを除去することで基板が露出したウエハが得られる。最後に、リッジストライプと平行な方向で分割することで本発明の窒化物半導体素子を得る。上記のようにして得られる窒化物半導体レーザ素子は、面粗さ R_a が70程度と極めて平滑性に優れた共振器面を有し、室温において閾値電流密度 2.0 kA/cm^2 、 60 mW の高出力において発振波長 405 nm の連続発振可能なものである。また、レーザ光の出射端面をエッチングにより形成させると、結晶系に左右されずに任意の位置に共振器面を形成可能なため、一枚のウエハから得られるチップ数を多くし、歩留まりを向上させることができる。

【0084】

[実施例2]

実施例2では、p型半導体層上にマスクを形成する工程において、第1の工程を、第1のエッチャントとして CHF_3 を用いたドライエッチングとし、第2の工程を、第3のエッチャントとして CF_4 を用いたドライエッチングとする以外は、実施例1と同様に行い、本発明の窒化物半導体素子を得る。このようにして得られる窒化物半導体レーザ素子は、歩留まりもよく、室温において閾値電流密度 2.0 kA/cm^2 、 60 mW の高出力において発振波長 405 nm の連続発振可能なものである。

【0085】

[実施例3]

実施例3では、p型半導体層の上にマスクを形成する工程において、第1の工程として、ストライプ状の開口部を有する第3のマスク(レジスト)を膜厚約 $2 \mu\text{m}$ で形成し、その上に、第1のマスクとして SiO_2 を約 $1 \mu\text{m}$ でウエハ全面に形成し、次いでリフトオフによってレジストとその上に形成された SiO_2 を共に除去して、半導体層上に第1のマスクのパターンを形成する。次いで、第2の工程として、フッ酸を用いてウエットエッチングを行い、第1のマスク端面の平滑化を行う。次いで、第1のマスクを用いて半導体層

10

20

30

40

50

をエッチングし、フッ酸を用いて第1のマスクを除去後、リッジを形成するためのSi酸化物よりなる半導体エッチング用マスクを形成する以外は、実施例1と同様に行い、本発明の窒化物半導体素子を得る。このようにして得られる窒化物半導体レーザ素子は、歩留まりもよく、室温において閾値電流密度 2.0 kA/cm^2 、 60 mW の高出力において発振波長 405 nm の連続発振可能なものである。

【0086】

[実施例4]

実施例4では、p型半導体層の上にマスクを形成する工程において、第1の工程として、ストライプ状の開口部を有する第3のマスク(レジスト)を膜厚約 $2 \mu\text{m}$ で形成し、その上に、第1のマスクとして ZrO_2 を約 4000 \AA でウエハ全面に形成し、その上に第4のマスクとして SiO_2 を約 2000 \AA で形成させる。次いで剥離液を用いたリフトオフによってレジストとその上に形成された ZrO_2 及び SiO_2 を共に除去して、半導体層上に第1のマスクのパターンを形成する。このとき、第1のマスク上には第3及び第4のマスクも形成されている。次いで、第2の工程として、燐酸と硫酸の混合溶液を用いてウエットエッチングを行い、第1のマスク端面の平滑化を行い、次いでフッ酸を用いて第4のマスクを除去した後に、第1のマスクを用いて半導体層をエッチングし、次いで、燐酸と硫酸の混合溶液を用いて第1のマスクを除去後、リッジを形成するためのSi酸化物よりなる半導体エッチング用マスクを形成する以外は、実施例3と同様に行い、本発明の窒化物半導体素子を得る。このようにして得られる窒化物半導体レーザ素子は、歩留まりもよく、室温において閾値電流密度 2.0 kA/cm^2 、 60 mW の高出力において発振波長 405 nm の連続発振可能なものである。

【0087】

[実施例5]

実施例5では、p型半導体層の上にマスクを形成する工程において、第1の工程として、ストライプ状の開口部を有する第3のマスク(レジスト)を膜厚約 $2 \mu\text{m}$ で形成し、その上に、第1のマスクとして SiO_2 を約 4000 \AA でウエハ全面に形成し、その上に第4のマスクとして ZrO_2 を約 2000 \AA で形成させる。次いで剥離液を用いたリフトオフによってレジストとその上に形成された SiO_2 及び ZrO_2 を共に除去して、半導体層上に第1のマスクのパターンを形成する。このとき、第1のマスク上には第3及び第4のマスクも形成されている。次いで、第2の工程として、フッ酸を用いてウエットエッチングを行い、第1のマスク端面の平滑化を行い、次いで燐酸と硫酸の混合溶液を用いて第4のマスクを除去した後に、第1のマスクを用いて半導体層をエッチングし、次いで、フッ酸を用いて第1のマスクを除去後、リッジを形成するためのSi酸化物よりなる半導体エッチング用マスクを形成する以外は、実施例3と同様に行い、本発明の窒化物半導体素子を得る。このようにして得られる窒化物半導体レーザ素子は、歩留まりもよく、室温において閾値電流密度 2.0 kA/cm^2 、 60 mW の高出力において発振波長 405 nm の連続発振可能なものである。

【0088】

[実施例6]

実施例6では、p型半導体層の上にマスクを形成する工程において、第1の工程として、ストライプ状の開口部を有する第3のマスク(レジスト)を膜厚約 $2 \mu\text{m}$ で形成し、その上に、第1のマスクとして ZnO を約 5500 \AA でウエハ全面に形成し、その上に第4のマスクとしてTiを約 50 \AA で形成させる。次いで剥離液を用いたリフトオフによってレジストとその上に形成された ZnO 及びTiを共に除去して、半導体層上に第1のマスクのパターンを形成する。このとき、第1のマスク上には第3及び第4のマスクも形成されている。次いで、第2の工程として、酢酸を用いてウエットエッチングを行い、第1のマスク端面の平滑化を行い、次いで半導体層のエッチングを行う。第4のマスクであるTiは、半導体層エッチングに用いられる塩素系のエッチャントと極めて反応性が高いため、半導体層のエッチング初期において容易に除去されるため、別工程を設けなくてもよい。半導体層のエッチング後に酢酸を用いて第3のマスクを除去し、リッジを形成するための

Si 酸化物よりなる半導体エッチング用マスクを形成する。上記工程以外は、実施例 3 と同様に行い、本発明の窒化物半導体素子を得る。このようにして得られる窒化物半導体レーザ素子は、歩留まりもよく、室温において閾値電流密度 2.0 kA/cm^2 、 60 mW の高出力において発振波長 405 nm の連続発振可能なものである。

【0089】

【発明の効果】

本発明の窒化物半導体素子の製造方法は、半導体層をエッチングするときに用いるマスクを、まず、パターンを形成する第 1 の工程と、そのパターンの表面を平滑化する第 2 の工程との 2 段階によって形成させることで、半導体層エッチング時に、マスク端面の凹凸に起因する面荒れが形成されるのを抑制して平滑性に優れた半導体層端面を形成するものである。このような方法を用いることで、そのエッチング端面から外部に放出される発光が、吸収等によって外部放出効率が低下しにくく、効率よく発光させることができる窒化物半導体素子とすることができる。特にレーザ素子の共振器面として用いる場合は、反射損失が少なく、閾値の低いレーザ素子を実現することができる。

10

【図面の簡単な説明】

【図 1】本発明の窒化物半導体素子の製造方法を説明する模式断面図

【図 2】本発明の窒化物半導体素子の製造方法を説明する模式断面図

【図 3】本発明の窒化物半導体素子の製造方法を説明する模式断面図

【図 4】本発明の窒化物半導体素子の製造方法を説明する模式断面図

【図 5】本発明の窒化物半導体素子の製造方法を説明する模式断面図

20

【図 6】本発明の窒化物半導体素子の製造方法を説明する模式断面図

【図 7】本発明の窒化物半導体素子の斜視図及び X - X 断面図

【図 8】発光点精度 y と閾値電流との関係を示す相関図

【符号の簡単な説明】

101、201、301、401、501、701・・・基板

102、202、302、402、502、602、702・・・n 型窒化物半導体層

103、203、303、403、503、603、703・・・p 型窒化物半導体層

104、204、304、404、504、704・・・活性層

105、205、305、405、505、605・・・第 1 のマスク

106、206・・・第 2 のマスク

30

307・・・第 3 のマスク

408・・・第 4 のマスク

509、609、709・・・半導体層エッチング端面

710・・・p 側電極 (パッド電極)

711・・・n 側電極 (パッド電極)

712・・・p 側電極 (オーミック電極)

713・・・n 側電極 (オーミック電極)

714・・・第 1 の絶縁膜

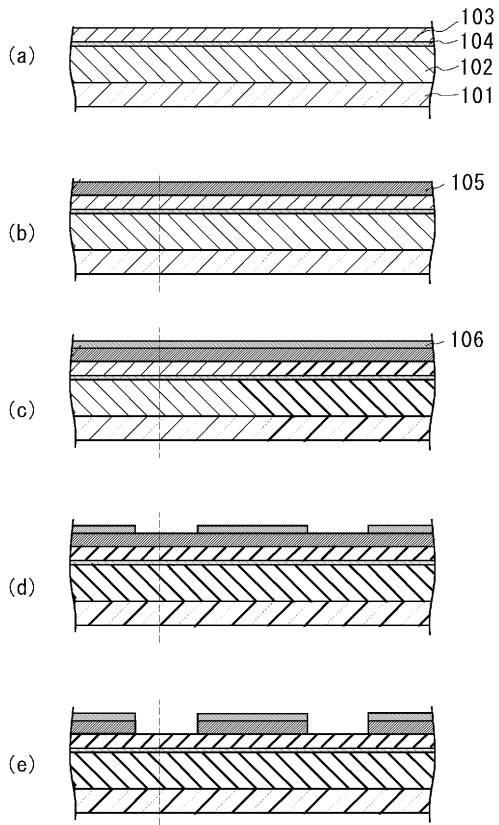
715・・・第 2 の絶縁膜

716・・・端面保護膜 (ミラー)

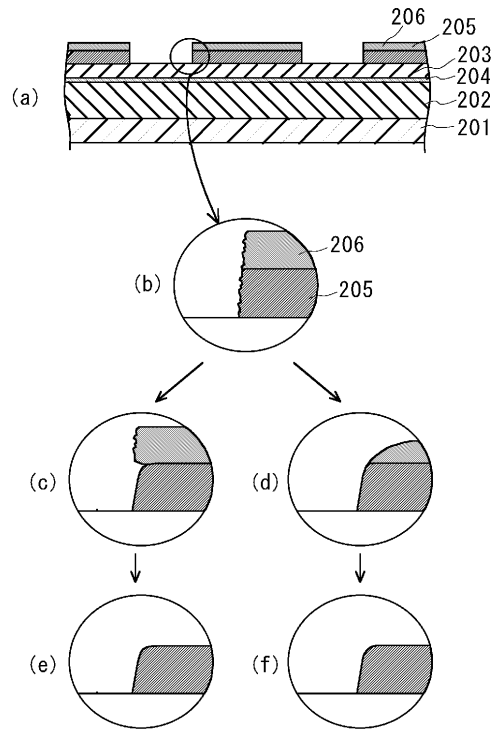
40

517・・・n 側電極形成面

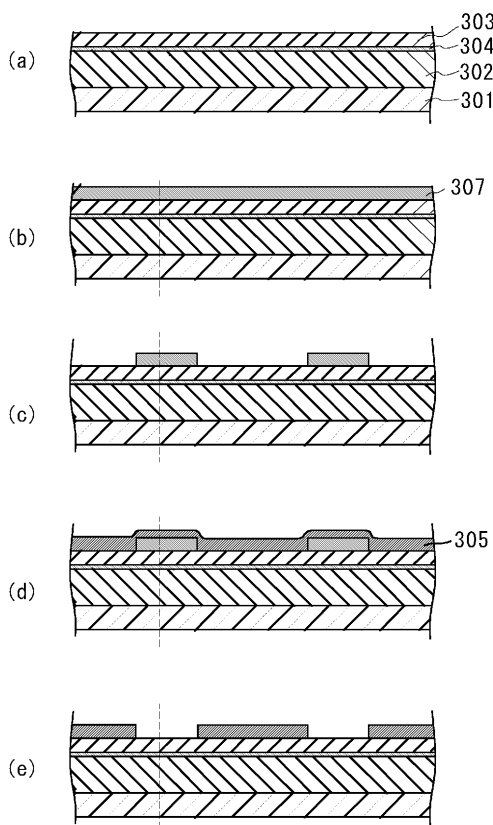
【 図 1 】



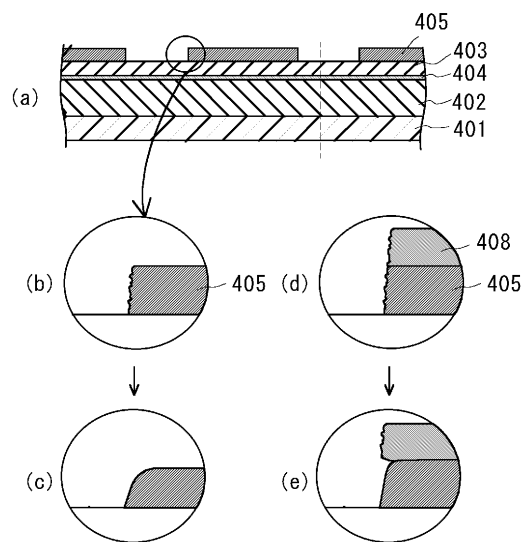
【 図 2 】



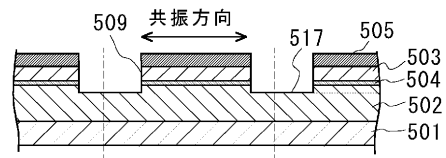
【 図 3 】



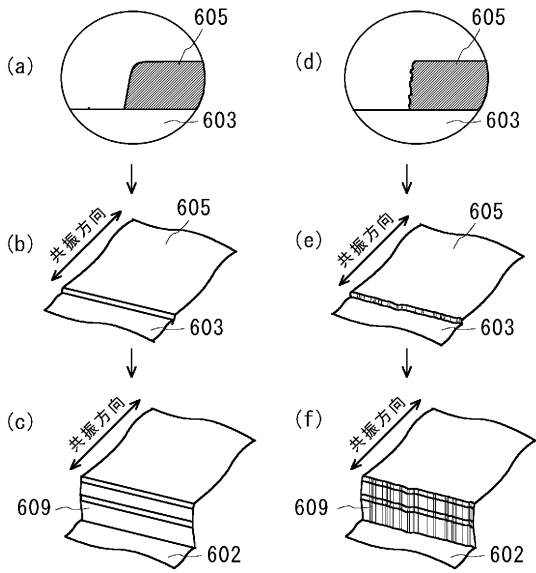
【 図 4 】



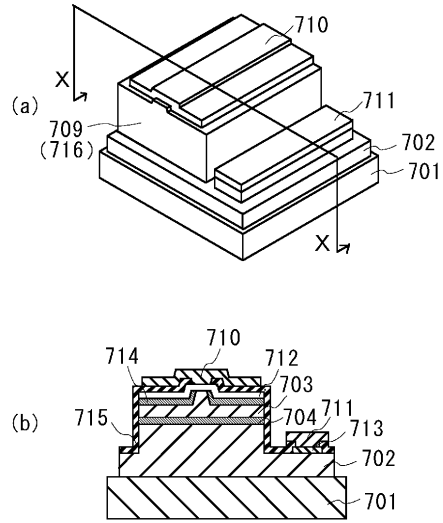
【 図 5 】



【 図 6 】



【 図 7 】



【 図 8 】

