

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 28 年 6 月 16 日 (2016.6.16)

【公開番号】特開 2013-243353 (P2013-243353A)

【公開日】平成 25 年 12 月 5 日 (2013.12.5)

【年通号数】公開・登録公報 2013-065

【出願番号】特願 2013-90946 (P2013-90946)

【国際特許分類】

H 0 1 L 21/82 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 21/8238 (2006.01)

H 0 1 L 27/092 (2006.01)

H 0 1 L 27/00 (2006.01)

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

【F I】

H 0 1 L 21/82 B

H 0 1 L 29/78 6 1 8 B

H 0 1 L 29/78 6 1 7 N

H 0 1 L 29/78 6 1 8 Z

H 0 1 L 27/08 3 2 1 G

H 0 1 L 27/08 3 2 1 C

H 0 1 L 27/00 3 0 1 A

H 0 1 L 27/04 A

【手続補正書】

【提出日】平成 28 年 4 月 20 日 (2016.4.20)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

電源線と、

上面方向から見て、前記電源線と機能回路を挟んで対向する位置に設けられた第 1 の配線と、を有するスタンダードセルであって、

前記機能回路は、

第 1 のトランジスタと、

第 1 の絶縁層と、

前記第 1 の絶縁層上の第 2 の絶縁層と、

前記第 2 の絶縁層上の第 3 の絶縁膜と、

第 2 のトランジスタと、

前記第 1 の絶縁層上の第 1 の導電層と、

前記第 2 の絶縁層上の第 2 の導電層と、

前記第 2 の絶縁層上の第 3 の導電層と、

前記第 2 の絶縁層上の第 4 の導電層と、

前記第 2 の絶縁層上の第 5 の導電層と、

前記第 2 の絶縁層上の容量素子と、を有するスタンダードセルであって、

前記第 1 の導電層は、前記第 1 の絶縁層に設けられた開口部において前記第 1 のトランジスタのゲート電極に電氣的に接続され、

前記第 2 の導電層は、前記第 2 の絶縁層に設けられた開口部において前記第 1 の導電層に電氣的に接続され、

前記第 2 のトランジスタのソース電極又はドレイン電極は、前記第 3 の絶縁層に設けられた開口部において前記第 4 の導電層に電氣的に接続され、

前記第 3 の導電層は前記第 3 の絶縁膜を挟んで前記前記容量素子と重なる領域を有し、

前記容量素子は前記第 3 の絶縁膜に設けられた開口部において前記第 2 の導電層及び前記第 4 の導電層と電氣的に接続され、

前記第 5 の導電層は前記第 2 のトランジスタのバックゲートとしての機能を有し、

前記第 1 のトランジスタのチャネル形成領域は、前記第 2 のトランジスタのチャネル形成領域と異なる位置に設けられていることを特徴とするスタンダードセル。

【請求項 2】

電源線と、

上面方向から見て、前記電源線と機能回路を挟んで対向する位置に設けられた第 1 の配線と、を有するスタンダードセルであって、

前記機能回路は、

第 1 のトランジスタと、

第 1 の絶縁層と、

前記第 1 の絶縁層上の第 2 の絶縁層と、

前記第 2 の絶縁層上の第 3 の絶縁膜と、

前記第 3 の絶縁層上の第 4 の絶縁膜と、

第 2 のトランジスタと、

前記第 1 の絶縁層上の第 1 の導電層と、

前記第 2 の絶縁層上の第 2 の導電層と、

前記第 2 の絶縁層上の第 3 の導電層と、

前記第 2 の絶縁層上の第 4 の導電層と、

前記第 2 の絶縁層上の第 5 の導電層と、

第 6 の導電層と、

前記第 1 の絶縁層上の第 7 の導電層と、

前記第 2 の絶縁層上の第 8 の導電層と、

前記第 3 の絶縁層上の第 9 の導電層と、

前記第 4 の絶縁層上の第 10 の導電層と、

前記第 2 の絶縁層上の容量素子と、を有するスタンダードセルであって、

前記第 1 の導電層は、前記第 1 の絶縁層に設けられた開口部において前記第 1 のトランジスタのゲート電極に電氣的に接続され、

前記第 2 の導電層は、前記第 2 の絶縁層に設けられた開口部において前記第 1 の導電層に電氣的に接続され、

前記第 2 のトランジスタのソース電極又はドレイン電極は、前記第 3 の絶縁層に設けられた開口部において前記第 4 の導電層に電氣的に接続され、

前記第 3 の導電層は前記第 3 の絶縁膜を挟んで前記前記容量素子と重なる領域を有し、

前記容量素子は前記第 3 の絶縁膜に設けられた開口部において前記第 2 の導電層及び前記第 4 の導電層と電氣的に接続され、

前記第 5 の導電層は前記第 2 のトランジスタのバックゲートとしての機能を有し、

前記第 7 の導電層は前記第 1 の絶縁層に設けられた開口部において前記第 6 の導電層と電氣的に接続され、

前記第 8 の導電層は前記第 2 の絶縁層に設けられた開口部において前記第 7 の導電層と電氣的に接続され、

前記第 9 の導電層は前記第 3 の絶縁層に設けられた開口部において前記第 8 の導電層と

電氣的に接続され、

前記第 10 の導電層は前記第 4 の絶縁層に設けられた開口部において前記第 9 の導電層と電氣的に接続され、

前記第 1 のトランジスタのチャネル形成領域は、前記第 2 のトランジスタのチャネル形成領域と異なる位置に設けられていることを特徴とするスタンダードセル。

【請求項 3】

請求項 2 において、

前記第 4 の絶縁層上の第 5 の絶縁膜と、

前記第 5 の絶縁層上の第 11 の導電層と、をさらに有し、

前記第 11 の導電層は前記第 5 の絶縁層に設けられた開口部において前記第 10 の導電層と電氣的に接続されていることを特徴とするスタンダードセル。

【請求項 4】

請求項 1 乃至請求項 3 において、

前記第 1 のトランジスタのチャネル形成領域は、シリコンを含むことを特徴とするスタンダードセル。

【請求項 5】

請求項 1 乃至請求項 4 において、

前記第 2 のトランジスタのチャネル形成領域は、酸化物半導体を含み、オフ電流はチャネル幅 1 μm あたり 100 zA 以下であることを特徴とするスタンダードセル。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項に記載のスタンダードセルを 1 つ以上含む半導体装置。

【請求項 7】

請求項 6 に記載の半導体装置を用いた電子機器。