

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成28年6月16日(2016.6.16)

【公開番号】特開2013-243353(P2013-243353A)

【公開日】平成25年12月5日(2013.12.5)

【年通号数】公開・登録公報2013-065

【出願番号】特願2013-90946(P2013-90946)

【国際特許分類】

H 01 L	21/82	(2006.01)
H 01 L	29/786	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	21/8238	(2006.01)
H 01 L	27/092	(2006.01)
H 01 L	27/00	(2006.01)
H 01 L	21/822	(2006.01)
H 01 L	27/04	(2006.01)

【F I】

H 01 L	21/82	B
H 01 L	29/78	6 1 8 B
H 01 L	29/78	6 1 7 N
H 01 L	29/78	6 1 8 Z
H 01 L	27/08	3 2 1 G
H 01 L	27/08	3 2 1 C
H 01 L	27/00	3 0 1 A
H 01 L	27/04	A

【手続補正書】

【提出日】平成28年4月20日(2016.4.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

電源線と、

上面方向から見て、前記電源線と機能回路を挟んで対向する位置に設けられた第1の配線と、を有するスタンダードセルであって、

前記機能回路は、

第1のトランジスタと、

第1の絶縁層と、

前記第1の絶縁層上の第2の絶縁層と、

前記第2の絶縁層上の第3の絶縁膜と、

第2のトランジスタと、

前記第1の絶縁層上の第1の導電層と、

前記第2の絶縁層上の第2の導電層と、

前記第2の絶縁層上の第3の導電層と、

前記第2の絶縁層上の第4の導電層と、

前記第2の絶縁層上の第5の導電層と、

前記第2の絶縁層上の容量素子と、を有するスタンダードセルであって、

前記第1の導電層は、前記第1の絶縁層に設けられた開口部において前記第1のトランジスタのゲート電極に電気的に接続され、

前記第2の導電層は、前記第2の絶縁層に設けられた開口部において前記第1の導電層に電気的に接続され、

前記第2のトランジスタのソース電極又はドレイン電極は、前記第3の絶縁層に設けられた開口部において前記第4の導電層に電気的に接続され、

前記第3の導電層は前記第3の絶縁膜を挟んで前記前記容量素子と重なる領域を有し、

前記容量素子は前記第3の絶縁膜に設けられた開口部において前記第2の導電層及び前記第4の導電層と電気的に接続され、

前記第5の導電層は前記第2のトランジスタのバックゲートとしての機能を有し、

前記第1のトランジスタのチャネル形成領域は、前記第2のトランジスタのチャネル形成領域と異なる位置に設けられていることを特徴とするスタンダードセル。

【請求項2】

電源線と、

上面方向から見て、前記電源線と機能回路を挟んで対向する位置に設けられた第1の配線と、を有するスタンダードセルであって、

前記機能回路は、

第1のトランジスタと、

第1の絶縁層と、

前記第1の絶縁層上の第2の絶縁層と、

前記第2の絶縁層上の第3の絶縁膜と、

前記第3の絶縁層上の第4の絶縁膜と、

第2のトランジスタと、

前記第1の絶縁層上の第1の導電層と、

前記第2の絶縁層上の第2の導電層と、

前記第2の絶縁層上の第3の導電層と、

前記第2の絶縁層上の第4の導電層と、

前記第2の絶縁層上の第5の導電層と、

第6の導電層と、

前記第1の絶縁層上の第7の導電層と、

前記第2の絶縁層上の第8の導電層と、

前記第3の絶縁層上の第9の導電層と、

前記第4の絶縁層上の第10の導電層と、

前記第2の絶縁層上の容量素子と、を有するスタンダードセルであって、

前記第1の導電層は、前記第1の絶縁層に設けられた開口部において前記第1のトランジスタのゲート電極に電気的に接続され、

前記第2の導電層は、前記第2の絶縁層に設けられた開口部において前記第1の導電層に電気的に接続され、

前記第2のトランジスタのソース電極又はドレイン電極は、前記第3の絶縁層に設けられた開口部において前記第4の導電層に電気的に接続され、

前記第3の導電層は前記第3の絶縁膜を挟んで前記前記容量素子と重なる領域を有し、

前記容量素子は前記第3の絶縁膜に設けられた開口部において前記第2の導電層及び前記第4の導電層と電気的に接続され、

前記第5の導電層は前記第2のトランジスタのバックゲートとしての機能を有し、

前記第7の導電層は前記第1の絶縁層に設けられた開口部において前記第6の導電層と電気的に接続され、

前記第8の導電層は前記第2の絶縁層に設けられた開口部において前記第7の導電層と電気的に接続され、

前記第9の導電層は前記第3の絶縁層に設けられた開口部において前記第8の導電層と

電気的に接続され、

前記第10の導電層は前記第4の絶縁層に設けられた開口部において前記第9の導電層と電気的に接続され、

前記第1のトランジスタのチャネル形成領域は、前記第2のトランジスタのチャネル形成領域と異なる位置に設けられていることを特徴とするスタンダードセル。

【請求項3】

請求項2において、

前記第4の絶縁層上の第5の絶縁膜と、

前記第5の絶縁層上の第11の導電層と、をさらに有し、

前記第11の導電層は前記第5の絶縁層に設けられた開口部において前記第10の導電層と電気的に接続されていることを特徴とするスタンダードセル。

【請求項4】

請求項1乃至請求項3において、

前記第1のトランジスタのチャネル形成領域は、シリコンを含むことを特徴とするスタンダードセル。

【請求項5】

請求項1乃至請求項4において、

前記第2のトランジスタのチャネル形成領域は、酸化物半導体を含み、オフ電流はチャネル幅 $1 \mu m$ あたり $100 zA$ 以下であることを特徴とするスタンダードセル。

【請求項6】

請求項1乃至請求項5のいずれか一項に記載のスタンダードセルを1つ以上含む半導体装置。

【請求項7】

請求項6に記載の半導体装置を用いた電子機器。