



공개특허 10-2025-0069696



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0069696  
(43) 공개일자 2025년05월19일

(51) 국제특허분류(Int. Cl.)  
**H10K 59/32** (2023.01) **G09G 3/3225** (2016.01)  
**H10K 50/13** (2023.01) **H10K 59/121** (2023.01)

(52) CPC특허분류  
**H10K 59/32** (2023.02)  
**G09G 3/3225** (2013.01)

(21) 출원번호 10-2025-7015078(분할)

(22) 출원일자(국제) 2019년08월08일  
심사청구일자 없음

(62) 원출원 특허 10-2021-7008128  
원출원일자(국제) 2019년08월08일  
심사청구일자 2022년08월03일

(85) 번역문제출일자 2025년05월08일

(86) 국제출원번호 PCT/IB2019/056741

(87) 국제공개번호 WO 2020/039291  
국제공개일자 2020년02월27일

(30) 우선권주장  
JP-P-2018-154714 2018년08월21일 일본(JP)

(71) 출원인  
가부시키가이샤 한도오따이 에네루기 켄큐쇼  
일본국 가나가와Ken 아쓰기시 하세 398

(72) 발명자  
야마자키 슈페이  
일본국 2430036 가나가와Ken 아쓰기시 하세 398 가  
부시키가이샤 한도오따이 에네루기 켄큐쇼 나이  
구스노카 고지  
일본국 2430036 가나가와Ken 아쓰기시 하세 398 가  
부시키가이샤 한도오따이 에네루기 켄큐쇼 나이  
에구치 신고  
일본국 2430036 가나가와Ken 아쓰기시 하세 398 가  
부시키가이샤 한도오따이 에네루기 켄큐쇼 나이

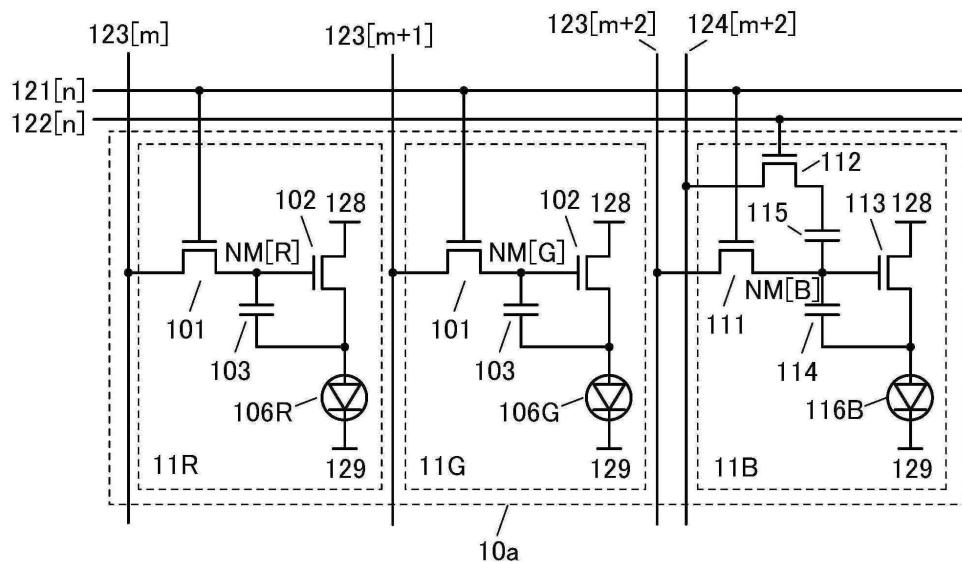
(74) 대리인  
김태홍, 김진희

전체 청구항 수 : 총 1 항

(54) 발명의 명칭 표시 장치 및 전자 기기

**(57) 요약**

신뢰성이 높은 표시 장치를 제공한다. 데이터를 가산하는 기능을 가지는 특정의 화소가 제공된 EL 표시 장치이고, 상기 화소에는 기억 노드가 제공되고, 상기 기억 노드에 제 1 데이터가 유지될 수 있다. 상기 화소에서는, 제 1 데이터에 용량 결합에 의하여 제 2 데이터를 부가하여, 제 3 데이터를 생성할 수 있다. 발광 디바이스는 제 3 데이터에 따라 동작한다. 상기 화소에는, 발광할 때 높은 전압을 필요로 하는 발광 디바이스, 또는 높은 전압이 인가되는 것이 바람직한 발광 디바이스가 제공된다.

**대 표 도 - 도1**

(52) CPC특허분류

*H10K 50/13* (2023.02)

*H10K 59/121* (2023.02)

---

## 명세서

### 청구범위

#### 청구항 1

제 1 화소와 제 2 화소를 가지는 표시 장치로서,  
상기 제 1 화소는 제 1 발광 디바이스를 가지고,  
상기 제 2 화소는 제 2 발광 디바이스를 가지고,  
상기 제 1 발광 디바이스는 한 쌍의 전극 사이에 하나의 발광 유닛을 가지는 싱글 구조이고,  
상기 제 2 발광 디바이스는 한 쌍의 전극 사이에 2개 이상의 발광 유닛이 직렬로 접속된 텐덤 구조이고,  
상기 제 1 화소는 제 1 데이터를 저장하는 기능을 가지고,  
상기 제 1 발광 디바이스는 상기 제 1 데이터에 기초하여 발광하는 기능을 가지고,  
상기 제 2 화소는 제 2 데이터를 저장하는 기능을 가지고,  
상기 제 2 화소는 상기 제 2 데이터에 제 3 데이터를 부가하여 제 4 데이터를 생성하는 기능을 가지고,  
상기 제 2 발광 디바이스는 상기 제 4 데이터에 기초하여 발광하는 기능을 가지는, 표시 장치.

### 발명의 설명

#### 기술분야

[0001]

본 발명의 일 형태는 표시 장치에 관한 것이다.

[0002]

또한 본 발명의 일 형태는 상기 기술분야에 한정되지 않는다. 본 명세서 등에서 개시(開示)하는 발명의 일 형태의 기술분야는 물건, 방법, 또는 제조 방법에 관한 것이다. 또는 본 발명의 일 형태는 공정(process), 기계(machine), 제품(manufacture), 또는 조성물(composition of matter)에 관한 것이다. 따라서, 더 구체적으로 본 명세서에서 개시하는 본 발명의 일 형태의 기술분야로서는 반도체 장치, 표시 장치, 액정 표시 장치, 발광 장치, 조명 장치, 축전 장치, 기억 장치, 활상 장치, 이들의 구동 방법, 또는 이들의 제조 방법을 일례로서 들 수 있다.

[0003]

또한 본 명세서 등에서 반도체 장치란, 반도체 특성을 이용함으로써 기능할 수 있는 장치 전반을 가리킨다. 트랜지스터, 반도체 회로는 반도체 장치의 일 형태이다. 또한 기억 장치, 표시 장치, 활상 장치, 전자 기기는 반도체 장치를 가지는 경우가 있다.

### 배경기술

[0004]

기판 위에 형성된 금속 산화물을 사용하여 트랜지스터를 구성하는 기술이 주목을 받고 있다. 예를 들어, 산화 아연 또는 In-Ga-Zn계 산화물을 사용한 트랜지스터를 표시 장치의 화소의 스위칭 소자 등에 사용하는 기술이 특허문헌 1 및 특허문헌 2에 개시되어 있다.

[0005]

또한 오프 전류가 매우 낮은 트랜지스터를 메모리 셀에 사용하는 구성의 기억 장치가 특허문헌 3에 개시되어 있다.

### 선행기술문헌

#### 특허문헌

[0006]

(특허문헌 0001) 일본 공개특허공보 특개2007-123861호

(특허문헌 0002) 일본 공개특허공보 특개2007-96055호

(특허문헌 0003) 일본 공개특허공보 특개2011-119674호

## 발명의 내용

### 해결하려는 과제

- [0007] 텔레비전이나 휴대 정보 단말기 등에 사용되는 표시 장치에는, 표시부의 대형화, 고정세(高精細)화가 용이한 액정 표시 장치가 사용되는 경우가 많다. 또한 액정 표시 장치는, 3D 화상, VR(가상 현실), AR(증강 현실) 등의 기술을 지탱하는 중요한 요소이다.
- [0008] 한편, 액정 표시 장치는 비발광형 표시 장치이기 때문에, 광원이 필요하거나, 응답 속도가 비교적 느리거나, 플렉시블화가 어렵다는 등의 과제가 있다. 이들 과제를 해결하기 위한 수단 중 하나로서, EL 표시 장치로의 대체가 있다. EL 표시 장치는 자발광형 표시 장치이고, 광원이 불필요하고 명암비가 높고, 고속으로 응답한다. 또한 시야각도 넓고, 액정 소자 특유의 셀 갭의 제어가 불필요하기 때문에 플렉시블화도 가능하다.
- [0009] 그러나, EL 표시 장치의 제조에는 고도한 기술이 필요하고, 트랜지스터의 특성 변동이나 발광 디바이스(발광 소자라고도 함)의 신뢰성 등의 과제가 있다.
- [0010] 따라서, 본 발명의 일 형태에서는, 신뢰성이 높은 EL 표시 장치를 제공하는 것을 과제 중 하나로 한다. 또는 소비전력이 낮은 EL 표시 장치를 제공하는 것을 과제 중 하나로 한다. 또는 신규 EL 표시 장치 등을 제공하는 것을 과제 중 하나로 한다. 또는 상기 EL 표시 장치의 구동 방법을 제공하는 것을 과제 중 하나로 한다. 또는 신규 반도체 장치 등을 제공하는 것을 과제 중 하나로 한다.
- [0011] 또한 이들 과제의 기재는 다른 과제의 존재를 방해하는 것은 아니다. 또한 본 발명의 일 형태는 이들 과제 모두를 해결할 필요는 없는 것으로 한다. 또한 이들 외의 과제는 명세서, 도면, 청구항 등의 기재로부터 저절로 명백해지는 것이며 명세서, 도면, 청구항 등의 기재로부터 이들 외의 과제를 추출할 수 있다.
- 과제의 해결 수단**
- [0012] 본 발명의 일 형태는 신뢰성이 높은 EL 표시 장치에 관한 것이다. 또는 저소비전력화가 가능한 EL 표시 장치에 관한 것이다.
- [0013] 본 발명의 일 형태는 제 1 화소와 제 2 화소를 가지는 표시 장치이고, 제 1 화소는 제 1 발광 디바이스를 가지고, 제 2 화소는 제 2 발광 디바이스를 가지고, 제 1 발광 디바이스는 한 쌍의 전극 사이에 하나의 발광 유닛을 가지는 성글 구조이고, 제 2 발광 디바이스는 한 쌍의 전극 사이에 2개 이상의 발광 유닛이 직렬로 접속된 텐덤 구조이고, 제 1 화소는 제 1 데이터를 저장하는 기능을 가지고, 제 1 발광 디바이스는 제 1 데이터에 기초하여 발광하는 기능을 가지고, 제 2 화소는 제 2 데이터를 저장하는 기능을 가지고, 제 2 화소는 제 2 데이터에 제 3 데이터를 부가하여 제 4 데이터를 생성하는 기능을 가지고, 제 2 발광 디바이스는 제 4 데이터에 기초하여 발광하는 기능을 가지는 표시 장치이다.
- [0014] 본 발명의 다른 일 형태는 제 1 화소와 제 2 화소를 가지는 표시 장치이고, 제 1 화소는 제 1 트랜지스터와, 제 2 트랜지스터와, 제 1 용량 소자와, 제 1 발광 디바이스를 가지고, 제 1 트랜지스터의 소스 및 드레인 중 한쪽은 제 1 용량 소자의 한쪽 전극과 전기적으로 접속되고, 제 1 용량 소자의 한쪽 전극은 제 2 트랜지스터의 게이트와 전기적으로 접속되고, 제 2 트랜지스터의 소스 및 드레인 중 한쪽은 제 1 발광 디바이스의 한쪽 전극과 전기적으로 접속되고, 제 2 화소는 제 3 트랜지스터와, 제 4 트랜지스터와, 제 5 트랜지스터와, 제 2 용량 소자와, 제 3 용량 소자와, 제 2 발광 디바이스를 가지고, 제 3 트랜지스터의 소스 및 드레인 중 한쪽은 제 2 용량 소자의 한쪽 전극과 전기적으로 접속되고, 제 2 용량 소자의 한쪽 전극은 제 3 용량 소자의 한쪽 전극과 전기적으로 접속되고, 제 3 용량 소자의 다른 쪽 전극은 제 4 트랜지스터의 소스 및 드레인 중 한쪽과 전기적으로 접속되고, 제 2 용량 소자의 한쪽 전극은 제 5 트랜지스터의 게이트와 전기적으로 접속되고, 제 5 트랜지스터의 소스 및 드레인 중 한쪽은 제 2 발광 디바이스의 한쪽 전극과 전기적으로 접속되고, 제 1 발광 디바이스는 한 쌍의 전극 사이에 하나의 발광 유닛을 가지는 성글 구조이고, 제 2 발광 디바이스는 한 쌍의 전극 사이에 2개 이상의 발광 유닛이 직렬로 접속된 텐덤 구조인 표시 장치이다.
- [0015] 제 1 발광 디바이스는 적색광 또는 녹색광을 발하고, 제 2 발광 디바이스는 청색광 또는 백색광을 발하는 것이 바람직하다.

- [0016] 제 1 발광 디바이스의 다른 쪽 전극 및 제 2 발광 디바이스의 다른 쪽 전극은 투광성 도전막이고, 상기 투광성 도전막은 제 1 발광 디바이스 및 제 2 발광 디바이스와 중첩되지 않는 금속 배선과 접하는 것이 바람직하다.
- [0017] 제 1 트랜지스터 내지 제 5 트랜지스터는 채널 형성 영역에 금속 산화물을 가지고, 금속 산화물은 In과 Zn과 M(M은 Al, Ti, Ga, Sn, Y, Zr, La, Ce, Nd, 또는 Hf)을 가지는 것이 바람직하다.

### 발명의 효과

- [0018] 본 발명의 일 형태를 사용함으로써, 신뢰성이 높은 EL 표시 장치를 제공할 수 있다. 또는 소비전력이 낮은 EL 표시 장치를 제공할 수 있다. 또는 신규 EL 표시 장치 등을 제공할 수 있다. 또는 상기 EL 표시 장치의 구동 방법을 제공할 수 있다. 또는 신규 반도체 장치 등을 제공할 수 있다.

### 도면의 간단한 설명

- [0019] 도 1은 화소 회로를 설명하는 도면이다.
- 도 2의 (A)는 발광 디바이스의 등가 회로이다. 도 2의 (B)는 전압 강하를 설명하는 도면이다.
- 도 3은 화소 회로의 동작을 설명하는 타이밍 차트이다.
- 도 4의 (A)는 화소 회로를 설명하는 도면이다. 도 4의 (B), (C)는 부화소의 조합을 설명하는 도면이다.
- 도 5는 화소 회로의 동작을 설명하는 타이밍 차트이다.
- 도 6의 (A), (B)는 화소 회로를 설명하는 도면이다.
- 도 7의 (A), (B)는 화소 회로를 설명하는 도면이다.
- 도 8은 표시 장치를 설명하는 블록도이다.
- 도 9의 (A) 내지 (C)는 표시 장치를 설명하는 도면이다.
- 도 10의 (A), (B)는 터치 패널을 설명하는 도면이다.
- 도 11의 (A), (B)는 표시 장치를 설명하는 도면이다.
- 도 12의 (A), (B)는 표시 장치를 설명하는 도면이다.
- 도 13의 (A) 내지 (C)는 보조 배선을 설명하는 도면이다.
- 도 14의 (A) 내지 (C)는 발광 디바이스를 설명하는 도면이다.
- 도 15의 (A) 내지 (D)는 발광 디바이스를 설명하는 도면이다.
- 도 16의 (A1) 내지 (C2)는 트랜지스터를 설명하는 도면이다.
- 도 17의 (A1) 내지 (C2)는 트랜지스터를 설명하는 도면이다.
- 도 18의 (A1) 내지 (C2)는 트랜지스터를 설명하는 도면이다.
- 도 19의 (A1) 내지 (C2)는 트랜지스터를 설명하는 도면이다.
- 도 20의 (A) 내지 (F)는 전자 기기를 설명하는 도면이다.

### 발명을 실시하기 위한 구체적인 내용

- [0020] 실시형태에 대하여 도면을 사용하여 자세히 설명한다. 다만 본 발명은 이하의 설명에 한정되지 않으며, 본 발명의 취지 및 그 범위로부터 벗어남이 없이 그 형태 및 자세한 사항을 다양하게 변경할 수 있다는 것은 통상의 기술자라면 용이하게 이해할 수 있다. 따라서 본 발명은 이하에 기재되는 실시형태의 내용에 한정하여 해석되는 것은 아니다. 또한 이하에서 설명하는 발명의 구성에서 동일한 부분 또는 같은 기능을 가지는 부분에는 동일한 부호를 다른 도면 간에서 공통적으로 사용하고, 그 반복 설명은 생략하는 경우가 있다. 또한 도면을 구성하는 같은 요소의 해칭을 다른 도면 간에서 적절히 생략 또는 변경하는 경우도 있다.
- [0021] 또한 회로도상에서는 단일 요소로서 도시된 경우에도 기능적으로 문제가 없으면 상기 요소가 복수로 구성되어도 좋다. 예를 들어 스위치로서 동작하는 트랜지스터는 복수가 직렬 또는 병렬로 접속되어도 좋은 경우가 있다.

또한 용량 소자를 분할하여 복수의 위치에 배치하여도 좋은 경우가 있다.

[0022] 또한 하나의 도전체가 배선, 전극, 및 단자와 같은 복수의 기능을 겸비하는 경우가 있고, 본 명세서에서는 동일한 요소에 대하여 복수의 호칭을 사용하는 경우가 있다. 또한 회로도상에서 요소 간이 직접 접속되는 것처럼 도시된 경우에도 실제로는 상기 요소 간이 복수의 도전체를 통하여 접속되어 있는 경우가 있고, 본 명세서에서는 이와 같은 구성도 직접 접속의 범주에 포함한다.

[0023] (실시형태 1)

[0024] 본 실시형태에서는 본 발명의 일 형태인 표시 장치에 대하여 도면을 참조하여 설명한다.

[0025] 본 발명의 일 형태는 데이터를 가산하는 기능을 가지는 화소가 제공된 EL 표시 장치이다. 상기 화소에는 기억 노드가 제공되고, 상기 기억 노드에 제 1 데이터가 유지될 수 있다. 상기 화소에서는, 제 1 데이터에 용량 결합에 의하여 제 2 데이터를 부가하여, 제 3 데이터를 생성할 수 있다. 발광 디바이스는 제 3 데이터에 따라 동작한다.

[0026] 또한 상기 EL 표시 장치에는, 데이터를 가산하는 기능을 가지지 않는 화소도 제공된다. 따라서, 특정의 화소에서만 데이터를 가산하는 동작이 수행된다. 이 특정의 화소에는, 발광할 때 높은 전압을 필요로 하는 발광 디바이스, 또는 높은 전압이 인가되는 것이 바람직한 발광 디바이스가 제공된다.

[0027] 이와 같이 화소마다 기능을 나누면, 기록의 고속화 및 발광 디바이스의 신뢰성 향상이 가능하다. 또한 비교적 높은 전압을 화소 내에서 생성시킬 수 있기 때문에, 높은 전압을 출력하는 특별한 데이터 드라이버를 사용하지 않고, 범용 데이터 드라이버를 사용할 수 있다. 따라서, 저소비전력화 및 제조 비용 절감이 가능하다.

[0028] 도 1은 본 발명의 일 형태의 표시 장치에 사용할 수 있는 화소(10a)를 설명하는 도면이다. 화소(10a)는 n행  $m$  열( $n, m$ 은 1 이상의 자연수)에 제공된 화소(11R),  $n$ 행  $m+1$ 열에 제공된 화소(11G),  $n$ 행  $m+2$ 열에 제공된 화소(11B)의 3개의 부화소를 가진다. 화소(11R)는 적색광, 화소(11G)는 녹색광, 화소(11B)는 청색광을 각각 발하고, 3개의 부화소가 발하는 광으로 표시를 컬러화할 수 있다.

[0029] 화소(11R)는 트랜지스터(101)와, 트랜지스터(102)와, 용량 소자(103)와, 발광 디바이스(106R)를 가진다. 발광 디바이스(106R)는 적색광을 발하는 구성을 가진다.

[0030] 화소(11G)가 가지는 요소는, 발광 디바이스(106R) 대신에 발광 디바이스(106G)를 가지는 점 외에는 화소(11R)와 마찬가지이다. 발광 디바이스(106G)는 녹색광을 발하는 구성을 가진다.

[0031] 화소(11R)에 있어서, 트랜지스터(101)의 소스 및 드레인 중 한쪽은 용량 소자(103)의 한쪽 전극과 전기적으로 접속된다. 용량 소자(103)의 한쪽 전극은 트랜지스터(102)의 게이트와 전기적으로 접속된다. 트랜지스터(102)의 소스 및 드레인 중 한쪽은 발광 디바이스(106R)의 한쪽 전극과 전기적으로 접속된다. 용량 소자(103)의 다른 쪽 전극은 예를 들어 트랜지스터(102)의 소스 및 드레인 중 한쪽과 전기적으로 접속된다. 화소(11G)의 요소도 화소(11R)의 요소와 같은 접속 형태로 할 수 있다.

[0032] 화소(11B)는 트랜지스터(111)와, 트랜지스터(112)와, 트랜지스터(113)와, 용량 소자(114)와, 용량 소자(115)와, 발광 디바이스(116B)를 가진다. 발광 디바이스(116B)는 청색광을 발하는 구성을 가진다. 자세한 사항에 대해서는 후술하지만, 화소(11B)에서는 용량 소자(115)의 용량 결합에 의하여, 트랜지스터(111) 및 트랜지스터(112)로부터 입력되는 2개의 데이터를 가산할 수 있다.

[0033] 트랜지스터(111)의 소스 및 드레인 중 한쪽은 용량 소자(114)의 한쪽 전극과 전기적으로 접속된다. 용량 소자(114)의 한쪽 전극은 용량 소자(115)의 한쪽 전극과 전기적으로 접속된다. 용량 소자(115)의 다른 쪽 전극은 트랜지스터(112)의 소스 및 드레인 중 한쪽과 전기적으로 접속된다. 용량 소자(114)의 한쪽 전극은 트랜지스터(113)의 게이트와 전기적으로 접속된다. 트랜지스터(113)의 소스 및 드레인 중 한쪽은 발광 디바이스(116B)의 한쪽 전극과 전기적으로 접속된다. 용량 소자(114)의 다른 쪽 전극은 예를 들어 트랜지스터(113)의 소스 및 드레인 중 한쪽과 전기적으로 접속된다.

[0034] 트랜지스터(101)의 게이트 및 트랜지스터(111)의 게이트는 배선(121[n])과 전기적으로 접속된다. 트랜지스터(112)의 게이트는 배선(122[n])과 전기적으로 접속된다.

[0035] 화소(11R)에 있어서, 트랜지스터(101)의 소스 및 드레인 중 다른 쪽은 배선(123[m])과 전기적으로 접속된다. 화소(11G)에 있어서, 트랜지스터(101)의 소스 및 드레인 중 다른 쪽은 배선(123[m+1])과 전기적으로 접속된다. 화소(11B)에 있어서, 트랜지스터(111)의 소스 및 드레인 중 다른 쪽은 배선(123[m+2])과 전기적으로 접속되고,

트랜지스터(112)의 소스 및 드레인 중 다른 쪽은 배선(124[m+2])과 전기적으로 접속된다.

[0036] 트랜지스터(102)의 소스 및 드레인 중 다른 쪽, 그리고 트랜지스터(113)의 소스 및 드레인 중 다른 쪽은 배선(128)과 전기적으로 접속된다. 발광 디바이스(106R, 106G, 116B)의 다른 쪽 전극은 배선(129)과 전기적으로 접속된다.

[0037] 배선(121[n], 122[n])은 트랜지스터의 동작을 제어하기 위한 신호선으로서의 기능을 가질 수 있다. 배선(123[m] 내지 123[m+2])은 화상 데이터를 공급하는 신호선으로서의 기능을 가질 수 있다. 배선(124[m+2])은 기준 전위 또는 화상 데이터 등을 공급하는 신호선으로서의 기능을 가질 수 있다. 배선(128, 129)은 전원선으로서의 기능을 가질 수 있다. 도 1에 나타낸 발광 디바이스의 접속 형태에서, 예를 들어 배선(128)은 고전위를 공급하는 전원선이 될 수 있고, 배선(129)은 저전위를 공급하는 전원선 또는 GND 전위선이 될 수 있다.

[0038] 화소(11R)에서, 트랜지스터(101)의 소스 및 드레인 중 한쪽, 용량 소자(103)의 한쪽 전극, 및 트랜지스터(102)의 게이트가 접속되는 배선을 노드(NM[R])라고 한다. 마찬가지로 화소(11G)에서, 상기 배선을 노드(NM[G])라고 한다. 화소(11B)에서, 트랜지스터(111)의 소스 및 드레인 중 한쪽, 용량 소자(114)의 한쪽 전극, 용량 소자(115)의 한쪽 전극, 및 트랜지스터(113)의 게이트가 접속되는 배선을 노드(NM[B])라고 한다.

[0039] 노드(NM[R]), 노드(NM[G]), 노드(NM[B])는 기억 노드이다. 예를 들어 화소(11R)에서는 트랜지스터(101)를 도통시킴으로써, 배선(123[m])에 공급된 데이터를 노드(NM[R])에 기록할 수 있다. 또한 트랜지스터(101)를 비도통으로 함으로써, 상기 데이터가 노드(NM[R])에서 유지될 수 있다. 노드(NM[G]), 노드(NM[B])에 대해서도 마찬가지이다.

[0040] 트랜지스터(101) 및 트랜지스터(111)에 오프 전류가 매우 낮은 트랜지스터를 사용함으로써, 노드(NM[R]), 노드(NM[G]), 노드(NM[B])의 전위를 장시간 동안 유지하는 것이 가능해진다. 따라서, 정지 화상 등에서는 데이터를 기록하는 프레임 주파수를 저감할 수 있어, 표시 장치를 저소비전력화할 수 있다. 또한 용량 소자(115)를 통하여 노드(NM[B])의 전위가 변화되는 것을 역제하기 위하여, 트랜지스터(112)에도 오프 전류가 낮은 트랜지스터를 사용하는 것이 바람직하다.

[0041] 상기 트랜지스터에는 예를 들어 금속 산화물을 채널 형성 영역에 사용한 트랜지스터(이하, OS 트랜지스터)를 사용할 수 있다.

[0042] 또한 트랜지스터(101, 111)뿐만 아니라, 화소를 구성하는 그 외의 트랜지스터로서 OS 트랜지스터를 적용하여도 좋다. 또한 트랜지스터(101, 111)로서, Si를 채널 형성 영역에 가지는 트랜지스터(이하, Si 트랜지스터)를 적용하여도 좋다. 또는 OS 트랜지스터와 Si 트랜지스터의 양쪽을 사용하여 화소를 구성하여도 좋다. 또한 상기 Si 트랜지스터로서는 비정질 실리콘을 가지는 트랜지스터, 결정성 실리콘(대표적으로는, 저온 폴리실리콘, 단결정 실리콘)을 가지는 트랜지스터 등을 들 수 있다.

[0043] OS 트랜지스터에 사용하는 반도체 재료로서는 에너지 캡이 2eV 이상, 바람직하게는 2.5eV 이상, 더 바람직하게는 3eV 이상인 금속 산화물을 사용할 수 있다. 대표적으로는 인듐을 포함한 산화물 반도체 등이 있고, 예를 들어 후술하는 CAAC-OS 또는 CAC-OS 등을 사용할 수 있다. CAAC-OS는 결정을 구성하는 원자가 안정적이고, 신뢰성을 중시하는 트랜지스터 등에 적합하다. 또한 CAC-OS는 고이동도 특성을 나타내므로, 고속 구동을 수행하는 트랜지스터 등에 적합하다.

[0044] OS 트랜지스터는 에너지 캡이 크기 때문에, 수  $yA/\mu m$ (채널 폭  $1\mu m$ 당 전류값)라는 매우 낮은 오프 전류 특성을 나타낸다. 또한 OS 트랜지스터는 임팩트 이온화, 애벌란시(avalanche) 항복, 및 단채널 효과 등이 일어나지 않는다는 등, Si 트랜지스터와는 상이한 특징을 가지고, 내압이 높고 신뢰성이 높은 회로를 형성할 수 있다. 또한 Si 트랜지스터에서 문제가 되는 결정성의 불균일성에 기인하는 전기 특성의 변동도 OS 트랜지스터에서는 일어나기 어렵다.

[0045] OS 트랜지스터가 가지는 반도체층은, 예를 들어 인듐, 아연, 및 M(알루미늄, 타이타늄, 갈륨, 저마늄, 이트륨, 지르코늄, 란타넘, 세륨, 주석, 네오디뮴, 또는 하프늄 등의 금속)을 포함하는 In-M-Zn계 산화물로 표기되는 막으로 할 수 있다. In-M-Zn계 산화물은 대표적으로 스퍼터링법에 의하여 형성할 수 있다. 또는 ALD(Atomic layer deposition)법에 의하여 형성하여도 좋다.

[0046] In-M-Zn계 산화물을 스퍼터링법에 의하여 형성하기 위하여 사용되는 스퍼터링 타깃의 금속 원소의 원자수비는  $In \geq M$ ,  $Zn \geq M$ 을 만족시키는 것이 바람직하다. 이와 같은 스퍼터링 타깃의 금속 원소의 원자수비로서는,  $In:M:Zn=1:1:1$ ,  $In:M:Zn=1:1:1.2$ ,  $In:M:Zn=3:1:2$ ,  $In:M:Zn=4:2:3$ ,  $In:M:Zn=4:2:4.1$ ,  $In:M:Zn=5:1:6$ ,

In:M:Zn=5:1:7, In:M:Zn=5:1:8 등이 바람직하다. 또한 성막되는 반도체층의 원자수비는 각각 상기 스퍼터링 타깃에 포함되는 금속 원소의 원자수비의 ±40%의 변동을 포함한다.

[0047] 반도체층으로서는 캐리어 밀도가 낮은 산화물 반도체를 사용한다. 예를 들어 반도체층에는 캐리어 밀도가  $1 \times 10^{17}/\text{cm}^3$  이하, 바람직하게는  $1 \times 10^{15}/\text{cm}^3$  이하, 더 바람직하게는  $1 \times 10^{13}/\text{cm}^3$  이하, 더욱 바람직하게는  $1 \times 10^{11}/\text{cm}^3$  이하, 더욱더 바람직하게는  $1 \times 10^{10}/\text{cm}^3$  미만이고,  $1 \times 10^{-9}/\text{cm}^3$  이상인 산화물 반도체를 사용할 수 있다. 이와 같은 산화물 반도체를 고순도 진성 또는 실질적으로 고순도 진성인 산화물 반도체라고 부른다. 상기 산화물 반도체는 결함 준위 밀도가 낮고, 안정된 특성을 가지는 산화물 반도체라고 할 수 있다.

[0048] 또한 이들에 한정되지 않고, 필요로 하는 트랜지스터의 반도체 특성 및 전기 특성(전계 효과 이동도, 문턱 전압 등)에 따라 적절한 조성의 산화물 반도체를 사용하면 좋다. 또한 필요로 하는 트랜지스터의 반도체 특성을 얻기 위하여, 반도체층의 캐리어 밀도나 불순물 농도, 결함 밀도, 금속 원소와 산소의 원자수비, 원자 간 거리, 밀도 등을 적절한 것으로 하는 것이 바람직하다.

[0049] 반도체층을 구성하는 산화물 반도체에 14족 원소의 하나인 실리콘이나 탄소가 포함되면, 산소 결손이 증가되어 n형화된다. 그러므로 반도체층에서의 실리콘이나 탄소의 농도(2차 이온 질량 분석법(SIMS: Secondary Ion Mass Spectrometry)으로 얻어지는 농도)를  $2 \times 10^{18} \text{ atoms}/\text{cm}^3$  이하, 바람직하게는  $2 \times 10^{17} \text{ atoms}/\text{cm}^3$  이하로 한다.

[0050] 또한 알칼리 금속 및 알칼리 토금속은 산화물 반도체와 결합하면 캐리어를 생성하는 경우가 있고, 트랜지스터의 오프 전류가 증대되는 경우가 있다. 그러므로 반도체층에서의 알칼리 금속 또는 알칼리 토금속의 농도(SIMS로 얻어지는 농도)를  $1 \times 10^{18} \text{ atoms}/\text{cm}^3$  이하, 바람직하게는  $2 \times 10^{16} \text{ atoms}/\text{cm}^3$  이하로 한다.

[0051] 또한 반도체층을 구성하는 산화물 반도체에 질소가 포함되면, 캐리어인 전자가 생기고 캐리어 밀도가 증가되어 n형화되기 쉽다. 이 결과, 질소가 포함되는 산화물 반도체를 사용한 트랜지스터는 노멀리 온 특성이 되기 쉽다. 그러므로 반도체층에서의 질소 농도(SIMS로 얻어지는 농도)는  $5 \times 10^{18} \text{ atoms}/\text{cm}^3$  이하로 하는 것이 바람직하다.

[0052] 또한 반도체층을 구성하는 산화물 반도체에 수소가 포함되면 금속 원자와 결합하는 산소와 반응하여 물이 되기 때문에 산화물 반도체 내에 산소 결손을 형성하는 경우가 있다. 산화물 반도체 내의 채널 형성 영역에 산소 결손이 포함되면, 트랜지스터는 노멀리 온 특성이 되는 경우가 있다. 또한 산소 결손에 수소가 들어간 결함은 도너로서 기능하고, 캐리어인 전자가 생성되는 경우가 있다. 또한 수소의 일부가 금속 원자와 결합하는 산소와 결합하여, 캐리어인 전자가 생성되는 경우가 있다. 따라서 수소가 많이 포함되어 있는 산화물 반도체를 사용한 트랜지스터는 노멀리 온 특성이 되기 쉽다.

[0053] 산소 결손에 수소가 들어간 결함은 산화물 반도체의 도너로서 기능할 수 있다. 그러나 상기 결함을 정량적으로 평가하는 것은 어렵다. 그러므로 산화물 반도체에서는 도너 농도가 아니라 캐리어 농도로 평가되는 경우가 있다. 따라서 본 명세서 등에서는 산화물 반도체의 파라미터로서 도너 농도가 아니라 전계가 인가되지 않는 상태를 상정한 캐리어 농도를 사용하는 경우가 있다. 즉 본 명세서 등에 기재된 "캐리어 농도"는 "도너 농도"라고 바꿔 말할 수 있는 경우가 있다.

[0054] 따라서 산화물 반도체 내의 수소는 가능한 한 저감되어 있는 것이 바람직하다. 구체적으로는, 산화물 반도체에서 SIMS로 얻어지는 수소 농도를  $1 \times 10^{20} \text{ atoms}/\text{cm}^3$  미만, 바람직하게는  $1 \times 10^{19} \text{ atoms}/\text{cm}^3$  미만, 더 바람직하게는  $5 \times 10^{18} \text{ atoms}/\text{cm}^3$  미만, 더 바람직하게는  $1 \times 10^{18} \text{ atoms}/\text{cm}^3$  미만으로 한다. 수소 등의 불순물이 충분히 저감된 산화물 반도체를 트랜지스터의 채널 형성 영역에 사용함으로써, 안정된 전기 특성을 부여할 수 있다.

[0055] 또한 반도체층은 예를 들어 비단결정 구조이어도 좋다. 비단결정 구조는 예를 들어 c축으로 배향된 결정을 가지는 CAAC-OS(C-Axis Aligned Crystalline Oxide Semiconductor), 다결정 구조, 미결정 구조, 또는 비정질 구조를 포함한다. 비단결정 구조에서 비정질 구조는 결함 준위 밀도가 가장 높고, CAAC-OS는 결함 준위 밀도가 가장 낮다.

[0056] 비정질 구조의 산화물 반도체막은 예를 들어 원자 배열이 무질서하며 결정 성분을 가지지 않는다. 또는 비정질 구조의 산화물막은 예를 들어 완전한 비정질 구조이며, 결정부를 가지지 않는다.

[0057] 또한 반도체층이 비정질 구조의 영역, 미결정 구조의 영역, 다결정 구조의 영역, CAAC-OS의 영역, 단결정 구조의 영역 중 2종류 이상을 가지는 혼합막이어도 좋다. 혼합막은 예를 들어 상술한 영역 중 어느 2종류 이상의

영역을 포함하는 단층 구조 또는 적층 구조를 가지는 경우가 있다.

[0058] 이하에서는, 비단결정의 반도체층의 일 형태인 CAC(Cloud-Aligned Composite)-OS의 구성에 대하여 설명한다.

[0059] CAC-OS란, 예를 들어 산화물 반도체를 구성하는 원소가 0.5nm 이상 10nm 이하, 바람직하게는 1nm 이상 2nm 이하, 또는 그 근방의 크기로 편재한 재료의 하나의 구성이다. 또한 이하에서는 산화물 반도체에서 하나 또는 그 이상의 금속 원소가 편재하고, 상기 금속 원소를 가지는 영역이 0.5nm 이상 10nm 이하, 바람직하게는 1nm 이상 2nm 이하, 또는 그 근방의 크기로 혼합된 상태를 모자이크 패턴 또는 패치 패턴이라고도 한다.

[0060] 또한 산화물 반도체는 적어도 인듐을 포함하는 것이 바람직하다. 특히 인듐 및 아연을 포함하는 것이 바람직하다. 또한 이들에 더하여 알루미늄, 갈륨, 이트륨, 구리, 바나듐, 베릴륨, 봉소, 실리콘, 타이타늄, 철, 니켈, 저마늄, 지르코늄, 몰리브데늄, 란타늄, 세륨, 네오디뮴, 하프늄, 탄탈럼, 텉스텐, 및 마그네슘 등 중에서 선택된 1종류 또는 복수 종류가 포함되어도 좋다.

[0061] 예를 들어 In-Ga-Zn 산화물에서의 CAC-OS(CAC-OS 중에서도 In-Ga-Zn 산화물을 특히 CAC-IGZO라고 불러도 좋음)란, 인듐 산화물(이하,  $In_{X1}$ ( $X1$ 은 0보다 큰 실수(實數))로 함) 또는 인듐 아연 산화물(이하,  $In_{X2}Zn_{Y2}O_{Z2}$ ( $X2$ ,  $Y2$ , 및  $Z2$ 는 0보다 큰 실수)로 함)과, 갈륨 산화물(이하,  $GaO_{X3}$ ( $X3$ 은 0보다 큰 실수)으로 함) 또는 갈륨 아연 산화물(이하,  $Ga_{X4}Zn_{Y4}O_{Z4}$ ( $X4$ ,  $Y4$ , 및  $Z4$ 는 0보다 큰 실수)로 함) 등으로 재료가 분리함으로써 모자이크 패턴이 되고, 모자이크 패턴의  $In_{X1}$  또는  $In_{X2}Zn_{Y2}O_{Z2}$ 가 막 내에 균일하게 분포된 구성(이하, 클라우드상(cloud-like)이라고도 함)이다.

[0062] 즉 CAC-OS는  $GaO_{X3}$ 이 주성분인 영역과,  $In_{X2}Zn_{Y2}O_{Z2}$  또는  $In_{X1}$ 이 주성분인 영역이 혼합되는 구성을 가지는 복합산화물 반도체이다. 또한 본 명세서에서 예를 들어 제 1 영역의 원소 M에 대한 In의 원자수비가 제 2 영역의 원소 M에 대한 In의 원자수비보다 큰 것을, 제 1 영역은 제 2 영역과 비교하여 In의 농도가 높다고 한다.

[0063] 또한 IGZO는 통칭이며, In, Ga, Zn, 및 O로 이루어지는 하나의 화합물을 말하는 경우가 있다. 대표적인 예로서,  $InGaO_3(ZnO)_{m1}$ ( $m1$ 은 자연수) 또는  $In_{(1+x0)}Ga_{(1-x0)}O_3(ZnO)_{m0}$ ( $-1 \leq x0 \leq 1$ ,  $m0$ 은 임의의 수)으로 나타내어지는 결정성 화합물을 들 수 있다.

[0064] 상기 결정성 화합물은 단결정 구조, 다결정 구조, 또는 CAAC 구조를 가진다. 또한 CAAC 구조는 복수의 IGZO의 나노 결정이 c축 배향을 가지고 또한 a-b면에서는 배향하지 않고 연결된 결정 구조이다.

[0065] 한편, CAC-OS는 산화물 반도체의 재료 구성에 관한 것이다. CAC-OS란 In, Ga, Zn, 및 O를 포함한 재료 구성에서, 일부에 Ga를 주성분으로 하는 나노 입자상으로 관찰되는 영역과, 일부에 In을 주성분으로 하는 나노 입자상으로 관찰되는 영역이 각각 모자이크 패턴으로 무작위로 분산되어 있는 구성을 말한다. 따라서 CAC-OS에서 결정 구조는 부차적인 요소이다.

[0066] 또한 CAC-OS는 조성이 상이한 2종류 이상의 막의 적층 구조를 포함하지 않는 것으로 한다. 예를 들어 In을 주성분으로 하는 막과, Ga를 주성분으로 하는 막의 2층으로 이루어지는 구조는 포함하지 않는다.

[0067] 또한  $GaO_{X3}$ 이 주성분인 영역과,  $In_{X2}Zn_{Y2}O_{Z2}$  또는  $In_{X1}$ 이 주성분인 영역에서는, 명확한 경계를 관찰할 수 없는 경우가 있다.

[0068] 또한 갈륨 대신에 알루미늄, 이트륨, 구리, 바나듐, 베릴륨, 봉소, 실리콘, 타이타늄, 철, 니켈, 저마늄, 지르코늄, 몰리브데늄, 란타늄, 세륨, 네오디뮴, 하프늄, 탄탈럼, 텉스텐, 및 마그네슘 등 중에서 선택된 1종류 또는 복수 종류가 포함되는 경우, CAC-OS는 일부에 상기 금속 원소를 주성분으로 하는 나노 입자상으로 관찰되는 영역과, 일부에 In을 주성분으로 하는 나노 입자상으로 관찰되는 영역이 각각 모자이크 패턴으로 무작위로 분산되어 있는 구성을 말한다.

[0069] CAC-OS는 예를 들어 기관을 의도적으로 가열하지 않는 조건하에서 스팍터링법으로 형성할 수 있다. 또한 CAC-OS를 스팍터링법으로 형성하는 경우, 성막 가스로서 불활성 가스(대표적으로는 아르곤), 산소 가스, 및 질소 가스 중에서 선택된 어느 하나 또는 복수를 사용하면 좋다. 또한 성막 시의 성막 가스의 총유량에 대한 산소 가스의 유량비는 낮을수록 바람직하고, 예를 들어 산소 가스의 유량비를 0% 이상 30% 미만, 바람직하게는 0% 이상 10% 이하로 하는 것이 바람직하다.

[0070] CAC-OS는 X선 회절(XRD: X-ray diffraction) 측정법의 하나인 Out-of-plane법에 의한  $\Theta/2\Theta$  스캔을 사용하여

측정하였을 때 명확한 피크가 관찰되지 않는다는 특징을 가진다. 즉 X선 회절 측정으로부터 측정 영역의 a-b면 방향 및 c축 방향의 배향이 보이지 않는 것을 알 수 있다.

[0071] 또한 CAC-OS는 프로브 직경이 1nm인 전자선(나노 범 전자선이라고도 함)을 조사함으로써 얻어지는 전자선 회절 패턴에서, 링 형상으로 휘도가 높은 영역(링 영역)과, 상기 링 영역에 복수의 휘점이 관측된다. 따라서 전자선 회절 패턴으로부터 CAC-OS의 결정 구조가 평면 방향 및 단면 방향에서 배향성을 가지지 않는 nc(nano-crystal) 구조를 가지는 것을 알 수 있다.

[0072] 또한 예를 들어 In-Ga-Zn 산화물에서의 CAC-OS에서는 에너지 분산형 X선 분광법(EDX: Energy Dispersive X-ray spectroscopy)을 사용하여 취득한 EDX 매팅에 의하여,  $\text{GaO}_{x_3}$ 이 주성분인 영역과,  $\text{In}_{x_2}\text{Zn}_{y_2}\text{O}_{z_2}$  또는  $\text{InO}_{x_1}$ 이 주성분인 영역이 편재되고 혼합된 구조를 가지는 것을 확인할 수 있다.

[0073] CAC-OS는 금속 원소가 균일하게 분포된 IGZO 화합물과는 상이한 구조이고, IGZO 화합물과는 상이한 성질을 가진다. 즉 CAC-OS는  $\text{GaO}_{x_3}$  등이 주성분인 영역과,  $\text{In}_{x_2}\text{Zn}_{y_2}\text{O}_{z_2}$  또는  $\text{InO}_{x_1}$ 이 주성분인 영역으로 서로 상분리(相分離)되어, 각 원소를 주성분으로 하는 영역이 모자이크 패턴인 구조를 가진다.

[0074] 여기서,  $\text{In}_{x_2}\text{Zn}_{y_2}\text{O}_{z_2}$  또는  $\text{InO}_{x_1}$ 이 주성분인 영역은  $\text{GaO}_{x_3}$  등이 주성분인 영역과 비교하여 도전성이 높은 영역이다. 즉  $\text{In}_{x_2}\text{Zn}_{y_2}\text{O}_{z_2}$  또는  $\text{InO}_{x_1}$ 이 주성분인 영역을 캐리어가 흐름으로써, 산화물 반도체로서의 도전성이 발현된다. 따라서  $\text{In}_{x_2}\text{Zn}_{y_2}\text{O}_{z_2}$  또는  $\text{InO}_{x_1}$ 이 주성분인 영역이 산화물 반도체 내에 클라우드상으로 분포됨으로써 높은 전계 효과 이동도( $\mu$ )를 실현할 수 있다.

[0075] 한편,  $\text{GaO}_{x_3}$  등이 주성분인 영역은  $\text{In}_{x_2}\text{Zn}_{y_2}\text{O}_{z_2}$  또는  $\text{InO}_{x_1}$ 이 주성분인 영역과 비교하여 절연성이 높은 영역이다. 즉,  $\text{GaO}_{x_3}$  등이 주성분인 영역이 산화물 반도체 내에 분포됨으로써 누설 전류가 억제되어 양호한 스위칭 동작을 실현할 수 있다.

[0076] 따라서 CAC-OS를 반도체 소자에 사용한 경우,  $\text{GaO}_{x_3}$  등에 기인하는 절연성과,  $\text{In}_{x_2}\text{Zn}_{y_2}\text{O}_{z_2}$  또는  $\text{InO}_{x_1}$ 에 기인하는 도전성이 상보적으로 작용함으로써, 높은 온 전류( $I_{on}$ ) 및 높은 전계 효과 이동도( $\mu$ )를 실현할 수 있다.

[0077] 또한 CAC-OS를 사용한 반도체 소자는 신뢰성이 높다. 따라서 CAC-OS는 다양한 반도체 장치의 구성 재료로서 적합하다.

[0078] 화소(11R)에서는, 노드(NM[R])에 필요한 데이터를 한 번의 기록 동작으로 기록하고, 상기 데이터에 따라 발광 디바이스(106R)의 발광을 제어한다. 화소(11G)도 마찬가지이다. 한편, 화소(11B)에서는, 노드(NM[B])에 제 1 데이터를 기록한 후, 용량 결합에 의하여 제 2 데이터를 제 1 데이터에 가산하고, 생성된 제 3 데이터에 따라 발광 디바이스(116B)의 발광을 제어한다.

[0079] 바꿔 말하면, 적색광, 녹색광을 발하는 발광 디바이스에는 비교적 낮은 전압을 인가하고, 청색광을 발하는 발광 디바이스에는 비교적 높은 전압을 인가한다.

[0080] 여기서, 청색광을 발하는 발광 디바이스에 높은 전압을 인가하는 이점에 대하여 설명한다.

[0081] 발광 디바이스가 가지는 발광층에는 형광 재료 또는 인광 재료가 사용된다. 형광 재료를 사용한 발광 디바이스는 수명이 비교적 긴 반면, 입력한 전력을 최대 25%밖에 광으로 변환할 수 없어 발광 효율이 낮다. 한편, 인광 재료를 사용한 발광 디바이스는 입력한 전력을 이론상 100% 광으로 변환할 수 있다. 그러나, 일반적으로 인광 재료에는 고가의 희금속이 사용된다. 또한 수율, 정체 등 생산성에도 문제가 있어, 비용 면에서 문제가 있다. 현재로서, 양산에 사용할 수 있는 인광 재료는 적색 및 녹색에 한정되어 있고, 청색에는 형광 재료가 사용된다.

[0082] 따라서, 동일한 소자 구조로 투입 전력이 동일하면, 청색을 발하는 발광 디바이스는 적색 또는 녹색을 발하는 발광 디바이스보다 휘도가 저하된다. 발광 디바이스의 휘도는 전류에 비례하기 때문에, 전압을 높여 큰 전류를 흘림으로써 휘도를 상승시키는 것은 가능하다. 그러나, 소자에 큰 전류를 흘리면 전류 스트레스로 인하여 소자 수명이 짧아진다는 문제가 생긴다.

[0083] 그러므로, 청색의 발광 디바이스는 텐덤 구조로 하는 것이 바람직하다. 텐덤 구조에서는 소자 하나당 전류 스트레스를 적게 할 수 있어, 소자 수명을 길게 할 수 있다. 또한 소자 수명의 영향을 허용할 수 있으면 싱글 구조를 사용하여도 좋다.

- [0084] 또한 본 명세서에서는, 한 쌍의 전극 사이에서 2개 이상의 발광 유닛을 직렬로 접속시킨 구조를 텐덤 구조라고 부른다. 또한 텐덤 구조에서는, 복수의 발광 유닛 사이에 전하 발생층이 제공되는 것이 바람직하다. 또한 한 쌍의 전극 사이에 하나의 발광 유닛이 제공된 구조를 싱글 구조라고 부른다. 또한 발광 유닛은, 적어도 발광층을 가지면 좋고, 그 외의 기능층(정공 수송층, 정공 주입층, 전자 수송층, 전자 주입층 등)을 가져도 좋다. 또한 발광 유닛의 자세한 사항에 대해서는 실시형태 2에서 설명한다.
- [0085] 예를 들어, 도 2의 (A)에 나타낸 바와 같이, 화소 회로에 제공된 2층 텐덤의 발광 디바이스(120)의 등가 회로는 2개의 다이오드(119)가 직렬로 접속된 형태를 가진다.
- [0086] 도 2의 (B)는 발광 디바이스(다이오드)의 순방향 특성을 설명하는 I-V 특성을 나타낸 것이다. 어떤 발광 디바이스의 순방향 전압이 " $V_f$ " 일 때 2개의 같은 발광 디바이스가 직렬로 접속되면, 2개의 발광 디바이스에 전류가 흐르기 시작하는 전압은 " $2V_f$ " 이상이 된다.
- [0087] 한편, 텐덤 구조에서는 복수의 발광 유닛으로부터 발광이 얻어지기 때문에, 같은 전류를 흘린 경우에는 싱글 구조보다 높은 발광 강도를 얻을 수 있다. 또한 싱글 구조에서 큰 전류를 흘림으로써 발광 강도를 높이는 경우보다 신뢰성을 향상시킬 수 있다.
- [0088] 상술한 바와 같이 텐덤 구조에서는, 발광 디바이스에 공급하는 전압을 높일 필요가 있다. 따라서, 고전압 출력의 데이터 드라이버가 필요한 경우가 있다. 그러나, 본 발명의 일 형태에서는 데이터 드라이버가 출력하는 전압을 화소 회로에서 가산함으로써 비교적 높은 전압을 생성할 수 있기 때문에, 저소비전력으로 동작할 수 있다. 또한 고전압 출력의 데이터 드라이버를 불필요하게 할 수 있어, 범용 데이터 드라이버 등을 사용할 수 있다. 또는 고전압 출력의 데이터 드라이버를 사용하여도 동작시키기 어려운 표시 디바이스(표시 소자라고도 함)를 동작시킬 수도 있다.
- [0089] 또한 본 실시형태에서는, 기록 시간을 단축하기 위하여 화소(11B)에만 데이터의 가산 기능을 제공한 예를 나타내었지만, 본 발명의 일 형태는 이에 한정되지 않고, 화소(11R) 및 화소(11G)에도 상기 기능을 제공하여도 좋다.
- [0090] 화소(11B)에서는 우선, 노드(NM[B])에 제 1 데이터(가중치:  $W$ )를 기록한다. 이때, 용량 소자(115)의 다른 쪽 전극에는 기준 전위 " $V_0$ "을 공급하고, 용량 소자(115)에서는 " $W-V_0$ "을 유지한다. 다음으로, 노드(NM[B])를 플로팅 상태로 하고, 용량 소자(115)의 다른 쪽 전극에 제 2 데이터(데이터:  $D$ )를 공급한다.
- [0091] 이때, 용량 소자(115)의 용량값을  $C_{115}$ 로 하고, 노드(NM[B])의 용량값을  $C_{NM[B]}$ 로 하면, 노드(NM[B])의 전위는 " $W+(C_{115}/(C_{115}+C_{NM[B]})) \times (D-V_0)$ "이 된다. 여기서,  $C_{115}$ 의 값을 크게 하고  $C_{NM[B]}$ 의 값을 무시할 수 있게 되면, 노드(NM)의 전위는 " $W+D-V_0$ "이 된다.
- [0092] 따라서, " $W=D$ ", " $V_0=0V$ "고,  $C_{115}$ 가  $C_{NM[B]}$ 에 비하여 충분히 크면, 노드(NM[B])의 전위는 " $2D$ "에 가까워진다. 즉, 데이터 드라이버로부터 화소에 출력된 전위의 약 2배의 전위인 제 3 데이터("2D")를 노드(NM[B])에 공급할 수 있게 된다.
- [0093] 도 3에 나타낸 타이밍 차트를 사용하여, 도 1에 나타낸 화소(10a)의 동작의 일례에 대하여 설명한다. 또한 이하의 설명에서는 고전위를 "H"로, 저전위를 "L"로 나타낸다. 또한 화소(11[R])에 공급되는 데이터를 " $D_R$ ", 화소(11[G])에 공급되는 데이터를 " $D_G$ ", 화소(11[B])에 공급되는 제 1 데이터(가중치에 상당함)를 " $D_{1B}$ ", 제 2 데이터(데이터에 상당함)를 " $D_{2B}$ "로 한다. " $V_0$ "으로서는 예를 들어 OV, GND 전위, 또는 특정의 기준 전위를 사용할 수 있다.
- [0094] 또한 여기서는 전위의 분배, 결합, 또는 손실에서 회로의 구성이나 동작 타이밍 등에 기인하는 자세한 변화는 감안하지 않는다. 또한 용량 소자를 사용한 용량 결합에 의한 전위의 변화는 상기 용량 소자와, 접속되는 요소의 용량비에 의존하지만, 설명의 명료화를 위하여 상기 요소의 용량값은 충분히 작은 값으로 가정한다. 또한 도 3에서는 선 순차 방식의 데이터 기록을 예시하였지만, 점 순차 방식을 사용하여도 좋다.
- [0095] 시각(T1)에서 배선(121[n])의 전위를 "H", 배선(122[n])의 전위를 "H"로 하면, 화소(11R, 11G)에서 트랜지스터(101)가 도통된다. 또한 화소(11B)에서 트랜지스터(111) 및 트랜지스터(112)가 도통된다.

- [0096] 시각(T1)에서, 화소(11[R])의 노드(NM[R])에는 배선(123[m])에 공급되는 "D<sub>R</sub>"가 기록된다.
- [0097] 또한 화소(11[G])의 노드(NM[G])에는 배선(123[m+1])에 공급되는 "D<sub>G</sub>"가 기록된다.
- [0098] 또한 화소(11[B])의 노드(NM[B])에는 배선(123[m+2])에 공급되는 "D<sub>IB</sub>"가 기록된다.
- [0099] 용량 소자(115)의 다른 쪽 전극의 전위는 배선(124[m+2])에 공급되는 전위 "V<sub>0</sub>"이다. 상기 동작은 나중의 가산 동작(용량 결합 동작)을 수행하기 위한 리셋 동작이다. 이때, 용량 소자(115)에는 "D<sub>IB</sub>-V<sub>0</sub>"이 유지된다.
- [0100] 시각(T2)에서, 배선(121[n])의 전위를 "L"로 하면, 트랜지스터(101, 111)는 비도통이 되고, 노드(NM[R]), 노드(NM[G]), 및 노드(NM[B])의 전위는 유지된다. 화소(11R) 및 화소(11G)에서는, 노드(NM[R]) 또는 노드(NM[G])의 전위에 따라 다음 프레임의 동작까지 표시가 계속된다.
- [0101] 또한 시각(T2)에서, 배선(124[m+2])에 "D<sub>2B</sub>"가 공급되면 용량 소자(115)의 다른 쪽 전극의 전위의 변화분 "D<sub>2B</sub>-V<sub>0</sub>"이 용량 소자(115)와 노드(NM[B])의 용량비에 따라 노드(NM[B])에 가산된다. 상기 동작은 가산 동작이고, 노드(NM[B])의 전위는 "D<sub>IB</sub>+(D<sub>2B</sub>-V<sub>0</sub>)'"이 된다. 이때, "V<sub>ref</sub>"=0이면 노드(NM[B])의 전위는 "D<sub>IB</sub>+D<sub>2B</sub>'"가 된다.
- [0102] 여기서 D<sub>IB</sub>=D<sub>2B</sub>이고, 노드(NM[B])의 용량이 용량 소자(115)의 용량보다 충분히 작은 경우에는, "D<sub>IB</sub>+D<sub>2B</sub>'"는 "2D<sub>IB</sub>"에 가까운 값이 된다. 따라서, 데이터 드라이버가 출력하는 데이터 전위의 약 2배의 데이터 전위를 표시 디바이스에 공급할 수 있다.
- [0103] 시각(T3)에서, 배선(122[n])의 전위를 "L"로 하면, 트랜지스터(112)는 비도통이 되고 노드(NM[B])의 전위는 유지되므로, 다음 프레임의 동작까지 표시가 계속된다. 이상이 화소(10a)의 동작에 대한 설명이다. 이와 같은 동작에 의하여, 입력되는 전압이 낮아도 텐덤 구조의 발광 디바이스를 동작시킬 수 있다.
- [0104] 도 1에 나타낸 화소(10a)는 화소(11R), 화소(11G), 화소(11B)의 3개의 부화소를 가지는 구성이지만, 백색광을 발하는 화소(11W)를 부화소로서 더 가지는 구성이어도 좋다. 부화소에 백색을 가함으로써 화면의 밝기를 높일 수 있기 때문에, 화소(10a)를 사용한 경우보다 낮은 전력으로 같은 정도의 밝기를 실현할 수 있다. 화소의 총 수가 증가하기 때문에, 대화면의 텔레비전이나 디지털 사이니지 등의 용도에 적합하다.
- [0105] 도 4의 (A)는 화소(11R), 화소(11G), 화소(11B), 화소(11W)의 4개의 부화소를 가지는 화소(10b)에 대하여 설명하는 도면이다. 화소(10b)는 화소(10a)가 가지는 3개의 부화소에, n행 m+3열에 제공된 화소(11W)의 부화소를 더 추가한 구성이다. 화소(11W)의 회로 구성은 화소(11B)와 같고, 백색광을 발하는 발광 디바이스(116W)를 가진다.
- [0106] 백색 발광을 얻기 위해서는, 적색, 녹색, 청색의 3색의 발광이 가능한 발광 디바이스, 또는 서로 보색의 관계인 2색의 발광이 가능한 발광 디바이스 등을 사용할 수 있다. 따라서, 상술한 청색 발광 디바이스와 마찬가지로, 텐덤 구조인 것이 바람직하다. 여기서, 백색광을 발하는 발광 디바이스(116W)로서, 적색, 녹색, 청색의 각 발광 유닛을 가지는 3층 텐덤 구조의 발광 디바이스를 사용하는 경우를 상정하여 설명한다.
- [0107] 화소(11W)는 도 4의 (A)에 나타낸 바와 같이 화소(11B)와 같은 구성을 가지고, 배선(123[m+3]) 및 배선(124[m+3])과 전기적으로 접속된다.
- [0108] 도 5에 나타낸 타이밍 차트를 사용하여, 도 4의 (A)에 나타낸 화소(10b)의 동작의 일례에 대하여 설명한다. 또한 화소(10a)와 공통되는 설명의 자세한 사항은 생략한다. 이하의 설명에서, 화소(11[W])에 공급되는 제 1 데이터(가중치에 상당함)를 "D<sub>1W</sub>", 제 2 데이터(데이터에 상당함)를 "D<sub>2W</sub>"라고 한다.
- [0109] 또한 3층 텐덤의 발광 디바이스의 발광에는 2층 텐덤의 발광 디바이스보다 높은 전압이 필요하기 때문에, 여기서는 노드(NM[W])의 전위가 "3D<sub>1W</sub>"가 되는 동작에 대하여 설명한다.
- [0110] 화소(11R), 화소(11G), 화소(11B)의 기본 동작은 화소(10a)와 같기 때문에, 여기서는 화소(11W)의 동작에 대해서만 설명한다.
- [0111] 시각(T1)에서 배선(121[n])의 전위를 "H", 배선(122[n])의 전위를 "H"로 하면, 화소(11W)에서 트랜지스터(111) 및 트랜지스터(112)가 도통된다.

- [0112] 시각(T1)에서, 화소(11[W])의 노드(NM[W])에는 배선(123[m+3])에 공급되는 "D<sub>1W</sub>"가 기록된다.
- [0113] 또한 용량 소자(115)의 다른 쪽 전극의 전위는 배선(124[m+3])에 공급되는 전위 "-D<sub>2W</sub>"이다. 상기 동작은 나중의 가산 동작(용량 결합 동작)을 수행하기 위한 리셋 동작이다. 이때, 용량 소자(115)에는 "D<sub>1W</sub>-(-D<sub>2W</sub>)"가 유지된다.
- [0114] 시각(T2)에서, 배선(121[n])의 전위를 "L"로 하면, 트랜지스터(111)는 비도통이 되고, 노드(NM[W])의 전위는 유지된다.
- [0115] 또한 시각(T2)에서, 배선(124[m+3])에 "D<sub>2W</sub>"가 공급되면 용량 소자(115)의 다른 쪽 전극의 전위의 변화분 "D<sub>2W</sub>-(-D<sub>2W</sub>)"가 용량 소자(115)와 노드(NM[W])의 용량비에 따라 전위 노드(NM[W])에 가산된다. 상기 동작은 가산 동작이고, 노드(NM[W])의 전위는 "D<sub>1W</sub>+(D<sub>2W</sub>-(-D<sub>2W</sub>))'"가 된다.
- [0116] 여기서 D<sub>1W</sub>=D<sub>2W</sub>이고, 노드(NM[W])의 용량이 용량 소자(115)의 용량보다 충분히 작은 경우에는, "D<sub>1W</sub>+(D<sub>2W</sub>-(-D<sub>2W</sub>))'"는 "3D<sub>1W</sub>"에 가까운 값이 된다. 따라서, 데이터 드라이버가 출력하는 데이터 전위의 약 3배의 데이터 전위를 표시 디바이스에 공급할 수 있다.
- [0117] 시각(T3)에서, 배선(122[n])의 전위를 "L"로 하면, 트랜지스터(112)는 비도통이 되고 노드(NM[W])의 전위는 유지되므로, 다음 프레임의 동작까지 표시가 계속된다. 이상이 화소(10b)에서의 화소(11W)의 동작에 대한 설명이다. 이와 같은 동작에 의하여, 3층 텐덤 구조의 발광 디바이스이어도 작은 입력 전압으로 동작시킬 수 있다.
- [0118] 또한 화소(10b)는 도 4의 (B)에 나타낸 바와 같이, R(적색), G(녹색), B(청색), W(백색)의 총 4개의 색을 발하는 부화소로 화소가 구성된다. 그 외의 베리에이션으로서, 도 4의 (C)에 나타낸 화소(10c)와 같이, RGB, WRG, BWR, GBW의 조합으로 하고, 3개의 색을 발하는 부화소로 화소가 구성되어도 좋다. 또한 부화소의 색 구성에 대해서는 RGBW에 한정되지 않는다. 예를 들어 RGBW 외에, Y(황색), M(마젠타), C(시안) 등 중 어느 하나 이상의 색을 발하는 부화소를 포함하여 화소가 구성되어도 좋다.
- [0119] 본 발명의 일 형태는 도 1 또는 도 4의 (A)와 상이한 구성의 화소 회로에도 적용할 수 있다. 또한 이하에서는, 화소(11B)에 대하여 설명하지만, 그 외의 화소도 마찬가지의 구성으로 할 수 있다.
- [0120] 예를 들어 도 6의 (A)에 나타낸 바와 같이, 발광 디바이스(116B)의 한쪽 전극을 배선(128)과 전기적으로 접속하고, 발광 디바이스(116B)의 다른 쪽 전극을 트랜지스터(113)의 소스 및 드레인 중 다른 쪽과 전기적으로 접속하여도 좋다.
- [0121] 또한 도 6의 (B)에 나타낸 바와 같이, 도 1 또는 도 4의 (A)의 구성에 트랜지스터(117)를 부가한 구성으로 하여도 좋다. 트랜지스터(117)의 소스 및 드레인 중 한쪽은 트랜지스터(113)의 소스 및 드레인 중 한쪽과 전기적으로 접속된다. 트랜지스터(117)의 소스 및 드레인 중 다른 쪽은 발광 디바이스(116B)의 한쪽 전극과 전기적으로 접속된다. 트랜지스터(117)의 게이트는 배선(130)과 전기적으로 접속된다. 배선(130)은 트랜지스터의 도통을 제어하는 신호선으로서의 기능을 가질 수 있다.
- [0122] 상기 구성에서는 노드(NM[B])의 전위가 트랜지스터(113)의 문턱 전압 이상이고 트랜지스터(117)가 도통되었을 때 발광 디바이스(116B)에 전류가 흐른다. 따라서 트랜지스터(117)의 도통을 제어함으로써 가중치(W)와 데이터(D)의 가산 동작 후의 임의의 타이밍에서 발광 디바이스(116B)의 발광을 시작할 수 있다.
- [0123] 또한 도 7의 (A)에 나타낸 바와 같이, 도 1 또는 도 4의 (A)의 구성에 트랜지스터(118)를 부가한 구성으로 하여도 좋다. 트랜지스터(118)의 소스 및 드레인 중 한쪽은 트랜지스터(113)의 소스 및 드레인 중 한쪽과 전기적으로 접속된다. 트랜지스터(118)의 소스 및 드레인 중 다른 쪽은 배선(131)과 전기적으로 접속된다. 트랜지스터(118)의 게이트는 배선(132)과 전기적으로 접속된다. 배선(132)은 트랜지스터의 도통을 제어하는 신호선으로서의 기능을 가질 수 있다.
- [0124] 배선(131)은 기준 전위 등의 특정 전위의 공급원과 전기적으로 접속될 수 있다. 배선(131)으로부터 트랜지스터(113)의 소스 및 드레인 중 한쪽에 특정 전위를 공급함으로써, 트랜지스터(113)의 소스 전위를 확정시키고 화상 데이터의 기록을 안정화시킬 수도 있다. 또한 발광 디바이스(116B)의 발광의 타이밍을 제어할 수도 있다.
- [0125] 또한 배선(131)은 외부 회로와 접속될 수 있고, 모니터선으로서의 기능을 가질 수도 있다. 상기 외부 회로는 상기 특정 전위의 공급원, 트랜지스터(111)의 전기 특성을 취득하는 기능, 및 보정 데이터를 생성하는 기능 중

하나 이상을 가질 수 있다.

[0126] 또한 본 발명의 일 형태의 화소 회로에서는 도 7의 (B)에 나타낸 바와 같이, 트랜지스터에 백 게이트를 제공한 구성으로 하여도 좋다. 도 7의 (B)는 백 게이트가 프런트 게이트와 전기적으로 접속된 구성을 나타낸 것이고, 온 전류를 높이는 효과를 가진다. 또는 백 게이트가 정전위를 공급할 수 있는 배선과 전기적으로 접속된 구성이어도 좋다. 상기 구성에서는 트랜지스터의 문턱 전압을 제어할 수 있다. 상기 구성은 도 6의 (A), (B), 도 7의 (A)의 구성에도 적용할 수 있다.

[0127] 도 8은 본 발명의 일 형태의 표시 장치를 설명하는 블록도이다. 표시 장치는 열 방향 및 행 방향으로 배치된 화소(10a)와, 게이트 드라이버(12a)와, 게이트 드라이버(12b)와, 소스 드라이버(데이터 드라이버)(13)를 가진다. 게이트 드라이버(12a)는 화소(11R), 화소(11G), 및 화소(11B)와 전기적으로 접속된다. 게이트 드라이버(12b)는 화소(11B)와 전기적으로 접속된다. 소스 드라이버(13)는 화소(11R), 화소(11G), 및 화소(11B)와 전기적으로 접속된다. 또한 게이트 드라이버를 분할하는 예를 나타내었지만, 모든 화소가 하나의 게이트 드라이버와 접속되는 형태이어도 좋다.

[0128] 게이트 드라이버(12a, 12b), 소스 드라이버(13)에는 예를 들어 시프트 레지스터를 사용할 수 있다. 또한 시프트 레지스터와 버퍼 회로를 조합한 구성으로 하여도 좋다. 버퍼 회로의 도통을 제어함으로써, 목적의 배선에 구동 신호 또는 화상 데이터를 선택적으로 출력할 수 있다.

[0129] 또한 앞에서는, 화소(10a)를 적용한 표시 장치를 예시하였지만, 화소(10b) 또는 화소(10c)를 적용한 표시 장치에 대해서도 같은 구성으로 할 수 있다.

[0130] 본 실시형태는 다른 실시형태 등에 기재된 구성과 적절히 조합하여 실시할 수 있다.

[0131] (실시형태 2)

[0132] 본 실시형태에서는, 발광 디바이스를 사용한 표시 장치의 구성예에 대하여 설명한다. 또한 본 실시형태에서는 실시형태 1에서 설명한 표시 장치의 요소, 동작, 및 기능의 설명은 생략한다.

[0133] 도 9의 (A) 내지 (C)는 본 발명의 일 형태를 사용할 수 있는 표시 장치의 구성을 나타낸 도면이다.

[0134] 도 9의 (A)에서는, 제 1 기판(4001) 위에 제공된 표시부(215)를 둘러싸도록 밀봉재(4005)가 제공되고, 밀봉재(4005) 및 제 2 기판(4006)으로 표시부(215)가 밀봉되어 있다.

[0135] 표시부(215)에는 실시형태 1의 도 1 또는 도 4에 나타낸 화소를 제공할 수 있다. 또한 이하에서 설명하는 주사선 구동 회로는 게이트 드라이버에 상당하고, 신호선 구동 회로는 소스 드라이버에 상당한다.

[0136] 도 9의 (A)에 나타낸, 주사선 구동 회로(221a), 신호선 구동 회로(231a), 신호선 구동 회로(232a), 및 공통선 구동 회로(241a)는 각각이 인쇄 기판(4041) 위에 제공된 접적 회로(4042)를 복수로 가진다. 접적 회로(4042)는 단결정 반도체 또는 다결정 반도체를 사용하여 형성되어 있다. 신호선 구동 회로(231a) 및 신호선 구동 회로(232a)는 실시형태 1에 나타낸 소스 드라이버의 기능을 가진다. 주사선 구동 회로(221a)는 실시형태 1에 나타낸 게이트 드라이버의 기능을 가진다. 공통선 구동 회로(241a)는 실시형태 1에 나타낸 전원선 등에 규정의 전위를 공급하는 기능을 가진다.

[0137] 주사선 구동 회로(221a), 공통선 구동 회로(241a), 신호선 구동 회로(231a), 및 신호선 구동 회로(232a)에 공급되는 각종 신호 및 전위는 FPC(Flexible printed circuit)(4018)를 통하여 공급된다.

[0138] 주사선 구동 회로(221a) 및 공통선 구동 회로(241a)가 가지는 접적 회로(4042)는 표시부(215)에 선택 신호를 공급하는 기능을 가진다. 신호선 구동 회로(231a) 및 신호선 구동 회로(232a)가 가지는 접적 회로(4042)는 표시부(215)에 화상 데이터를 공급하는 기능을 가진다. 접적 회로(4042)는 제 1 기판(4001) 위의 밀봉재(4005)로 둘러싸여 있는 영역과는 다른 영역에 실장되어 있다.

[0139] 또한 접적 회로(4042)의 접속 방법은 특별히 한정되는 것은 아니고, 와이어 본딩법, COG(Chip On Glass)법, TCP(Tape Carrier Package)법, COF(Chip On Film)법 등을 사용할 수 있다.

[0140] 도 9의 (B)는 신호선 구동 회로(231a) 및 신호선 구동 회로(232a)에 포함되는 접적 회로(4042)를 COG법으로 실장하는 예를 나타낸 것이다. 또한 구동 회로의 일부 또는 전체를 표시부(215)와 같은 기판 위에 일체로 형성하여, 시스템 온 패널(system-on-panel)을 형성할 수 있다.

[0141] 도 9의 (B)에서는 주사선 구동 회로(221a) 및 공통선 구동 회로(241a)를 표시부(215)와 같은 기판 위에 형성하

는 예를 나타내었다. 구동 회로를 표시부(215) 내의 화소 회로와 동시에 형성함으로써 부품 점수를 산감할 수 있다. 따라서 생산성을 높일 수 있다.

[0142] 또한 도 9의 (B)에서는 제 1 기판(4001) 위에 제공된 표시부(215)와, 주사선 구동 회로(221a) 및 공통선 구동 회로(241a)를 둘러싸도록, 밀봉재(4005)가 제공되어 있다. 또한 표시부(215), 주사선 구동 회로(221a), 및 공통선 구동 회로(241a) 위에 제 2 기판(4006)이 제공되어 있다. 따라서 표시부(215), 주사선 구동 회로(221a), 및 공통선 구동 회로(241a)는 제 1 기판(4001)과 밀봉재(4005)와 제 2 기판(4006)에 의하여, 표시 디바이스와 함께 밀봉되어 있다.

[0143] 또한 도 9의 (B)에서는 신호선 구동 회로(231a) 및 신호선 구동 회로(232a)를 별도로 형성하고 제 1 기판(4001)에 실장한 예를 나타내었지만, 이 구성에 한정되지 않는다. 주사선 구동 회로를 별도로 형성하고 실장하여도 좋고, 신호선 구동 회로의 일부 또는 주사선 구동 회로의 일부를 별도로 형성하고 실장하여도 좋다. 또한 도 9의 (C)에 나타낸 바와 같이, 신호선 구동 회로(231a) 및 신호선 구동 회로(232a)를 표시부(215)와 같은 기판 위에 형성하여도 좋다.

[0144] 또한 표시 장치는 표시 디바이스가 밀봉된 상태인 패널과, 상기 패널에 컨트롤러를 포함하는 IC 등이 실장된 상태인 모듈을 포함하는 경우가 있다.

[0145] 또한 제 1 기판 위에 제공된 표시부 및 주사선 구동 회로는 트랜지스터를 복수로 가진다. 주변 구동 회로가 가지는 트랜지스터와, 표시부의 화소 회로가 가지는 트랜지스터의 구조는 같아도 좋고, 상이하여도 좋다. 주변 구동 회로가 가지는 트랜지스터는 모두 같은 구조이어도 좋고, 2종류 이상의 구조가 조합되어 사용되어도 좋다. 마찬가지로 화소 회로가 가지는 트랜지스터는 모두 같은 구조이어도 좋고, 2종류 이상의 구조가 조합되어 사용되어도 좋다.

[0146] 또한 제 2 기판(4006) 위에는 입력 장치를 제공할 수 있다. 도 9에 나타낸 표시 장치에 입력 장치를 제공한 구성은 터치 패널로서 기능시킬 수 있다.

[0147] 본 발명의 일 형태의 터치 패널이 가지는 검지 소자(센서 소자라고도 함)에 한정은 없다. 손가락이나 스타일러스 등의 피검지체의 근접 또는 접촉을 검지할 수 있는 다양한 센서를 검지 소자로서 적용할 수 있다.

[0148] 센서의 방식으로서는, 예를 들어 정전 용량 방식, 저항막 방식, 표면 탄성파 방식, 적외선 방식, 광학 방식, 감압 방식 등 다양한 방식을 사용할 수 있다.

[0149] 본 실시형태에서는 정전 용량 방식의 검지 소자를 가지는 터치 패널을 예로 들어 설명한다.

[0150] 정전 용량 방식으로서는 표면형 정전 용량 방식, 투영형 정전 용량 방식 등이 있다. 또한 투영형 정전 용량 방식으로서는 자기 용량 방식, 상호 용량 방식 등이 있다. 상호 용량 방식을 사용하면, 여러 지점을 동시에 검지 할 수 있기 때문에 바람직하다.

[0151] 본 발명의 일 형태의 터치 패널은 따로 제작된 표시 장치와 검지 소자를 접합시키는 구성, 표시 디바이스를 지지하는 기판 및 대향 기판 중 한쪽 또는 양쪽에 검지 소자를 구성하는 전극 등을 제공하는 구성 등 다양한 구성을 적용할 수 있다.

[0152] 도 10의 (A), (B)에 터치 패널의 일례를 나타내었다. 도 10의 (A)는 터치 패널(4210)의 사시도이다. 도 10의 (B)는 입력 장치(4200)의 사시 개략도이다. 또한 명료화를 위하여 대표적인 구성 요소만을 나타내었다.

[0153] 터치 패널(4210)은 따로 제작된 표시 장치와 검지 소자를 접합시킨 구성이다. 터치 패널(4210)은 입력 장치(4200)와 표시 장치를 가지고, 이들이 중첩되어 제공되어 있다.

[0154] 입력 장치(4200)는 기판(4263), 전극(4227), 전극(4228), 복수의 배선(4237), 복수의 배선(4238), 및 복수의 배선(4239)을 가진다. 예를 들어 전극(4227)은 배선(4237) 또는 배선(4238)과 전기적으로 접속될 수 있다. 또한 전극(4228)은 배선(4239)과 전기적으로 접속될 수 있다. FPC(4272b)는 복수의 배선(4237), 복수의 배선(4238), 및 배선(4239)의 각각과 전기적으로 접속된다. FPC(4272b)에는 IC(4273b)를 제공할 수 있다.

[0155] 또는 표시 장치의 제 1 기판(4001)과 제 2 기판(4006) 사이에 터치 센서를 제공하여도 좋다. 제 1 기판(4001)과 제 2 기판(4006) 사이에 터치 센서를 제공하는 경우에는 정전 용량 방식의 터치 센서 외에, 광전 변환 소자를 사용한 광학식 터치 센서를 적용하여도 좋다.

[0156] 도 11의 (A) 및 (B)는 도 9의 (B)에서 쇄선 N1-N2로 나타낸 부분의 단면도이다. 도 11의 (A)는 제 2 기판

(4006) 방향으로 광을 사출하는 톱 이미션형 표시 장치를 나타낸 것이고, 도 11의 (B)는 제 1 기판(4001) 방향으로 광을 사출하는 보텀 이미션형 표시 장치를 나타낸 것이다. 본 발명의 일 형태는 양쪽 모두의 형태에 적용할 수 있다. 또는 제 1 기판(4001) 방향 및 제 2 기판(4006) 방향으로 광을 사출하는 듀얼 이미션형에 적용할 수도 있다.

[0157] 도 11의 (A) 및 (B)에 나타낸 표시 장치는 전극(4015)을 가지고, 전극(4015)은 이방성 도전층(4019)을 통하여 FPC(4018)가 가지는 단자와 전기적으로 접속된다. 또한 도 11의 (A) 및 (B)에서, 전극(4015)은 절연층(4112), 절연층(4111), 및 절연층(4110)에 형성된 개구에서 배선(4014)과 전기적으로 접속된다.

[0158] 전극(4015)은 제 1 전극층(4030)과 같은 도전층으로 형성되고, 배선(4014)은 트랜지스터(4010) 및 트랜지스터(4011)의 소스 전극 및 드레인 전극과 같은 도전층으로 형성되어 있다.

[0159] 또한 제 1 기판(4001) 위에 제공된 표시부(215)와 주사선 구동 회로(221a)는 트랜지스터를 복수로 가지고, 도 11의 (A) 및 (B)에는 표시부(215)에 포함되는 트랜지스터(4010) 및 주사선 구동 회로(221a)에 포함되는 트랜지스터(4011)를 예시하였다. 또한 도 11의 (A) 및 (B)에서는 트랜지스터(4010) 및 트랜지스터(4011)로서 보텀 게이트형 트랜지스터를 예시하였지만, 톱 게이트형 트랜지스터이어도 좋다.

[0160] 도 11의 (A) 및 (B)에서는 트랜지스터(4010) 및 트랜지스터(4011) 위에 절연층(4112)이 제공되어 있다. 또한 절연층(4112) 위에 격벽(4510)이 형성되어 있다.

[0161] 또한 트랜지스터(4010) 및 트랜지스터(4011)는 절연층(4102) 위에 제공되어 있다. 또한 트랜지스터(4010) 및 트랜지스터(4011)는 절연층(4111) 위에 형성된 전극(4017)을 가진다. 전극(4017)은 백 게이트 전극으로서 기능할 수 있다.

[0162] 또한 도 11의 (A) 및 (B)에 나타낸 표시 장치는 용량 소자(4020)를 가진다. 용량 소자(4020)는 트랜지스터(4010)의 게이트 전극과 같은 공정으로 형성된 전극(4021)과, 소스 전극 및 드레인 전극과 같은 공정으로 형성된 전극을 가진다. 이들 전극은 절연층(4103)을 개재(介在)하여 중첩되어 있다.

[0163] 일반적으로, 표시 장치의 화소부에 제공되는 용량 소자의 용량은 화소부에 배치되는 트랜지스터의 누설 전류 등을 고려하여 전하가 소정의 기간 유지될 수 있도록 설정된다. 용량 소자의 용량은 트랜지스터의 오프 전류 등을 고려하여 설정하면 좋다.

[0164] 표시부(215)에 제공된 트랜지스터(4010)는 표시 디바이스와 전기적으로 접속된다.

[0165] 또한 도 11의 (A) 및 (B)에 나타낸 표시 장치는 절연층(4111)과 절연층(4104)을 가진다. 절연층(4111)과 절연층(4104)으로서 불순물 원소를 투과시키기 어려운 절연층을 사용한다. 절연층(4111)과 절연층(4104) 사이에 트랜지스터의 반도체층을 끼우면, 외부로부터의 불순물 침입을 방지할 수 있다.

[0166] 또한 표시 장치에 포함되는 표시 디바이스로서 일렉트로루미네스نس를 이용하는 발광 디바이스(EL 소자)를 적용할 수 있다. EL 소자는 한 쌍의 전극 사이에 발광성 화합물을 포함하는 층("EL층"이라고도 함)을 가진다. EL 소자의 문턱 전압보다 큰 전위차를 한 쌍의 전극 사이에 발생시키면, EL층에 양극 측으로부터 정공이 주입되고, 음극 측으로부터 전자가 주입된다. 주입된 전자와 정공은 EL층에서 재결합하고, EL층에 포함되는 발광 물질이 발광한다.

[0167] EL 소자로서는 예를 들어, 유기 EL 소자 또는 무기 EL 소자를 사용할 수 있다. 또한 발광 재료로서 화합물 반도체를 사용하는 LED(미니 LED, 마이크로 LED를 포함함)도 EL 소자의 하나이고, LED를 사용할 수도 있다.

[0168] 유기 EL 소자에서는 전압을 인가함으로써, 한쪽 전극으로부터 전자가, 다른 쪽 전극으로부터 정공이 각각 EL층에 주입된다. 그리고, 이들 캐리어(전자 및 정공)가 재결합함으로써, 발광성 유기 화합물이 여기 상태를 형성하고, 이 여기 상태가 기저 상태로 되돌아갈 때 발광한다. 이와 같은 메커니즘 때문에 이 발광 디바이스는 전류 여기형 발광 디바이스라고 불린다.

[0169] 또한 EL층은 발광성 화합물 외에, 정공 주입성이 높은 물질, 정공 수송성이 높은 물질, 정공 블록 재료, 전자 수송성이 높은 물질, 전자 주입성이 높은 물질, 또는 양극성 물질(전자 수송성 및 정공 수송성이 높은 물질) 등을 가져도 좋다.

[0170] EL층은 증착법(진공 증착법을 포함함), 전사법, 인쇄법, 잉크젯법, 도포법 등의 방법으로 형성될 수 있다.

[0171] 무기 EL 소자는 그 소자 구성에 따라 분산형 무기 EL 소자와 박막형 무기 EL 소자로 분류된다. 분산형 무기 EL

소자는 발광 재료의 입자를 바인더 내로 분산시킨 발광층을 가지는 것이며, 발광 메커니즘은 도너 준위와 억셉터 준위를 이용하는 도너-억셉터 재결합형 발광이다. 박막형 무기 EL 소자는 발광층을 유전체층 사이에 끼우고, 또한 그것을 전극 사이에 끼운 구조를 가지고, 발광 메커니즘은 금속 이온의 내각 전자 전이(inner-shell electron transition)를 이용하는 국재형 발광이다.

[0172] 또한 발광 디바이스로서, 화합물 반도체를 사용한 마이크로 LED를 사용하여도 좋다. 또한 여기서는, 발광 디바이스로서 유기 EL 소자를 사용하여 설명한다.

[0173] 표시 디바이스인 발광 디바이스(4513)는 표시부(215)에 제공된 트랜지스터(4010)와 전기적으로 접속되어 있다. 또한 발광 디바이스(4513)의 구성은 제 1 전극층(4030), EL층(4511), 제 2 전극층(4031)의 적층 구조이지만, 이 구성에 한정되지 않는다. 발광 디바이스(4513)로부터 추출되는 광의 방향 등에 따라 발광 디바이스(4513)의 구성은 적절히 변경할 수 있다. 발광 디바이스(4513)로부터의 발광을 추출하기 위하여, 발광 디바이스(4513)는 적어도 한 쌍의 전극 중 한쪽이 투광성을 가지면 좋다.

[0174] 격벽(4510)은 유기 절연 재료 또는 무기 절연 재료를 사용하여 형성한다. 특히 감광성 수지 재료를 사용하여 제 1 전극층(4030) 위에 개구부를 형성하고, 그 개구부의 측면이 연속된 곡률을 가지는 경사면이 되도록 형성하는 것이 바람직하다.

[0175] 톱 이미션형의 경우, 도 12의 (A)에 나타낸 바와 같이, 격벽(4510) 위에 배선(4515)을 제공하여도 좋다. 톱 이미션형에서는 제 2 전극층(4031)이 공통 전극으로서 제공된다. 제 2 전극층(4031)은 광이 사출되는 측에 형성되기 때문에, 투광성 도전막이 사용된다. 투광성 도전막에는 금속보다 저항이 높은 산화물 도전막 등이 사용되기 때문에, 전압 강하로 인하여 표시부 면 내에서 표시 품위가 불균일하게 되는 경우가 있다.

[0176] 따라서, 금속 등의 저저항 재료로 배선(4515)을 형성하고, 배선(4515)과 제 2 전극층(4031)이 직접 접하는 구성으로 한다. 이와 같은 구성으로 함으로써, 배선(4515)을, 제 2 전극층(4031)의 저항을 실질적으로 저하시키기 위한 보조 배선으로서 기능시킬 수 있어, 표시 품위를 향상시킬 수 있다.

[0177] 또한 배선(4515)은 도 12의 (B)에 나타낸 바와 같이 절연층(4112) 위에 제공되어도 좋다. 상기 구성의 경우, 배선(4515)은 제 1 전극층(4030)을 형성하는 공정을 이용하여 제작할 수 있다. 또는 트랜지스터의 게이트 전극을 형성하는 공정을 이용하여 제작하여도 좋다. 또는 트랜지스터의 소스 전극(드레인 전극)을 형성하는 공정을 이용하여 제작하여도 좋다. 또는 제 2 전극층(4031) 위에 배선(4515)을 형성하여도 좋다.

[0178] 배선(4515)은 도 13의 (A) 내지 (C)에 나타낸 바와 같이, 발광 디바이스(4513)와 중첩되지 않는 영역에 제공할 수 있다. 도 13의 (A) 내지 (C)는, 표시부의 상면도의 일부를 나타낸 것이다. 예를 들어, 도 13의 (A)에 나타낸 바와 같이, 표시부의 행 방향 또는 열 방향으로 연장되도록 배선(4515)을 제공할 수 있다. 또는 도 13의 (B)에 나타낸 바와 같이, 행 방향 및 열 방향으로 연장되도록 배선(4515)을 제공하여도 좋다. 또한 배선(4515)이 제공되는 간격은 발광 디바이스(4513)의 간격(화소의 간격)이 아니어도 되고, 도 13의 (C)에 나타낸 바와 같이 복수의 발광 디바이스(4513)를 끼우는 간격으로 제공되어도 좋다.

[0179] EL층(4511)은 도 14의 (A)에 나타낸 바와 같이, 층(4420), 발광층(4411), 층(4430) 등의 복수의 층으로 구성할 수 있다. 층(4420)은 예를 들어 전자 주입성이 높은 물질을 포함하는 층(전자 주입층) 및 전자 수송성이 높은 물질을 포함하는 층(전자 수송층) 등을 가질 수 있다. 발광층(4411)은 예를 들어 발광성 화합물을 가진다. 층(4430)은 예를 들어 정공 주입성이 높은 물질을 포함하는 층(정공 주입층) 및 정공 수송성이 높은 물질을 포함하는 층(정공 수송층)을 가질 수 있다.

[0180] 한 쌍의 전극 사이에 제공된 층(4420), 발광층(4411), 및 층(4430)을 가지는 구성은 하나의 발광 유닛(4600)으로서 기능할 수 있고, 본 명세서에서는 도 14의 (A)의 구성을 싱글 구조라고 부른다.

[0181] 또한 도 14의 (B)에 나타낸 바와 같이, 층(4420)과 층(4430) 사이에 복수의 발광층(발광층(4411, 4412, 4413))이 제공된 구성도 싱글 구조의 베리에이션이다.

[0182] 또한 도 14의 (C)에 나타낸 바와 같이, 복수의 발광 유닛(4600)(발광 유닛(4600a, 4600b))이 중간층(전하 발생층)(4440)을 개재하여 직렬로 접속된 구성을 본 명세서에서는 텐덤 구조라고 부른다. 실시형태 1에서 설명한 2 층 텐덤의 청색 발광 디바이스의 경우, 도 14의 (C)에 나타낸 구성으로 하고, 발광 유닛(4600a)이 가지는 발광층(4411) 및 발광 유닛(4600b)이 가지는 발광층(4412)에 청색을 발하는 발광층을 사용하면 좋다. 또한 본 명세서 등에서는, 도 14의 (C)에 나타낸 구성을 텐덤 구조라고 부르지만, 이에 한정되지 않고, 예를 들어 텐덤 구조를 스택(stack) 구조라고 불러도 좋다.

- [0183] 발광 디바이스(4513)의 발광색은, EL층(4511)을 구성하는 재료에 따라 적색, 녹색, 청색, 시안, 마젠타, 황색, 또는 백색 등으로 할 수 있다. 또한 발광 디바이스(4513)에 마이크로캐비티 구조를 부여함으로써 색 순도를 더 높일 수 있다.
- [0184] 백색광을 발하는 발광 디바이스는 발광층에 2종류 이상의 발광 물질을 포함하는 구성으로 하는 것이 바람직하다. 백색 발광을 얻기 위해서는, 2개 이상의 발광 물질의 각 발광이 보색의 관계가 되는 발광 물질을 선택하면 좋다.
- [0185] 발광층에는, R(적색), G(녹색), B(청색), Y(황색), O(주황색) 등의 발광을 나타내는 발광 물질을 2개 이상 포함하는 것이 바람직하다. 또는 발광 물질을 2개 이상 가지고, 각 발광 물질의 발광은 R, G, B 중 2개 이상의 색의 스펙트럼 성분을 포함하는 것이 바람직하다.
- [0186] 또한 발광 디바이스로부터의 발광의 스펙트럼이 가시광 영역의 파장(예를 들어 350nm 내지 750nm)의 범위 내에 2개 이상의 피크를 가지는 발광 디바이스를 적용하는 것이 바람직하다. 또한 황색의 파장 영역에 피크를 가지는 재료의 발광 스펙트럼은 녹색 및/또는 적색의 파장 영역에도 스펙트럼 성분을 가지는 재료인 것이 바람직하다.
- [0187] 구체적으로는, 도 15의 (A) 내지 (D)에 나타낸 바와 같이, EL층(4511)은 청색 발광을 나타내는 발광 물질을 가지는 발광 유닛(4610)과, 청색의 보색인 황색 발광을 나타내는 발광 물질을 가지는 발광 유닛(4620)을 직렬로 접속한 2층 텐덤 구조로 할 수 있다.
- [0188] 또는 도 15의 (B)에 나타낸 바와 같이, 발광 유닛(4620)을 발광 유닛(4610)으로 끼우는 형태의 3층 텐덤 구조로 하여도 좋다.
- [0190] \*또한 발광 유닛(4620)은 도 15의 (C)에 나타낸 바와 같이, 발광층(4415) 및 발광층(4416)을 가지는 구조로 하여도 좋다. 발광층(4415) 및 발광층(4416)은 발광색이 상이하고, 황색 발광을 나타내는 발광 물질을 가지는 층, 적색 발광을 나타내는 발광 물질을 가지는 층, 및 녹색 발광을 나타내는 발광 물질을 가지는 층 중 어느 것을 사용할 수 있다.
- [0191] 또한 발광 유닛(4620)은 도 15의 (D)에 나타낸 바와 같이, 발광층(4415), 발광층(4416), 및 발광층(4417)을 가지는 구조로 하여도 좋다. 발광층(4415), 발광층(4416), 및 발광층(4417)은 발광색이 각각 상이하고, 황색 발광을 나타내는 발광 물질을 가지는 층, 적색 발광을 나타내는 발광 물질을 가지는 층, 및 녹색 발광을 나타내는 발광 물질을 가지는 층 중 어느 것을 사용할 수 있다.
- [0192] 황색 발광을 나타내는 층에 적색 및/또는 녹색 발광을 나타내는 층을 추가함으로써, 색 영역을 넓힐 수 있어 표시 품위를 향상시킬 수 있다.
- [0193] 또한 EL층(4511)은 퀀텀닷(quantum dot) 등의 무기 화합물을 가져도 좋다. 예를 들어, 퀀텀닷을 발광층에 사용함으로써 발광 재료로서 기능시킬 수도 있다.
- [0194] 퀀텀닷 재료로서는, 콜로이드상 퀀텀닷 재료, 합금형 퀀텀닷 재료, 코어·셀형 퀀텀닷 재료, 코어형 퀀텀닷 재료 등을 사용할 수 있다. 또한 12족과 16족, 13족과 15족, 또는 14족과 16족의 원소 그룹을 포함하는 재료를 사용하여도 좋다. 또는 카드뮴, 셀레늄, 아연, 황, 인, 인듐, 텘루뮴, 납, 갈륨, 비소, 알루미늄 등의 원소를 포함하는 퀀텀닷 재료를 사용하여도 좋다.
- [0195] 산소, 수소, 수분, 이산화 탄소 등이 발광 디바이스(4513)에 들어가지 않도록, 제 2 전극층(4031) 및 격벽(4510) 위에 보호층을 형성하여도 좋다. 보호층으로서는 질화 실리콘, 질화산화 실리콘, 산화 알루미늄, 질화 알루미늄, 산화질화 알루미늄, 질화산화 알루미늄, DLC(Diamond Like Carbon) 등을 형성할 수 있다. 또한 제 1 기판(4001), 제 2 기판(4006), 및 밀봉재(4005)로 밀봉된 공간에는 충전재(4514)가 제공되어 밀봉되어 있다. 이와 같이, 외기에 노출되지 않도록, 기밀성이 높고 탈가스가 적은 보호 필름(접합 필름, 자외선 경화 수지 필름 등)이나 커버재로 패키징(봉입)하는 것이 바람직하다.
- [0196] 충전재(4514)로서는 질소나 아르곤 등의 불활성 기체 외에, 자외선 경화 수지 또는 열 경화 수지를 사용할 수 있고, PVC(폴리바이닐클로라이드), 아크릴계 수지, 폴리이미드, 에폭시계 수지, 실리콘(silicone)계 수지, PVB(폴리바이닐뷰티랄), 또는 EVA(에틸렌바이닐아세테이트) 등을 사용할 수 있다. 또한 충전재(4514)에 건조제가 포함되어도 좋다.

- [0197] 밀봉재(4005)에는 유리 프릿 등의 유리 재료나, 2액 혼합형 수지 등의 상온에서 경화되는 경화 수지, 광 경화성 수지, 열 경화성 수지 등의 수지 재료를 사용할 수 있다. 또한 밀봉재(4005)에 건조제가 포함되어도 좋다.
- [0198] 또한 필요에 따라 발광 디바이스의 사출면에 편광판 또는 원 편광판(타원 편광판을 포함함), 위상차판( $\lambda/4$ 판,  $\lambda/2$ 판), 컬러 필터 등의 광학 필름을 적절히 제공하여도 좋다. 또한 편광판 또는 원 편광판에 반사 방지막을 제공하여도 좋다. 예를 들어, 표면의 요철에 의하여 반사광을 확산시켜 눈부심을 저감할 수 있는 안티글레어 처리를 실시할 수 있다.
- [0199] 표시 디바이스에 전압을 인가하는 제 1 전극층 및 제 2 전극층(화소 전극층, 공통 전극층, 대향 전극층 등이라고도 함)에서는, 추출하는 광의 방향, 전극층이 제공되는 장소, 및 전극층의 패턴 구조에 따라 투광성, 반사성을 선택하면 좋다.
- [0200] 제 1 전극층(4030), 제 2 전극층(4031)에는, 산화 텅스텐을 포함하는 인듐 산화물, 산화 텅스텐을 포함하는 인듐 아연 산화물, 산화 타이타늄을 포함하는 인듐 산화물, 인듐 주석 산화물, 산화 타이타늄을 포함하는 인듐 주석 산화물, 인듐 아연 산화물, 산화 실리콘을 첨가한 인듐 주석 산화물 등의 투광성을 가지는 도전성 재료를 사용할 수 있다.
- [0201] 또한 제 1 전극층(4030), 제 2 전극층(4031)은 텅스텐(W), 몰리브데늄(Mo), 지르코늄(Zr), 하프늄(Hf), 바나듐(V), 나이오븀(Nb), 탄탈럼(Ta), 크로뮴(Cr), 코발트(Co), 니켈(Ni), 타이타늄(Ti), 백금(Pt), 알루미늄(Al), 구리(Cu), 은(Ag) 등의 금속, 그 합금, 또는 그 금속 질화물로부터 1종류 이상을 사용하여 형성될 수 있다.
- [0202] 또한 제 1 전극층(4030), 제 2 전극층(4031)은 도전성 고분자(도전성 폴리미라고도 함)를 포함하는 도전성 조성물을 사용하여 형성될 수 있다. 도전성 고분자로서는 소위  $\pi$ 전자 공액 도전성 고분자를 사용할 수 있다. 예를 들어, 폴리아닐린 또는 그 유도체, 폴리피롤 또는 그 유도체, 폴리싸이오펜 또는 그 유도체, 혹은 아닐린, 피롤, 및 싸이오펜 중 2종류 이상으로 이루어지는 공중합체 또는 그 유도체 등을 들 수 있다.
- [0203] 또한 표시 장치의 구동 회로가 가지는 트랜지스터는 정전기 등으로 인하여 파괴되기 쉽기 때문에, 보호 회로를 제공하는 것이 바람직하다. 보호 회로는 비선형 소자를 사용하여 구성되는 것이 바람직하다.
- [0204] 본 실시형태는 다른 실시형태 등에 기재된 구성과 적절히 조합하여 실시할 수 있다.
- [0205] (실시형태 3)
- [0206] 본 실시형태에서는, 상기 실시형태에 나타낸 각 트랜지스터 대신에 사용할 수 있는 트랜지스터의 일례에 대하여 도면을 참조하여 설명한다.
- [0207] 본 발명의 일 형태의 표시 장치는 보텀 게이트형 트랜지스터나 티 게이트형 트랜지스터 등 다양한 형태의 트랜지스터를 사용하여 제작할 수 있다. 따라서, 기존의 제조 라인에 맞추어, 사용하는 반도체층의 재료나 트랜지스터 구조를 용이하게 바꿀 수 있다.
- [0208] [보텀 게이트형 트랜지스터]
- [0209] 도 16의 (A1)은 보텀 게이트형 트랜지스터의 일종인 채널 보호형 트랜지스터(810)의 채널 길이 방향의 단면도이다. 도 16의 (A1)에서, 트랜지스터(810)는 기판(771) 위에 형성된다. 또한 트랜지스터(810)는 기판(771) 위에 절연층(772)을 개재하여 전극(746)을 가진다. 또한 전극(746) 위에 절연층(726)을 개재하여 반도체층(742)을 가진다. 전극(746)은 게이트 전극으로서 기능할 수 있다. 절연층(726)은 게이트 절연층으로서 기능할 수 있다.
- [0210] 또한 반도체층(742)의 채널 형성 영역 위에 절연층(741)을 가진다. 또한 반도체층(742)의 일부와 접하여 절연층(726) 위에 전극(744a) 및 전극(744b)을 가진다. 전극(744a)은 소스 전극 및 드레인 전극 중 한쪽으로서 기능할 수 있다. 전극(744b)은 소스 전극 및 드레인 전극 중 다른 쪽으로서 기능할 수 있다. 전극(744a)의 일부 및 전극(744b)의 일부는 절연층(741) 위에 형성된다.
- [0211] 절연층(741)은 채널 보호층으로서 기능할 수 있다. 채널 형성 영역 위에 절연층(741)을 제공함으로써, 전극(744a) 및 전극(744b)의 형성 시에 발생하는 반도체층(742)의 노출을 방지할 수 있다. 따라서, 전극(744a) 및 전극(744b)의 형성 시에 반도체층(742)의 채널 형성 영역이 예상되는 것을 방지할 수 있다. 본 발명의 일 형태에 따르면, 전기 특성이 양호한 트랜지스터를 실현할 수 있다.
- [0212] 또한 트랜지스터(810)는 전극(744a), 전극(744b), 및 절연층(741) 위에 절연층(728)을 가지고, 절연층(728) 위

에 절연층(729)을 가진다.

[0213] 반도체층(742)에 산화물 반도체를 사용하는 경우, 전극(744a) 및 전극(744b)에서 적어도 반도체층(742)과 접하는 부분에, 반도체층(742)의 일부로부터 산소를 빼앗아 산소 결손을 발생시킬 수 있는 재료를 사용하는 것이 바람직하다. 반도체층(742)에서 산소 결손이 발생한 영역은 캐리어 농도가 증가되므로, 상기 영역은 n형화되어 n형 영역(n<sup>+</sup> 영역)이 된다. 따라서, 상기 영역은 소스 영역 또는 드레인 영역으로서 기능할 수 있다. 반도체층(742)에 산화물 반도체를 사용하는 경우, 반도체층(742)으로부터 산소를 빼앗아 산소 결손을 발생시킬 수 있는 재료의 일례로서 텅스텐, 타이타늄 등을 들 수 있다.

[0214] 반도체층(742)에 소스 영역 및 드레인 영역이 형성됨으로써, 전극(744a) 및 전극(744b)과 반도체층(742)의 접촉 저항을 저감할 수 있다. 따라서, 전계 효과 이동도나 문턱 전압 등의 트랜지스터의 전기 특성을 양호한 것으로 할 수 있다.

[0215] 반도체층(742)에 실리콘 등의 반도체를 사용하는 경우에는, 반도체층(742)과 전극(744a) 사이 및 반도체층(742)과 전극(744b) 사이에, n형 반도체 또는 p형 반도체로서 기능하는 층을 제공하는 것이 바람직하다. n형 반도체 또는 p형 반도체로서 기능하는 층은 트랜지스터의 소스 영역 또는 드레인 영역으로서 기능할 수 있다.

[0216] 절연층(729)은 외부로부터 트랜지스터로의 불순물의 확산을 방지하거나 저감하는 기능을 가지는 재료를 사용하여 형성되는 것이 바람직하다. 또한 필요에 따라 절연층(729)을 생략할 수도 있다.

[0217] 도 16의 (A2)에 나타낸 트랜지스터(811)는 절연층(729) 위에 백 게이트 전극으로서 기능할 수 있는 전극(723)을 가지는 점에서 트랜지스터(810)와 상이하다. 전극(723)은 전극(746)과 같은 재료 및 방법으로 형성할 수 있다.

[0218] 일반적으로, 백 게이트 전극은 도전층으로 형성되고, 게이트 전극과 백 게이트 전극으로 반도체층의 채널 형성 영역을 끼우도록 배치된다. 따라서, 백 게이트 전극은 게이트 전극과 마찬가지로 기능시킬 수 있다. 백 게이트 전극의 전위는 게이트 전극과 동일한 전위로 하여도 좋고, 접지 전위(GND 전위)나 임의의 전위로 하여도 좋다. 또한 백 게이트 전극의 전위를 게이트 전극과 연동시키지 않고 독립적으로 변화시킴으로써, 트랜지스터의 문턱 전압을 변화시킬 수 있다.

[0219] 또한 전극(746) 및 전극(723)은 모두 게이트 전극으로서 기능할 수 있다. 따라서, 절연층(726), 절연층(728), 및 절연층(729)은 각각 게이트 절연층으로서 기능할 수 있다. 또한 전극(723)은 절연층(728)과 절연층(729) 사이에 제공되어도 좋다.

[0220] 또한 전극(746) 및 전극(723) 중 한쪽을 "게이트 전극"이라고 하는 경우, 다른 쪽을 "백 게이트 전극"이라고 한다. 예를 들어, 트랜지스터(811)에서 전극(723)을 "게이트 전극"이라고 하는 경우에는 전극(746)을 "백 게이트 전극"이라고 한다. 또한 전극(723)을 "게이트 전극"으로서 사용하는 경우에는 트랜지스터(811)를 톱 게이트형 트랜지스터의 일종이라고 생각할 수 있다. 또한 전극(746) 및 전극(723) 중 어느 한쪽을 "제 1 게이트 전극"이라고 하고, 다른 쪽을 "제 2 게이트 전극"이라고 하는 경우가 있다.

[0221] 반도체층(742)을 사이에 끼워 전극(746) 및 전극(723)을 제공함으로써, 또한 전극(746) 및 전극(723)을 동일한 전위로 함으로써, 반도체층(742)에서 캐리어가 흐르는 영역이 막 두께 방향에서 더 커지기 때문에, 캐리어의 이동량이 증가된다. 이 결과, 트랜지스터(811)의 온 전류가 커짐과 함께, 전계 효과 이동도가 높아진다.

[0222] 따라서, 트랜지스터(811)는 점유 면적에 대하여 큰 온 전류를 가지는 트랜지스터이다. 즉, 요구되는 온 전류에 대하여 트랜지스터(811)의 점유 면적을 작게 할 수 있다. 본 발명의 일 형태에 따르면, 트랜지스터의 점유 면적을 작게 할 수 있다. 따라서, 본 발명의 일 형태에 따르면, 접속도가 높은 반도체 장치를 실현할 수 있다.

[0223] 또한 게이트 전극과 백 게이트 전극은 도전층으로 형성되기 때문에, 트랜지스터의 외부에서 생기는 전계가 채널이 형성되는 반도체층에 작용하지 않도록 하는 기능(특히 정전기 등에 대한 전계 차폐 기능)을 가진다. 또한 백 게이트 전극을 반도체층보다 크게 형성하고, 백 게이트 전극으로 반도체층을 덮음으로써, 전계 차폐 기능을 높일 수 있다.

[0224] 또한 백 게이트 전극을 차광성을 가지는 도전막으로 형성함으로써, 백 게이트 전극 층으로부터 반도체층에 광이 입사하는 것을 방지할 수 있다. 따라서, 반도체층의 광 열화를 방지하고, 트랜지스터의 문턱 전압이 시프트되는 등의 전기 특성의 열화를 방지할 수 있다.

[0225] 본 발명의 일 형태에 따르면, 신뢰성이 양호한 트랜지스터를 실현할 수 있다. 또한 신뢰성이 양호한 반도체 장치를 실현할 수 있다.

- [0226] 도 16의 (B1)은, 도 16의 (A1)과 상이한 구성의 채널 보호형 트랜지스터(820)의 채널 길이 방향의 단면도이다. 트랜지스터(820)는 트랜지스터(810)와 거의 같은 구조를 가지지만, 절연층(741)이 반도체층(742)의 단부를 덮는 점에서 상이하다. 또한 반도체층(742)과 중첩되는 절연층(741)의 일부를 선택적으로 제거하여 형성한 개구부에서, 반도체층(742)과 전극(744a)이 전기적으로 접속된다. 또한 반도체층(742)과 중첩되는 절연층(741)의 일부를 선택적으로 제거하여 형성한 다른 개구부에서, 반도체층(742)과 전극(744b)이 전기적으로 접속된다. 절연층(741)에서 채널 형성 영역과 중첩되는 영역은 채널 보호층으로서 기능할 수 있다.
- [0227] 도 16의 (B2)에 나타낸 트랜지스터(821)는 절연층(729) 위에 백 게이트 전극으로서 기능할 수 있는 전극(723)을 가지는 점에서 트랜지스터(820)와 상이하다.
- [0228] 절연층(741)을 제공함으로써, 전극(744a) 및 전극(744b)의 형성 시에 발생하는 반도체층(742)의 노출을 방지할 수 있다. 따라서, 전극(744a) 및 전극(744b)의 형성 시에 반도체층(742)의 박막화를 방지할 수 있다.
- [0229] 또한 트랜지스터(820) 및 트랜지스터(821)는 전극(744a)과 전극(746) 사이의 거리와 전극(744b)과 전극(746) 사이의 거리가 트랜지스터(810) 및 트랜지스터(811)보다 길다. 따라서, 전극(744a)과 전극(746) 사이에 발생하는 기생 용량을 작게 할 수 있다. 또한 전극(744b)과 전극(746) 사이에 발생하는 기생 용량을 작게 할 수 있다. 본 발명의 일 형태에 따르면, 전기 특성이 양호한 트랜지스터를 실현할 수 있다.
- [0230] 도 16의 (C1)에 나타낸 트랜지스터(825)는, 보텀 게이트형 트랜지스터 중 하나인 채널 에칭형 트랜지스터(825)의 채널 길이 방향의 단면도이다. 트랜지스터(825)는 절연층(741)을 사용하지 않고 전극(744a) 및 전극(744b)을 형성한다. 그러므로, 전극(744a) 및 전극(744b)의 형성 시에 노출되는 반도체층(742)의 일부가 에칭되는 경우가 있다. 한편, 절연층(741)을 제공하지 않기 때문에, 트랜지스터의 생산성을 높일 수 있다.
- [0231] 도 16의 (C2)에 나타낸 트랜지스터(826)는 절연층(729) 위에 백 게이트 전극으로서 기능할 수 있는 전극(723)을 가지는 점에서 트랜지스터(825)와 상이하다.
- [0232] 도 17의 (A1) 내지 (C2)에 트랜지스터(810, 811, 820, 821, 825, 826)의 채널 폭 방향의 단면도를 각각 나타내었다.
- [0233] 도 17의 (B2), (C2)에 나타낸 구조에서는, 게이트 전극과 백 게이트 전극이 접속되고, 게이트 전극과 백 게이트 전극의 전위는 동일한 전위가 된다. 또한 반도체층(742)은 게이트 전극과 백 게이트 전극 사이에 끼워져 있다.
- [0234] 게이트 전극 및 백 게이트 전극의 각각의 채널 폭 방향의 길이는 반도체층(742)의 채널 폭 방향의 길이보다 길고, 반도체층(742)의 채널 폭 방향 전체는 절연층(726, 741, 728, 729)을 개재하여 게이트 전극 또는 백 게이트 전극으로 덮인 구조이다.
- [0235] 상기 구성으로 함으로써, 트랜지스터에 포함되는 반도체층(742)을 게이트 전극 및 백 게이트 전극의 전계에 의하여 전기적으로 둘러쌀 수 있다.
- [0236] 트랜지스터(821) 또는 트랜지스터(826)와 같이, 게이트 전극 및 백 게이트 전극의 전계에 의하여, 채널 형성 영역이 형성되는 반도체층(742)을 전기적으로 둘러싸는 트랜지스터의 디바이스 구조를 Surrounded channel(S-channel) 구조라고 부를 수 있다.
- [0237] S-channel 구조로 함으로써, 게이트 전극 및 백 게이트 전극 중 한쪽 또는 양쪽에 의하여 채널을 유발시키기 위한 전계를 효과적으로 반도체층(742)에 인가할 수 있으므로, 트랜지스터의 전류 구동 능력이 향상되어, 높은 온전류 특성을 얻을 수 있다. 또한 온 전류를 높게 할 수 있으므로, 트랜지스터를 미세화하는 것이 가능하다. 또한 S-channel 구조로 함으로써, 트랜지스터의 기계적 강도를 높일 수 있다.
- [0238] [톱 게이트형 트랜지스터]
- [0239] 도 18의 (A1)에 예시된 트랜지스터(842)는 톱 게이트형 트랜지스터의 하나이다. 전극(744a) 및 전극(744b)은 절연층(728) 및 절연층(729)에 형성한 개구부에서 반도체층(742)과 전기적으로 접속된다.
- [0240] 또한 전극(746)과 중첩되지 않는 절연층(726)의 일부를 제거하고, 전극(746)과 잔존한 절연층(726)을 마스크로서 사용하여 불순물을 반도체층(742)에 도입함으로써, 반도체층(742) 내에 자기 정합(自己整合)(셀프 열라인먼트)적으로 불순물 영역을 형성할 수 있다. 트랜지스터(842)는 절연층(726)이 전극(746)의 단부를 넘어 연장되는 영역을 가진다. 반도체층(742)의 절연층(726)을 통하여 불순물이 도입된 영역의 불순물 농도는, 절연층(726)을 통하지 않고 불순물이 도입된 영역보다 낮다. 따라서, 반도체층(742)은 절연층(726)과 중첩되는 영역

이며 전극(746)과 중첩되지 않는 영역에 LDD(Lightly Doped Drain) 영역이 형성된다.

[0241] 도 18의 (A2)에 나타낸 트랜지스터(843)는 전극(723)을 가지는 점에서 트랜지스터(842)와 상이하다. 트랜지스터(843)는 기판(771) 위에 형성된 전극(723)을 가진다. 전극(723)은 절연층(772)을 개재하여 반도체층(742)과 중첩되는 영역을 가진다. 전극(723)은 백 게이트 전극으로서 기능할 수 있다.

[0242] 또한 도 18의 (B1)에 나타낸 트랜지스터(844) 및 도 18의 (B2)에 나타낸 트랜지스터(845)와 같이, 전극(746)과 중첩되지 않는 영역의 절연층(726)을 모두 제거하여도 좋다. 또한 도 18의 (C1)에 나타낸 트랜지스터(846) 및 도 18의 (C2)에 나타낸 트랜지스터(847)와 같이 절연층(726)을 잔존시켜도 좋다.

[0243] 트랜지스터(842) 내지 트랜지스터(847)에서도, 전극(746)을 형성한 후에, 전극(746)을 마스크로서 사용하여 불순물을 반도체층(742)에 도입함으로써, 반도체층(742) 내에 자기 정합적으로 불순물 영역을 형성할 수 있다. 본 발명의 일 형태에 따르면, 전기 특성이 양호한 트랜지스터를 실현할 수 있다. 또한 본 발명의 일 형태에 따르면, 집적도가 높은 반도체 장치를 실현할 수 있다.

[0244] 도 19의 (A1) 내지 (C2)에 트랜지스터(842, 843, 844, 845, 846, 847)의 채널 폭 방향의 단면도를 각각 나타내었다.

[0245] 트랜지스터(843), 트랜지스터(845), 및 트랜지스터(847)는 각각 상술한 S-channel 구조이다. 다만, 이에 한정되지 않고, 트랜지스터(843), 트랜지스터(845), 및 트랜지스터(847)를 S-channel 구조로 하지 않아도 된다.

[0246] 본 실시형태는 다른 실시형태 등에 기재된 구성과 적절히 조합하여 실시할 수 있다.

[0247] (실시형태 4)

[0248] 본 발명의 일 형태에 따른 표시 장치를 사용할 수 있는 전자 기기로서 표시 기기, 퍼스널 컴퓨터, 기록 매체를 구비한 화상 기억 장치 또는 화상 재생 장치, 휴대 전화기, 휴대용을 포함하는 게임기, 휴대 정보 단말기, 전자 책 단말기, 비디오 카메라, 디지털 스틸 카메라 등의 카메라, 고글형 디스플레이(헤드 마운트 디스플레이), 내비게이션 시스템, 음향 재생 장치(카 오디오, 디지털 오디오 플레이어 등), 복사기, 팩시밀리, 프린터, 프린터 복합기, 현금 자동 입출금기(ATM), 자동 판매기 등을 들 수 있다. 이를 전자 기기의 구체적인 예를 도 20의 (A) 내지 (F)에 나타내었다.

[0249] 도 20의 (A)는 디지털 카메라이고, 하우징(961), 셔터 버튼(962), 마이크로폰(963), 스피커(967), 표시부(965), 조작 키(966), 줌 레버(968), 렌즈(969) 등을 가진다. 표시부(965)에 본 발명의 일 형태의 표시 장치를 사용함으로써, 다양한 화상의 표시를 수행할 수 있다. 표시부(965)에는 특히 본 발명의 일 형태의 화소(10a)를 사용하는 것이 적합하다.

[0250] 도 20의 (B)는 디지털 사이니지이고, 대형의 표시부(922)를 가진다. 예를 들어 기동(921)의 측면에 장착될 수 있다. 표시부(922)에 본 발명의 일 형태의 표시 장치를 사용함으로써, 표시 품위가 높은 표시를 수행할 수 있다. 표시부(965)에는 특히 본 발명의 일 형태의 화소(10a), 화소(10b), 또는 화소(10c)를 사용하는 것이 적합하다.

[0251] 도 20의 (C)는 휴대 전화기의 일례이고, 하우징(951), 표시부(952), 조작 버튼(953), 외부 접속 포트(954), 스피커(955), 마이크로폰(956), 카메라(957) 등을 가진다. 상기 휴대 전화기는 표시부(952)에 터치 센서를 가진다. 전화를 걸거나, 또는 문자를 입력하는 등의 다양한 조작을 손가락이나 스타일러스 등으로 표시부(952)를 터치함으로써 수행할 수 있다. 또한 하우징(951) 및 표시부(952)는 가요성을 가지고, 도시된 바와 같이 굴곡시켜 사용할 수 있다. 표시부(952)에 본 발명의 일 형태의 표시 장치를 사용함으로써, 다양한 화상의 표시를 수행할 수 있다. 표시부(965)에는 특히 본 발명의 일 형태의 화소(10a)를 사용하는 것이 적합하다.

[0252] 도 20의 (D)는 휴대 정보 단말기를 나타낸 것이고, 하우징(911), 표시부(912), 스피커(913), 카메라(919) 등을 가진다. 표시부(912)가 가지는 터치 패널에 의하여 정보의 입출력을 수행할 수 있다. 표시부(912)에 본 발명의 일 형태의 표시 장치를 사용함으로써, 다양한 화상의 표시를 수행할 수 있다. 표시부(965)에는 특히 본 발명의 일 형태의 화소(10a)를 사용하는 것이 적합하다.

[0253] 도 20의 (E)는 텔레비전이고, 하우징(971), 표시부(973), 조작 키(974), 스피커(975), 통신용 접속 단자(976), 광 센서(977) 등을 가진다. 표시부(973)에는 터치 센서가 제공되고, 입력 조작을 수행할 수도 있다. 표시부(973)에 본 발명의 일 형태의 표시 장치를 사용함으로써, 다양한 화상의 표시를 수행할 수 있다. 표시부(973)에는 특히 본 발명의 일 형태의 화소(10a), 화소(10b), 또는 화소(10c)를 사용하는 것이 적합하다.

[0254]

도 20의 (F)는 정보 처리 단말기를 나타낸 것이고, 하우징(901), 표시부(902), 표시부(903), 센서(904) 등을 가진다. 표시부(902) 및 표시부(903)는 하나의 표시 패널로 이루어지고 가요성을 가진다. 또한 하우징(901)도 가요성을 가지고, 도시된 바와 같이 굴곡시켜 사용할 수 있을 뿐만 아니라, 태블릿 단말기와 같이 평판 형상으로 하여 사용할 수도 있다. 센서(904)는 하우징(901)의 형상을 감지할 수 있고, 예를 들어 하우징이 구부러졌을 때 표시부(902) 및 표시부(903)의 표시를 전환할 수 있다. 표시부(902) 및 표시부(903)에 본 발명의 일 형태의 표시 장치를 사용함으로써, 다양한 화상의 표시를 수행할 수 있다. 표시부(902) 및 표시부(903)에는 특히 본 발명의 일 형태의 화소(10a)를 사용하는 것이 적합하다.

[0255]

본 실시형태는 다른 실시형태 등에 기재된 구성과 적절히 조합하여 실시할 수 있다.

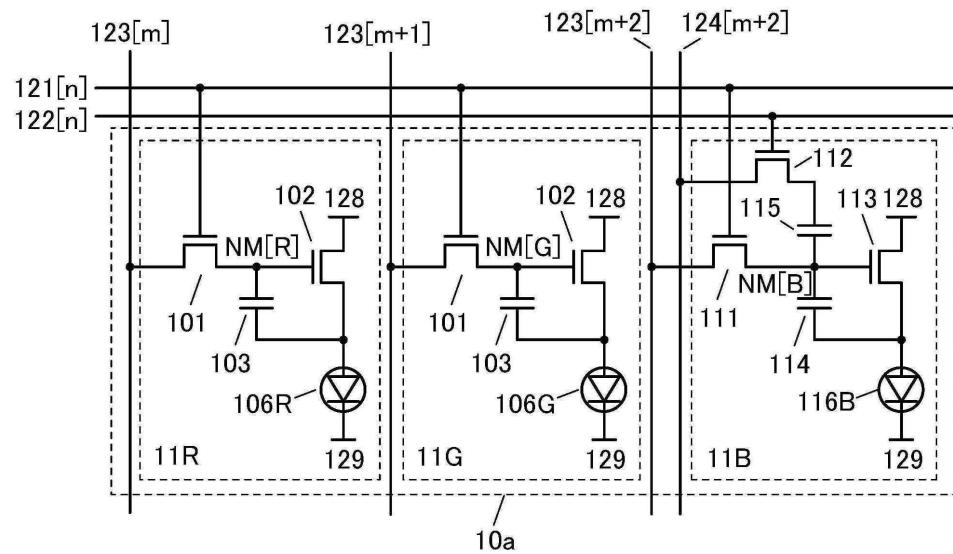
### 부호의 설명

[0256]

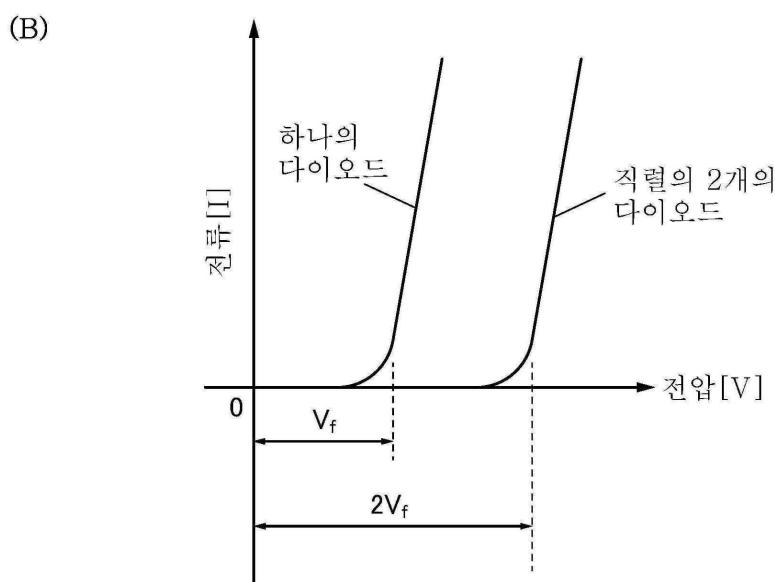
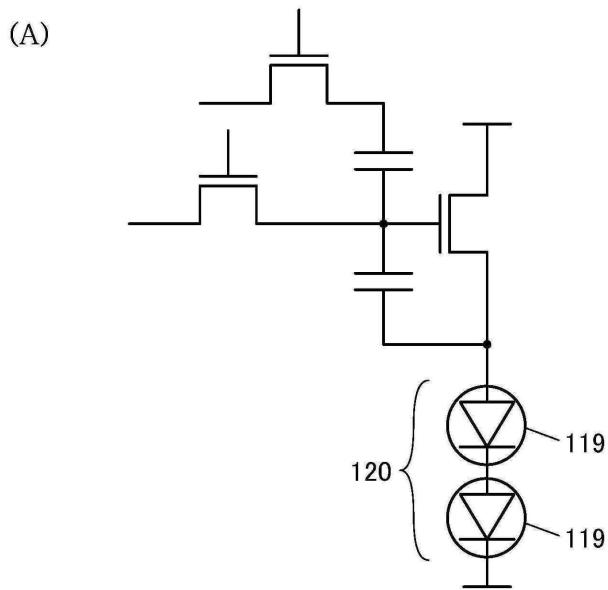
10a: 화소, 10b: 화소, 10c: 화소, 11: 화소, 11B: 화소, 11G: 화소, 11R: 화소, 11W: 화소, 12a: 게이트 드라이버, 12b: 게이트 드라이버, 13: 소스 드라이버, 101: 트랜지스터, 102: 트랜지스터, 103: 용량 소자, 106G: 발광 디바이스, 106R: 발광 디바이스, 111: 트랜지스터, 112: 트랜지스터, 113: 트랜지스터, 114: 용량 소자, 115: 용량 소자, 116B: 발광 디바이스, 116W: 발광 디바이스, 117: 트랜지스터, 118: 트랜지스터, 119: 다이오드, 120: 발광 디바이스, 121: 배선, 122: 배선, 123: 배선, 124: 배선, 128: 배선, 129: 배선, 130: 배선, 131: 배선, 132: 배선, 215: 표시부, 221a: 주사선 구동 회로, 231a: 신호선 구동 회로, 232a: 신호선 구동 회로, 241a: 공통선 구동 회로, 723: 전극, 726: 절연층, 728: 절연층, 729: 절연층, 741: 절연층, 742: 반도체 층, 744a: 전극, 744b: 전극, 746: 전극, 771: 기판, 772: 절연층, 810: 트랜지스터, 811: 트랜지스터, 820: 트랜지스터, 821: 트랜지스터, 825: 트랜지스터, 826: 트랜지스터, 842: 트랜지스터, 843: 트랜지스터, 844: 트랜지스터, 845: 트랜지스터, 846: 트랜지스터, 847: 트랜지스터, 901: 하우징, 902: 표시부, 903: 표시부, 904: 센서, 911: 하우징, 912: 표시부, 913: 스피커, 919: 카메라, 921: 기둥, 922: 표시부, 951: 하우징, 952: 표시부, 953: 조작 버튼, 954: 외부 접속 포트, 955: 스피커, 956: 마이크로폰, 957: 카메라, 961: 하우징, 962: 셔터 버튼, 963: 마이크로폰, 965: 표시부, 966: 조작 키, 967: 스피커, 968: 줌 레버, 969: 렌즈, 971: 하우징, 973: 표시부, 974: 조작 키, 975: 스피커, 976: 통신용 접속 단자, 977: 광 센서, 4001: 기판, 4005: 밀봉재, 4006: 기판, 4010: 트랜지스터, 4011: 트랜지스터, 4014: 배선, 4015: 전극, 4017: 전극, 4018: FPC, 4019: 이방성 도전층, 4020: 용량 소자, 4021: 전극, 4030: 전극층, 4031: 전극층, 4041: 인쇄 기판, 4042: 접착 회로, 4102: 절연층, 4103: 절연층, 4104: 절연층, 4110: 절연층, 4111: 절연층, 4112: 절연층, 4200: 입력 장치, 4210: 터치 패널, 4227: 전극, 4228: 전극, 4237: 배선, 4238: 배선, 4239: 배선, 4263: 기판, 4272b: FPC, 4273b: IC, 4411: 발광층, 4412: 발광층, 4413: 발광층, 4415: 발광층, 4416: 발광층, 4417: 발광층, 4420: 층, 4430: 층, 4510: 격벽, 4511: EL층, 4513: 발광 디바이스, 4514: 충전재, 4515: 배선, 4600: 발광 유닛, 4600a: 발광 유닛, 4600b: 발광 유닛, 4610: 발광 유닛, 4620: 발광 유닛

## 도면

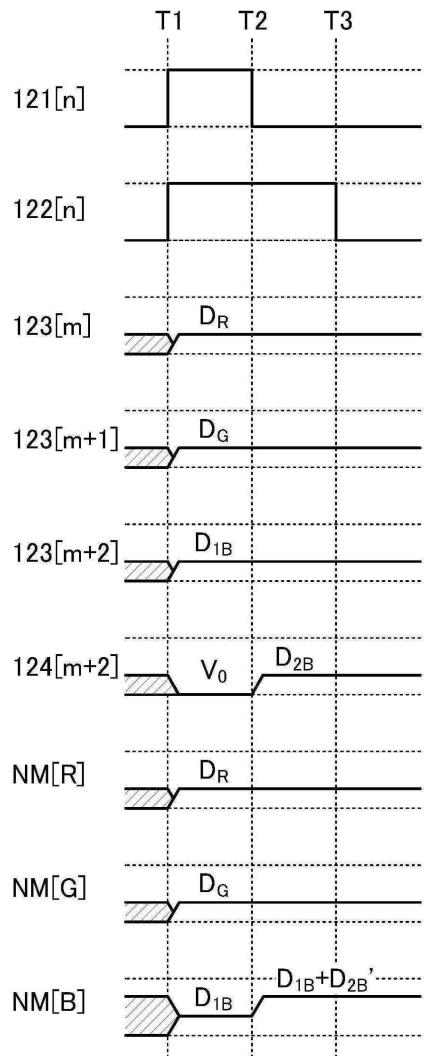
## 도면1



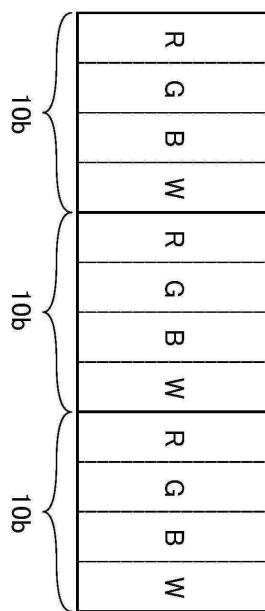
## 도면2



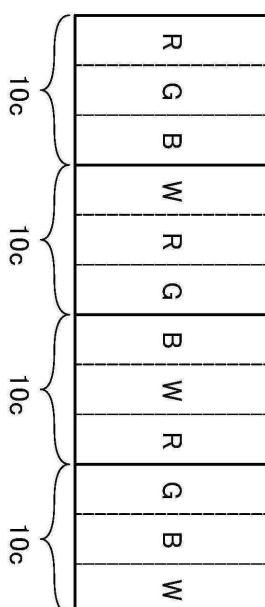
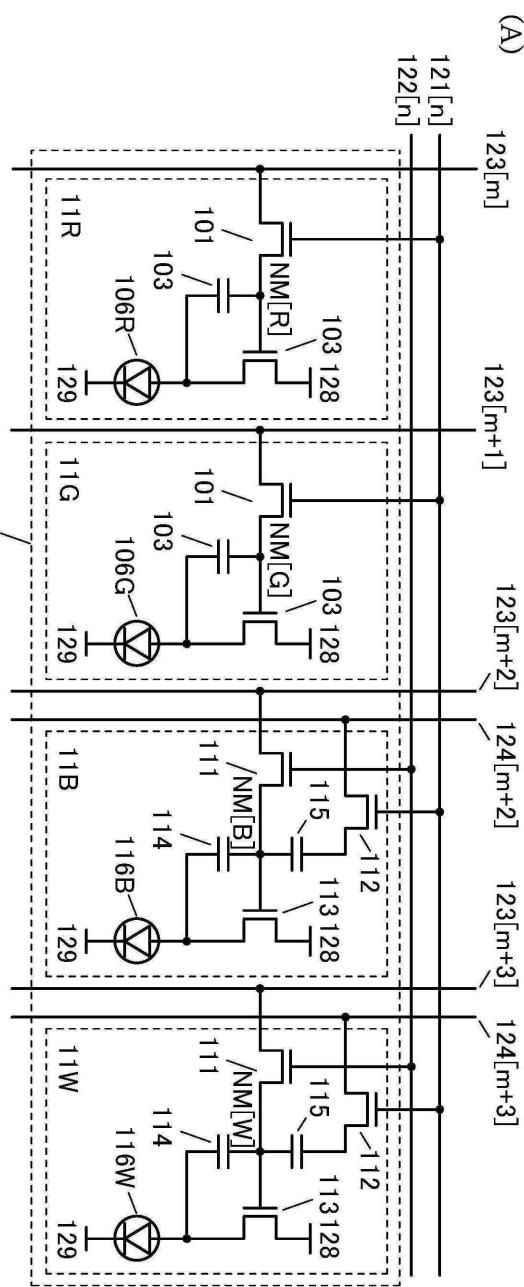
## 도면3



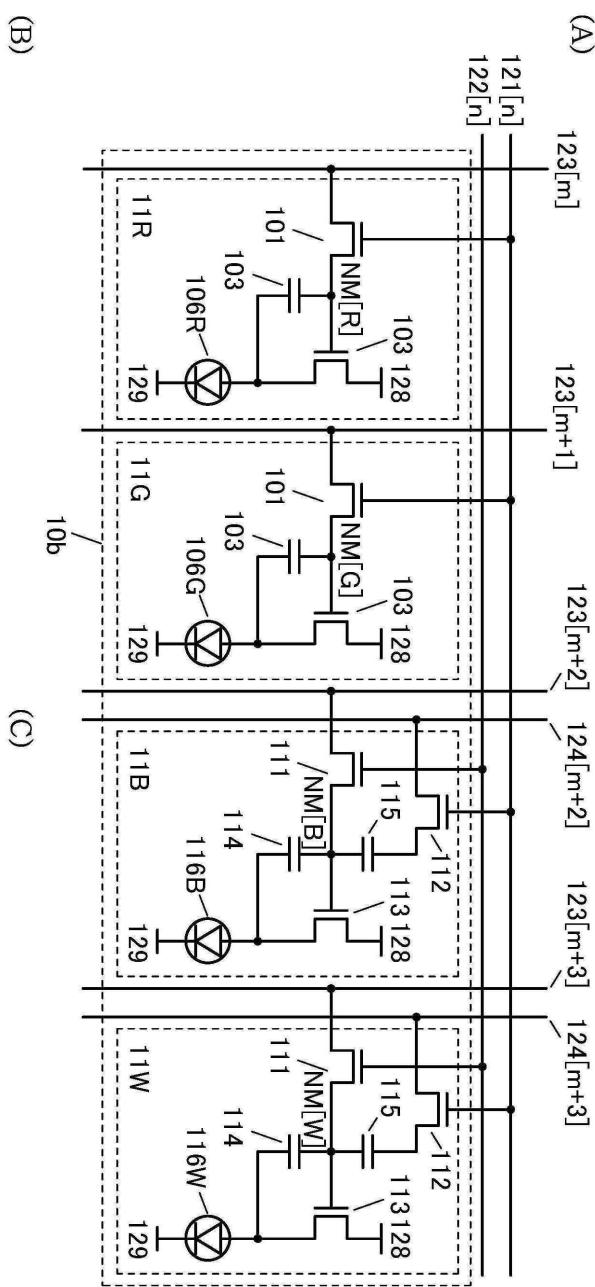
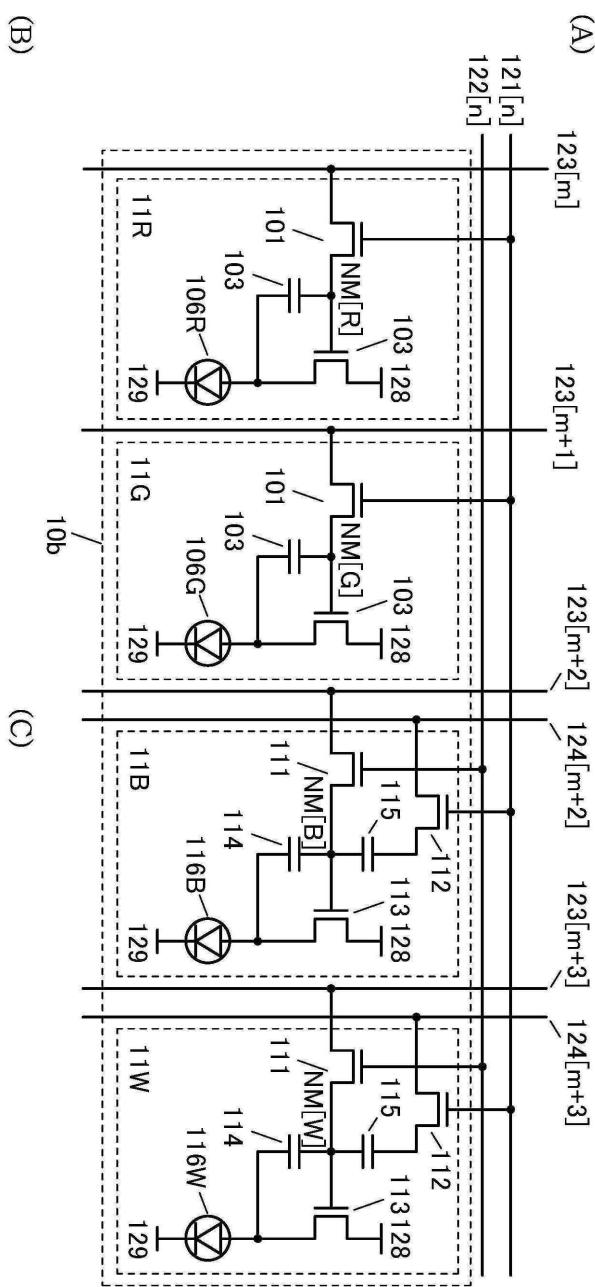
도면4



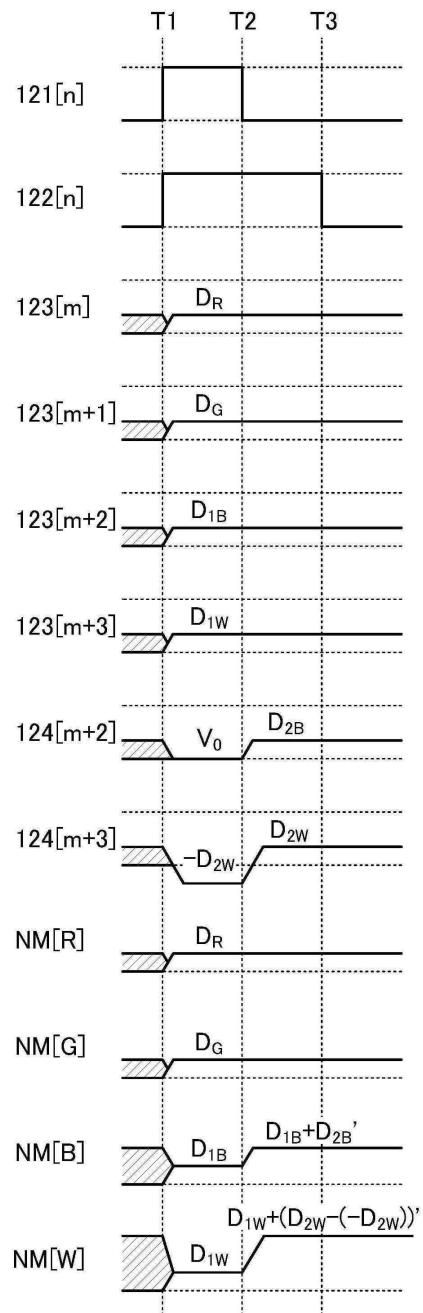
(A)



(B)

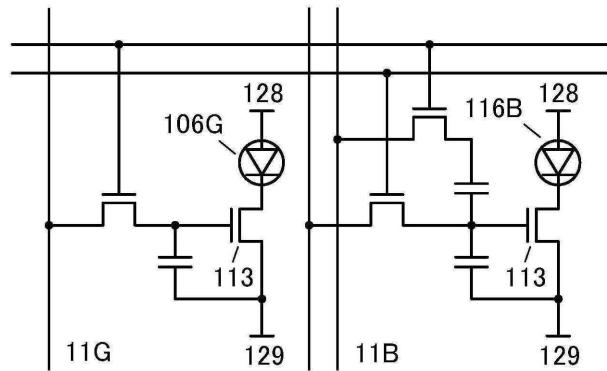


## 도면5

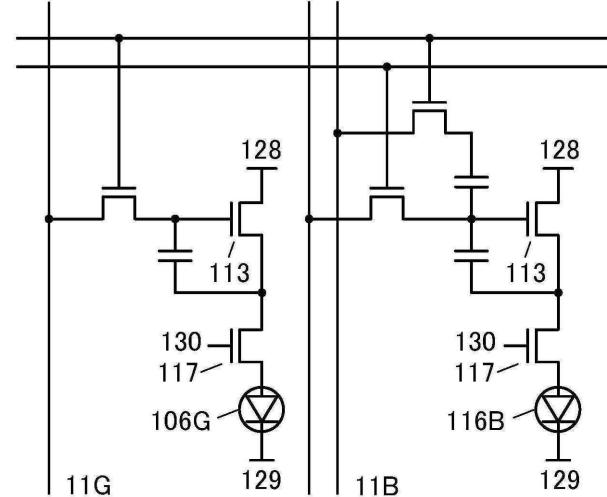


## 도면6

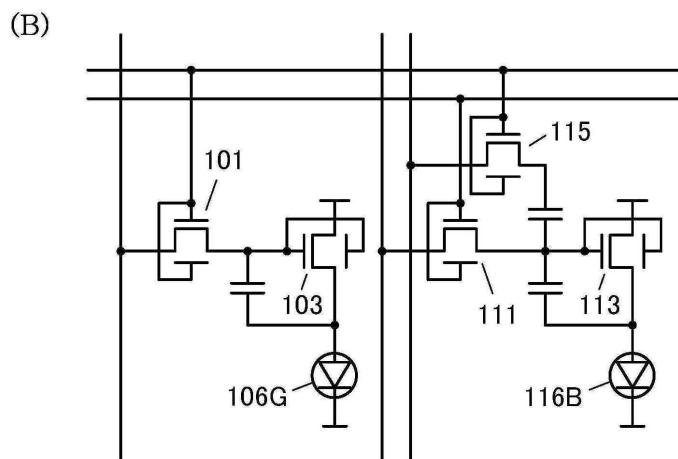
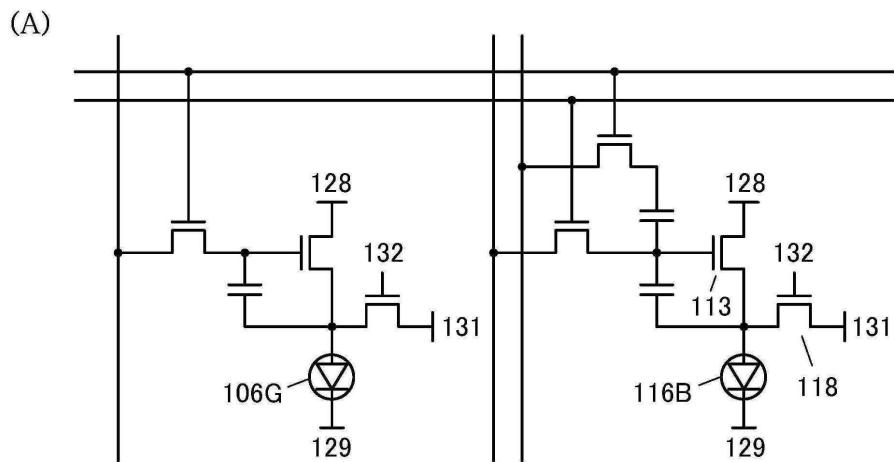
(A)



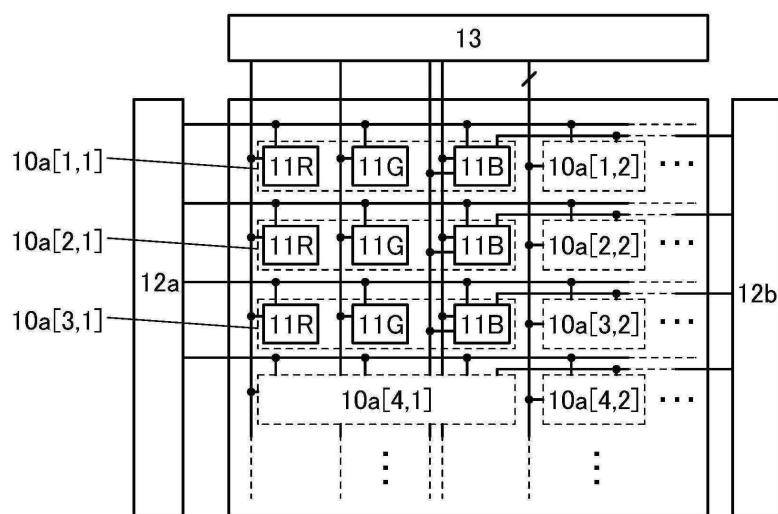
(B)



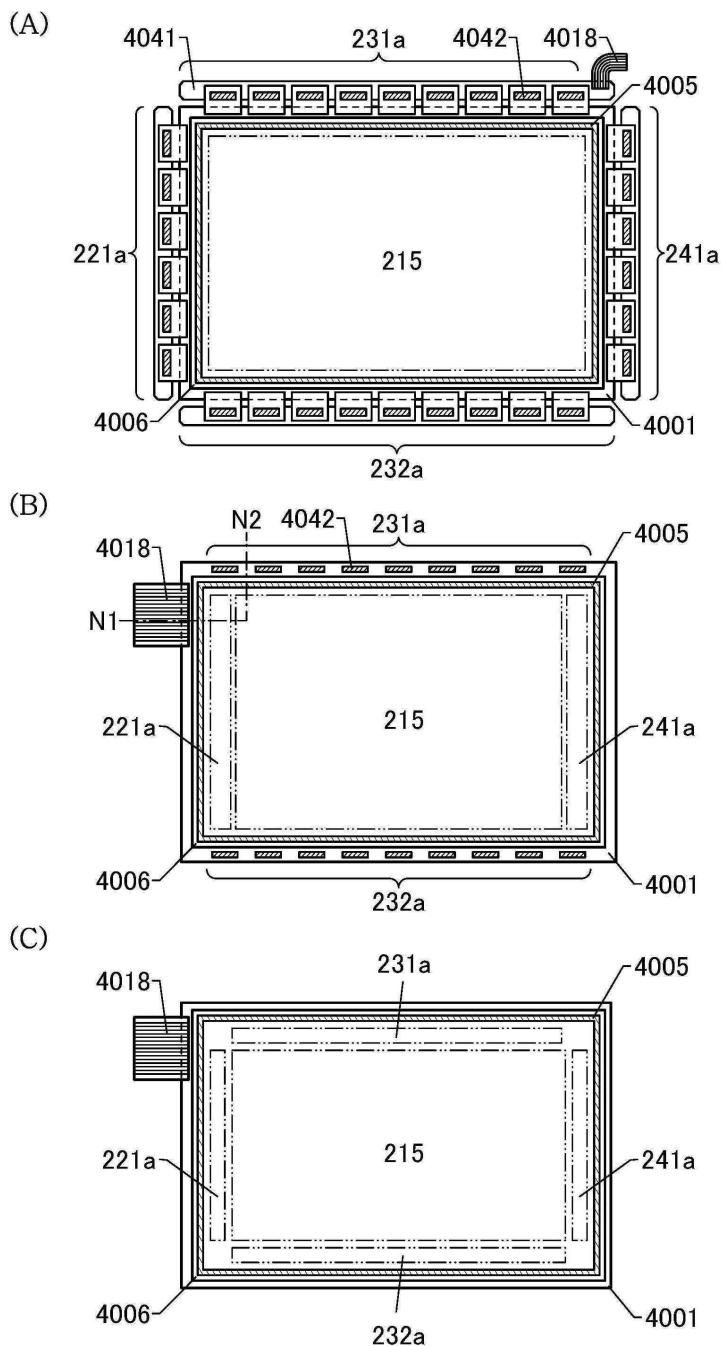
## 도면7



## 도면8

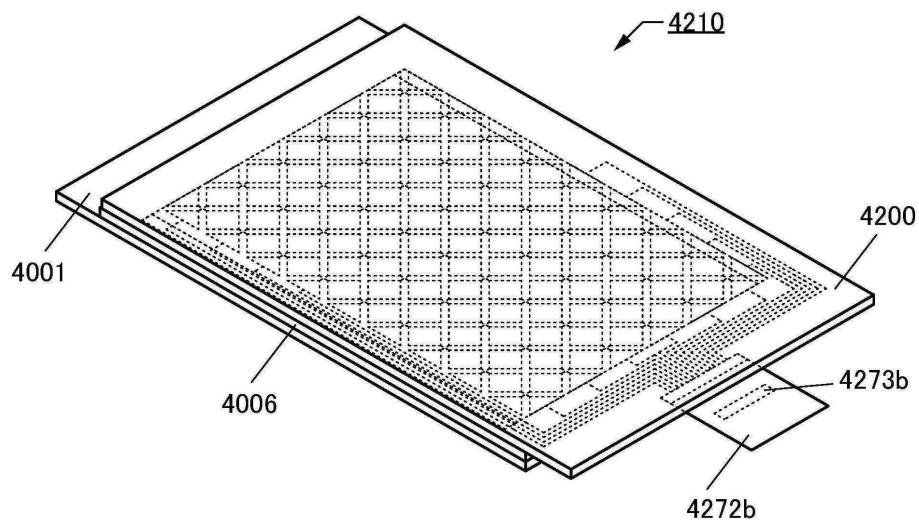


## 도면9

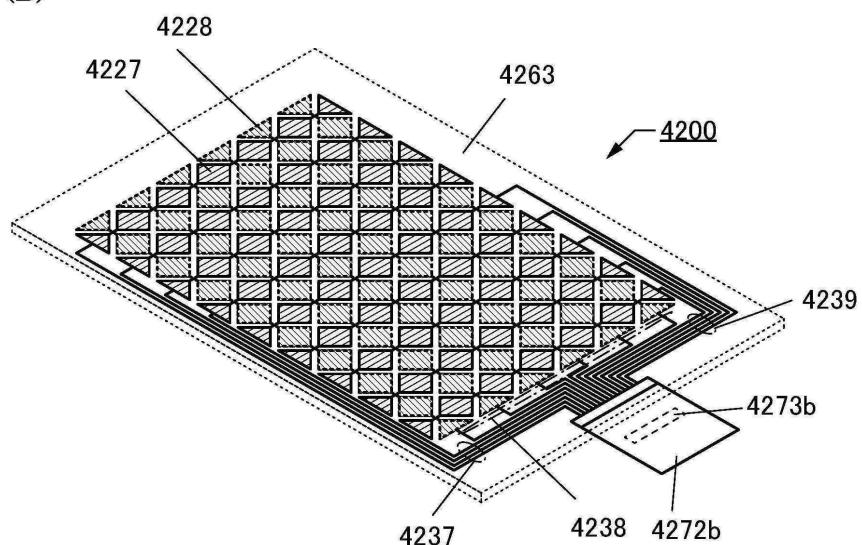


## 도면10

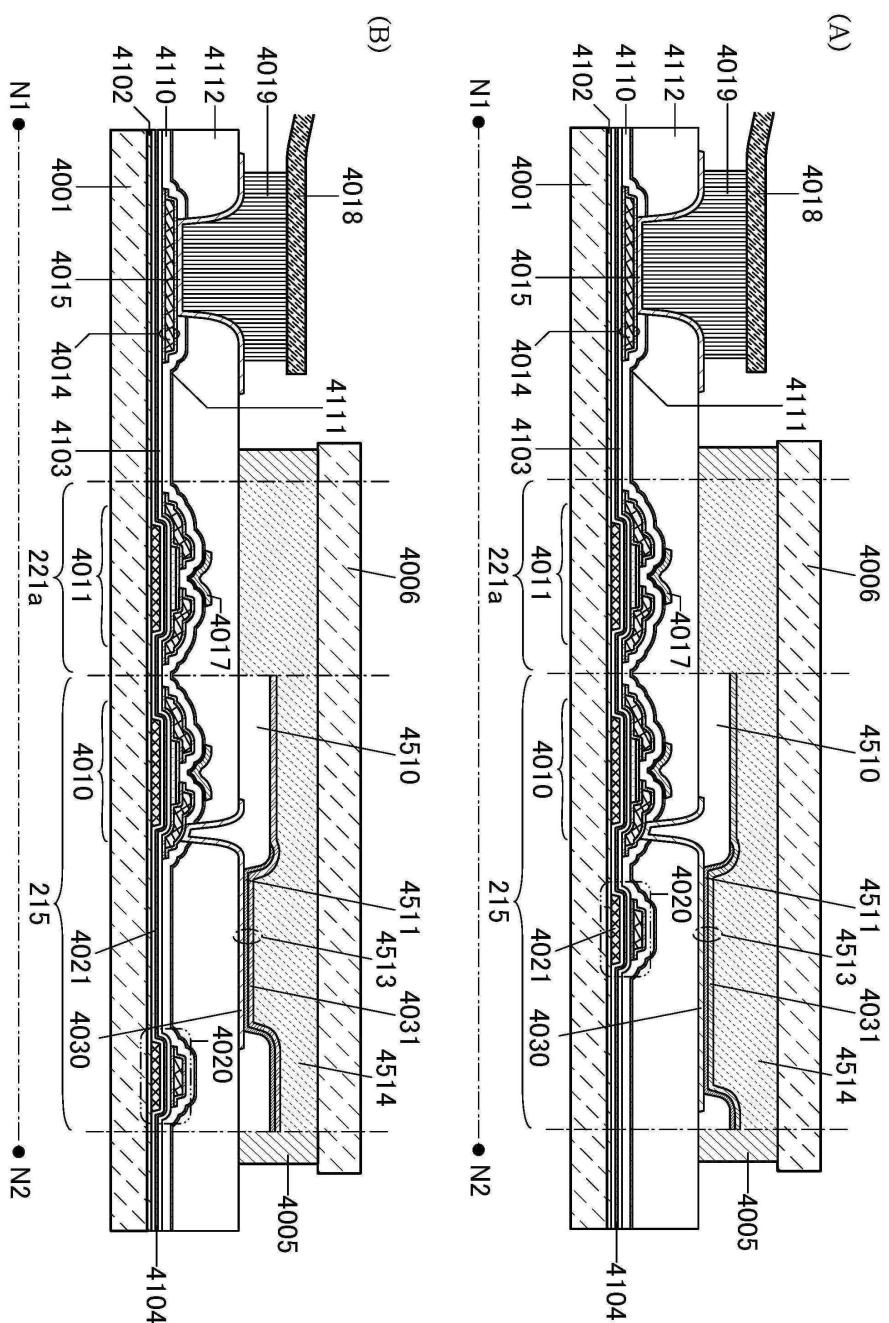
(A)



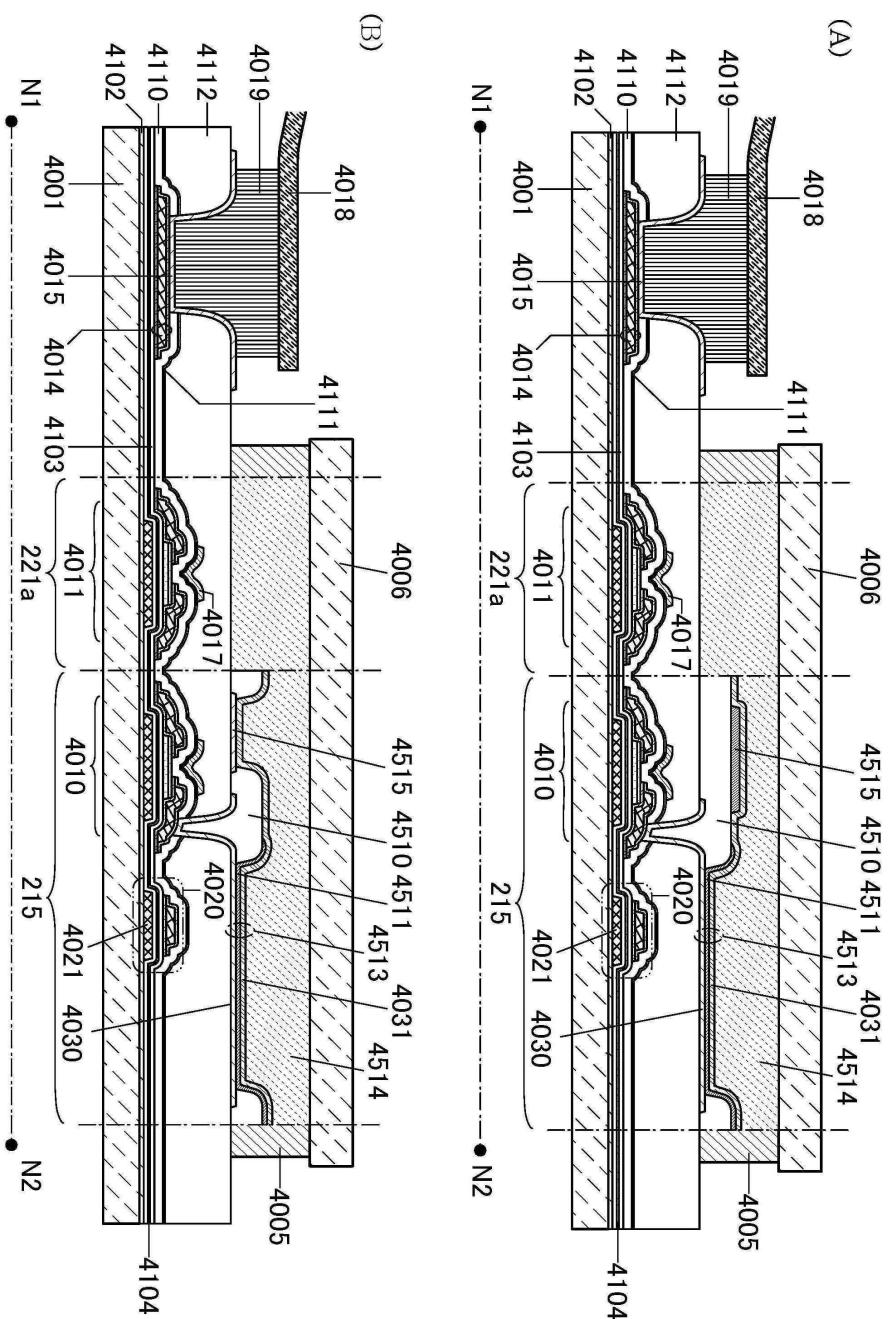
(B)



## 도면 11

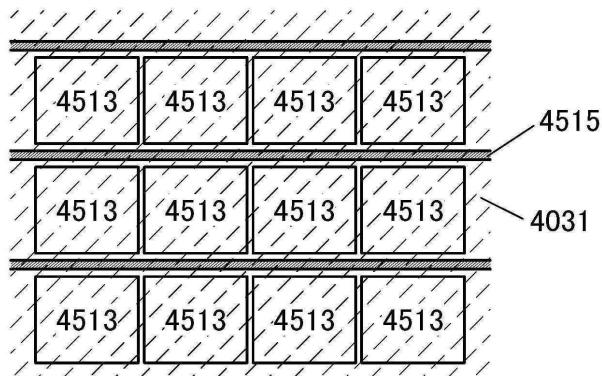


## 도면12

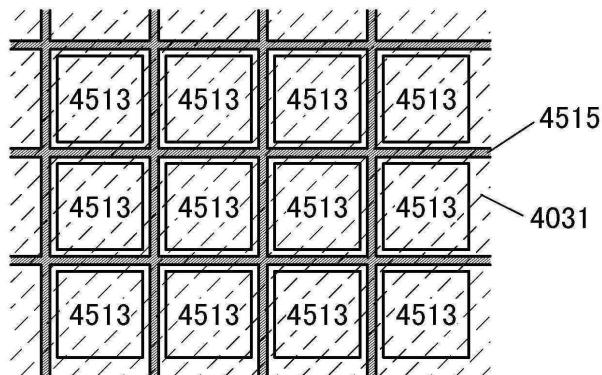


## 도면13

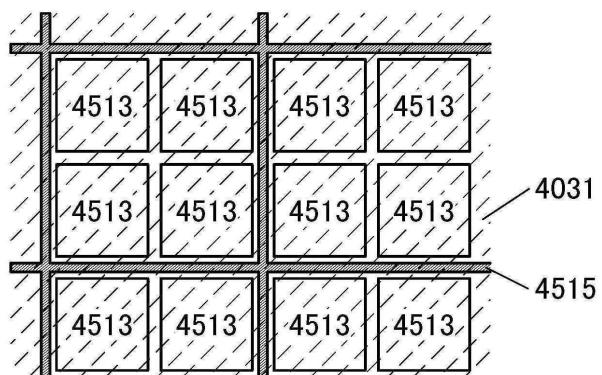
(A)



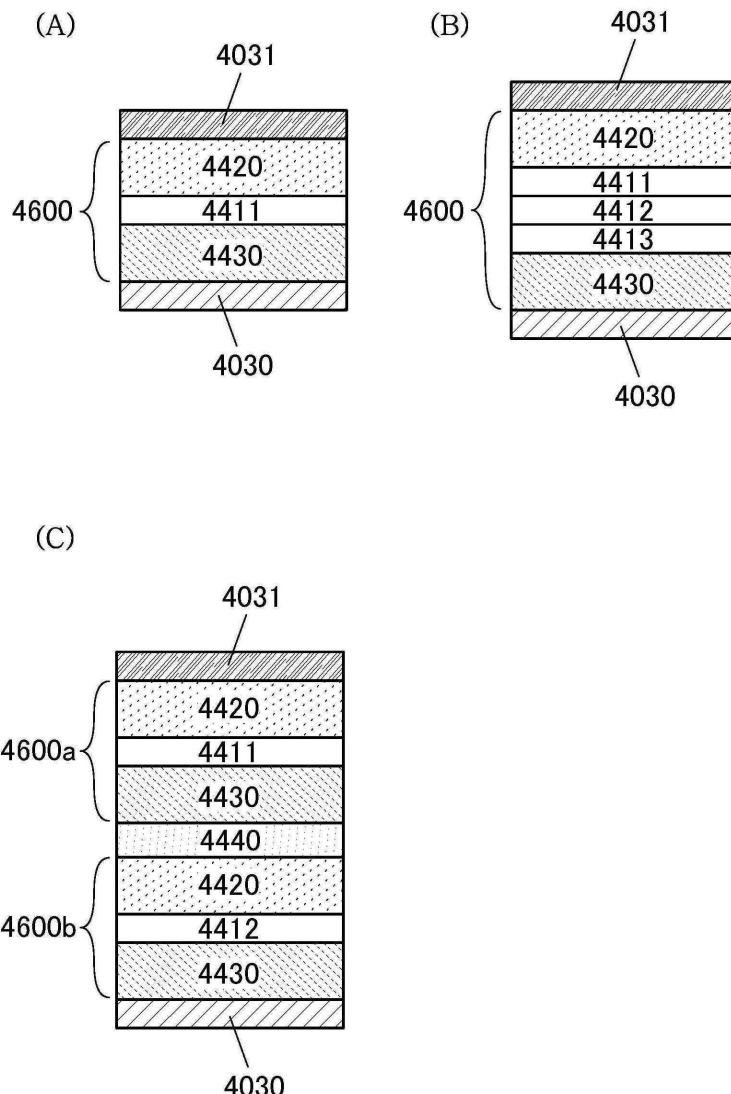
(B)



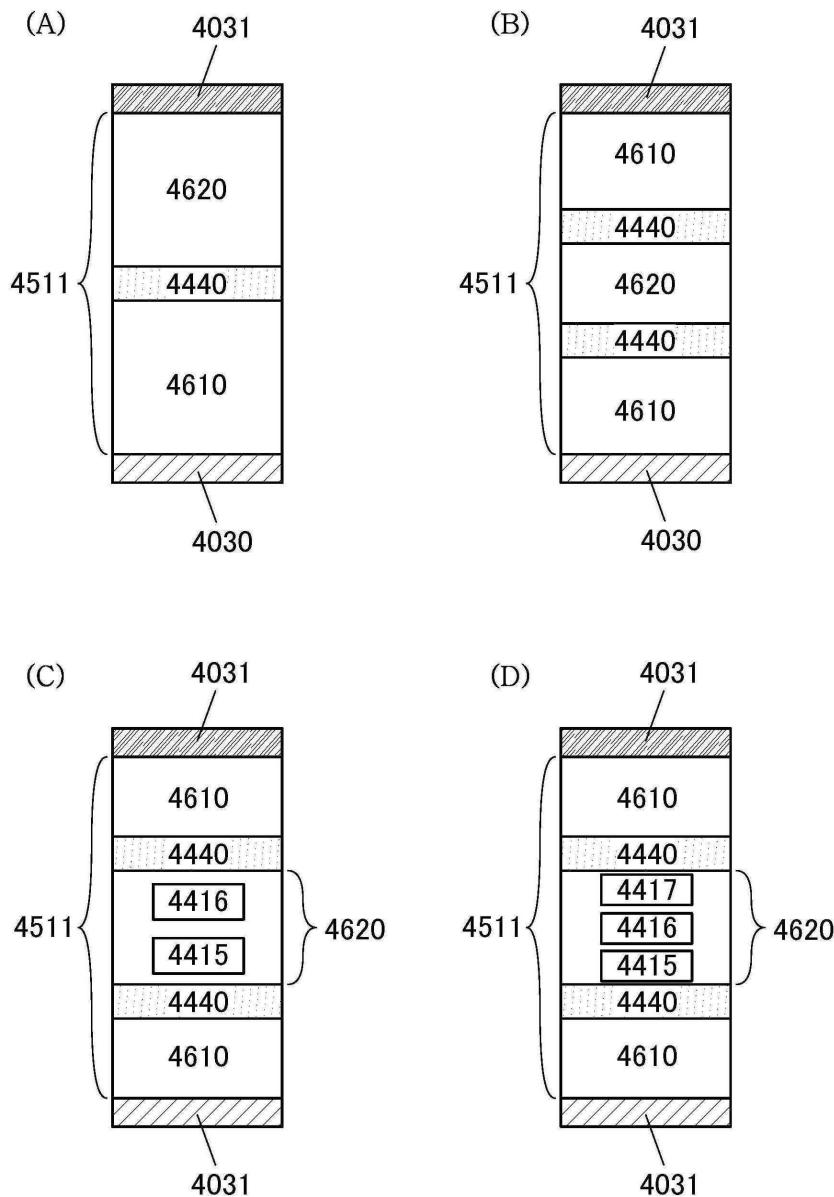
(C)



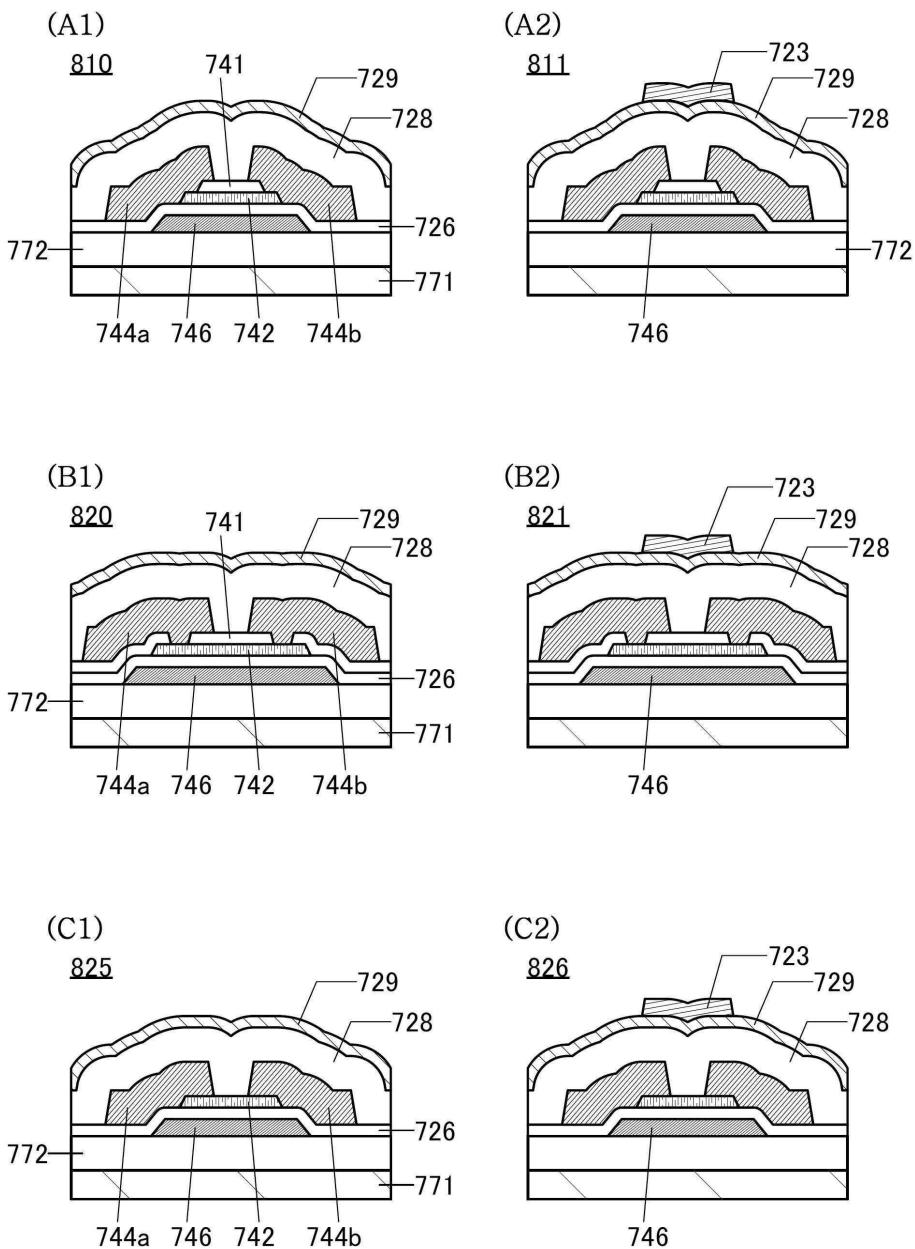
## 도면14



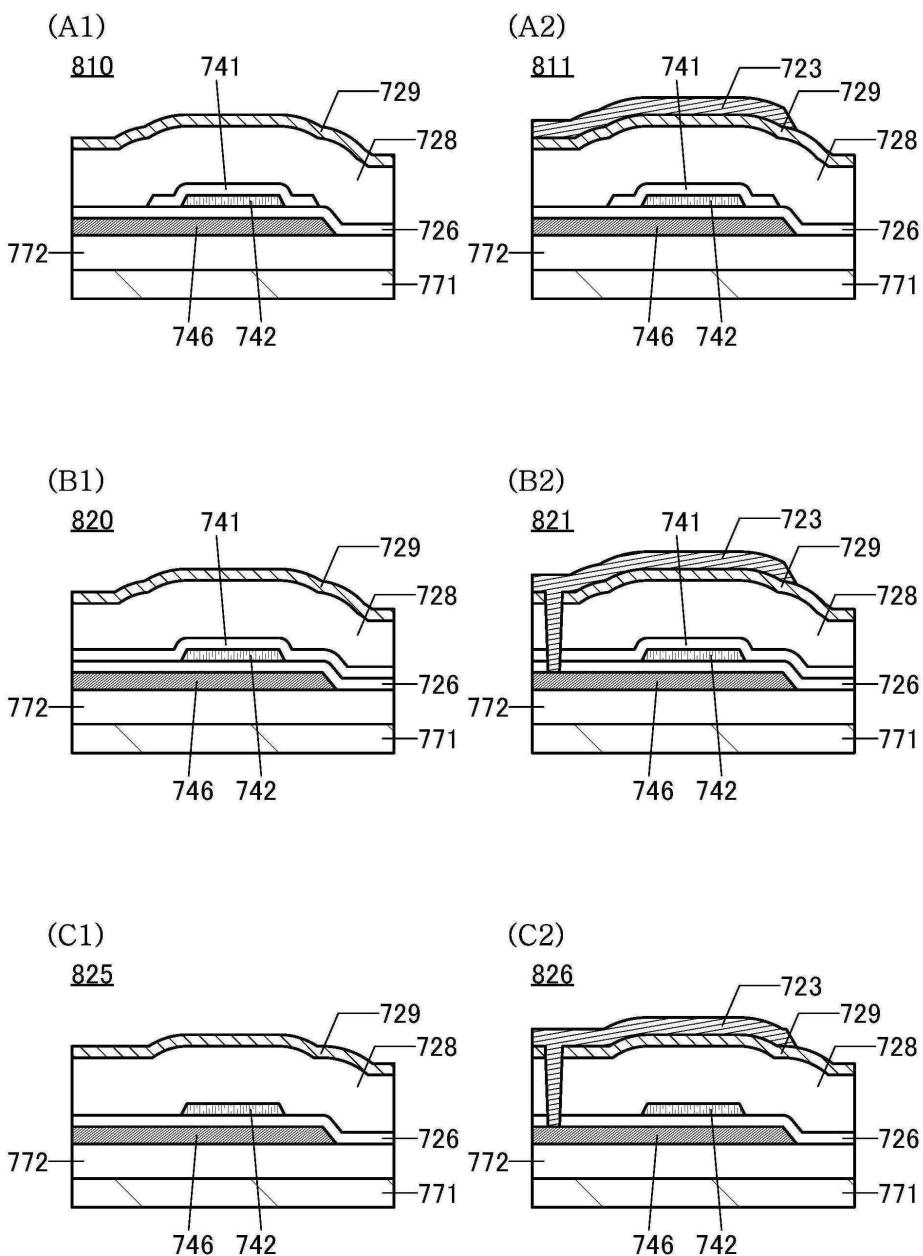
## 도면15



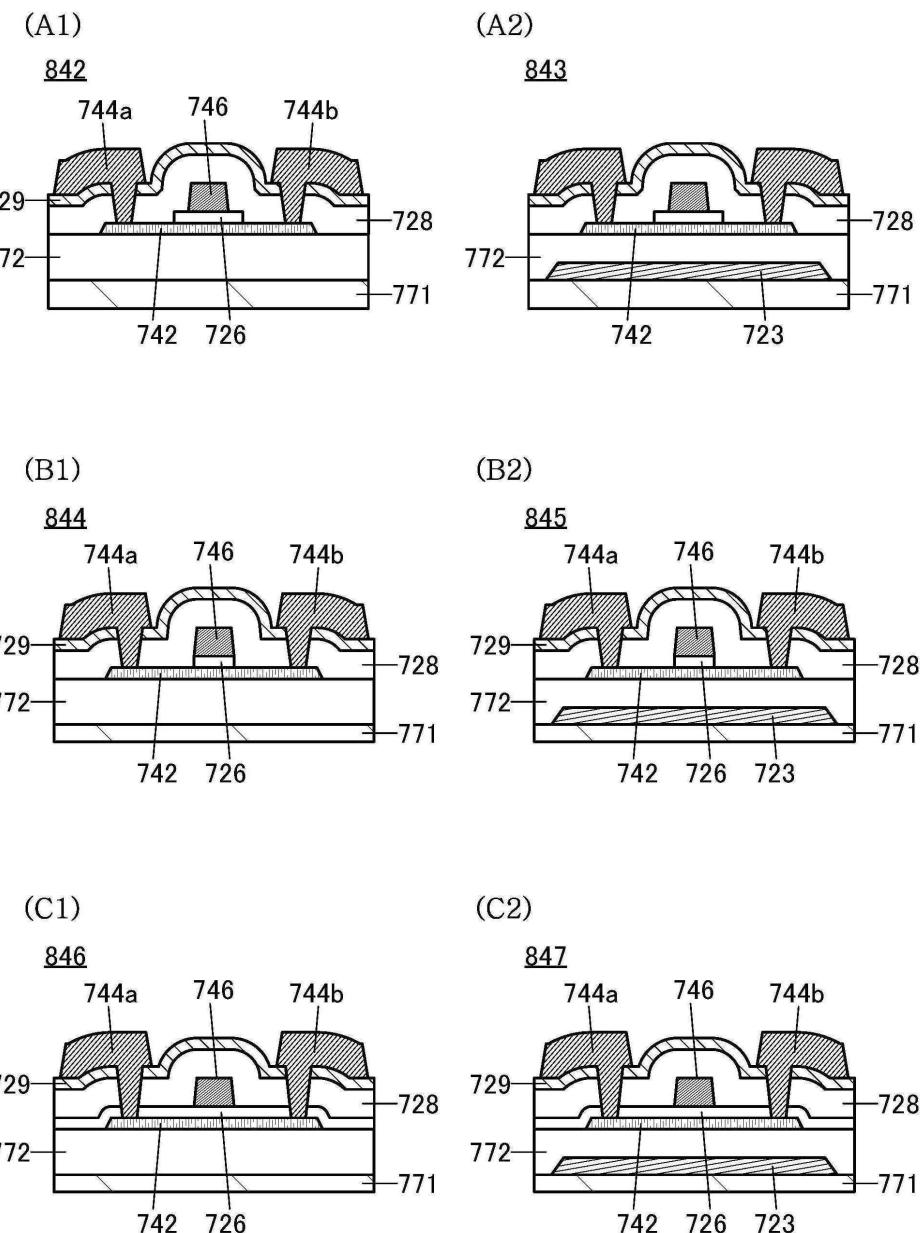
## 도면16



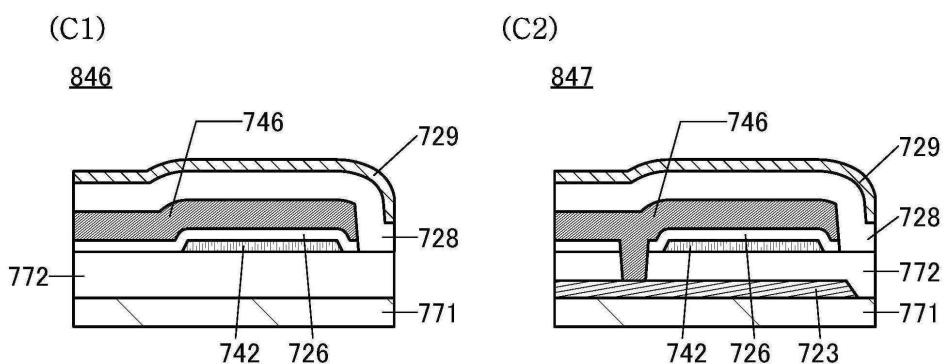
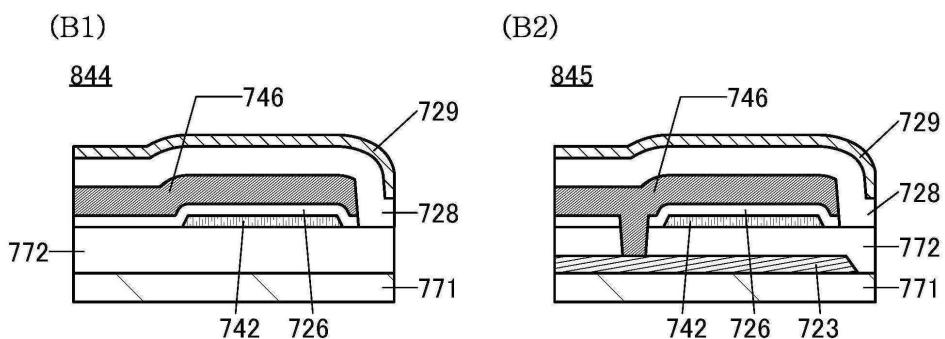
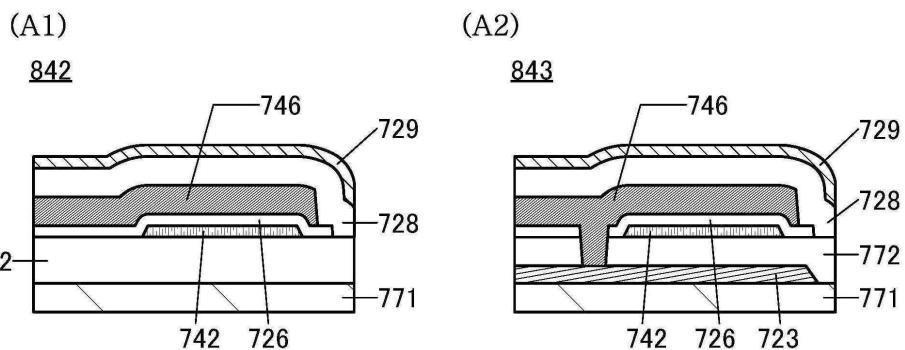
## 도면17



## 도면18



## 도면19



## 도면20

