

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第3985275号
(P3985275)

(45) 発行日 平成19年10月3日(2007. 10. 3)

(24) 登録日 平成19年7月20日(2007. 7. 20)

(51) Int.Cl.
H04N 5/335 (2006.01)

F I
H04N 5/335 P

請求項の数 4 (全 20 頁)

(21) 出願番号 (22) 出願日 (65) 公開番号 (43) 公開日 審査請求日 前置審査	特願平8-82035 平成8年3月11日(1996.3.11) 特開平9-247543 平成9年9月19日(1997.9.19) 平成15年1月28日(2003.1.28)	(73) 特許権者 000002185 ソニー株式会社 東京都港区港南1丁目7番1号 (74) 代理人 100082762 弁理士 杉浦 正知 (72) 発明者 山口 正則 東京都品川区北品川6丁目7番35号 ソ ニー株式会社内 審査官 菅原 道晴
		最終頁に続く

(54) 【発明の名称】 撮像装置および撮像方法

(57) 【特許請求の範囲】

【請求項1】

マトリクス状に配置され、垂直方向の色シーケンスがN画素周期で繰り返される色フィルタを配した、光が入射される複数のフォトセンサと、

上記複数のフォトセンサから読み出された電荷を垂直転送する垂直転送部とを有し、

上記複数のフォトセンサは、m（mは自然数）個の垂直方向に連なるフォトセンサからなる第1のフォトセンサ群と、上記Nのa倍（aは自然数）個の垂直方向に連なるフォトセンサからなる第2のフォトセンサ群とが垂直方向に交互に配置されており、上記フォトセンサから読み出された電荷に基づく画像信号を上記垂直転送部を介して出力する固体撮像素子と、

第1の駆動信号に基づいて上記第1のフォトセンサ群に蓄積された電荷を上記垂直転送部へ読み出させる第1の信号供給部と、上記第1の信号供給部と独立して設けられ、第2の駆動信号に基づいて上記第2のフォトセンサ群に蓄積された電荷を上記垂直転送部へ読み出させる第2の信号供給部とからなる信号供給手段と、

上記画像信号を表示する表示手段と、

上記画像信号を記録媒体に記録する記録手段と、

上記記録媒体に対して上記画像信号を出力する場合に、上記第1および第2の駆動信号に基づいて、上記第1および第2のフォトセンサ群に蓄積された電荷を上記垂直転送部に読み出すことにより、上記固体撮像素子を第1の画素数の読み出しを行う第1の撮像モー

ドで動作させ、

上記表示手段に対して上記画像信号を出力する場合に、上記第1の駆動信号に基づいて、上記第1のフォトセンサ群に蓄積された電荷のみを上記垂直転送部に読み出すことにより、上記固体撮像素子を上記第1の画素数より少ない第2の画素数の読み出しを行う第2の撮像モードで動作させる制御手段と

からなる

ことを特徴とする撮像装置。

【請求項2】

請求項1に記載の撮像装置において、

上記第1の撮像モードである場合に上記固体撮像素子から出力される上記画像信号は、
上記固体撮像素子の全ての画素ラインを読み出して出力される画像信号であり、

10

上記第2の撮像モードである場合に上記固体撮像素子から出力される上記画像信号は、
上記全ての画素ラインから所定画素ライン間引いて出力される画像信号である

ことを特徴とする撮像装置。

【請求項3】

マトリクス状に配置され、垂直方向の色シーケンスがN画素周期で繰り返される色フィルタを配した、光が入射される複数のフォトセンサと、上記複数のフォトセンサから読み出された電荷を垂直転送する垂直転送部とを有し、上記複数のフォトセンサは、m (mは自然数) 個の垂直方向に連なるフォトセンサからなる第1のフォトセンサ群と、上記Nのa倍 (aは自然数) 個の垂直方向に連なるフォトセンサからなる第2のフォトセンサ群とが垂直方向に交互に配置されており、上記フォトセンサから読み出された電荷に基づく画像信号を上記垂直転送部を介して出力する固体撮像素子を備える撮像装置の撮像方法であって、

20

上記画像信号を記録する記録媒体に対して上記画像信号を出力する場合に、上記第1のフォトセンサ群に蓄積された電荷を上記垂直転送部へ読み出させる第1の駆動信号と、該第1の駆動信号とは独立して供給される、上記第2のフォトセンサ群に蓄積された電荷を上記垂直転送部へ読み出させる第2の駆動信号とに基づいて、上記第1および第2のフォトセンサ群に蓄積された電荷を上記垂直転送部に読み出すことにより、上記固体撮像素子を第1の画素数の読み出しを行う第1の撮像モードで動作させ、

上記画像信号を表示する表示手段に対して上記画像信号を出力する場合に、上記第1の駆動信号に基づいて、上記第1のフォトセンサ群に蓄積された電荷のみを上記垂直転送部に読み出すことにより、上記固体撮像素子を上記第1の画素数より少ない第2の画素数の読み出しを行う第2の撮像モードで動作させるように、上記固体撮像素子を制御するようにした

30

ことを特徴とする撮像方法。

【請求項4】

請求項3に記載の撮像方法において、

上記第1の撮像モードである場合に上記固体撮像素子から出力される上記画像信号は、
上記固体撮像素子の全ての画素ラインを読み出して出力される画像信号であり、上記第2の撮像モードである場合に上記固体撮像素子から出力される上記画像信号は、上記全ての画素ラインから所定画素ライン間引いて出力される画像信号である

40

ことを特徴とする撮像方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、例えばデジタル記録の電子スチルカメラに使用して好適な撮像装置および撮像方法に関する。

【0002】

【従来の技術】

最近、デジタル電子スチルカメラが普及しつつある。電子スチルカメラに使用して好適

50

な固体撮像素子例えばCCD撮像素子として、正方格子、全画素読出しのものが提案されている。正方格子は、隣接する画素の縦方向の間隔と横方向の間隔とを等しくするもので、撮像信号をパソコン用モニタに合わせるために採用される。従来のビデオカメラ等を使用されるCCD撮像素子は、インターレース方式の出力信号を発生するために、図21に示すように、 $1/60$ 秒(1フィールド)蓄積して、2画素を読出し、垂直転送用のCCDにおいて読出した2画素を混合し、また、混合する画素の上下方向の位置を奇数フィールドおよび偶数フィールドでずらすことによって、インターレース走査を実現していた。

【0003】

かかるCCD撮像素子は、 $1/60$ 秒の蓄積時間のために、 $1/30$ 秒の蓄積時間のフレーム蓄積方式と比較して、動画像の撮像を良好に行うことができるが、垂直解像度が低い不利がある。従って、電子スチルカメラの撮像素子として適していない。そこで、図22に示すように、 $1/30$ 秒間蓄積し、全画素を読出す全画素読出し方式が提案されている。この方式によれば、垂直解像度の低下を防止することができるが、撮像素子から撮像信号を出力するためには、画素数が同じ場合に、上述したビデオカメラ用の撮像素子の2倍の時間を必要とする。より具体的には、 $1/30$ 秒周期の撮像信号が発生する。

【0004】

【発明が解決しようとする課題】

デジタル電子スチルカメラの場合、撮影時にピントを合わせたり、撮影時のカメラアングルを調整するために、撮像画像を表示するモニタ例えば液晶モニタを設けることが多い。液晶モニタは、 $1/60$ 秒のノンインターレース走査で、テレビジョン画像を表示するのが普通である。従って、図23に示すように、 $1/30$ 秒周期の撮像信号をそのまま液晶モニタに供給すると、表示画像の歪が発生する問題がある。これを避けるためには、図24に示すように、液晶モニタ62に対してVRAM(ビデオRAM)61(あるいはフレームメモリ)によりフレームレートを変換する必要がある。VRAM61に対しては、 $1/30$ 秒周期の撮像信号が供給され、その出力に $1/60$ 秒周期のノンインターレース信号が発生する。

【0005】

このように、全画素読出しの撮像素子は、垂直解像度が高いという点で、電子スチルカメラの撮像素子として好適な反面、通常のテレビジョンモニタに撮像画像を表示するのにVRAMあるいはフレームメモリが必要となり、コストが上昇する問題があった。さらに、電子スチルカメラが自動焦点制御装置、自動アイリス制御装置、自動ホワイトバランス制御装置等の自動制御装置を備えているので、撮像素子の出力信号の周期が長いことは、これらの自動制御の応答を遅くする問題が生じた。さらに、モニタに表示される画像の動きが滑らかでない問題もあった。

【0006】

上述した問題の解決する一つの方法は、撮像素子の出力信号のデータレートを高くすることである。しかしながら、そのためのサンプリングレート変換器を設ける必要があり、また、クロック周波数が高くなるのに伴って、消費電力の増大、使用部品のコストの上昇、S/Nの劣化等の問題が生じる。従って、撮像信号のデータレートを上げる方法は、好ましくない。

【0007】

従って、この発明の目的は、液晶モニタに表示する時にはフィールド毎の撮像出力を従来のフィールド蓄積時と同等の垂直解像度でもって出力し、記録時には表示時の2倍以上の高い垂直解像度で撮像出力し、それによってVRAMを不要とした撮像装置および撮像方法を提供することにある。

【0009】

【課題を解決するための手段】

この発明は、マトリクス状に配置され、垂直方向の色シーケンスがN画素周期で繰り返される色フィルタを配した、光が入射される複数のフォトセンサと、複数のフォトセンサから読み出された電荷を垂直転送する垂直転送部とを有し、複数のフォトセンサは、m(

10

20

30

40

50

mは自然数）個の垂直方向に連なるフォトセンサからなる第1のフォトセンサ群と、Nのa倍（aは自然数）個の垂直方向に連なるフォトセンサからなる第2のフォトセンサ群とが垂直方向に交互に配置されており、フォトセンサから読み出された電荷に基づく画像信号を垂直転送部を介して出力する固体撮像素子と、第1の駆動信号に基づいて第1のフォトセンサ群に蓄積された電荷を垂直転送部へ読み出させる第1の信号供給部と、第1の信号供給部と独立して設けられ、第2の駆動信号に基づいて第2のフォトセンサ群に蓄積された電荷を垂直転送部へ読み出させる第2の信号供給部とからなる信号供給手段と、画像信号を表示する表示手段と、画像信号を記録媒体に記録する記録手段と、記録媒体に対して画像信号を出力する場合に、第1および第2の駆動信号に基づいて、第1および第2のフォトセンサ群に蓄積された電荷を垂直転送部に読み出すことにより、固体撮像素子を第1の画素数の読み出しを行う第1の撮像モードで動作させ、表示手段に対して画像信号を出力する場合に、第1の駆動信号に基づいて、第1のフォトセンサ群に蓄積された電荷のみを垂直転送部に読み出すことにより、固体撮像素子を第1の画素数より少ない第2の画素数の読み出しを行う第2の撮像モードで動作させる制御手段とからなることを特徴とする撮像装置である。

10

また、この発明は、マトリクス状に配置され、垂直方向の色シーケンスがN画素周期で繰り返される色フィルタを配した、光が入射される複数のフォトセンサと、複数のフォトセンサから読み出された電荷を垂直転送する垂直転送部とを有し、複数のフォトセンサは、m（mは自然数）個の垂直方向に連なるフォトセンサからなる第1のフォトセンサ群と、Nのa倍（aは自然数）個の垂直方向に連なるフォトセンサからなる第2のフォトセンサ群とが垂直方向に交互に配置されており、フォトセンサから読み出された電荷に基づく画像信号を垂直転送部を介して出力する固体撮像素子を備える撮像装置の撮像方法であって、画像信号を記録する記録媒体に対して画像信号を出力する場合に、第1のフォトセンサ群に蓄積された電荷を垂直転送部へ読み出させる第1の駆動信号と、第1の駆動信号とは独立して供給される、第2のフォトセンサ群に蓄積された電荷を垂直転送部へ読み出させる第2の駆動信号とに基づいて、第1および第2のフォトセンサ群に蓄積された電荷を垂直転送部に読み出すことにより、固体撮像素子を第1の画素数の読み出しを行う第1の撮像モードで動作させ、画像信号を表示する表示手段に対して画像信号を出力する場合に、第1の駆動信号に基づいて、第1のフォトセンサ群に蓄積された電荷のみを垂直転送部に読み出すことにより、固体撮像素子を第1の画素数より少ない第2の画素数の読み出しを行う第2の撮像モードで動作させるように、固体撮像素子を制御するようにしたことを特徴とする撮像方法である。

20

30

【0010】

固体撮像素子は、全画素の読出しを行う第1の撮像モードと、ライン間引きの読出しを行う第2の撮像モードとを選択することが可能とされている。従って、表示装置に撮像画像を表示する時には、第2の撮像モードで動作するように制御される。従って、VRAMを設けなくても、撮像信号を表示装置によって表示することができる。

【0011】

【発明の実施の形態】

以下、この発明の一実施例について図面を参照して説明する。図1は、この発明の一実施例の全体的構成を示す。101は、固体撮像素子例えばCCD撮像素子である。CCD撮像素子101は、三原色フィルタ、補色フィルタ等を有する単板式のイメージャである。CCD撮像素子101は、後で詳細に説明するように、全画素を読出すフルフレーム読出しの動作モード（第1の撮像モード）と、ライン数を減少させた信号を出力するライン間引きの動作モード（第2の撮像モード）とが切替え可能とされている。撮像素子101には、レンズ系100を介して被写体光が入射される。

40

【0012】

撮像素子101の出力信号がサンプルホールド、AGC回路102に供給される。フルフレーム読出しモードでは、1枚の画像読出しの時間が1/30秒であり、ライン間引きモードでは、これが1/60秒である。サンプルホールドは、相関二重サンプリング回路の

50

構成とされ、ノイズの除去、波形整形、欠陥画素の補償がなされる。A G C は、被写体の明るさに応じてゲインを制御するもので、また、自動絞り調整のためにもゲインが制御される。サンプルホールド、A G C 回路 1 0 2 の出力信号が A / D 変換器 1 0 3 に供給される。A / D 変換器 1 0 3 からは、1 サンプルが 1 0 ビットのデジタル撮像信号が発生する。

【 0 0 1 3 】

デジタル化された撮像信号が I C 回路の構成のカメラ信号処理回路 1 0 4 に供給される。この信号処理回路 1 0 4 は、デジタルクランプ回路、輝度信号処理回路、色信号処理回路、輪郭補正回路、欠陥補償回路、自動絞り制御回路、自動焦点制御回路、自動ホワイトバランス補正回路、コンポーネント信号 (Y : 輝度信号、C r、C b : 色差信号が 4 : 1 : 1 の比のサンプリング周波数でサンプリングされたデジタルビデオ信号) のマルチプレクサ、同期信号発生回路、タイミング生成器、マイクロコンピュータとのインターフェース等が含まれる。信号処理回路 1 0 4 のより具体的な構成については後述する。マルチプレクサによって、コンポーネント信号が多重化データへ変換される。

10

【 0 0 1 4 】

1 0 5 は、信号処理を制御するマイクロコンピュータであって、マイクロコンピュータ 1 0 5 からのコントロール信号がレンズ系 1 0 0、電子ボリューム 1 0 6、カメラ信号処理回路 1 0 4、タイミングコントローラ 1 0 7 に供給される。タイミングコントローラ 1 0 7 は、タイミング生成器 1 0 8 および C C D 駆動回路 1 0 9 から構成される。電子ボリューム 1 0 6 は、サンプルホールド、A G C 回路 1 0 2 のゲインコントロール信号を発生する。

20

【 0 0 1 5 】

タイミングコントローラ 1 0 7 に対しては、クロック M C K の 3 倍の周波数のクロック 3 M C K が供給される。また、1 0 7 からカメラ信号処理回路 1 0 4 に対して M C K、3 / 2 M C K が送り出される。一例として、撮像素子 1 0 1 の水平画素数が 7 8 0 とされ、M C K = 7 8 0 f h (f h : 撮像素子 1 0 1 の水平走査周波数) = 1 2 . 3 M H z とされている。また、カメラ信号処理回路 1 0 4 において発生した水平同期信号 H および垂直同期信号 V がタイミングコントローラ 1 0 7 に供給される。タイミングコントローラ 1 0 7 の C C D 駆動回路 1 0 9 で発生した駆動パルスが撮像素子 1 0 1 に供給される。駆動パルスは、垂直駆動パルス、水平駆動パルス、読出しパルス等を含む。

30

【 0 0 1 6 】

図 2 は、カメラ信号処理回路 1 0 4 の一例を示す。ここでは、自動絞り制御回路を含む場合の構成を示す。簡単のため、欠陥補償回路、自動焦点制御回路、自動ホワイトバランス補正回路についての図示を省略する。A / D 変換器 1 0 3 からの 1 0 ビット幅のデジタル撮像信号がデジタルクランプ回路 1 1 1 を介して演算回路 1 1 2 に供給される。撮像素子が三原色フィルタを有する場合、演算回路 1 1 2 によって、三原色信号の加算または減算がなされ、輝度信号成分および色差信号成分が生成される。

【 0 0 1 7 】

輝度信号成分が輝度信号処理回路 1 1 3 および輪郭補正回路 1 1 4 に供給され、色差信号成分が色信号処理回路 1 1 6 に供給される。輝度信号処理回路 1 1 3 には、補正回路等が含まれる。輪郭補正回路 1 1 4 により生成された輪郭補正信号が輝度信号処理回路 1 1 3 の出力信号に対して加算回路 1 1 5 により加算される。加算回路 1 1 5 から輝度信号 Y が得られる。色信号処理回路 1 1 6 には、補正回路、H U E、ゲイン調整回路等が含まれる。色信号処理回路 1 1 6 から色差信号 C r、C b が発生する。Y、C r、C b からなるコンポーネント信号がマルチプレクサ 1 1 7 に供給される。マルチプレクサ 1 1 7 によって、後述のようにこれらの信号が合成され、その出力には、多重化コンポーネント信号が発生する。

40

【 0 0 1 8 】

タイミング、同期信号発生回路 1 1 8 が設けられており、3 M C K のクロックから水平同期信号 H、垂直同期信号 V、クロック、タイミング信号がこの回路 1 1 8 から発生する。

50

119がマイクロコンピュータ105とカメラ信号処理回路104との間のインターフェースのためのシリアルI/Oであり、120が検出、累積回路である。演算回路112で形成された輝度信号成分が検出、累算回路120に供給される。絞り制御の場合、撮像画面が複数の領域に分割され、領域ごとに撮像信号が累算される。そして、各領域の累算データが検出、累算回路120からシリアルI/O119に対して出力される。

【0019】

シリアルI/O119を通じて累算データをマイクロコンピュータ105が受け取り、累算データに対する重み付け演算、重み付けされた各領域のデータの総和を求める演算、絞り制御信号の生成等をマイクロコンピュータ105が行う。生成された絞り制御信号によって、レンズ系100の絞り制御リングの駆動モータが駆動され、タイミングコントローラ107および電子ボリューム106が制御される。タイミングコントローラ107によって電子シャッタ（露光時間）が制御され、電子ボリューム106によってゲインが制御される。また、シリアルI/O119を通じてマイクロコンピュータ105から検出、累算回路120にコントロール信号が供給され、領域の分割のパターン等が制御される。

【0020】

(411)方式のコンポーネント信号を多重化するためのマルチプレクサ117についてより詳細に説明する。図3に示すように、マルチプレクサ117は、クロックMCKに同期した8ビット幅の輝度信号Y、色差信号Cが入力され、3/2MCK（クロックMCKの3/2倍の周波数のクロック）に同期した8ビット幅の多重化コンポーネント信号を発生する。図4は、マルチプレクサ117の一例の構成を示す。マルチプレクサ117は、輝度信号Yおよび色信号Cの一方を選択する入力セクタ121と、入力セクタ121が直列入力として供給されるシフトレジスタ122と、シフトレジスタ122の並列出力がロードされるレジスタ123と、レジスタ123にロードされたデータを順次選択する出力セクタ124と、出力セクタ124に接続されたレジスタ125とからなる。各レジスタは、8ビット幅のものである。

【0021】

図5は、上述のマルチプレクサ117の動作を示すタイミングチャートである。3MCKは、クロックMCKの周波数の3倍のクロックである。輝度データYおよび色信号Cは、クロックMCKと同期している。(411)方式のコンポーネント信号であるので、4サンプルの輝度データ（例えば Y_0 、 Y_1 、 Y_2 、 Y_3 ）に対して、1サンプルの赤の色差データ（例えば C_{r0} ）と1サンプルの青の色差データ（例えば C_{b0} ）とが対応している。

【0022】

セレクトパルスのハイレベルで輝度データを選択し、そのローレベルで色データを選択するように、入力セクタ121が制御される。シフトレジスタ122は、3/2MCKがクロックとして供給され、入力セクタ121により選択されたデータを取り込むと共に、直列にシフトする。シフトレジスタ122の初段のレジスタの出力 Q_0 は、図に示すように、 Y_{-1} 、 Y_0 、 C_{r0} 、 Y_1 、 Y_2 、 C_{b0} 、 Y_3 、・・・と変化する。

【0023】

レジスタ123に対して、1/4MCKのクロックのタイミングでもって、シフトレジスタ122の出力が並列にロードされる。1/4MCKのクロックの周期は、3/2MCKの周期の6倍である。また、1/4MCKのクロックの位相は、互いに関連する輝度データおよび色差データの合計6サンプルがシフトレジスタ122からレジスタ123に転送されるように選定される。

【0024】

出力セクタ124は、クロック（3/2MCK）と同期してレジスタ123から Y_0 、 Y_1 、 Y_2 、 Y_3 、 C_r 、 C_b の順になるように順次選択し、選択されたサンプルをレジスタ125が取り込む。従って、レジスタ125からは、 Y_0 、 Y_1 、 Y_2 、 Y_3 、 C_r 、 C_b の順になるように、多重化されたコンポーネント信号が発生する。

10

20

30

40

50

【0025】

上述したマルチプレクサ117は、データのサンプリングクロック周波数をMCKから1.5倍の周波数の $3/2$ MCKに変更することによって、8ビット幅の多重化コンポーネント信号へ変換する。マルチプレクサ117を設けない場合では、カメラ信号処理回路104から($8 \times 2 = 16$ ビット)幅のデータ(輝度信号Yおよび色信号C)が出力される。その場合では、二つのデータバス間のクロストークが発生したり、基板配線面積が増加することによってクロストークが増加したり、メモリのデータの幅が増加することによってメモリのサイズが大きくなったり、メモリの消費電力が増大する等の種々の問題が生じる。上述したマルチプレクサ117を信号処理回路104の出力側に設けることによって、これらの問題の発生を防止することができる。

10

【0026】

図1に戻って、この発明の一実施例についてさらに説明する。カメラ信号処理回路104からの上述したように多重化されたコンポーネント信号がデータスイッチャ130に供給される。データスイッチャ130は、カメラ信号処理回路104の出力と接続された出力点aと、コンポーネント信号を三原色信号へ変換する変換回路134と接続された入力点bと、記録再生データバス140と接続された入出力点cとを有する。データスイッチャ130の状態は、ユーザのキー操作等に基づいて発生したモード切り換え信号131、132、133によって制御される。図1中のマイクロコンピュータ105は、主としてカメラ部の制御のために設けられており、図示しないが、記録/再生動作の制御、装置全体の制御のために、それぞれマイクロコンピュータが設けられ、これらのマイクロコンピュータ間での通信がなされる。

20

【0027】

変換回路134により発生した三原色信号R、G、Bがテレビジョン表示装置例えば液晶ディスプレイ135に供給され、液晶ディスプレイ135により撮像画像が表示される。液晶ディスプレイ135は、 $1/60$ 秒周期のノンインターレース方式でもってカラー画像を表示する。記録再生データバス140に対して、ランダムアクセス可能なメモリ例えばDRAM(dynamic random access memory)141およびデータ圧縮用のエンコーダ/デコーダ例えばJPEG(Joint Photographic Experts Group)のエンコーダ/デコーダ142が接続される。JPEG以外の方式の高効率符号化を使用しても良い。エンコーダ/デコーダ142に対して記録媒体例えばフラッシュメモリ143およびインターフェース144が接続される。DRAM141は、メモリコントローラ145から供給されるアドレス信号、制御信号によってその動作が制御される。

30

【0028】

エンコーダ/デコーダ142は、JPEG、すなわち、適応DCT(Discrete Cosine Transform)の符号化によって約 $1/10$ にデータ量を圧縮する。JPEGにおけるブロック化等の処理のために、DRAM141が設けられている。フラッシュメモリ143は、電源を切っても記憶内容が保持され、メモリ全体あるいは分割した領域毎に電氣的に一括して消去、再書き込みが可能な半導体メモリである。記録媒体としては、フラッシュメモリ以外の半導体メモリ等の媒体を使用しても良い。さらに、圧縮されたスチル画像データを必要に応じてパーソナルコンピュータに供給するためにインターフェースを設けても良い。この発明の一実施例において、記録とは、撮像信号を符号化してフラッシュメモリ143に書込むことであり、再生とは、フラッシュメモリ143内のデータを読み出し、読み出しデータを復号することである。

40

【0029】

上述したこの発明の一実施例について、より詳細に説明する。この一実施例では、データスイッチャ130の接続状態によって5種類の動作が可能とされている。これは、モニタリングモード、第1の記録モード、第2の記録モード、第1の再生モード、第2の再生モードとからなる。これらのモードは、モード切り換え信号131、132、133によって設定される。モード切り換え信号131、132、133は、図示しない記録再生系制御用のマイクロコンピュータから発生する。マイクロコンピュータ105によって、モー

50

ド切り換え信号を発生しても良い。モニタリングモードでは、撮像画面を液晶ディスプレイ135に表示する。第1の記録モードでは、所望の撮像画像をDRAM141に書込む。第2の記録モードでは、DRAM141に記憶された画像データを圧縮してフラッシュメモリ143に書込む。第1の再生モードでは、フラッシュメモリ143に記憶されたデータを読み出し、読み出しデータを復号してDRAM141に書込む。第2の再生モードでは、DRAM141のデータを読み出して液晶ディスプレイ135に表示する。

【0030】

図6は、データスイッチャ130の出力点aと入力点bとが接続されるモニタリングモードの接続を示す。モニタリングモードは、モード切り換え信号131がアクティブとなることによって設定される。モニタリングモードでは、マイクロコンピュータ105は、タイミングコントローラ107のCCD駆動回路109を制御し、撮像素子101をライン間引きモードで動作させる。撮像素子101からは、読み出しがされないラインが生じ、1/60秒周期で撮像信号が読み出される。

10

【0031】

モニタリングモードでは、信号処理回路104の出力信号がデータスイッチャ130を介して変換回路134に供給され、変換回路134から出力される三原色信号が液晶ディスプレイ135に供給され、表示される。撮像素子101がライン間引きモードで動作するので、液晶ディスプレイ135が1/60秒周期のノンインターレスの表示を行うことができる。液晶ディスプレイ135の表示を見て、画角の調整等を行い、記録したいスチル画像を決定することができる。ライン間引きモードのために、垂直解像度が記録時と比べると劣化するが、撮影画像をモニタする目的にとっては問題とならず、これはまたフィールド蓄積を行うCCD撮像カメラと同等である。ライン間引きモードでは、高速読み出しのために動きに対する追従性が良くなる。従って、自動焦点調整、自動絞り調整等の自動制御の応答が良くなり、動画をモニタするのが容易となる。

20

【0032】

なお、モニタリングモードにおいて、破線で示すデータバスに接続されるDRAM141、エンコーダ/デコーダ142、フラッシュメモリ143が不動作とされる。消費電力の節約のために、これらの動作しない回路に対する電源供給がオフとされるか、あるいは動作に必要なクロックの供給を停止することが好ましい。以下に説明する他のモードにおいても、動作しない回路に対するバスが破線で示され、また、動作しない回路に対する電源供給がオフされることは、同様である。

30

【0033】

図7は、スチル画像を記録する場合のモード、すなわち、データスイッチャ130の出力点aと入出力点cとが接続される第1の記録モードの接続を示す。第1の記録モードは、モード切り換え信号132がアクティブとなることによって設定される。第1の記録モードでは、マイクロコンピュータ105は、タイミングコントローラ107のCCD駆動回路109を制御し、撮像素子101をフルフレーム読み出しモードで動作させる。撮像素子101からは、全画素例えば32万画素が読み出され、1/30秒周期で撮像信号が読み出される。

【0034】

撮像信号がカメラ信号処理回路104において処理され、データスイッチャ130の出力点aおよび入出力点c、並びに記録再生データバス140を通じてDRAM141に書込まれる。メモリコントローラ145は、DRAM141を書込み状態にし、書込みアドレスをDRAM141に対して供給する。メモリコントローラ145は、図示しない記録/再生系制御用のマイクロコンピュータによって制御される。1枚分のスチル画像データがDRAM141に書込まれる。1/30秒の画像データの書込みがなされる、第1の記録モードでは、液晶ディスプレイ135に画像を表示することができない。画像が表示されない時間を最小限とするために、書込みが終了すると、次の第2の記録モードに移行する。

40

【0035】

50

ＤＲＡＭ１４１に対する１枚分の画像データの書込みが終了すると、データスイッチャ１３０が図８に示すように、出力点ａおよび入力点ｂが接続される第２の記録モードとなる。第２の記録モードは、モード切り換え信号１３１がアクティブとなることによって設定される。このモードでは、ＤＲＡＭ１４１から画像データが読出される。読出されたデータがバス１４０を介してエンコーダ／デコーダ１４２に供給される。エンコーダ／デコーダ１４２は、ＤＲＡＭ１４１から読出したデータを例えばＪＰＥＧにより圧縮する。また、圧縮されたデータがフラッシュメモリ１４３に書込まれる。このようにして、撮像画像が圧縮されて記録される。

【００３６】

また、第２の記録モードでは、撮像素子１０１がライン間引きモードで動作するようになされ、モニタリングモードと同様に、高速で撮像素子１０１から読出された信号がカメラ信号処理回路１０４で処理され、画像信号がデータスイッチャ１３０および変換回路１３４を介して液晶ディスプレイ１３５に供給され、画像が表示される。それによって、記録時に画像の表示が消える時間を最小限とすることができる。

10

【００３７】

フラッシュメモリ１４３に書込まれた画像データを再生して液晶ディスプレイ１３５により表示するのが再生モードである。図９は、データスイッチャ１３０の出力点ａおよび入力点ｂが接続され、撮像信号が液晶ディスプレイ１３５に表示される第１の再生モードの状態を示す。第１の再生モードは、モード切り換え信号１３１がアクティブとなることによって設定される。このモードでは、フラッシュメモリ１４３からデータが読出され、読出しデータがエンコーダ／デコーダ１４２に供給される。

20

【００３８】

エンコーダ／デコーダ１４２によりデータが復号され、画像データが発生する。この画像データを書込むように、ＤＲＡＭ１４１が制御される。この場合、第１の記録モードと同一のデータ配列でもって、復号データがＤＲＡＭ１４１に書込まれるように、メモリコントローラ１４５がＤＲＡＭ１４１の書込みアドレスを制御する。読出し時のアドレス制御によって、同様のデータ配列を実現しても良い。この関係は、ＤＲＡＭ１４１から読出されたデジタル画像信号を変換回路１３４を介して液晶ディスプレイ１３５に供給し、液晶ディスプレイ１３５により表示する場合に、モニタリングモードで使用されるものと同一の構成を使用するため必要である。第１の再生モードは、ライン間引きモードで撮像素子１０１が駆動され、撮像素子１０１の撮像画像が液晶ディスプレイ１３５に表示されている。

30

【００３９】

ＤＲＡＭ１４１に対して復号データが書込まれると、図１０に示す第２の再生モードとなる。第２の再生モードでは、データスイッチャ１３０の入出力点ｃと入力点ｂとが接続される。第２の再生モードは、モード切り換え信号１３３がアクティブとなることによって設定される。ＤＲＡＭ１４１が読出し状態とされる。そして、記録再生データバス１４０、データスイッチャ１３０、変換回路１３４を介してＤＲＡＭ１４１の読出しデータが液晶ディスプレイ１３５に供給される。従って、フラッシュメモリ１４３に記録されているデータと対応する画像を液晶ディスプレイ１３５により見る事が可能となる。この場合、フラッシュメモリ１４３に記録されているデータは、ライン間引きデータではなく、フルフレームのデータである。従って、メモリコントローラ１４５によるアドレス制御によって、撮像素子１０１がライン間引きモードで駆動される場合と同様のライン間引きを実現する。それによって、ＤＲＡＭ１４１の読出しデータを液晶ディスプレイ１３５により再生することができる。

40

【００４０】

このようにしてフラッシュメモリ１４３に記憶されているスチル画像データを液晶ディスプレイ１３５により再生して見る事ができる。フラッシュメモリ１４３の記憶容量、データ圧縮の方法等によって、記録できるスチル画像の枚数が決定される。フラッシュメモリ１４３は、ＩＣカードの構成とされるのが好ましい。勿論、フラッシュメモリ以外の記

50

録媒体を使用しても良い。さらに、必要に応じて設けられたインターフェースを介して外部のパソコンに記録データを送信したり、外部記憶装置に記録データを記憶するようにしても良い。

【0041】

上述した固体撮像素子101の一例について以下に説明する。図11は、固体撮像素子例えばCCD撮像素子1の一例の概略を示す。この例では、インターライン方式を採用し、イメージエリアに2次元配列されたフォトセンサ(例えばフォトダイオード)2と、フォトセンサ2の間に設けられ、フォトセンサ2からの信号電荷を水平CCD(水平転送部)4へ転送するための垂直CCD(垂直転送部)3と、水平CCD4に接続されたバッファアンプ5とを有する。フォトセンサ2には、後述するような配列の色フィルタを通った撮像光が入射する。一つのフォトセンサ2と垂直CCD3中の1ビットとが対応するように構成され、フォトセンサ2からの信号電荷を混合することなく垂直CCD3に読出し、全画素の信号を順次、水平CCD4に転送することが可能とされている。そして、水平CCD4を駆動することによって、信号をフローティングディフュージョンエリアに転送し、順次電圧に変換してバッファアンプ5を通して出力する。

10

【0042】

撮像素子1の単位画素の平面図を図12に示し、垂直CCD3の構造を図13に示す。垂直CCD3は、例えば3層電極3相駆動の構成とされている。図12において、6は、垂直CCD3の転送チャンネル、7は、画素間、並びに画素および転送チャンネル間を分離するためのチャンネルストッパ、8、9および10は、それぞれ垂直CCD3の転送ゲートである。転送ゲート9は、読出しゲートを兼用している。なお、図12では、遮光膜等についての図示が省略されている。転送ゲート8、9、10は、図13に示すように、第1、第2および第3の多結晶シリコン電極を加工して形成される。これらの転送ゲート8、9、10に対して、垂直駆動パルス V_1 、 V_2 、 V_3 がそれぞれ印加される。

20

【0043】

フォトセンサ2から垂直CCD3へ信号を読出す場合、フォトセンサ2に隣接した転送ゲート、すなわち、読出しゲートを兼ねる転送ゲート9に対して、垂直転送クロック V_2 のハイレベルより高いバイアス電圧(読出しパルスと称する)を印加する。ゲート9に読出しパルスを供給すると、1つの画素が垂直CCD3の1ビットに対応しているので、全てのフォトセンサ2から信号電荷が垂直CCD3に読出される。水平CCD5は、転送クロック H_1 、 H_2 によって、1ライン分のデータを出力する。なお、水平CCD5としては、例えば複合チャンネル水平CCD構造を採用することができる。その場合、出力部が2チャンネルの構成とされる。

30

【0044】

上述したCCD撮像素子は、全画素の信号を順次出力することができるので、電子スチルカメラ、画像取込みに適している。しかしながら、インターレース出力を行う同じ画素数のビデオカメラ用撮像素子と比較して、1画面(画面の上端から下端まで)の出力時間が倍となる。この例では、上述したように、モニタ用の信号、自動焦点制御等の自動制御のための撮像信号として、水平ライン数を減少させることによって、1画面の撮像信号を高速に出力するものであり、且つ、このライン間引きの場合に、カラーフィルタの配列で規定される垂直方向の色シーケンスが崩れることがないようにするものである。一方、撮影した画像をフラッシュメモリに取り込む場合では、フルフレームの撮像信号(ライン数の間引きがされてない撮像信号)を出力する。ライン間引きの場合でも、色シーケンスがフルフレームの場合と同一のため、信号処理回路が複雑となる問題を回避できる。

40

【0045】

上述した全画素読出し可能な撮像素子において、ライン数を間引くためには、フォトセンサ2からの信号電荷の読出しに寄与している転送ゲート(第2の多結晶シリコン)9に対する配線を二つに分けることによって可能である。色シーケンスの繰り返し周期をNで表す。図14は、($N=2$)の場合の一例である。

【0046】

50

単板式のCCD撮像素子の色フィルタの配列としては、R（赤色を通すフィルタ）、G（緑色を通すフィルタ）、B（青色を通すフィルタ）を図15Aに示すように配列したもの（ベイヤ方式）が知られている。全体の半分の画素に感度の高いGのフィルタを配置する。また、図15Bに示す補色市松配置の色フィルタも知られている。図15Bにおいて、Ye、Cy、Mgは、それぞれ黄色、シアン、マゼンタのフィルタである。図15Bに示す補色フィルタは、原色フィルタに比して解像度を高めることができるので、ビデオカメラに採用されることが多い。一方、図15Aに示す原色フィルタは、色の再現性の点で優れ、電子スチルカメラに採用されることが多い。

【0047】

この発明における撮像素子として、原色フィルタを有する単板式撮像素子、および補色フィルタを有する単板式撮像素子の何れを使用しても良い。さらに、図示しないが、Gのフィルタを備えた撮像素子と、RおよびBのフィルタの配列を備えた撮像素子とからなり、二つの撮像素子の位置関係が水平方向、または水平および垂直方向に画素ピッチの1/2だけずらされた方式の撮像素子（いわゆる空間絵素ずらし方式）を使用しても良い。

【0048】

図15Aの配列は、垂直方向の色シーケンスの繰り返し周期Nが（ $N = 2$ ）であり、図15Bの配列は、（ $N = 4$ ）である。図14は、（ $N = 2$ ）であって、垂直方向の1列のフォトセンサ2、垂直CCD3および垂直CCD3のゲートのバス配線を1列の一部に関して示した模式図である。フォトセンサ2のうちで左上コーナーに斜線部を設けたものが一つの色フィルタ例えばGのフィルタに対応し、斜線部を設けないものが他の色フィルタ、例えばBのフィルタと対応している。垂直CCD3は、上述したように3層電極3相駆動形式のもので、撮像素子の開口画素に隣接して3ビットのゲートを有する。また、垂直CCD3は、繰り返し単位Aと、繰り返し単位Bを含む。繰り返し単位Aは、ゲート21、22、23からなり、繰り返し単位Bは、ゲート31、32、33からなる。ゲート22および32が転送兼読出しゲートである。41、42、42'、43は、垂直転送用の駆動パルス V_1 、 V_2 、 V_2' 、 V_3 がそれぞれ供給されるバス配線である。

【0049】

ゲート21および31がバス配線41に接続され、ゲート23および33がバス配線43に接続される。これらのバス配線41、43には、それぞれ駆動パルス V_1 、 V_3 が供給される。駆動パルス V_2 に関して、2本のバス42および42'が設けられる。繰り返し単位Aとは、転送兼読出しゲート22がバス42と接続されるものを指し、繰り返し単位Bは、転送兼読出しゲート32がバス42'と接続されるものを指す。なお、図14では、簡略化のために、バスラインが片側しか描かれていないが、両側にバスラインを配して、両側駆動するのが普通である。

【0050】

上述の撮像素子では、ライン間引きのために、繰り返し単位Aが m （ $m = 1, 2, 3, \dots$ ）並んだ $A \times m$ （ビット）の範囲と、繰り返し単位Bが $N \times a$ 並んだ $B \times N \times a$ （ビット）の範囲とが垂直方向に交互に形成される。図14に示す例は、（ $N = 2$ 、 $m = 3$ 、 $a = 2$ ）の場合である。なお、 m および a の値を任意に選ぶことができるが、 m および a を大きな値としても、（ $m + N \times a$ ）が有効画素数の垂直画素数より小さいことが必要である。

【0051】

上述した撮像素子において、第1の動作モード、すなわち、全画素の信号を讀出すフルフレームの動作時では、垂直CCD3の繰り返し単位AおよびBの両者にフォトセンサ2から信号が讀出される。そのためには、バス配線42および42'を通じてゲート22および32の両者に讀出しパルスが印加される。この場合、色フィルタの配列の順序と対応する色シーケンス、例えばG、B、G、B、...のシーケンスでもって色信号が出力される。

【0052】

一方、第2の動作モード、すなわち、ライン間引き動作時では、繰り返し単位Aのゲート

10

20

30

40

50

2 2 にのみバス配線 4 2 を介して読出しパルスが印加される。従って、 $A \times m$ (ビット) の範囲から信号が読出され、 $B \times N \times a$ (ビット) の範囲からは、信号が読出されない。図 1 4 の例では、($m = 3$) ラインから信号が発生し、($N \times a = 4$) ラインから信号が発生しない。間引かれるライン数が N の整数倍であるので、ライン間引きの場合の撮像出力の色信号の順序と対応する色シーケンスは、フルフレーム読出しと同一の關係に保たれる。

【0053】

図 1 6 は、撮像素子を駆動する場合のタイミングを示し、図 1 6 A がフルフレームの読出しを行う場合のタイミングを示す。各水平ブランキング期間において、3 相の駆動パルス V_1 、 V_2 、 V_2' 、 V_3 が垂直 CCD 3 の繰返し単位 A のゲート 2 1、2 2 および 2 3 と、繰返し単位 B のゲート 3 1、3 2 および 3 3 にそれぞれ供給される。また、読出しパルスもゲート 2 2 および 3 2 との両者に対して印加される。それによって、全てのフォトセンサから信号電荷が垂直 CCD 3 に対して読出される。図 1 6 B の詳細なタイミングチャートに示すように、水平ブランキング期間内で発生する駆動パルス V_1 、 V_2 、 V_2' 、 V_3 が 3 相のものであり、ラインシフト期間によって 1 ラインシフトがなされる。フルフレームの読出し時には、各水平ブランキング期間内で、1 ラインシフトがなされる。

【0054】

一方、ライン間引きの読出しの場合では、図 1 6 C に示すように、繰返し単位 A のゲート 2 2 にのみ読出しパルスが印加される。それによって、繰返し単位 A に隣接したフォトセンサのみから信号電荷が読出される。ライン間引きの場合では、間引かれたラインでは、信号電荷が読出されず、無信号となる。この無信号期間は、後述するように、ラインシフト動作を複数回繰返すことによって除去できる。

【0055】

図 1 7 A は、($m = 1$, $a = 1$) の場合の垂直 CCD 3 のチャンネル 6 のポテンシャルの模式図である。図面に向かって右側から左側の水平 CCD 4 に向かう方向が垂直転送方向である。チャンネル 6 には、ライン間引き動作時に、信号電荷 Q_s を含むパケット 5 1 と空パケット 5 2 とが存在する。各ラインから信号電荷 Q_s を出力するためには、空パケット 5 2 の分、ラインシフトの回数を増やし、それによって信号電荷と無信号とを水平 CCD 4 において混合し、無信号の期間を除去する。各水平ブランキング期間内でなされるラインシフトの回数は、下記の間係を満足するように選定すれば良い。

【0056】

1 (: 出力する信号電荷 Q_s を含むパケットの数) + X (前にある信号電荷 Q_s を含まないパケットの数) 以上で、 $1 + X + (N \times a)$ (: 後ろにある信号電荷 Q_s を含まないパケットの数) 以下

それによって、($X = 0$) の場合では、信号電荷のみを水平 CCD 4 に対して転送し、($X = 0$) の場合では、信号電荷を含むパケットと 1 以上の信号電荷を含まないパケットとを水平 CCD 4 に対して転送する。

【0057】

上述の条件によって、信号電荷を水平 CCD 4 に対して転送し、また、無信号のラインを圧縮することができる。実際には、空パケットの電荷が 0 ではなく、スミア信号や暗信号等の不要信号電荷 Q_n が含まれている。各水平ブランキング期間でなされるラインシフトの数が異なると、不要信号電荷 Q_n の加算される回数が異なるために、不要信号が含まれる量がラインによって異なる。それによって、ラインクロールや、色ずれなどの画質劣化が発生するおそれがある。

【0058】

この問題を解決するには、各水平ブランキング期間でなされるラインシフトの回数を一定とすれば良い。限定された条件、すなわち、($m = 1$ 、または $m = 2$) の場合では、垂直 CCD 3 のラインシフトの数を ($(N \times a / m) + 1$) とすることによって、各ラインの信号電荷 Q_s に対して加算される信号電荷 Q_s を含まないパケットの数を一定とすること

10

20

30

40

50

ができる。これによって、上述した画質劣化の発生を防止することができる。

【0059】

図17Bは、($N = 2$ 、 $m = 1$ 、 $a = 1$)の場合の垂直CCD3のチャンネル6のポテンシャルの模式図である。この例では、($N \times a / m = 2$)となり、ラインシフトの回数を3回とすることによって、各ラインにおいて加算される信号電荷 Q_s を含まないパケットの数を一定とすることができる。また、図17Cは、($N = 2$ 、 $m = 2$ 、 $a = 1$)の場合を示す。この場合では、($N \times a / m = 1$)となり、ラインシフトの回数を2回とすれば良い。さらに、 $m > 2$ の場合でも、スミア信号や暗信号のレベルを十分に小さくすることができる、問題は生じない。

【0060】

上述したCCD撮像素子は、ライン数を減少することができるので、垂直CCD3の繰り返し単位Aの並ぶ数 m 、繰り返し単位Bの並ぶ数 $N \times a$ の値を選ぶことによって、1フィールドのテレビジョンの水平走査線数以下に出力撮像信号のライン数を抑えることができる。ベイヤ方式の色フィルタ配列のような($N = 2$)の場合を例に出力ライン数のいくつかの例を説明する。

【0061】

図18に示すように、有効画素数(：垂直×水平)が(480×640)のVGA(Video Graphics Array)対応の撮像素子に対してこの発明を適用した場合は、($a = 1$ 、 $m = 2$)とされる。従って、ライン間引きモードでは、出力ライン数を半分の240ラインとできる。図19に示すように、有効画素数が(768×1024)の撮像素子では、($m = 1$ 、 $a = 1$)とすることによって、出力ライン数を256ラインとできる。図20に示すように、有効画素数が(1024×1280)の撮像素子では、($m = 1$ 、 $a_1 = 1$ 、 $a_2 = 2$)とすることによって、出力ライン数を256ラインとできる。 a_1 および a_2 は、交互に使用される。

【0062】

図18、図19および図20にそれぞれ示す何れの場合でも、出力ライン数を例えばNTSC方式の1フィールドのライン数(262.5)より少なくすることができる。従って、色シーケンスおよび画角をフルフレーム読み出しモードと同一の関係を保持して、ライン間引きモードの撮像信号をより高速に出力することができる。それによって、VRAM、あるいはフレームメモリを使用することなしに、液晶モニタに撮像画面を表示することができる。なお、画角とは、撮影した時に撮像素子に映る範囲がレンズの光軸を中心に張る角度のことである。

【0063】

なお、上述した一実施例における撮像素子の具体的構成は、一例であって、この発明は、これ以外の固体撮像素子を使用することができる。例えば垂直CCDが2層電極4相駆動の構造でも良く、また、インターライン方式以外の方式の撮像素子、さらに、CCD以外を使用した固体撮像素子であっても良い。さらに、固体撮像素子を駆動するモードとして、読み出しパルス V_2 ' を印加し、読み出しパルス V_2 を印加しない第3の動作モードを設定するようにしても良い。

【0064】

また、この発明は、上述した構造の撮像素子に限定されず、全画素読み出しモードと読み出し画素数を減少させたモードとを選択することが可能な撮像素子を使用することができる。

【0065】

【発明の効果】

以上説明したように、この発明によれば、垂直解像度の良好なスチル画像を全画素を読み出すフルフレームの撮像モードによって得ることができ、また、液晶ディスプレイ等の表示に使用する場合では、ライン間引きの撮像モードによって、撮像信号を高速に出力することができる。従って、VRAMを設けなくても撮像信号をモニタに表示することができる。また、高速で撮像信号を出力することにより、オートフォーカス等の自動制御装置の応答を速くすることができる。さらに、コマ数が多くなるので、モニタ画像の動きが滑ら

10

20

30

40

50

かになる利点がある。

【 0 0 6 6 】

また、この発明では、記録時に、画像信号をメモリ（ＤＲＡＭ）に書込む期間以外では、撮像信号を表示するので、表示が消える期間を最小限とすることができる。さらに、再生時に、記録媒体からデータを読み出している期間、撮像信号を表示装置に供給するので、表示が消える期間を記録時と同様に最小限とすることができる。

【 0 0 6 7 】

さらに、この発明では、カメラ信号処理回路から出力されるコンポーネント信号をクロック周波数をのせかえることによって、多重化することができ、その後段の信号処理のために配されるデータバスのビット幅を小さくすることができる。それによって、クロストーク等の信号劣化を抑えることができ、また、メモリのサイズを小とでき、メモリの消費電力を低減することができる。

【図面の簡単な説明】

【図 1】この発明の一実施例の構成を示すブロック図である。

【図 2】この発明の一実施例中のカメラ信号処理回路の一例のブロック図である。

【図 3】カメラ信号処理回路中のマルチプレクサの部分のブロック図である。

【図 4】マルチプレクサの一例のブロック図である。

【図 5】マルチプレクサの動作を示すタイミングチャートである。

【図 6】この発明の一実施例のモニタリングモードの接続関係を示すブロック図である。

【図 7】この発明の一実施例の第 1 の記録モードの接続関係を示すブロック図である。

【図 8】この発明の一実施例の第 2 の記録モードの接続関係を示すブロック図である。

【図 9】この発明の一実施例の第 1 の再生モードの接続関係を示すブロック図である。

【図 10】この発明の一実施例の第 2 の再生モードの接続関係を示すブロック図である。

【図 11】この発明に使用できる撮像素子の一例の概略的構成を示す略線図である。

【図 12】撮像素子の一例の 1 画素の部分の拡大平面図である。

【図 13】撮像素子の一例の垂直ＣＣＤの構造を示す略線図である。

【図 14】撮像素子の一例の垂直 1 列のバス配線を示す略線図である。

【図 15】撮像素子の一例に使用される色フィルタの配列の一例および他の例を示す略線図である。

【図 16】撮像素子の一例を駆動するための駆動パルスのタイミングチャートである。

【図 17】撮像素子の一例における垂直ＣＣＤのポテンシャルを模式的に示す略線図である。

【図 18】撮像素子の具体的な一例を示す略線図である。

【図 19】撮像素子の具体的な他の例を示す略線図である。

【図 20】撮像素子の具体的なさらに他の例を示す略線図である。

【図 21】従来の撮像素子の説明に用いる略線図である。

【図 22】先に提案されている撮像素子の説明に用いる略線図である。

【図 23】撮像素子の出力と液晶モニタの表示との関係を示す略線図である。

【図 24】撮像素子から発生した撮像信号を液晶モニタに供給する場合の構成を示すブロック図である。

【符号の説明】

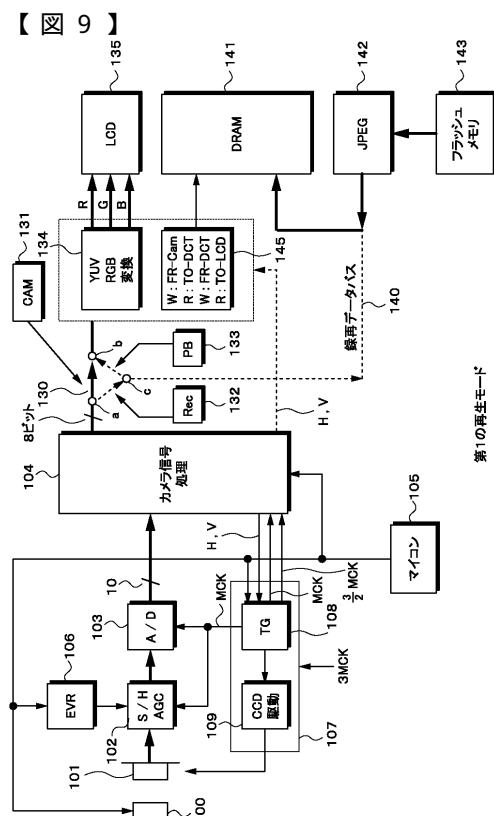
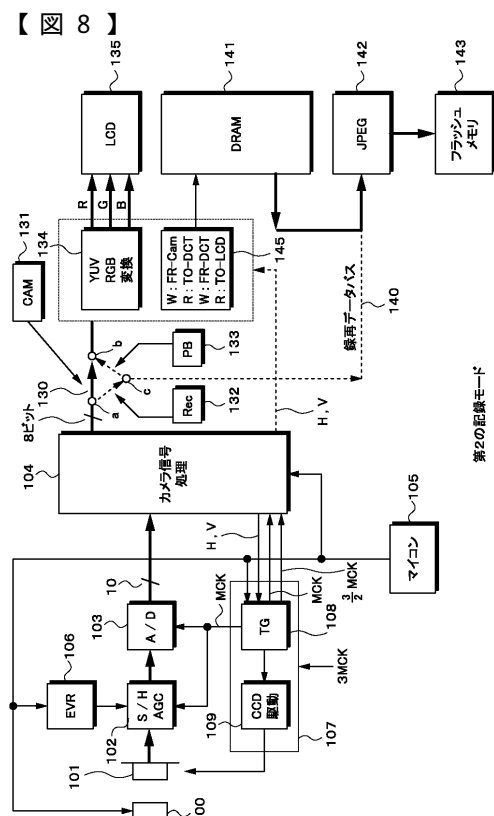
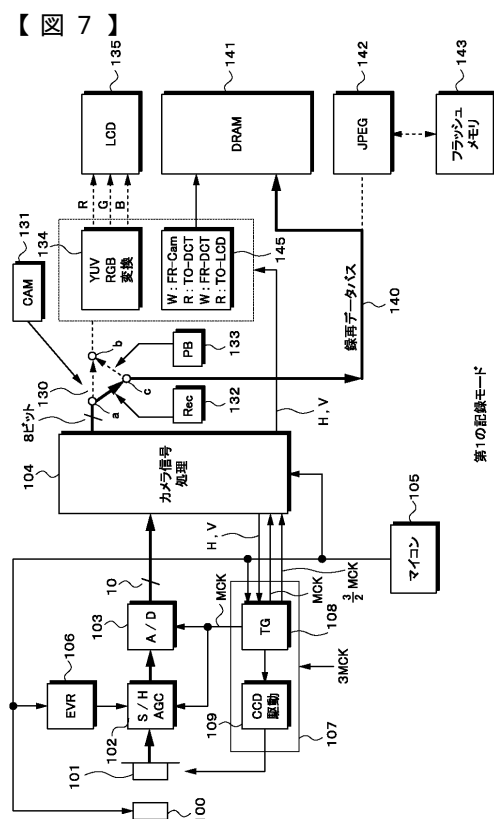
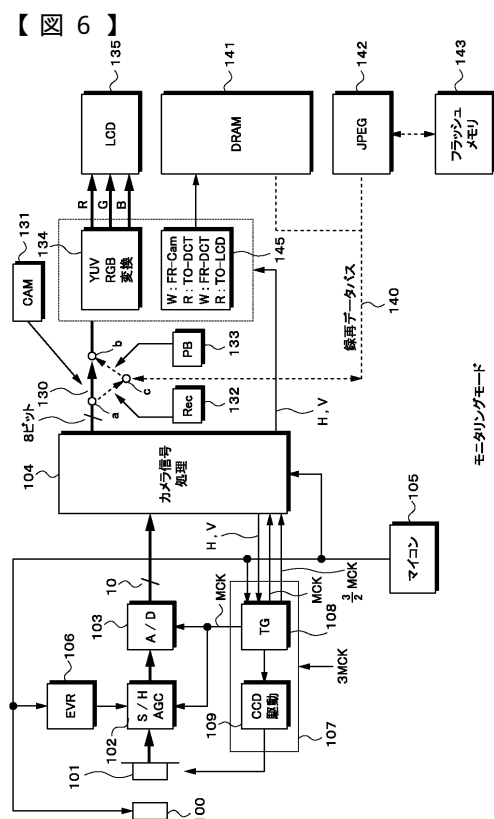
2・・・フォトセンサ、3・・・垂直ＣＣＤ、4・・・水平ＣＣＤ、6・・・垂直ＣＣＤのチャンネル、101・・・撮像素子、104・・・カメラ信号処理回路、105・・・マイクロコンピュータ、107・・・タイミングコントローラ、130・・・データスイッチャ、135・・・液晶ディスプレイ、141・・・ＤＲＡＭ、142・・・エンコーダ/デコーダ、143・・・フラッシュメモリ

10

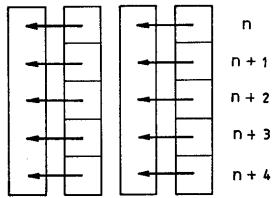
20

30

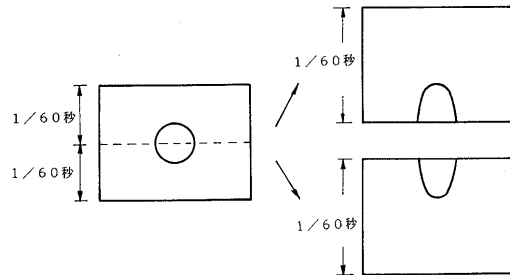
40



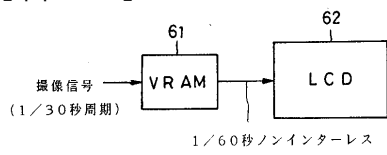
【図 2 2】



【図 2 3】



【図 2 4】



フロントページの続き

- (56)参考文献 特開平05-122574(JP,A)
特開昭60-136481(JP,A)
特開平07-312714(JP,A)
特開平02-295283(JP,A)
特開平04-323973(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 9/04-9/11

H04N 5/335