

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】令和2年6月11日(2020.6.11)

【公表番号】特表2019-519837(P2019-519837A)

【公表日】令和1年7月11日(2019.7.11)

【年通号数】公開・登録公報2019-027

【出願番号】特願2018-556875(P2018-556875)

【国際特許分類】

G 06 F 1/26 (2006.01)

G 06 F 1/28 (2006.01)

H 02 H 9/02 (2006.01)

H 02 J 1/00 (2006.01)

【F I】

G 06 F 1/26 306

G 06 F 1/28

H 02 H 9/02 E

H 02 J 1/00 309R

【手続補正書】

【提出日】令和2年4月19日(2020.4.19)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

電力スイッチ回路であって、

第1の電力端子と、

第2の電力端子と、

前記第1の電力端子と前記第2の電力端子との間に結合される導通経路と、第1の制御端子とを有する第1の電力スイッチトランジスタと、

チャージポンプ入力とチャージポンプ出力とを有するチャージポンプであって、前記チャージポンプ入力における第1の選択信号に応答して第1の周波数で動作することにより、又は前記チャージポンプ入力における第2の選択信号に応答して前記第1の周波数よりも高い第2の周波数で動作することにより、前記チャージポンプ出力に電圧を生成するように構成される、前記チャージポンプと、

前記チャージポンプ出力と前記第1の制御端子との間に結合される第1の電流源であって、第1の電流を前記第1の制御端子に印加するように構成される、前記第1の電流源と、

前記チャージポンプ出力と前記第1の制御端子との間に結合されるブースト電流源であって、ブースト制御入力を有し、前記ブースト制御入力におけるブースト信号に応答して前記第1の制御端子にブースト電流を印加するように構成される、前記ブースト電流源と、

制御論理入力と、前記チャージポンプ入力に結合される第1の制御論理出力と、前記ブースト制御入力に結合される第2の制御論理出力とを有する制御論理であって、

前記制御論理入力におけるモード信号に応答して前記第1の制御論理出力に前記第1の選択信号を供給し、

前記制御論理入力におけるロールスワップ信号に応答して、前記第1の制御論理出力に

前記第2の選択信号を供給し、前記第2の制御論理出力に前記ブースト信号を供給する、
ように構成される、前記制御論理と、
を含む、電力スイッチ回路。

【請求項2】

請求項1に記載の電力スイッチ回路であって、
前記第1及び第2の電力端子の間に導通する電力電流に対応する信号を受信するように構成される入力と、前記電力電流が或る電流制限を超えることに応答して前記第1の制御端子から電流を導通するように構成される出力とを有する電流制限回路を更に含む、電力スイッチ回路。

【請求項3】

請求項2に記載の電力スイッチ回路であって、
前記電流制限回路が、
前記電力電流と前記電流制限との差に対応する入力電流を導通するように構成される導通経路を有する第1のミラートランジスタと、

前記第1の制御端子と基準電圧端子との間に結合される導通経路と、前記第1のミラートランジスタに結合される制御端子とを有する第2のミラートランジスタであって、前記入力電流が前記電流制限を超えることに応答してオンするように構成される、前記第2のミラートランジスタと、
を含む、電力スイッチ回路。

【請求項4】

請求項3に記載の電力スイッチ回路であって、
前記電流制限回路が、
前記制御論理が前記ロールスワップ信号を受信することに応答して、前記第1のミラートランジスタの前記導通経路に、前記ブースト電流に対応する補償電流を印加するように構成される補償電流源を更に含む、電力スイッチ回路。

【請求項5】

請求項1に記載の電力スイッチ回路であって、
前記第1の電力スイッチトランジスタの導通経路と前記第2の電力端子との間に結合される導通経路と、第2の制御端子とを有する第2の電力スイッチトランジスタと、
前記チャージポンプ出力から前記第2の制御端子へ第2の電流を印加するように構成される第2の電流源と、
前記チャージポンプ出力と前記第2の制御端子との間に結合されるスイッチであって、前記制御論理が前記ロールスワップ信号を受信することに応答して閉じるように構成される、前記スイッチと、
を更に含む、電力スイッチ回路。

【請求項6】

請求項5に記載の電力スイッチ回路であって、
前記第1及び第2の電力スイッチトランジスタが電界効果トランジスタであり、前記電力スイッチ回路が、
電流制限回路であって、
前記第2の電力スイッチトランジスタの導通経路の電圧における差に対応する感知電流を生成するように構成される差動増幅器と、
ソース／ドレイン経路と、前記感知電流を受信するように構成されるゲートとを有する第1のミラートランジスタと、
前記第1のミラートランジスタのソース／ドレイン経路と並列に結合される電流制限電流源であって、制限電流を導通するように構成される、前記電流制限電流源と、
前記制御論理が前記ロールスワップ信号を受信することに応答して、前記第1のミラートランジスタのソース／ドレイン経路に、前記ブースト電流に対応する補償電流を印加するように構成される補償電流源と、
前記第1の制御端子と基準電圧端子との間に結合されるソース／ドレイン経路と、前記

第1のミラートランジスタのゲートとドレインとに結合されるゲートとを有する第2のミラートランジスタと、

を含む、前記電流制限回路を更に含む、電力スイッチ回路。

【請求項7】

電子デバイスのインターフェースにおいて電力スイッチを制御する方法であって、

第1の電力端子の電圧が安全限界を下回って下がることに応答して、チャージポンプ出力に電圧を生成するため第1の周波数でチャージポンプを動作させ、前記第1の電力端子と電源が接続される第2の電力端子との間に結合される導通経路を有する第1の電力スイッチトランジスタの制御端子に前記チャージポンプ出力からの第2の制御される電流を含む第1の制御される電流を結合することと、

前記第1の電力端子の電圧が特定のレベルに達することに応答して、前記第1の周波数より低い第2の周波数で前記チャージポンプを動作させ、前記チャージポンプ出力から前記第1の制御端子への前記第1の制御される電流を削減するために前記第2の制御される電流を不活性化することと、

を含む、方法。

【請求項8】

請求項7に記載の方法であって、

前記第1の電力端子の電圧が前記安全限界を下回って下がることに応答して、前記チャージポンプ出力と第2の電力スイッチトランジスタの第2の制御端子との間のスイッチを閉じることであって、前記第2の電力スイッチトランジスタが、前記第1の電力端子と前記第2の電力端子との間に前記第1の電力スイッチトランジスタの導通経路と直列に接続される導通経路を有する、前記スイッチを閉じることと、

前記第1の電力端子の電圧が前記特定のレベルに達することに応答して、前記スイッチを開け、前記チャージポンプ出力から前記第2の制御端子へ第3の制御される電流を結合することと、

を更に含む、方法。

【請求項9】

請求項8に記載の方法であって、

前記第1の電力端子と前記第2の電力端子との間で導通される電流を感知することと、前記感知された電流が電流制限を超えることに応答して、前記第1の制御端子から電流を導通することと、

前記第1の制御される電流の結合の間に、前記第1の制御される電流に対応する量だけ前記電流制限を増加させることと、

を更に含む、方法。

【請求項10】

請求項9に記載の方法であって、

前記感知することが、前記第2の電力スイッチトランジスタの差動電圧に対応する感知電流を生成することを含み、

前記第1の制御端子から電流を導通することが、

制限電流源に並列の第1のミラートランジスタを介して前記感知電流を導通することと、

前記第1の制御端子と基準電圧端子との間に結合される導通経路を有する第2のミラートランジスタに前記第1のミラートランジスタを介する電流をミラーすることと、

を含み、

前記電流制限を増加させることが、前記制限電流源に並列の前記第1のミラートランジスタを介する前記感知電流に加えて補償電流を印加することを含む、方法。

【請求項11】

請求項7に記載の方法であって、

前記第1の電力端子の電圧が前記電子デバイスの外側のハブにおいて前記安全限界を下回って下がることに応答して、前記ハブから前記インターフェースへのロールスワップ信

号を生成することを更に含み、

前記第1の周波数で前記チャージポンプを動作させて前記第1の制御される電流を結合することが、前記ロールスワップ信号を受信することに応答して実施される、方法。

【請求項12】

電子システムであって、

ハブデバイスであって、

第1の電源からの前記ハブデバイスの接続解除に応答してロールスワップ信号を生成するように構成される論理と、

端子を含むインターフェースであって、前記端子が、前記インターフェースの中で共通に接続される電力バス端子を含み、前記第1の電源が前記電力バス端子に脱着可能に結合される、前記インターフェースと、

を含む、前記ハブデバイスと、

プロセッサと、第2の電源と、前記電力バス端子に結合される電力端子を有する電力スイッチ回路とを含むホストデバイスと、

を含み、

前記電力スイッチ回路が、

第1の制御端子と導通経路とを有する第1の電力スイッチトランジスタであって、前記導通経路が前記電力端子と電力バスとの間に結合され、前記電力バスが前記第2の電源に結合される、前記第1の電力スイッチトランジスタと、

チャージポンプ入力とチャージポンプ出力とを有するチャージポンプであって、前記チャージポンプ入力における第1の選択信号に応答して第1の周波数で動作することにより、又は前記チャージポンプ入力における第2の選択信号に応答して前記第1の周波数よりも高い第2の周波数で動作することにより、前記チャージポンプ出力に電圧を生成するように構成される、前記チャージポンプと、

前記チャージポンプ出力と前記第1の制御端子との間に結合される第1の電流源であって、前記第1の制御端子に第1の電流を印加するように構成される、前記第1の電流源と、

前記チャージポンプ出力と前記第1の制御端子との間に結合されるブースト電流源であって、ブースト制御入力を有し、前記ブースト制御入力におけるブースト信号に応答して前記第1の制御端子にブースト電流を印加するように構成される、前記ブースト電流源と、

第1の制御論理入力と、前記論理に結合される第2の制御論理入力と、前記チャージポンプ入力に結合される第1の制御論理出力と、前記ブースト制御入力に結合される第2の制御論理出力を有する制御論理であって、

前記第1の制御論理入力におけるモード信号に応答して前記第1の制御論理出力に前記第1の選択信号を供給し、

前記第2の制御論理入力における前記ロールスワップ信号に応答して、前記第1の制御論理出力に前記第2の選択信号を供給し、前記第2の制御論理出力に前記ブースト信号を供給する、

ように構成される、前記制御論理と、

を含む、電子システム。

【請求項13】

請求項12に記載の電子システムであって、

前記電力スイッチ回路が、

前記電力端子と前記電力バスとの間で導通される電力電流に対応する信号を受信するように構成される入力と、前記第1の制御端子に結合される出力とを有する電流制限回路であって、前記電力電流が或る電流制限を超えることに応答して前記第1の制御端子から電流を導通するように構成される、前記電流制限回路を更に含む、電子システム。

【請求項14】

請求項13に記載の電子システムであって、

前記電流制限回路が、

前記電力電流と前記電流制限との差に対応する入力電流を導通するように構成される導通経路を有する第1のミラートランジスタと、

前記第1の制御端子と基準電圧端子との間に結合される導通経路と、前記第1のミラートランジスタに結合される制御端子とを有する第2のミラートランジスタであって、前記入力電流が前記電流制限を超えることに応答してオンするように構成される、前記第2のミラートランジスタと、

を含む、電子システム。

【請求項15】

請求項14に記載の電子システムであって、

前記電流制限回路が、

前記制御論理が前記ロールスワップ信号を受信することに応答して、前記第1のミラートランジスタの導通経路に、前記ブースト電流に対応する補償電流を印加するように構成される補償電流源を更に含む、電子システム。

【請求項16】

請求項12に記載の電子システムであって、

前記電力スイッチ回路が、

前記第1の電力スイッチトランジスタの導通経路と前記電力バスとの間に結合される導通経路と、第2の制御端子とを有する第2の電力スイッチトランジスタと、

前記チャージポンプ出力から前記第2の制御端子に第2の電流を印加するように構成される第2の電流源と、

前記チャージポンプ出力と前記第2の制御端子との間に結合されるスイッチであって、前記制御論理が前記ロールスワップ信号を受信することに応答して閉じるように構成される、前記スイッチと、

を更に含む、電子システム。

【請求項17】

請求項16に記載の電子システムであって、

前記第1及び第2の電力スイッチトランジスタが電界効果トランジスタであり、前記電力スイッチ回路が電流制限回路を含み、

前記電流制限回路が、

前記第2の電力スイッチトランジスタの導通経路の電圧における差に対応する感知電流を生成するように構成される差動増幅器と、

ソース／ドレイン経路と、前記感知電流を受信するように構成されるゲートとを有する第1のミラートランジスタと、

前記第1のミラートランジスタのソース／ドレイン経路に並列に接続される電流制限電流源であって、制限電流を導通するように構成される、前記電流制限電流源と、

前記制御論理が前記ロールスワップ信号を受信することに応答して、前記第1のミラートランジスタのソース／ドレイン経路に、前記ブースト電流に対応する補償電流を印加するように構成される補償電流源と、

前記第1の制御端子と基準電圧端子との間に結合されるソース／ドレイン経路と、前記第1のミラートランジスタのゲートとドレインとに結合されるゲートとを有する第2のミラートランジスタと、

を含む、電子システム。