(19)国家知识产权局

(12)发明专利

(10)授权公告号 CN 116403538 B
(45)授权公告日 2025.03.07

(21)申请号 202211482514.6
(22)申请日 2022.11.24
(65)同一申请的已公布的文献号
申请公布号 CN 116403538 A
(43)申请公布日 2023.07.07
(73)专利权人 惠科股份有限公司
地址 518000 广东省深圳市宝安区石岩街道石龙社区工业二路1号惠科工业园厂房1栋一层至三层、五至七层,6栋七层
(72)发明人 酒凯凯 周仁杰 康报虹
(74)专利代理机构 深圳中一联合知识产权代理有限公司 44414
专利代理师 赵倩
(51)Int.Cl.
G09G 3/36(2006.01)
G02F 1/133(2006.01)
G02F 1/136(2006.01)
G02F 1/1368(2006.01)
(56)对比文件
CN 115171610 A,2022.10.11
CN 102867491 A,2013.01.09
审查员 刘想玲

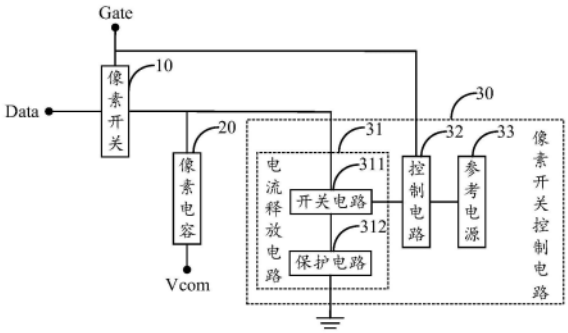
权利要求书1页 说明书6页 附图3页

(54)发明名称

像素开关控制电路、像素单元和显示面板

(57)摘要

本申请提供一种像素开关控制电路、像素单元和显示面板,涉及显示技术领域,其中,该像素开关控制电路包括电流释放电路、控制电路和参考电源;电流释放电路的输入端与像素开关的输出端电连接,电流释放电路的输出端接地,电流释放电路的控制端与控制电路的输出端电连接;控制电路的一输入端与像素开关的控制端电连接,控制电路的另一输入端与参考电源电连接;参考电源用于向控制电路输入参考电压;控制电路用于在像素开关的控制端的电压小于参考电压时,控制电流释放电路导通;在像素开关的控制端的电压大于参考电压时,控制电流释放电路关断。本申请提供的技术方案能够降低像素开关的寄生电容导致的TFT-LCD关机闪屏的概率。



CN 116403538 B

1.一种像素开关控制电路,其特征在于,所述像素开关控制电路应用于TFT-LCD,包括:电流释放电路、控制电路和参考电源;

所述电流释放电路包括开关电路和保护电路;

所述开关电路的输入端与所述像素开关的输出端电连接,所述开关电路的输出端通过所述保护电路接地,所述开关电路的控制端与所述控制电路的输出端电连接;

所述控制电路的一输入端与所述像素开关的控制端电连接,所述控制电路的另一输入端与所述参考电源电连接;所述参考电源用于向所述控制电路输入参考电压;

所述控制电路用于在所述TFT-LCD的显示屏关机时,控制所述电流释放电路导通;在所述像素开关的控制端的电压大于所述参考电压时,控制所述电流释放电路关断,其中,所述TFT-LCD的显示屏关机时,所述像素开关的控制端的电压小于所述参考电压,所述像素开关电路断开;

所述开关电路包括开关管;所述开关管的第一极与所述像素开关的输出端电连接,所述开关管的第二极通过所述保护电路接地,所述开关管的控制极与所述控制电路的输出端电连接;

所述保护电路包括保护电阻,所述开关电路的输出端通过所述保护电阻接地;

所述控制电路包括电压比较器,所述电压比较器的一输入端与所述像素开关的控制端电连接,所述电压比较器的另一输入端与所述参考电源电连接,所述电压比较器的输出端与所述电流释放电路的控制端电连接。

2.根据权利要求1所述的像素开关控制电路,其特征在于,所述开关管为NMOS管,所述NMOS管的漏极与所述像素开关的输出端电连接,所述NMOS管的源极通过所述保护电路接地,所述NMOS管的栅极与所述控制电路的输出端电连接。

3.根据权利要求1所述的像素开关控制电路,其特征在于,所述控制电路包括PMOS管,所述PMOS的栅极与所述像素开关的控制端电连接,所述PMOS的源极与所述参考电源电连接,所述PMOS的漏极与所述电流释放电路的控制端电连接。

4.根据权利要求1-3任一项所述的像素开关控制电路,其特征在于,所述像素开关的控制端与栅线的输出端电连接,所述像素开关的输入端与数据线的输出端电连接,所述像素开关的输出端通过像素电容与公共电极电连接。

5.一种像素单元,其特征在于,包括像素开关、像素电容和如权利要求1-4任一项所述的像素开关控制电路。

6.一种显示面板,其特征在于,包括相对设置的阵列基板和彩膜基板,以及位于所述阵列基板和所述彩膜基板间的液晶层,所述阵列基板上设置有多个如权利要求5所述的像素单元。

像素开关控制电路、像素单元和显示面板

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种像素开关控制电路、像素单元和显示面板。

背景技术

[0002] 随着液晶显示技术的不断成熟,薄膜场效应晶体管液晶显示器(Thin Film Transistor-Liquid Crystal Display,TFT-LCD)由于具有重量轻、体积小、功耗低、无辐射、显示分辨率高等优点,已广泛应用于各个领域。

[0003] TFT-LCD中,每个像素都有一个像素开关,当显示屏关机时各像素开关关断,然而像素开关栅极和源极之间的寄生电容有可能重新打开像素开关,导致显示屏出现关机闪屏的现象。

发明内容

[0004] 有鉴于此,本申请提供一种像素开关控制电路、像素单元和显示面板,用以降低像素开关的寄生电容导致的TFT-LCD关机闪屏的概率。

[0005] 为了实现上述目的,第一方面,本申请实施例提供一种像素开关控制电路,包括:电流释放电路、控制电路和参考电源;

[0006] 所述电流释放电路的输入端与像素开关的输出端电连接,所述电流释放电路的输出端接地,所述电流释放电路的控制端与所述控制电路的输出端电连接;

[0007] 所述控制电路的一输入端与所述像素开关的控制端电连接,所述控制电路的另一输入端与所述参考电源电连接;所述参考电源用于向所述控制电路输入参考电压;

[0008] 所述控制电路用于在所述像素开关的控制端的电压小于所述参考电压时,控制所述电流释放电路导通;在所述像素开关的控制端的电压大于所述参考电压时,控制所述电流释放电路关断。

[0009] 作为本申请实施例一种可选的实施方式,所述电流释放电路包括开关电路和保护电路;

[0010] 所述开关电路的输入端与所述像素开关的输出端电连接,所述开关电路的输出端通过所述保护电路接地,所述开关电路的控制端与所述控制电路的输出端电连接。

[0011] 作为本申请实施例一种可选的实施方式,所述保护电路包括保护电阻,所述开关电路的输出端通过所述保护电阻接地。

[0012] 作为本申请实施例一种可选的实施方式,所述开关电路包括开关管;所述开关管的第一极与所述像素开关的输出端电连接,所述开关管的第二极通过所述保护电路接地,所述开关管的控制极与所述控制电路的输出端电连接。

[0013] 作为本申请实施例一种可选的实施方式,所述开关管为NMOS管,所述NMOS管的漏极与所述像素开关的输出端电连接,所述NMOS管的源极通过所述保护电路接地,所述NMOS管的栅极与所述控制电路的输出端电连接。

[0014] 作为本申请实施例一种可选的实施方式,所述控制电路包括电压比较器,所述电压比较器的一输入端与所述像素开关的控制端电连接,所述电压比较器的另一输入端与所述参考电源电连接,所述电压比较器的输出端与所述电流释放电路的控制端电连接。

[0015] 作为本申请实施例一种可选的实施方式,所述控制电路包括PMOS管,所述PMOS的栅极与所述像素开关的控制端电连接,所述PMOS的源极与所述参考电源电连接,所述PMOS的漏极与所述电流释放电路的控制端电连接。

[0016] 作为本申请实施例一种可选的实施方式,所述像素开关的控制端与栅线的输出端电连接,所述像素开关的输入端与数据线的输出端电连接,所述像素开关的输出端通过像素电容与公共电极电连接。

[0017] 第二方面,本申请实施例提供一种像素单元,包括像素开关、像素电容和如上述第一方面任一实施例所述的像素开关控制电路。

[0018] 第三方面,本申请实施例提供一种显示面板,包括相对设置的阵列基板和彩膜基板,以及位于所述阵列基板和所述彩膜基板间的液晶层,所述阵列基板上设置有多个如上述第二方面所述的像素单元。

[0019] 本申请实施例提供的像素开关控制电路、像素单元和显示面板,包括:电流释放电路、控制电路和参考电源;电流释放电路的输入端与像素开关的输出端电连接,电流释放电路的输出端接地,电流释放电路的控制端与控制电路的输出端电连接;控制电路的一输入端与像素开关的控制端电连接,控制电路的另一输入端与参考电源电连接,参考电源用于向控制电路输入参考电压,控制电路用于在像素开关的控制端的电压小于参考电压时,控制电流释放电路导通;在像素开关的控制端的电压大于参考电压时,控制电流释放电路关断。上述技术方案中,当像素开关导通,由于像素开关控制端的电压较高,大于参考电压,控制电路控制电流释放电路关断,像素开关正常工作;当显示屏关机,像素开关关断,由于像素开关控制端的电压较低,小于参考电压,控制电路控制电流释放电路导通,这样像素开关控制端和输出端之间由于寄生电容而产生的残留电荷就能够通过电流释放电路释放,像素开关也就不会因为残留电荷而从新打开,从而本方案能够降低像素开关的寄生电容导致的TFT-LCD关机闪屏的概率。

附图说明

[0020] 图1为本申请实施例提供的显示面板的结构示意图;

[0021] 图2为本申请实施例提供的阵列基板的结构示意图;

[0022] 图3为本申请实施例提供的阵列基板中任意一个像素单元的结构示意图;

[0023] 图4为图3中像素开关控制电路的一电路结构示意图;

[0024] 图5为图3中像素开关控制电路的另一电路结构示意图。

具体实施方式

[0025] 下面结合本申请实施例中的附图对本申请实施例进行描述。本申请实施例的实施方式部分使用的术语仅用于对本申请的具体实施例进行解释,而非旨在限定本申请。下面这几个具体的实施例可以相互结合,对于相同或相似的概念或过程可能在某些实施例不再赘述。

[0026] 图1为本申请实施例提供的显示面板的结构示意图,如图1所示,该显示面板可以包括:阵列基板1、彩膜基板2和液晶层3。

[0027] 阵列基板1和彩膜基板2相对设置,液晶层3位于阵列基板1和彩膜基板2之间。

[0028] 图2为本申请实施例提供的阵列基板的结构示意图,如图2所示,阵列基板1可以包括:多条栅线Gate、多条数据线Data和多个像素单元P。

[0029] 像素单元P可以阵列排布,每条栅线Gate都可以与对应一行的像素单元P电连接,每条数据线Data都可以与对应一列的像素单元P电连接。

[0030] 不同分辨率的显示面板,像素单元P的行列数也有差异,本实施例对此不作具体限定。

[0031] 阵列基板1上还可集成其他各种电子元器件,以实现复杂的电路功能,本实施例对此不作具体限制。

[0032] 图3为本申请实施例提供的阵列基板中任意一个像素单元的结构示意图,如图3所示,像素单元P可以包括:像素开关10、像素电容20和像素开关控制电路30。

[0033] 像素开关10可以是薄膜晶体管(Thin Film Transistor,TFT),也可以是三极管、场效应晶体管(Metal-Oxide-Semiconductor,MOS)等,本实施例后续以像素开关10为TFT为例,进行示例性说明。

[0034] 像素开关10的控制端可以与栅线Gate电连接,像素开关10的输入端可以与数据线Data电连接,像素开关10的输出端可以分别与像素电容20的一端和像素开关控制电路30的输入端电连接。像素电容20的另一端与公共电极Vcom电连接。

[0035] 像素开关控制电路30可以包括电流释放电路31、控制电路32和参考电源33。

[0036] 电流释放电路31的输入端与像素开关10的输出端电连接,电流释放电路31的输出端接地,电流释放电路31的控制端与控制电路32的输出端电连接。

[0037] 电流释放电路31可以包括开关电路311和保护电路312,开关电路311的输入端与像素开关的输出端电连接,开关电路311的输出端通过保护电路312接地,开关电路311的控制端与控制电路的输出端电连接。

[0038] 控制电路32的一输入端与像素开关10的控制端电连接,控制电路32的另一输入端与参考电源33的输出端电连接,参考电源33用于向控制电路32输入参考电压,控制电路32用于在像素开关10的控制端的电压小于参考电压时,控制电流释放电路31导通;在像素开关10的控制端的电压大于参考电压时,控制电流释放电路31关断。

[0039] 当像素开关10导通,由于像素开关10控制端的电压较高,大于参考电压,此时控制电路32控制电流释放电路31关断,像素开关10正常工作;当显示屏关机,像素开关10关断,由于像素开关10控制端的电压很低,小于参考电压,此时控制电路32控制电流释放电路31导通,这样像素开关10控制端和输出端之间由于寄生电容而产生的残留电荷就能够通过电流释放电路31释放,像素开关10也就不会因为残留电荷而从新打开,从而本方案能够解决像素开关10的寄生电容导致的TFT-LCD关机闪屏的问题。

[0040] 像素开关10开启时,像素开关10控制端的电压通常为固定值,并且会与像素开关10的最低开启电压之间存在一定差值,例如,若像素开关10的最低开启电压为3V,则像素开关10开启时像素开关10控制端的电压可以为5V。参考电源33输出的参考电压可以位于像素开关10的最低开启电压和像素开关10开启时像素开关10控制端的电压之间,例如4.5V。这

样当像素开关10开启时,像素开关10控制端的电压(5V)大于参考电压(4.5V),控制电路32控制电流释放电路31关断;当像素开关10关断时,像素开关10控制端的电压降低(例如为1V),小于参考电压,控制电路32控制电流释放电路31导通。

[0041] 图4为图3中像素开关控制电路的一电路结构示意图,如图4所示,像素开关T1的栅极与栅线Gate的输出端电连接,像素开关T1的漏极与数据线Data的输出端电连接,像素开关T1的源极通过像素电容20与公共电极Vcom和电流释放电路31的输入端电连接。

[0042] 像素电容20可以包括液晶电容C1和存储电容C2。在像素开关T1开启时,数据线Data通过像素开关T1对液晶电容C1和存储电容C2充电,在像素开关T1关闭时,存储电容C2放电,保持液晶电容C1的电场,使液晶电容C1中的液晶维持旋转或者非旋转的状态。

[0043] 保护电路312可以包括保护电阻R1,开关电路311的输出端通过保护电阻R1接地。

[0044] 开关电路311可以包括开关管T2,开关管T2的第一极与像素开关T1的输出端电连接,开关管T2的第二极通过保护电阻R1接地,开关管T2的控制极与控制电路32的输出端电连接。

[0045] 开关管T2可以为MOS管,也可以是三极管,本实施例后续以开关管T2为MOS管为例进行示例性说明。

[0046] 具体地,当开关管T2为NMOS管时,NMOS管的漏极与像素开关T1的栅极电连接,NMOS管的源极通过保护电阻R1接地,NMOS管的栅极与控制电路32的输出端电连接。

[0047] 在像素开关T1关断时,像素开关T1的栅极电压小于参考电压,控制电路32输出高电位电压,NMOS管导通,像素开关T1栅极和源极之间由于寄生电容而产生的残留电荷就能够通过电流释放电路31释放,像素开关T1也就不会因为残留电荷而从新打开;在像素开关T1导通时,像素开关T1的栅极电压大于参考电压,控制电路32输出低电位电压,NMOS管关断,数据线Data通过像素开关T1正常向液晶电容C1和存储电容C2充电。

[0048] 当开关管T2为PMOS管时,PMOS管的源极与像素开关T1的栅极电连接,PMOS管的漏极通过保护电阻R1接地,PMOS管的栅极与控制电路32的输出端电连接。

[0049] 在像素开关T1关断时,像素开关T1的栅极电压小于参考电压,控制电路32输出低电位电压,PMOS管导通,像素开关T1栅极和源极之间由于寄生电容而产生的残留电荷通过电流释放电路31释放;在像素开关T1导通时,像素开关T1的栅极电压大于参考电压,控制电路32输出高电位电压,PMOS管关断,数据线Data通过像素开关T1正常向液晶电容C1和存储电容C2充电。

[0050] 控制电路32可以包括电压比较器Q1,电压比较器Q1的一输入端与像素开关T1的栅极电连接,电压比较器Q1的另一输入端与参考电源Vref电连接,电压比较器Q1的输出端与开关管T2的栅极电连接。

[0051] 具体地,当开关管T2为NMOS管时,电压比较器Q1的正向输入端与参考电源Vref电连接,电压比较器Q1的负向输入端与像素开关T1的栅极电连接。

[0052] 此时,若电压比较器Q1的负向输入端的电压小于正向输入端的电压(即像素开关T1的栅极电压小于参考电压),则电压比较器Q1输出高电位电压,NMOS管导通,残留电荷被释放;若当电压比较器Q1的负向输入端的电压大于正向输入端的电压(即像素开关T1的栅极电压大于参考电压),则电压比较器Q1输出低电位电压,NMOS管关断。

[0053] 当开关管T2为PMOS管时,电压比较器Q1的负向输入端与参考电源Vref电连接,电

压比较器Q1的正向输入端与像素开关T1的栅极电连接。

[0054] 此时,若电压比较器Q1的正向输入端的电压小于负向输入端的电压(即像素开关T1的栅极电压小于参考电压),则电压比较器Q1输出低电位电压,PMOS管导通,残留电荷被释放;若电压比较器Q1的正向输入端的电压大于负向输入端的电压(即像素开关T1的栅极电压大于参考电压),则电压比较器Q1输出返高电位电压,PMOS管关断。

[0055] 图5为图3中像素开关控制电路的另一电路结构示意图,如图5所示,

[0056] 控制电路32还可以包括PMOS管T3,PMOS管T3的栅极与像素开关T1的控制端电连接,PMOS管T3的源极与参考电源Vref电连接,PMOS管T3的漏极与开关管T2的栅极电连接。

[0057] 在像素开关T1关断时,像素开关T1的栅极电压小于参考电压,即PMOS管T3的栅极电压小于源极电压,PMOS管T3导通,向开关管T2的栅极输出参考电压,开关管T2导通,像素开关T1栅极和源极之间由于寄生电容而产生的残留电荷通过电流释放电路31释放;在像素开关T1导通时,像素开关T1的栅极电压大于参考电压,即PMOS管T3的栅极电压大于源极电压,PMOS管T3关断,开关管T2关断,数据线Data通过像素开关T1正常向液晶电容C1和存储电容C2充电。

[0058] 图5中的其他电路以及各其他电路之间的连接关系与图4类似,此处不再赘述。

[0059] 可以理解的是,本申请实施例示意的电路模块并不构成对像素开关控制电路的具体限定。在本申请另一些实施例中,像素开关控制电路可以包括比图示更多或更少的电路模块,或者组合某些电路模块,或者拆分某些电路模块。图示的电路模块可以以硬件,软件或软件和硬件的组合实现。

[0060] 本申请实施例提供的像素开关控制电路、像素单元和显示面板,包括:电流释放电路、控制电路和参考电源;电流释放电路的输入端与像素开关的输出端电连接,电流释放电路的输出端接地,电流释放电路的控制端与控制电路的输出端电连接;控制电路的一输入端与像素开关的控制端电连接,控制电路的另一输入端与参考电源电连接,参考电源用于向控制电路输入参考电压,控制电路用于在像素开关的控制端的电压小于参考电压时,控制电流释放电路导通;在像素开关的控制端的电压大于参考电压时,控制电流释放电路关断。上述技术方案中,当像素开关导通,由于像素开关控制端的电压较高,大于参考电压,控制电路控制电流释放电路关断,像素开关正常工作;当显示屏关机,像素开关关断,由于像素开关控制端的电压较低,小于参考电压,控制电路控制电流释放电路导通,这样像素开关控制端和输出端之间由于寄生电容而产生的残留电荷就能够通过电流释放电路释放,像素开关也就不会因为残留电荷而从新打开,从而本方案能够降低像素开关的寄生电容导致的TFT-LCD关机闪屏的概率。

[0061] 在上述实施例中,对各个实施例的描述都各有侧重,某个实施例中没有详述或记载的部分,可以参见其它实施例的相关描述。

[0062] 应当理解,当在本申请说明书和所附权利要求书中使用时,术语“包括”指示所描述特征、整体、步骤、操作、元素和/或组件的存在,但并不排除一个或多个其它特征、整体、步骤、操作、元素、组件和/或其集合的存在或添加。

[0063] 在本申请中出现的对步骤进行的命名或者编号,并不意味着必须按照命名或者编号所指示的时间/逻辑先后顺序执行方法流程中的步骤,已经命名或者编号的流程步骤可以根据要实现的技术目的变更执行次序,只要能达到相同或者相类似的技术效果即可。

[0064] 在本申请的描述中,除非另有说明,“/”表示前后关联的对象是一种“或”的关系,例如,A/B可以表示A或B;本申请中的“和/或”仅仅是一种描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B这三种情况,其中A,B可以是单数或者复数。

[0065] 并且,在本申请的描述中,除非另有说明,“多个”是指两个或多于两个。“以下至少一项”或其类似表达,是指的这些项中的任意组合,包括单项或复数项的任意组合。例如,a,b,或c中的至少一项,可以表示:a,b,c,a-b,a-c,b-c,或a-b-c,其中a,b,c可以是单个,也可以是多个。

[0066] 如在本申请说明书和所附权利要求书中所使用的那样,术语“如果”可以依据上下文被解释为“当...时”或“一旦”或“响应于确定”或“响应于检测到”。类似地,短语“如果确定”或“如果检测到[所描述条件或事件]”可以依据上下文被解释为意指“一旦确定”或“响应于确定”或“一旦检测到[所描述条件或事件]”或“响应于检测到[所描述条件或事件]”。

[0067] 另外,在本申请说明书和所附权利要求书的描述中,术语“第一”、“第二”、“第三”等是用于区别类似的对象,而不必用于描述特定的顺序或先后次序。应该理解这样使用的数据在适当情况下可以互换,以便这里描述的实施例能够以除了在这里图示或描述的内容以外的顺序实施。

[0068] 在本申请说明书中描述的参在本申请说明书中描述的参考“一个实施例”或“一些实施例”等意味着在本申请的一个或多个实施例中包括结合该实施例描述的特定特征、结构或特点。由此,在本说明书中的不同之处出现的语句“在一个实施例中”、“在一些实施例中”、“在其他一些实施例中”、“在另外一些实施例中”等不是必然都参考相同的实施例,而是意味着“一个或多个但不是所有的实施例”,除非是以其他方式另外特别强调。

[0069] 最后应说明的是:以上各实施例仅用以说明本申请的技术方案,而非对其限制;尽管参照前述各实施例对本申请进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本申请各实施例技术方案的范围。

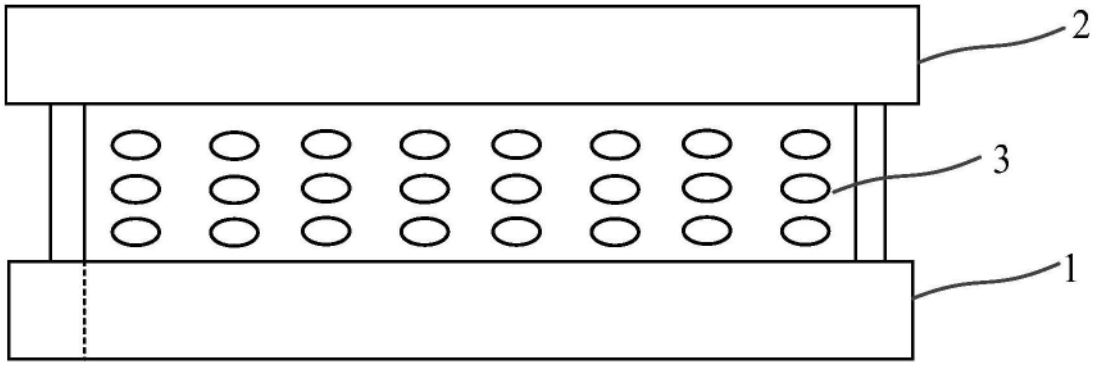


图1

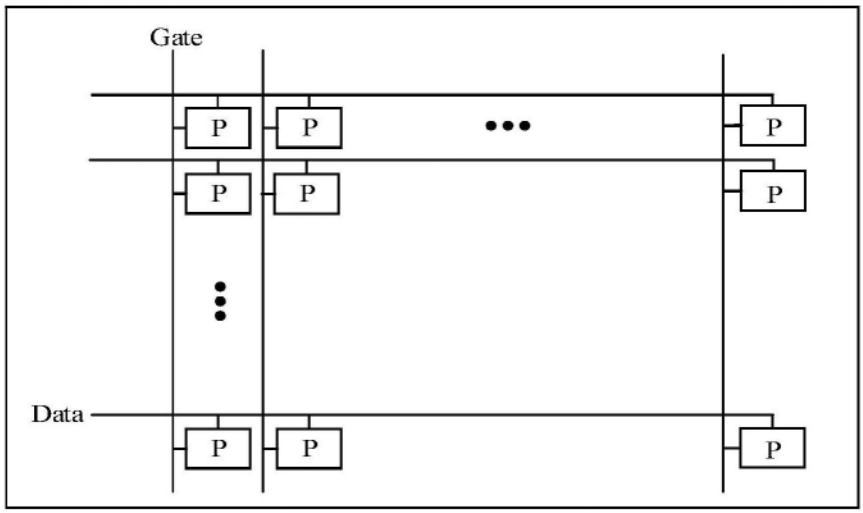


图2

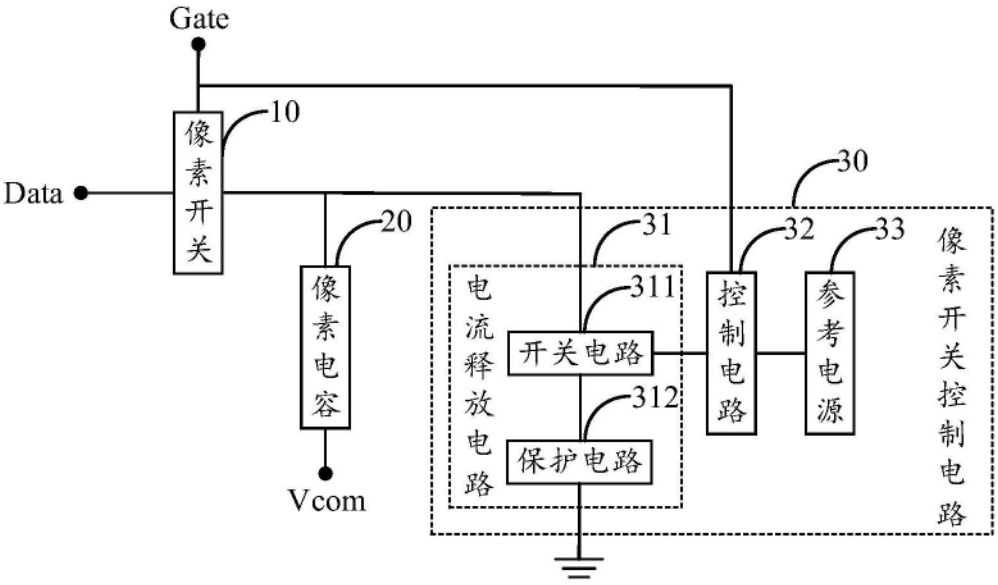

Gate
Data
像素开关
10
像素电容
20
Vcom
30
31
32
33
电流释放电路
311
开关电路
312
保护电路
控制电路
参考电源
像素开关控制电路

图3

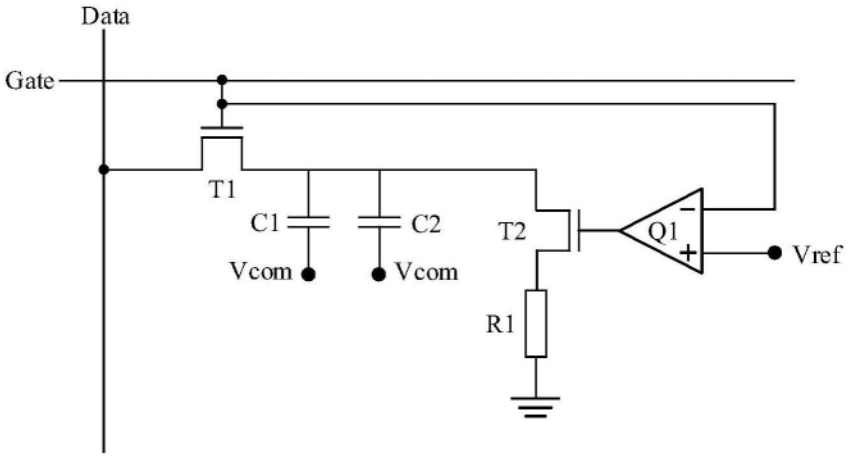

Data
Gate
T1
C1
C2
Vcom
Vcom
T2
Q1
Vref
R1

图4

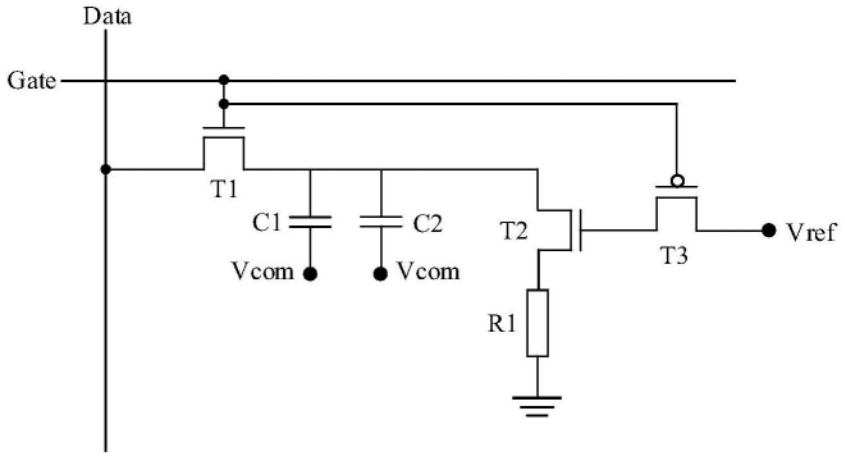


图5