

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
14. April 2016 (14.04.2016)



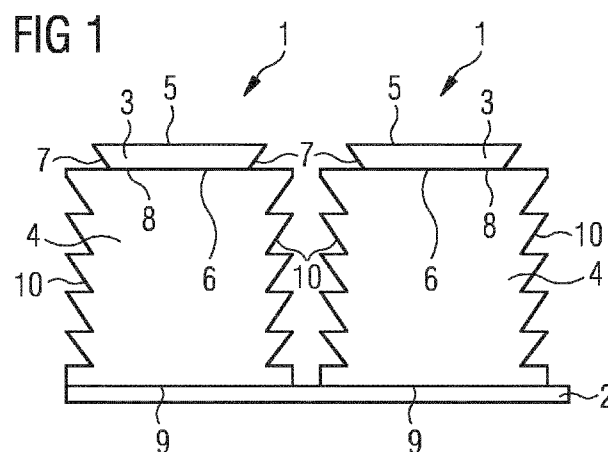
(10) Internationale Veröffentlichungsnummer
WO 2016/055526 A1

- (51) **Internationale Patentklassifikation:**
H01L 33/00 (2010.01) *H01L 33/20* (2010.01)
- (21) **Internationales Aktenzeichen:** PCT/EP2015/073162
- (22) **Internationales Anmeldedatum:**
7. Oktober 2015 (07.10.2015)
- (25) **Einreichungssprache:** Deutsch
- (26) **Veröffentlichungssprache:** Deutsch
- (30) **Angaben zur Priorität:**
10 2014 114 613.1
8. Oktober 2014 (08.10.2014) DE
- (71) **Anmelder: OSRAM OPTO SEMICONDUCTORS
GMBH [DE/DE];** Leibnizstr. 4, 93055 Regensburg (DE).
- (72) **Erfinder: KÄMPF, Mathias;** Richard-Wagner-Str. 52,
93133 Burglengenfeld (DE). **JEREBIC, Simon;** Lutherstr.
15, 93105 Tegernheim (DE). **NEUDECKER, Ingo;**
Stadlerstr. 7 d, 93053 Regensburg (DE). **SPATH, Günter;**
Spiegelgasse 6, 93047 Regensburg (DE). **HUBER,
Michael;** Buchenweg 2, 93077 Bad Abbach (DE).
PERZLMAIER, Korbinian; Bischof-Konrad-Str. 2,
93051 Regensburg (DE).
- (74) **Anwalt: EPPING HERMANN FISCHER
PATENTANWALTSGESELLSCHAFT MBH;**
Schloßschmidstr. 5, 80639 München (DE).
- (81) **Bestimmungsstaaten** (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,
BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK,
DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM,
GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME,
MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ,
OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA,
SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM,

[Fortsetzung auf der nächsten Seite]

(54) **Title:** RADIATION-EMITTING SEMI-CONDUCTOR CHIP, METHOD FOR PRODUCING A PLURALITY OF RADIATION-EMITTING SEMI-CONDUCTOR CHIPS AND OPTOELECTRONIC ELEMENT COMPRISING A RADIATION-EMITTING SEMI-CONDUCTOR CHIP

(54) **Bezeichnung :** STRAHLUNGSEMITTIERENDER HALBLEITERCHIP, VERFAHREN ZUR HERSTELLUNG EINER VIELZAHL AN STRAHLUNGSEMITTIERENDEN HALBLEITERCHIPS UND OPTOELEKTRONISCHES BAUELEMENT MIT EINEM STRAHLUNGSEMITTIERENDEN HALBLEITERCHIP



(57) **Abstract:** Disclosed is a radiation-emitting semi-conductor chip (1) comprising an epitaxial semi-conductor layer sequence (3) which emits electromagnetic radiation in operation. The epitaxial semi-conductor layer sequence (3) is applied on a transparent substrate (4), wherein the substrate (4) has a first main surface (8) facing the semi-conductor layer sequence (3), a second main surface (9) facing away from the semi-conductor layer sequence (3) and a first lateral flank (10) arranged between the first main surface (8) and the second main surface (9), and the lateral flank (10) has a decoupling structure which is formed in a targeted manner from separating tracks. Also disclosed is a method for producing the semi-conductor chip, and a component comprising such a semi-conductor chip.

(57) **Zusammenfassung:**

[Fortsetzung auf der nächsten Seite]

WO 2016/055526 A1



TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,

IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

Es wird ein strahlungsemitterender Halbleiterchip (1) mit einer epitaktischen Halbleiterschichtenfolge (3), die im Betrieb elektromagnetische Strahlung aussendet, angegeben. Die epitaktische Halbleiterschichtenfolge (3) ist auf einem transparenten Träger (4) aufgebracht, wobei der Träger (4) eine der Halbleiterschichtenfolge (3) zugewandte erste Hauptfläche (8), eine der Halbleiterschichtenfolge (3) abgewandte zweite Hauptfläche (9) und eine zwischen der ersten Hauptfläche (8) und der zweiten Hauptfläche (9) angeordnete Seitenflanke (10) aufweist, und die Seitenflanke (10) eine Auskoppelstruktur aufweist, die gezielt aus Vereinzelungsspuren gebildet ist. Es wird weiterhin ein Verfahren zur Herstellung des Halbleiterchips sowie ein Bauelement mit einem derartigen Halbleiterchip angegeben.

Beschreibung

Strahlungsemittierender Halbleiterchip, Verfahren zur
Herstellung einer Vielzahl an strahlungsemittierenden
5 Halbleiterchips und optoelektronisches Bauelement mit einem
strahlungsemittierenden Halbleiterchip

Es wird ein strahlungsemittierender Halbleiterchip, ein
Verfahren zur Herstellung einer Vielzahl an
10 strahlungsemittierenden Halbleiterchips sowie ein
optoelektronisches Bauelement mit einem derartigen
strahlungsemittierenden Halbleiterchip angegeben.

Strahlungsemittierende Halbleiterchips sowie Verfahren zu
15 ihrer Herstellung sind beispielsweise in den Druckschriften
WO 01/61764 A1, US 2011/0198665 A1, US 5,233,204 A,
DE 10 2013 111 503 A1 und US 2004/0026700 A1 beschrieben.

Aufgabe der vorliegenden Anmeldung ist es, einen
20 strahlungsemittierenden Halbleiterchip mit verbesserter
Lichtauskopplung sowie ein vereinfachtes Verfahren zu dessen
Herstellung anzugeben. Weiterhin soll ein optoelektronisches
Bauelement mit einem derartigen Halbleiterchip angegeben
werden.

25
Ein strahlungsemittierender Halbleiterchip umfasst eine
epitaktische Halbleiterschichtenfolge, die im Betrieb
elektromagnetische Strahlung aussendet. Die
elektromagnetische Strahlung wird in einer aktiven Zone
30 innerhalb der epitaktischen Halbleiterschichtenfolge erzeugt
und dann von einer Strahlungsaustrittsfläche der
epitaktischen Halbleiterschichtenfolge ausgesendet. Besonders
bevorzugt handelt es sich bei der elektromagnetischen

Strahlung um sichtbares Licht, UV-Strahlung oder IR-Strahlung.

Die epitaktische Halbleiterschichtenfolge ist auf einen
5 Träger aufgebracht. Besonders bevorzugt ist der Träger
transparent für die elektromagnetische Strahlung ausgebildet,
die im Betrieb von der epitaktischen Halbleiterschichtenfolge
ausgesendet wird. Mit „transparent“ wird hierbei insbesondere
ein Träger bezeichnet, der einen Transmissionskoeffizienten
10 von mindestens 0.85, bevorzugt von mindestens 0.9 und
besonders bevorzugt von mindestens 0.95 für die entsprechende
Wellenlängen aufweist. Als Transmissionskoeffizient wird
hierbei das Verhältnis aus transmittierter Strahlung zu
einfallender Strahlung bezeichnet.

15

Beispielsweise kann es sich bei dem Träger um ein
Aufwachssubstrat handeln, auf dem die epitaktische
Halbleiterschichtenfolge aufgewachsen wird.

20 Der Träger kann beispielsweise eines der folgenden
Materialien aufweisen oder aus einem der folgenden
Materialien bestehen: Saphir, Galliumarsenid, Silizium,
Galliumnitrid, Siliziumcarbid.

25 Saphir und Siliziumcarbid sind hierbei insbesondere
transparent für sichtbare elektromagnetische Strahlung bis
hin in den ultravioletten Spektralbereich, während
Galliumarsenid und Silizium transparent sind für infrarote
elektromagnetische Strahlung. Galliumnitrid ist für
30 elektromagnetische Strahlung mit Wellenlängen im sichtbaren
Spektralbereich bis hin in den ultravioletten Spektralbereich
transparent. Galliumnitrid kann hierbei eine Dotierung mit

InGaN aufweisen, die dazu führen kann, dass das Material im ultravioletten Spektralbereich absorbierend wird.

Besonders bevorzugt weist der Träger Saphir auf oder besteht
5 aus Saphir. Die epitaktische Halbleiterschichtenfolge basiert hierbei bevorzugt auf einem Nitrid-Halbleitermaterialsystem der Formel $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ mit $0 \leq x \leq 1$, $0 \leq y \leq 1$ und $x+y \leq 1$. Insbesondere ist Saphir als Aufwuchssubstrat für eine Halbleiterschichtenfolge geeignet, die auf einem Nitrid-
10 Halbleitermaterialsystem basiert. Eine Halbleiterschichtenfolge, die auf einem Nitrid-Halbleitermaterialsystem basiert, ist in der Regel dazu geeignet, blaues bis ultraviolettes Licht zu erzeugen.

15 Alternativ ist es auch möglich, dass die Halbleiterschichtenfolge auf einem Arsenid-Halbleitermaterialsystem der Formel $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{As}$ mit $0 \leq x \leq 1$, $0 \leq y \leq 1$ und $x+y \leq 1$ basiert. Derartige epitaktische Halbleiterschichten sind insbesondere dazu geeignet,
20 infrarotes bis rotes Licht zu erzeugen.

Weiterhin kann die Halbleiterschichtenfolge auch auf einem Phosphid-Halbleitermaterialsystem der Formel $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{P}$ mit $0 \leq x \leq 1$, $0 \leq y \leq 1$ und $x+y \leq 1$ basieren. Derartige
25 epitaktische Halbleiterschichten sind insbesondere dazu geeignet, rotes bis grünes Licht zu erzeugen.

Besonders bevorzugt handelt es sich bei dem vorliegenden Halbleiterchip um einen sogenannten Volumenemitter. Ein
30 Volumenemitter zeichnet sich insbesondere dadurch aus, dass elektromagnetische Strahlung, die in der aktiven Zone der Halbleiterschichtenfolge erzeugt wird, teilweise auch über die Seitenflanke des Trägers aus dem Halbleiterchip

ausgekoppelt wird. Im Gegensatz hierzu handelt es sich beispielsweise bei einem Dünnschichtchip um einen Oberflächenemitter, der in der aktiven Zone erzeugte Strahlung im Wesentlichen nur von seiner

5 Strahlungsausstrittsfläche aussendet. Ein Dünnschichtchip weist eine epitaktische Halbleiterschichtenfolge auf, die auf einen von einem Aufwuchssubstrat verschiedenen Träger aufgebracht ist. Zwischen dem Träger und der Halbleiterschichtenfolge ist weiterhin ein Spiegel angeordnet, der Strahlung, die aus der

10 Halbleiterschichtenfolge zu dem Träger hin verläuft, in Richtung der Strahlungsausstrittsfläche umlenkt. Daher wird bei einem Dünnschichtchip keine Strahlung aus der Seitenflanke des Trägers ausgekoppelt, sondern höchstens aus der Seitenflanke der nur einige Mikrometer dicken

15 Halbleiterschichtenfolge.

Der Träger weist eine zu der Halbleiterschichtenfolge zugewandte erste Hauptfläche sowie eine von der Halbleiterschichtenfolge abgewandte zweite Hauptfläche auf.

20 Die beiden Hauptflächen verlaufen bevorzugt parallel zueinander. Zwischen der ersten Hauptfläche und der zweiten Hauptfläche ist weiterhin eine Seitenflanke des Trägers angeordnet.

25 Die Seitenflanke weist eine Auskoppelstruktur auf, die gezielt aus Vereinzlungsspuren gebildet ist. Die Auskoppelstruktur ist dazu geeignet, die Lichtauskopplung aus dem Halbleiterchip insbesondere gegenüber einem Halbleiterchip mit einer glatten unstrukturierten

30 Seitenflanke zu erhöhen.

Die Auskoppelstrukturen können sowohl die Auskopplung von elektromagnetischer Strahlung über die Seitenflanke des

Halbleiterchips erhöhen als auch die Auskopplung aus der Strahlungsaustrittsfläche des Halbleiterchips. Die Strahlungsaustrittsfläche des Halbleiterchips ist hierbei besonders bevorzugt parallel zu der ersten Hauptfläche
5 und/oder der zweiten Hauptfläche des Trägers angeordnet.

Die Auskoppelstrukturen können beispielsweise die Auskopplung aus der Strahlungsaustrittsfläche des Halbleiterchips dadurch erhöhen, dass sie Strahlung innerhalb des Trägers umlenken
10 und so Totalreflexion von elektromagnetischer Strahlung innerhalb des Trägers verringern.

Gemäß einer Ausführungsform des Halbleiterchips bilden die Vereinzlungsspuren, die gezielt beim Vereinzlungsprozess der Halbleiterchips gebildet werden, eine sägezahnförmige
15 Auskoppelstruktur der Seitenflanke aus.

Die Auskoppelstruktur weist eine Vielzahl an Strukturelementen auf oder ist aus einer Vielzahl an
20 Strukturelementen gebildet. Bevorzugt ist die Auskoppelstruktur aus einer Vielzahl gleichartiger Strukturelemente gebildet, die sich unmittelbar aneinander anschließen. Beispielsweise sind die einzelnen Strukturelemente, aus denen sich die Auskoppelstruktur
25 zusammensetzt, gleichartig ausgebildet und in einem regelmäßigen und/oder periodischen Muster angeordnet. Insbesondere handelt es sich bei der Auskoppelstruktur besonders bevorzugt nicht um eine Aufrauung der Seitenflanke, die sich aus einer unregelmäßigen Abfolge unterschiedlicher
30 Spitzen und Ausbuchtungen zusammensetzt. Eine derartige Aufrauung kann beispielsweise mittels nasschemischem Ätzen erzeugt werden.

Beispielsweise weist jedes Strukturelement der sägezahnförmigen Auskoppelstruktur eine erste Fläche und eine zweite Fläche auf, wobei die erste Fläche parallel zur ersten Hauptfläche und/oder zur zweiten Hauptfläche verläuft und die
5 zweite Fläche einen spitzen Öffnungswinkel mit der ersten Fläche einschließt. Der Öffnungswinkel, der durch die beiden Flächen gebildet wird, weist beispielsweise in Richtung der ersten Hauptfläche des Trägers. Mit anderen Worten weist der Öffnungswinkel einer sägezahnförmigen Auskoppelstruktur
10 beispielsweise zu einer Strahlungsaustrittsfläche des Halbleiterchips. Beispielsweise liegt der Öffnungswinkel zwischen einschließlich 40° und 70° , bevorzugt zwischen einschließlich 45° und 60° .

15 Alternativ ist es auch möglich, dass jedes Strukturelement der sägezahnförmigen Auskoppelstruktur einen Öffnungswinkel aufweist, der in Richtung der zweiten Hauptfläche des Trägers weist. Mit anderen Worten kann der Öffnungswinkel, der durch die beiden Flächen eines sägezahnförmigen Strukturelements
20 gebildet ist, auch von der Strahlungsaustrittsfläche des Halbleiterchips wegweisen.

Besonders bevorzugt weist die Sägezahnstruktur scharfe Ecken und Kanten auf. Allerdings kann die Sägezahnstruktur auch
25 abgerundete Kanten aufweisen, je nachdem wie die Prozessführung gestaltet wird. Eine Sägezahnstruktur mit scharfen Kanten weist den Vorteil auf, dass deren Strukturen das auftreffende Licht definierter umlenken und so die Richtungsgebung des Lichtes gezielter erfolgt.

30

Weist die Sägezahnstruktur abgerundete Kanten auf, so kann jedes Strukturelement der sägezahnförmigen Auskoppelstruktur muschelförmig ausgebildet sein. In diesem Fall bildet jedes

- Strukturelement eine Mulde in der Seitenflanke des Trägers aus. Beispielsweise kann jedes Strukturelement als muschelförmige Vertiefung innerhalb der Seitenflanke des Trägers ausgebildet sein. Eine muschelförmige Vertiefung zeichnet sich insbesondere durch eine asymmetrische Form auf, bei der die tiefste Stelle nicht den gleichen Abstand zu den beiden direkt benachbarten Spitzen der Auskoppelstruktur aufweist.
- 10 Eine laterale Breite des Strukturelementes liegt besonders bevorzugt zwischen einschließlich 0,3 Mikrometer und einschließlich 6 Mikrometer. Die Untergrenze der lateralen Breite wird hierbei in der Regel durch die Wellenlängen der elektromagnetischen Strahlung definiert, während die
- 15 theoretisch denkbare Obergrenze nur von der Prozessführung abhängt. Folglich ist es auch denkbar, dass das Strukturelement so groß ist, dass sich nur ein oder zwei Strukturelemente über die gesamte Länge der Flanke erstreckt. Die gesamte Länge einer Flanke kann beispielsweise zwischen
- 20 einschließlich 50 Mikrometer und 150 Mikrometer aufweisen. Die laterale Breite einer Sägezahnstruktur ergibt sich beispielsweise aus dem Abstand zweier direkt benachbarter Spitzen der Sägezahnstruktur.
- 25 Bevorzugt liegt eine Tiefe eines Strukturelements der Auskoppelstruktur zwischen einschließlich dem 0.1-Fachen und dem 2-Fachen der lateralen Breite des Strukturelementes. Besonders bevorzugt liegt die Tiefe eines Strukturelements der Auskoppelstruktur zwischen einschließlich dem 0.5-Fachen
- 30 und dem 1,5-Fachen der lateralen Breite des Strukturelementes. Beispielsweise ist die Tiefe eines Strukturelements kleiner als das 1-Fache dessen lateralen Breite. Mit Tiefe eines Strukturelements ist beispielsweise

die tiefste Stelle der Einbuchtung zwischen zwei direkt benachbarten Spitzen der Sägezahnstruktur bezeichnet.

5 Gemäß einer Ausführungsform des Halbleiterchips ist die Seitenflanke des Trägers über ihre gesamte Länge in vertikaler Richtung gegenüber einer Normalen der ersten Hauptfläche und/oder der zweiten Hauptfläche des Trägers geneigt. So kann sich der Träger beispielsweise von seiner ersten Hauptfläche zu seiner zweiten Hauptfläche hin über die
10 gesamte Länge der Seitenflanke kontinuierlich verjüngen oder verbreitern. Besonders bevorzugt schließt die Seitenflanke einen Winkel zwischen einschließlich 15° und 45° mit der Normalen einer der beiden Hauptflächen des Trägers ein.

15 Gemäß einer Ausführungsform des Halbleiterchips weist die epitaktische Halbleiterschichtenfolge ebenfalls eine Seitenflanke auf, die zwischen einer ersten Hauptfläche und einer zweiten Hauptfläche der epitaktischen Halbleiterschichtenfolge angeordnet ist. Beispielsweise sind
20 die erste Hauptfläche und die zweite Hauptfläche der Halbleiterschichtenfolge des fertigen Halbleiterchips kleiner ausgebildet als die erste Hauptfläche des Trägers. Auf diese Art und Weise wird die epitaktische Halbleiterschichtenfolge bei der Trennung des Trägers nicht beschädigt.

25 Gemäß einer Ausführungsform des Halbleiterchips weist auch die Seitenflanke der Halbleiterschichtenfolge einen Neigungswinkel zu einer Normalen der Halbleiterschichtenfolge auf. Beispielsweise kann die Seitenflanke der
30 Halbleiterschichtenfolge einen Unterschnitt gegenüber dem Träger aufweisen. Hierbei verjüngt sich die Seitenflanke der Halbleiterschichtenfolge von der Strahlungsausstrittsfläche des Halbleiterchips hin zum Träger. Ein Unterschnitt

begünstigt die Lichtauskopplung in Richtung der Strahlungsausstrittsfläche des Halbleiterchips.

Alternativ ist es auch möglich, dass sich die
5 Halbleiterschichtenfolge aufgrund einer schräg ausgebildeten Seitenflanke in umgekehrter Richtung, also vom Träger zur Strahlungsausstrittsfläche des Halbleiterchips hin, verjüngt.

Zur Herstellung einer Vielzahl an strahlungsemittierenden
10 Halbleiterchips wird zunächst eine epitaktische Halbleiterschichtenfolge bereitgestellt, die im Betrieb elektromagnetische Strahlung aussendet. Die epitaktische Halbleiterschichtenfolge ist hierbei auf einen transparenten Träger aufgebracht. Beispielsweise wird die epitaktische
15 Halbleiterschichtenfolge auf dem transparenten Träger epitaktisch aufgewachsen.

In einem nächsten Schritt wird der Verbund aus der epitaktischen Halbleiterschichtenfolge und dem Träger in eine
20 Vielzahl strahlungsemittierender Halbleiterchips vereinzelt. Bei der Vereinzlung wird die Seitenflanke des Trägers gezielt mit Vereinzlungsspuren versehen, die als Auskoppelstrukturen ausgebildet sind. Dies weist den Vorteil auf, dass die Strukturierung zur Erhöhung der Auskopplung aus
25 dem Halbleiterchip gleichzeitig bei der Vereinzlung erzielt wird. Dies vereinfacht die Herstellung des strahlungsemittierenden Halbleiterchips.

Beispielsweise kann ein trockenchemisches Ätzverfahren, wie
30 etwa reaktives Ionentiefenätzen (DRIE, deep reactive ion etching), zur Vereinzlung des Verbundes aus Halbleiterschichtenfolge und Träger zu Halbleiterchips angewendet werden. Die Erzeugung der Auskoppelstrukturen auf

der Seitenflanke wird hierbei besonders bevorzugt durch gezielte Variation zumindest eines Parameters des trockenchemischen Ätzverfahrens realisiert. Beispielsweise kann der Gasfluss oder die Ätzdauer während des trockenchemischen Ätzverfahrens variiert werden, um die Strukturierung der Seitenflanke zu erzeugen. Besonders bevorzugt handelt es sich bei dem trockenchemischen Trennverfahren um ein Plasmatrennverfahren.

10 Gemäß einer Ausführungsform des Verfahrens werden alternierend ein trockenchemisches Ätzverfahren und eine Passivierung der durch das trockenchemische Ätzverfahren freigelegten Bereiche der Seitenflanke zur Vereinzelung des Verbundes zu Halbleiterchips angewendet. Mit anderen Worten
15 wird zunächst ein trockenchemisches Ätzverfahren durchgeführt, bei dem ein Teil der Seitenflanke des Trägers in vertikaler Richtung durchtrennt wird. Als vertikale Richtung wird hierbei die Richtung entgegen einer Normalen der ersten Hauptfläche des Trägers bezeichnet. Anschließend
20 werden die Seitenflanke und in der Regel auch der Rest der freiliegenden Flächen mit einer Passivierungsschicht versehen. Anschließend wird wiederum ein trockenchemisches Ätzverfahren durchgeführt und der Träger dadurch weiter in vertikaler Richtung durchtrennt. Dann wird wieder eine
25 Passivierungsschicht aufgebracht. Das Aufbringen der Passivierungsschicht und das trockenchemische Ätzverfahren werden hierbei bevorzugt so lange wiederholt, bis der Träger vollständig durchtrennt ist.

30 Die Passivierungsschicht weist beispielsweise eine Fluorverbindung oder eine Chlorverbindung auf oder ist aus einer Fluorverbindung oder einer Chlorverbindung gebildet.

Die Dicke der Passivierungsschicht liegt bevorzugt zwischen einschließlich 150 Nanometer und 1 Mikrometer.

Bei der Vereinzelnung ist der Verbund aus
5 Halbleiterschichtenfolge und Träger besonders bevorzugt auf einer elastischen Folie aufgebracht. Diese dient der vereinfachten Handhabung der fertigen Halbleiterchips.

Insbesondere ist der vorliegende Halbleiterchip dazu
10 geeignet, in einem Bauelementgehäuse montiert zu werden. Das Bauelementgehäuse weist besonders bevorzugt Seitenwände auf, die Strahlung, die über die Seitenflanke des Trägers ausgekoppelt wird, zu einer Strahlungsausstrittsfläche des Bauelementgehäuses lenkt. Weiterhin ist es auch möglich, dass
15 mittels der Auskoppelstrukturen Licht auf hoch reflektierende Flächen innerhalb des Bauelementgehäuses gelenkt wird und so eine gewünschte Abstrahlcharakteristik des Bauelements erzielt werden kann.

20 Gemäß einer Ausführungsform des Bauelements umfasst das Bauelement mehrere Halbleiterchips. Bevorzugt sind die Halbleiterchips in einem Bauelementgehäuse angeordnet.

Merkmale oder Ausgestaltungen, die vorliegend lediglich in
25 Zusammenhang mit dem Halbleiterchip beschrieben sind, können, soweit sinnvoll, ebenfalls in Verbindung mit dem Verfahren ausgebildet sein, und umgekehrt. Ebenfalls können Merkmale oder Ausgestaltungen, die nur in Verbindung mit dem Halbleiterchip oder dem Verfahren beschrieben sind, in
30 Verbindung mit dem optoelektronischen Bauelement ausgebildet sein.

Weitere vorteilhafte Ausführungsformen und Weiterbildungen der Erfindung ergeben sich aus den im Folgenden in Verbindung mit den Figuren beschriebenen Ausführungsbeispielen.

- 5 Anhand der schematischen Schnittdarstellungen der Figuren 1 bis 15 werden strahlungsemitterende Halbleiterchips gemäß verschiedener Ausführungsbeispiele näher erläutert.
- 10 Anhand der schematischen Schnittdarstellungen der Figuren 16 bis 20 wird ein Verfahren zur Herstellung einer Vielzahl optoelektronischer Halbleiterchips gemäß einem Ausführungsbeispiel beschrieben.
- 15 Figur 21 zeigt eine schematische Schnittdarstellung eines optoelektronischen Bauelements gemäß einem Ausführungsbeispiel.

Gleiche, gleichartige oder gleich wirkende Elemente sind in
20 den Figuren mit denselben Bezugszeichen versehen. Die Figuren und die Größenverhältnisse der in den Figuren dargestellten Elemente untereinander sind nicht als maßstäblich zu betrachten. Vielmehr können einzelne Elemente, insbesondere Schichtdicken, zur besseren Darstellbarkeit und/oder zum
25 besseren Verständnis übertrieben groß dargestellt sein.

Die Halbleiterchips 1 gemäß dem Ausführungsbeispiel der Figur 1 sind nebeneinander auf einer elastischen Folie 2 angeordnet. Die Halbleiterchips 1 weisen eine epitaktische
30 Halbleiterschichtenfolge 3 mit einer aktiven Zone (nicht dargestellt) auf, die dazu geeignet ist, im Betrieb elektromagnetische Strahlung zu erzeugen.

Die Halbleiterschichtenfolge 3 ist auf einem Träger 4 aufgebracht. Der Träger 4 ist transparent für die Strahlung ausgebildet, die in der aktiven Zone der Halbleiterschichtenfolge 3 erzeugt wird.

5

Die Halbleiterschichtenfolge 3 weist eine erste Hauptfläche 5 auf, die von dem Träger 4 abgewandt ist und eine zweite Hauptfläche 6, die dem Träger 4 zugewandt ist. Die erste Hauptfläche 5 liegt der zweiten Hauptfläche 6 gegenüber und verläuft parallel zu ihr. Die erste Hauptfläche 5 ist vorliegend größer als die zweite Hauptfläche 6. Mit anderen Worten verjüngt sich die Halbleiterschichtenfolge 3 von der ersten Hauptfläche 5 zur zweiten Hauptfläche 6, also zum Träger 4 hin. Zwischen der ersten Hauptfläche 5 und der zweiten Hauptfläche 6 ist eine Seitenflanke 7 der Halbleiterschichtenfolge 3 angeordnet. Die Seitenflanke 7 der Halbleiterschichtenfolge 3 ist geneigt zu einer Normalen der Hauptflächen 5, 6 der Halbleiterschichtenfolge 3 ausgebildet.

Der Träger 4 weist ebenfalls eine erste Hauptfläche 8 auf, die der Halbleiterschichtenfolge 3 zugewandt ist und eine zweite Hauptfläche 9, die der Halbleiterschichtenfolge 3 abgewandt ist. Zwischen der ersten Hauptfläche 8 und der zweiten Hauptfläche 9 ist eine Seitenflanke 10 des Trägers 4 ausgebildet. Die erste Hauptfläche 8 des Trägers 4 weist hierbei eine größere Fläche auf als die erste Hauptfläche 5 und die zweite Hauptfläche 6 der Halbleiterschichtenfolge 3. Aufgrund der Neigung der Seitenflanke 7 der Halbleiterschichtenfolge 3 gegenüber der Normalen der Halbleiterschichtenfolge 3 weist die Halbleiterschichtenfolge 3 einen Unterschnitt gegenüber dem Träger 4 auf.

Die Seitenflanke 10 des Trägers ist weiterhin mit einer sägezahnförmigen Auskoppelstruktur über ihre gesamte Länge versehen. Die sägezahnförmige Auskoppelstruktur ist hierbei aus Vereinzlungsspuren gebildet, wie sie beispielsweise bei
5 einem Verfahren, wie es anhand der Figuren 16 bis 20 weiter unten beschrieben wird, erzeugt werden.

Die Auskoppelstruktur des Halbleiterchips 1 gemäß Figur 1 ist als Sägezahn ausgebildet und weist einzelne Strukturelemente
10 11 auf. Figur 5 zeigt hierzu eine Detaildarstellung der Seitenflanke 10 aus Figur 1. Jedes Strukturelement 11 der sägezahnförmigen Auskoppelstruktur weist demnach eine erste Fläche 12 und eine zweite Fläche 13 auf. Die erste Fläche 12 verläuft parallel zur ersten Hauptfläche 8 und/oder zweiten
15 Hauptfläche 9 des Trägers 4 und schließt mit der zweiten Fläche 13 einen spitzen Öffnungswinkel α ein. Der Öffnungswinkel α weist hierbei in Richtung der ersten Hauptfläche 8 des Trägers 4. Bei dem vorliegenden Ausführungsbeispiel sind die Sägezahnstrukturen mit spitzen
20 Kanten ausgebildet.

Weiterhin ist die Auskoppelstruktur bei dem vorliegenden Ausführungsbeispiel aus gleichartig geformten Strukturelementen 11 gebildet, die in einem regelmäßigen
25 Muster angeordnet sind.

Die Halbleiterchips 1 gemäß dem Ausführungsbeispiel der Figur 2 weisen im Unterschied zu den Halbleiterchips 1 gemäß Figur 1 eine Halbleiterschichtenfolge 3 auf, deren Seitenflanken 7
30 derart geneigt sind, dass sich die Halbleiterschichtenfolge 3 von einer ersten Hauptfläche 5 der Halbleiterschichtenfolge 3 zu dem Träger 4 hin kontinuierlich verzünkt.

Die Halbleiterchips 1 gemäß dem Ausführungsbeispiel der Figur 3 weisen wie die Halbleiterchips 1 gemäß dem Ausführungsbeispiel der Figur 1 eine Seitenflanke 7 auf, die mit einer sägezahnförmigen Auskoppelstruktur versehen sind.

5 Allerdings weist der Öffnungswinkel α , der durch die erste Fläche 12 und die zweite Fläche 13 eingeschlossen wird, im Unterschied zu dem Öffnungswinkel α der Halbleiterchips 1 der Figur 1 von der ersten Hauptfläche 8 des Trägers 4 weg.

10 Auch die Halbleiterchips 1 gemäß dem Ausführungsbeispiel der Figur 4 weisen Strukturelemente 11 einer sägezahnförmigen Auskoppelstruktur auf, deren Öffnungswinkel α von der ersten Hauptfläche 8 des Trägers 4 weg weist. Ansonsten sind die Halbleiterchips 1 ausgebildet, wie bereits anhand von Figur 2
15 beschrieben.

Die Halbleiterchips 1 gemäß den Ausführungsbeispielen der Figuren 6 bis 10 weisen im Unterschied zu den bereits beschriebenen Ausführungsformen Seitenflanken 10 des Trägers
20 4 mit sägezahnförmigen Auskoppelstrukturen mit abgerundeten Kanten auf. Jedes Strukturelement 11 der Auskoppelstruktur ist hierbei als muschelförmige Vertiefung in der Seitenflanke 10 des Trägers 4 ausgebildet, wie im Detail in dem Ausschnitt gemäß der Figur 10 schematisch dargestellt. Die
25 muschelförmige Vertiefung ist hierbei asymmetrisch ausgebildet, das heißt, dass ihre tiefste Stelle 14 unterschiedliche Abstände zu den beiden direkt benachbarten Spitzen S , S' aufweist. Ansonsten ist der Halbleiterchip gemäß Figur 6 ausgebildet wie der Halbleiterchip gemäß Figur
30 1, der Halbleiterchip gemäß Figur 7 ist ausgebildet wie der Halbleiterchip gemäß Figur 2, der Halbleiterchip gemäß Figur 8 ist ausgebildet wie der Halbleiterchip gemäß Figur 3 und

der Halbleiterchip gemäß Figur 9 ist ausgebildet wie der Halbleiterchip gemäß Figur 4.

Die strahlungsemitterenden Halbleiterchips 1 gemäß den
5 Ausführungsbeispielen der Figuren 11, 12 und 15 unterscheiden
sich von den strahlungsemitterenden Halbleiterchips 1 gemäß
der Figuren 1 und 2 lediglich in der Neigung der Seitenflanke
10 des Trägers 4. Figur 15 zeigt hierbei einen Ausschnitt der
Seitenflanke 10 des Halbleiterchips 1 gemäß Figur 11. Bei
10 diesen Ausführungsbeispielen ist die Seitenflanke 10 des
Trägers 4 jeweils derart über ihre gesamte Länge gegenüber
einer Normalen N einer der Hauptflächen 8, 9 des Trägers 4
geneigt, dass sich die Querschnittsfläche des Trägers 4 von
seiner ersten Hauptfläche 8 zu seiner zweiten Hauptfläche 9
15 hin verjüngt. Bevorzugt schließt die Seitenflanke 10 des
Halbleiterchips 1 mit einer Normalen N einer der Hauptflächen
8, 9 des Trägers 4 einen Winkel β ein, der zwischen
einschließlich 15° und einschließlich 45° liegt (siehe Figur
15).

20 Auch die Seitenflanke der Halbleiterchips 1 gemäß der Figur
11, 12 und 15 weisen Vereinzlungsspuren auf, die
Auskoppelstrukturen bilden. Diese sind aus Gründen der
Übersichtlichkeit in den Figuren jedoch nicht dargestellt.

25 Die optoelektronischen Halbleiterchips 1 gemäß den
Ausführungsbeispielen der Figuren 13 und 14 weisen im
Unterschied zu den Ausführungsbeispielen der Figuren 11 und
12 Seitenflanken 10 auf, die gegenüber einer Normalen N der
30 Hauptflächen 8, 9 des Trägers 4 derart geneigt sind, dass
sich der Träger 4 von seiner ersten Hauptfläche 8 zu seiner
zweiten Hauptfläche 9 hin kontinuierlich verbreitert.

Bei dem Verfahren gemäß dem Ausführungsbeispiel der Figuren 16 bis 20 wird in einem ersten Schritt eine epitaktische Halbleiterschichtenfolge 3 bereitgestellt, die dazu geeignet ist, elektromagnetische Strahlung auszusenden. Die
5 epitaktische Halbleiterschichtenfolge 3 ist auf einen Träger 4 aufgebracht und bildet mit diesem einen Verbund aus. Der Träger 4 ist durchlässig für die Strahlung der Halbleiterschichtenfolge 3 ausgebildet.

10 Besonders bevorzugt basiert die Halbleiterschichtenfolge 3 auf einem Galliumnitridmaterial, während der Träger 4 Saphir aufweist oder aus Saphir besteht.

Der Verbund aus Träger 4 und Halbleiterschichtenfolge 3 ist
15 vorliegend auf eine flexible Folie 2 aufgebracht.

In einem nächsten Schritt wird, wie schematisch in Figur 17 dargestellt, eine strukturierte Fotolackschicht 15 auf die Halbleiterschichtenfolge 3 aufgebracht, die Bereiche der
20 Halbleiterschichtenfolge 3 freilässt. Die freigelassenen Bereiche der Halbleiterschichtenfolge 3 sind dazu vorgesehen, Trenngräben zwischen den späteren Halbleiterchips 1 auszubilden.

25 Wie in Figur 18 schematisch dargestellt, wird nun zunächst mittels eines trockenchemischen Ätzprozesses, besonders bevorzugt mittels einem Plasmatreppprozess, der Träger 4 bis zu einer gewissen Tiefe in vertikaler Richtung, das heißt entgegen einer Richtung einer Normalen N einer der
30 Hauptflächen 5, 6 der Halbleiterschichtenfolge 3, geätzt.

Anschließend wird, wie schematisch in Figur 19 dargestellt, eine Passivierungsschicht 16 auf dem gesamten Schichtverbund

abgeschieden. Die Passivierungsschicht kann beispielsweise eine Fluorverbindung oder eine Chlorverbindung aufweisen oder aus einer Fluorverbindung oder einer Chlorverbindung bestehen.

5

In einem nächsten Schritt wird erneut ein trockenchemischer Ätzprozess durchgeführt, der den Träger 4 weiter in vertikaler Richtung durchtrennt (Figur 20). Die Seitenflanke 10 des Trägers 4 wird hierbei durch die Passivierungsschicht 16 geschützt. Wie in Figur 20 zu sehen, entstehen bei dieser Art der Trennung Vereinzelungsspuren, die vorliegend durch eine gezielte Prozessführung als Auskoppelstrukturen ausgeführt sind.

15 Bei dem vorliegenden Verfahren werden nun die Schritte, wie sie anhand der Figuren 18, 19 und 20 beschrieben wurden, also das Aufbringen der Passivierungsschicht 16 sowie das stückweise Trennen des Trägers 4 mittels eines trockenchemischen Ätzprozesses, alternierend wiederholt, bis 20 der Träger 4 besonders bevorzugt über seine gesamte vertikale Länge durchtrennt ist.

Das optoelektronische Bauelement gemäß dem Ausführungsbeispiel der Figur 21 weist einen 25 strahlungsemitterenden Halbleiterchip 1 auf, wie er beispielsweise anhand der Figuren 1 bis 15 bereits beschrieben wurde. Der Halbleiterchip 1 ist auf den Boden eines Bauelementgehäuses 17 montiert, beispielsweise mittels einer Klebe- oder einer Lötsschicht (nicht dargestellt). Das 30 Bauelementgehäuse 17 weist weiterhin einen elektrischen Anschlussbereich 18 auf, der mittels eines Bonddrahtes 19 mit dem Halbleiterchip 1 elektrisch leitend verbunden ist. Weiterhin ist das Bauelementgehäuse 1 mit einem klaren

Verguss 20 gefüllt, der den Halbleiterchip vollständig umgibt.

Die vorliegende Anmeldung beansprucht die Priorität der
5 deutschen Anmeldung DE 102014114613.1, deren
Offenbarungsgehalt hiermit durch Rückbezug aufgenommen wird.

Die Erfindung ist nicht durch die Beschreibung anhand der
Ausführungsbeispiele auf diese beschränkt. Vielmehr umfasst
10 die Erfindung jedes neue Merkmal sowie jede Kombination von
Merkmalen, was insbesondere jede Kombination von Merkmalen in
den Patentansprüchen beinhaltet, auch wenn dieses Merkmal
oder diese Kombination selbst nicht explizit in den
Patentansprüchen oder Ausführungsbeispielen angegeben ist.

15

Patentansprüche

1. Strahlungsemittierender Halbleiterchip (1) mit:
- einer epitaktischen Halbleiterschichtenfolge (3), die im
 - 5 Betrieb elektromagnetische Strahlung aussendet,
 - einem transparenten Träger (4), auf den die epitaktische Halbleiterschichtenfolge (3) aufgebracht ist, wobei
 - der Träger (4) eine der Halbleiterschichtenfolge (3) zugewandte erste Hauptfläche (8), eine der
 - 10 Halbleiterschichtenfolge (3) abgewandte zweite Hauptfläche (9) und eine zwischen der ersten Hauptfläche (8) und der zweiten Hauptfläche (9) angeordnete Seitenflanke (10) aufweist, und
 - die Seitenflanke (10) eine Auskoppelstruktur aufweist, die
 - 15 gezielt aus Vereinzelungsspuren gebildet ist.
2. Strahlungsemittierender Halbleiterchip (1) nach dem vorherigen Anspruch,
- bei dem die Seitenflanke (10) über ihre gesamte Länge in
- 20 vertikaler Richtung gegenüber einer Normalen (N) der ersten Hauptfläche (8) und/oder der zweiten Hauptfläche (9) des Trägers (4) geneigt ist.
3. Strahlungsemittierender Halbleiterchip (1) nach einem der
- 25 obigen Ansprüche,
- bei dem die Auskoppelstruktur eine Vielzahl gleichartiger Strukturelementen (11) aufweist, die in einem regelmäßigen und/oder periodischen Muster angeordnet sind.
- 30 4. Strahlungsemittierender Halbleiterchip (1) nach einem der obigen Ansprüche,
- bei dem die Vereinzelungsspuren eine sägezahnförmige Auskoppelstruktur der Seitenflanke (10) ausbildet.

5. Strahlungsemittierender Halbleiterchip (1) nach dem vorherigen Anspruch,
bei dem jedes Strukturelement (11) der sägezahnförmigen Auskoppelstruktur eine erste Fläche (12) und eine zweite
5 Fläche (13) aufweist, wobei die erste Fläche (12) parallel zur ersten Hauptfläche (8) und/oder zur zweiten Hauptfläche (9) des Trägers (4) verläuft, und zweite Fläche (13) einen spitzen Öffnungswinkel (α) mit der ersten Fläche (12) einschließt, wobei der Öffnungswinkel (α) in Richtung der
10 ersten Hauptfläche (8) des Trägers (4) weist.

6. Strahlungsemittierender Halbleiterchip (1) nach Anspruch 4,
bei dem jedes Strukturelement (11) der sägezahnförmigen
15 Auskoppelstruktur eine erste Fläche (12) und eine zweite Fläche (13) aufweist, wobei die erste Fläche (12) parallel zur ersten Hauptfläche (8) und/oder zur zweiten Hauptfläche (9) des Trägers (4) verläuft, und die zweite Fläche (13) einen spitzen Öffnungswinkel (α) mit der ersten Fläche (12) einschließt, wobei der Öffnungswinkel (α) in Richtung der
20 zweiten Hauptfläche (8) des Trägers (4) weist.

7. Strahlungsemittierender Halbleiterchip (1) nach einem der Ansprüche 4 bis 6,
25 wobei die Sägezahnstruktur abgerundete Kanten aufweist.

8. Strahlungsemittierender Halbleiterchip (1) nach einem der obigen Ansprüche,
bei dem der Träger (4) eines der folgenden Materialien
30 aufweist: Saphir, Galliumarsenid, Silizium, Galliumnitrid, Siliziumcarbid.

9. Verfahren zur Herstellung einer Vielzahl an strahlungsemittierenden Halbleiterchips (1) mit den folgenden Schritten:

- Bereitstellen einer epitaktischen Halbleiterschichtenfolge (3), die im Betrieb elektromagnetische Strahlung aussendet, wobei die epitaktische Halbleiterschichtenfolge (3) auf einem transparenten Träger (4) aufgebracht ist,
- Vereinzelung des Verbundes aus der epitaktischen Halbleiterschichtenfolge (3) und dem Träger (4) in eine Vielzahl strahlungsemittierender Halbleiterchips (1), wobei eine Seitenflanke (10) des Trägers (4) gezielt mit Vereinzelungsspuren versehen werden, die als Auskoppelstrukturen ausgebildet sind.

10. Verfahren nach Anspruch 9, bei dem ein trockenchemisches Ätzverfahren zur Vereinzelung des Verbundes zu Halbleiterchips (1) angewendet wird.

11. Verfahren nach einem der Ansprüche 9 bis 10, bei dem alternierend ein trockenchemisches Ätzverfahren und ein Passivierungsschritt der durch das trockenchemische Ätzverfahren entstandenen Bereiche der Seitenflanke (10) des Trägers (4) zur Vereinzelung des Verbundes zu Halbleiterchips (1) angewendet werden.

12. Verfahren nach einem der Ansprüche 9 bis 11, bei dem die Vereinzelungsspuren eine sägezahnförmige Auskoppelstruktur der Seitenflanke (10) ausbildet.

13. Verfahren nach dem vorherigen Anspruch, bei dem die Sägezahnstruktur abgerundete Kanten aufweist.

14. Optoelektronisches Bauelement, bei dem ein oder mehrere strahlungsemitterender Halbleiterchip (1) nach einem der Ansprüche 1 bis 8 in einem Bauelementgehäuse (17) angeordnet sind.

FIG 1

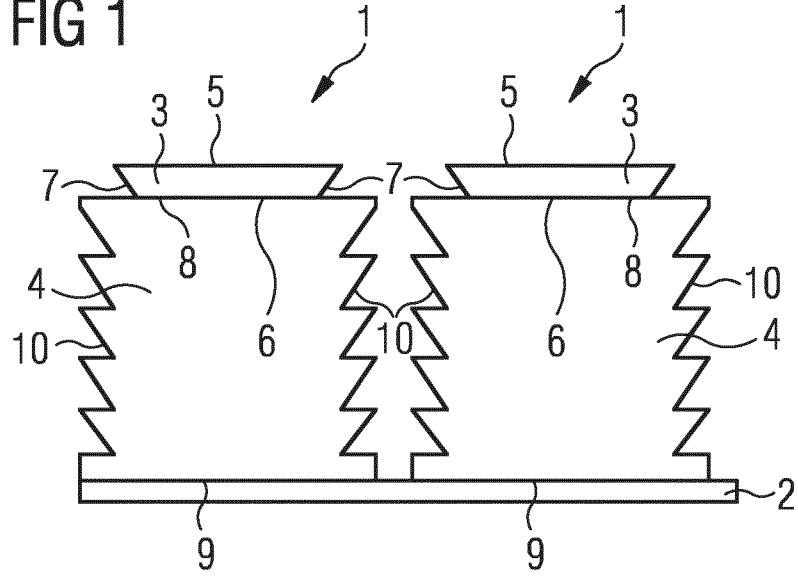


FIG 2

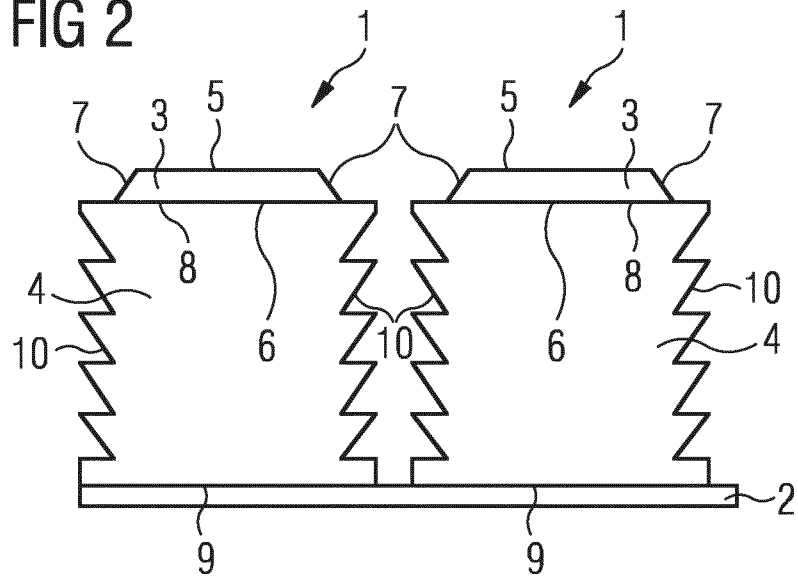


FIG 3

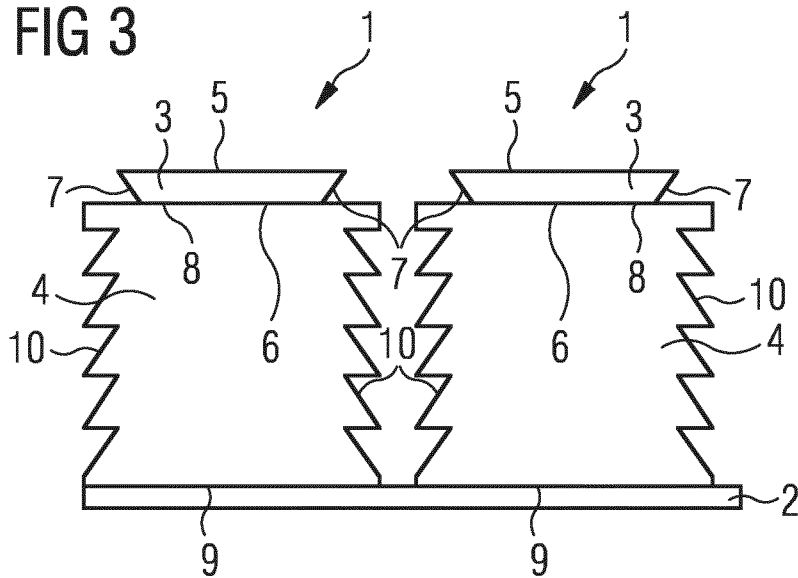


FIG 4

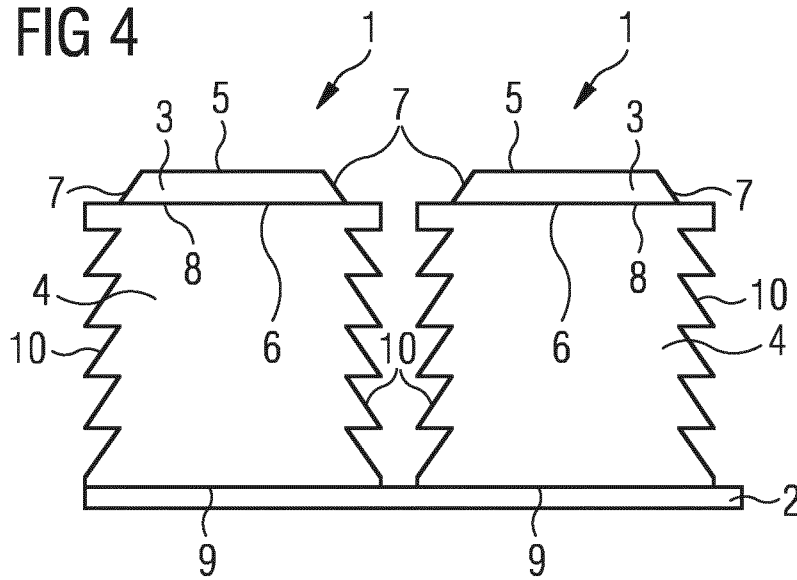


FIG 5

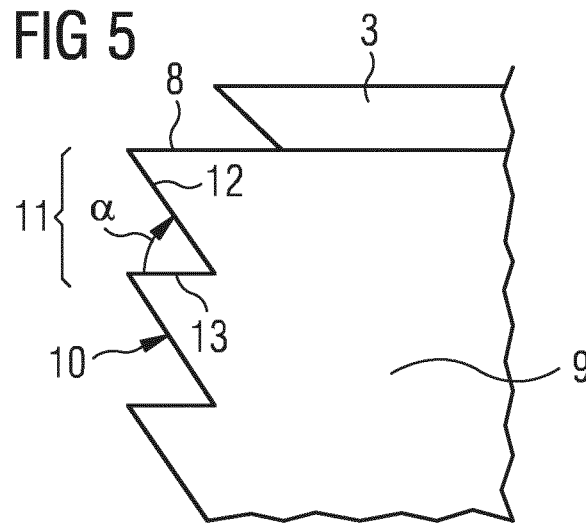


FIG 6

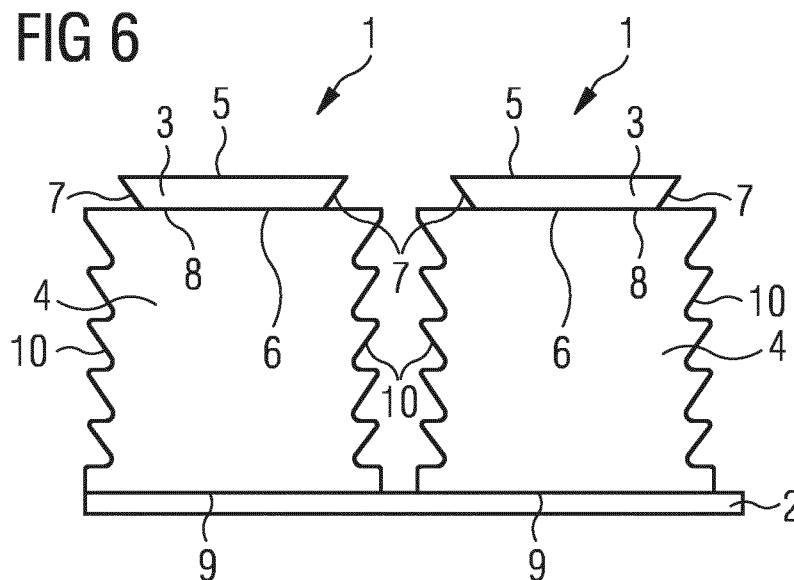


FIG 7

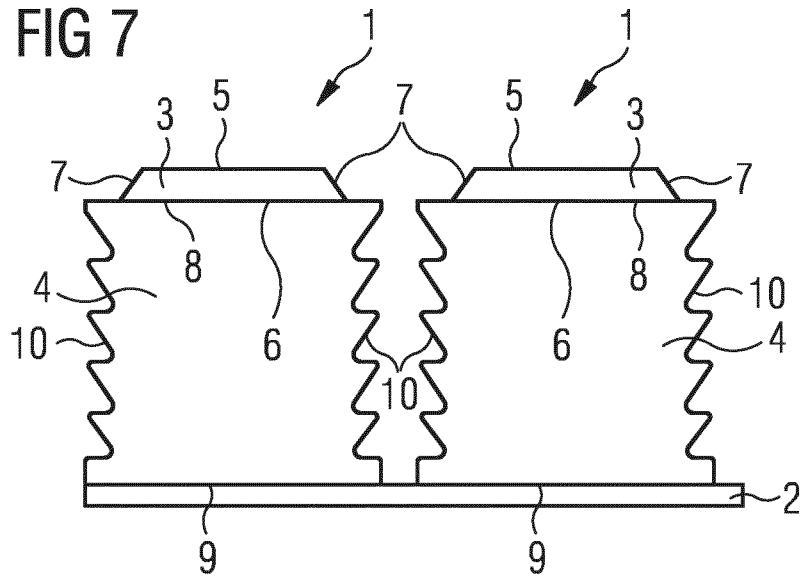


FIG 8

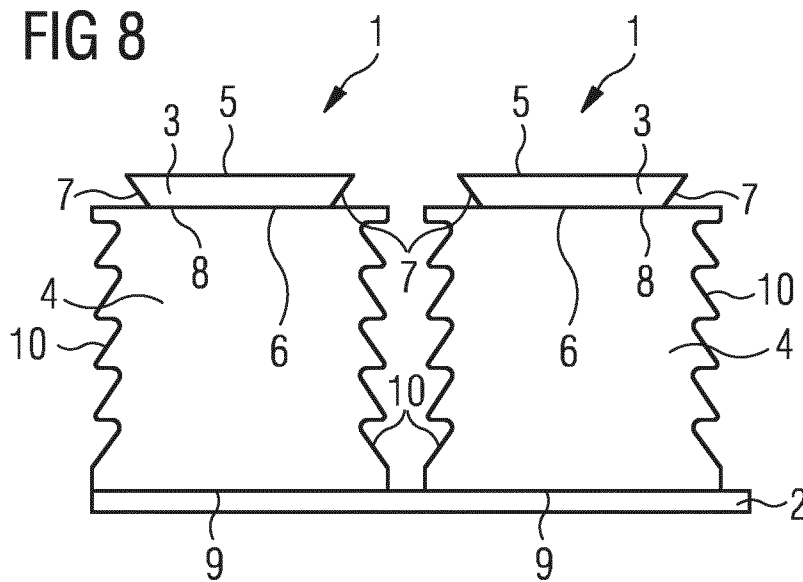


FIG 9

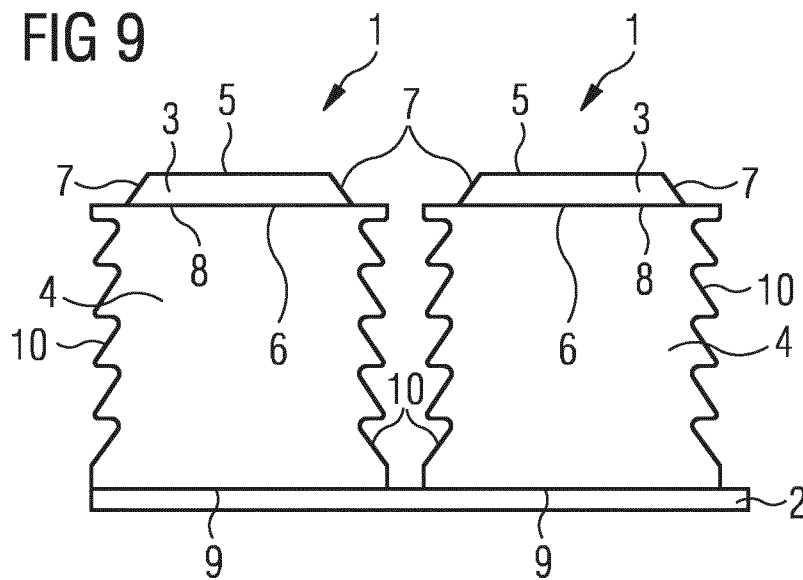


FIG 10

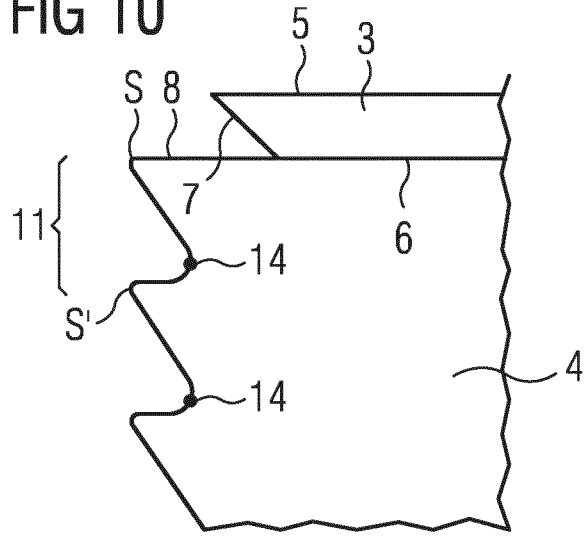


FIG 11

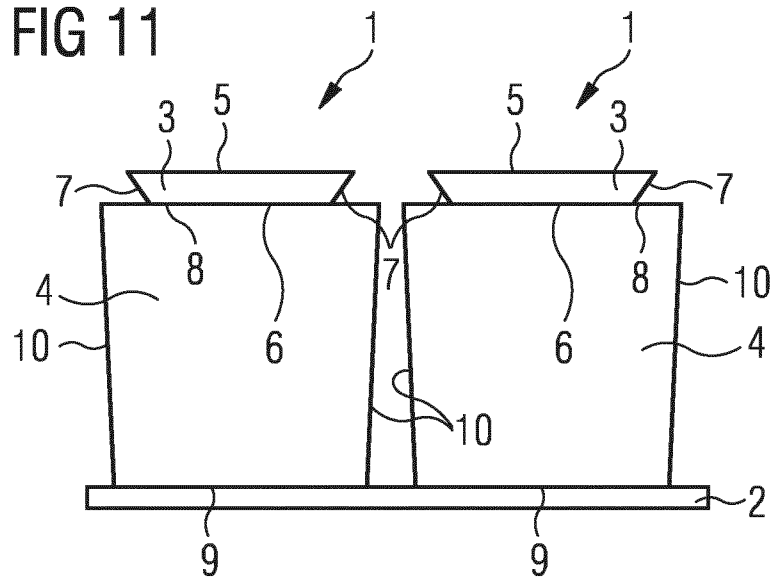


FIG 12

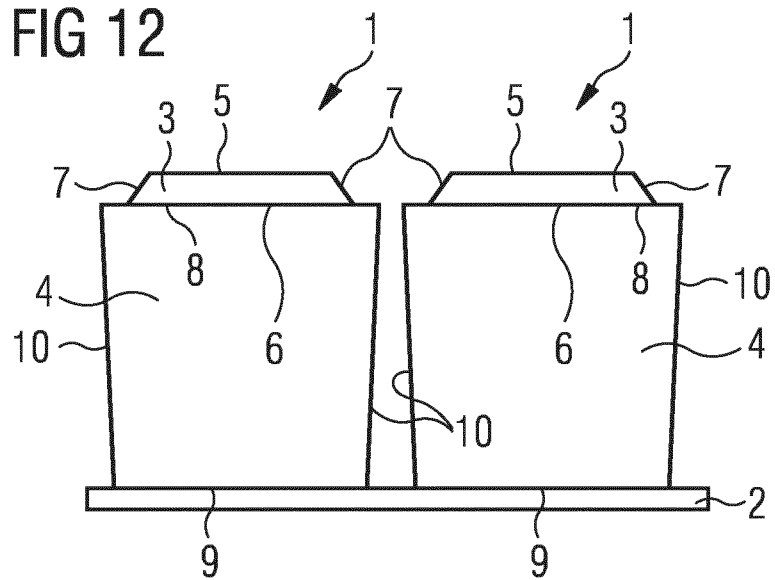


FIG 13

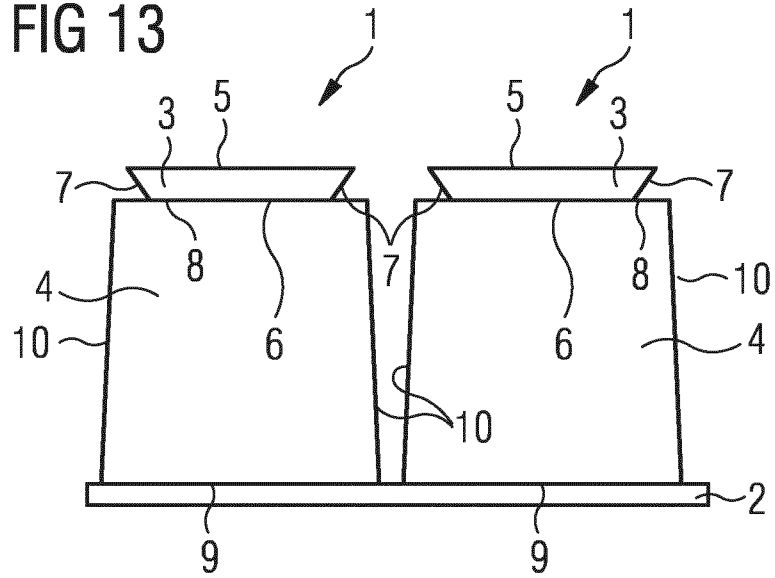


FIG 14

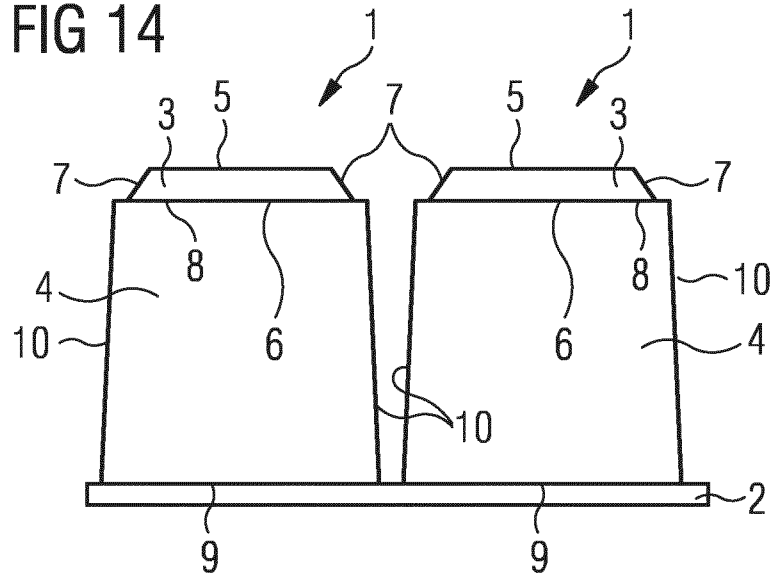


FIG 15

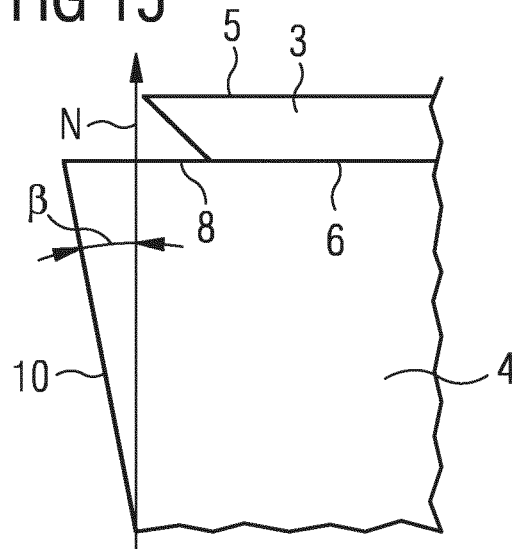


FIG 16

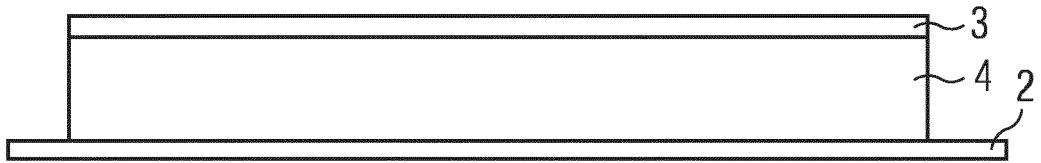


FIG 17

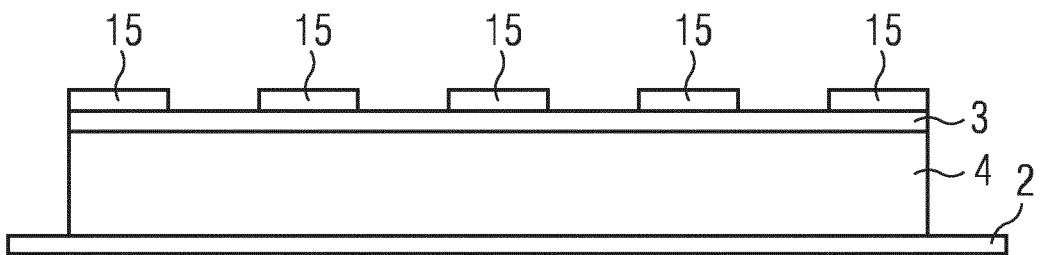


FIG 18

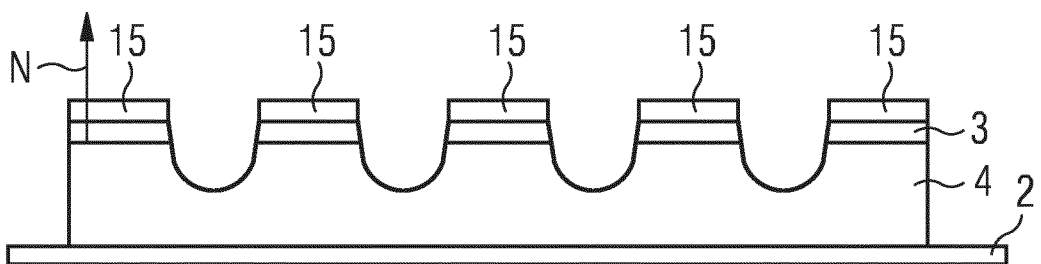


FIG 19

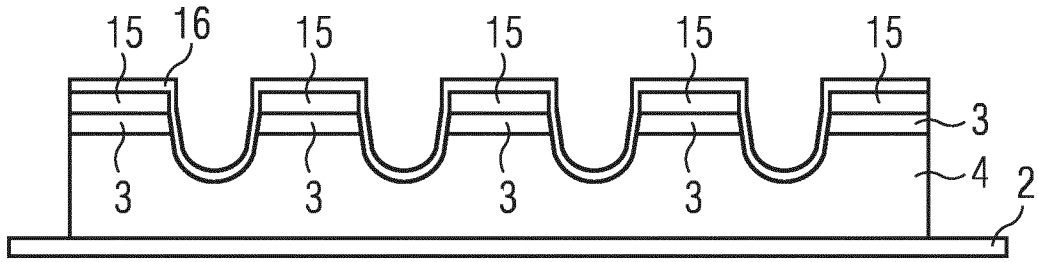


FIG 20

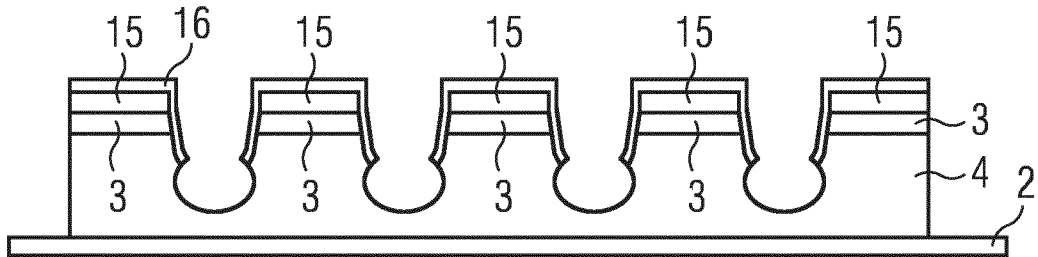
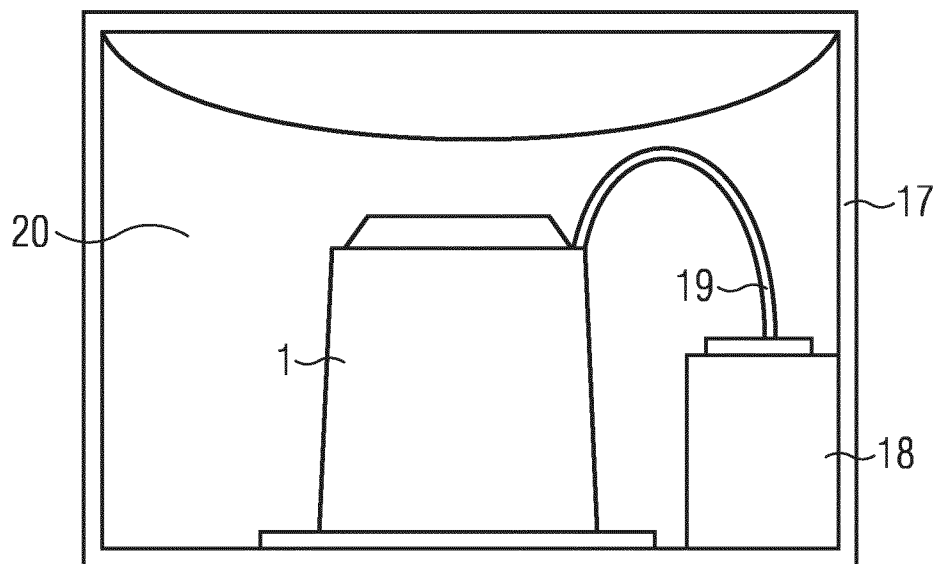


FIG 21



INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2015/073162

A. CLASSIFICATION OF SUBJECT MATTER
INV. H01L33/00 H01L33/20
ADD.
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
Minimum documentation searched (classification system followed by classification symbols)
H01L
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X,P	WO 2015/055647 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 23 April 2015 (2015-04-23) page 6, line 1 - page 7, line 25; claim 15; figures 1-3 page 15, line 1 - page 31, line 12 page 12, line 23 - page 13, line 7 page 1, lines 3,4, 17-28 -----	1-4, 7-10,14
X	WO 2010/150972 A2 (SEMICON LIGHT CO LTD [KR]; PARK EUN HYUN [KR]) 29 December 2010 (2010-12-29) abstract; figures 7-9,11 -----	1,2,8,9, 14
X	US 2013/015481 A1 (YOSHIMURA KIMITAKA [JP] ET AL) 17 January 2013 (2013-01-17) paragraphs [0021] - [0046]; figure 1B -----	1-4,8-14
	-/--	

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search 15 December 2015	Date of mailing of the international search report 23/12/2015
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer Müller-Kirsch, Lutz

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2015/073162

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2005/253157 A1 (OHASHI KENICHI [JP] ET AL) 17 November 2005 (2005-11-17) figure 9E -----	1
A	EP 0 944 918 A1 (SIEMENS AG [DE]) 29 September 1999 (1999-09-29) figure 2 -----	1,9
A	US 2012/322257 A1 (MORGAN RUSSELL [GB]) 20 December 2012 (2012-12-20) paragraph [0008]; figure 1 -----	3,4,9-13

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No PCT/EP2015/073162

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 2015055647 A1	23-04-2015	DE 102013111503 A1 WO 2015055647 A1	23-04-2015 23-04-2015

WO 2010150972 A2	29-12-2010	KR 20100138013 A WO 2010150972 A2	31-12-2010 29-12-2010

US 2013015481 A1	17-01-2013	JP 2013021250 A US 2013015481 A1	31-01-2013 17-01-2013

US 2005253157 A1	17-11-2005	JP 2005327979 A TW I317177 B US 2005253157 A1 US 2007145385 A1	24-11-2005 11-11-2009 17-11-2005 28-06-2007

EP 0944918 A1	29-09-1999	CN 1228198 A DE 19632626 A1 EP 0944918 A1 EP 1347504 A2 JP 3863569 B2 JP 2000516397 A TW 432729 B US 6177352 B1 WO 9807187 A1	08-09-1999 19-02-1998 29-09-1999 24-09-2003 27-12-2006 05-12-2000 01-05-2001 23-01-2001 19-02-1998

US 2012322257 A1	20-12-2012	US 2011008959 A1 US 2012322257 A1 WO 2008020191 A2	13-01-2011 20-12-2012 21-02-2008

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
 INV. H01L33/00 H01L33/20
 ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTER GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
 H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X,P	WO 2015/055647 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 23. April 2015 (2015-04-23) Seite 6, Zeile 1 - Seite 7, Zeile 25; Anspruch 15; Abbildungen 1-3 Seite 15, Zeile 1 - Seite 31, Zeile 12 Seite 12, Zeile 23 - Seite 13, Zeile 7 Seite 1, Zeilen 3,4, 17-28 -----	1-4, 7-10,14
X	WO 2010/150972 A2 (SEMICON LIGHT CO LTD [KR]; PARK EUN HYUN [KR]) 29. Dezember 2010 (2010-12-29) Zusammenfassung; Abbildungen 7-9,11 -----	1,2,8,9, 14
X	US 2013/015481 A1 (YOSHIMURA KIMITAKA [JP] ET AL) 17. Januar 2013 (2013-01-17) Absätze [0021] - [0046]; Abbildung 1B ----- -/--	1-4,8-14



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

15. Dezember 2015

Absendedatum des internationalen Recherchenberichts

23/12/2015

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040,
 Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Müller-Kirsch, Lutz

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 2005/253157 A1 (OHASHI KENICHI [JP] ET AL) 17. November 2005 (2005-11-17) Abbildung 9E	1
A	----- EP 0 944 918 A1 (SIEMENS AG [DE]) 29. September 1999 (1999-09-29) Abbildung 2	1,9
A	----- US 2012/322257 A1 (MORGAN RUSSELL [GB]) 20. Dezember 2012 (2012-12-20) Absatz [0008]; Abbildung 1 -----	3,4,9-13

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2015/073162

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
WO 2015055647 A1	23-04-2015	DE 102013111503 A1 WO 2015055647 A1	23-04-2015 23-04-2015
WO 2010150972 A2	29-12-2010	KR 20100138013 A WO 2010150972 A2	31-12-2010 29-12-2010
US 2013015481 A1	17-01-2013	JP 2013021250 A US 2013015481 A1	31-01-2013 17-01-2013
US 2005253157 A1	17-11-2005	JP 2005327979 A TW I317177 B US 2005253157 A1 US 2007145385 A1	24-11-2005 11-11-2009 17-11-2005 28-06-2007
EP 0944918 A1	29-09-1999	CN 1228198 A DE 19632626 A1 EP 0944918 A1 EP 1347504 A2 JP 3863569 B2 JP 2000516397 A TW 432729 B US 6177352 B1 WO 9807187 A1	08-09-1999 19-02-1998 29-09-1999 24-09-2003 27-12-2006 05-12-2000 01-05-2001 23-01-2001 19-02-1998
US 2012322257 A1	20-12-2012	US 2011008959 A1 US 2012322257 A1 WO 2008020191 A2	13-01-2011 20-12-2012 21-02-2008