



등록특허 10-2744458



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년12월18일
(11) 등록번호 10-2744458
(24) 등록일자 2024년12월16일

- (51) 국제특허분류(Int. Cl.)
H04L 5/00 (2006.01) *H04W 56/00* (2009.01)
H04W 72/04 (2009.01) *H04W 72/12* (2023.01)
- (52) CPC특허분류
H04L 5/0053 (2013.01)
H04L 5/0044 (2023.05)
- (21) 출원번호 10-2020-7014094
- (22) 출원일자(국제) 2018년10월27일
심사청구일자 2021년10월07일
- (85) 번역문제출일자 2020년05월15일
- (65) 공개번호 10-2020-0085282
- (43) 공개일자 2020년07월14일
- (86) 국제출원번호 PCT/US2018/057882
- (87) 국제공개번호 WO 2019/099173
국제공개일자 2019년05월23일
- (30) 우선권주장
62/588,245 2017년11월17일 미국(US)
16/170,558 2018년10월25일 미국(US)

- (56) 선행기술조사문헌
3GPP R1-1717062*
3GPP R1-1717578*
- *는 심사관에 의하여 인용된 문헌

전체 청구항 수 : 총 25 항

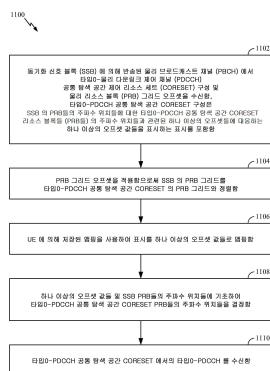
심사관 : 김수남

(54) 발명의 명칭 나머지 최소 시스템 정보 (RMSI) 제어 리소스 세트 (CORESET) 및 다른 시스템 정보 (OSI) CORESET 을 위한 설계들

(57) 요 약

본 개시의 특정 양태들은, 나머지 최소 시스템 정보 (RMSI) 제어 리소스 세트 (CORESET) 및 다른 시스템 정보 (OSI) CORESET 을 위한 설계들에 관한 기술들 및 장치들을 제공한다. 특정 양태들에서, 무선 통신 디바이스 (예를 들어, 사용자 장비) 는 주파수 및 시간 도메인에서 동기화 신호 블록 (SSB) 송신들의 위치에 기초하여 주파수 및 시간 도메인에서 타입0-PDCCH 공통 탐색 공간 CORESET 및 OSI CORESET 의 위치를 결정하는 것이 가능하다. RMSI CORESET 및 OSI CORESET 주파수 및 시간 리소스들의 위치를 결정함으로써, UE 는 각각, RMSI CORESET 및 OSI CORESET 을 수신할 수 있다.

대 표 도 - 도11



(52) CPC특허분류

H04L 5/0048 (2023.05)

H04L 5/0091 (2013.01)

H04W 56/001 (2013.01)

H04W 72/1263 (2023.01)

H04W 72/23 (2023.01)

명세서

청구범위

청구항 1

사용자 장비 (UE) 에 의한 무선 통신들을 위한 방법으로서,

물리 브로드캐스트 채널 (PBCH) 에서 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 수신하는 단계로서, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 SSB 의 PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값들을 표시하는 표시를 포함하는, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성 및 PRB 그리드 오프셋을 수신하는 단계;

상기 PRB 그리드 오프셋을 적용함으로써 SSB 의 PRB 그리드를 타입0-PDCCH 공통 탐색 공간 CORESET 의 PRB 그리드와 정렬하는 단계;

상기 UE 에 의해 저장된 맵핑을 사용하여 상기 표시를 상기 하나 이상의 오프셋 값들로 맵핑하는 단계로서, 상기 맵핑하는 단계는 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 서브캐리어 간격에 기초하는, 상기 표시를 상기 하나 이상의 오프셋 값들로 맵핑하는 단계;

상기 하나 이상의 오프셋 값들 및 상기 SSB 의 상기 PRB들의 상기 주파수 위치들에 기초하여 상기 타입0-PDCCH 공통 탐색 공간 CORESET PRB들의 상기 주파수 위치들을 결정하는 단계; 및

상기 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 수신하는 단계를 포함하고,

상기 하나 이상의 오프셋 값들의 각각은 적어도 오프셋 스텝 사이즈에 기초하고; 그리고

상기 오프셋 스텝 사이즈는 적어도 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 상기 서브캐리어 간격에 의존하는, UE 에 의한 무선 통신들을 위한 방법.

청구항 2

제 1 항에 있어서,

상기 타입0-PDCCH 공통 탐색 공간 CORESET 및 상기 SSB 는 시간 분할 멀티플렉싱되는, UE 에 의한 무선 통신들을 위한 방법.

청구항 3

제 1 항에 있어서,

상기 타입0-PDCCH 공통 탐색 공간 CORESET 및 상기 SSB 는 주파수 분할 멀티플렉싱되는, UE 에 의한 무선 통신들을 위한 방법.

청구항 4

제 1 항에 있어서,

하나 이상의 오프셋 값을 표시하는 상기 표시는 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 대역폭을 추가로 표시하는, UE 에 의한 무선 통신들을 위한 방법.

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

제 1 항에 있어서,

상기 하나 이상의 오프셋 값들 중의 오프셋 값은 0 의 오프셋 값을 표시하고, 상기 0 의 오프셋 값은 상기 SSB 의 PRB들의 최소 PRB 가 상기 정렬하는 단계 이후에 상기 타입0-PDCCH 공통 탐색 공간 CORESET PRB들의 최소 PRB 와 동일한 주파수를 갖는 것을 표시하는, UE 에 의한 무선 통신들을 위한 방법.

청구항 10

장치로서,

실행 가능한 명령들을 포함하는 비일시적 메모리; 및

상기 메모리와 데이터 통신하는 프로세서를 포함하고,

상기 프로세서는, 상기 장치로 하여금,

물리 브로드캐스트 채널 (PBCH) 에서 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 수신하게 하는 것으로서, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 SSB 의 PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값을 표시하는 표시를 포함하는, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성 및 PRB 그리드 오프셋을 수신하게 하고;

상기 PRB 그리드 오프셋을 적용함으로써 SSB 의 PRB 그리드를 타입0-PDCCH 공통 탐색 공간 CORESET 의 PRB 그리드와 정렬하게 하고;

상기 장치에 의해 저장된 맵핑을 사용하여 상기 표시를 상기 하나 이상의 오프셋 값들로 맵핑하게 하는 것으로서, 상기 맵핑하는 것은 타입0-PDCCH 공통 탐색 공간 CORESET 의 서브캐리어 간격에 기초하는, 상기 표시를 상기 하나 이상의 오프셋 값들로 맵핑하게 하고;

상기 하나 이상의 오프셋 값들 및 상기 SSB 의 상기 PRB들의 상기 주파수 위치들에 기초하여 상기 타입0-PDCCH 공통 탐색 공간 CORESET PRB들의 상기 주파수 위치들을 결정하게 하며; 그리고

상기 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 수신하게 하는

명령들을 실행하도록 구성되고,

상기 하나 이상의 오프셋 값들의 각각은 적어도 오프셋 스텝 사이즈에 기초하고; 그리고

상기 오프셋 스텝 사이즈는 적어도 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 상기 서브캐리어 간격에 의존하는, 장치.

청구항 11

제 10 항에 있어서,

상기 타입0-PDCCH 공통 탐색 공간 CORESET 및 상기 SSB 는 시간 분할 멀티플렉싱되는, 장치.

청구항 12

제 10 항에 있어서,

상기 타입0-PDCCH 공통 탐색 공간 CORESET 및 상기 SSB 는 주파수 분할 멀티플렉싱되는, 장치.

청구항 13

제 10 항에 있어서,

하나 이상의 오프셋 값들을 표시하는 상기 표시는 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 대역폭을 추가로 표시하는, 장치.

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

제 10 항에 있어서,

상기 하나 이상의 오프셋 값들 중의 오프셋 값은 0 의 오프셋 값을 표시하고, 상기 0 의 오프셋 값은 상기 SSB 의 PRB들의 최소 PRB 가 상기 정렬하는 것 이후에 상기 타입0-PDCCH 공통 탐색 공간 CORESET PRB들의 최소 PRB 와 동일한 주파수를 갖는 것을 표시하는, 장치.

청구항 19

장치로서,

물리 브로드캐스트 채널 (PBCH) 에서 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 수신하는 수단으로서, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 SSB 의 PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값들을 표시하는 표시를 포함하는, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성 및 PRB 그리드 오프셋을 수신하는 수단;

상기 PRB 그리드 오프셋을 적용함으로써 SSB 의 PRB 그리드를 타입0-PDCCH 공통 탐색 공간 CORESET 의 PRB 그리드와 정렬하는 수단;

상기 장치에 의해 저장된 맵핑을 사용하여 상기 표시를 상기 하나 이상의 오프셋 값들로 맵핑하는 수단으로서, 상기 맵핑하는 수단은 타입0-PDCCH 공통 탐색 공간 CORESET 의 서브캐리어 간격에 기초하는, 상기 표시를 상기 하나 이상의 오프셋 값들로 맵핑하는 수단;

상기 하나 이상의 오프셋 값들 및 상기 SSB 의 상기 PRB들의 상기 주파수 위치들에 기초하여 상기 타입0-PDCCH 공통 탐색 공간 CORESET PRB들의 상기 주파수 위치들을 결정하는 수단; 및

상기 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 수신하는 수단을 포함하고,

상기 하나 이상의 오프셋 값들의 각각은 적어도 오프셋 스텝 사이즈에 기초하고; 그리고

상기 오프셋 스텝 사이즈는 적어도 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 상기 서브캐리어 간격에 의존하는, 장치.

청구항 20

제 19 항에 있어서,

상기 타입0-PDCCH 공통 탐색 공간 CORESET 및 상기 SSB 는 시간 분할 멀티플렉싱되는, 장치.

청구항 21

제 19 항에 있어서,

상기 타입0-PDCCH 공통 탐색 공간 CORESET 및 상기 SSB 는 주파수 분할 멀티플렉싱되는, 장치.

청구항 22

제 19 항에 있어서,

하나 이상의 오프셋 값들을 표시하는 상기 표시는 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 대역폭을 추가로 표시하는, 장치.

청구항 23

삭제

청구항 24

삭제

청구항 25

사용자 장비 (UE) 에 의해 실행될 때, 상기 UE 로 하여금 방법을 수행하게 하는 명령들이 저장된 비일시적 컴퓨터 관독가능 저장 매체로서,

상기 방법은,

물리 브로드캐스트 채널 (PBCH) 에서 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 수신하는 단계로서, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 SSB 의 PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값들을 표시하는 표시를 포함하는, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성 및 PRB 그리드 오프셋을 수신하는 단계;

상기 PRB 그리드 오프셋을 적용함으로써 SSB 의 PRB 그리드를 타입0-PDCCH 공통 탐색 공간 CORESET 의 PRB 그리드와 정렬하는 단계;

상기 UE 에 의해 저장된 맵핑을 사용하여 상기 표시를 상기 하나 이상의 오프셋 값들로 맵핑하는 단계로서, 상기 맵핑하는 단계는 타입0-PDCCH 공통 탐색 공간 CORESET 의 서브캐리어 간격에 기초하는, 상기 표시를 상기 하나 이상의 오프셋 값들로 맵핑하는 단계;

상기 하나 이상의 오프셋 값들 및 상기 SSB 의 상기 PRB들의 상기 주파수 위치들에 기초하여 상기 타입0-PDCCH 공통 탐색 공간 CORESET PRB들의 상기 주파수 위치들을 결정하는 단계; 및

상기 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 수신하는 단계

를 포함하고,

상기 하나 이상의 오프셋 값들의 각각은 적어도 오프셋 스텝 사이즈에 기초하고; 그리고

상기 오프셋 스텝 사이즈는 적어도 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 상기 서브캐리어 간격에 의존하는, 비일시적 컴퓨터 관독가능 저장 매체.

청구항 26

제 25 항에 있어서,

상기 타입0-PDCCH 공통 탐색 공간 CORESET 및 상기 SSB 는 시간 분할 멀티플렉싱되는, 비일시적 컴퓨터 관독가능 저장 매체.

청구항 27

제 25 항에 있어서,

상기 타입0-PDCCH 공통 탐색 공간 CORESET 및 상기 SSB 는 주파수 분할 멀티플렉싱되는, 비일시적 컴퓨터 판독 가능 저장 매체.

청구항 28

제 25 항에 있어서,

하나 이상의 오프셋 값들을 표시하는 상기 표시는 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 대역폭을 추가로 표시하는, 비일시적 컴퓨터 판독가능 저장 매체.

청구항 29

삭제

청구항 30

삭제

청구항 31

삭제

청구항 32

삭제

청구항 33

기지국 (BS) 에 의한 무선 통신들을 위한 방법으로서,

동기화 신호 블록 (SSB) 을 사용자 장비 (UE) 로 송신하는 단계로서, 상기 SSB 는 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 갖는 물리 브로드캐스트 채널 (PBCH) 을 포함하고, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 상기 SSB 의 PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값들을 표시하는 표시를 포함하고, 상기 표시는 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 서브캐리어 간격에 기초하여 상기 하나 이상의 오프셋 값들로 맵핑되는, 상기 SSB 를 사용자 장비로 송신하는 단계; 및

상기 UE 에 의한 수신을 위해 상기 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 송신하는 단계를 포함하고,

상기 하나 이상의 오프셋 값들의 각각은 적어도 오프셋 스텝 사이즈에 기초하고; 그리고

상기 오프셋 스텝 사이즈는 적어도 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 상기 서브캐리어 간격에 의존하는, BS 에 의한 무선 통신들을 위한 방법.

청구항 34

제 33 항에 있어서,

상기 타입0-PDCCH 공통 탐색 공간 CORESET 및 상기 SSB 는 시간 분할 멀티플렉싱되는, BS 에 의한 무선 통신들을 위한 방법.

청구항 35

제 33 항에 있어서,

상기 타입0-PDCCH 공통 탐색 공간 CORESET 및 상기 SSB 는 주파수 분할 멀티플렉싱되는, BS 에 의한 무선 통신들을 위한 방법.

청구항 36

제 33 항에 있어서,

하나 이상의 오프셋 값들을 표시하는 상기 표시는 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 대역폭을 추가로 표시하는, BS 에 의한 무선 통신들을 위한 방법.

청구항 37

장치로서,

실행가능한 명령들을 포함하는 비일시적 메모리; 및

상기 메모리와 데이터 통신하는 프로세서를 포함하고,

상기 프로세서는, 상기 장치로 하여금,

동기화 신호 블록 (SSB) 을 사용자 장비 (UE) 로 송신하게 하는 것으로서, 상기 SSB 는 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 갖는 물리 브로드캐스트 채널 (PBCH) 을 포함하고, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 상기 SSB 의 PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값들을 표시하는 표시를 포함하고, 상기 표시는 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 서브캐리어 간격에 기초하여 상기 하나 이상의 오프셋 값들로 맵핑되는, 상기 SSB 을 사용자 장비로 송신하게 하고, 그리고

상기 UE 에 의한 수신을 위해 상기 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 송신하게하는,

명령들을 실행하도록 구성되고,

상기 하나 이상의 오프셋 값들의 각각은 적어도 오프셋 스텝 사이즈에 기초하고; 그리고

상기 오프셋 스텝 사이즈는 적어도 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 상기 서브캐리어 간격에 의존하는, 장치.

청구항 38

장치로서,

동기화 신호 블록 (SSB) 을 사용자 장비 (UE) 로 송신하는 수단으로서, 상기 SSB 는 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 갖는 물리 브로드캐스트 채널 (PBCH) 을 포함하고, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 상기 SSB 의 PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값들을 표시하는 표시를 포함하고, 상기 표시는 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 서브캐리어 간격에 기초하여 상기 하나 이상의 오프셋 값들로 맵핑되는, 상기 SSB 을 사용자 장비로 송신하는 수단; 및

상기 UE 에 의한 수신을 위해 상기 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 송신하는 수단을 포함하고,

상기 하나 이상의 오프셋 값들의 각각은 적어도 오프셋 스텝 사이즈에 기초하고; 그리고

상기 오프셋 스텝 사이즈는 적어도 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 상기 서브캐리어 간격에 의존하는, 장치.

청구항 39

기지국 (BS) 에 의해 실행될 때, 상기 BS 로 하여금 방법을 수행하게 하는 명령들이 저장된 비일시적 컴퓨터 판독가능 저장 매체로서,

상기 방법은,

동기화 신호 블록 (SSB) 을 사용자 장비 (UE) 로 송신하는 단계로서, 상기 SSB 는 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 갖는 물리 브로드캐스트 채널 (PBCH) 을 포함하고, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 상기 SSB 의

PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값들을 표시하는 표시를 포함하고, 상기 표시는 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 서브캐리어 간격에 기초하여 상기 하나 이상의 오프셋 값들로 맵핑되는, 상기 SSB 를 사용자 장비로 송신하는 단계; 및

상기 UE 에 의한 수신을 위해 상기 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 송신하는 단계를 포함하고,

상기 하나 이상의 오프셋 값들의 각각은 적어도 오프셋 스텝 사이즈에 기초하고; 그리고

상기 오프셋 스텝 사이즈는 적어도 상기 타입0-PDCCH 공통 탐색 공간 CORESET 의 상기 서브캐리어 간격에 의존하는, 비일시적 컴퓨터 관독가능 저장 매체.

발명의 설명

기술 분야

[0001]

관련 출원들에 대한 상호 참조

[0002]

본 출원은 2017년 11월 17일자로 출원된 "DESIGNS FOR REMAINING MINIMUM SYSTEM INFORMATION (RMSI) CONTROL RESOURCE SET (CORESET) AND OTHER SYSTEM INFORMATION (OSI) CORESET"라는 명칭의 미국 출원 일련 번호 62/588,245의 우선권 및 이익을 주장하는, 2018년 10월 25일자로 출원된 미국 출원 제 16/170,558호를 우선권 주장한다. 전술된 출원들은 본 명세서에 참조로 전부 통합된다.

[0003]

기술 분야

[0004]

본 개시의 양태는 일반적으로 무선 통신 시스템에 관한 것으로, 보다 상세하게는 나머지 최소 시스템 정보 (RMSI) 제어 리소스 세트 (CORESET) 및 다른 시스템 정보 (OSI) CORESET 을 위한 설계들에 관한 것이다.

배경 기술

[0005]

무선 통신 시스템은 전화, 비디오, 데이터, 메시징, 브로드캐스트 등과 같은 다양한 원격통신 서비스를 제공하기 위해 널리 전개된다. 시스템은 이용 가능한 시스템 리소스들 (예를 들어, 대역폭 및 송신 전력) 을 공유함으로써 다수의 사용자들과의 통신을 지원할 수 있는 다중 액세스 기술들을 채용할 수도 있다. 그러한 다중 액세스 시스템들의 예들은, 3GPP (3rd Generation Partnership Project) LTE (Long Term Evolution) 시스템, LTE-A (LTE-Advanced) 시스템, CDMA (code division multiple access) 시스템, TDMA (time division multiple access) 시스템, FDMA (frequency division multiple access) 시스템, OFDMA (orthogonal frequency division multiple access) 시스템, SC-FDMA (single-carrier frequency division multiple access) 시스템, 및 TD-SCDMA (time division synchronous code division multiple access) 시스템을 포함한다.

[0006]

일부 예들에서, 무선 다중-액세스 통신 시스템은 다수의 기지국 (BS) 들을 포함할 수도 있고, 이 기지국들 각각은 다르게는 사용자 장비 (UE) 들로 알려진 다중 통신 디바이스들에 대한 통신을 동시에 지원할 수 있다. LTE 또는 LTE-A 네트워크에서, 하나 이상의 기지국들의 세트는 e 노드B (eNB) 를 정의할 수도 있다. 다른 예들에 있어서 (예컨대, 차세대 또는 5G 네트워크에 있어서), 무선 다중 액세스 통신 시스템은 다수의 중앙 유닛들 (CU들) (예컨대, 중앙 노드들 (CN들), 액세스 노드 제어기들 (ANC들) 등) 과 통신하는 다수의 분산 유닛들 (DU들) (예컨대, 에지 유닛들 (EU들), 에지 노드들 (EN들), 무선 헤드들 (RH들), 스마트 무선 헤드들 (SRH들), 송신 수신 포인트들 (TRP들) 등) 을 포함할 수도 있으며, 여기서, 중앙 유닛과 통신하는 하나 이상의 분산 유닛들의 세트는 액세스 노드 (예컨대, 뉴 라디오 기지국 (NR BS), 뉴 라디오 노드-B (NR NB), 네트워크 노드, 5G NB, 차세대 노드 B (gNB) 등) 를 정의할 수도 있다. BS 또는 DU 는 (예를 들어, BS로부터 UE 로의 송신들을 위한) 다운링크 채널 및 (예를 들어, UE로부터 BS 또는 DU 로의 송신들을 위한) 업링크 채널 상에서 UE들의 세트와 통신할 수도 있다.

[0007]

이들 다중 액세스 기술들은 상이한 무선 디바이스들로 하여금 지방 자치체 (municipal), 국가, 지방 그리고 심지어 국제적 수준으로 통신할 수 있게 하는 공통 프로토콜을 제공하기 위해 다양한 원격통신 표준들에서 채택되어 왔다. 신생의 원격통신 표준의 예는 NR (new radio), 예를 들어, 5G 무선 액세스이다. NR 은 제 3 세대 파트너쉽 프로젝트 (3GPP) 에 의해 공포된 LTE 모바일 표준에 대한 향상물들의 세트이다. 이는 스펙트럼 효율을 개선하는 것, 비용을 저감시키는 것, 서비스들을 개선하는 것, 새로운 스펙트럼을 이용하는 것, 및

다운링크 (DL) 상의 및 업링크 (UL) 상의 사이클릭 프리픽스 (CP) 를 갖는 OFDMA 뿐 아니라 범포밍, 다중입력 다중출력 (MIMO) 안테나 기술, 및 캐리어 밀집성을 이용하여 다른 공개 표준들과 더 우수하게 통합하는 것에 의해, 모바일 광대역 인터넷 액세스를 더 우수하게 지원하도록 설계된다.

[0008] 하지만, 모바일 광대역 액세스에 대한 수요가 계속 증가함에 따라, NR 기술에 있어서의 추가적인 개선들에 대한 필요성이 존재한다. 바람직하게, 이들 개선들은 다른 다중 액세스 기술들에 그리고 이들 기술들을 채용하는 원격통신 표준들에 적용가능해야 한다.

발명의 내용

과제의 해결 수단

[0009] 본 개시물의 시스템들, 방법들 및 디바이스들 각각은 수개의 양태들을 가지며, 이를 양태들 중 어떠한 단일의 양태도 그 바람직한 속성들을 유일하게 책임지지 않는다. 뒤따르는 청구항들에 의해 표현되는 본 개시의 범위를 제한함이 없이, 일부 특징들이 이제 간략하게 논의될 것이다. 이 논의를 고려한 이후, 특히, "상세한 설명"이라는 제목의 섹션을 읽은 후, 무선 네트워크에서 액세스 포인트들과 스테이션들 간의 개선된 통신들을 포함한 이점들을 본 개시의 특징부들이 어떻게 제공하는지를 이해할 것이다.

[0010] 본 개시의 특정 양태들은 일반적으로, 나머지 최소 시스템 정보 (RMSI) 제어 리소스 세트 (CORESET) 및 다른 시스템 정보 (OSI) CORESET 를 위한 설계들에 관한 것이다.

[0011] 본 개시의 특정 양태들은 사용자 장비 (UE) 에 의한 무선 통신들을 위한 방법을 제공한다. 그 방법은, 동기화 신호 블록 (SSB) 에 의해 반송된 물리 브로드캐스트 채널 (PBCH) 에서 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 수신하는 단계를 포함하며, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 SSB 의 PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값들을 표시하는 표시를 포함한다. 이 방법은 또한, PRB 그리드 오프셋을 적용함으로써 SSB 의 PRB 그리드를 타입0-PDCCH 공통 탐색 공간 CORESET 의 PRB 그리드와 정렬하는 단계를 포함한다. 이 방법은 또한, UE 에 의해 저장된 맵핑을 사용하여 표시를 하나 이상의 오프셋 값들로 맵핑하는 단계를 포함한다. 이 방법은 또한, 하나 이상의 오프셋 값들 및 SSB PRB들의 주파수 위치들에 기초하여 타입0-PDCCH 공통 탐색 공간 CORESET PRB들의 주파수 위치들을 결정하는 단계를 포함한다. 이 방법은 또한, 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 수신하는 단계를 포함한다.

[0012] 본 개시의 특정 양태들은 사용자 장비 (UE) 에 의한 무선 통신들을 위한 방법을 제공한다. 본 개시의 특정 양태들은 사용자 장비 (UE) 에 의한 무선 통신들을 위한 방법을 제공한다. 이 방법은, 물리 다운링크 공유 채널 (PDSCH) 에서의 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 의 주파수 위치들을 결정하는 단계를 포함한다. 이 방법은 추가로, 타입0-PDCCH 공통 탐색 공간 CORESET 의 주파수 위치들에 기초하여 PDSCH 에서 타입0a-물리 다운링크 제어 공통 탐색 공간 CORESET 의 주파수 위치들을 결정하는 단계를 포함한다. 이 방법은 추가로, 타입0a-PDCCH 공통 탐색 공간 CORESET 을 수신하는 단계를 포함한다.

[0013] 본 개시의 특정 양태들은 기지국 (BS) 에 의한 무선 통신들을 위한 방법을 제공한다. 이 방법은, 동기화 신호 블록 (SSB) 을 사용자 장비로 송신하는 단계를 포함하며, 상기 SSB 는 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 갖는 물리 브로드캐스트 채널 (PBCH) 을 포함하고, 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 SSB 의 PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값들을 표시하는 표시를 포함한다. 이 방법은 추가로, UE 에 의한 수신을 위해 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 송신하는 단계를 포함한다.

[0014] 양태들은 일반적으로, 첨부 도면들을 참조하여 본 명세서에서 실질적으로 설명되는 바와 같은 그리고 첨부 도면들에 의해 도시된 바와 같은 방법들, 장치, 시스템들, 컴퓨터 관리 가능한 매체들, 및 프로세싱 시스템들을 포함한다. 많은 다른 양태들이 제공된다.

[0015] 전술한 목적 및 관련 목적의 달성을 위해, 하나 이상의 양태들은, 이하에 완전히 설명되고 특히 청구항들에서 언급된 특징들을 포함한다. 이하의 설명 및 첨부된 도면들은 하나 이상의 양태들의 특정 예시적인 특징들을 상세하게 제시한다. 하지만, 이들 특징들은 다양한 양태들의 원리들이 채용될 수도 있는 다양한 방식들 중

소수만을 나타내고 이 설명은 모든 그러한 양태들 및 그들의 등가물을 포함하도록 의도된다.

도면의 간단한 설명

[0016]

본 개시의 상기 기재된 특징들이 상세히 이해될 수 있는 방식으로, 상기 간략히 요약된 더 특정한 설명이 양태들을 참조하여 행해질 수도 있으며, 이 양태들 중 일부는 첨부 도면들에 예시된다. 하지만, 첨부 도면들은 본 개시의 오직 특정한 통상적인 양태들만을 예시할 뿐이고, 따라서, 본 설명은 다른 동일 효과의 양태들을 허용할 수도 있으므로, 본 발명의 범위를 제한하는 것으로 고려되지 않음이 주목되어야 한다.

도 1 은 본 개시의 특정 양태들에 따른, 예시적인 원격통신 시스템을 개념적으로 예시한 블록 다이어그램이다.

도 2 는 본 개시의 특정 양태들에 따른, 분산형 무선 액세스 네트워크 (RAN) 의 예시적인 논리 아키텍처를 예시한 블록 다이어그램이다.

도 3 은 본 개시의 특정 양태들에 따른, 분산형 RAN 의 예시적인 논리 아키텍처를 예시한 다이어그램이다.

도 4 는 본 개시의 특정 양태들에 따른, 예시적인 기지국 (BS) 및 사용자 장비 (UE) 의 설계를 개념적으로 예시한 블록 다이어그램이다.

도 5 는 본 개시의 특정 양태들에 따른, 통신 프로토콜 스택을 구현하기 위한 예들을 도시한 다이어그램이다.

도 6 은 본 개시의 특정 양태들에 따른, 다운링크-중심 서브프레임의 일 예를 도시한다.

도 7 은 본 개시의 특정 양태들에 따른, 업링크-중심 서브프레임의 일 예를 도시한다.

도 8 은 본 개시의 양태들에 따른, 기지국에 의해 브로드캐스트되는 동기화 신호 블록 (SSB)의 예시적인 구조를 도시한다.

도 9 는 본 개시의 양태들에 따른, 다양한 시스템 파라미터들에 기초한 SSB 송신 기회들의 패턴들의 예시적인 구성을 도시한다.

도 10 은 본 개시의 특정 양태들에 따른, 주파수 및 시간 리소스들을 참조하여 SSB 송신 기회들의 예시적인 구성을 도시한다.

도 11 은 본 개시의 특정 양태들에 따른, 사용자 장비 (UE) 에 의해 사용하기 위한 예시적인 무선 통신 동작들을 도시한다.

도 11a 는 도 11 에 도시된 동작들 중 하나 이상과 같은, 본 명세서에 개시된 기술들에 대한 동작들을 수행하도록 구성된 다양한 컴포넌트들을 포함할 수 있는 무선 통신 디바이스를 도시한다.

도 12a 내지 도 12c 는 본 개시의 특정 양태들에 따른, 다수의 연속하는 SSB PRB들 및 다수의 연속하는 나머지 최소 시스템 정보 (RMSI) 제어 리소스 세트 (CORESET) PRB들을 각각 포함하는 물리 리소스 블록 (PRB) 그리드들을 도시한다.

도 13 은 본 개시의 특정 양태들에 따른, 다양한 시나리오들에서 기지국 (BS) 이 표시에서 UE 에 표시할 수도 있는 주파수 오프셋 값들의 가능한 수를 도시하는 예시적인 테이블을 도시한다.

도 14 는 본 개시의 특정 양태들에 따른, 다양한 시나리오들에서 기지국 (BS) 이 표시에서 UE 에 표시할 수도 있는 주파수 오프셋 값들의 더 적은 가능한 수를 도시하는 예시적인 테이블을 도시한다.

도 15 는 본 개시의 특정 양태들에 따른, SSB 로 주파수 분할 멀티플렉싱 (FDM) 된 RMSI CORESET 의 3 가지 예들을 도시한다.

도 16 은 본 개시의 특정 양태들에 따른, RMSI 서브캐리어 간격 (SCS) 및 SSB SCS 가 동일한지 또는 상이한지의 여부에 의존하여 상이한 오프셋 값들을 도시하는 예시적인 테이블을 도시한다.

도 17 은 본 개시의 특정 양태들에 따른, 사용자 장비 (UE) 에 의해 사용하기 위한 예시적인 무선 통신 동작들을 도시한다.

도 17a 는 도 17 에 도시된 동작들 중 하나 이상과 같은, 본 명세서에 개시된 기술들에 대한 동작들을 수행하도록 구성된 다양한 컴포넌트들을 포함할 수도 있는 무선 통신 디바이스를 도시한다.

도 18 은 도 18a 내지 도 18d 의 집합이 6 GHz 미만의 주파수 대역에 대한 RMSI 타이밍 위치들과 SSB 타이밍 위

치들 사이의 예시적인 맵핑을 포함하는 완전한 도면을 도시하도록 배열될 수도 있는 방식을 도시한다.

도 18a 내지 도 18d 는 본 개시의 특정 양태들에 따라, 6 GHz 미만의 주파수 대역에 대한 RMSI 타이밍 위치들과 SSB 타이밍 위치들 사이의 예시적인 맵핑을 도시한다.

도 19 는 도 19a 내지 도 19d 의 집합이 6 GHz 초파의 주파수 대역에 대한 RMSI 타이밍 위치들과 SSB 타이밍 위치들 사이의 예시적인 맵핑을 포함하는 완전한 도면을 도시하도록 배열될 수도 있는 방식을 도시한다.

도 19a 내지 도 19d 는 본 개시의 특정 양태들에 따라, 6 GHz 초파의 주파수 대역에 대한 RMSI 타이밍 위치들과 SSB 타이밍 위치들 사이의 예시적인 맵핑을 도시한다.

도 20 은 본 개시의 특정 양태들에 따른, 사용자 장비 (UE) 에 의해 사용하기 위한 예시적인 무선 통신 동작들을 도시한다.

도 20a 는 도 20 에 도시된 동작들 중 하나 이상과 같은, 본 명세서에 개시된 기술들에 대한 동작들을 수행하도록 구성된 다양한 컴포넌트들을 포함할 수도 있는 무선 통신 디바이스를 도시한다.

도 21 은 본 개시의 특정 양태들에 따른, 사용자 장비 (UE) 에 의해 사용하기 위한 예시적인 무선 통신 동작들을 도시한다.

도 21a 는 도 21 에 도시된 동작들 중 하나 이상과 같은, 본 명세서에 개시된 기술들에 대한 동작들을 수행하도록 구성된 다양한 컴포넌트들을 포함할 수도 있는 무선 통신 디바이스를 도시한다.

도 22 는 본 개시의 특정 양태들에 따른, 사용자 장비 (UE) 에 의해 사용하기 위한 예시적인 무선 통신 동작들을 도시한다.

도 22a 는 도 22 에 도시된 동작들 중 하나 이상과 같은, 본 명세서에 개시된 기술들에 대한 동작들을 수행하도록 구성된 다양한 컴포넌트들을 포함할 수도 있는 무선 통신 디바이스를 도시한다.

이해를 용이하게 하기 위해, 동일한 참조 부호들은, 가능할 경우, 도면들에 공통인 동일한 엘리먼트들을 지정하도록 사용되었다. 일 양태에 개시된 엘리먼트들은 특정 기재 없이 다른 양태들에 유리하게 활용될 수도 있음이 고려된다.

발명을 실시하기 위한 구체적인 내용

[0017]

본 개시의 양태들은 시간 및 주파수 도메인에서 나머지 최소 시스템 정보 (RMSI) 제어 리소스 세트 (CORESET) 및 다른 시스템 정보 (OSI) CORESET 의 위치들을 결정하기 위한 시스템들 및 방법들에 관한 것이다.

[0018]

본 개시의 양태들은 뉴 라디오 (NR) (새로운 라디오 액세스 기술 또는 5G 기술) 을 위한 장치들, 방법들, 프로세싱 시스템들 및 컴퓨터 관독가능 매체들을 제공한다.

[0019]

NR 은 넓은 대역폭 (예컨대, 80 MHz 이상) 을 목표로 하는 eMBB (Enhanced mobile broadband), 높은 캐리어 주파수 (예컨대, 27 GHz 또는 그 이상) 를 목표로 하는 밀리미터 과 (mmW), 비-역호환가능한 MTC 기술들을 목표로 하는 대규모 MTC (mMTC), 및/또는 초고신뢰도 저 레이턴시 통신 (URLLC) 을 목표로 하는 미션 크리티컬과 같은 다양한 무선 통신 서비스들을 지원할 수도 있다. 이들 서비스들은 레이턴시 및 신뢰도 요건들을 포함할 수도 있다. 이들 서비스들은 또한 각각의 서비스 품질 (QoS) 요건들을 충족시키기 위해 상이한 전송 시간 인터벌들 (TTI) 을 가질 수도 있다. 또한, 이들 서비스들은 동일한 서브프레임에 공존할 수도 있다.

[0020]

특정 양태들에서, 셀 동기화 절차들은 UE (예를 들어, 도 1 과 관련하여 설명된 것과 같은 UE (120)) 에 의한 셀 탐색 및 동기화를 용이하게 하기 위해, SSB 에서 신호들의 세트를 브로드캐스트하는 기지국 (예를 들어, 도 1 과 관련하여 설명된 것과 같은 BS (110)) 을 수반할 수도 있다. SSB 는 프라이머리 동기화 신호 (PSS), 세컨더리 동기화 신호 (SSS) 및 물리 브로드캐스트 채널 (PBCH) 을 포함할 수도 있다. 기지국에 의해 송신된 SSB 는 UE 가 PSS 에 기초한 심볼 타이밍, PSS 및 SSS 에 기초한 셀 식별, 및 PBCH 에서 전송된 시스템 정보에 기초하는 초기 셀 액세스에 필요한 다른 파라미터들과 같은 시스템 타이밍 정보를 결정하는 것을 돋는다.

[0021]

시스템 정보는, 일부 경우에, 최소 시스템 정보 (MSI) 및 다른 시스템 정보 (OSI) 를 포함할 수도 있다. 일부 경우에, MSI 는 (LTE 의 마스터 정보 블록 (MIB) 와 유사한) PBCH 에 의해 반송된 정보와 함께 나머지 최소 시스템 정보 (RMSI) 를 포함한다. (MIB 와 유사한) PBCH 에 의해 반송되는 정보는 UE 가 셀로부터 다른 정보를 포착하기 위해 사용하는 정보이다. RMSI 는 셀에 대한 UE 의 액세스에 관한 정보 및 셀에서의 모든 UE들에 공통인 무선 리소스 구성을 포함한다. RMSI 는 시스템 정보 블록 1 (SIB1) 로 상호교환가능하게 지

칭될 수도 있고, RMSI CORESET 은 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 CORESET 으로 상호교환 가능하게 지정될 수도 있고, OSI CORESET 은 타입0a-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 CORESET 으로 상호교환 가능하게 지정될 수도 있다. 전술한 바와 같이, RMSI 는 물리 다운링크 공유 채널 (PDSCH) 에 의해 반송된다. UE들은 PDCCH 에서 전송된 정보에 기초하여 PDSCH 의 리소스들을 사용하여 통신하도록 스케줄링된다. PDSCH 는 또한 OSI 를 반송할 수도 있다.

[0022] RMSI 를 스케줄링하는 PDCCH (예를 들어, 타입0-PDCCH) 는 SSB 와 연관된 RMSI PDCCH 모니터링 윈도우 내의 제어 리소스 세트 (CORESET) 에서 송신될 수도 있다. 일부 경우에, RMSI CORESET (타입0-PDCH 공통 탐색 공간 CORESET) 은 RMSI 를 반송하는 PDSCH 를 스케줄링하기 위한 PDCCH 가 맵핑되는 CORESET 이다.

[0023] 본 명세서에 설명된 특정 실시형태들은 UE (예를 들어, UE (120)) 와 같은 무선 통신 디바이스가 주파수 및 시간 도메인에서의 SSB 송신들의 위치에 기초하여 주파수 및 시간 도메인에서 RMSI CORESET 및 OSI CORESET 의 위치를 결정할 수 있게 하는 것에 관련된다. RMSI CORESET 및 OSI CORESET 주파수 및 시간 리소스들의 위치를 결정함으로써, UE 는 각각, RMSI CORESET 및 OSI CORESET 을 수신할 수 있다. RMSI CORESET 을 수신함으로써, UE 는 어떤 UE 가 RMSI 를 반송하는 PDSCH 를 수신하고 디코딩할 수 있는지에 기초하여, RMSI CORESET 에서 PDCCH (예를 들어, 타입0-PDCCH) 를 수신할 수 있다. 또한, UE 는 주파수 및 시간 도메인에서의 RMSI CORESET 의 위치에 기초하여 주파수 및 시간 도메인에서의 OSI CORESET 의 위치를 결정할 수도 있다.

[0024] 다음의 설명은 예들을 제공하며, 청구항들에 기재된 범위, 적용가능성, 또는 예들을 한정하는 것은 아니다. 본 개시의 범위로부터 벗어남이 없이 논의된 엘리먼트들의 기능 및 배열에 있어서 변화들이 이루어질 수도 있다. 다양한 예들은 다양한 절차 또는 컴포넌트들을 적절히 생략, 치환 또는 추가할 수도 있다. 예를 들어, 설명된 방법들은 설명된 것과 상이한 순서로 수행될 수도 있고, 다양한 단계들이 추가, 생략 또는 조합될 수도 있다. 또한, 일부 예들에 관하여 설명된 특징들은 다른 예들에서 결합될 수도 있다. 예를 들어, 본 명세서에서 설명된 임의의 수의 양태들을 이용하여 일 장치가 구현될 수도 있거나 일 방법이 실시될 수도 있다. 부가적으로, 본 개시의 범위는, 본 명세서에 기재된 본 개시의 다양한 양태들에 부가한 또는 그 이외의 구조 및 기능, 또는 다른 구조, 기능을 이용하여 실시되는 그러한 장치 또는 방법을 커버하도록 의도된다. 본 명세서에서 개시된 본 개시의 임의의 양태는 청구항의 하나 이상의 엘리먼트들에 의해 구현될 수도 있음이 이해되어야 한다. 단어 "예시적인" 은 "예, 예증, 또는 예시로서 가능함" 을 의미하도록 본 명세서에서 사용된다. "예시적인" 것으로서 본 명세서에서 설명된 임의의 양태는 다른 양태들에 비해 반드시 선호되거나 유리한 것으로서 해석되지는 않는다.

[0025] 본 명세서에서 설명되는 기법들은 LTE, CDMA, TDMA, FDMA, OFDMA, SC-FDMA 및 다른 네트워크들과 같은 다양한 무선 통신 네트워크들을 위해 사용될 수도 있다. 용어들 "네트워크" 및 "시스템" 은 종종 상호대체가능하게 사용된다. CDMA 네트워크는 유니버설 지상 무선 액세스 (UTRA), cdma2000 등과 같은 무선 기술을 구현할 수도 있다. UTRA 는 광대역 CDMA (WCDMA) 및 CDMA 의 다른 변형들을 포함한다. cdma2000 은 IS-2000, IS-95 및 IS-856 표준들을 커버한다. TDMA 네트워크는 모바일 통신용 글로벌 시스템 (GSM) 과 같은 무선 기술을 구현할 수도 있다. OFDMA 네트워크는 NR (예를 들어, 5G RA), 전화된 UTRA (E-UTRA), 울트라 모바일 광대역 (UMB), IEEE 802.11 (Wi-Fi), IEEE 802.16 (WiMAX), IEEE 802.20, 플래시-OFDMA 등과 같은 무선 기술을 구현할 수도 있다. UTRA 및 E-UTRA 는 유니버설 모바일 원격통신 시스템 (UMTS) 의 부분이다. NR 은 5G 기술 포럼 (5GTF) 과 함께 개발 중인 신생의 무선 통신 기술이다. 3GPP 롱 텁 애볼루션 (LTE) 및 LTE-어드밴스드 (LTE-A) 는 E-UTRA 를 사용한 UMTS 의 릴리스들이다. UTRA, E-UTRA, UMTS, LTE, LTE-A 및 GSM은 "3rd Generation Partnership Project (3GPP)" 로 명명된 조직으로부터의 문헌들에서 설명된다. cdma2000 및 UMB 는 "3rd Generation Partnership Project 2 (3GPP2)" 로 명명된 조직으로부터의 문헌들에서 설명된다. 본 명세서에서 설명된 기법들은 상기 언급된 무선 네트워크들 및 무선 기술들뿐 아니라 다른 무선 네트워크들 및 무선 기술들을 위해 사용될 수도 있다. 명료화를 위해, 양태들이 3G 및/또는 4G 무선 기술들과 공통으로 연관된 용어를 사용하여 본 명세서에서 설명될 수도 있지만, 본 개시의 양태들은 NR 기술들을 포함한 5G 및 그 이후와 같은 다른 세대 기반 통신 시스템들에 적용될 수 있다.

[0026] 예시적인 무선 통신 시스템

[0027] 도 1 은 본 개시의 양태들이 수행될 수도 있는 예시적인 무선 네트워크 (100) 를 도시한다. 예를 들어, 사용자 장비 (120) 는 기지국 (120) 으로부터 물리 브로드캐스트 채널 (PBCH) 에서의 나머지 최소 시스템 정보 (RMSI) 제어 리소스 세트 (CORESET) 구성을 수신할 수도 있다. RMSI CORESET 구성을 UE (120) 가 RMSI CORESET 주파수 리소스들의 위치들을 결정하기 위해 사용할 수도 있는 표시를 포함할 수도 있다. 또한, UE

(120) 는 UE (120) 가 RMSI CORESET 시간 리소스들의 위치들을 결정할 수 있게 하는, SSB 시간 리소스 대 RMSI CORESET 시간 리소스들의 맵핑을 저장할 수도 있다.

[0028] UE 는 또한, RMSI CORESET 의 시간 및 주파수 위치에 기초하여, 다른 시스템 정보 (OSI) CORESET 의 시간 및 주파수 위치들을 결정할 수도 있다.

[0029] 도 1 에 도시된 것과 같이, 무선 네트워크 (100) 는 다수의 BS들 (110) 및 다른 네트워크 엔티티들을 포함할 수도 있다. BS 는 UE들과 통신하는 스테이션일 수도 있다. 각각의 BS (110) 는 특정 지리적 영역에 대한 통신 커버리지를 제공할 수도 있다. 3GPP 에 있어서, 용어 "셀" 은, 그 용어가 사용되는 맥락에 의존하여, 노드 B (NB) 의 커버리지 영역 및/또는 이 커버리지 영역을 서빙하는 노드 B 서브시스템을 지칭할 수 있다. NR 시스템들에서, 용어 "셀", BS, 차세대 노드 B (gNB), 노드 B, 5G NB, 액세스 포인트 (AP), NR BS, NR BS, 또는 송신 수신 (TRP) 은 상호교환가능할 수도 있다. 일부 예들에서, 셀은 반드시 정지식일 필요는 없을 수도 있으며, 셀의 지리적 영역은 모바일 BS 의 위치에 따라 이동할 수도 있다. 일부 예들에서, BS들은 직접 물리적 접속, 가상 네트워크 등과 같은 여러 타입들의 백홀 인터페이스들을 통하여 임의의 적절한 전송 네트워크를 이용하여 무선 네트워크 (100) 에서 서로에 대해 그리고/또는 하나 이상의 다른 BS들 또는 네트워크 노드들 (미도시) 에 상호접속될 수도 있다.

[0030] 일반적으로, 임의의 수의 무선 네트워크들이 주어진 지리적 영역에 배치될 수도 있다. 각각의 무선 네트워크는 특정 무선 액세스 기술 (RAT) 을 지원할 수도 있고, 하나 이상의 주파수들 상에서 동작할 수도 있다. RAT 는 또한 무선 기술, 에어 (air) 인터페이스 등으로 지칭될 수도 있다. 주파수는 또한 캐리어, 주파수 채널, 톤, 서브대역, 서브캐리어 등으로 지칭될 수도 있다. 각각의 주파수는 상이한 RAT들의 무선 네트워크들 간의 간섭을 회피하기 위하여 주어진 지리적 영역에서 단일 RAT 를 지원할 수도 있다. 일부 경우에서, NR 또는 5G RAT 네트워크가 배치될 수 있다.

[0031] BS 는 매크로 셀, 피코 셀, 펨토 셀, 및/또는 다른 유형의 셀을 위한 통신 커버리지를 제공할 수도 있다. 매크로 셀은, 상대적으로 큰 지리적 영역 (예를 들어, 반경 수 킬로미터) 를 커버할 수도 있고, 서비스 가입으로 UE들에 의한 무제한적 액세스를 허용할 수도 있다. 피코 셀은 상대적으로 작은 지리적 영역을 커버할 수도 있고, 서비스 가입을 갖는 UE들에 의한 제한 없는 액세스를 허용할 수도 있다. 펨토 셀은 상대적으로 작은 지리적 영역 (예를 들어, 홈) 을 커버할 수도 있고, 펨토 셀과의 연관을 갖는 UE들 (예를 들어, CSG (Closed Subscriber Group) 내의 UE들, 홈 내의 사용자들에 대한 UE들 등) 에 의한 제한된 액세스를 허용할 수도 있다. 매크로 셀에 대한 BS 는 매크로 BS 로서 지칭될 수도 있다. 피코 셀에 대한 BS 는 피코 BS 로서 지칭될 수도 있다. 펨토 셀에 대한 BS 는 펨토 BS 또는 홈 BS 로서 지칭될 수도 있다. 도 1 에 도시된 예에 있어서, BS들 (110a, 110b 및 110c) 은 각각 매크로 셀들 (102a, 102b 및 102c) 에 대한 매크로 BS들일 수도 있다. BS (110x) 는 피코 셀 (102x) 에 대한 피코 BS 일 수도 있다. BS들 (110y 및 110z) 은 각각 펨토 셀들 (102y 및 102z) 에 대한 펨토 BS들일 수도 있다. BS 는 하나 또는 다중의 (예를 들어, 3 개) 셀들을 지원할 수도 있다.

[0032] 무선 네트워크 (100) 는 또한 중계국들을 포함할 수도 있다. 중계국은, 업스트림 스테이션 (예를 들어, BS 또는 UE) 로부터 데이터 및/또는 다른 정보의 송신물을 수신하고 데이터 및/또는 다른 정보의 송신물을 다운스트림 스테이션 (예를 들어, UE 또는 BS) 으로 전송하는 스테이션이다. 중계국은 또한, 다른 UE들에 대한 송신물들을 중계하는 UE 일 수도 있다. 도 1 에 도시된 예에서, 중계국 (110r) 은 BS (110a) 와 UE (120r) 간의 통신을 용이하게 하기 위해 BS (110a) 및 UE (120r) 와 통신할 수도 있다. 중계국은 또한, 중계 BS, 중계기 등으로서 지칭될 수도 있다.

[0033] 무선 네트워크 (100) 는 상이한 타입들의 BS들, 예를 들어, 매크로 BS, 피코 BS, 펨토 BS, 중계기들 등을 포함하는 이종의 네트워크일 수도 있다. 이들 상이한 타입들의 BS들은 상이한 송신 전력 레벨들, 상이한 커버리지 영역들, 및 무선 네트워크 (100) 에서의 간섭에 대한 상이한 영향을 가질 수도 있다. 예를 들어, 매크로 BS 는 높은 송신 전력 레벨 (예를 들어, 20와트) 을 가질 수도 있지만, 피코 BS, 펨토 BS, 및 중계기들은 더 낮은 송신 전력 레벨 (예를 들어, 1와트) 을 가질 수도 있다.

[0034] 무선 네트워크 (100) 는 동기식 또는 비동기식 동작을 지원할 수도 있다. 동기식 동작에 대해, BS들은 유사한 프레임 타이밍을 가질 수도 있으며, 상이한 BS들로부터의 송신물들은 시간적으로 대략 정렬될 수도 있다. 비동기식 동작에 대해, BS들은 상이한 프레임 타이밍을 가질 수도 있으며, 상이한 BS들로부터의 송신물들은 시간적으로 정렬되지 않을 수도 있다. 본 명세서에서 설명된 기법들은 동기식 및 비동기식 동작 양자 모두에 대해 이용될 수도 있다.

- [0035] 네트워크 제어기 (130)는 BS들의 세트에 커플링할 수도 있고, 이를 BS들에 대한 조정 및 제어를 제공할 수도 있다. 네트워크 제어기 (130)는 백홀을 통해 BS들 (110)과 통신할 수도 있다. BS들 (110)은 또한, 무선 또는 유선 백홀을 통해 예를 들어 직접적으로 또는 간접적으로 서로 통신할 수도 있다.
- [0036] UE들 (120) (예를 들어, 120x, 120y 등)은 무선 네트워크 (100) 전반에 걸쳐 산재될 수도 있으며, 각각의 UE는 정지식 또는 이동식일 수도 있다. UE는 또한, 이동국, 단말기, 액세스 단말기, 가입자 유닛, 스테이션, CPE (Customer Premises Equipment), 셀룰러 폰, 스마트 폰, 개인용 디지털 보조기 (PDA), 무선 모뎀, 무선 통신 디바이스, 핸드헬드 디바이스, 랩탑 컴퓨터, 코드리스 폰, 무선 로컬 루프 (WLL) 스테이션, 태블릿, 카메라, 게이밍 디바이스, 넷북, 스마트북, 울트라북, 의료용 디바이스 또는 의료용 장비, 생체인식 센서/디바이스, 스마트 시계, 스마트 의류, 스마트 안경, 스마트 손목 밴드, 스마트 보석 (예를 들어, 스마트 반지, 스마트 팔찌 등)과 같은 웨어러블 디바이스, 엔터테인먼트 디바이스 (예를 들어, 뮤직 디바이스, 비디오 디바이스, 위성 무선기기 등), 차량 컴퓨트 또는 센서, 스마트 미터/센서, 산업용 제조 장비, 글로벌 포지셔닝 시스템 디바이스, 또는 무선 또는 유선 매체를 통해 통신하도록 구성된 임의의 다른 적합한 디바이스로서 지칭될 수도 있다. 일부 UE들은 진화된 또는 머신 타입 통신 (MTC) 디바이스들 또는 진화된 MTC (eMTC) 디바이스들로 고려될 수도 있다. MTC 및 eMTC UE들은, 예를 들어 BS, 다른 디바이스 (예를 들어, 원격 디바이스) 또는 일부 다른 엔티티와 통신할 수도 있는 로봇들, 드론들, 원격 디바이스들, 센서들, 미터들, 모니터들, 위치 태그들 등을 포함한다. 무선 노드는, 예를 들어, 유선 또는 무선 링크를 통해 네트워크 (예를 들어, 인터넷과 같은 광역 네트워크 또는 셀룰러 네트워크)에 대한 또는 네트워크로의 접속성을 제공할 수도 있다. 일부 UE들은 사물 인터넷 (IoT) 디바이스들 또는 협대역 IoT (NB-IoT) 디바이스들로 고려될 수도 있다.
- [0037] 도 1에 있어서, 이중 화살표들을 갖는 실선은 UE와 서빙 BS 간의 원하는 송신들을 표시하며, 서빙 BS는 다운 링크 및/또는 업링크 상에서 UE를 서빙하도록 지정된 BS이다. 이중 화살표들을 갖는 점선은 UE와 BS 간의 간접하는 송신들을 표시한다.
- [0038] 특정 무선 네트워크들 (예를 들어, LTE)은 다운링크 상에서 직교 주파수 분할 멀티플렉싱 (OFDM)을 활용하고 업링크 상에서 단일 캐리어 주파수 분할 멀티플렉싱 (SC-FDM)을 활용한다. OFDM 및 SC-FDM은 시스템 대역 폭을 다중의 (K개) 직교 서브캐리어들로 파티셔닝하고, 이를 직교 서브캐리어들은 또한, 톤들, 빈들 등으로서 통상 지칭된다. 각각의 서브캐리어는 데이터로 변조될 수도 있다. 일반적으로, 변조 심볼들은 OFDM으로 주파수 도메인에서 그리고 SC-FDMA로 시간 도메인에서 전송된다. 인접한 서브캐리어들 간의 간격은 고정될 수도 있으며, 서브캐리어들의 총 수 (K)는 시스템 대역폭에 의존할 수도 있다. 예를 들어, 서브캐리어들의 간격은 15 kHz 일 수도 있고 최소 리소스 할당 (물리 리소스 블록 (PRB)으로 지칭됨)은 12 개의 서브캐리어들 (또는 180 kHz) 일 수도 있다. 결과적으로, 공칭 FFT 사이즈는 1.25, 2.5, 5, 10 또는 20 메가헤르쯔 (MHz)의 시스템 대역폭에 대해 각각 128, 256, 512, 1024 또는 2048 과 동일할 수도 있다. 시스템 대역폭은 또한 서브대역들로 파티셔닝될 수도 있다. 예를 들어, 서브대역은 1.08 MHz (즉, 6 RRB들)를 커버할 수도 있고, 1.25, 2.5, 5, 10, 또는 20 MHz의 시스템 대역폭에 대해 각각 1, 2, 4, 8 또는 16 서브대역들이 존재할 수도 있다.
- [0039] 본원에서 설명된 예들의 양태들은 LTE 기술들과 연관될 수도 있지만, 본 개시물의 양태들은 NR과 같은 다른 무선 통신 시스템들과 함께 적용 가능할 수도 있다.
- [0040] NR은 업링크 및 다운링크 상에서 CP를 갖는 OFDM을 활용하고, TDD를 사용하는 하프-듀플렉스 동작에 대한 지원을 포함할 수도 있다. 100 MHz의 단일 컴퓨트 캐리어 대역폭이 지원될 수도 있다. NR 리소스 블록들은 0.1 ms 지속기간에 대해 75 kHz의 서브캐리어 대역폭을 갖는 12 개의 서브캐리어들에 걸쳐 있을 수도 있다. 각 무선 프레임은 2 개의 하프 프레임들로 구성될 수도 있고, 각 하프 프레임은 길이가 10 ms인, 5 개의 서브프레임들로 구성된다. 결과적으로, 각각의 서브프레임은 1 ms의 길이를 가질 수도 있다. 각각의 서브프레임은 데이터 송신에 대한 링크 방향 (즉, DL 또는 UL)을 표시할 수도 있고, 각각의 서브 프레임에 대한 링크 방향은 동적으로 스위칭될 수도 있다. 각각의 서브프레임은 DL/UL 데이터 뿐 아니라 DL/UL 데이터 데이터를 포함할 수도 있다. NR에 대한 UL 및 DL 서브프레임들은 도 6 및 도 7과 관련하여 이하에서 더 상세하게 기술될 수도 있다. 범포밍이 지원될 수도 있으며 범 방향이 동적으로 구성될 수도 있다. 프리코딩 (precoding)을 갖는 MIMO 송신들이 또한 지원될 수도 있다. DL에서의 MIMO 구성들은, UE 당 2 개까지의 스트림들 및 8 개까지의 스트림들의 멀티-계층 DL 송신들을 갖는 8 개까지의 송신 안테나들을 지원할 수도 있다. UE 당 2 개까지의 스트림들을 갖는 멀티-계층 송신들이 지원될 수도 있다. 다중의 셀들의 집성은 8 개까지의 서빙 셀들로 지원될 수도 있다. 대안적으로, NR은 OFDM 기반 이외의 상이한 에어 인터

페이스를 지원할 수도 있다. NR 네트워크들은 CU들 및/또는 DU들과 같은 엔티티들을 포함할 수도 있다.

[0041] LTE에서 기본 송신 시간 간격 (TTI) 또는 패킷 지속기간은 1 서브프레임이다. NR에 있어서, 서브프레임은 여전히 1 ms이지만, 기본 TTI는 슬롯으로서 지정된다. 서브 프레임은 톤 간격 (예를 들어, 15, 30, 60, 120, 240... kHz)에 의존하여 가변 수의 슬롯들 (예를 들어, 1, 2, 4, 8, 16,... 슬롯들)을 포함한다.

[0042] 빔포밍은 일반적으로 (송신 빔포밍을 위해) 개별 안테나 신호들의 크기 및 위상을 적절히 가중함으로써, 파면의 방향을 제어하기 위한 다중 안테나의 사용을 지정한다. 빔포밍은 어레이 내의 각각의 안테나가 스티어링된 신호에 기여할 수도 있고, 어레이 이득 (또는 빔포밍 이득)이 달성될 때, 커버리지를 향상시킬 수도 있다. 수신 빔포밍을 사용하면 파면이 도달할 방향 (도달 방향 또는 DoA)을 결정할 수 있다. 간접 신호의 방향으로 빔 패턴 널 (null)을 적용함으로써, 선택된 간접 신호를 억제하는 것이 또한 가능할 수 있다. 적응형 빔포밍은 이동중인 수신기에 빔포밍을 지속적으로 적용하는 기술을 의미한다.

[0043] 일부 예들에서, 에어 인터페이스에 대한 액세스가 스케줄링된 엔티티 (예를 들어, BS)는 그의 서비스 영역 또는 셀 내의 일부 또는 모든 디바이스들 및 장비 사이의 통신을 위해 리소스들을 할당한다. 본 개시 내에서, 하기에서 더 논의되는 바와 같이, 스케줄링 엔티티는 하나 이상의 종속 엔티티들에 대한 리소스들을 스케줄링, 배정, 재구성, 및 해제하는 것을 담당할 수도 있다. 즉, 스케줄링된 통신에 대해, 종속 엔티티들은 스케줄링 엔티티에 의해 할당된 리소스들을 활용한다. BS들이 스케줄링 엔티티로서 기능할 수도 있는 유일한 엔티티들은 아니다. 즉, 일부 예들에서, UE는 하나 이상의 종속 엔티티들 (예를 들어, 하나 이상의 다른 UE들)을 위한 리소스들을 스케줄링하는 스케줄링 엔티티로서 기능할 수도 있다. 이 예에 있어서, UE는 스케줄링 엔티티로서 기능하고 있고, 다른 UE들은 무선 통신을 위해 UE에 의해 스케줄링된 리소스들을 활용한다. UE는, 피어-투-피어 (P2P) 네트워크에서, 및/또는 메시 네트워크에서 스케줄링 엔티티로서 기능할 수도 있다. 메시 네트워크 예에 있어서, UE들은 스케줄링 엔티티와 통신하는 것에 부가하여 서로 직접 통신할 수도 있다.

[0044] 따라서, 시간-주파수 리소스들로의 스케줄링된 액세스를 갖고 셀룰러 구성, P2P 구성 및 메시 구성을 갖는 무선 통신 네트워크에 있어서, 스케줄링 엔티티 및 하나 이상의 종속 엔티티들은 스케줄링된 리소스들을 활용하여 통신할 수도 있다.

[0045] 도 2는 도 1에 도시된 무선 통신 시스템에서 구현될 수도 있는 분산형 무선 액세스 네트워크 (RAN) (200)의 예시적인 논리 아키텍처를 도시한다. 5G 액세스 노드 (206)는 액세스 노드 제어기 (ANC) (202)를 포함할 수도 있다. ANC (202)는 분산 RAN (200)의 중앙 유닛 (CU) 일 수도 있다. 차세대 코어 네트워크 (NG-CN) (204)에 대한 백홀 인터페이스는 ANC (202)에서 종료될 수도 있다. 이웃하는 차세대 액세스 노드들 (NGAN들) (210)에 대한 백홀 인터페이스는 ANC (202)에서 종료할 수도 있다. ANC (202)는 (BS들, NR BS들, 노드 B들, gNB들, 5G NB들, AP들, 또는 일부 다른 용어로서 지칭될 수도 있는) 하나 이상의 TRP들 (208)을 포함할 수도 있다. 전술한 바와 같이, TRP는 "셀"과 상호교환 가능하게 사용될 수도 있다.

[0046] TRP들 (208)은 DU 일 수도 있다. TRP들 (208)은 하나의 ANC (ANC (202)) 또는 하나보다 많은 ANC (도시 되지 않음)에 접속될 수도 있다. 예를 들어, RAN 공유, RaaS (radio as a service) 및 서비스 특정 AND 배치를 위해, TRP는 1 초과의 ANC에 접속될 수도 있다. TRP는 하나 이상의 안테나 포트들을 포함할 수도 있다. TRP들은 개별적으로 (예를 들어, 동적 선택) 또는 공동으로 (예를 들어, 공동 송신) UE에 트래픽을 서비스하도록 구성될 수도 있다.

[0047] 논리적 아키텍처는 상이한 배치 탑입에 걸쳐 프론트하울링 (fronthauling) 솔루션들을 지원할 수도 있다. 예를 들어, 논리적 아키텍처는 송신 네트워크 능력들 (예를 들어, 대역폭, 레이턴시 및/또는 지터)에 기초할 수도 있다. 논리 아키텍처는 LTE와 피처들 및/또는 컴포넌트들을 공유할 수도 있다. NG-AN (210)은 NR과의 듀얼 접속을 지원할 수도 있다. NG-AN (210)은 LTE 및 NR에 대해 공통 프론트홀을 공유할 수도 있다.

[0048] 논리적 아키텍처는 TRP들 (208) 간의 협력을 가능하게 할 수도 있다. 예를 들어, 협력은 ANC (202)를 통해 TRP 내에서 및/또는 TRP들에 미리 설정될 수도 있다. TRP 간 인터페이스가 사용되지 않을 수도 있다.

[0049] 논리적 아키텍처는 스플릿 논리 함수들의 동적 구성을 지원할 수도 있다. 도 5를 참조하여 더 상세히 설명 될 바와 같이, 무선 리소스 제어 (RRC) 계층, PDCP (Packet Data Convergence Protocol) 계층, RLC (Radio Link Control) 계층, MAC (Medium Access Control) 계층 및 물리 (PHY) 계층들은 DU 또는 CU (예를 들어, 각각 TRP 또는 ANC)에 적응적으로 배치될 수도 있다. BS는 중앙 유닛 (CU) (예를 들어, ANC (202)) 및/또는

하나 이상의 분산 유닛들 (예를 들어, 하나 이상의 TRP들 (208)) 을 포함할 수도 있다.

[0050] 도 3 은 본 개시의 양태들에 따른, 분산형 RAN (300) 의 예시적인 논리 아키텍처를 나타낸다. 중앙 집중형 코어 네트워크 유닛 (C-CU) (302) 은 코어 네트워크 기능들을 호스팅할 수도 있다. C-CU (302) 는 중앙에 배치될 수도 있다. C-CU 기능은, 피크 용량을 핸들링하기 위한 노력으로, (예컨대, 진보한 무선 서비스들 (AWS) 로) 오프로딩될 수도 있다.

[0051] 중앙 집중형 RAN 유닛 (C-RU) (304) 은 하나 이상의 ANC 기능들을 호스팅할 수도 있다. C-RU (304) 는 코어 네트워크 기능을 로컬로 호스팅할 수도 있다. C-RU (304) 는 분산형 배치를 가질 수도 있다. C-RU (304) 는 네트워크 에지에 근접할 수 있다.

[0052] DU (306) 는 하나 이상의 TRP들 (예지 노드 (EN)), 에지 유닛 (EU), 라디오 헤드 (RH), 스마트 라디오 헤드 (SRH) 등) 를 호스팅할 수도 있다. DU (306) 는 무선 주파수 (RF) 기능성으로 네트워크의 에지들에 위치될 수도 있다.

[0053] 도 4 는 도 1 에 도시된 BS (110) 및 UE (120) 의 예시적인 컴포넌트들을 도시하며, 이들은 본 개시의 양태들을 구현하도록 사용될 수도 있다.

[0054] 전술한 바와 같이, BS (110) 는 gNB, TRP 등일 수도 있다. BS (110) 및 UE (120) 의 하나 이상의 컴포넌트들이 본 개시의 양태를 실시하는데 사용될 수도 있다. 예를 들어, UE (120) 의 안테나들 (452), Tx/Rx (222), 프로세서들 (466, 458, 464), 및/또는 제어기/프로세서 (480), 및/또는 BS (110) 의 안테나들 (434), 프로세서들 (460, 420, 438), 및/또는 제어기/프로세서 (440) 는 본 명세서에서 설명되고 도 11, 도 17 및 도 20 을 참조하여 도시된 동작들을 수행하도록 사용될 수도 있다.

[0055] 도 4 는 도 1 에 있어서의 BS들 중 하나 및 UE들 중 하나일 수도 있는 BS (110) 및 UE (120) 의 설계의 블록 다이어그램을 도시한다. 제한된 연관 시나리오에 대해, BS (110) 은 도 1 에 있어서의 매크로 BS (110c) 일 수도 있고 UE (120) 는 UE (120y) 일 수도 있다. BS (110) 는 또한 일부 다른 타입의 BS 일 수도 있다. BS (110) 는 안테나들 (434a 내지 434t) 을 구비할 수도 있고, UE (120) 는 안테나들 (452a 내지 452r) 을 구비할 수도 있다.

[0056] BS (110) 에서, 송신 프로세서 (420) 는 데이터 소스 (412) 로부터 데이터 및 제어기/프로세서 (440) 로부터 제어 정보를 수신할 수도 있다. 제어 정보는 물리 브로드캐스트 채널 (PBCH), 물리 제어 포맷 표시자 채널 (PCFICH), 물리 하이브리드 ARQ 표시자 채널 (PHICH), 물리 다운링크 제어 채널 (PDCCH) 등에 대한 것일 수도 있다. 데이터는 물리 다운링크 공유 채널 (PDSCH) 등을 포함할 수도 있다. 프로세서 (420) 는 데이터 및 제어 정보를 프로세싱 (예를 들어, 인코딩 및 심볼 매핑) 하여 데이터 심볼들 및 제어 심볼들을 각각 획득할 수도 있다. 프로세서 (420) 는 또한, 예를 들어 프라이머리 동기화 신호 (PSS), 세컨더리 동기화 신호 (SSS), 및 셀 특정 레퍼런스 신호에 대한 레퍼런스 심볼들을 생성할 수도 있다. 송신 (TX) 다중 입력 다중 출력 (MIMO) 프로세서 (430) 는, 적용가능하다면, 데이터 심볼들, 제어 심볼들 및/또는 참조 심볼들에 대해 공간 프로세싱 (예를 들어, 프리코딩) 을 수행할 수도 있고, 변조기 (MOD) 들 (432a 내지 432t) 에 출력 심볼 스트림들을 제공할 수도 있다. 각각의 변조기 (432) 는 (예를 들어, OFDM 등에 대해) 개개의 출력 심볼 스트림을 프로세싱하여 출력 샘플 스트림을 획득할 수도 있다. 각각의 변조기 (432) 는 출력 샘플 스트림을 추가로 프로세싱 (예를 들어, 아날로그로 컨버팅, 증폭, 필터링, 및 업컨버팅) 하여, 다운링크 신호를 획득할 수도 있다. 변조기들 (432a 내지 432t) 로부터의 다운링크 신호들은 안테나들 (434a 내지 434t) 을 통해 각각 송신될 수도 있다. 아래에서 더 상세히 설명되는 바와 같이, 일부 경우에, 동기화, 레퍼런스 신호 및 브로드캐스트 신호는 유연한 대역폭 할당을 가질 수도 있고, DC 톤을 중심으로 하지 않을 수도 있다.

[0057] UE (120) 에서, 안테나들 (452a 내지 452r) 은 기지국 (110) 으로부터 다운링크 신호들을 수신할 수도 있고, 수신된 신호들을 복조기 (DEMOD)들 (454a 내지 454r) 에 각각 제공할 수도 있다. 각각의 복조기 (454) 는 입력 샘플들을 획득하기 위해 개개의 수신된 신호를 컨디셔닝 (예를 들어, 필터링, 증폭, 하향변환 및 디지털화) 할 수도 있다. 각각의 복조기 (454) 는 또한, 수신된 심볼들을 획득하기 위해 (예를 들어, OFDM 등을 위한) 입력 샘플들을 프로세싱할 수도 있다. MIMO 검출기 (456) 는 모든 복조기들 (454a 내지 454r) 로부터 수신된 심볼들을 획득하고, 적용가능다면, 수신된 심볼들에 대한 MIMO 검출을 수행하며, 검출된 심볼들을 제공할 수도 있다. 수신 프로세서 (458) 는 검출된 심볼들을 프로세싱 (예를 들어, 복조, 디인터리빙 및 디코딩) 하고, UE (120) 를 위한 디코딩된 데이터를 데이터 성크 (460) 에 제공하고, 디코딩된 제어 정보를 제어기/프로세서 (480) 에 제공할 수도 있다.

[0058]

업링크 상에서, UE (120) 에서, 송신 프로세서 (464) 는 데이터 소스 (462) 로부터의 (예를 들어, 물리 업링크 공유 채널 (PUSCH) 에 대한) 데이터, 및 제어기/프로세서 (480) 로부터의 (예를 들어, 물리 업링크 제어 채널 (PUCCH) 에 대한) 제어 정보를 수신 및 프로세싱할 수도 있다. 송신 프로세서 (464) 는 또한, 참조 신호에 대해 참조 심볼들을 생성할 수도 있다. 송신 프로세서 (464) 로부터의 심볼들은, 적용가능하다면, TX MIMO 프로세서 (466) 에 의해 프리코딩되고, (예를 들어, SC-FDM 등에 대해) 복조기들 (454a 내지 454r) 에 의해 추가로 프로세싱되며, BS (110) 로 송신될 수도 있다. BS (110) 에서, UE (120) 로부터의 업링크 신호들은 안테나들 (434) 에 의해 수신되고, 변조기들 (432) 에 의해 프로세싱되고, 적용가능하다면, MIMO 검출기 (436) 에 의해 검출되며, 수신 프로세서 (438) 에 의해 추가로 프로세싱되어, UE (120) 에 의해 전송된 디코딩된 데이터 및 제어 정보를 획득할 수도 있다. 수신 프로세서 (438) 는 디코딩된 데이터를 데이터 싱크 (439) 에 그리고 디코딩된 제어 정보를 제어기/프로세서 (440) 에 제공할 수도 있다.

[0059]

제어기/프로세서 (440 및 480) 는 BS (110) 및 UE (120) 에서의 동작을 각각 지시할 수도 있다. BS (110) 에서의 프로세서 (440) 및/또는 다른 프로세서들 및 모듈들은 본 명세서에서 설명된 기법들에 대한 프로세스들의 실행을 수행하거나 지시할 수도 있다. UE (120) 에서의 프로세서 (480) 및/또는 다른 프로세서들 및 모듈들은, 예를 들어, 도 11, 도 17 및 도 20 에 도시된 기능 블록들, 및/또는 본 명세서에서 설명된 기술들에 대한 다양한 프로세스들의 실행을 수행하거나 지시할 수도 있다. 메모리들 (442 및 482) 은 각각 BS (110) 및 UE (120) 에 대한 데이터 및 프로그램 코드들을 저장할 수도 있다. 스케줄러 (444) 는 다운링크 및/또는 업링크 상에서 데이터 송신을 위해 UE 들을 스케줄링할 수도 있다.

[0060]

도 5 는 본 개시의 특정 양태들에 따른, 통신 프로토콜 스택을 구현하기 위한 예들을 도시한 다이어그램 (500) 이다. 도시된 통신 프로토콜 스택들은 5G 시스템에서 동작하는 디바이스들 (예를 들어, 업링크 기반 이동성을 지원하는 시스템) 에 의해 구현될 수도 있다. 다이어그램 (500) 은 무선 리소스 제어 (RRC) 계층 (510), 패킷 데이터 수렴 프로토콜 (PDCP) 계층 (515), 무선 링크 제어 (RLC) 계층 (520), 매체 액세스 제어 (PHY) 계층 (525), 및 물리 (PHY) 계층 (530) 을 포함하는 통신 프로토콜 스택을 도시한다. 다양한 예들에서, 프로토콜 스택의 계층들은 소프트웨어의 개별 모듈, 프로세서 또는 ASIC의 부분들, 통신 링크에 의해 접속된 비-병치된 디바이스들의 부분들, 또는 이들의 다양한 조합으로서 구현될 수도 있다. 병치 및 비-병치된 구현들은 예를 들어, 네트워크 액세스 디바이스 (예를 들어, AN들, CU들 및/또는 DU들) 또는 UE 에 대한 프로토콜 스택에서 사용될 수도 있다.

[0061]

제 1 옵션 (505-a) 은 프로토콜 스택의 분할된 구현을 도시하며, 프로토콜 스택의 구현은 중앙 집중형 네트워크 액세스 디바이스 (예를 들어, 도 2 의 ANC (202)) 와 분산형 네트워크 액세스 디바이스 (예컨대, 도 2 의 DU (208)) 사이에 분할된다. 제 1 옵션 (505-a) 에서, RRC 계층 (510) 및 PDCP 계층 (515) 은 중앙 유닛에 의해 구현될 수도 있고, RLC 계층 (520), MAC 계층 (525), 및 PHY 계층 (530) 은 DU 에 의해 구현될 수도 있다. 다양한 예들에서 CU 및 DU 는 병치되거나 비-병치될 수도 있다. 제 1 옵션 (505-a) 은 매크로 셀, 마이크로 셀, 또는 피코 셀 배치에서 유용할 수도 있다.

[0062]

제 2 옵션 (505-b) 은 프로토콜 스택의 통일된 구현을 도시하며, 여기서 프로토콜 스택은 단일 네트워크 액세스 디바이스 (예를 들어, 액세스 노드 (AN), 뉴 라디오 기지국 (NR RS), 뉴 라디오 노드-B (NR RB), 네트워크 노드 (NN), 등) 에서 구현된다. 제 2 옵션에서, RRC 계층 (510), PDCP 계층 (515), RLC 계층 (520), MAC 계층 (525), 및 PHY 계층 (530) 은 각각 AN 에 의해 구현될 수도 있다. 제 2 옵션 (505-b) 은 펩토 셀 배치에 유용할 수도 있다.

[0063]

네트워크 액세스 디바이스가 프로토콜 스택의 부분 또는 전부를 구현하는지 여부와 무관하게, UE 는 전체 프로토콜 스택 (예컨대, RRC 계층 (510), PDCP 계층 (515), RLC 계층 (520), MAC 계층 (525), 및 PHY 계층 (530)) 을 구현할 수도 있다.

[0064]

도 6 은 DL 중심 서브프레임 (600) 의 예시적인 포맷을 도시하는 다이어그램이다. DL 중심 서브프레임 (600) 은 제어 부분 (602) 을 포함할 수도 있다. 제어 부분 (602) 은 DL 중심 서브프레임 (600) 의 초기 또는 시작 부분에 존재할 수도 있다. 제어 부분 (602) 은 DL 중심 서브프레임 (600) 의 다양한 부분들에 대응하는 다양한 스케줄링 정보 및/또는 제어 정보를 포함할 수도 있다. 일부 구성들에서, 제어 부분 (602) 은 도 6 에 도시된 바와 같이, 물리 DL 제어 채널 (PDCCH) 일 수도 있다. DL 중심 서브프레임 (600) 은 또한, DL 데이터 부분 (604) 을 포함할 수도 있다. DL 데이터 부분 (604) 은 때때로 DL 중심 서브프레임 (600) 의 페이로드로 지칭될 수도 있다. DL 데이터 부분 (604) 은 DL 데이터를 스케줄링 엔티티 (예를 들어, UE 또는 BS) 로부터 종속 엔티티 (예를 들어, UE) 로 통신하기 위해 활용되는 통신 리소스들을 포함할 수

도 있다. 일부 구성들에서, DL 데이터 부분 (604) 은 물리 DL 공유 채널 (PDSCH) 일 수도 있다.

[0065] DL 중심 서브프레임 (600) 은 또한, 공통 UL 부분 (606) 을 포함할 수도 있다. 공통 UL 부분 (606) 은 UL 버스트, 공통 UL 버스트 및/또는 다양한 다른 적절한 용어들로 지칭될 수도 있다. 공통 UL 부분 (606) 은 DL 중심 서브프레임 (600) 의 다양한 다른 부분들에 대응하는 피드백 정보를 포함할 수도 있다. 예를 들어, 공통 UL 부분 (606) 은 제어 부분 (602) 에 대응하는 피드백 정보를 포함할 수도 있다. 피드백 정보의 비-한정적 예들은 ACK 신호, NACK 신호, HARQ 표시자, 및/또는 다양한 다른 적합한 타입들의 정보를 포함할 수도 있다. 공통 UL 부분 (606) 은 랜덤 액세스 채널 (RACH) 절차들, 스케줄링 요청들 (SR들), 및 다양한 다른 적합한 타입들의 정보에 관한 정보와 같은, 추가적인 또는 대안적인 정보를 포함할 수도 있다. 도 6 에 도시된 바와 같이, DL 데이터 부분 (604) 의 단부는 공통 UL 부분 (606) 의 시작으로부터 시간적으로 분리될 수도 있다. 이러한 시간 분리는, 캡, 가드 주기, 가드 인터벌, 및/또는 다양한 다른 적합한 용어들로서 지칭될 수도 있다. 이러한 분리는 DL 통신 (예를 들어, 종속 엔티티 (예를 들어, UE) 에 의한 수신 동작) 으로부터 UL 통신 (예를 들어, 종속 엔티티 (예를 들어, UE) 에 의한 송신) 으로의 스위치-오버를 위한 시간을 제공한다.

당업자는 전술한 내용이 단지 DL 중심의 서브프레임의 일 예이며, 유사한 특징들을 갖는 대안적인 구조들이 본원에서 설명된 양태들을 반드시 벗어나지 않고 존재할 수도 있다는 것을 이해할 것이다.

[0066] 도 7 은 UL 중심 서브프레임 (700) 의 예시적인 포맷을 도시하는 다이어그램이다. UL 중심 서브프레임 (700) 은 제어 부분 (702) 을 포함할 수도 있다. 제어 부분 (702) 은 UL 중심 서브프레임 (700) 의 초기 또는 시작 부분에 존재할 수도 있다. 도 7 의 제어 부분 (702) 은, 도 6 을 참조하여 앞서 설명된 제어 부분 (602) 과 유사할 수도 있다. UL 중심 서브프레임 (700) 은 또한, UL 데이터 부분 (704) 을 포함할 수도 있다. UL 데이터 부분 (704) 은 UL 중심 서브프레임 (700) 의 페이로드로 지칭될 수도 있다. UL 부분은 종속 엔티티 (예컨대, UE) 로부터 스케줄링 엔티티 (예컨대, UE 또는 BS) 로 UL 데이터를 통신하도록 활용된 통신 리소스들을 지칭할 수도 있다. 일부 구성들에 있어서, 제어 부분 (702) 은 PDCCH 일 수도 있다.

[0067] 도 7 에 도시된 바와 같이, 제어 부분 (702) 의 단부는 UL 데이터 부분 (704) 의 시작으로부터 시간적으로 분리될 수도 있다. 이러한 시간 분리는 캡, 가드 주기, 가드 인터벌 및/또는 다양한 다른 적절한 용어로 지칭될 수도 있다. 이러한 분리는 DL 통신 (예를 들어, 종속 엔티티에 의한 수신 동작) 으로부터 UL 통신 (예를 들어, 스케줄링 엔티티에 의한 송신) 으로의 스위치-오버를 위한 시간을 제공한다. UL 중심 서브프레임 (700) 은 또한, 공통 UL 데이터 부분 (706) 을 포함할 수도 있다. 도 7 의 공통 UL 부분 (706) 은, 도 6 을 참조하여 앞서 설명된 공통 UL 부분 (606) 과 유사할 수도 있다. 공통 UL 부분 (706) 은 사운딩 레퍼런스 신호들 (SRS들), 채널 품질 표시자 (CQI) 에 관한 정보, 및 다양한 다른 적합한 타입들의 정보에 관한 정보를 추가적으로 또는 대안적으로 포함할 수도 있다. 당업자는 전술한 내용이 단지 UL 중심의 서브프레임의 일 예이며, 유사한 특징들을 갖는 대안적인 구조들이 본원에서 설명된 양태들을 반드시 벗어나지 않고 존재할 수도 있다는 것을 이해할 것이다.

[0068] 일 예에서, 프레임은 UL 중심 서브프레임 및 DL 중심 서브프레임 모두를 포함할 수도 있다. 이 예에서, 프레임 내의 UL 중심 서브프레임들 대 DL 서브프레임들의 비율은 송신되는 UL 데이터의 양 및 송신되는 DL 데이터의 양에 적어도 부분적으로 기초하여 동적으로 조정될 수 있다. 예를 들어, 더 많은 UL 데이터가 존재하는 경우, UL 중심 서브프레임들 대 DL 서브프레임들의 비율이 증가될 수도 있다. 예를 들어, 더 많은 DL 데이터가 존재하는 경우, UL 중심 서브프레임들 대 DL 서브프레임들의 비율이 감소될 수도 있다.

[0069] 일부 상황들에서, 2 이상의 종속 엔티티들 (예를 들어, UE들) 은 사이드링크 신호들을 사용하여 서로 통신할 수도 있다. 이러한 사이드 링크 통신들의 현실 세계 애플리케이션들은 공공 안전, 근접 서비스, UE-대-네트워크 중계, V2V (Vehicle-to-Vehicle) 통신, IoE (Internet of Everything) 통신, IoT 통신, 미션 크리티컬 메쉬 및/또는 다양한 다른 적합한 애플리케이션들을 포함할 수도 있다. 일반적으로, 사이드링크 신호는, 스케줄링 엔티티가 스케줄링 및/또는 제어 목적을 위해 이용될 수도 있지만, 스케줄링 엔티티 (예컨대, UE 또는 BS) 를 통해 그 통신을 중계하지 않고 하나의 종속 엔티티 (예를 들어, UE1) 로부터 다른 종속 엔티티 (예를 들어 UE2) 로 통신되는 신호를 지칭할 수도 있다. 일부 예들에서, (통상적으로 비허가 스펙트럼을 사용하는 무선 로컬 영역 네트워크와 달리) 사이드링크 신호들은 허가 스펙트럼을 사용하여 통신될 수도 있다.

[0070] UE 는 리소스들의 전용 세트를 사용하여 파일럿들을 송신하는 것과 연관된 구성 (예를 들어, 무선 리소스 제어 (RRC) 전용 상태, 등) 또는 리소스들의 공통 세트를 사용하여 파일럿들을 송신하는 것과 연관된 구성 (예컨대, RRC 공통 상태, 등) 을 포함하는, 다양한 무선 리소스 구성들에서 동작할 수도 있다. RRC 전용 상태에서 동작할 경우, UE 는 파일럿 신호를 네트워크에 송신하기 위해 리소스들의 전용 세트를 선택할 수도 있다. RRC

공통 상태에서 동작할 경우, UE는 파일럿 신호를 네트워크에 송신하기 위해 리소스들의 공통 세트를 선택할 수도 있다. 어느 경우든, UE에 의해 송신된 파일럿 신호는 AN, 또는 DU, 또는 이들의 부분들과 같은 하나 이상의 네트워크 액세스 디바이스들에 의해 수신될 수도 있다. 각각의 수신 네트워크 액세스 디바이스는 리소스들의 공통 세트에서 송신된 파일럿 신호들을 수신하고 측정하며, 또한 네트워크 액세스 디바이스가 UE에 대한 네트워크 액세스 디바이스들의 모니터링 세트의 멤버인, UE들에 할당된 리소스들의 전용 세트들에서 송신된 파일럿 신호들을 수신하고 측정하도록 구성될 수도 있다. 수신 네트워크 액세스 디바이스들, 또는 수신 네트워크 액세스 디바이스(들)가 파일럿 신호들의 측정들을 송신하는 CU 중 하나 이상은, UE들에 대한 서빙 셀들을 식별하거나 또는 UE들 중 하나 이상에 대한 서빙 셀의 변경을 개시하기 위해 측정들을 사용할 수도 있다.

[0071] 예시적인 동기화 신호 블록 설계

[0072] 특정 양태들에서, 셀 동기화 절차들은 UE들 (예를 들어, UE들 (120))에 의한 셀 탐색 및 동기화를 용이하게 하기 위해, SSB에서 신호들의 세트를 브로드캐스트하는 기지국 (예를 들어, BS (110))을 수반할 수도 있다.

[0073] 도 8은 BS (예를 들어, BS (110))에 의해 브로드캐스트된 SSB (800)의 구조의 예를 도시한다. SSB 블록 (800)의 구성은, 도 8에 도시된 바와 같이, PSS (810), SSS (820), 및 PSS (810)와 SSS (820) 사이에 멀티 플렉싱된 PBCH (830)를 포함한다. PBCH (830)는 복조 레퍼런스 신호들 (DMRS) 신호들과 같은 레퍼런스 신호들을 포함할 수도 있다. 이에 따라, BS (110)에 의해 송신된 각각의 SSB (800)는 UE (120)가 PSS (810)에 기초한 심볼 타이밍, PSS (810) 및 SSS (820)에 기초한 셀 식별, 및 PBCH (830)에서 전송된 마스터 정보 블록 (MIB)에 기초한 초기 셀 액세스에 필요한 다른 파라미터들과 같은 시스템 타이밍 정보를 결정하는 것을 도울 수도 있다.

[0074] 일부 구현들에 있어서, PSS (810) 및 SSS (820)는, 도 8에서 보이는 바와 같이, 시간 도메인에서 하나의 심볼을 각각 점유하는 한편, PBCH (830)는 2개의 심볼들을 점유하지만 PSS (810)와 SSS (820) 사이의 하나의 심볼에서의 제 1 전반 및 SSS (820) 이후의 제 2 심볼에서의 제 2 절반을 갖는 2개의 부분들로 분할된다. 주파수 도메인에 있어서, PSS (810) 및 SSS (820)는 각각 127개의 리소스 엘리먼트들 또는 서브캐리어들을 점유할 수도 있는 한편, PBCH (830)는 288개의 리소스 엘리먼트들을 점유할 수도 있다. 일부 실시형태들에서, 리소스 엘리먼트는 리소스 블록의 하나의 서브 캐리어에서 하나의 심볼을 지칭한다. 예를 들어, 리소스 블록이 12 개의 서브캐리어들 및 7 개의 심볼들을 포함하는 경우, 리소스 블록은 정규 사이클릭 프리픽스의 경우에 84 개 (12 개의 서브캐리어 * 7 개의 심볼)의 리소스 엘리먼트들 (확장 CP의 경우 72)을 포함할 수도 있다. SSB (800)의 주파수 위치는 반드시 주파수 대역의 중심 6 개 리소스 블록들에 있을 필요는 없을 수도 있지만, 동기화 래스터에 의존하여 변할 수도 있고 채널 래스터 파라미터들의 함수일 수도 있다.

[0075] 기지국 (110)은, 시스템과 동기화하기 위한 기회를 UE들 (120)에게 허용하기 위해 SSB (800)을 주기적으로 송신할 수도 있다. 특정 양태들에서, 기지국 (110)은, 예를 들어, 매 5 ms마다 PSS 및 SSS의 오직 하나의 인스턴스 대신에, 동기화 신호 베스트 (SS 베스트)에서 SSB들의 다중의 인스턴스들을 송신할 수도 있다. SS 베스트에 있어서, 다중의 SSB 송신물들은 5 ms 시간 윈도우 내에서 전송될 수도 있다. 다중의 SSB 송신물들은 상이한 위치들에서 UE들에 대한 커버리지 강화들 및/또는 지향성 빔들을 허용할 수도 있다. 예를 들어, BS는 상이한 위치들로 공간적으로 지향되는 상이한 송신 빔들을 사용하여 SSB들을 송신할 수도 있고, 그에 의해 이를 상이한 위치들의 각각에서의 UE들이 SSB들을 수신할 수 있게 한다. 그러나, BS (110)는 특정 시간 프레임 내에서 송신될 수 있는 SSB들의 수와 관련하여 미리 정의된 규칙에 의해 제한될 수도 있다. 그 제한들은, 시스템에 의해 사용된 특정 서브캐리어 간격 및 시스템이 동작하는 주파수 대역을 포함하여 다양한 팩터들에 기초할 수도 있다.

[0076] 도 9는 다양한 시스템 파라미터들에 기초하여 SSB를 송신 기회들의 패턴들의 예시적인 구성들 (900)을 예시한다. 도 9에 도시된 바와 같이, BS (110)에 대한 SSB 송신 기회들의 수 및 측정 윈도우 (예를 들어, 5 ms 윈도우) 내의 SSB 송신 기회들의 대응하는 위치들은 BS에 의해 채용되는 서브캐리어 간격 및 BS가 동작하는 주파수 대역에 의존할 수도 있다. UE는 주기적으로 구성된 DRS 측정 타이밍 구성 (DMTC) 주기 윈도우에 따라 셀 발견 레퍼런스 신호 (DRS)를 측정할 수도 있다.

[0077] DMTC는 서빙 셀 또는 이웃 셀들, 또는 이를 양자 모두의 측정들을 위해 구성될 수도 있다. 추가로, DMTC는 주파수 특정적일 수도 있거나 또는 다양한 예들에서 다중의 주파수들에 적용 가능할 수도 있다. 각각의 구성에서의 슬롯의 길이는 그 구성에서 사용된 서브캐리어 간격에 의존하여 변할 수도 있다. 구성 (910)에 있어서, 120 kHz의 서브캐리어 간격이 6 GHz 초과 주파수 대역 (예컨대, 60 GHz 주파수 대역) 내에서

사용된다. 5 ms 윈도우 내에서, 이 구성 (910) 에서의 기지국 (110) 은 $L = 64$ 개 SSB들 (즉, 슬롯 당 2 개의 SSB들) 을 송신하도록 허용될 수도 있으며, 이는 SSB들에 대한 할당된 리소스들의 특정 패턴에 따라 송신되도록 요구될 수도 있다.

[0078] 구성 (920) 에 있어서, 240 kHz 의 서브캐리어 간격이 6 GHz 초과 (예컨대, 60 GHz) 의 주파수 대역 내에서 사용되며, SSB 송신물들의 최대 수는 $L = 64$ 이며, 이는 SSB들에 대한 할당된 리소스들의 특정 패턴에 따라 송신되도록 요구될 수도 있다. 64 개의 SSB들은 SS 버스트 세트로 지정될 수도 있다. 측정 윈도우 내에서 허용된 SSB들의 패턴 및 최대 수는, 사용된 서브캐리어 간격 및 기지국 (110) 및 UE (120) 가 동작하는 주파수 대역에 의존하여, 다른 구성들에서 변화할 수도 있다.

[0079] 도 10 은 주파수 및 시간 리소스들 (예를 들어, 심볼들) 을 참조하여 SSB 송신 기회들의 예시적인 구성 (1000) 을 도시한다. 간단함을 위해, 도 10 은 3 개의 SSB 송신 기회를 도시하지만, SS 버스트 세트 내의 SSB 송신 기회의 수는 6 GHz 초과의 주파수 대역에서 동작하기 위한 SS 버스트 세트의 $L = 64$ SS 블록들과 같이 더 많을 수도 있다 (3 GHz 미만의 반송파 주파수에 대해, L 은 4 일 수도 있고, 3 GHz 와 6 GHz 사이의 반송파 주파수에 대해, L 은 8 일 수도 있다). 일부 사례들에서, SSB 송신을 위해 할당된 측정 윈도우 내에 미리 정의된 위치들이 있을 수도 있다. 예를 들어, SSB 송신 기회 (1010, 1020 및 1030) 에 대응하는 리소스들이 SSB들을 송신하는 데 할당될 수도 있고, 기지국은 SSB 송신 기회들 (1010, 1020 또는 1030) 의 전부에서 송신하거나 또는 전혀 송신하지 않거나 또는 임의의 조합에서 송신할 것을 선택할 수도 있다.

[0080] 기지국 (110) 은 SSB 송신 기회 (1020) 에서의 송신을 억제하면서 SSB 송신 기회 (1010 및 1030) 에서 SSB들을 송신할 것을 선택할 수도 있다. 이 시나리오에서, 기지국 (110) 은 "논리적으로 연속적인" 이 아닌 방식으로 SSB 송신 기회들 (1010 및 1030) 에서 SSB들을 송신한다, 즉, 기지국 (110) 이 SSB 를 송신하지 않는 SSB 송신 기회들 (1010 및 1030) 사이에 개입하는 SSB 송신 기회들 (예를 들어, SSB 송신 기회 (1020) 에 대응함) 이 존재할 수도 있다. 대안적으로, 기지국 (110) 은 SSB 송신 기회들 (1010 및 1020) 에서 SSB들을 대신 송신할 수도 있고, 이 경우에 송신된 SSB들은 논리적으로 연속적인 것으로 간주된다.

[0081] 상술한 바와 같이, 셀에 대한 초기 액세스를 위해, UE 는 시스템 정보를 획득할 수도 있다. 시스템 정보는, 일부 경우에, 최소 시스템 정보 (MSI) 및 다른 시스템 정보 (OSI) 를 포함할 수도 있다. MSI 를 사용하여, UE 는 셀파의 랜덤 액세스 채널 (RACH) 절차를 수행할 수 있다. 일부 경우에, MSI 는 (LTE 의 마스터 정보 블록 (MIB) 와 유사한) PBCH 에 의해 반송된 정보와 함께 나머지 최소 시스템 정보 (RMSI) 를 포함한다. (MIB 와 유사한) PBCH 에 의해 반송되는 정보는 UE 가 셀 (BS) 로부터 다른 정보를 포착하기 위해 사용하는 정보이다. RMSI 는 셀 (BS) 에 대한 UE 의 액세스에 관한 정보 및 셀에서의 모든 UE들에 공통인 무선 리소스 구성을 포함한다. RMSI 는 시스템 정보 블록 1 (SIB1) 로 상호교환가능하게 지정될 수도 있고, RMSI CORESET 은 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 CORESET (즉, 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간에 대한 CORSET 구성) 으로 상호교환가능하게 지정될 수도 있고, OSI CORESET 은 타입0a-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 CORESET 으로 상호교환가능하게 지정될 수도 있다. 전술한 바와 같이, RMSI 는 물리 다운링크 공유 채널 (PDSCH) 에 의해 반송된다. UE들은 PDCCH 에서 전송된 정보에 기초하여 PDSCH 의 리소스들을 사용하여 통신하도록 스케줄링된다. PDSCH 는 또한 OSI 를 반송할 수도 있다.

[0082] RMSI 를 스케줄링하는 PDCCH 리소스들은 SSB 와 연관된 RMSI PDCCH 모니터링 윈도우 내의 제어 리소스 세트 (CORESET) 에서 BS 에 의해 송신될 수도 있다. 즉, PDCCH 는 CORESET 로 맵핑된다. RMSI PDCCH 모니터링 윈도우는 오프셋, 지속기간 (예를 들어, 길이) 및 주기성을 갖는다.

[0083] 주파수 도메인 및 시간 도메인에 대해 CORESET 이 정의될 수도 있다. 주파수 도메인에서, CORESET 은 CORESET 대역폭 (예를 들어, 6 개 PRB들의 배수) 으로 지정될 수도 있는 리소스 블록들 (PRB들) 의 수 (예를 들어, 24 개 PRB들, 48 개 PRB들) 에 의해 정의된다. 일부 경우에, PRB들은 연속적이거나 불연속적일 수도 있다. 시간 도메인에서, CORESET 은 OFDM 심볼들의 수에 의해 정의된다. 심볼은 시간 리소스를 지정한다. 예를 들어, 타임 슬롯에서 다운링크 제어 영역은 최대 3 개의 OFDM 심볼들을 가질 수도 있다. 일부 실시형태들에서, CORESET 은 1-심볼 CORESET, 2-심볼 CORESET 또는 3-심볼 CORESET 일 수도 있다.

[0084] 일부 경우에, RMSI CORESET 은 RMSI 를 반송하는 PDSCH 를 스케줄링하기 위한 PDCCH 리소스들이 맵핑되는 CORESET 이다. 일부 경우에, RMSI CORESET 구성은 SSB 에 의해 반송되는 PBCH 에서 시그널링될 수도 있다. RMSI CORESET 구성은 RMSI CORESET 대역폭 (BW) 과 관련된 정보 (예를 들어, RMSI CORESET 내의 RMSI CORESET PRB들의 수는 RMSI CORESET 대역폭 (BW) 로 지정될 수도 있음), RMSI 주파수 오프셋 값, 및 OFDM 심볼

들을 포함할 수도 있다. 일부 경우에, OSI CORESET 은 OSI 를 반송하는 PDSCH 를 스케줄링하기 위한 PDCCH 리소스들이 맵핑되는 CORESET 이다.

[0085] 본 명세서에 설명된 특정 실시형태들은 UE 와 같은 무선 통신 디바이스가 주파수 및 시간 도메인에서 RMSI CORESET 및 OSI CORESET 의 위치를 결정할 수 있게 하는 것에 관련된다. RMSI CORESET 을 수신함으로써, UE 는 어떤 UE 가 RMSI 를 반송하는 PDSCH 를 수신하고 디코딩할 수 있는지에 기초하여, RMSI (타입0-PDCCH 공통 탐색 공간) CORESET 에서 PDCCH (타입0-PDCCH) 를 수신할 수 있다. 또한, UE 는 주파수 및 시간 도메인에서의 RMSI CORESET 의 위치에 기초하여 주파수 및 시간 도메인에서의 OSI CORESET 의 위치를 결정할 수도 있다.

[0086] 주파수 및 시간 도메인에서 RMSI CORESET의 위치는 본 명세서에서 각각 RMSI CORESET 의 주파수 위치 및 시간 위치로 상호교환가능하게 지정될 수도 있음을 유의한다. 또한, 주파수 및 시간 도메인에서 OSI CORESET 의 위치는 본 명세서에서 각각 OSI CORESET 의 주파수 위치 및 시간 위치로 상호교환가능하게 지정될 수도 있다.

예시적인 RMSI 오프셋 설계

[0088] 일부 실시형태들에서, 주파수 및 시간 도메인에서의 RMSI CORESET 의 위치를 결정하는 것은 주파수 및 시간 도메인에서의 SSB 송신의 위치에 기초할 수도 있다.

[0089] 도 11 은 무선 통신들을 위한 예시적인 동작들 (1100) 을 도시하는 플로우 다이어그램이다. 동작들 (1100) 은 주파수 도메인에서 RMSI CORESET 의 위치를 결정하기 위해 예를 들어, UE (예를 들어, UE (120)) 에 의해 수행될 수도 있다. 동작들 (1100) 은 1102 에서, 동기화 신호 블록 (SSB) 에 의해 반송된 물리 브로드캐스트 채널 (PBCH) 에서 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 수신함으로써 시작하며, 상기 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 SSB 의 PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값들을 표시하는 표시를 포함한다.

1104 에서, 동작들 (1100) 은 PRB 그리드 오프셋을 적용함으로써 SSB 의 PRB 그리드를 타입0-PDCCH 공통 탐색 공간 CORESET 의 PRB 그리드와 정렬함으로써 계속된다. 1106 에서, 동작들 (1100) 은 UE 에 의해 저장된 맵핑을 사용하여 표시를 하나 이상의 오프셋 값들로 맵핑함으로써 계속된다. 1108 에서, 동작들 (1100) 은 하나 이상의 오프셋 값들 및 SSB PRB들의 주파수 위치들에 기초하여 타입0-PDCCH 공통 탐색 공간 CORESET PRB들의 주파수 위치들을 결정함으로써 계속된다. 1110 에서, 동작들 (1100) 은 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 수신함으로써 계속된다.

[0090] 도 11a 는 도 11 에 도시된 동작들 중 하나 이상과 같은, 본원에 개시된 기술들에 대한 동작들을 수행하도록 구성된 다양한 컴포넌트들 (예를 들어, 수단 플러스 기능 컴포넌트들에 대응함) 을 포함할 수 있는 무선 통신 디바이스 (1100A) 를 도시한다. 통신 디바이스 (1100A) 는 송수신기 (1112) 에 커플링된 프로세싱 시스템 (1114) 을 포함한다. 송수신기 (1112) 는 통신 디바이스 (1100A) 에 대한 신호들을 안테나 (1113) 를 통해 송신 및 수신하도록 구성된다. 프로세싱 시스템 (1114) 은 프로세싱 신호 등과 같은 통신 디바이스 (1100A) 에 대한 프로세싱 기능들을 수행하도록 구성될 수도 있다.

[0091] 프로세싱 시스템 (1114) 은 버스 (1121) 를 통해 컴퓨터 판독가능 매체/메모리 (1111) 에 커플링된 프로세서 (1109) 를 포함한다. 특정 양태들에서, 컴퓨터 판독가능 매체/메모리 (1111) 는 프로세서 (1109) 에 의해 실행될 때, 프로세서 (1109) 가 도 11 에 도시된 동작들 중 하나 이상 또는 본 명세서에서 논의된 다양한 기술들을 수행하기 위한 다른 동작들을 수행하게 하는 명령들을 저장하도록 구성된다.

[0092] 특정 양태들에서, 프로세싱 시스템 (1114) 은 도 11 의 1102 에서 예시된 동작들 중 하나 이상을 수행하기 위한 수신 컴포넌트 (1120) 를 더 포함한다. 추가적으로, 프로세싱 시스템 (1114) 은 도 11 의 1104 에서 예시된 동작들 중 하나 이상을 수행하기 위한 정렬 컴포넌트 (1122) 를 포함한다. 추가로, 프로세싱 시스템 (1114) 은 도 11 의 1106 에서 예시된 동작들 중 하나 이상을 수행하기 위한 맵핑 컴포넌트 (1124) 를 포함한다. 또한, 프로세싱 시스템 (1114) 은 도 11 의 1108 에서 예시된 동작들 중 하나 이상을 수행하기 위한 결정 컴포넌트 (1126) 를 포함한다. 또한, 프로세싱 시스템 (1114) 은 도 11 의 1110 에서 예시된 동작들 중 하나 이상을 수행하기 위한 수신 컴포넌트 (1128) 를 포함한다.

[0093] 수신 컴포넌트 (1120), 정렬 컴포넌트 (1122), 맵핑 컴포넌트 (1124), 결정 컴포넌트 (1126) 및 수신 컴포넌트 (1128) 는 버스 (1121) 를 통해 프로세서 (1109) 에 커플링될 수도 있다. 특정 양태들에서, 수신 컴포넌트 (1120), 정렬 컴포넌트 (1122), 맵핑 컴포넌트 (1124), 결정 컴포넌트 (1126) 및 수신 컴포넌트 (1128) 는 하

드웨어 회로들일 수도 있다. 특정 양태들에서, 수신 컴포넌트 (1120), 정렬 컴포넌트 (1122), 맵핑 컴포넌트 (1124), 결정 컴포넌트 (1126) 및 수신 컴포넌트 (1128)는 프로세서 (1109) 상에서 실행되고 계속되는 소프트웨어 컴포넌트들일 수도 있다.

[0094] 전술된 것과 같이, 주파수 도메인에서 RMSI CORESET의 위치를 결정하는 것과 관련하여, UE는 PBCH에서 PRB 그리드 오프셋 및 RMSI CORESET 구성을 수신할 수도 있으며, 이는 전술한 바와 같이, 하나 이상의 RMSI 주파수 오프셋 값들의 표시를 포함한다. UE는 먼저 PRB 그리드 오프셋을 적용함으로써 SSB의 PRB 그리드를 RMSI CORESET의 PRB 그리드와 정렬시킬 수도 있다. SSB의 PRB 그리드는 전체 주파수 대역폭에 대응하는 더 큰 주파수 리소스 그리드 상에서 SSB들을 송신하기 위해 할당된 PRB들의 세트를 지정한다. 유사하게, RMSI CORESET의 PRB 그리드는 전체 주파수 대역폭에 대응하는 더 큰 주파수 리소스 그리드 상에서 RMSI CORESET을 송신하기 위해 할당된 PRB들의 세트를 지정한다. UE는 그 후에, SSB 주파수 위치에 대한 RMSI CORESET 주파수 위치의 표시를 제공하는, 주파수 오프셋 값들뿐만 아니라 RMSI CORESET 대역폭을 결정하기 위한 표시를 사용할 수도 있다.

[0095] 예를 들어, 일부 실시형태들에서, RMSI CORESET은 SSB와 시간 분할 멀티플렉싱 (TDM) 될 수도 있다. 일부 실시형태들에서, (PBCH에서 시그널링된 PRB 그리드 오프셋을 사용하여 물리 리소스 블록 (PRB) 그리드를 RMSI CORESET PRB 그리드와 정렬한 후에) RMSI CORESET과 SSB 사이의 주파수 오프셋은 SSB의 최저 (즉, 최소) PRB (즉, PRB0)로부터 RMSI CORESET의 최저 (즉, 최소) PRB (즉, PRB0) 까지의 주파수 차이일 수도 있다. 일 예로서, RMSI CORESET의 PRB 그리드와 SSB의 PRB 그리드가 정렬될 때, 오프셋 값 0은 SSB의 최저 (즉, 최소) PRB와 RMSI CORESET의 최저 (즉, 최소) PRB가 동일한 인덱스 번호 또는 주파수를 가지는 것을 표시할 수도 있다.

[0096] 도 12a 내지 도 12c의 각각은, 각각 다수의 연속 SSB PRB들 및 다수의 연속 RMSI CORESET PRB들을 포함하는, PRB 그리드를 도시한다. 도 12a 내지 도 12c의 각각에 도시된 바와 같이, SSB PRB들 및 RMSI CORESET PRB들은 이들이 최대 수의 중첩하는 PRB들을 갖도록 선택된다. 예를 들어, 각각의 PRB 그리드에서 제 1 컬럼 (컬럼 1202a, 1202b 및 1202c)은 (예를 들어, 음영으로 도시된) SSB PRB들을 포함하는 PRB들 (로우들로 도시됨)을 도시한다. 각각의 PRB 그리드에서 나머지 컬럼들 (컬럼들 1204a, 1204b 및 1204c)의 각각은 (예를 들어, 음영으로 도시된) RMSI CORESET PRB들을 포함하는 PRB들을 도시한다. 제 1 컬럼에서 우측으로 이동하는 컬럼들 (예를 들어, 1202a, 1202b 또는 1202c)은 (RB에 대응하지 않지만 PRB 그리드의 예 대한 라벨인 그리드의 최종 로우에 도시된 것과 같이) 0, 1, ..., n로부터 정렬되며, 이는 RMSI CORESET PRB들을 결정하는데 사용되는 오프셋에 대응한다. 상이한 컬럼들은 상이한 시간들에서의 송신을 의미하지 않는다. 도시된 바와 같이, 가능한 오프셋들의 수는 RMSI CORESET PRB들이 SSB PRB들과 완전히 중첩하는 모든 오프셋 값이다.

[0097] 예를 들어, 도 12a에서, 20개의 SSB PRB들 및 24개의 RMSI CORESET PRB들이 존재한다. 24개의 RMSI CORESET PRB들은 SSB PRB들과 RMSI CORESET PRB들 사이의 중첩하는 PRB들의 수를 최대화하기 위해, 각각 특정 오프셋에 대응하는 5개의 상이한 시나리오 중 하나에서 선택되고 송신될 수도 있다. 제 1 시나리오에서, SSB의 시작 PRB (PRB0)는 RMSI CORESET의 시작 PRB와 동일하다. 이러한 예에서, SSB PRB들에 대한 RMSI CORESET의 주파수 오프셋은 0 (제로)이다. 제 2 시나리오에서, RMSI CORESET 주파수는 SSB의 시작 PRB (PRB0) 아래의 PRB로서 시작한다. 이러한 예에서, SSB PRB들에 대한 RMSI CORESET의 주파수 오프셋은 1이다. 도 12a에 도시된 바와 같이, RMSI CORESET 송신에 사용되는 서브캐리어 간격은 SSB 송신에 사용되는 서브캐리어 간격과 동일하다. 그러나, 도 12b 및 도 12c에서, RMSI CORESET 송신에 사용되는 서브캐리어 간격 (SCS)은 SSB 송신에 사용되는 서브캐리어 간격과 상이하다. 예를 들어, 도 12b에서, RMSI SCS는 SSB SCS의 절반이다. 도 12c에서, RMSI SCS는 SSB SCS의 2배이다. 따라서, 도 12b에서 RMSI CORESET의 각 연속은 SSB의 SCS의 절반만큼 주파수에서 RMSI CORESET의 시프트이다. 또한, 도 12c에서 RMSI CORESET의 각 연속은 SSB의 SCS의 2배만큼 주파수에서 RMSI CORESET의 시프트이다. 본 명세서의 실시형태들에서, RMSI (즉, 타입0-PDCCH 공통 탐색 공간) CORESET의 서브캐리어 간격은 PDCCH의 (예를 들어, 타입0-PDCCH) 서브캐리어 간격에 의해 정의된다는 점에 유의한다. 즉, 타입0-PDCCH 공통 탐색 공간 CORESET의 서브캐리어 간격은 타입0-PDCCH의 서브캐리어 간격과 동일할 수도 있다.

[0098] 일부 실시형태들에서, 주파수 오프셋은 RMSI CORESET 서브캐리어 간격 (SCS)에 대한 PRB(들)의 정수배의 스텝에 있다. 다시 말해서, 주파수 오프셋의 오프셋 값은 오프셋 스텝의 배수이고, RMSI CORESET의 적어도 오프셋 스텝 사이즈 및 서브캐리어 간격 (SCS)에 기초한다. 일부 실시형태들에서, 주파수 오프셋의 오프셋 값은 또한 RMSI CORESET 대역폭에 의존한다. 일부 실시형태들에서, 오프셋 스텝 사이즈는 RMSI CORESET 대역폭 또는 SSB SCS 또는 RMSI SCS 또는 이들의 임의의 조합에 의존한다. 오프셋 스텝 사이즈는 1 PRB 이상

(예를 들어, 2 PRB들, 6 PRB들, 8 PRB들 등) 일 수도 있다.

[0099] RMSI CORESET 을 수신하는 UE (예를 들어, 120) 가 RMSI CORESET 주파수 리소스들의 위치를 결정할 수 있도록 하기 위해, 일부 실시형태들에서, BS (예를 들어, 110) 는 RMSI CORESET PRB 와 SSB PRB 사이의 오프셋에 대응하는 오프셋 값들의 표시를 UE 에 송신할 수도 있다. 이 표시는 SSB 에 의해 반송되는 PBCH 의 RMSI CORESET 구성에 의해 반송될 수도 있다. 이러한 실시형태들에서, RMSI CORESET SCS 를 알고 있을 경우, UE 는 그 후, 맵핑 (예를 들어, 해시 함수, 해시 맵 또는 임의의 다른 유형의 맵핑) 을 사용하여, 표시에 포함된 정보를 특정 RMSI CORESET BW 및 오프셋 값들에 맵핑할 수도 있다. 다음으로, UE 는 (UE 에게 알려진) SSB 의 PRB들의 위치를 사용하고, 수신된 오프셋 값들을 적용하여 RMSI CORESET PRB들의 위치를 결정할 수도 있다.

[0100] 그러나, 논의된 바와 같이, RMSI SCS 에 의존하여 RMSI CORESET 에 대한 다수의 가능한 주파수 오프셋 값들이 존재할 수도 있다. 도 13 은 (RMSI CORESET SCS 및 RMSI CORESET BW에 의존하여) 다양한 시나리오에서 BS 가 표시에서 UE 에게 표시할 수도 있는 가능한 수의 주파수 오프셋 값들을 도시하는 예시적인 테이블 (1300) 을 도시한다. 도시된 바와 같이, RMSI CORESET SCS 에 의존하여, BS 가 UE 에게 표시하기 위한 다수의 가능한 주파수 오프셋 값들이 존재할 수도 있다. 예를 들어, RMSI CORESET BW 가 24 이고, SSB BW 가 20 이고, RMSI CORESET SCS = SSB SCS 인 경우, RMSI CORESET 에 대해 5 개의 가능한 오프셋 값들이 존재한다. 추가로, RMSI CORESET BW 가 48 이고, SSB BW 가 20 이고, RMSI CORESET SCS = SSB SCS 인 경우, RMSI CORESET 에 대해 29 개의 가능한 오프셋 값들이 존재한다. 이러한 경우에, RMSI CORESET PRB들의 위치를 결정하기 위해 UE 에 의해 사용된 맵핑이 테이블 (1300) 에 도시된 오프셋 값들에 기초하는 경우, BS 는 그에 따라 오프셋 값들 및 RMSI CORESET BW (예를 들어, RMSI CORESET SCS = SSB SCS 에 대해 $5 + 29 = 34$ 개의 가능한 조합을 나타내는 6 비트) 를 표시하는 표시를 UE 에 송신하기 위해 다수의 비트들을 사용할 필요가 있을 수도 있다. 그러나, 그 표시에서 다수의 비트를 송신하는 것은 차선책일 수도 있다. 또한, 일부 조합의 경우, 구성 시 그널링 오버헤드를 추가로 감소시키기 위해 일부 주파수 오프셋들이 그 구성에서 제외될 수도 있다.

[0101] 따라서, 일부 실시형태들에서, UE 는 BS 가 보다 효율적이고 덜 리소스 소비적인 방식으로 표시를 UE 에 송신할 수 있게 하는 맵핑으로 구성될 수도 있다. 보다 구체적으로, 맵핑은 표시에서 오프셋 값을 표시하기 위해 더 적은 수의 비트들이 UE 에 전송되게 한다.

[0102] 도 14 는 (RMSI CORESET SCS 및 RMSI CORESET BW 에 의존하여) 다양한 시나리오에서 BS 가 표시에서 UE 에게 표시할 수도 있는 더 적은 가능한 수의 주파수 오프셋 값들을 도시하는 예시적인 테이블 (1400) 을 도시한다. 따라서, 테이블 (1400) 에 도시된 구성 및 오프셋 값에 기초한 맵핑은 UE 로의 표시에서 BS 에 의해 더 적은 수의 비트들이 송신되게 한다.

[0103] 도시된 바와 같이, 테이블은 RMSI CORESET 의 SCS 와 SSB 의 SCS 에 의존하여 상이한 RMSI 주파수 오프셋 값을 제공한다. 그러나, 도 13 의 테이블 (1300) 과 비교하면, 테이블 (1400) 의 오프셋 스텝들은 테이블 (1300) 의 오프셋 스텝들보다 더 크다. 예를 들어, RMSI SCS = SSB SCS 이고 RMSI CORESET 대역폭이 24 PRB들인 경우, 도 12a 에 도시된 바와 같이, 오프셋 스텝은 2 로 구성될 수도 있다. 따라서, 테이블 (1300) 에 도시된 바와 같이, 오프셋 값들은 PRB들에서 0, 1, 2, 3 및 4 대신에 0, 2 및 4 (오직 3 개의 오프셋 값) 일 수도 있다. 다른 예에서, RMSI SCS = SSB SCS 이고 RMSI CORESET 대역폭이 48 인 경우, 오프셋 스텝은 도시된 바와 같이 6 일 수도 있다. 따라서, 오프셋 값은 테이블 (1300) 에 도시된 바와 같이, 0-28 (29 개의 오프셋 값들) 대신 0, 6, 12, 18, 24 (오직 5 개 오프셋 값들) 일 수도 있다. 따라서, 전술한 바와 같이, 테이블 (1400) 에 도시된 구성 및 오프셋 값들에 기초한 맵핑으로 UE 및 BS 를 구성하는 것은 (RMSI CORESET 구성에 의해 반송된 표시에서) UE 로 더 적은 비트들의 송신을 가능하게 하고, 여전히 UE 가 오프셋 값들을 결정하게 한다. 예를 들어, RMSI CORESET PRB들의 위치를 결정하기 위해 UE 에 의해 사용된 맵핑이 테이블 (1400) 에 도시된 오프셋 값들에 기초하는 경우, BS 는 그에 따라 오프셋 값들 및 RMSI CORESET BW (예를 들어, RMSI CORESET SCS = SSB SCS 에 대해 $3+5 = 8$ 개의 가능한 조합을 나타내는 3 비트) 를 표시하는 표시를 UE 에 송신하기 위해 더 작은 수의 비트들을 사용할 필요가 있을 수도 있다. 이러한 적은 수의 비트는 RMSI CORESET BW 및 RMSI CORESET 에 대한 오프셋 값을 표시하기 위해 RMSI CORESET 구성에 포함된 것일 수도 있다. 논의된 바와 같이, UE 는 RMSI CORESET 구성에서 수신된 비트들을 RMSI CORESET BW 및 오프셋 값에 맵핑하는, 테이블, 해시 함수 등을 포함할 수도 있다. 특히, RMSI CORESET 구성에서 수신된 비트는 오프셋 값에 직접 대응하지 않을 수도 있는데, 이는 비트 값이 직접 오프셋 값이 아님을 의미한다.

[0104] 일부 실시형태들에서, RMSI CORESET 및 SSB 가 TDM 되는 대신에, RMSI CORESET 및 SSB 는 주파수 분할 멀티플

렉싱 (FDM) 될 수도 있다. 도 15 는 RMSI CORESET이 SSB 로 FDM 될 수도 있는 방식의 3 가지 예들을 도시한다. 로우들의 각 컬럼은 주파수 위치 (예를 들어, PRB) 를 나타낸다. RMSI CORESET 이 SSB 로 FDM 될 수 있는 상이한 방식의 예를 보여주는 3 개의 로우들의 각각은, UE 에 의해 동시에 수신된 주파수 리소스들 (일부는 RMSI CORESET 에 사용되고 일부는 SSB 에 사용됨) 을 나타낸다. 도시된 바와 같이, RMSI CORESET 은 SSB 의 상위 주파수, 하위 주파수, 또는 양측 (상위 및 하위 주파수) 에서 FDM 될 수도 있다. 예를 들어, RMSI CORESET (1504a) 은 예 (a) 에서 SSB (1502a) 의 상부 측에서 FMD 된다. 예 (b) 에서, RMSI CORESET (1504b) 은 SSB (1502b) 의 하부 측에서 FDM 된다. 예 (c) 에서, RMSI CORESET (1504c) 은 SSB (1502c) 의 양측에서 FDM 된다.

[0105] RMSI CORESET 이 SSB 로 FDM 될 때, RMSI CORESET 구성은 RMSI CORESET PRB들과 SSB PRB들 사이의 오프셋에 대응하는 오프셋 값을 표시하는 표시를 포함할 수도 있다. 이 표시는 PBCH 에서 RMSI CORESET 구성에 의해 반송된다. 이러한 실시형태들에서, RMSI CORESET SCS 를 알고 있을 경우, UE 는 그 후, 맵핑 (예를 들어, 해시 함수, 해시 맵 또는 임의의 다른 유형의 맵핑) 을 사용하여, 표시에 포함된 정보를 특정 RMSI CORESET BW 및 오프셋 값들에 맵핑할 수도 있다. 다음으로, UE 는 (UE 에게 알려진) SSB PRB들 리소스들의 위치를 사용하고, 수신된 오프셋 값들을 적용하여 RMSI CORESET PRB들의 위치를 결정할 수도 있다. 일부 실시형태들에서, 맵핑은 테이블 (1600) 에 도시된 예시적인 구성 및 오프셋 값들에 기초할 수도 있다.

[0106] 도 16 은 RMSI SCS 와 SSB SCS 가 동일한지 또는 상이한지의 여부에 따라 상이한 오프셋 값들을 도시하는 예시적인 테이블 (1600) 을 도시한다. 예를 들어, RMSI SCS = SSB SCS 이고 RMSI CORESET 대역폭이 24 인 경우, 오프셋 값들은 $-(20 + G), \{6, 12, 18, 24\} + G$ 일 수도 있다. 이러한 오프셋 값은 SSB 가 주파수 -20PRB 로 시작한 다음, 가드 주기 (G) 다음, RMSI CORESET 의 24 PRB들, 예를 들어 6 PRB들 (PDCCH 의 제어 채널 엘리먼트 (CCE) 가 6 PRB들이다) 단위로 뒤따르는 것을 표시할 수도 있다. TDM 예와 유사하게, FDM 예에서, 테이블 (1600) 은 각각의 특정 RMSI SCS 및 RMSI CORESET BW 에 대하여 물리적으로 가능한 것보다 더 적은 오프셋 값을 포함한다. 따라서, 더 적은 비트가 RMSI CORESET BW 및 오프셋 값을 나타내는데 사용될 수도 있다. UE 는 RMSI CORESET 구성에서 수신된 비트들을 RMSI CORESET BW 및 오프셋 값에 맵핑하는, 테이블, 해시 함수 등을 포함할 수도 있다. 특히, RMSI CORESET 구성에서 수신된 비트는 오프셋 값에 직접 대응하지 않을 수도 있는데, 이는 비트 값이 직접 오프셋 값이 아님을 의미한다.

[0107] 주파수 도메인에서 RMSI CORESET의 위치를 결정하는 것 외에, UE 는 시간 도메인에서 RMSI CORESET 시간 위치를 결정할 수도 있다.

[0108] 도 17 은 무선 통신들을 위한 예시적인 동작들 (1700) 을 도시하는 플로우 다이어그램이다. 동작들 (1700) 은 시간 도메인에서 RMSI CORESET 의 위치를 결정하기 위해 예를 들어, UE (예를 들어, UE (120)) 에 의해 수행될 수도 있다. 동작들 (1700) 은 1702 에서, 동기화 신호 블록 (SSB) 시간 리소스들 대 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 시간 리소스들의 맵핑을 저장함으로써 시작한다. 1704 에서, 동작들 (1700) 은 SSB 시간 리소스들의 표시를 수신함으로써 계속된다. 1706 에서, 동작들 (1700) 은 맵핑 및 표시에 기초하여 RMSI CORESET 시간 리소스들의 위치들을 결정함으로써 계속된다. 1708 에서, 동작들 (1700) 은 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 수신함으로써 계속된다.

[0109] 도 17a 는 도 17 에 도시된 동작들 중 하나 이상과 같은, 본원에 개시된 기술들에 대한 동작들을 수행하도록 구성된 다양한 컴포넌트들 (예를 들어, 수단 플러스 기능 컴포넌트들에 대응함) 을 포함할 수 있는 무선 통신 디바이스 (1700A) 를 도시한다. 통신 디바이스 (1700A) 는 송수신기 (1712) 에 커플링된 프로세싱 시스템 (1714) 을 포함한다. 송수신기 (1712) 는 통신 디바이스 (1700A) 에 대한 신호들을 안테나 (1713) 를 통해 송신 및 수신하도록 구성된다. 프로세싱 시스템 (1714) 은 프로세싱 신호 등과 같은 통신 디바이스 (1700A) 에 대한 프로세싱 기능들을 수행하도록 구성될 수도 있다.

[0110] 프로세싱 시스템 (1714) 은 버스 (1721) 를 통해 컴퓨터 판독가능 매체/메모리 (1711) 에 커플링된 프로세서 (1709) 를 포함한다. 특정 양태들에서, 컴퓨터 판독가능 매체/메모리 (1711) 는 프로세서 (1709) 에 의해 실행될 때, 프로세서 (1709) 가 도 11 에 도시된 동작들 중 하나 이상 또는 본 명세서에서 논의된 다양한 기술들을 수행하기 위한 다른 동작들을 수행하게 하는 명령들을 저장하도록 구성된다.

[0111] 특정 양태들에서, 프로세싱 시스템 (1714) 은 도 17 의 1702 에서 예시된 동작들 중 하나 이상을 수행하기 위한 저장 컴포넌트 (1720) 를 더 포함한다. 추가로, 프로세싱 시스템 (1714) 은 도 17 의 1704 에서 예시된 동작들 중 하나 이상을 수행하기 위한 수신 컴포넌트 (1722) 를 포함한다. 또한, 프로세싱 시스템 (1714) 은

도 17 의 1706 에서 예시된 동작들 중 하나 이상을 수행하기 위한 결정 컴포넌트 (1724) 를 포함한다. 또한, 프로세싱 시스템 (1714) 은 도 17 의 1708 에서 예시된 동작들 중 하나 이상을 수행하기 위한 수신 컴포넌트 (1726) 를 포함한다.

[0112] 저장 컴포넌트 (1720), 수신 컴포넌트 (1722), 결정 컴포넌트 (1724) 및 수신 컴포넌트 (1726) 는 버스 (1721) 를 통해 프로세서 (1709) 에 커플링될 수도 있다. 특정 양태들에서, 저장 컴포넌트 (1720), 수신 컴포넌트 (1722), 결정 컴포넌트 (1724) 및 수신 컴포넌트 (1726) 는 하드웨어 회로들일 수도 있다. 특정 양태들에서, 수신 컴포넌트 (1120), 정렬 컴포넌트 (1720), 맵핑 컴포넌트 (1722), 결정 컴포넌트 (1724) 및 수신 컴포넌트 (1726) 는 프로세서 (1709) 상에서 실행되고 계속되는 소프트웨어 컴포넌트들일 수도 있다.

[0113] 일부 실시형태들에서, RMSI CORESET 은 다운링크 시간 슬롯들로 맵핑될 수도 있다. RMSI CORESET 의 다운링크 슬롯들로의 맵핑은 상이한 수비학을 갖는 타임 슬롯들의 유연한 멀티플렉싱뿐만 아니라 유연한 업링크 (UL) 및 다운링크 (DL) 슬롯 스위칭 및 타임 슬롯 내의 UL 및 DL 스위칭을 허용한다. 일부 실시형태들에서, RMSI CORESET 을 DL 슬롯에 맵핑하기 위한 다른 옵션이 있을 수 있다. 예를 들어, 일부 실시형태들에서, RMSI CORESET(들)은 SSB(들)만을 포함하는 다운링크 슬롯들로 맵핑된다. 일부 실시 예들에서, 일부 SS 버스트 세트 패턴들에 대해, RMSI CORESET(들)은 먼저 SSB(들)을 포함하는 다운링크 슬롯들에 맵핑된 다음, SSB(들) 없는 다운링크 슬롯들에 맵핑된다. 일부 실시형태들에서, 일부 SS 버스트 세트 패턴들에 대해, RMSI CORESET(들)은 SSB(들) 없이 다운링크 슬롯들에 맵핑된다.

[0114] 일부 실시형태들에서, RMSI CORESET 의 시간 위치는 SSB 시간 위치에 대하여 결정될 수도 있다. 예를 들어, 일부 실시형태들에서, SSB 타이밍과 RMSI CORESET 타이밍 사이에 일대일 맵핑 또는 다대일 맵핑이 있을 수도 있다. UE 가 PSS/SSS 를 검출하고 PBCH 를 디코딩하면, UE 는 RMSI CORESET들의 타이밍을 추론할 수 있다.

[0115] 일부 실시형태들에서, 시간에서의 RMSI CORESET 위치는 각각의 SSB 위치에 대해 정의될 수도 있다. 일부 실시형태들에서, 시간에서의 RMSI CORESET 위치는 제 1 RMSI CORESET 이 제 1 SSB 및 RMSI CORESET들 사이의 구성된 거리로 정의된 다음 RMSI CORESET 으로 오프셋되도록 정의될 수도 있다. 일부 실시형태들에서, 시간에서의 RMSI CORESET 위치는 RMSI 구성 테이블의 각각의 값에 대한 고정된 위치일 수도 있다. 일부 실시형태들에서, RMSI PDCCH 모니터링 윈도우 (SSB 와 연관된 하나 이상의 RMSI CORESET(들)을 포함함) 타이밍은 대응하는 SSB 타이밍에 대해 정의될 수도 있다. 일 예에서, 제 1 SSB 와 연관된 제 1 RMSI PDCCH 모니터링 윈도우의 시작 타이밍은 제 1 SSB 타이밍의 타이밍에 대하여 정의되고, 다른 SSB들과 연관된 다른 RMSI PDCCH 모니터링 윈도우의 타이밍은 제 1 RMSI PDCCH 모니터링 윈도우의 타이밍에 대하여 정의된다. 연관된 SSB 에 대한 RMSI PDCCH 모니터링 윈도우 사이의 상대적인 타이밍은 RMSI 구성의 일부로서 UE 에 고정되거나 시그널링될 수 있다. RMSI 구성에서 시그널링될 경우, RMSI CORESET 구성과 같은 구성에서의 다른 정보와 공동으로 인코딩 될 수 있다.

[0116] 도 18 은 도 18a 내지 도 18d 의 집합이 6 GHz 미만의 주파수 대역에 대한 RMSI 타이밍 위치들과 SSB 타이밍 위치들 사이의 예시적인 맵핑을 포함하는 완전한 도면을 도시하도록 배열될 수도 있는 방식을 도시한다. 다시 말해서, 도 18 의 상이한 부분들은 도 18a 내지 도 18d 로 도시되고, 도 18 은 도 18a 내지 도 18d 이 완전한 도 18 을 만들기 위해 서로 나란히 배치될 수도 있는 방식의 정확한 배열을 표시한다.

[0117] UE 에 의해 저장될 수도 있는 이를 맵핑들은, UE 가 SSB 가 수신된 시간 심볼들에 기초하여 RMSI CORESET 이 수신되는 시간 심볼들을 결정할 수 있게 한다. 도 18a 내지 도 18d 는 상이한 SSB 및 RMSI CORESET 서브캐리어 간격 (SCS) 조합에 대한 RMSI 타이밍 위치와 SSB 타이밍 위치 사이의 상이한 맵핑을 도시한다.

[0118] 도 18a 에 도시된 맵핑의 각 컬럼은 시간 심볼에 대응한다. 예를 들어, 제 1 컬럼은 시간 심볼 0 에 대응하고, 제 2 컬럼은 시간 심볼 1 에 대응한다. 또한, 각 로우는 상이한 시간 심볼들에서 수신된 RMSI CORESET 또는 SSB 리소스들의 예시를 도시한다. 각각의 시간 슬롯에 14 개의 시간 심볼들이 있기 때문에, 예를 들어, 로우 2 의 컬럼들 0-13 에서의 시간 리소스들의 집성은 하나의 시간 슬롯 (도 18a 및 도 18b 에 도시됨) 에 대응한다. SSB 및 RMSI CORESET 의 SCS들이 30kHz 인 다른 예에서, 로우 13 의 컬럼들 0-13 에서의 시간 리소스들의 집성은 또한 시간 슬롯에 대응한다. 특정 양태들에서, SSB 및 RMSI 의 컨텐츠는 본 명세서의 실시형태들에 따른 RMSI 의 주파수 위치에 기초하여 함께 FDM될 수 있다.

[0119] 예를 들어, SSB 및 RMSI 의 SCS 가 15 kHz 인 실시형태들에서, SSB 시간 심볼과 RMSI CORESET 시간 심볼 사이의 맵핑은 로우들 2-5 로 도시되며, 여기서 제 2 로우는 SSB 시간 심볼의 위치를 도시하고, 로우들 3-5 은 SSB 시간 심볼들과 관련하여 RMSI CORESET 시간 심볼의 위치를 도시한다. 보다 구체적으로, 로우 3 은 RMSI

CORESET 이 1-심볼 길이일 때 RMSI CORESET 시간 심볼과 SSB 시간 심볼 사이의 맵핑을 도시한다. 예를 들어, 제 2 로우는 제 1 시간 슬롯에서의 SSB 시간 심볼들 2-5 및 8-11 을 포함하고 (도 18a 및 도 18b 에 도시됨), 다음 시간 슬롯에서의 SSB 시간 심볼들 2-5 및 8-9 을 포함한다 (통칭하여 SSB 블록 (1810) 으로 도시됨).

[0120] SSB PRB들 (1810) 의 위치에 기초하여, UE 는 RMSI CORESET 슬롯들의 위치를 결정할 수도 있다. 예를 들어, SSB 및 RMSI CORESET 의 SCS들이 15 kHz 인 경우 및 RMSI CORESET 의 지속기간이 하나의 심볼 길이일 때 (도 18a 의 로우 3 에 도시됨), 제 1 시간 슬롯에서의 제 1 RMSI CORESET 시간 심볼의 위치는 제 1 SSB 송신이 시간 심볼들 2-5 을 점유하는 것에 기초하여 시간 심볼 0 이다. 유사하게, 제 2 RMSI CORESET 시간 심볼의 위치는, 동일한 시간 슬롯에서의 SSB 의 제 2 송신이 시간 심볼들 8-11 을 점유할 때, 시간 심볼 1 이다. 그러나, 테이블의 로우 4 에 도시된 것과 같이, RMSI CORESET 이 2 개 심볼 길이인 경우, 제 1 시간 슬롯의 RMSI CORESET 은 시간 심볼 0 및 1 등을 점유한다. 상이한 로우들 (3-5) 은 상이한 시간들 또는 주파수들에서의 송신을 의미하지 않는다. 이들은 RMSI CORESET 이 다양한 심볼 길이들로 송신될 수도 있는 다양한 시나리오를 보여주기 위한 것이다.

[0121] 도 19 는 도 19a 및 도 19b 의 집합이 6 GHz 초파의 주파수 대역에 대한 RMSI 타이밍 위치들과 SSB 타이밍 위치들 사이의 예시적인 맵핑을 포함하는 완전한 도면을 도시하도록 배열될 수도 있는 방식을 도시한다. 도 18 과 유사하게, 도 19 의 맵핑의 각 컬럼은 시간 심볼에 대응한다. 예를 들어, 제 1 컬럼은 시간 심볼 0 에 대응하고, 제 2 컬럼은 시간 심볼 1 에 대응한다. 또한, 각 로우는 상이한 시간 심볼들에서 수신된 RMSI CORESET 및 SSB 리소스들의 예시로서 도시된다. 그러나, SSB 및 RMSI 의 컨텐츠는 본 명세서의 실시형태들에 따른 RMSI 의 주파수 위치에 기초하여 함께 FDM될 수 있다.

[0122] 일 예로서, SSB 의 SCS 와 RMSI 양자가 120kHz 인 경우, SSB 시간 심볼들과 RMSI CORESET 시간 심볼들 간의 맵핑은 SSB 리소스가 RMSI CORESET 리소스들과 함께 FDM될 때 테이블의 로우들 11-14 에 의해 도시되고, SSB 리소스들이 RMSI CORESET 리소스들과 함께 TDM 될 때 테이블의 로우들 16-18 에 의해 도시된다. 예를 들어, SSB 리소스들이 RMSI CORESET 리소스들과 함께 FDM 될 때, SSB 시간 슬롯들에 대해 로우 11 는 SSB 시간 심볼의 위치를 도시하고, 로우 12-14 는 RMSI CORESET 시간 심볼의 위치를 도시한다. 상이한 로우들 (12-14) 은 상이한 시간 또는 주파수에서의 송신을 의미하지 않는다. 이들은 RMSI CORESET 이 다양한 심볼 길이들로 송신될 수도 있는 다양한 시나리오를 보여주기 위한 것이다.

예시적인 OSI CORESET 오프셋 설계

[0124] 브로드캐스트 OSI CORESET 에 대하여, 주파수 위치, 대역폭, 및 수비학과 같은 파라미터들은 대응하는 RMSI CORESET 에 대한 파라미터들과 동일하다. 특정 양태들에서, 이러한 파라미터들은 UE 의 관점에서 셀을 정의하는 모든 SSB 또는 PBCH 블록에서 PBCH 에 의해 구성된 RMSI CORESET들에 대해 동일하다. 그러나, OSI CORESET 주기성은 RMSI CORESET 주기성보다 길 수도 있음을 유의하는 것이 중요하다.

[0125] 따라서, 일부 실시형태들에서, UE 는 주파수 및 시간 도메인에서의 RMSI CORESET 의 위치에 기초하여 주파수 및 시간 도메인에서의 OSI CORESET 의 위치를 결정할 수도 있다. 그러한 실시형태들에서, OSI CORESET 과 RMSI CORESET 사이의 타이밍 오프셋은 (예를 들어, 암시적으로 또는 명시적으로) UE 에 시그널링된다. 암시적 시그널링은 UE 가 SSB 시간 리소스들의 위치에 기초하여 RMSI CORESET 및 OSI CORESET 시간 리소스들 양자의 위치를 추론할 수 있을 때 발생한다. 명시적 시그널링은 UE 가 RMSI CORESET 시간 리소스들의 위치에 기초하여 OSI CORESET 시간 리소스들의 위치를 추론할 수 있을 때 발생한다. 따라서, UE 가 전술한 바와 같이 RMSI PDCCH 를 성공적으로 포착하면, OSI PDCCH 를 포착하기 위한 대응하는 OSI CORESET 타이밍을 추론할 수도 있다. 일부 실시형태들에서, OSI CORESET 의 타이밍은 SSB 타이밍에 대해 정의될 수도 있다. 이 타이밍은 RMSI 에서 UE 로 시그널링되거나 또는 고정될 수도 있다.

[0126] 네트워크는 OSI 에 대한 CORESET 구성을 RMSI 에서 UE 로 구성할 수도 있다. 그러한 구성이 UE 에 시그널링 되지 않으면, UE 는 PBCH 에서 시그널링되는 RMSI 에 대한 CORESET 구성을 사용한다.

[0127] 도 20 은 무선 통신들을 위한 예시적인 동작들 (2000) 을 도시하는 플로우 다이어그램이다. 동작들 (2000) 은 OSI CORESET 주파수 리소스들의 위치를 결정하기 위해 예를 들어, UE (120) 에 의해 수행될 수도 있다. 동작들 (2000) 은 2002 에서, 물리 다운링크 공유 채널 (PDSCH) 에서 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 의 주파수 위치들을 결정함으로써 시작한다. 2004 에서, 동작들 (2000) 은 타입0-PDCCH 공통 탐색 공간 CORESET 의 주파수 위치들에 기초하여, PDSCH 에서 타입0a-물리 다운링크 제어 공통 탐색 공간 CORESET 의 주파수 위치들을 결정함으로써 계속된다. 2006

에서, 동작들 (2000) 은 타입0a-PDCCH 공통 탐색 공간 CORESET 을 수신함으로써 계속된다.

[0128] 도 20a 는 도 20 에 도시된 동작들 중 하나 이상과 같은, 본원에 개시된 기술들에 대한 동작들을 수행하도록 구성된 다양한 컴포넌트들 (예를 들어, 수단 플러스 기능 컴포넌트들에 대응함) 을 포함할 수 있는 무선 통신 디바이스 (2000A) 를 도시한다. 통신 디바이스 (2000A) 는 송수신기 (2012) 에 커플링된 프로세싱 시스템 (2014) 을 포함한다. 송수신기 (2012) 는 통신 디바이스 (2000A) 에 대한 신호들을 안테나 (2013) 를 통해 송신 및 수신하도록 구성된다. 프로세싱 시스템 (2014) 은 프로세싱 신호 등과 같은 통신 디바이스 (2000A) 에 대한 프로세싱 기능들을 수행하도록 구성될 수도 있다.

[0129] 프로세싱 시스템 (2014) 은 버스 (2021) 를 통해 컴퓨터 판독가능 매체/메모리 (2011) 에 커플링된 프로세서 (2009) 를 포함한다. 특정 양태들에서, 컴퓨터 판독가능 매체/메모리 (2011) 는 프로세서 (2009) 에 의해 실행될 때, 프로세서 (2009) 가 도 20 에 도시된 동작들 중 하나 이상 또는 본 명세서에서 논의된 다양한 기술들을 수행하기 위한 다른 동작들을 수행하게 하는 명령들을 저장하도록 구성된다.

[0130] 특정 양태들에서, 프로세싱 시스템 (2014) 은 도 20 의 2002 에서 예시된 동작들 중 하나 이상을 수행하기 위한 결정 컴포넌트 (2020) 를 더 포함한다. 추가로, 프로세싱 시스템 (2014) 은 도 20 의 2004 에서 예시된 동작들 중 하나 이상을 수행하기 위한 결정 컴포넌트 (2022) 를 포함한다. 또한, 프로세싱 시스템 (2014) 은 도 20 의 2006 에서 예시된 동작들 중 하나 이상을 수행하기 위한 수신 컴포넌트 (2024) 를 포함한다.

[0131] 결정 컴포넌트 (2020), 결정 컴포넌트 (2022) 및 수신 컴포넌트 (2024) 는 버스 (2021) 를 통해 프로세서 (2009) 에 커플링될 수도 있다. 특정의 양태들에서, 결정 컴포넌트 (2020), 결정 컴포넌트 (2022) 및 수신 컴포넌트 (2024) 는 하드웨어 회로들일 수도 있다. 특정 양태들에서, 결정 컴포넌트 (2020), 결정 컴포넌트 (2022) 및 수신 컴포넌트 (2024) 는 프로세서 (2009) 상에서 실행되고 계속되는 소프트웨어 컴포넌트들일 수도 있다.

[0132] 도 21 은 무선 통신들을 위한 예시적인 동작들 (2100) 을 도시하는 플로우 다이어그램이다. 동작들 (2000) 은 OSI CORESET 시간 리소스들의 위치를 결정하기 위해 예를 들어, UE (예를 들어, UE (120)) 에 의해 수행될 수도 있다. 동작들 (2000) 은 2002 에서, 물리 다운링크 공유 채널 (PDSCH) 에서 나머지 최소 시스템 정보 (RMSI) 제어 리소스 세트 (CORESET) 의 시간 위치들을 결정함으로써 시작한다. 2004 에서, 동작들 (2000) 은 RMSI CORESET 의 시간 및 주파수 위치들에 기초하여 PDSCH 에서 다른 시스템 정보 (OSI) CORESET 의 시간 위치들을 결정함으로써 계속된다. 2006 에서, 동작들 (2000) 은 OSI 를 수신함으로써 계속된다.

[0133] 도 21a 는 도 21 에 도시된 동작들 중 하나 이상과 같은, 본원에 개시된 기술들에 대한 동작들을 수행하도록 구성된 다양한 컴포넌트들 (예를 들어, 수단 플러스 기능 컴포넌트들에 대응함) 을 포함할 수 있는 무선 통신 디바이스 (2100A) 를 도시한다. 통신 디바이스 (2100A) 는 송수신기 (2112) 에 커플링된 프로세싱 시스템 (2114) 을 포함한다. 송수신기 (2112) 는 통신 디바이스 (2100A) 에 대한 신호들을 안테나 (2113) 를 통해 송신 및 수신하도록 구성된다. 프로세싱 시스템 (2114) 은 프로세싱 신호 등과 같은 통신 디바이스 (2100A) 에 대한 프로세싱 기능들을 수행하도록 구성될 수도 있다.

[0134] 프로세싱 시스템 (2114) 은 버스 (2121) 를 통해 컴퓨터 판독가능 매체/메모리 (2111) 에 커플링된 프로세서 (2109) 를 포함한다. 특정 양태들에서, 컴퓨터 판독가능 매체/메모리 (2111) 는 프로세서 (2109) 에 의해 실행될 때, 프로세서 (2109) 가 도 21 에 도시된 동작들 중 하나 이상 또는 본 명세서에서 논의된 다양한 기술들을 수행하기 위한 다른 동작들을 수행하게 하는 명령들을 저장하도록 구성된다.

[0135] 특정 양태들에서, 프로세싱 시스템 (2114) 은 도 21 의 2102 에서 예시된 동작들 중 하나 이상을 수행하기 위한 결정 컴포넌트 (2120) 를 더 포함한다. 추가로, 프로세싱 시스템 (2114) 은 도 21 의 2104 에서 예시된 동작들 중 하나 이상을 수행하기 위한 결정 컴포넌트 (2122) 를 포함한다. 또한, 프로세싱 시스템 (2114) 은 도 21 의 2106 에서 예시된 동작들 중 하나 이상을 수행하기 위한 수신 컴포넌트 (2124) 를 포함한다.

[0136] 결정 컴포넌트 (2120), 결정 컴포넌트 (2122) 및 수신 컴포넌트 (2124) 는 버스 (2121) 를 통해 프로세서 (2109) 에 커플링될 수도 있다. 특정의 양태들에서, 결정 컴포넌트 (2120), 결정 컴포넌트 (2122) 및 수신 컴포넌트 (2124) 는 하드웨어 회로들일 수도 있다. 특정 양태들에서, 결정 컴포넌트 (2120), 결정 컴포넌트 (2122) 및 수신 컴포넌트 (2124) 는 프로세서 (2109) 상에서 실행되고 계속되는 소프트웨어 컴포넌트들일 수도 있다.

[0137] 전술한 실시형태들 UE 에 의해 수행되는 동작들과 관련된다. 그러나, 도 22 는 기지국에 의해 수행되는 동

작들을 설명한다.

[0138] 도 22 은 무선 통신들을 위한 예시적인 동작들 (2200) 을 도시하는 플로우 다이어그램이다. 동작들 (2200) 은, 예를 들어, BS (예를 들어, BS (110)) 에 의해 수행될 수도 있다. 동작들 (2200) 은 2202 에서, 동기화 신호 블록 (SSB) 을 사용자 장비로 송신함으로써 시작하며, 상기 SSB 는 타입0-물리 다운링크 제어 채널 (PDCCH) 공통 탐색 공간 제어 리소스 세트 (CORESET) 구성 및 물리 리소스 블록 (PRB) 그리드 오프셋을 갖는 물리 브로드캐스트 채널 (PBCH) 을 포함하고, 타입0-PDCCH 공통 탐색 공간 CORESET 구성은 SSB 의 PRB들의 주파수 위치들에 대한 타입0-PDCCH 공통 탐색 공간 CORESET 리소스 블록들 (PRB들) 의 주파수 위치들과 관련된 하나 이상의 오프셋들에 대응하는 하나 이상의 오프셋 값들을 표시하는 표시를 포함한다. 2204 에서, 동작들 (2000) 은, UE 에 의한 수신을 위해 타입0-PDCCH 공통 탐색 공간 CORESET 에서의 타입0-PDCCH 를 송신함으로써 계속된다.

[0139] 도 22a 는 도 22 에 도시된 동작들 중 하나 이상과 같은, 본원에 개시된 기술들에 대한 동작들을 수행하도록 구성된 다양한 컴포넌트들 (예를 들어, 수단 플러스 기능 컴포넌트들에 대응함) 을 포함할 수 있는 무선 통신 디바이스 (2200A) 를 도시한다. 통신 디바이스 (2200A) 는 송수신기 (2212) 에 커플링된 프로세싱 시스템 (2214) 을 포함한다. 송수신기 (2212) 는 통신 디바이스 (2200A) 에 대한 신호들을 안테나 (2213) 를 통해 송신 및 수신하도록 구성된다. 프로세싱 시스템 (2214) 은 프로세싱 신호 등과 같은 통신 디바이스 (2200A) 에 대한 프로세싱 기능들을 수행하도록 구성될 수도 있다.

[0140] 프로세싱 시스템 (2214) 은 버스 (2221) 를 통해 컴퓨터 판독가능 매체/메모리 (2211) 에 커플링된 프로세서 (2209) 를 포함한다. 특정 양태들에서, 컴퓨터 판독가능 매체/메모리 (2211) 는 프로세서 (2209) 에 의해 실행될 때, 프로세서 (2209) 가 도 22 에 도시된 동작들 중 하나 이상 또는 본 명세서에서 논의된 다양한 기술들을 수행하기 위한 다른 동작들을 수행하게 하는 명령들을 저장하도록 구성된다.

[0141] 특정 양태들에서, 프로세싱 시스템 (2214) 은 도 22 의 2202 및 2204 에서 예시된 동작들 중 하나 이상을 수행하기 위한 송신 컴포넌트 (2220) 를 더 포함한다.

[0142] 송신 컴포넌트 (2220) 는 버스 (2221) 를 통해 프로세서 (2209) 에 커플링될 수 있다. 특정 양태들에서, 송신 컴포넌트 (2220) 는 하드웨어 회로들일 수도 있다. 특정 양태들에서, 송신 컴포넌트 (2220) 는 프로세서 (2209) 상에서 실행되고 계속되는 소프트웨어 컴포넌트일 수 있다.

[0143] 본원에 개시된 방법들은 상술된 방법을 달성하기 위한 하나 이상의 단계들 또는 액션들을 포함한다. 방법 단계들 및/또는 액션들은 청구항들의 범위를 벗어나지 않으면서 서로 상호 교환될 수도 있다. 즉, 단계들 또는 액션들의 특정 순서가 명시되지 않으면, 특정 단계들 및/또는 액션들의 순서 및/또는 사용은 청구항들의 범위로부터 벗어남이 없이 수정될 수도 있다.

[0144] 본원에 사용된 것과 같이, 항목들의 리스트 "중 적어도 하나" 를 나타내는 어구는, 단일 멤버들을 포함한 그러한 아이템들의 임의의 조합을 나타낸다. 일 예로서, "a, b, 또는 c 중 적어도 하나" 는, a, b, c, a-b, a-c, b-c, 및 a-b-c, 뿐만 아니라 다수의 동일한 엘리먼트와의 임의의 조합들 (예컨대, a-a, a-a-a, a-a-b, a-a-c, a-b-b, a-c-c, b-b, b-b-b, b-b-c, c-c, 및 c-c-c 또는 a, b, 및 c 의 임의의 다른 정렬) 을 커버하도록 의도된다.

[0145] 본원에서 이용되는 바와 같이, 용어 "결정하는" 은 매우 다양한 액션들을 망라한다. 예를 들어, "결정하는 것" 은 계산하는 것, 컴퓨팅하는 것, 프로세싱하는 것, 도출하는 것, 조사하는 것, 루업하는 것 (예를 들어, 테이블, 데이터베이스 또는 다른 데이터 구조에서 루업하는 것), 확인하는 것 등을 포함할 수도 있다. 또한, "결정하는" 은 수신하는 (예를 들면, 정보를 수신하는), 액세스하는 (메모리의 데이터에 액세스하는) 등을 포함할 수 있다. 또한, "결정하는" 은 해결하는, 선택하는, 고르는, 확립하는 등을 포함할 수 있다.

[0146] 이전 설명은 임의의 당업자가 여러 본원에서 설명하는 양태들을 실시할 수 있도록 하기 위해서 제공된다. 이들 양태들에 대한 다양한 수정들이 당업자에게 손쉽게 분명해질 것이고, 본원에 정의된 일반 원리들은 다른 양태들에 적용될 수도 있다. 따라서, 청구항들은 본 명세서에 보여진 양태들에 한정되는 것으로 의도된 것이 아니라, 언어 청구항과 부합하는 전체 범위가 부여되어야 하고, 단수형 엘리먼트에 대한 언급은, 특별히 그렇게 언급되지 않았으면 "하나 및 오직 하나만" 을 의미하도록 의도된 것이 아니라 오히려 "하나 이상" 을 의미하도록 의도된다. 명확하게 달리 서술되지 않으면, 용어 "일부" 는 하나 이상을 지칭한다. 당업자들에게 알려져 있거나 또는 추후 알려지는, 본 개시물을 통해서 설명한 여러 양태들의 엘리먼트들에 대한 모든 구조적 및 기능적 균등물들이 본원에 참조로 명백히 포함되며, 청구항들에 의해 포괄되도록 의도된다. 또한, 본원

에서 개시된 어떤 것도 이런 개시가 청구항들에 명시적으로 인용되는지에 상관없이, 대중에 지정되도록 의도된 것이 아니다. 그 엘리먼트가 어구 "하는 수단"을 이용하여 명백히 언급되지 않는 한, 또는 방법 청구항의 경우 그 엘리먼트가 어구 "하는 단계"로 언급되어 있지 않는 한 어떠한 청구항 요소도 35 U.S.C. § 112, 제 6 장의 규정 하에서 해석되지 않아야 한다.

[0147] 상기 설명된 방법들의 다양한 동작들은 대응하는 기능들을 수행 가능한 임의의 적절한 수단에 의해 수행될 수도 있다. 그 수단은, 회로, 주문형 집적 회로 (ASIC) 또는 프로세서를 포함하지만 이에 한정되지 않는 다양한 하드웨어 및/또는 소프트웨어 컴포넌트(들) 및/또는 모듈(들)을 포함할 수도 있다. 일반적으로, 도면들에 도시된 동작들이 있는 경우, 이를 동작들은 유사한 도면 부호를 갖는 대응하는 카운터파트의 기능식 수단 컴포넌트들을 가질 수도 있다.

[0148] 본 개시와 관련하여 설명된 다양한 예시적인 논리 블록들, 모듈들, 및 회로들은 범용 프로세서, 디지털 신호 프로세서 (DSP), 주문형 집적회로 (ASIC), 필드 프로그래밍가능 게이트 어레이 신호 (FPGA) 또는 다른 프로그래밍 가능 로직 디바이스 (PLD), 이산 게이트 또는 트랜지스터 로직, 이산 하드웨어 컴포넌트들, 또는 본 명세서에서 설명된 기능들을 수행하도록 설계된 이들의 임의의 조합으로 구현 또는 수행될 수도 있다. 범용 프로세서는 마이크로프로세서일 수도 있지만, 대안적으로, 그 프로세서는 임의의 상업적으로 입수가능한 프로세서, 제어기, 마이크로 제어기, 또는 상태 머신일 수도 있다. 프로세서는 또한, 컴퓨팅 디바이스들의 조합, 예를 들어, DSP 와 마이크로프로세서의 조합, 다수의 마이크로프로세서들, DSP 코어와 결합된 하나 이상의 마이크로프로세서들, 또는 임의의 기타 다른 구성물로서 구현될 수도 있다.

[0149] 하드웨어에서 구현되면, 예시적인 하드웨어 구성은 디바이스에 프로세싱 시스템을 포함할 수도 있다. 프로세싱 시스템은 버스 아키텍처로 구현될 수도 있다. 버스는 프로세싱 시스템의 특정 응용 및 전체 설계 제약들에 따라 임의의 수의 상호접속 버스 및 브리지들을 포함할 수도 있다. 버스는 프로세서, 멀티 판독가능 매체들, 및 버스 인터페이스를 포함하는 다양한 회로들을 함께 링크시킬 수도 있다. 버스 인터페이스는 네트워크 어댑터를 버스를 통해 처리 시스템에 연결하는 데 사용될 수 있습니다. 네트워크 어댑터는 PHY 계층의 신호 처리 기능을 구현하는 데 사용될 수 있습니다. 사용자 단말 (120) (도 1 참조)의 경우에, 사용자 인터페이스 (예컨대, 키패드, 디스플레이, 마우스, 조이스틱 등)는 또한 버스에 접속될 수도 있다. 버스는 또한, 당업계에 널리 공지되고 따라서 어떠한 추가로 설명되지 않을 타이밍 소스들, 주변기기들, 전압 레귤레이터들, 전력 관리 회로들 등과 같은 다양한 다른 회로들을 링크시킬 수도 있다. 프로세서는 하나 이상의 범용 및/또는 특수목적 프로세서들로 구현될 수도 있다. 예들은 마이크로프로세서들, 마이크로 제어기들, DSP 프로세서들, 및 소프트웨어를 실행할 수 있는 다른 회로를 포함한다. 당업자라면, 전체 시스템에 부과되는 설계 제약 및 특정 응용들에 따라 처리 시스템을 위한 설명된 기능성을 구현하기 위한 최선의 방법을 인식할 것이다.

[0150] 소프트웨어에서 구현된다면, 그 기능들은 하나 이상의 명령들 또는 코드로서 컴퓨터 판독가능 매체 상으로 저장 또는 전송될 수도 있다. 소프트웨어는, 소프트웨어, 펌웨어, 미들웨어, 마이크로코드, 하드웨어 디스크립션 언어, 또는 기타 등등으로서 지정되든 아니든, 명령들, 데이터, 또는 이들의 임의의 조합을 의미하도록 넓게 해석될 것이다. 컴퓨터 판독가능 매체는 일 장소로부터 다른 장소로의 컴퓨터 프로그램의 전송을 가능하게 하는 임의의 매체를 포함하는 통신 매체 및 컴퓨터 저장 매체 양자 모두를 포함한다. 프로세서는 버스를 관리하는 것, 및 멀티 판독가능 저장 매체 상에 저장된 소프트웨어 모듈의 실행을 포함한 일반 프로세싱을 책임질 수도 있다. 컴퓨터 판독가능 저장 매체는 프로세서가 저장 매체로부터 정보를 판독하고 저장 매체에 정보를 기록할 수 있도록 프로세서에 커플링될 수도 있다. 대안으로, 저장 매체는 프로세서와 일체형일 수도 있다.

일 예로, 멀티 판독가능 매체들은, 모두가 버스 인터페이스를 통해 프로세서에 의해 액세스될 수도 있는, 송신 라인, 데이터에 의해 변조된 캐리어 파, 및/또는 무선 노드와는 별개인 명령들을 저장하고 있는 컴퓨터 판독 가능 저장 매체를 포함할 수도 있다. 대안적으로, 또는 부가적으로, 멀티-판독가능 매체들 또는 그 임의의 부분은, 캐시 및/또는 일반 레지스터 파일들로 있을 수도 있는 경우와 같이, 프로세서에 통합될 수도 있다. 멀티 판독가능 저장 매체의 예들은, 예로서, RAM (랜덤 액세스 메모리), 플래시 메모리, ROM (판독 전용 메모리), PROM (프로그램가능 판독 전용 메모리), EPROM (소거가능한 프로그램가능 판독 전용 메모리), EEPROM (전기적으로 소거가능한 프로그램가능 판독 전용 메모리), 레지스터들, 자기 디스크들, 광학 디스크들, 하드 드라이브들, 또는 임의의 다른 적합한 저장 매체, 또는 이들의 임의의 조합을 포함할 수도 있다. 멀티 판독가능 매체는 컴퓨터 프로그램 제품에 수록될 수도 있다.

[0151] 소프트웨어 모듈은 단일 명령 또는 다수의 명령들을 포함할 수도 있으며, 수개의 상이한 코드 세그먼트들에 걸쳐, 상이한 프로그램들 사이에, 및 다중의 저장 매체에 걸쳐 분산될 수도 있다. 컴퓨터 판독가능 매체들은

다수의 소프트웨어 모듈들을 포함할 수도 있다. 소프트웨어 모듈들은, 프로세서와 같은 장치에 의해 실행될 경우, 프로세싱 시스템으로 하여금 다양한 기능들을 수행하게 하는 명령들을 포함한다. 소프트웨어 모듈들은 송신 모듈 및 수신 모듈을 포함할 수도 있다. 각각의 소프트웨어 모듈은 단일 저장 디바이스에 상주하거나 또는 다수의 저장 디바이스들에 걸쳐 분산될 수도 있다. 예로서, 소프트웨어 모듈은 트리거링 이벤트가 발생할 때 하드 드라이브로부터 RAM 으로 로딩될 수도 있다. 소프트웨어 모듈의 실행 동안, 프로세서는 액세스 속도를 증가시키기 위해 캐시로 명령들의 일부를 로딩할 수도 있다. 하나 이상의 캐시 라인들은 그 후 프로세서에 의한 실행을 위해 범용 레지스터 파일로 로딩될 수도 있다. 이하에서 소프트웨어 모듈의 기능성을 참조할 때, 이러한 기능성은 소프트웨어 모듈로부터 명령들을 실행할 때 프로세서에 의해 구현되는 것으로 이해될 것이다.

[0152] 또한, 임의의 커넥션은 컴퓨터 판독가능 매체로서 적절히 칭해진다. 예를 들어, 동축 케이블, 광섬유 케이블, 꼬임쌍선, 디지털 가입자 라인 (DSL), 또는 적외선 (IR), 무선, 및 마이크로파와 같은 무선 기술들을 이용하여 웹사이트, 서버, 또는 다른 원격 소스로부터 소프트웨어가 송신된다면, 동축 케이블, 광섬유 케이블, 꼬임쌍선, DSL, 또는 적외선, 무선, 및 마이크로파와 같은 무선 기술들은 매체의 정의에 포함된다. 본 명세서에서 사용된 바와 같이, 디스크 (disk) 및 디스크 (disc) 는 컴팩트 디스크 (CD), 레이저 디스크, 광학 디스크, 디지털 다기능 디스크 (DVD), 플로피 디스크 및 블루레이® 디스크를 포함하며, 여기서, 디스크 (disk) 들은 통상적으로 데이터를 자기적으로 재생하지만 디스크 (disc) 들은 레이저들을 이용하여 데이터를 광학적으로 재생한다. 따라서, 일부 양태들에 있어서, 컴퓨터 판독가능 매체는 비-일시적인 컴퓨터 판독가능 매체 (예를 들어, 유형의 매체) 를 포함할 수도 있다. 부가적으로, 다른 양태들에 대해, 컴퓨터 판독가능 매체는 일시적인 컴퓨터 판독가능 매체 (예를 들어, 신호) 를 포함할 수도 있다. 위의 조합들도 컴퓨터 판독가능 매체들의 범위 내에 포함되어야 한다.

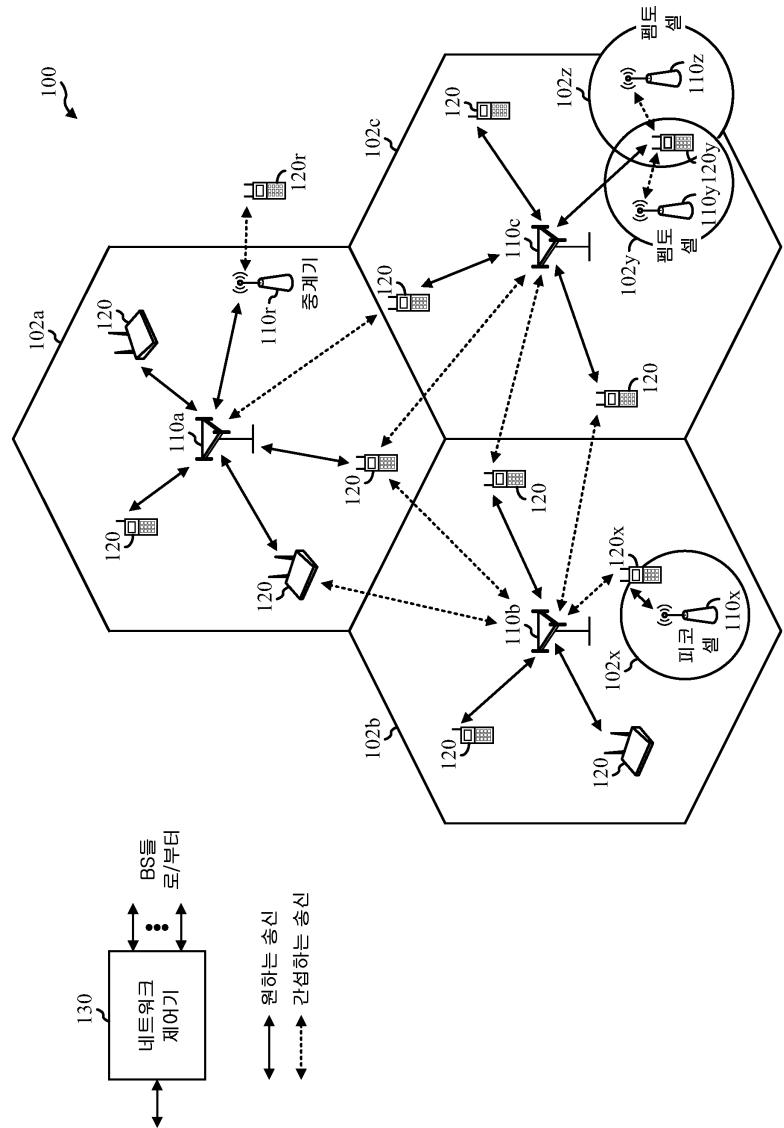
[0153] 따라서, 특정 양태들은, 본 명세서에서 제시된 동작들을 수행하기 위한 컴퓨터 프로그램 제품을 포함할 수도 있다. 예를 들어, 그러한 컴퓨터 프로그램 제품은 명령들이 저장된 (및/또는 인코딩된) 컴퓨터 판독가능 매체를 포함할 수도 있으며, 그 명령들은 본 명세서에서 설명된 동작들을 수행하기 위해 하나 이상의 프로세서들에 의해 실행가능하다. 예를 들어, 본 명세서에 기술되고 도 11, 도 17, 도 17, 및 도 20 에 도시된 동작을 수행하기 위한 명령들.

[0154] 게다가, 본 명세서에서 설명된 방법들 및 기법들을 수행하기 위한 모듈들 및/또는 다른 적절한 수단은 적용가능할 때 사용자 단말기 및/또는 기지국에 의해 다운로드 및/또는 다르게는 획득될 수 있다는 것을 알아야 한다. 예를 들어, 이러한 디바이스는 본 명세서에서 설명된 방법들을 수행하기 위한 수단의 전송을 용이하게 하기 위해 서버에 커플링될 수 있다. 대안적으로, 본 명세서에 기재된 다양한 방법들이 저장 수단 (예를 들어, RAM, ROM, 컴팩트 디스크 (CD) 나 플로피 디스크와 같은 물리적 저장 매체 등) 을 통해 제공될 수도 있어서, 사용자 단말기 및/또는 기지국은 디바이스에 저장 수단을 커플링 또는 제공할 시에 다양한 방법들을 획득할 수 있다. 더욱이, 본 명세서에서 설명된 방법들 및 기술들을 디바이스에 제공하기 위한 임의의 다른 적합한 기술이 활용될 수 있다.

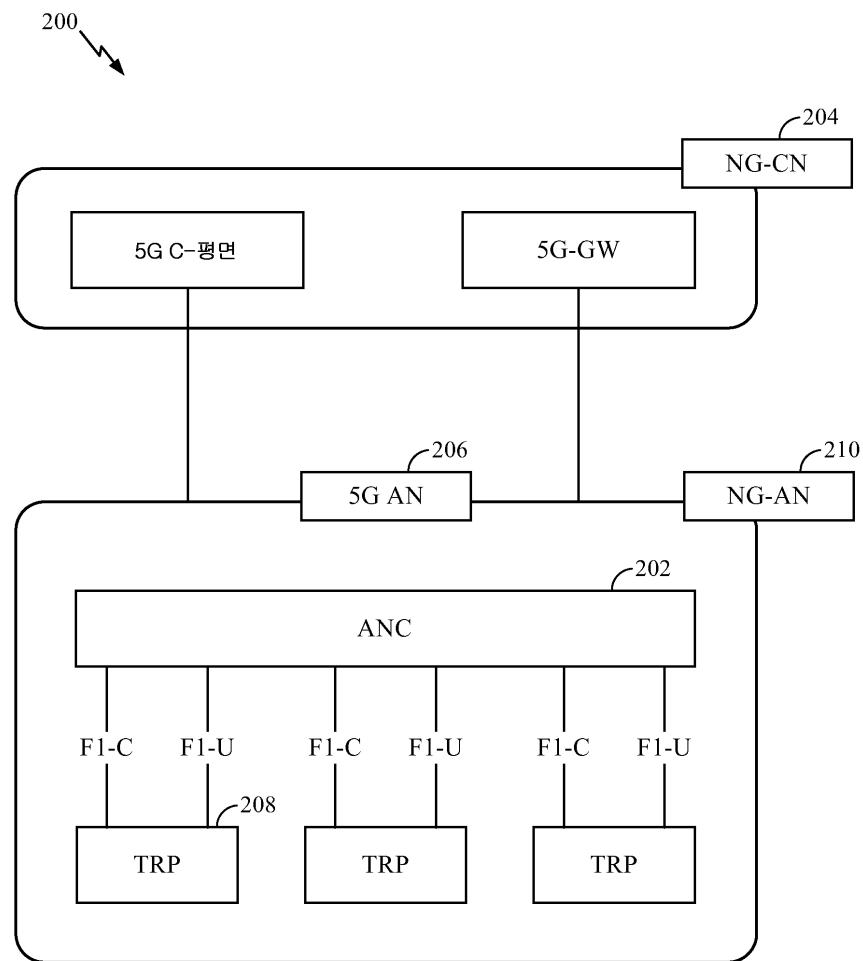
[0155] 청구항들은 위에 예시된 바로 그 구성 및 컴포넌트들에 한정되지 않는다는 것이 이해되어야 한다. 청구항들의 범위로부터 이탈함이 없이, 위에서 설명된 방법 및 장치의 배열, 동작 및 상세들에서 다양한 수정들, 변경들 및 변형들이 이루어질 수도 있다.

도면

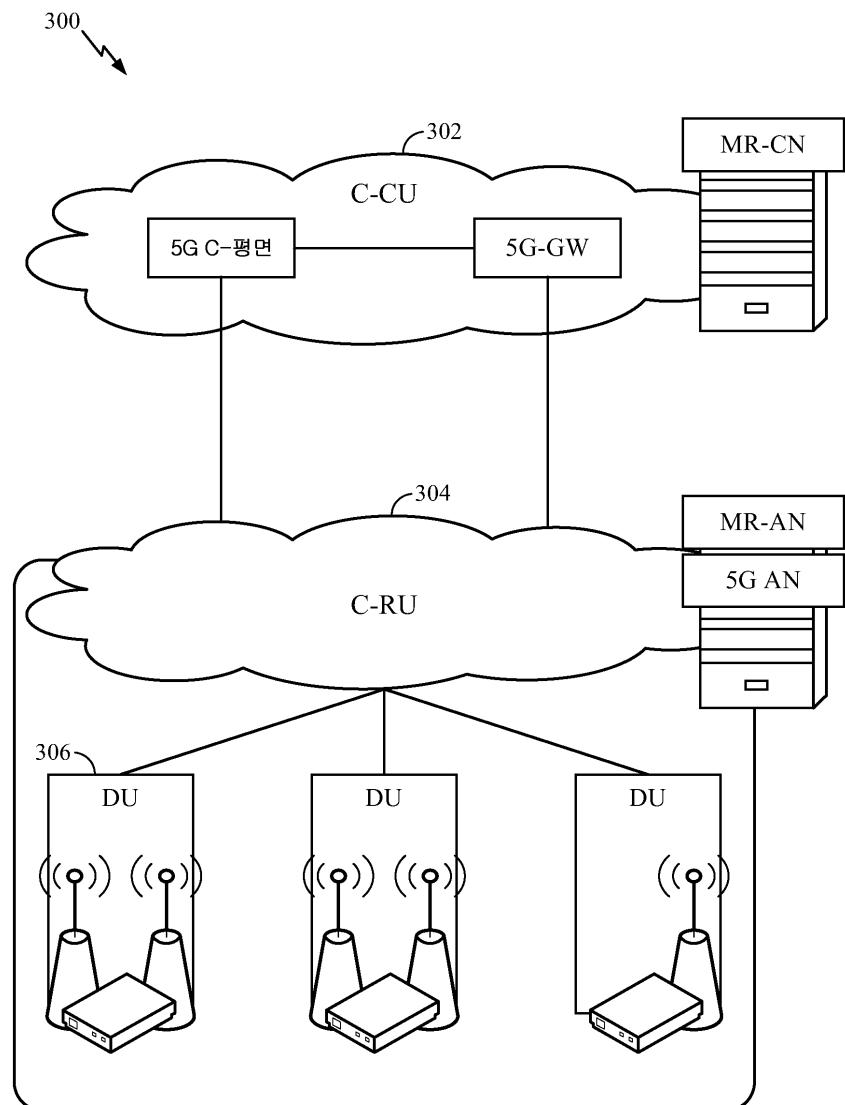
도면1



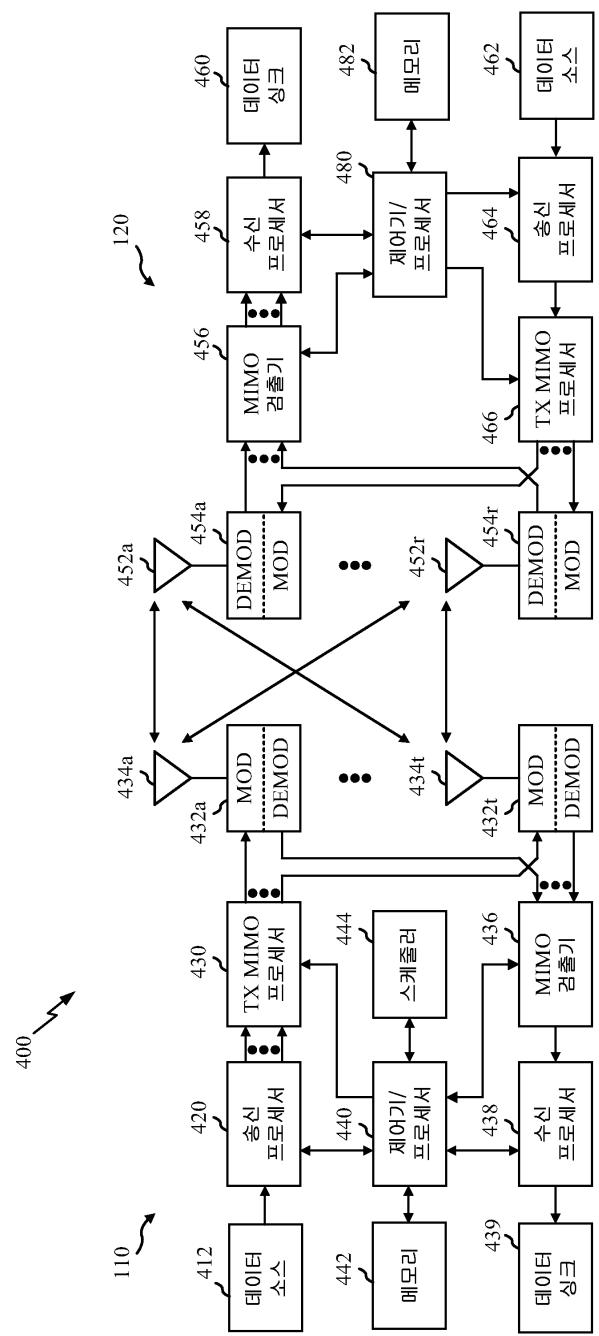
도면2



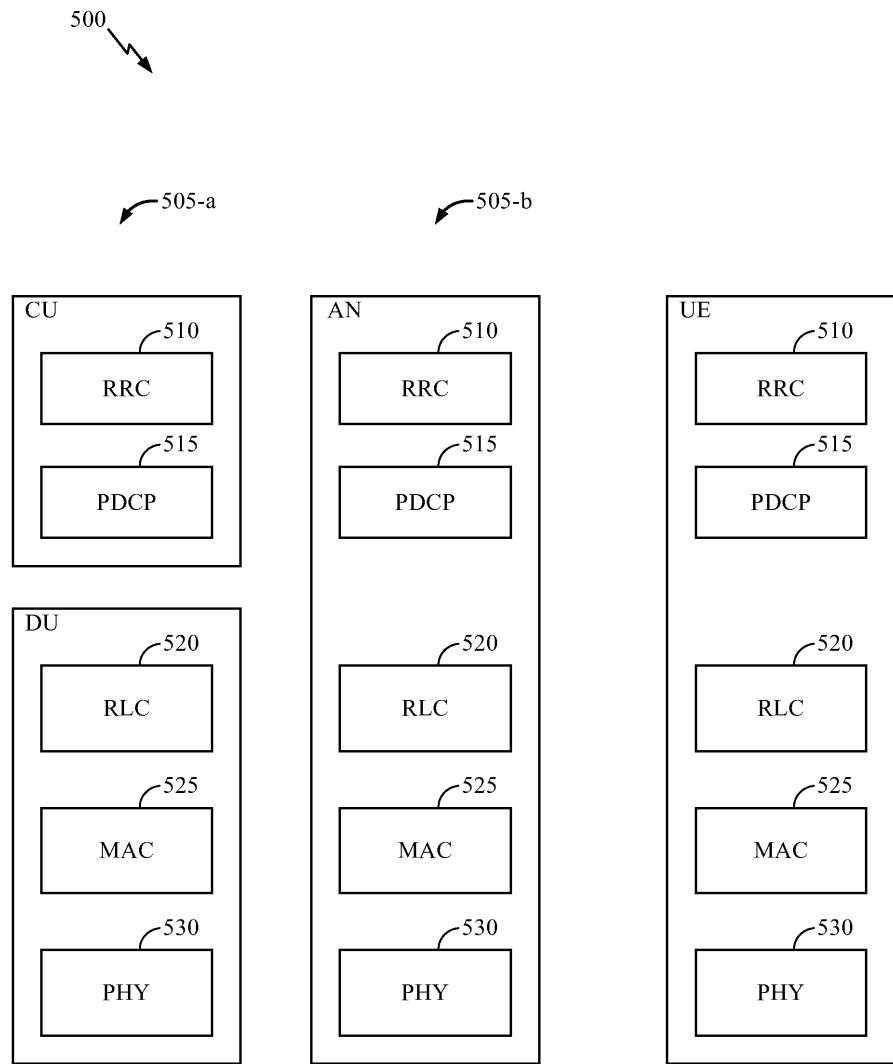
도면3



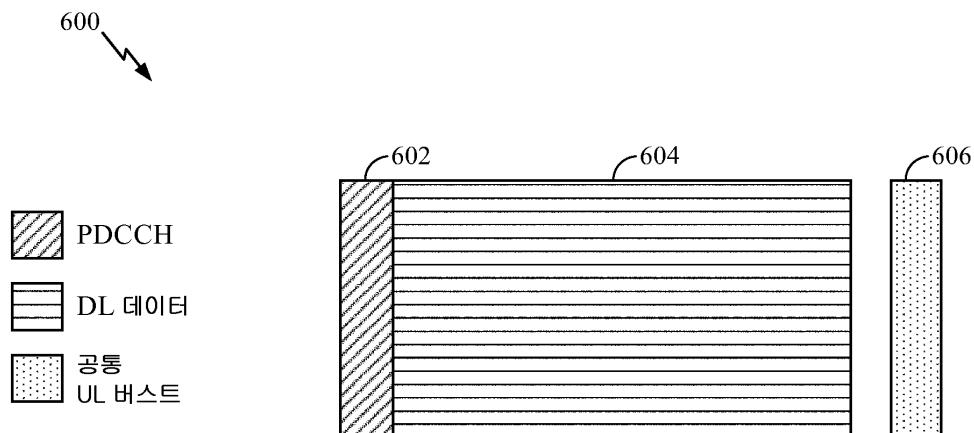
도면4



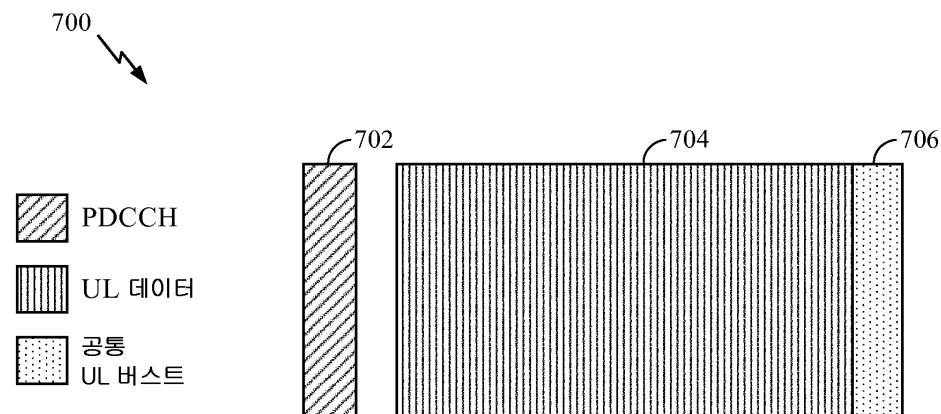
도면5



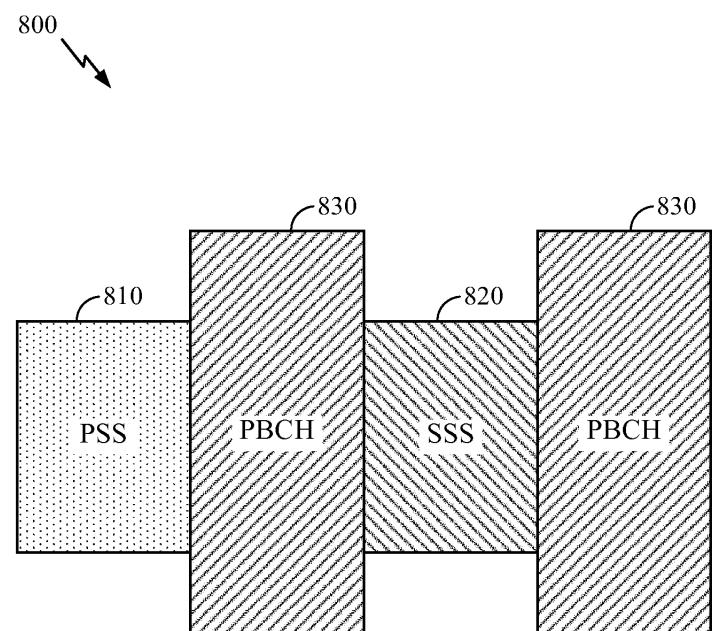
도면6



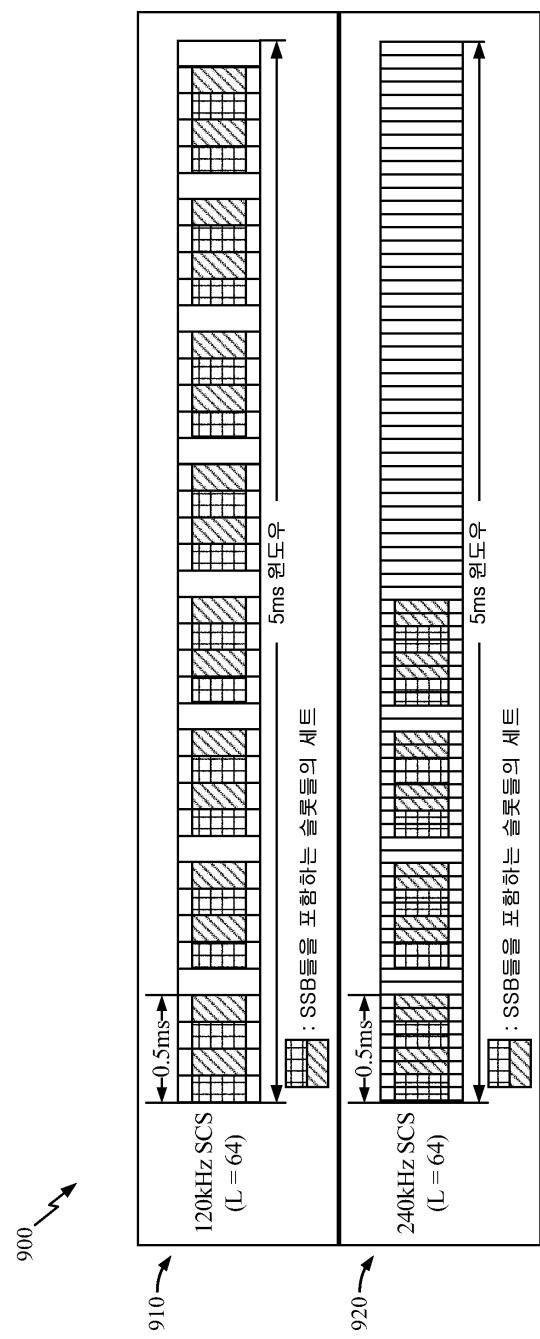
도면7



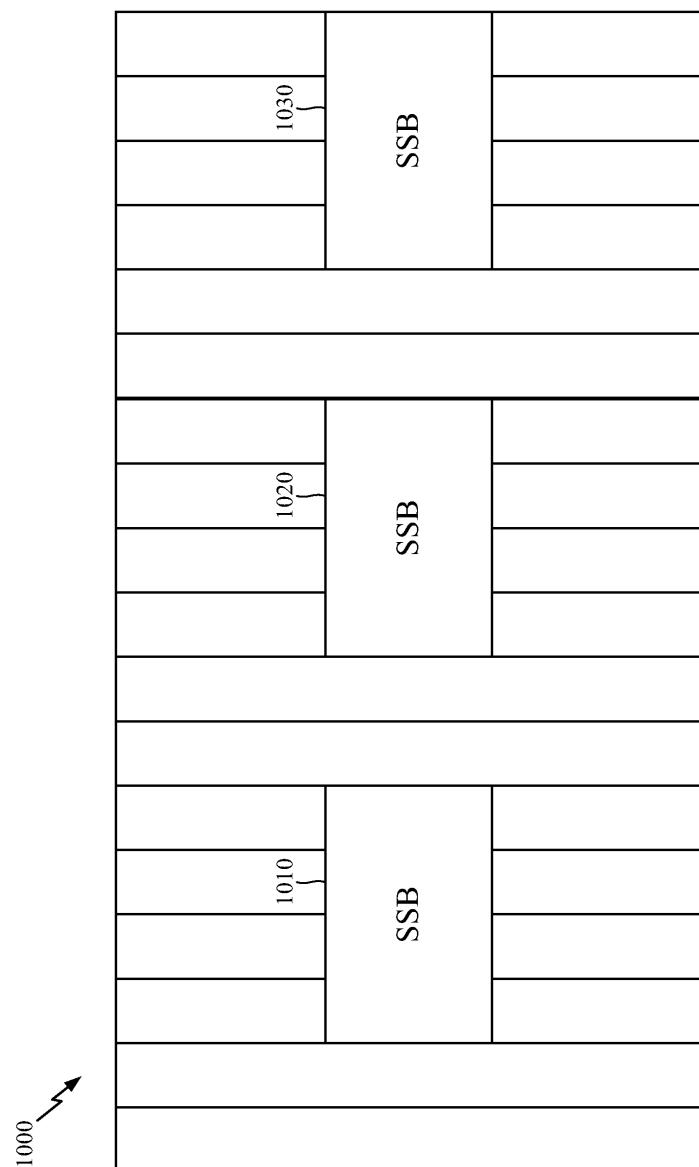
도면8



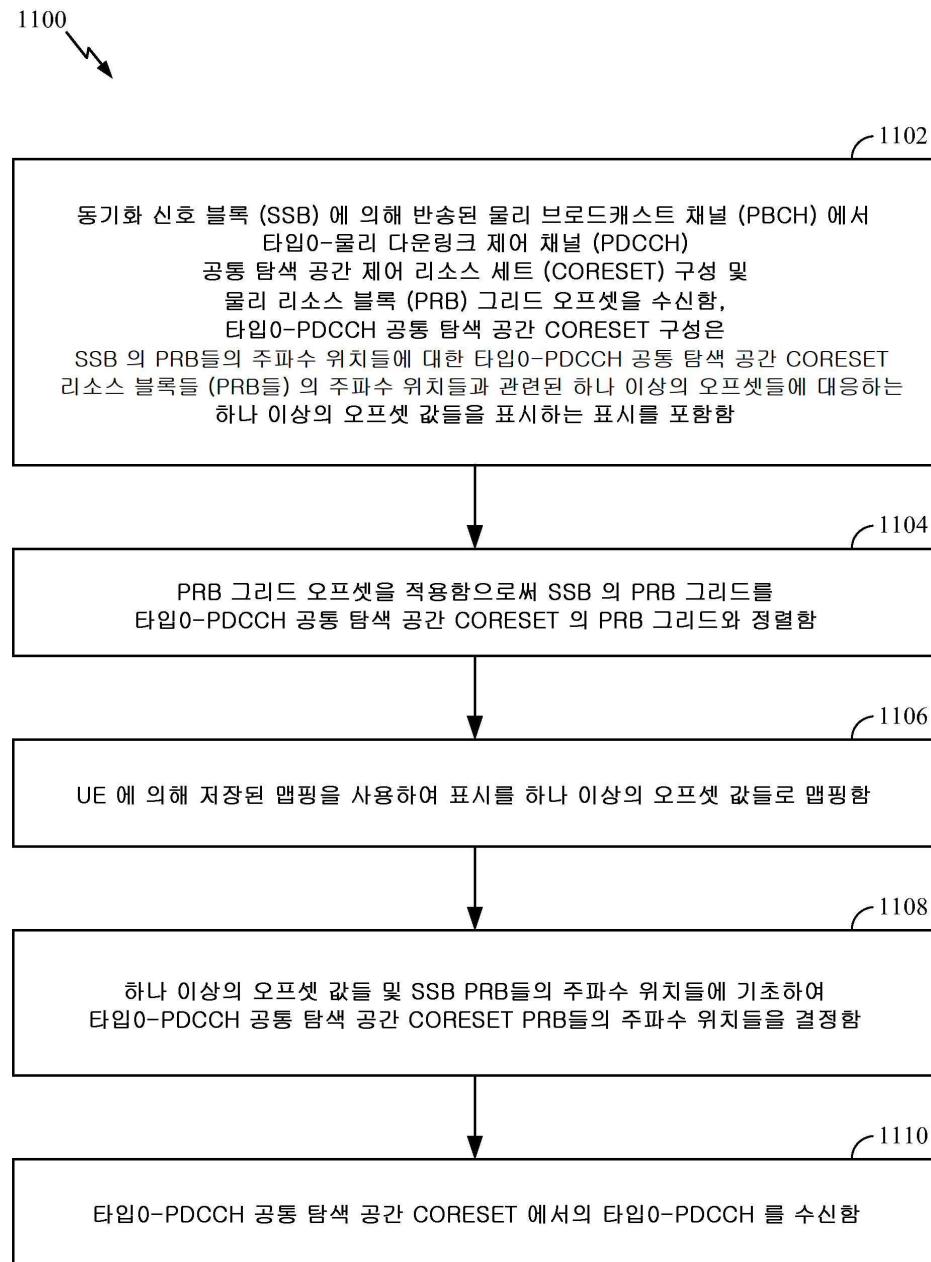
도면9



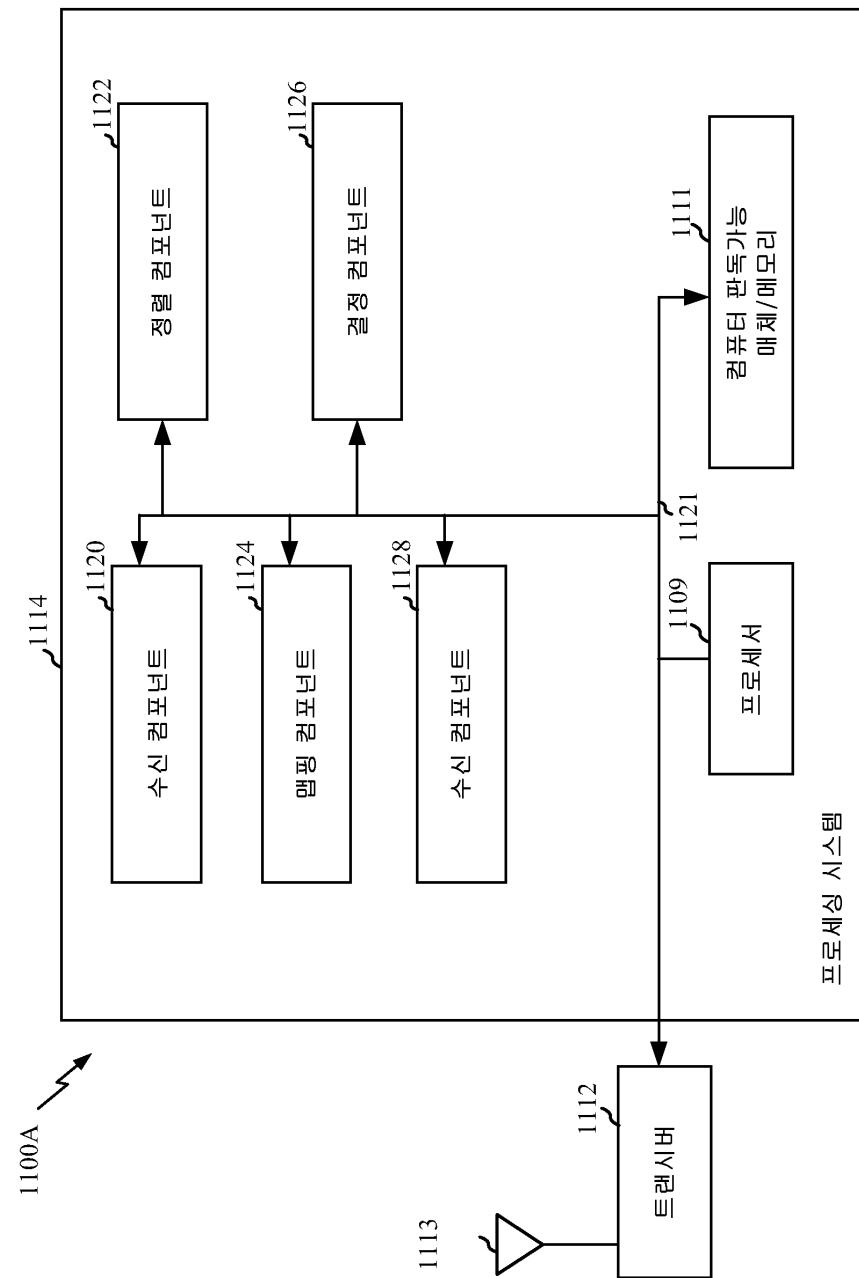
도면 10



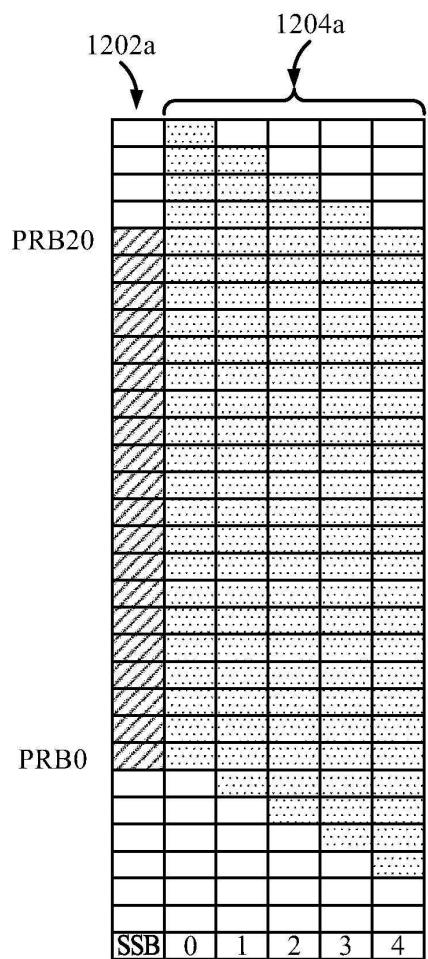
도면11



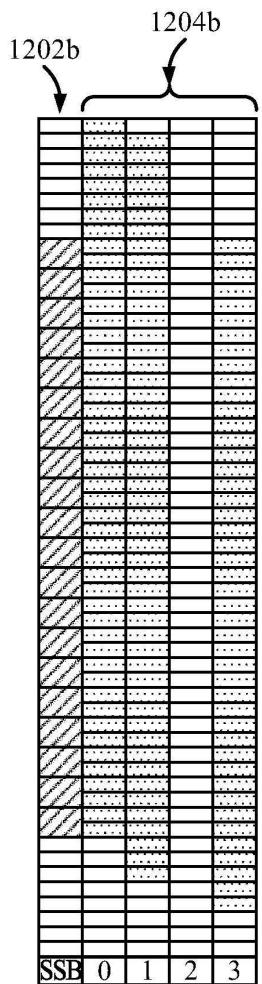
도면 11a



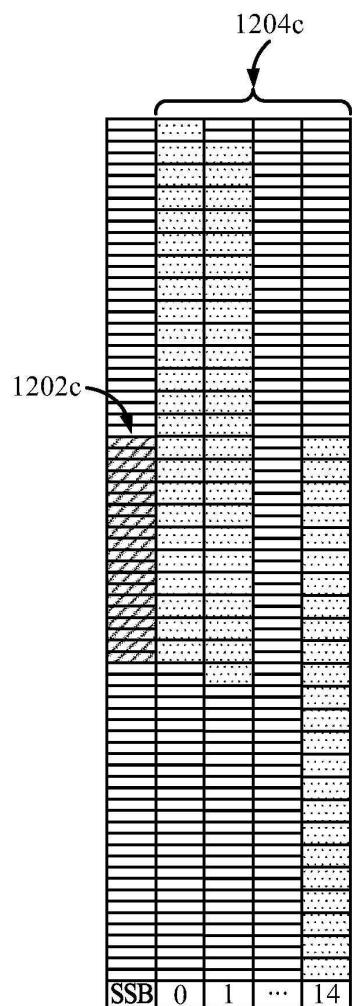
도면 12a



도면 12b



도면 12c



도면 13

1300
↗

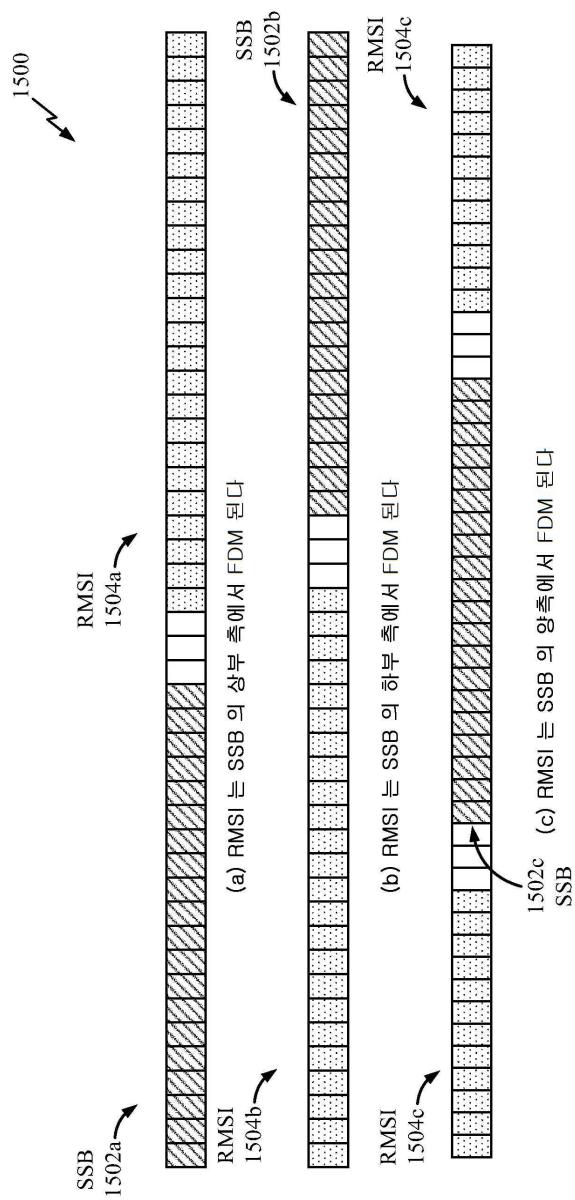
RMSI SCS	RMSI CORESET BW	오프셋 스텝	오프셋 값들
RMSI SCS = SSB SCS	24	1	0-4
	48	1	0-28
RMSI SCS = 0.5 * SSB SCS	24	1	-8
	48	1	0-8
RMSI SCS = 2 * SSB SCS	24	1	0-14
	48	1	0-34

도면14

1400
↗

RMSI SCS	RMSI CORESET BW (RB들)	오프셋 스텝 (RB들)	오프셋 값들 (RB들)
RMSI SCS = SSB SCS	24	2	0, 2, 4
	48	6	0, 6, 12, 18, 24
RMSI SCS = 0.5*SSB SCS	24	1	-8
	48	2	0, 2, 4, 6, 8
RMSI SCS = 2*SSB SCS	24	6	0, 6, 12
	48	8	0, 8, 16, 24, 32

도면 15

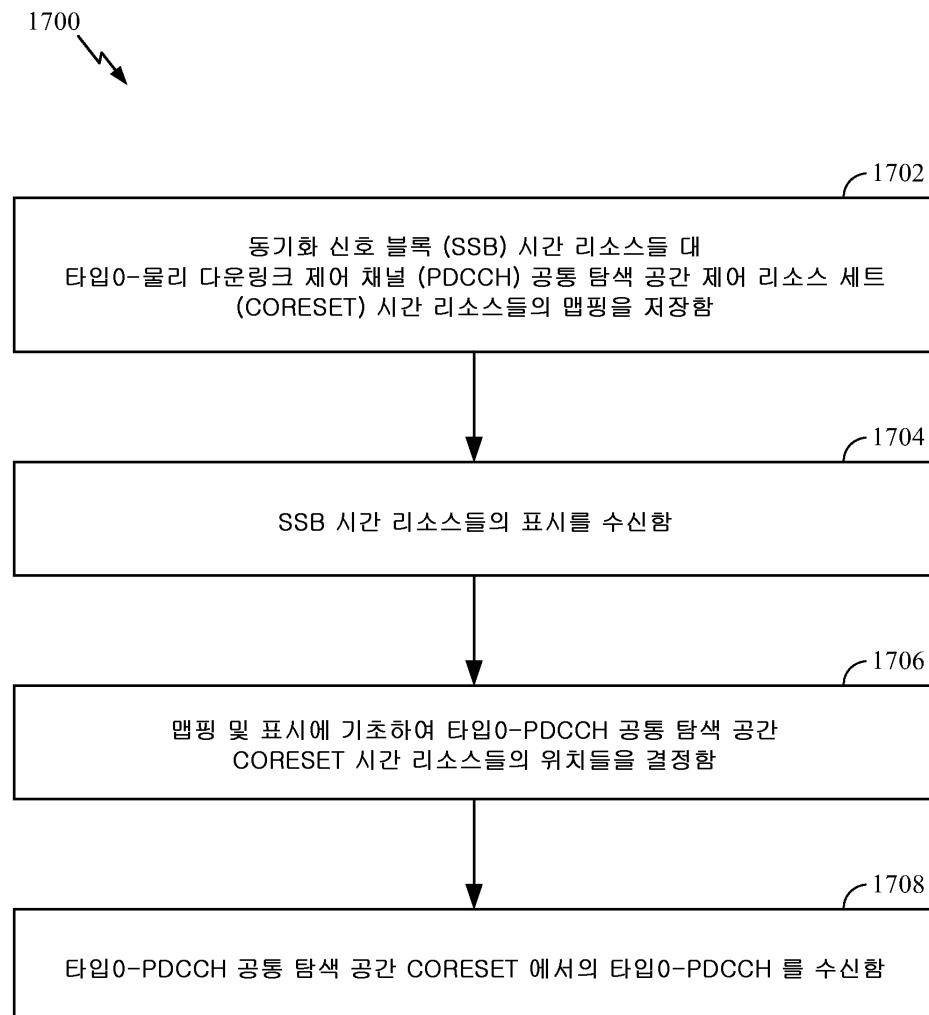


도면 16

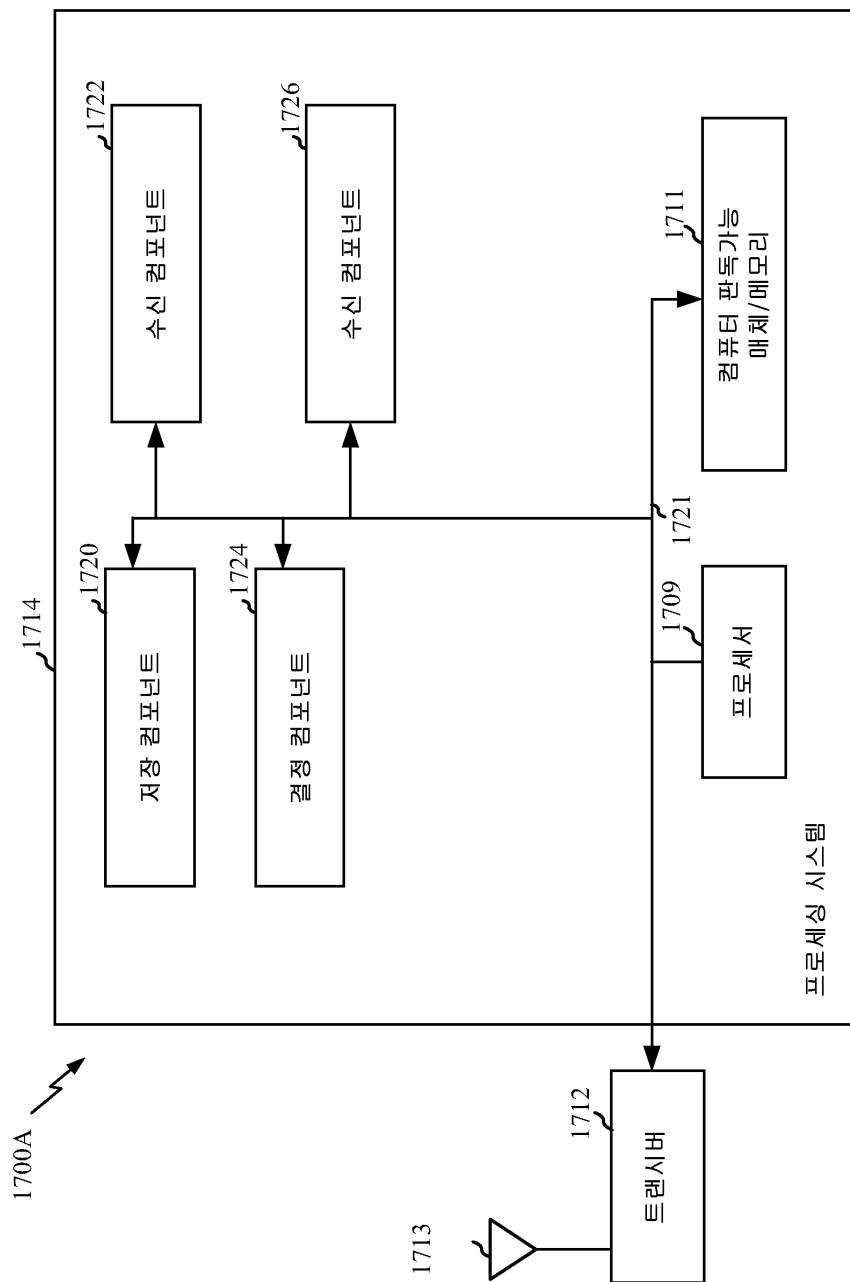
1600 →

RMSI SCS	RMSI CORESET BW (RB)	가드 (RB)	오플랫 값들 (RB들)
SSB SCS	24	G0	$-(20 + G0), \{6, 12, 18, 24\} + G0$
	48	G0	$-(20 + G0), \{6, 18, 30, 42, 48\} + G0$
0.5*SSB SCS	24	G1	$-(40 + G0), \{6, 12, 18, 24\} + G0$
	48	G1	$-(40 + G), \{6, 18, 30, 42, 48\} + G1$
2*SSB SCS	24	G2	$-(10 + G), \{6, 12, 18, 24\} + G2$
	48	G2	$-(10 + G), \{6, 18, 30, 42, 48\} + G2$

도면17



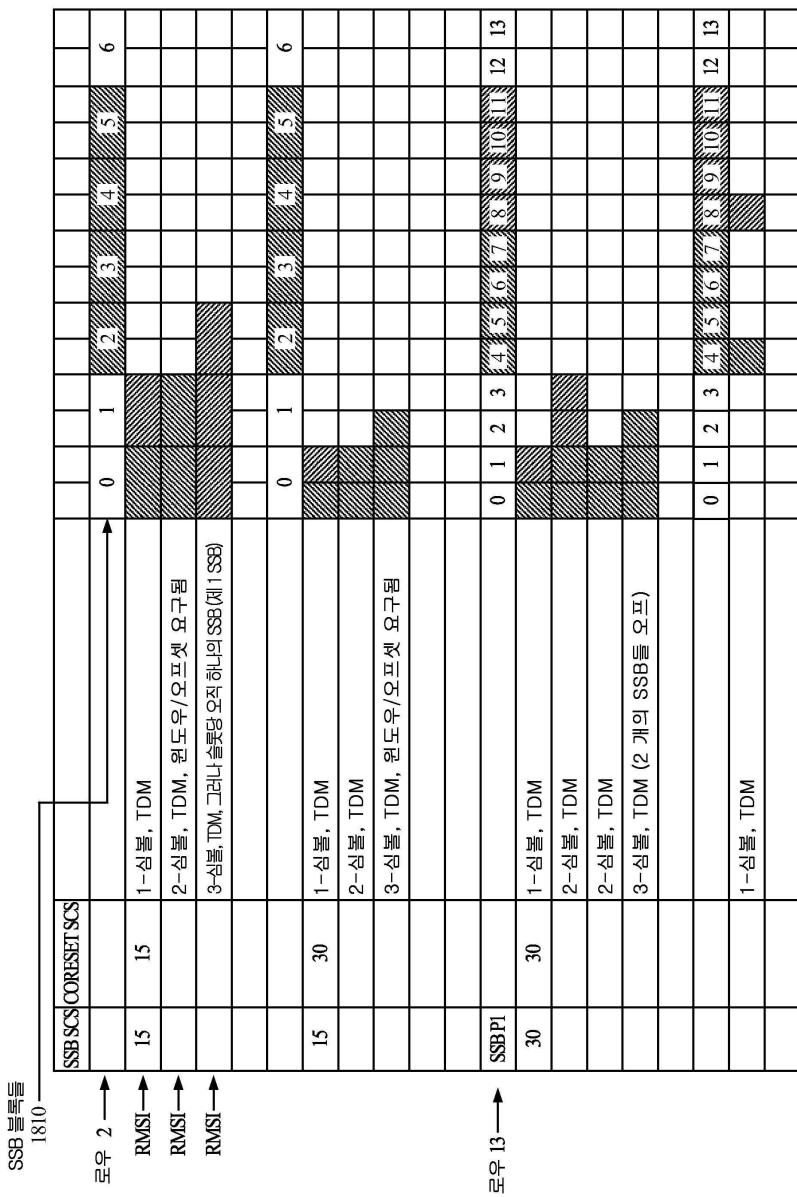
도면 17a



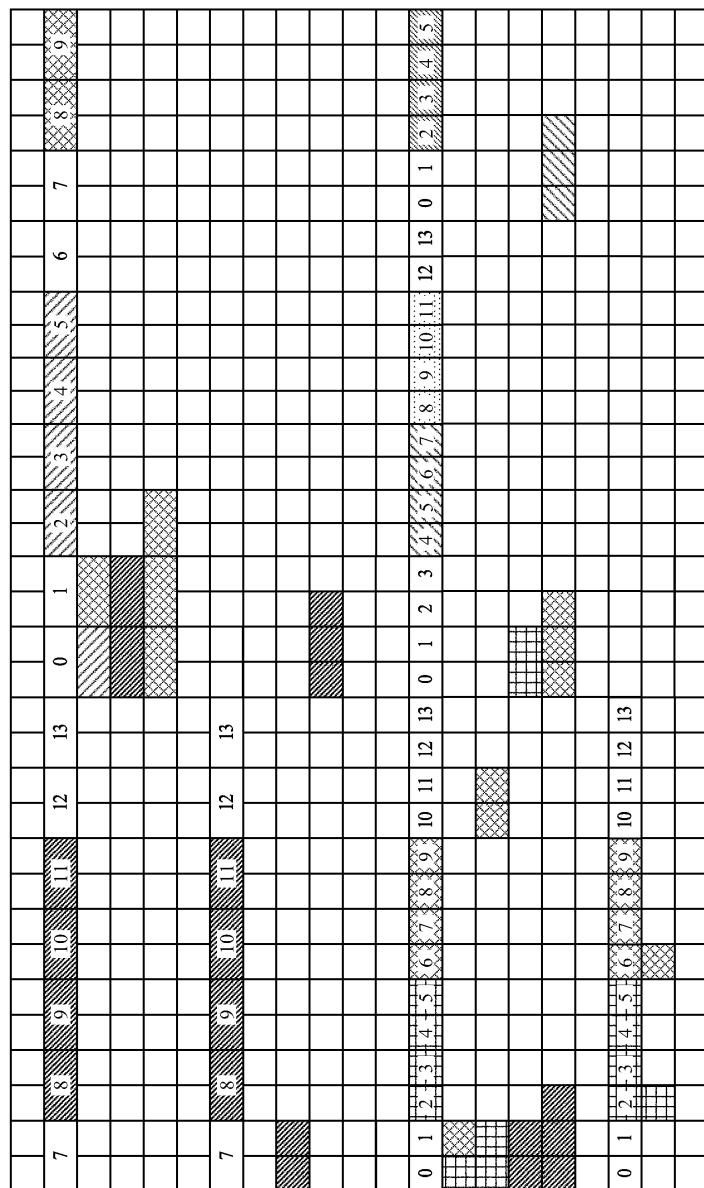
도면 18



도면 18a



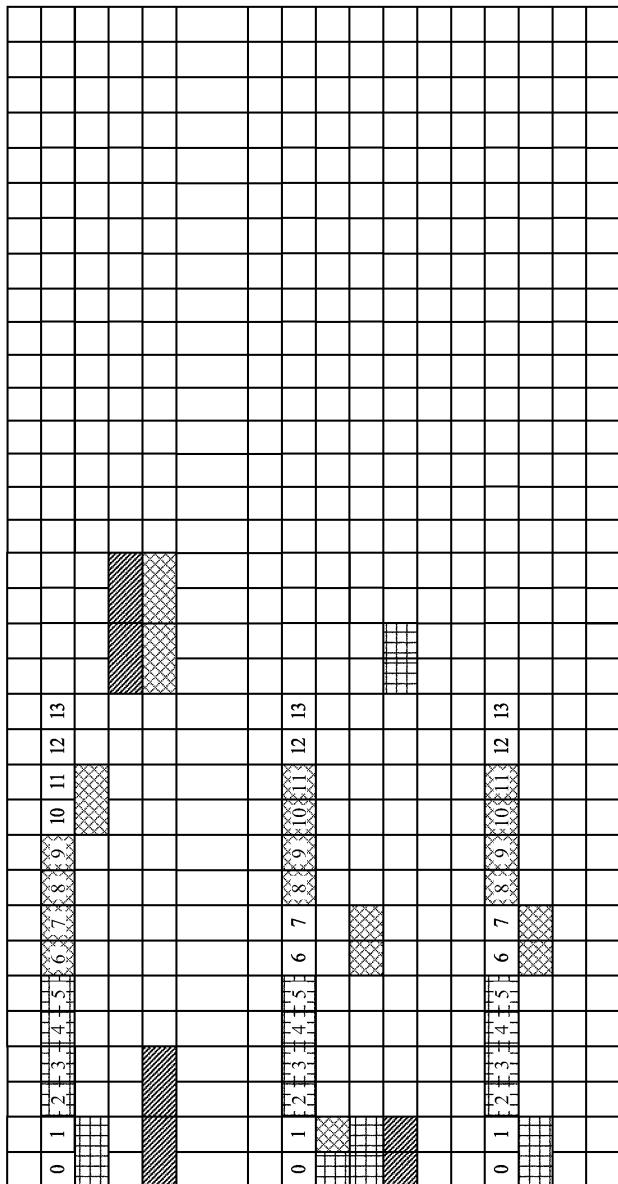
도면 18b



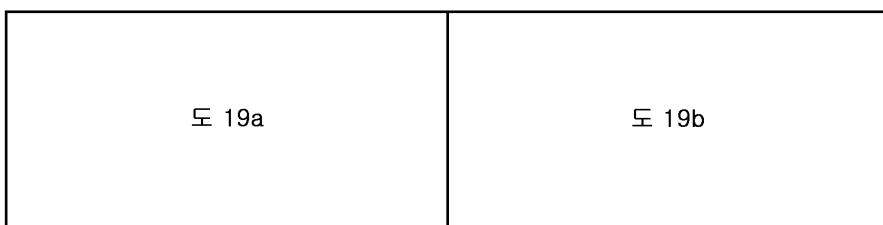
도면 18c

30	30	1-심볼, TDM		0	1	2	3	4	5	6	7	8	9	10 11
		2-심볼, TDM (RMSI CORESET 모든 2개 슬롯들)												
		2-심볼, TDM, 모든 2개 슬롯들 오프에서 제 3 SSB												
		2-심볼, SSB들을 갖는 모든 2개 슬롯들이지만 SSB들을 갖지 않는 모든 슬롯들에서 RMSI CORESET을 가짐												
SSB P2				0	1	2	3	4	5	6	7	8	9	10 11
30	30	1-심볼												
		2-심볼												
		(오직 슬롯들의 시작부에서) 2-심볼												
		H1-SSB 슬롯들에서 3-심볼												
30	15	1-심볼		0	1	2	3	4	5	6	7	8	9	10 11
		비-SSB 슬롯들에서 2-심볼												
		비-SSB 슬롯들에서 3-심볼												

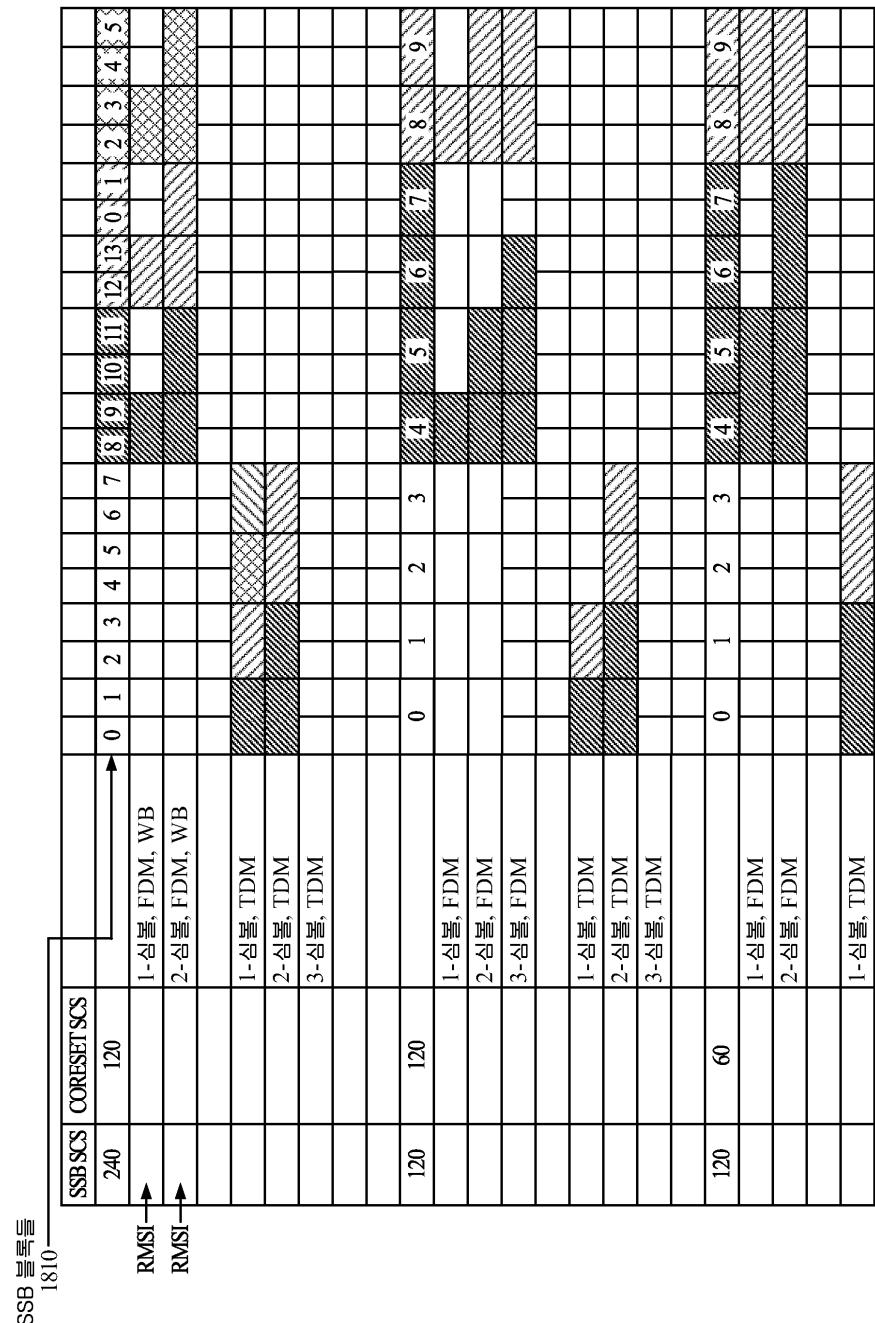
도면 18d



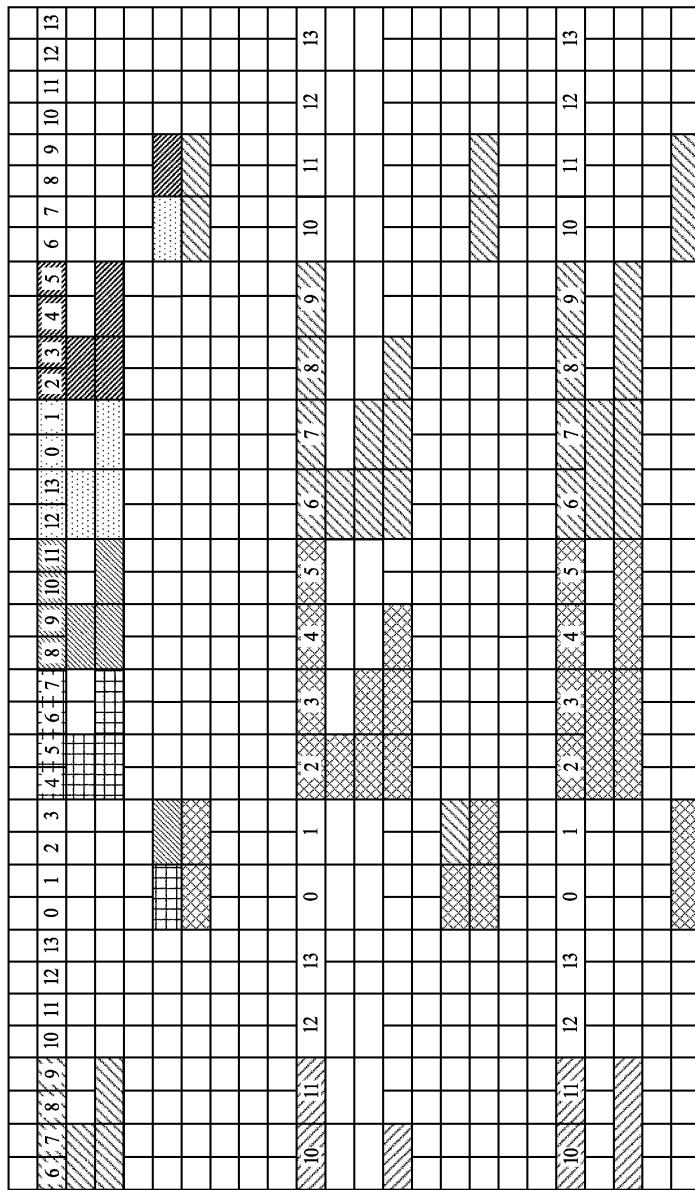
도면 19



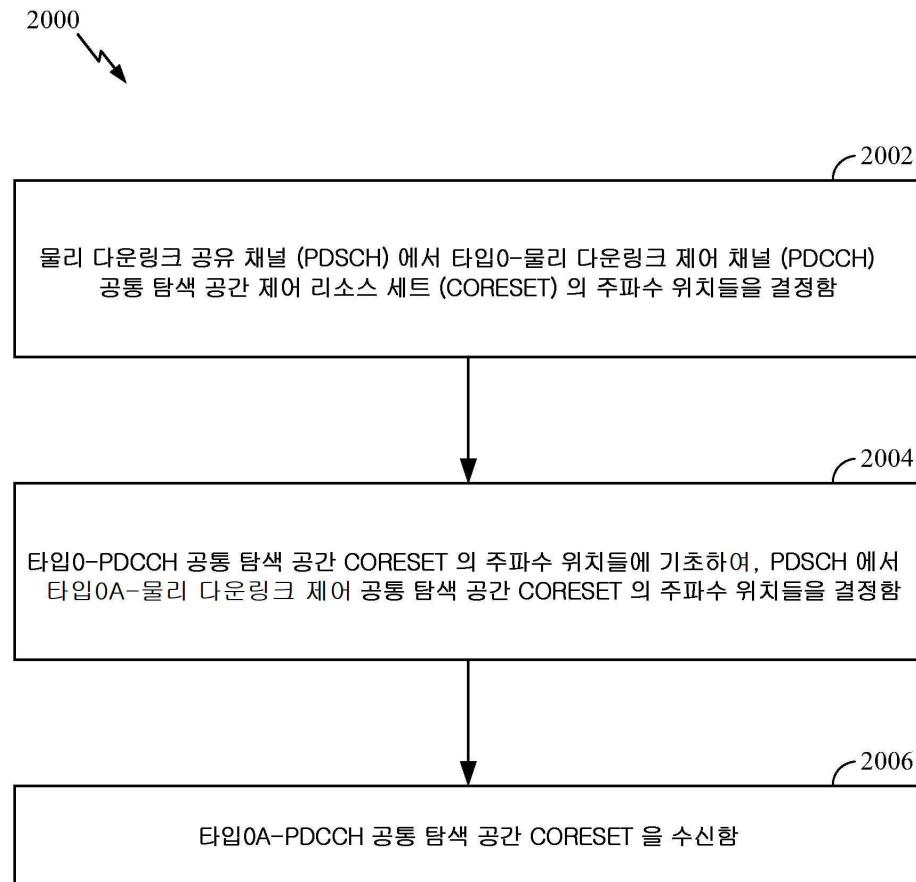
도면 19a



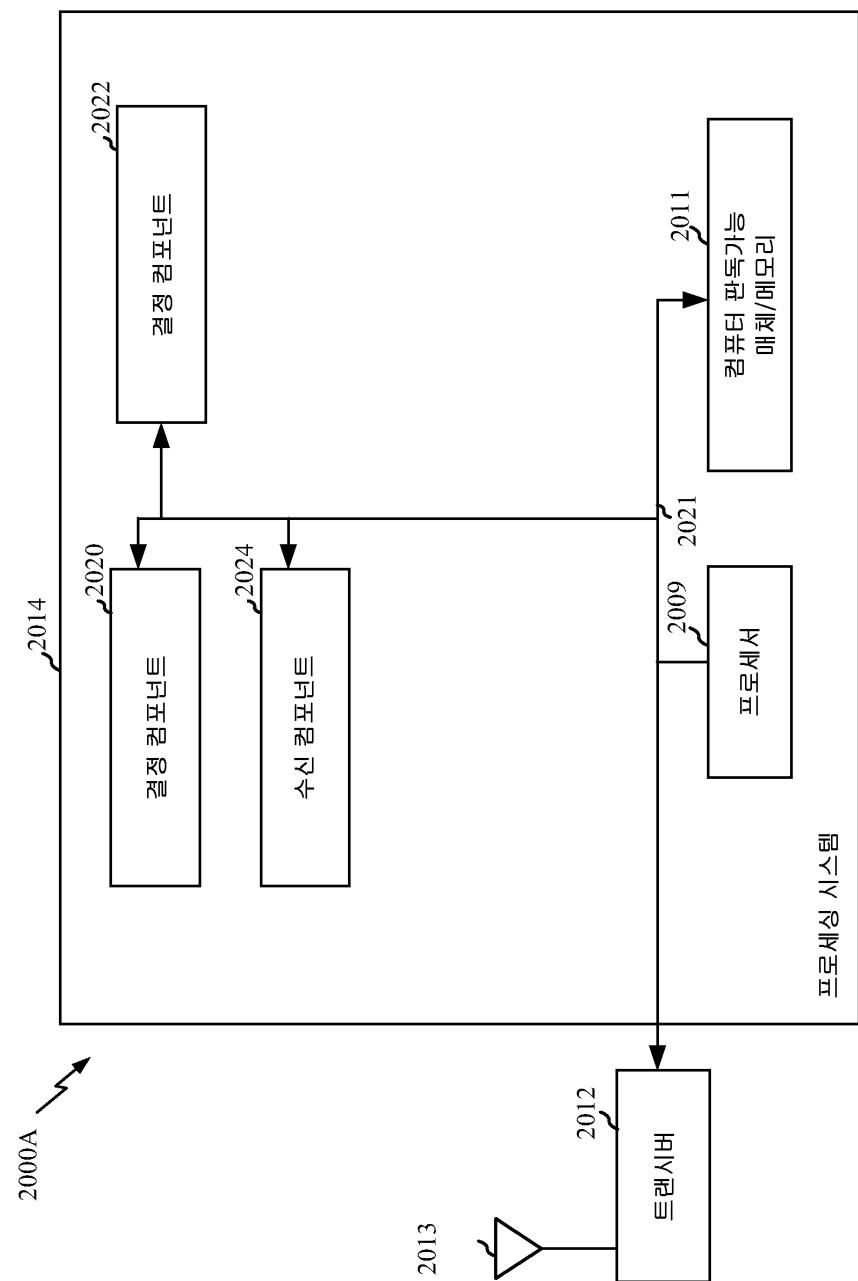
도면 19b

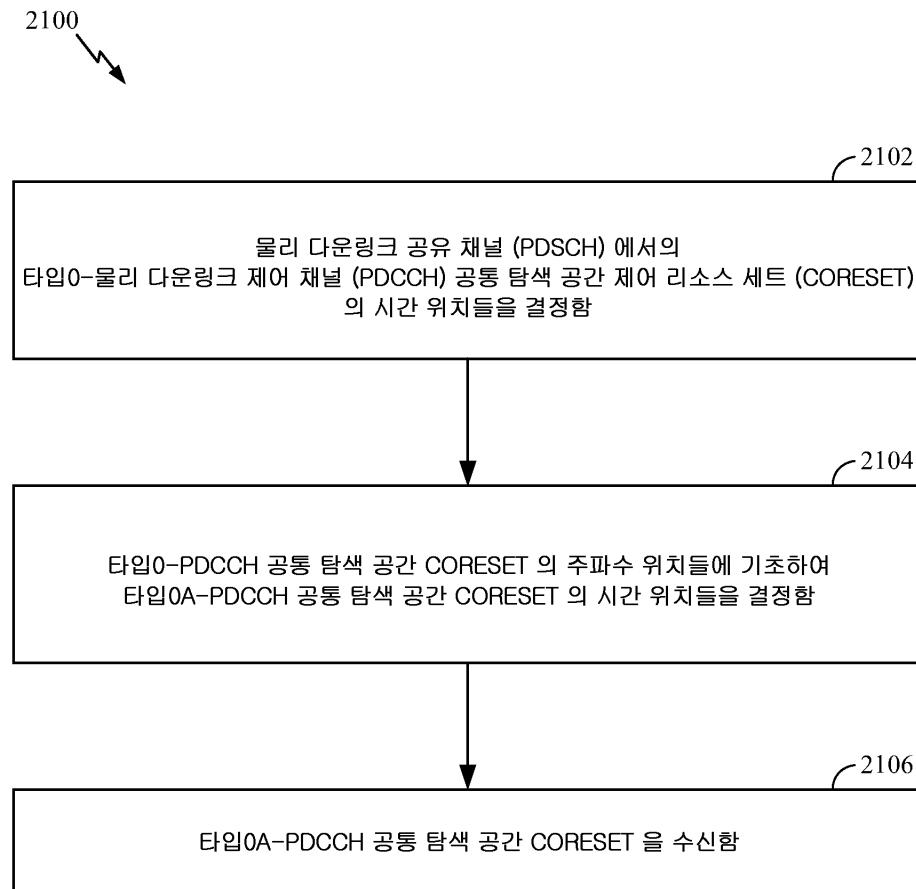


도면20

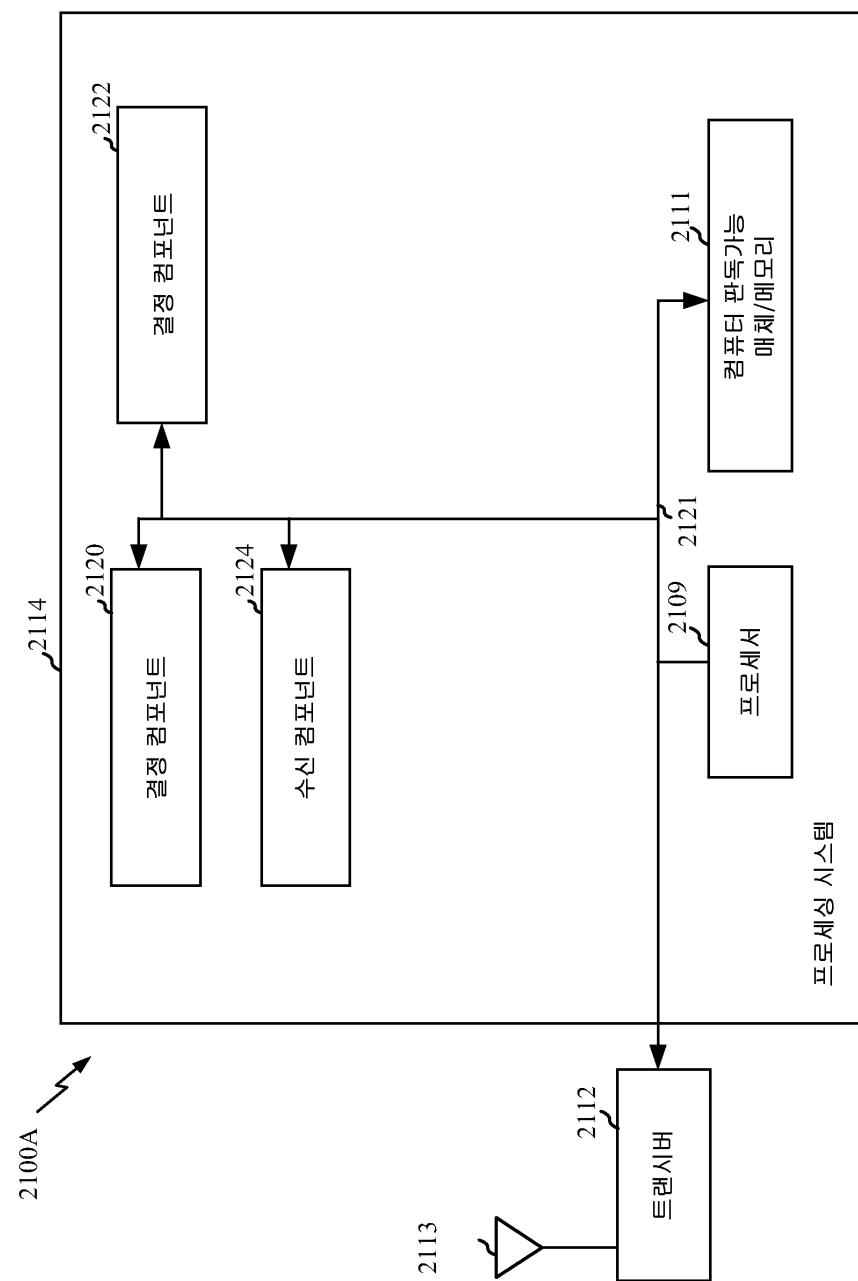


도면 20a

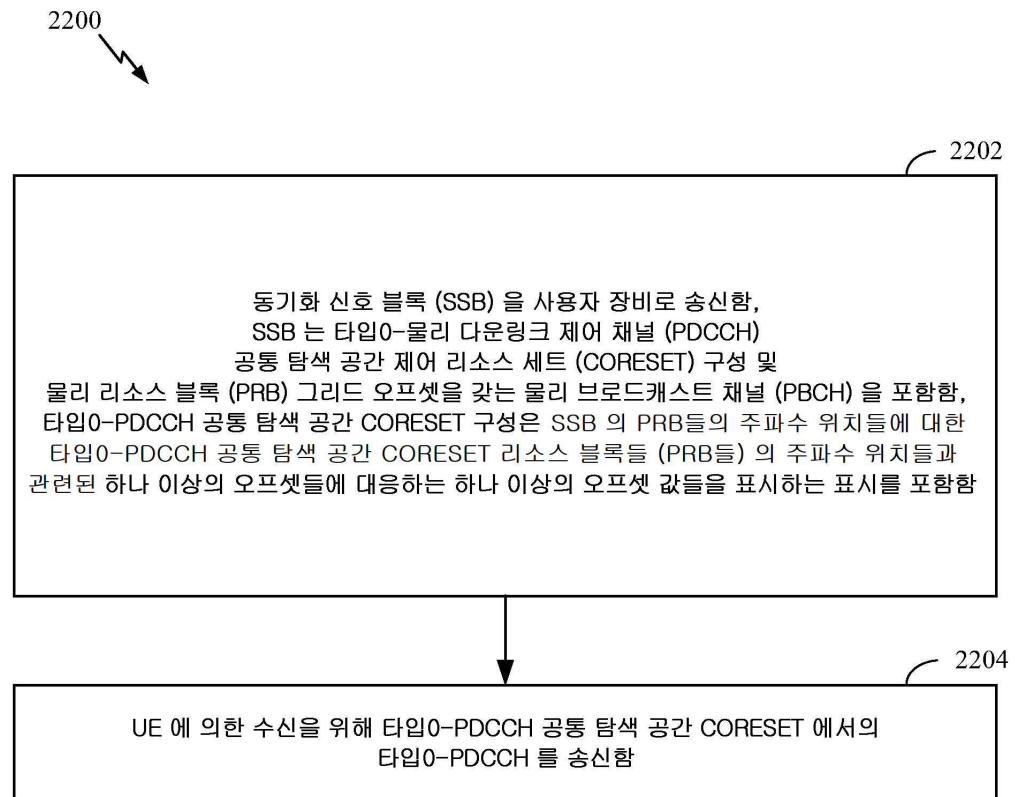


도면21

도면21a



도면22



도면22a

