



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I576808 B

(45)公告日：中華民國 106 (2017) 年 04 月 01 日

(21)申請案號：101102024

(22)申請日：中華民國 91 (2002) 年 11 月 08 日

(51)Int. Cl. : G09G3/30 (2006.01)

H01L29/786 (2006.01)

H01L33/00 (2010.01)

(30)優先權：2001/11/13 日本

2001-348032

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY

LABORATORY CO., LTD. (JP)

日本

(72)發明人：木村肇 KIMURA, HAJIME (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 444152

EP 1130565A1

WO 01/26087A1

WO 98/48403A1

審查人員：簡信裕

申請專利範圍項數：15 項 圖式數：22 共 104 頁

(54)名稱

半導體裝置及發光裝置

SEMICONDUCTOR DEVICE AND LIGHT EMITTING DEVICE

(57)摘要

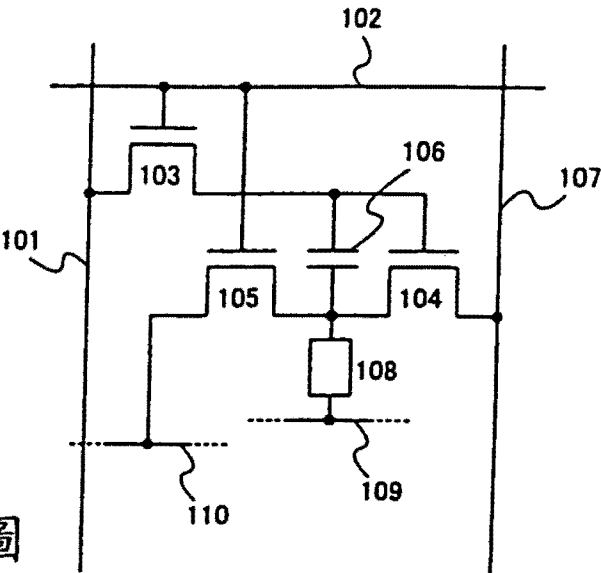
一種具有幾乎不會由於退化的 EL 元件而產生電流值改變的結構的半導體裝置被提供。電容元件被配置於驅動 TFT 閘極和源極之間，視頻信號輸入到閘電極，然後它處於浮動狀態。此時，當驅動 TFT 的閘極源極電壓超過起始值時，驅動 TFT 被開啟。假定 EL 元件退化並且陽極電位上升，即驅動 TFT 的源極電位上升，則藉由電容元件的耦合處於浮動狀態的驅動 TFT 的閘電極的電位將上升相同量。因此，即使當陽極電位由於 EL 元件退化而上升，這種上升同樣被加到閘電極電位，而允許驅動 TFT 的閘極源極電壓保持不變。

A semiconductor device having a configuration hardly generating variations in the current value due to a deteriorated EL element is to be provided. A capacitance element is disposed between the gate and the source of a driving TFT, video signals are inputted to the gate electrode, and then it is in the floating state. At this time, when the gate-source voltage of the driving TFT exceeds the threshold, the driving TFT is turned on. Suppose an EL element is deteriorated and the anode potential rises, that is, the source potential of the driving TFT rises, the potential of the gate electrode of the driving TFT, being in the floating state by coupling of the capacitance element, is to rise by the same amount. Accordingly, even when the anode potential rises due to the deteriorated EL element, the rise is added to the gate electrode potential as it is, and the gate-source voltage of the driving TFT is allowed to be constant.

指定代表圖：

- 符號簡單說明：
- 101 . . . 源極信號線
 - 102 . . . 閘極信號線
 - 103,104,105 . . . 第一、第二以及第三 TFT
 - 106 . . . 電容元件
 - 107 . . . 電流供應線
 - 108 . . . EL 元件
 - 109,110 . . . 電源線

第 1A 圖



發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：10/105024

※申請日期：91年11月08日

※IPC分類：G09G 3/30 (2006.01)

原申請案號：099101959

H01L 29/186 (2006.01)

H01L 33/00 (2006.01)

一、發明名稱：(中文／英文)

半導體裝置及發光裝置

Semiconductor device and light emitting device

二、中文發明摘要：

一種具有幾乎不會由於退化的 EL 元件而產生電流值改變的結構的半導體裝置被提供。電容元件被配置於驅動 TFT 閘極和源極之間，視頻信號輸入到閘電極，然後它處於浮動狀態。此時，當驅動 TFT 的閘極源極電壓超過起始值時，驅動 TFT 被開啓。假定 EL 元件退化並且陽極電位上升，即驅動 TFT 的源極電位上升，則藉由電容元件的耦合處於浮動狀態的驅動 TFT 的閘電極的電位將上升相同量。因此，即使當陽極電位由於 EL 元件退化而上升，這種上升同樣被加到閘電極電位，而允許驅動 TFT 的閘極源極電壓保持不變。

三、英文發明摘要：

A semiconductor device having a configuration hardly generating variations in the current value due to a deteriorated EL element is to be provided. A capacitance element is disposed between the gate and the source of a driving TFT, video signals are inputted to the gate electrode, and then it is in the floating state. At this time, when the gate-source voltage of the driving TFT exceeds the threshold, the driving TFT is turned on. Suppose an EL element is deteriorated and the anode potential rises, that is, the source potential of the driving TFT rises, the potential of the gate electrode of the driving TFT, being in the floating state by coupling of the capacitance element, is to rise by the same amount. Accordingly, even when the anode potential rises due to the deteriorated EL element, the rise is added to the gate electrode potential as it is, and the gate-source voltage of the driving TFT is allowed to be constant.

四、指定代表圖：

(一) 本案指定代表圖為：第(1A)圖。

(二) 本代表圖之元件符號簡單說明：

101：源極信號線

102：閘極信號線

103,104,105：第一、第二以及第三 TFT

106：電容元件

107：電流供應線

108：EL 元件

109,110：電源線

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明相關於具有電晶體的一種半導體裝置的構成。本發明還相關於包含具有製造於絕緣材料如玻璃和塑膠上的薄膜電晶體（此後稱作 TFT）的半導體裝置的主動矩陣顯示裝置的構成。此外，本發明相關於採用這樣的顯示裝置的電子設備。

【先前技術】

最近幾年，使用發光元件包括電致發光（EL）元件的顯示裝置的研製已積極展開。發光元件具有高可見度，因為它為自己發光。它不需要在液晶顯示器（LCD）中所需要的背光，因此它適合形成淺型，並且對視場幾乎沒有限制。

此處，EL 元件是一種具有能夠藉由施加電場得到光發射的光發射層的元件。光發射層具有從單重激發態返回到基態的光發射（螢光），和從三重激發態返回到基態的光發射（磷光）。本發明中，光發射裝置可具有上面任何一種光發射形式。

EL 元件被構成，其中光發射層被夾在一對電極（陽極和陰極）之間，形成一般的疊層結構。典型地，陽極/電洞傳輸層/發射層/電子傳輸層/陰極的疊層結構是很有名的，它由 Eastman Kodak 公司的 Tang 等人提出。該結構具有相當高的發光效率，它適用於目前研究中的許多 EL

裝置。

此外，在陽極和陰極之間還有根據電洞注入層/電洞傳輸層/光發射層/電子傳輸層，或電洞注入層/電洞傳輸層/光發射層/電子傳輸層/電子注入層順序排列的其他疊層結構。作為用於本發明光發射裝置的 EL 元件結構，可採用以上描述的任何結構。此外，螢光染料可被摻雜到光發射層中。

本說明書中，位於陽極和陰極間的所有層在 EL 元件中被總稱為 EL 層。因此，電洞注入層，電洞傳輸層，光發射層，電子傳輸層和電子注入層都包括在 EL 元件中。由陽極、EL 層和陰極形成的發光元件稱為 EL 元件。

圖 2A 和 2B 描述了一般發光裝置的像素的構成。另外，作為典型的光發射裝置，舉例說明了一種 EL 顯示裝置。示於圖 2A 和 2B 的像素具有源極信號線 201，閘極信號線 202，開關 TFT203，驅動 TFT204，電容元件 205，電流供電線 206，EL 元件 207，以及電源線 208。圖 2A 中的驅動 TFT204 採用 p-通道型，圖 2B 中的驅動 TFT204 採用 n-通道型。開關 TFT203 是一個用作輸入視頻信號到像素的開關 TFT，因此極性不被限定。

每一部分的連接將被描述。此處，TFT 具有三個極——閘極、源極和汲極，但是由於 TFT 的結構，源極和汲極彼此不能明顯不同。因此，在描述元件間的連接時，源極和汲極其中之一被表示為第一電極，而另外一個被表示為第二電極。當需要描述關於開啓、關斷 TFT 的每個電極的電

位（某種 TFT 的閘極-源極電壓）時，表示為源極和汲極。

此外，本說明書中，處於開的 TFT 是指 TFT 的閘極-源極電壓超過起始值並且源極和汲極間有電流的狀態。處於關的 TFT 指閘極-源極電壓下降到低於起始值並且源極和汲極間沒有電流的狀態。

開關 TFT203 的閘電極被連接到閘極信號線 202，開關 TFT203 的第一電極被連接到源極信號線 201，而開關 TFT203 的第二電極被連接到驅動 TFT204 的 TFT 的閘電極。驅動 TFT204 的第一電極被連接到電流供電線 206，而驅動 TFT204 的第二電極被連接到 EL 元件 207 的陽極。EL 元件 207 的陰極被連接到電源線 208。電流供電線 206 和電源線 208 彼此間有電位差。另外，為了保持驅動 TFT204 的閘極-源極電壓，某個固定的電位，例如，可在驅動 TFT204 的閘電極和電流供電線 206 間放置電容元件 205。

當給閘極信號線 202 輸入一個脈衝來開啓開關 TFT203 時，已被輸出到源極信號線 201 的視頻信號被輸入到驅動 TFT204 的閘電極。驅動 TFT204 的閘極-源極電壓根據被輸入的視頻信號的電位確定，並且驅動 TFT204 的源極和汲極間輸送的電流（以後被表示為汲極電流）被確定。該電流被提供給 EL 元件 207 來發光。

【發明內容】

利用其體積小重量輕的優點，其中在基底上形成 TFT 並且像素部分和週邊電路被安裝在一塊板內的顯示裝置被應用於明顯增長的行動裝置中。同時，TFT 藉由許多製程如膜澱積、藉由重複地蝕刻的裝置製造、以及用於使半導體具有傳導性的雜質元素注入來形成，因此有藉由簡化製程使成本減少的艱巨任務。

然後，當像素部分和週邊電路由單極 TFT 構成，注入雜質元素製程的一部分可被省略。作為藉由使用單極 TFT 形成的像素的實例，在發表於 ASIA DISPLAY，315 頁（2001），“基於非晶矽薄膜電晶體的主動矩陣有機光發射顯示裝置”一文中，提出了如圖 8 所示的像素。

圖 8 所示的像素具有源極信號線 801，閘極信號線 802，開關 TFT803，驅動 TFT804，主動電阻 TFT805，電容元件 806，電流供電線 807，EL 元件 808，以及電源線 809，TFT803 到 805 採用 n-通道 TFT。

開關 TFT803 的閘電極被連接到閘極信號線 802，開關 TFT803 的第一電極被連接到源極信號線 801，而開關 TFT803 的第二電極被連接到驅動 TFT804 的閘電極。驅動 TFT804 的第一電極被連接到 EL 元件 808 的陽極，而驅動 TFT804 的第二電極被連接到主動電阻 TFT805 的第一電極。主動電阻 TFT805 的閘電極和第二電極彼此連接，他們被連接到電流供電線 807。EL 元件 808 的陰極被連接到電源線 809，和電流供電線 807 彼此有電位差。電容元件 806 被配置於驅動 TFT804 的閘電極和電流供電線 807 之

間，保持施加於驅動 TFT804 的閘電極的信號電位。

如圖 2A 和 8 所示，使用 N-通道 TFT 作驅動 TFT 的操作將被考慮。圖 2C 僅顯示了圖 2A 和 B 中所示的像素中電流供電線 206 到驅動 TFT204 到 EL 元件 207 到電源線 208 的構成部分。驅動 TFT204 被形成為 n-通道型，這樣被連接到 EL 元件 207 陽極的一側為源極，而被連接到電流供電線的另一側為汲極。

現在，假設電流供電線 206 的電位為 V_{DD} ，EL 元件 207 的陽極電位為 V_A ，它的陰極電位為 V_C ，並且驅動 TFT204 的閘電極電位為 V_{Sig} 。驅動 TFT204 的源極-閘極電壓 V_{GS} 為 $V_{GS} = (V_{Sig} - V_A)$ ，EL 元件 207 的陽極-陰極電壓 V_{EL} 為 $V_{EL} = (V_A - V_C)$ 。

圖 2D 顯示了驅動 TFT204 和 EL 元件 207 的電壓-電流特性曲線。驅動 TFT204 的電壓-電流曲線與 EL 元件 207 的電壓-電流曲線的交點為工作點，它決定被輸送藉由 EL 元件 207 的電流值和 EL 元件的陽極電位 V_A 。此時，當 EL 元件 207 的電壓-電流曲線由 211 表示，並且 TFT204 的電壓-電流曲線用 213 表示時，工作點落在 215，由此電流值和 $V_A = V_{A1}$ 被確定。此外，這時驅動 TFT204 的閘極-源極電壓 V_{GS} 被表示為 $V_{GS} = (V_{Sig} - V_{A1})$ 。

此處，EL 元件 207 已經退化的情況將被考慮。當 EL 元件 207 已經退化時，開始發光的電壓增加，曲線向右行動並由 212 表示。此處，假設驅動 TFT204 在飽和區工作，以及退化的 EL 元件 207 不引起閘極-源極電壓改變，工

作點移到 216。更特殊地，它變為 $V_A = V_{A2}$ 。在這種情況下，即使驅動 TFT204 的源極-汲極電壓被改變，電流值沒有很大改變，因此發光沒有很大改變。但是，目前 N-通道 TFT 被用作驅動 TFT204，並且被連接到 EL 元件 207 陽極的一側的是源極。這樣，驅動 TFT204 的閘極-源極電壓 V_{GS} 變小為 $V_{GS} = (V_{Sig} - V_{A2})$ 。所以，驅動 TFT204 的電壓-電流曲線這時由 214 表示。因此工作點降到 217。更特殊地，退化的 EL 元件 207 引起驅動 TFT204 的源極電位升高和閘極-源極電壓減小，這樣電流值被改變很大，導致發光下降。

本發明中，目的是提供一種能夠解決如上所描述由退化的 EL 元件所引起問題的半導體裝置，其中 N-通道 TFT 被用作驅動 TFT，用於為 EL 元件提供電流。

上面所描述的的目的的主要點是退化的 EL 元件引起 EL 元件陽極電位，即驅動 TFT 的源極電位升高和由此使驅動 TFT 的閘極-源極電壓的減小。

為了使當 EL 元件退化時電流值不被改變，有必要當退化的 EL 元件引起 EL 元件的陽極電位升高時使驅動 TFT 的閘極-源極電壓不被改變。

在本發明中，採用推挽（bootstrap）運行的結構被應用到像素。在驅動 TFT 的閘極和源極間提供一個電容元件，並且在影像信號被輸入到閘電極的過程中，源極電位被設定在某個值。影像信號被輸入後，閘電極處於浮動狀態。此時，如果驅動 TFT 的源極-汲極電壓超過起始值，驅

動 TFT 變為開。但是，如果驅動 TFT 的設定源極電位被釋放，電流流向 EL 元件，結果陽極電位即驅動 TFT 的源極電位升高。因此處於浮動狀態的閘電極的電位，藉由置於驅動 TFT 的閘極和源極間的電容元件的耦合，升高相同量。結果，當陽極電位由於 EL 元件退化不同地升高時，這種升高可同樣加在閘電極電位上，因此可使驅動 TFT 的閘極-源極電壓保持不變。

電容元件（儲存電容器）的作用被解釋。已輸入影像信號的驅動 TFT 的閘極電位被電晶體等的漏泄電流改變，並且驅動 TFT 的源極-閘極電壓被改變。結果，驅動 TFT 的汲極電流被改變，並且發光減少。因此電容元件需要具有保持電荷使驅動 TFT 的閘極電位在一個恆定值或在預定的顯示時期內為幾乎恆定值的能力。

【實施方式】

以下描述本發明的構造。

本發明的半導體裝置的特徵在於包含一個具有發光元件的像素；

其中像素具有有兩種狀態－導電和非導電狀態的第一和第二開關元件、一個電晶體，一個電容元件以及發光元件；

視頻信號被輸入到第一開關元件的第一電極，並且第一開關元件的第二電極被電連接於電晶體的閘電極；

電晶體的第一電極被電連接於第二開關元件的第一電

極和發光元件的第一電極，並且電晶體的第二電極被電連接於第一電源；

第二開關元件的第二電極被電連接於第二電源；

發光元件的第二電極被電連接於第三電源，並且

電容元件被配置於電晶體的閘電極和第一電極之間。

本發明的半導體裝置的特徵在於包含具有發光元件的像素；

其中像素具有有兩種狀態－導電和非導電狀態的第一、第二和第三開關元件、一個電晶體、一個電容元件以及發光元件；

視頻信號被輸入到第一開關元件的第一電極，並且第一開關元件的第二電極被電連接於電晶體的閘電極；

電晶體的第一電極被電連接於第二開關元件的第一電極和發光元件的第一電極，並且電晶體的第二電極被電連接於第一電源；

第二開關元件的第二電極被電連接於第二電源；

發光元件的第二電極被電連接於第三電源；

電容元件被配置於電晶體的閘電極和第一電極之間，並且

第三開關元件的第一電極被電連接於電晶體的閘電極，而第三開關元件的第二電極被電連接於電晶體的第一電極、第二電源和第三電源中任何一個。

本發明的一種半導體裝置的特徵在於包含具有發光元件的像素；

其中像素具有有兩種狀態－導電和非導電狀態的第一、第二和第三開關元件、一個電晶體、一個電容元件以及發光元件；

視頻信號被輸入到第一開關元件的第一電極，並且第一開關元件的第二電極被電連接於電晶體的閘電極；

電晶體的第一電極被電連接於第二開關元件的第一電極和發光元件的第一電極，並且電晶體的第二電極被電連接於第一電源；

第二開關元件的第二電極被電連接於第二電源；

發光元件的第二電極被電連接於第三電源；

電容元件被配置於電晶體的閘電極和第一電極之間，並且

第三開關元件的第一電極被電連接於發光元件的第一電極，而第三開關元件的第二電極被電連接於第二電源。

本發明的半導體裝置包含具有發光元件的像素，

其中像素具有有兩種狀態－導電和非導電狀態的第一、第二和第三開關元件、一個電晶體、一個電容元件以及發光元件；

視頻信號被輸入到第一開關元件的第一電極，並且第一開關元件的第二電極被電連接於電晶體的閘電極；

電晶體的第一電極被電連接於第二開關元件的第一電極和發光元件的第一電極，並且電晶體的第二電極藉由第三開關元件被電連接於第一電源；

第二開關元件的第二電極被電連接於第二電源；

發光元件的第二電極被電連接於第三電源，並且

電容元件被配置於電晶體的閘電極和第一電極之間。

在本發明的半導體裝置中，當電晶體的電導類型為 N-通道型時，第一電源的電位 V_1 ，第二電源的電位 V_2 以及第三電源的電位 V_3 可能是 $V_1 > V_2$ 和 $V_1 > V_3$ 。

在本發明的半導體裝置中，第二電源的電位 V_2 和第三電源的電位 V_3 也可能是 $V_2 < V_3$ 。

在本發明的半導體裝置中，當電晶體的電導類型為 P-通道型時，第一電源的電位 V_1 ，第二電源的電位 V_2 以及第三電源的電位 V_3 可能是 $V_1 < V_2$ 和 $V_1 < V_3$ 。

在本發明的半導體裝置中，第二電源的電位 V_2 以及第三電源的電位 V_3 也可能是 $V_2 > V_3$ 。

本發明的一種半導體裝置的特徵在於包含具有發光元件的像素；

其中像素具有源極信號線、第一和第二閘極信號線、電流供電線、第一、第二和第三電晶體、電容元件以及發光元件；

第一電晶體的閘電極被電連接於第一閘極信號線，第一電晶體的第一電極被電連接於第二電晶體的第一電極和發光元件的第一電極，而第一電晶體的第二電極被電連接於與電流供電線彼此間有電位差的第一電源，或不包括該像素的任何一個像素中的第一或第二閘極信號線；

第二電晶體的閘電極被電連接於第三電晶體的第一電極，而第二電晶體的第二電極被電連接於電流供電線；

第三電晶體的閘電極被電連接於第二閘極信號線，而第三電晶體的第三電極被電連接於源極信號線；

發光元件的第二電極被電連接於與電流供電線彼此間有電位差的第二電源，並且

電容元件被配置於第二電晶體的閘電極和第一電極之間。

本發明的一種半導體裝置的特徵在於包含具有發光元件的像素；

其中像素具有源極信號線、閘極信號線、電流供電線、第一、第二和第三電晶體、電容元件以及發光元件；

第一電晶體的閘電極被電連接於閘極信號線，第一電晶體的第一電極被電連接於第二電晶體的第一電極和發光元件的第一電極，而第一電晶體的第三電極被電連接於與電流供電線彼此間有電位差的第一電源，或不包括該像素的任何一個像素中的閘極信號線；

第二電晶體的閘電極被電連接於第三電晶體的第一電極，而第二電晶體的第三電極被電連接於電流供電線；

第三電晶體的閘電極被電連接於閘極信號線，而第三電晶體的第三電極被電連接於源極信號線；

發光元件的第二電極被電連接於與電流供電線彼此間有電位差的第二電源，並且

電容元件被配置於第二電晶體的閘電極和第一電極之間。

本發明的一種半導體裝置的特徵在於包含具有發光元

件的像素；

其中像素具有源極信號線、第一、第二和第三閘極信號線、電流供電線、第一、第二、第三和第四電晶體、電容元件以及發光元件；

第一電晶體的閘電極被電連接於第一閘極信號線，第一電晶體的第一電極被電連接於第二電晶體的第一電極和發光元件的第一電極，而第一電晶體的第二電極被電連接於與電流供電線彼此間有電位差的第一電源、在不包括該像素的任何一個像素中的第一、第二和第三閘極信號線以及在該像素中的第二和第三閘極信號線中的任何一個；

第二電晶體的閘電極被電連接於第三電晶體的第一電極，而第二電晶體的第二電極被電連接於電流供電線；

第三電晶體的閘電極被電連接於第二閘極信號線，而第三電晶體的第二電極被電連接於源極信號線；

發光元件的第二電極被電連接於與電流供電線彼此間有電位差的第二電源；

電容元件被配置於第二電晶體的閘電極和第一電極之間，並且

第四電晶體的閘電極被電連接於第三閘極信號線，第四電晶體的第一電極被電連接於第二電晶體的閘電極，而第四電晶體的第二電極被電連接於第二電晶體的第一電極、第一電源和第二電源中的任何一個。

本發明的一種半導體裝置的特徵在於包含具有發光元件的像素；

其中像素具有源極信號線，第一和第二閘極信號線、電流供電線、第一、第二、第三和第四電晶體、電容元件以及發光元件；

第一電晶體的閘電極被電連接於第一閘極信號線，第一電晶體的第一電極被電連接於第二電晶體的第一電極和發光元件的第一電極，而第一電晶體的第二電極被電連接於與電流供電線彼此間有電位差的第一電源，在不包括該像素的任何一個像素中的第一和第二閘極信號線以及在該像素中的第二閘極信號線中的任何一個；

第二電晶體的閘電極被電連接於第三電晶體的第一電極，而第二電晶體的第二電極被電連接於電流供電線；

第三電晶體的閘電極被電連接於第一閘極信號線，而第三電晶體的第二電極被電連接於源極信號線；

發光元件的第二電極被電連接於與電流供電線彼此間有電位差的第二電源；

電容元件被配置於第二電晶體的閘電極和第一電極之間，並且

第四電晶體的閘電極被電連接於第二閘極信號線，第四電晶體的第一電極被電連接於第二電晶體的閘電極，而第四電晶體的第二電極被電連接於第二電晶體的第一電極、第一電源和第二電源中的任何一個。

本發明的一種半導體裝置的特徵在於包含具有發光元件的像素；

其中像素具有源極信號線、第一、第二和第三閘極信

號線、電流供電線、第一、第二、第三和第四電晶體、電容元件以及發光元件；

第一電晶體的閘電極被電連接於第一閘極信號線，第一電晶體的第一電極被電連接於第二電晶體的第一電極和發光元件的第一電極，而第一電晶體的第二電極被電連接於與電流供電線彼此間有電位差的第一電源，在不包括該像素的任何一個像素中的第一、第二和第三閘極信號線以及在該像素中的第二和第三閘極信號線中的任何一個；

第二電晶體的閘電極被電連接於第三電晶體的第一電極，而第二電晶體的第二電極被電連接於電流供電線；

第三電晶體的閘電極被電連接於第二閘極信號線，而第三電晶體的第二電極被電連接於源極信號線；

發光元件的第二電極被電連接於與電流供電線彼此間有電位差的第二電源；

電容元件被配置於第二電晶體的閘電極和第一電極之間，並且

第四電晶體的閘電極被電連接於第三閘極信號線，第四電晶體的第一電極被電連接於發光元件的第一電極，而第四電晶體的第二電極被電連接於第一電源。

本發明的一種半導體裝置的特徵在於包含具有發光元件的像素；

其中像素具有源極信號線、第一和第二閘極信號線、電流供電線、第一、第二、第三和第四電晶體、電容元件以及發光元件；

第一電晶體的閘電極被電連接於第一閘極信號線，第一電晶體的第一電極被電連接於第二電晶體的第一電極和發光元件的第一電極，而第一電晶體的第二電極被電連接於與電流供電線彼此間有電位差的第一電源，在不包括該像素的任何一個像素中的第一、第二和第三閘極信號線以及在該像素中的第二和第三閘極信號線中的任何一個；

第二電晶體的閘電極被電連接於第三電晶體的第一電極，而第二電晶體的第二電極被電連接於電流供電線；

第三電晶體的閘電極被電連接於第一閘極信號線，而第三電晶體的第二電極被電連接於源極信號線；

發光元件的第二電極被電連接於與電流供電線彼此間有電位差的第二電源；

電容元件被配置於第二電晶體的閘電極和第一電極之間，並且

第四電晶體的閘電極被電連接於第二閘極信號線，第四電晶體的第一電極被電連接於發光元件的第一電極，而第四電晶體的第二電極被電連接於第一電源。

本發明的一種半導體裝置的特徵在於包含具有發光元件的像素；

其中像素具有源極信號線、第一、第二和第三閘極信號線、電流供電線，第一、第二、第三和第四電晶體、電容元件以及發光元件；

第一電晶體的閘電極被電連接於第一閘極信號線，第一電晶體的第一電極被電連接於第二電晶體的第一電極和

發光元件的第一電極，而第一電晶體的第二電極被電連接於與電流供電線彼此間有電位差的第一電源，在不包括該像素的任何一個像素中的第一、第二和第三閘極信號線以及在該像素中的第二和第三閘極信號線中的任何一個；

第二電晶體的閘電極被電連接於第三電晶體的第一電極，而第二電晶體的第二電極被電連接於電流供電線；

第三電晶體的閘電極被電連接於第二閘極信號線，而第三電晶體的第二電極被電連接於源極信號線；

發光元件的第二電極被電連接於與電流供電線彼此間有電位差的第二電源；

電容元件被配置於第二電晶體的閘電極和第一電極之間，電容元件保持第二電晶體的閘電極和第一電極之間的電壓，並且

第四電晶體被配置於第二電晶體的第三電極和電流供電線之間，或第二電晶體的第一電極和發光元件的第一電極之間，並且第四電晶體的閘電極被電連接於第三閘極信號線。

本發明的一種半導體裝置的特徵在於包含具有發光元件的像素；

其中像素具有源極信號線、第一和第二閘極信號線、電流供電線、第一、第二、第三和第四電晶體、電容元件以及發光元件；

第一電晶體的閘電極被電連接於第一閘極信號線，第一電晶體的第一電極被電連接於第二電晶體的第一電極和

發光元件的第一電極，而第一電晶體的第二電極被電連接於與電流供電線彼此間有電位差的第一電源，在不包括該像素的任何一個像素中的第一和第二閘極信號線以及在該像素中的第二閘極信號線中的任何一個；

第二電晶體的閘電極被電連接於第三電晶體的第一電極，而第二電晶體的第二電極被電連接於電流供電線；

第三電晶體的閘電極被電連接於第一閘極信號線，而第三電晶體的第二電極被電連接於源極信號線；

發光元件的第二電極被電連接於與電流供電線彼此間有電位差的第二電源；

電容元件被配置於第二電晶體的閘電極和第一電極之間，電容元件保持第二電晶體的閘電極和第一電極之間的電壓，並且

第四電晶體被配置於第二電晶體的第二電極和電流供電線之間，或第二電晶體的第一電極和發光元件的第一電極之間，並且第四電晶體的閘電極被電連接於第三閘極信號線。

在本發明的半導體裝置中，第一和第三電晶體可以是相同的導電類型。

在本發明的半導體裝置中，包含於像素中的電晶體可以是相同的導電類型。

在本發明的半導體裝置中，當第二電晶體的一種導電類型為一種 N-通道型時，電流供電線的電位 V_1 、第一電源的電位 V_2 以及第二電源的電位 V_3 是 $V_1 > V_2$ 和 $V_1 > V_3$

在本發明的半導體裝置中，當第二電晶體的導電類型為 N 通道型時，第一電源的電位 V_2 以及第二電源的電位 V_3 是 $V_2 > V_3$ 。

在本發明的半導體裝置中，當第二電晶體的導電類型為 P-通道型時，電流供電線的電位 V_1 、第一電源的電位 V_2 以及第二電源的電位 V_3 是 $V_1 < V_2$ 和 $V_1 < V_3$ 。

在本發明的半導體裝置中，當第二電晶體的導電類型為 P-通道型時，第一電源的電位 V_2 以及第二電源的電位 V_3 是 $V_2 < V_3$ 。

用於驅動本發明的半導體裝置的方法的特徵在於具有發光元件的像素被配置，

其中像素具有有兩種狀態—導通和非導通狀態的第一和第二開關元件，具有一個電晶體，一個電容元件以及發光元件，

視頻信號被輸入到第一開關元件的第一電極，並且第一開關元件的第二電極被電連接於電晶體的閘電極，

電晶體的第一電極被電連接於第二開關元件的第一電極和發光元件的第一電極，而電晶體的第二電極被電連接於第一電源，

第二開關元件的第二電極被電連接於第二電源，

發光元件的第二電極被電連接於第三電源，

電容元件被配置於電晶體的閘電極和第一電極之間，

用於驅動顯示裝置的方法包含：

第一步導通第一和第二開關元件以輸入視頻信號到電晶體的閘電極，並固定電晶體的第一電極電位；

第二步不導通第一和第二開關元件以使電晶體的閘電極處於浮動狀態；以及

第三步提供對應於施加到電晶體閘電極電位的電流給發光元件來發射光，

其中在第三步，電容元件保持電晶體的閘極-源極電壓以使電晶體的第一電極的電位的改變等於電晶體的閘電極的電位改變。

用於驅動本發明的半導體裝置的方法的特徵在於具有發光元件的像素被配置，

其中像素具有有兩種狀態－導通和非導通狀態的第一、第二和第三開關元件，具有電晶體，電容元件和發光元件，

視頻信號被輸入到第一開關元件的第一電極，並且第一開關元件的第二電極被電連接於電晶體的閘電極，

電晶體的第一電極被電連接於第二開關元件的第一電極和發光元件的第一電極，而電晶體的第二電極被電連接於第一電源，

第二開關元件的第二電極被電連接於第二電源，

發光元件的第二電極被電連接於第三電源，

電容元件被配置於電晶體的閘電極和第一電極之間，並且

第三開關元件的第一電極被電連接於電晶體的閘電極

，而第三開關元件的第二電極被電連接於電晶體的第一電極，第二電源和第三電源中任何一個，

用於驅動顯示裝置的方法包含：

第一步導通第一和第二開關元件以輸入視頻信號到電晶體的閘電極，並固定電晶體的第一電極電位；

第二步不導通第一和第二開關元件以使電晶體的閘電極處於浮動狀態；

第三步提供對應於施加到電晶體閘電極電位的電流給發光元件來發射光；並且

第四步導通第三開關元件使得電晶體的閘極-源極電壓等於或低於起始值電壓絕對值，並停止提供電流給發光元件，

其中在第三步，電容元件保持電晶體的閘極-源極電壓以使電晶體的第一電極的電位的改變等於電晶體的閘電極的電位改變。

用於驅動本發明的半導體裝置的方法的特徵在於具有發光元件的像素被配置，

其中像素具有有兩種狀態—導通和非導通狀態的第一、第二和第三開關元件，具有電晶體，電容元件和發光元件，

視頻信號被輸入到第一開關元件的第一電極，並且第一開關元件的第二電極被電連接於電晶體的閘電極，

電晶體的第一電極被電連接於第二開關元件的第一電極和發光元件的第一電極，而電晶體的第二電極被電連接

於第一電源，

第二開關元件的第二電極被電連接於第二電源，

發光元件的第二電極被電連接於第三電源，

電容元件被配置於電晶體的閘電極和第一電極之間，

並且

第三開關元件的第一電極被電連接於發光元件的第一電極，而第三開關元件的第二電極被電連接於第二電源，

用於驅動顯示裝置的方法包含：

第一步導通第一和第二開關元件以輸入視頻信號到電晶體的閘電極，並固定電晶體的第一電極電位；

第二步不導通第一和第二開關元件以使電晶體的閘電極處於浮動狀態；

第三步提供對應於施加到電晶體閘電極電位的電流給發光元件來發射光；並且

第四步導通第三開關元件使得電晶體的閘極-源極電壓等於或低於起始值電壓絕對值，並停止提供電流給發光元件，

其中在第三步，電容元件保持電晶體的閘極-源極電壓以使電晶體的第一電極的電位的改變等於電晶體的閘電極的電位改變。

用於驅動本發明的半導體裝置的方法的特徵在於具有發光元件的像素被配置，

其中像素具有有兩種狀態－導通和非導通狀態的第一、第二和第三開關元件，具有電晶體，電容元件和發光元

件，

視頻信號被輸入到第一開關元件的第一電極，並且第一開關元件的第二電極被電連接於電晶體的閘電極，

電晶體的第一電極被電連接於第二開關元件的第一電極和發光元件的第一電極，而電晶體的第二電極藉由第三開關元件被電連接於第一電源，

第二開關元件的第二電極被電連接於第二電源，

光發射元件的第二電極被電連接於第三電源，並且

電容元件被配置於電晶體的閘電極和第一電極之間，

用於驅動顯示裝置的方法包含：

第一步導通第一和第二開關元件以輸入視頻信號到電晶體的閘電極，並固定電晶體的第一電極電位；

第二步不導通第一和第二開關元件以使電晶體的閘電極處於浮動狀態；

第三步導通第三開關元件以提供對應於施加到電晶體閘電極電位的電流給發光元件來發射光；並且

第四步不導通第三開關元件並停止提供電流給發光元件，

其中在第三步，電容元件保持電晶體的閘極-源極電壓以使電晶體的第一電極的電位的改變等於電晶體的閘電極的電位改變。

具體實施方式

[實施例 1]

圖 1A 表示本發明的一個實施例。本發明的像素具有源極信號線 101，閘極信號線 102，第一、第二和第三 TFT103~105，電容元件 106，電流供電線 107，EL 元件 108，以及電源線 109 和 110。TFT103 的閘電極被連接到閘極信號線 102，TFT103 的第一電極被連接到源極信號線 101，而 TFT103 的第二電極被連接到 TFT104 的閘電極。TFT104 的第一電極被連接到電流供電線 107，而 TFT104 的第二電極被連接到 TFT105 的第一電極和 EL 元件的第一電極。TFT105 的閘電極被連接到閘極信號線 102，而 TFT105 的第二電極被連接到電源線 110。EL 元件 108 的第二電極被連接到電源線 109。電容元件 106 被配置於 TFT104 的閘電極和第二電極之間，用來保持閘極-源極電壓。

現在，所有 TFT103~105 為 N-通道 TFT，並且當閘極-源極電壓超過起始值時它們被開啓。此外，在 EL 元件 108 中，第一電極是陽極，而第二電極為陰極。陽極電位設定為 V_A ，而陰極電位即電源線 109 的電位設定為 V_C 。此外，電流供電線 107 的電位設定為 V_{DD} ，電源線 110 的電位設定為 V_{SS} 。視頻信號的電位設定為 V_{Sig} 。

電路的工作將用圖 1A，1B 和 3A~3C 說明。此處，TFT104 的閘極（G）、源極（S），和汲極（D）如圖 3A 所定義。

在某些像素中選擇閘極信號線 102 來開啓 TFT103 和 105。如圖 3A 所示，視頻信號從源極信號線 101 被輸入到

TFT104 的閘電極，並且電位變為 V_{sig} 。同時，TFT105 導通，這樣 $V_A = V_{SS}$ 。此時當設定 $V_{SS} \leq V_C$ 時，在書寫視頻信號時電流不流經 EL 元件 108。但是，設定 $V_{SS} > V_C$ ，則電流可以流經 EL 元件 108。這裏關鍵是 V_A 被固定在一固定電位。根據該工作，電容元件 106 的兩個電極間的電壓轉變為 $(V_{sig} - V_{SS})$ 。然後，當閘極信號線 102 的選擇期結束，並且 TFT103 和 105 關閉時，儲存於電容元件 106 的電荷的遷移路徑已不存在，以及 TFT104 的閘極-源極電壓 $(V_{sig} - V_{SS})$ 被保持。（圖 3B）。

此時，當 $(V_{sig} - V_{SS})$ 超過 TFT104 的起始值時，TFT104 開啓，電流被啓動從電流供電線流 107 經 EL 元件，並且啓動光發射（圖 3C），增加 TFT104 的源極電位。在這一時期，TFT104 的閘電極處於浮動狀態，並且電容元件 106 保持 TFT104 的閘極-源極電壓。因此，閘電極的電位隨源極電位的上升而增加。在這一時期，在 TFT104 和 105 中的半導體層（在源極區或汲極區）和閘電極間存在電容分量，但是電容元件 106 的電容值被設定為遠遠高於該電容分量，由此使 TFT104 源極電位的增加量幾乎等於 TFT104 閘極電位的增加量。

基於該工作，根據退化或不退化的 EL 元件的工作將在圖 1B 中考慮。圖 1B 圖解示出 151 為閘極信號線 102 的電位，152 和 153 為 TFT104 的閘電極的電位 V_G ，154 和 155 是 EL 元件 108 的陽極電位 V_A 即 TFT104 的源極電位，而 156 是 TFT104 的閘極-源極電壓 V_{GS} 。

現在，在圖 1B 所示由 i 表示的部分中，閘極信號線 102 被選定在高電位。因此視頻信號被寫在這部分，並且 TFT104 的閘極電位 V_G 升高。同時，TFT105 導通，因此 EL 元件 108 的陽極電位 V_A ，即 TFT104 的源極電位變為等於 V_{SS} 。結果 TFT104 的閘極-源極電壓 V_{GS} 變大。此外，當在這部分中 $V_A = V_{SS} < V_C$ 時，無論視頻信號值 V_{sig} 為多大，EL 元件 108 不發射光。

在由 ii 表示的時刻，閘極信號線 102 的選定是低電位結束，並且 TFT103 和 105 被關閉。此時在電容元件 106 中保持 $V_{GS} = (V_{sig} - V_A)$ 。

隨後，進入由 iii 表示的部分，並且光發射被啟動。此時，當 TFT104 的閘極-源極電位 V_{GS} 超過起始值，TFT104 開啓以傳送汲極電流，發光元件 108 發射光。同時，TFT104 的源極電位也升高。此處如上所述，TFT104 的閘極電位處於浮動狀態，因此該電位類似於在 TFT104 的源極電位上升而上升。

此處，將考慮 EL 元件 108 已退化的情況。當 EL 元件 108 退化時，如上所述在傳送一定值電流經過 EL 元件 108 時，陰極-陽極電壓變大。結果 V_A 上升如 155 所表示。但是，在本發明中， V_G 也由於 V_A 的上升而上升，結果表現出 V_{GS} 保持不變。

另一方面，如圖 7A~7H 所示，在圖 2B 所示習知結構情況下，當視頻信號一旦被輸入並且電位變為 V_{sig} 時，在此之後 TFT104 的閘極電位不被改變。因此，當 EL 元

件 207 退化且 V_A 上升時，TFT204 的閘極-源極電壓變得比退化前小（圖 7G 和 7H）。在這種狀況下，即使 TFT204 在飽和區工作，工作點的電流值也將被改變。因此，當 EL 元件 207 退化且電壓-電流特性曲線被改變，流經 EL 元件 207 的電流變小導致光發射減小。

如上所述，即使在 EL 元件退化時電流值也不被改變，由此本發明可消除 EL 元件退化的影響。

此外，電源線的兩個電位 V_{ss} 和 V_c 可被任意設定。因此，設定 $V_{ss} < V_c$ ，由此反向偏壓可以容易地施加到 EL 元件。

此外，TFT103 和 105 僅起開關元件的功能是好的，並且因此極性不被限定。更特別地，即使所有構成像素的 TFT 被設定為單極型，也可以進行正常工作。在圖 1A 中，TFT103 和 105 被設定為具有相同極性並且只被閘極信號線 102 控制。但是，使用彼此不同的第一和第二閘極信號線來控制各個 TFT 是可以的。在這種情況下，TFT103 和 105 彼此可以具有不同的極性。但是，考慮到像素的數位孔徑，引線數量盡可能地少是理想的。

[實施例 2]

根據圖 1A 所示結構，用於通向像素部分的線路，需要五條：源極信號線、閘極信號線、電流供電線（ V_{DD} ）、電源線（ V_c ）以及電源線（ V_{ss} ）。在本實施例中，將描述用於引線的線路共用的結構，由此使得用於每個像素

的引線的線路數量減少並獲得高數位孔徑。

圖 9 描述本實施例的結構。與實施例 1 所不同點僅僅在於 TFT906 的第二電極被連接到電源線 (V_{ss})，但在本實施例中它被連接到下一行像素中的閘極信號線。假定由虛線框 900 表示的像素處於第 i 行，TFT906 的第二電極被連接到第 $i+1$ 行的閘極信號線。

作為選擇閘極信號線的脈衝條件，TFT904 的閘極-源電壓足夠大地超過在高電位的起始值是可以接受的。更特別地，電位足夠大於起始值達到視頻信號 V_{sig} 的最大值是可以接受的。同時，電位以低電位安全地關閉 TFT904 為好。因此，處於低電位的電位被設定為等於閘極信號線的 V_{ss} 。

當第 i 閘極信號線被選擇在高電位並且 TFT904 和 906 被開啓時，第 $i+1$ 閘極信號線卻不被選擇。更特別地，它處於低電位並且電位為 V_{ss} 。因此，與本實施例相似，EL 元件的陽極電位 V_A 藉由 TFT906 變得等於 V_{ss} 。因此，當用於引線的線路與本實施例一致被共用，可得到與實施例 1 相同的效果。

此外，連接 TFT906 的第二電極的位置不限定於第 $i+1$ 閘極信號線，此時它是一個能夠施加固定電位 V_{ss} 的位置，同時第 i 閘極信號線被選擇在高電位，且 TFT906 導通。例如，它可以是第 $i-1$ 閘極信號線或此外的其他線。當鄰近行中的信號線被共用，信號線的脈衝彼此不重疊是理想的。

此外，如實施例 1 所描述的，TFT904 和 906 僅起開關元件的功能為好。因此極性不被限定，極性不限於被如圖 9 所示的單個閘極信號線 902 所控制。

[實施例 3]

驅動 TFT 的閘極-源極電壓被控制，和流經 EL 元件的電流值被用於顯示的類比量控制被稱為類比灰度等級系統。同時，提出數位灰度等級系統，其中 EL 元件只藉由兩種狀態驅動一零發光或百分之百發光。在該系統中，只有兩個灰度等級，黑和白可被顯示，但是它具有幾乎不受限於 TFT 特性變化的優點。為了想藉由數位灰度等級系統獲得多級灰度等級，採用與時間灰度等級系統相結合的驅動方法。時間灰度等級系統是一種藉由元件長時間或短時間發光的時間長度表示灰度等級的方法。

當數位灰度等級系統與時間灰度等級系統結合時，如圖 10A 所示一個圖框周期被分成幾個子圖框周期。每個子圖框周期具有定址（寫）期，持續（光發射）期和抹除期，如圖 10B 所示。灰度等級被表示出來，其中對應於用於顯示的位元數的子圖框周期被排列，其中持續（光發射）期的長度在每個子圖框周期被設定為 $2^{(n-1)} : 2^{(n-2)} : \dots : 2 : 1$ ，EL 元件在每個持續（光發射）期被選擇發光或不發光，並且當 EL 元件發光時在總時間長度上的不同被利用。當發光時間長則亮度高，而發光時間短則亮度低。此外，圖 10A 和 10B 描述了四位元灰度等級的實例，其中

一個圖框周期被分成四個子圖框周期，且 $2^4=16$ 灰度等級位準可藉由持續（光發射）期的群組合表示。此外，灰度等級可以在不特別設定持續期的長度比為二的冪次比時被表示出來。另外，某個子圖框周期可以被進一步分割。

當利用時間灰度等級系統獲得多級灰度等級時，較低位元的持續（光發射）期的長度變得更短。因此後續的定址期必須緊隨持續（光發射）期完成後開始時，與不同子圖框周期的定址（寫）期重疊的周期產生。在此情況下，被輸入到某個像素的視頻信號同時也被輸入到不同像素，因此不能進行正常的顯示。抹除期被配置用於解決該問題。如圖 10B 所示，它被配置於 Ts3 和 Ts4 後以便兩個不同的定址（寫）期彼此不重疊。對應地，在持續（光發射）期足夠長並且兩個不同定址（寫）期彼此將不會重疊的 SF1 和 SF2 中不配置抹除期。

這樣，為了藉由將數位灰度等級系統和時間灰度等級系統相結合的方法驅動 EL 元件，可能出現增加光發射被強制停止和配置抹除期的工作的情況。

圖 4A 描述了增加一個第二閘極信號線 403 和一個抹除 TFT407 到具有實施例 1 所示結構的像素，以回應將數位灰度等級系統和時間灰度等級系統相結合的驅動方法的實例。抹除 TFT407 的閘電極被連接到第二閘極信號線 403，抹除 TFT407 的第一電極被連接到 TFT405 的閘電極和電容元件 408 的第一電極，而抹除 TFT407 的第二電極被連接到 TFT405 的第二電極和電容元件 408 的第二電極。

第一閘極信號線 402 被選擇以輸入視頻信號的工作與實施例 1 所示相同，因此此處將其省略。此外，視頻信號輸入過程中，第二閘極信號線處於低位準且抹除 TFT407 是關閉的。此時 V_{sig} 既產生確實開啓 TFT405 的電位也產生關閉 TFT405 的電位。

此處，從持續（光發射）期到抹除期的工作將用圖 4A~4C 和圖 11A~11C 描述。圖 11A 與圖 10A 所示相同。如圖 11B 所示，一個圖框周期有四個子圖框周期。在具有短持續（光發射）期的子圖框周期 SF3 和 SF4 中，他們分別具有抹除期 $Te3$ 和 $Te4$ 。此處，在 SF3 中的工作將被舉例說明。

視頻信號輸入完成後，對應於 TFT405 的閘極-源極電壓 V_{GS} 的電流傳送經 EL 元件 410 以發射光，如圖 10B 所示。然後，當計時到達持續（光發射）期的完成時，脈衝被輸入到要處於高電位的第二閘極信號線 403，並且抹除 TFT407 被開啓以將 TFT405 的閘極-源極電壓 V_{GS} 設定為零，如圖 4C 所示。對應地，TFT405 被關閉，通入 EL 元件的電流被截止，EL 元件 410 被強制停止光發射。

工作是如圖 11C 所示時間表。抹除期 $Te3$ 是持續（光發射）期 $Ts3$ 之後的周期，一個脈衝被輸入到第二閘極信號線 403，EL 元件停止光發射，然後一個脈衝再被輸入到第一閘極信號線 402 以開始輸入下一個視頻信號。

此外，在圖 4A 所示的結構中，TFT406 的第二電極被

連接到電源線 412，但是電源線 412 可被如實施例 2 中所示的鄰近行中的閘極信號線所代替。此外，在本實施例中，第二閘極信號線 403 被配置用於控制抹除 TFT407，並且因此 TFT406 的第二電極可被連接到第二閘極信號線 403。

雖然 TFT404 和 406 被閘極信號線 402 控制，但可增加一條新的閘極信號線。在這種情況下，TFT404 和 406 可被閘極信號線 402 和新增閘極信號線分別控制。

[實施例 4]

圖 5A 描述了在不同於實施例 3 中示出的位置配置抹除 TFT 的實施例。在本實施例中，一個抹除 TFT507 被配置於通向電容元件 508 的第一電極的 TFT505 的閘電極和電源線 512 之間。

類似實施例 3，有關從視頻信號輸入到光發射，藉由將數位灰度等級系統和時間灰度等級系統結合的方法實施驅動方法是可以接受的。因此，此處省略該描述，而抹除期的工作將被描述。

當計時到達持續（光發射）期的結束時，脈衝被輸入到第二閘極信號線 503 達到高位準，抹除 TFT507 被開啓，並且 TFT505 的閘電極的電位轉變為 V_{ss} ，如圖 5C 所示。更特別地，在抹除期，TFT505 的閘極-源極電壓 V_{GS} 設定在起始值以下為好。

TFT505 的源極電位處於至少等於或大於 V_{ss} 的電位

。因此抹除 TFT507 的工作允許 TFT505 的閘極-源極電壓 V_{GS} 為 $V_{GS} \leq 0$ ，並且 TFT505 被關閉。對應地，抹除期是 EL 元件 510 停止光發射的周期。一個脈衝被再次輸入到第一閘極信號線 502，並且下一個視頻信號再開始被輸入。

此外，在圖 5A 所示的結構中，TFT506 的第二電極被連接到電源線 512，但電源線 512 可被如實施例 2 所示的鄰近行中的閘極信號線所取代。另外，在本實施例中，第二閘極信號線 503 被配置用於控制抹除 TFT507。因此，TFT506 的第二電極可被連接到第二閘極信號線 503。

雖然 TFT504 和 506 被閘極信號線 502 控制，但是可增加一條新的閘極信號線。在這種情況下，TFT504 和 506 可被閘極信號線 402 和新增閘極信號線分別控制。

[實施例 5]

圖 6A 描述了在不同於實施例 3 和 4 所示位置配置抹除 TFT 的實例。在本實施例中，抹除 TFT607 被配置於 TFT605 的第一電極和電流供電線之間。

電路的工作將被描述。第一閘極信號線 602 被選定在高位準，TFT604 被開啓，並且視頻信號被從源極信號線 601 輸入到像素。同時，TFT606 也被開啓使 EL 元件 610 的陽極電位 V_A 等於 V_{SS} 。此時，當設定 $V_{SS} \leq V_C$ ，在寫視頻信號時電流不被傳送流經 EL 元件 610，因此 TFT607 處於導通或關閉為好。

當視頻信號輸入完成並且第一閘極信號線 602 不被選擇時，TFT605 的閘電極處於浮動狀態並且所儲存電荷的遷移路徑在電容元件 608 中受阻塞。因此，閘極-源極電壓 V_{GS} 在電容元件 608 中被保持。

隨後，第二閘極信號線 603 被選定在高位準並且 TFT607 被開啓，由此電流如圖 6D 所示被傳送，EL 元件 610 的陽極電位 V_A 上升，產生與陰極電位 V_C 的電位差，電流被傳送以發射光。此外，TFT607 從輸入視頻信號狀態被開啓是可以接受的。在此情況下，在第一閘極信號線 602 轉變為不被選擇的時刻，電流藉由 TFT607 和 605 被提供給 EL 元件 610，並且 EL 元件 610 的陽極電位 V_A 上升，產生與陰極電位 V_C 的電位差，傳送電流以發射光。

當計時到達持續（光發射）期的結束時，第二閘極信號線 603 不被選定在低位準，TFT607 被關閉，並且從電流供電線 609 到 EL 元件 610 的電流路徑被阻塞。因此，電流不流經 EL 元件 610，光發射停止。之後，抹除期是一個脈衝被再次輸入到第一閘極信號線 602，並且下一個視頻信號再開始被輸入的周期。

此外，在 TFT605 的第一電極和 EL 元件 610 的陽極間配置 TFT607 為好。更特別地，TFT607 被配置於電流供電線 609 和 EL 元件 610 之間的電流路徑中，並且在抹除期中提供給 EL 元件 610 的電流可能被切斷是可以接受的。

雖然 TFT604 和 606 被閘極信號線 602 控制，但是可

增加一條新的閘極信號線。在這種情況下，TFT604 和 606 可被閘極信號線 602 和新增閘極信號線分別控制。

[實施例 6]

在實施例 3~5 中，增加 TFT 來配置抹除期的實例已被描述，但在本實施例中，將描述不增加抹除 TFT 而進行相同工作的實例。

圖 21A 描述該結構。該結構幾乎類似於實施例 1 所示結構，但不同在於 TFT2104 和 2106 分別被獨立的閘極信號線 2102 和 2103 控制。

如圖 21B 所示，在持續（光發射）期，電容元件 2107 固定 TFT2105 的閘極-源極電壓，並且與之相伴的電流流經 EL 元件 2109 以發射光。

隨後，進入抹除期，一個脈衝信號被輸入到第二閘極信號線 2103 以開啓 TFT2106。此時，被連接到 TFT2106 的第二電極的電源線 2111 的電位被設定為低於 EL 元件 2109 的陰極電位，即電源線 2110 的電位，由此電流不被傳送流經 EL 元件 2109。對應地，此時的電流如圖 21C 所示被傳送。

此外，在鄰近行的閘極信號線可用作電源線 2111，如其它實施例中所描述的。

[實施例 7]

N-通道型 TFT 被用作向 EL 元件提供電流的 TFT。但

是，本發明可藉由用 P-通道型 TFT 作為驅動 TFT 來完成。圖 12A 描述了範例結構。

該電路結構與圖 1A 中所示的使用 N-通道型 TFT 的結構相同。但是，不同點在於 EL 元件 1208 的結構是反向的，被連接於 TFT1204 的第二電極的一側是陰極，而被連接於電源先 1209 的另一側是陽極，並且電流供電線 1207 的電位為 V_{SS} ，電源線 1209 的電位為 V_A ，而電源線 1210 的電位為 V_{DD} 。此處， $V_{SS} < V_{DD}$ 且 $V_A < V_{DD}$ 。

電路的工作將用圖 12B~12D 描述。此外，TFT 的極性為 P-通道型，輸入一個低位準到閘電極以開啓 TFT，而輸入高位準用以關閉 TFT。

在某一行，閘極信號線 1202 被選定在低位準，並且 TFT1203 和 1205 被開啓。如圖 12B 所示，視頻信號從源極信號線 1201 被輸入到 TFT1204 的閘電極，並且電位變為 V_{sig} 。同時，TFT1205 是導通的，並且因此 EL 元件 1208 的陰極電位 V_C 變為 $V_C = V_{DD}$ 。此時，當設定 $V_A \leq V_{DD}$ 時，在寫視頻信號時，電流不被傳送流經 EL 元件 1208。根據該工作，電容元件 1206 的兩個電極間的電壓，即 TFT1204 的閘極-源極電壓變為 $(V_{sig} - V_{DD})$ 。然後，當閘極信號線 1202 的選擇期結束處於高位準並且 TFT1203 和 1205 被關閉時，電容元件 1206 中儲存的電荷的遷移路徑消失，並且 TFT1204 的閘極-源極電壓 $(V_{sig} - V_{DD})$ 被保持（圖 12C）。

此處，當 $(V_{sig} - V_{DD})$ 低於 TFT1204 的起始值電壓時

，TFT1204 被開啓，電流被傳送流經電源線 1209、EL 元件 1208 和電流供電線 1207 以開始光發射（圖 12D），並且 TFT1204 的源極電位下降。此時，TFT1204 的閘電極處於浮動狀態，而電容元件 1206 保持 TFT1204 的閘極-源極電壓。因此，閘極電位也隨源極電位的減小而下降。

在圖 12A 中，所有構成像素的 TFT 使用 P-通道型 TFT。但是，TFT1203 和 1205 只起開關元件功能作用為好，如在其他實施例中所描述的。因此，極性不被限定。此外，TFT1203 和 1205 不必只被閘極信號線 1202 驅動。各獨立的 TFT 被另一個閘極信號線控制的結構也是可以接受的。

實例

此後，本發明的實例將被描述。

[實例 1]

在該實例中，將描述一個光發射裝置的結構，其中採用類比視頻信號作為顯示用視頻信號。圖 16A 描述了光發射裝置的範例結構。裝置具有像素部分 1602，在此多個像素在基底 1601 上按矩陣形排列，而且在像素部分周圍它具有一個源極信號線驅動電路 1603 和第一和第二閘極信號線驅動電路 1604 和 1605。在圖 16A 中使用兩個閘極信號線驅動電路。但是，當在如圖 1A 所示的像素中使用一條閘極信號線時，則閘極信號線被從兩側同時控制。當在

圖 4A 和 5A 所示像素中使用兩條閘極信號線時，各獨立閘極信號線驅動電路控制各自的閘極信號線。

被輸入到源極信號線驅動電路 1603 和第一及第二閘極信號驅動電路 1604 和 1605 的信號藉由一個撓性的印刷電路（FPC）1606 被從外側饋送。

圖 16B 描述源極信號線驅動電路的範例結構。這是用於使用類比視頻信號作顯示視頻信號的源極信號線驅動電路，它具有一個移位暫存器 1611、一個緩衝器 1612，以及一個取樣電路 1613。雖然沒有特地指出，但必要時可增加一個位準移位器。

源極信號線驅動電路的工作將被描述。圖 17A 表示更詳細的結構，因此參考圖式。

移位暫存器 1701 由多個雙穩態多諧振盪電路（FF）1702 形成，時脈信號（S-CLK）、反時脈信號（S-CLKb），以及啓動脈衝（S-SP）被輸入到該電路。回應這些信號的計時，取樣脈衝被按順序地輸出。

從移位暫存器 1701 輸出的取樣脈衝經過緩衝器 1703 並被放大，然後被輸入到取樣電路。取樣電路 1704 由多個取樣開關（SW）1705 形成，取樣電路根據輸入的取樣脈衝計時取樣某個列的視頻信號。更特別地，當取樣脈衝被輸入到取樣開關時，取樣開關 1705 開啓。此時視頻信號保持的電位被藉由取樣開關輸出到各獨立源極信號線。

隨後，描述閘極信號線驅動電路的工作。圖 17B 描述了圖 16C 中所示的第一和第二閘極信號線驅動電路 1604

和 1605 的更詳細的範例結構。第一閘極信號線驅動電路具有一個移位暫存器電路 1711，和一個緩衝器 1712，它回應時脈信號（G-CLK1）、反時脈信號（G-CLKb1），以及啓動脈衝（G-SP1）被驅動。第二閘極信號線驅動電路 1605 也可同樣被構造。

從移位暫存器到緩衝器的工作與源極信號線驅動電路相同。被緩衝器放大的取樣脈衝各自選擇獨立的閘極信號線。第一閘極信號線驅動電路按順序選擇第一閘極信號線 G_{11} 、 G_{21} 、... G_{m1} ，而第二閘極信號線驅動電路按順序選擇第二閘極信號線 G_{12} 、 G_{22} 、... G_{m2} 。第三閘極信號線驅動電路，圖中未示出，也像第一和第二閘極信號線驅動電路一樣，按順序選擇第三閘極信號線 G_{13} 、 G_{23} 、... G_{m3} 。在被選擇行中，視頻信號被寫在像素中以根據實施例中所描述的程式發射光。

此外，作為移位暫存器的實例，此處顯示了由多個 D 雙穩態多諧振盪電路形成的移位暫存器。但是藉由一個解碼器選擇信號線的結構也是可以接受的。

[實例 2]

在本實例中，將描述其中使用數位視頻信號作為顯示用視頻信號的光發射裝置的結構。圖 18A 描述了光發射裝置的範例結構。該裝置具有像素部分 1802，在此多個像素在基底 1801 上按矩陣形排列，而且在像素部分周圍它具有一個源極信號線驅動電路 1803 和第一和第二閘極信號

線驅動電路 1804 和 1805。在圖 18A 中使用兩個閘極信號線驅動電路。但是，當在如圖 1A 所示的像素中使用一條閘極信號線時，閘極信號線被從兩側同時控制。當在圖 4A 和 5A 所示像素中使用兩條閘極信號線時，獨立的閘極信號線驅動電路控制各自的閘極信號線。

被輸入到源極信號線驅動電路 1803 以及第一和第二閘極信號線驅動電路 1804 和 1805 的信號藉由一個撓性的印刷電路（FPC）1806 被從外側饋送。

圖 18B 描述源極信號線驅動電路的範例結構。這是用於使用數位視頻信號作為顯示用視頻信號的源極信號線驅動電路，它具有一個移位暫存器 1811、一個第一門鎖電路 1812、一個第二門鎖電路 1813，以及一個 D/A 轉換器電路 1814。雖然圖中沒有特地示出，但必要時可增加一個位準移位器。

第一和第二閘極信號線驅動電路 1804 和 1805 是實例 1 中所示結構為好，因此此處省略圖示和描述。

源極信號線驅動電路的工作將被描述。圖 19A 示出更詳細的結構，因此參考圖式。

移位暫存器 1901 由多個雙穩態多諧振盪電路（FF）1910 形成，時脈信號（S-CLK）、反時脈信號（S-CLKb），以及啓動脈衝（S-SP）被輸入到該電路。回應這些信號的計時，取樣脈衝被按順序輸出。

從移位暫存器 1901 輸出的取樣脈衝被輸入到第一門鎖電路 1902。數位視頻信號被輸入到第一門鎖電路 1902

。回應輸入取樣脈衝的計時，數位視頻信號被保留在每一階段。此處，數位視頻信號按三位元被輸入。在每個位元的視頻信號被保留在單獨的第一門鎖電路中。此處，三個第一門鎖電路由一個取樣脈衝平行操作。

當第一門鎖電路 1902 完成將數位視頻信號保留直到最後階段時，門鎖脈衝在水平回追蹤期被輸入到第二門鎖電路 1903，並且保留在第一門鎖電路 1902 中的數位視頻信號立即被傳輸到第二門鎖電路 1903。之後，保留在第二門鎖電路 1903 中的一行數位視頻信號同時被輸入到 D/A 轉換器電路 1904。

當保留在第二門鎖電路 1903 的數位視頻信號被輸入到 D/A 轉換器電路 1904 的同時，移位暫存器 1901 再次輸出取樣脈衝。隨之重複該操作以處理一個圖框的視頻信號。

D/A 轉換器電路 1904 將輸入的數位視頻信號從數位轉換為類比信號，並輸出到源極信號線作為具有類比電壓的視頻信號。

上述工作在一個水平周期的所有階段進行。因此視頻信號被輸出到全部源極信號線。

此外，如實例 1 所述，使用解碼器取代移位暫存器來選擇信號線的結構也是可接受的。

[實例 3]

在實例 2 中，數位視頻信號藉由 D/A 轉換器電路被從

數位轉換到類比信號，並且被寫入像素中。本發明的半導體裝置也可藉由時間灰度等級系統表示灰度等級。在此情況下，不需要 D/A 轉換器電路，如圖 19B 所示，並且藉由由 EL 元件長時間或短時間發射光的時間長度決定的運算式控制灰度等級。因此，每個位元視頻信號不需進行平行處理。因此，第一和第二門鎖電路以一位元為好。此時，每個位元的數位視頻信號被依次輸入，按順序保存在門鎖電路中並被寫入像素中。當然，必要位元數的門鎖電路平行排列是可以接受的。

[實例 4]

在本說明書中，一個其上具有驅動器電路、具有用於開關的 TFT 和用於驅動的 TFT 的像素部分的基底被形成，為方便起見，該基底被稱為主動矩陣基底。在本實例中，藉由使用單極 TFT 製造的主動基底將參考圖 13A~14C 被描述。

在其表面上形成絕緣膜的石英基底、矽基底、金屬基底或不鏽基底被用作基底 5000。此外，具有熱阻的塑膠基底，它可承受本製造製程中的處理溫度，可被使用。在本實例中，由玻璃諸如鋇硼矽酸鹽玻璃或鋁硼矽酸鹽玻璃製成的基底 5000 被使用。

其次，在基底 5000 上形成由絕緣膜諸如氧化矽膜、氮化矽膜或氮氧化矽膜製成的基底膜 5001。在本實例中，一雙層結構被用於基底膜 5001。然而絕緣膜的單層結構或

其中兩層或多層絕緣膜疊層的結構也可以使用。

在本實例中，作為基底膜 5001 的第一層，厚度為 10nm~200nm（較佳 50nm~100nm）的氮氧化矽膜 5001a 藉由使用 SiH_4 、 NH_3 和 N_2O 作反應氣體的電漿 CVD 法被形成。在本實例中，厚度 50nm 的氮氧化矽膜 5001a 被形成。其次，作為基底膜 5001 的第二層，厚度為 50nm~200nm（較佳 100nm~150nm）的氮氧化矽膜 5001b 藉由使用 SiH_4 和 N_2O 作反應氣體的電漿 CVD 法被形成。在本實例中，厚度 100nm 的氮氧化矽膜 5001b 被形成。

順序地，在基底膜 5001 上形成半導體層 5002~5005。半導體層 5002~5005 形成如下。即厚度為 25nm~80nm（較佳 30nm~60nm）的半導體膜藉由已知方法（如濺射法、LPCVD 法或電漿 CVD 法）形成。其次，半導體膜藉由已知結晶化法（如鐳射結晶化法、使用 RTA 或退火爐的熱結晶化法、使用促進結晶化的金屬元素的熱結晶化法等）被結晶化。然後，所得結晶半導體膜被作成預定形狀圖案以形成半導體層 5002~5005。注意無定形半導體膜、微晶半導體膜、結晶半導體膜、具有無定形結構的化合物半導體膜如非晶矽鍺膜等可被用作半導體膜。

在本實例中，藉由電漿 CVD 法形成厚度 55nm 的非晶矽膜。含有鎳的溶液被吸附在非晶矽膜上，並且在 500℃ 進行 1 小時的脫水處理，然後於 550℃ 進行 4 小時熱結晶化以形成結晶矽膜。之後，使用光刻技術的圖案加工製程被實施以形成半導體層 5002~5005。

注意，當藉由鐳射結晶化法形成結晶半導體膜時，較佳使用進行連續振盪或脈衝振盪的氣體或固體雷射器。準分子雷射器、YAG 雷射器、YVO₄ 雷射器、YLF 雷射器、YAlO₃ 雷射器、玻璃雷射器、紅寶石雷射器、Ti：藍寶石雷射器等可被用作前者氣體雷射器。此外，使用晶體如 YAG、YVO₄、YLF 或 YAlO₃ 的雷射器，其中添加 Cr、Nd、Er、Ho、Ce、Co、Ti 或 Tm，可用作後者固體雷射器。雷射器的基波根據摻雜材料而變化，並且具有 1 μ m 領域的基波的鐳射被得到。藉由使用非線性光學元件可獲得基波的諧波。注意，爲了在無定形半導體膜的結晶化過程中獲得具有大晶粒尺寸的晶體，優先使用能夠進行連續振盪的固體雷射器，並且採用基波的二次到四次諧波。典型地，採用 Nd：YVO₄ 雷射器（1064nm 基波）的二次諧波（532nm）和三次諧波（355nm）。

並且從具有 10W 功率輸出的連續振盪 YVO₄ 雷射器發射的鐳射藉由非線性光學元件被轉換成諧波。此外，有一種將一個 YVO₄ 晶體和一個非線性光學元件放置在一個諧振器並發射諧波的方法。較佳地，藉由光學系統和輻照被處理物體在輻照表面上形成具有矩形或橢圓形狀的鐳射。此時，要求具有約 0.01 MW/cm² ~ 100 MW/cm²（較佳 0.1 MW/cm² ~ 10 MW/cm²）的能量密度。半導體膜相對於鐳射以約 10cm/s ~ 2000cm/s 的速度被行動來被鐳射輻照。

並且當上述雷射器被使用時，較佳從鐳射振盪器發射的雷射光束藉由光學系統被線性聚光並輻照到半導體膜。

結晶化條件被適當設定。當使用準分子雷射器時，較佳脈衝振盪頻率設定為 300Hz，和鐳射能量密度設定為 $100 \text{ mJ/cm}^2 \sim 700 \text{ mJ/cm}^2$ （典型地 $200 \text{ mJ/cm}^2 \sim 300 \text{ mJ/cm}^2$ ）。此外，當使用 YAG 雷射器時，較佳使用二次諧波，脈衝振盪頻率被設定為到 1Hz $\sim$ 300Hz，和鐳射能量密度設定為 $300 \text{ mJ/cm}^2 \sim 1000 \text{ mJ/cm}^2$ （典型地 $350 \text{ mJ/cm}^2 \sim 500 \text{ mJ/cm}^2$ ）。寬度在 $100 \mu\text{m} \sim 1000 \mu\text{m}$ （較佳 $400 \mu\text{m}$ ）的線性聚光的雷射光束被輻照掃過基底整個表面。此時，關於線性雷射光束的重疊比率可被設定為 50% $\sim$ 98%。

但是，在本實例中，非晶矽膜被使用促進結晶化的金屬元素結晶化，以至金屬元素保留在結晶矽膜中。因此，在結晶矽膜上形成厚 $50 \text{ nm} \sim 100 \text{ nm}$ 的非晶矽膜，進行熱處理（使用 RTA 法或退火爐熱處理）使金屬元素擴散進入非晶矽膜，並且熱處理後藉由腐蝕去除非晶矽膜。結果，包含在結晶矽膜中的金屬元素可被減少或去除。

注意，形成半導體層 5002 $\sim$ 5005 後，為了控制 TFT 的起始值可進行少量雜質元素（硼或磷）添加。

其次，覆蓋半導體層 5002 $\sim$ 5005 的閘極絕緣膜 5006 被形成。閘極絕緣膜 5006 藉由電漿 CVD 法或濺射法由包含矽的膜厚 $40 \text{ nm} \sim 150 \text{ nm}$ 的絕緣膜形成。在本實例中，藉由電漿 CVD 法形成厚 115 nm 的氮氧化矽膜作為閘極絕緣膜 5006。當然，閘極絕緣膜不限於氮氧化矽膜。另一種包含矽的絕緣膜可被用作單層或疊層結構。

注意，當氧化矽膜被用作閘極絕緣膜 5006 時，電漿

CVD 法被採用，TEOS（四乙基正矽酸脂）和 O_2 被混合，反應壓力被設定為 40Pa ，基底溫度被設定為 $300^\circ\text{C} \sim 400^\circ\text{C}$ 。然後，在高頻（ 13.56MHz ）功率密度 $0.5\text{W}/\text{cm}^2 \sim 0.8\text{W}/\text{cm}^2$ 下可發生放電形成氧化矽膜。之後，當對藉由上述步驟形成的氧化矽膜在 $400^\circ\text{C} \sim 500^\circ\text{C}$ 下進行熱退火時，作為閘極絕緣膜 5006 可獲得較佳性能。

其次，具有 $20\text{nm} \sim 100\text{nm}$ 膜厚的第一導電膜 5007 和具有 $100\text{nm} \sim 400\text{nm}$ 膜厚的第二導電膜 5008 被疊加在閘極絕緣膜 50096 上。在本實例中，膜厚 30nm 且由 TaN 膜構成的第一導電膜 5007 和膜厚 370nm 且由 W 膜構成的第二導電膜 5008 被疊加。

在本實例中，作為第一導電膜 5007 的 TaN 膜藉由濺射法使用 Ta 靶在含氮氣體環境中形成。作為第二導電膜 5008 的 W 膜藉由濺射法使用 W 靶形成。此外，它可藉由熱 CVD 法使用六氟化鎢（ WF_6 ）形成。在任何情況下，當他們被用作閘電極時，有必要減少電阻，W 膜電阻率被設定為 $20\mu\Omega\text{cm}$ 或更低是理想的。當晶體顆粒被增大，W 膜的電阻率可能被減小。但是，如果大量雜質元素如氧存在於 W 膜中，則結晶化被抑制，結果使電阻率增加。因此，在本實例中，考慮到雜質在膜形成時不能從氣相進入膜中，W 膜藉由濺射法採用高純 W（純度 99.9999% ）作靶形成。這樣可獲得 $9\mu\Omega\text{cm} \sim 20\mu\Omega\text{cm}$ 的電阻率。

注意，在本實例中，TaN 膜被用作第一導電膜 5007，而 W 膜被用作第二導電膜 5008。但是，構成第一導電膜

5007 和第二導電膜 5008 的材料不特別限定。第一導電膜 5007 和第二導電膜 5008 各自可從 Ta、W、Ti、Mo、Al、Cu、Cr 和 Nd 中選擇一種元素形成，或由主要包含上述元素的合金材料或化合物形成。此外，它們可由一種以添加雜質元素如磷或 AgPdCu 合金的多晶矽膜為代表的半導體膜形成。

其次，由抗蝕劑製成的掩模 5009 被藉由微縮術形成，並且進行用於形成電極和引線的第一蝕刻製程。該第一蝕刻製程在第一蝕刻條件和第二蝕刻條件下進行（圖 13B）。

在本實例中，作為第一蝕刻條件，採用 ICP（感應耦合電漿）蝕刻法。此外， CF_4 、 Cl_2 和 O_2 被用作蝕刻氣體，並且各氣體流速比設定為 25 : 25 : 10（sccm）。具有 500W 和 13.56MHz 的 RF 功率被供給線圈型電極使處於 1.0Pa 壓強下產生電漿，由此進行蝕刻。具有 150W 和 13.56MHz 的 RF 功率被供給基底一側（樣品台），為其施加實際上的負自偏壓。W 膜在這種第一蝕刻條件下被蝕刻，結果第一導電層 5007 的末端部分被作成斜坡形。

隨後，不將由抗蝕劑製成的掩模 5009 移走，把蝕刻條件變為第二蝕刻條件。 CF_4 和 Cl_2 被用作蝕刻氣體，並且各氣體流量比設定為 30 : 30（sccm）。具有 500W 和 13.56MHz 的 RF 功率被供給線圈型電極以在 1.0Pa 壓強下產生電漿，由此進行約 15 秒的蝕刻。具有 20W 和 13.56MHz 的 RF 功率被供給基底一側（樣品台），為其施加實

際上的負自偏壓。在第二蝕刻條件下，第一導電膜 5007 和第二導電膜 5008 都被蝕刻到相同程度。注意，爲了進行蝕刻並不留殘留物在閘極絕緣膜 5006 上，較佳蝕刻時間增加約 10%~20% 的速率。

在上述第一蝕刻製程中，當由抗蝕劑製成的掩模的形狀製作合適時，第一導電膜 5007 的末端部分和第二導電膜 5008 的末端部分藉由施加到基底一側的偏壓的作用變爲斜坡形。這樣，從第一導電層 5007 和第二導電層 5008 製成的第一形狀導電層 5010~5014 藉由第一蝕刻製程被形成。關於絕緣膜 5006，未被第一形狀導電層 5010~5014 覆蓋的區域被蝕刻約 20nm~50nm，以便形成較薄區域。

其次，不去掉由抗蝕劑製成的掩模 5009（圖 13C）進行第二蝕刻製程。在第二蝕刻製程中， SF_6 、 Cl_2 和 O_2 被用作蝕刻氣體，並且有關氣體流速比被設定爲 24:12:24（sccm）。具有 700W 和 13.56MHz 的 RF 功率被供給線圈型電極使處於 1.3Pa 壓強下產生電漿，由此進行約 25 秒的蝕刻。具有 10W 和 13.56MHz 的 RF 功率被供給基底一側（樣品台），爲其施加實際上的負自偏壓。這樣，W 膜被有選擇地蝕刻形成第二形狀導電層 5015~5019。此時第一導電層 5015a~5018a 幾乎沒有被蝕刻。

然後不去掉由抗蝕劑製成的掩模 5009 而進行第一摻雜製程，以添加低濃度雜質元素，用於爲半導體層 5002~5005 提供 N-型電導。第一摻雜製程較佳藉由離子摻雜法

或離子注入法進行。至於離子摻雜法的條件，劑量設定為 1×10^{13} 原子/cm² ~ 5×10^{14} 原子/cm²，並且加速電壓設定為 40KeV ~ 80KeV。在本實例中，劑量設定為 5.0×10^{13} 原子/cm²，且加速電壓設定為 50KeV。作為用於提供 N-型電導的雜質元素，較佳使用屬於 15 族的元素，典型地，使用磷（P）或砷（As）。在本實例中，使用磷（P）。在此情況下，第二形狀導電層 5015 ~ 5019 成為提供 N-型電導的雜質元素的掩模。因此第一雜質區（N--區）5020 ~ 5023 被自對準形成。然後，提供 N-型電導的雜質元素以 1×10^{18} 原子/cm³ ~ 1×10^{20} 原子/cm³ 的濃度範圍被添加到第一雜質區 5020 ~ 5023。

隨後，去掉抗蝕劑製成的掩模 5009 後，形成一個新的抗蝕劑掩模 5024，並且在高於第一摻雜製程的加速電壓下進行第二摻雜製程。在離子摻雜法條件下，劑量設定為 1×10^{13} 原子/cm² ~ 3×10^{15} 原子/cm²，並且加速電壓設定為 60KeV ~ 120KeV。在本實例中，劑量設定為 3.0×10^{15} 原子/cm²，且加速電壓設定為 65KeV。在第二摻雜製程中，第二導電層 5015b ~ 5018b 被用作雜質元素的掩模，這樣進行摻雜使雜質元素被添加到位於第一導電層 5015a ~ 5018a 的斜坡部分下的半導體層中。

作為上述第二摻雜製程的結果，用於提供 N-型電導的雜質元素以 1×10^{18} 原子/cm³ ~ 5×10^{19} 原子/cm³ 濃度範圍被添加到與第一導電層重疊的第二雜質區（N—區；Lov 區）5026、5029。此外，用於提供 N-型電導的雜質元素

以 1×10^{19} 原子/cm³ ~ 5×10^{21} 原子/cm³ 濃度範圍被添加到第三雜質區 (N+區) 5025、5028、5031 和 5034。經過第一和第二摻雜製程，在半導體層 5002 ~ 5005 內形成了未添加雜質元素區域或添加少量雜質元素區域。在本實例中，沒有完全添加雜質元素的區域或添加示蹤雜質元素的區域稱為通道區 5027、5030、5033 和 5036。此外，存在藉由上述第一摻雜製程形成的第一雜質區 (N-區) 5020 ~ 5023 中的被第二摻雜製程中的抗蝕劑 5024 覆蓋的區域。在本實例中，它們繼續被稱作第一雜質區 (N-區；LDD 區) 5032、5035。

注意，在本實例中，第二雜質區 (N-區) 5026 和第三雜質區 (N+區) 5025、5028、5031 和 5034 只藉由第二摻雜製程形成。但是，本發明不限於此。摻雜製程條件可適當改變，並且可進行多次摻雜製程以形成這些區域。

其次，如圖 14A 所示，去掉抗蝕劑製成的掩模 5024 並形成第一層間絕緣膜 5037。厚度為 100nm ~ 200nm 的含矽絕緣膜藉由電漿 CVD 法或濺射法被形成，作為第一層間絕緣膜 5037。在本實例中，藉由電漿 CVD 法形成膜厚 100nm 的氮氧化矽膜。當然第一層間絕緣膜 5037 不限於氮氧化矽膜，因此，另一種含矽絕緣膜可被用作單層或疊層結構。

其次，進行熱處理，用於半導體層結晶性的恢復和添加到半導體層的雜質元素的啟動。這種熱處理藉由熱退火法利用退火爐進行。熱退火法較佳在氮氣體環境中進行，

其中氧濃度為 1ppm 或更小，較佳 0.1ppm 或更小在 400℃～700℃。在本實例中，為啟動製程進行 410℃ 1 小時的熱處理。注意，除熱退火法外，可使用鐳射退火法或快速熱退火法（RTA 法）。

熱處理也可在第一層間絕緣膜 5037 形成之前進行。但是，如果構成第一導電層 5015a～5019a 和第二導電層 5015b～5019b 的材料對熱敏感，較佳形成用於保護引線等的第一層間絕緣膜 5037（主要含矽的絕緣膜，如氮化矽膜）之後再進行熱處理，如同本實例一樣。

如上所述，當熱處理是在第一層間絕緣膜 5037（主要含矽的絕緣膜，如氮化矽膜）形成後進行時，半導體層的氫化也可與啟動處理製程同時進行。在氫化步驟中，半導體層的懸空鍵被包含於第一層間絕緣膜中的氫終止。

注意，可進行不同於用於啟動製程的熱處理的用於氫化的熱處理。

此處，無論第一層間絕緣膜 5037 存在與否，半導體層可被氫化。作為另一些氫化方法，可採用利用電漿激發氫的方法（電漿氫化）或在含氫 3%～100%的氣體環境中進行 300～450℃，1 小時～12 小時的熱處理的方法。

其次，第二層間絕緣膜 5038 在第一層間絕緣膜 5037 上形成。無機絕緣膜可被用作第二層間絕緣膜 5038。例如由 CVD 法形成的氧化矽膜 3、藉由 SOG（在玻璃上旋塗）法等施加的氧化矽膜可被使用。此外，有機絕緣膜可被用作第二層間絕緣膜 5038。例如，由聚酰亞胺、聚酰胺、

BCB 苯並環丁烯 (benzocyclobutene) 、 丙烯酸類 (acrylic) 等構成的膜可被使用。另外，有一種由丙烯酸類膜和氧化矽膜構成的疊層結構可被使用。

在本實例中，厚度為 1.6 μ m 的丙烯酸類膜被形成。當第二層間絕緣膜 5038 被形成之後，由形成於基底 5000 上的 TFT 引起的不平度降低，表面可被調平。特別地，第二層間絕緣膜 5038 具有很強的拉平趨向。因此可獲得良好的平整膜。

其次，利用幹法或濕法蝕刻，第二層間絕緣膜 5038、第一層間絕緣膜 5037，以及閘極絕緣膜 5006 被蝕刻形成通向雜質區 5025、5028、5031 和 5034 的接觸孔。

其次，由透明導電膜構成的像素電極 5039 被形成。氧化銦和氧化錫的化合物（氧化銦錫：ITO）、氧化鋅和氧化銦的化合物、氧化鋅、氧化錫、氧化銦等可被用於透明導電膜。此外，可使用添加銻的透明導電膜。像素電極對應於 EL 元件的陽極。

在本實例中，厚度為 110nm 的 ITO 膜被形成，並被進行圖案化形成像素電極 5039。

其次，電連接於有關雜質區的引線 5040~5046 被形成。注意，在本實例中，膜厚為 100nm 的 Ti 膜、膜厚 350nm 的鋁膜以及膜厚 100nm 的 Ti 膜藉由濺射法被形成一個連續的疊層，並且最終的疊層膜被根據預定形狀進行圖案加工，以便形成引線 5040~5046。

當然，它們不限於三層結構。單層結構、雙層結構、

由四層或更多層構成的疊層結構可被使用。引線材料不限於 Al 和 Ti，因此其他導電膜可被使用。例如，在 TaN 膜上形成 AL 膜或 Cu 膜，其上再形成 Ti 膜，然後最終的疊層膜被圖案加工形成引線。

此處，像素電極 5039 上的一部分和引線 5045 的一部分彼此重疊，以便產生引線 5045 和像素電極 5039 間的電連接。

藉由上述步驟，如圖 14B 所示，包含 N-通道 TFT 的驅動電路部分和包含開關 TFT 及驅動 TFT 的像素部分可在同一基底上被形成。

在驅動電路部分的 N-通道 TFT 包含與構成閘電極一部分的第一導電層 5015a 重疊的低濃度雜質區 5026 (Low 區) 和分別作為源極區或汲極區的高濃度雜質區 5025。

像素部分的 N-通道開關 TFT 包含在閘電極之外形成的低濃度雜質區 5032 (Loff 區) 和分別作為源極區或汲極區的高濃度雜質區 5031。

其次，形成第三層間絕緣膜 5047。無機絕緣膜或有機絕緣膜可被用作第三層間絕緣膜 5047。由 CVD 法形成的氧化矽膜、藉由 SOG (在玻璃上旋塗) 法施加的氧化矽膜，或由濺射法等形成的氮氧化矽膜可被用作無機絕緣膜。此外，丙烯酸類樹脂膜等可被用作有機絕緣膜。

下面將描述第二層間絕緣膜 5038 和第三層間絕緣膜 5047 的群組合實例。

有一種組合，其中由丙烯酸類和濺射法形成的氮氧化

矽膜被用作第二層間絕緣膜 5038，而由濺射法形成的氮氧化矽膜被用作第三層間絕緣膜 5047。此外有一種組合，其中由 SOG 法形成的氧化矽膜被用作第二層間絕緣膜 5038，並且由 SOG 法形成的氧化矽膜被用作第三層間絕緣膜 5047。此外有一種組合，其中由 SOG 法形成的氧化矽膜和由電漿 CVD 法形成的氧化矽膜組成的疊層膜被用作第二層間絕緣膜 5038，而由電漿 CVD 法形成的氧化矽膜被用作第三層間絕緣膜 5047。此外，有一種組合，其中丙烯酸類被用作第二層間絕緣膜 5038，並且丙烯酸類被用作第三層間絕緣膜 5047。此外有一種組合，其中丙烯酸類膜和由電漿 CVD 法形成的氧化矽膜組成的疊層膜被用作第二層間絕緣膜 5038，而由電漿 CVD 法形成的氧化矽膜被用作第三層間絕緣膜 5047。此外有一種組合，其中由電漿 CVD 法形成的氧化矽膜被用作第二層間絕緣膜 5038，而丙烯酸類被用作第三層間絕緣膜 5047。

在對應於第三層間絕緣膜 5047 中的像素電極 5039 的位置處形成一個開口部分。第三層間絕緣膜作為堤壩 (bank)。當在形成開口部分時使用濕法蝕刻，它可以容易地形成為具有斜坡形的側壁。如果凹槽部分的側壁不是足夠柔軟，EL 元件的逐步退化成為突出問題。因此需要注意。

碳顆粒或金屬顆粒可能被添加到第三層間絕緣膜 5047 中以減少電阻率，由此抑制靜電產生。此時，較佳所添加的碳顆粒或金屬顆粒的量被調節，以使電阻率為 $1 \times 10^6 \Omega$

$m \sim 1 \times 10^{12} \Omega \cdot m$ (較佳 $1 \times 10^8 \Omega \cdot m \sim 1 \times 10^{10} \Omega \cdot m$)。

其次，EL 層 5048 被在暴露於第三層間絕緣膜 5047 的凹槽部分的像素電極 5039 上形成。

已知的有機光發射材料或無機光發射材料可以被用作 EL 層 5048。

基於低分子量的有機光發射材料，基於高分子量的有機光發射材料，或基於中分子量的有機光發射材料可任意用作有機光發射材料。注意在本說明書中，基於中分子量的有機光發射材料表示沒有昇華特性並且其中分子數量為 20 或更少或分子鏈的長度為 10nm 或更小的有機光發射材料。

EL 層 5048 一般具有疊層結構。典型地，具有“電洞輸運層，光發射層，和電子輸運層”組成的疊層結構，它由 Estman Kodak 公司地 Tang 等提出。除此之外，可使用一種結構，其中“電洞注入層，電洞輸運層，光發射層，和電子輸運層”或“電洞注入層，電洞輸運層，光發射層，電子輸運層和電子注入層”按此順序被疊放在陽極上。光發射層可能摻雜螢光顏料等。

在本實例中，EL 層 5048 藉由蒸發法利用基於低分子量的有機光發射材料被形成。特別地，一種疊層結構被使用，其中厚度 20nm 的銅酞化菁 (CuPc) 膜被提供作為電洞注入層，並在其上提供厚度為 70nm 的三-8-羥基喹啉鋁化合物 (Alq₃) 膜作為光發射層。發光顏色可藉由向 Alq₃ 中添加螢光顏料如喹吖啶酮 (quinacridon)、二萘嵌苯或

DCM1 加以控制。

注意圖 14C 中只有一個像素被示出。但是，可使用一種結構，其中對應於多色，例如 R（紅色），G（綠色）B（藍色）中各有關顏色的 EL 層 5048 被分別形成。

作為利用基於高分子量的有機光發射材料的實例，EL 層 5048 也可藉由一種疊層結構被構造，其中厚度為 20nm 的聚噻吩（PEDOT）膜藉由旋塗法被作為電洞注入層被提供，其上提供厚度約 100nm 的對亞苯亞乙烯（paraphenylenevinylene）（PPV）膜作為光發射層。當使用 π 共軛系統 PPV 聚合物時，從紅色到藍色的光發射波長可被選擇。此外，無機材料如碳化矽可被用作電子輸運層和電子注入層。

注意 EL 層 5048 不限於具有其中的電洞注入層、電洞輸運層、光發射層、電子輸運層、電子注入層等各不相同的疊層結構的層。換言之，EL 層 5048 可以具有一種疊層結構，其中構成電洞注入層、電洞輸運層、光發射層、電子輸運層、電子注入層等的材料被相混合。

例如，EL 層 5048 可具有一種結構，其中由構成電子輸運層的材料（此後稱為電子輸運材料）和構成光發射層的材料（此後稱為光發射材料）組成的混合層被置於電子輸運層和光發射層之間。

其次，在 EL 層 5048 上提供由導電膜製成的像素電極 5049。在本實例情況下，一種鋁和鋰的合金膜可被用作導電膜。當然，已知的 MgAg 膜（鎂和銀的合金膜）可被使

用。像素電極 5049 對應於 EL 元件的陰極。由屬於元素周期表中第一族和第二族的一種元素構成的導電膜或其中添加這些元素的導電膜可隨意被用作陰極材料。

當像素電極 5049 被形成時，EL 元件被完成。注意，EL 元件表示由像素電極（陽極）5039、EL 層 5048 和像素電極（陰極）5049 構成的元件。

提供完全覆蓋 EL 元件的鈍化膜 5050 是有效的。單層絕緣膜如碳膜、氮化矽膜或氮氧化矽膜或這些膜組合成的疊層膜可被用作鈍化膜 5050。

較佳具有良好覆蓋能力的膜作為鈍化膜 5050，使用碳膜，特別是 DLC（類金剛石碳）膜和 CN 膜是有效的。DLC 膜可在從室溫到 100℃ 溫度範圍內被形成。這樣，可以很容易地在具有低熱阻的 EL 層 5047 上形成一種膜。此外 DLC 膜對氧有高的阻擋效應，因而可以抑制 EL 層的氧化。

注意，第三層間絕緣膜 5047 形成後，利用多反應室型（或連續型）成膜裝置，在不暴露大氣情況下，連續進行直到形成鈍化膜 5050 的所有步驟是有效的。

注意，實際上當完成直到如圖 14C 所示狀態時，為了不暴露大氣，較佳利用保護膜（疊層膜、紫外線固化樹脂膜等）或具有高氣密性和低放氣性的透明密封部件進行封裝（密封）。此時，當被密封部件包圍的內部部分被形成惰性氣體環境或在內部放入吸濕材料（例如氧化鋇），則 EL 元件的可靠性被改善。

而且當氣密度被藉由諸如封裝的製程增加後，附接一個連接器（撓性印刷電路：FPC），用於和從形成於具有外部信號端點的基底 5000 上的元件或電路引出的端點連接，以使它作為產品被完成。

而且根據本實例描述的步驟，製造半導體裝置要求的光掩模的數量可被減少。結果製程被減少並且對降低製造成本和提高產量有貢獻。

[實例 5]

在本實例中，藉由圖 15A~15C 將描述根據本發明製造半導體裝置的一個實例。

圖 15A 是一個藉由密封部件密封其中形成 TFT 元件的基底而獲得的半導體裝置的俯視圖。圖 15B 是沿圖 15A 中 A-A'線的截面圖。圖 15C 是沿圖 15A 中 B-B'線的截面圖。

密封部件 4009 被提供以包圍提供在基底 4001 上的像素部分 4002，源極信號線驅動電路 4003，以及第一和第二閘極信號線驅動電路 4004a 和 4004b。此外，在像素部分 4002、源極信號線驅動電路 4003 以及第一和第二閘極信號線驅動電路 4004a 和 4004b 上提供密封部件 4008。這樣像素部分 4002、源極信號線驅動電路 4003 以及第一和第二閘極信號線驅動電路 4004a 和 4004b 被用基底 4001、密封部件 4009 和密封部件 4008 密封。

而且提供於基底 4001 上的像素部分 4002、源極信號

線驅動電路 4003 以及第一和第二閘極信號線驅動電路 4004a 和 4004b 各有多個 TFT。在圖 15B 中，典型示出包含於源極信號線驅動電路 4003 的 TFT（注意此處示出一個 N-通道 TFT 和一個 P-通道 TFT）4201 和包含於像素部分 4002 中的 TFT4202，二者形成於基底膜 4010 上。

層間絕緣膜（平面化膜）4301 形成於 TFT4201 和 4202 上，其上形成與 TFT4202 的汲極電連接的像素電極（陽極）4203。具有大功函數的透明導電膜被用作像素電極 4203。氧化銦和氧化錫的化合物、氧化鋅和氧化銦的化合物、氧化鋅、氧化錫或氧化銦等可被用於透明導電膜。此外，可使用添加銻的透明導電膜。

在像素電極 4203 上形成絕緣膜 4302。在像素電極 4203 上的絕緣膜 4302 中形成開口部分。在開口部分中，有機光發射層 4204 被形成於像素電極 4203 上。已知的有機光發射材料或無機光發射材料可被用作有機光發射層 4204。此外，有機光發射材料包括基於低分子量（單體系統）材料和基於高分子量（聚合物系統）材料，並且可使用其中任何一種材料。

較佳已知的蒸發技術或施加法技術作為形成有機光發射層 4204 的方法。此外，藉由隨意組合電洞注入層、電洞輸運層、光發射層、電子輸運層、電子注入層獲得的疊層結構或單層結構較佳用作有機光發射層結構。

由具有光遮罩特性的導電膜（典型地主要包含鋁、銅、或銀的導電膜或導電膜與另一種導電膜的疊層膜）製成

的陰極 4205 被形成於有機光發射層 4204 上。此外，存在於陰極 4205 和有機光發射層 4204 間介面的水分和氧被減少到最小是理想的。因此，需要一種裝置，其中有機光發射層 4204 在氮氣體環境或稀有氣體中被形成，且陰極 4205 不暴露於氧和濕氣中被形成。在本實例中，藉由使用多反應室型（組合工具型 cluster tool type）成膜裝置形成上述膜是可能的。預定電壓被提供給陰極 4205。

藉由上述步驟，由像素電極（陽極）4203、有機光發射層 4204 以及陰極 4205 構成的發光元件 4303 被形成。在絕緣膜 4302 上形成覆蓋發光元件 4303 的保護膜 4209。保護膜 4209 有效防止氧、濕氣等滲入發光元件 4303。

參考數 4005a 表示與電源相連的引線，它與 TFT4202 的第一電極連接。引線 4005a 從密封部件 4009 和基底 4001 之間藉由，並藉由各向異性導電膜 4300 與 FPC4006 的 FPC 引線 4301 電連接。

玻璃材料、金屬部件（典型地，不鏽部件）、陶瓷部件、塑膠部件（包括塑膠膜）可被用作封接部件 4008。FRP（玻璃纖維增強塑膠）板、PVF（聚氟乙烯）膜、Mylar 膜、聚酯膜或丙烯酸類膜可被用作塑膠部件。此外，具有一種結構的薄片可被使用，該結構中鋁箔被夾在 PVT 膜和聚脂（Mylar）膜之間。

注意，當來自發光元件的光的輻射方向朝向覆蓋部件一側時，要求覆蓋部件是透明的。在此情況下，透明材料如玻璃板、塑膠板、聚酯膜或丙烯酸類膜可被使用。

並且除惰性氣體如氮氣或氬氣以外，紫外線固化樹脂或熱固型樹脂可被用於填充劑 4210。PVC（聚氯乙烯）、丙烯酸衍生物、聚酰亞胺、環氧樹脂、矽樹脂、PVB（聚乙烯醇縮丁醛）或 EVA（乙烯乙酸乙烯酯）可被使用。在本實例中，氮被用做填充劑。

並且爲了將填充劑 4210 暴露到吸濕材料（較佳氧化鋁）或能吸收氧的材料，在基底 4001 一側中的密封部件 4008 的表面提供一個凹形部分 4007，並且放置由 4207 表示的吸濕材料或能吸收氧的材料。爲防止具有吸濕特性或能吸收氧的材料 4207 飛出，具有吸濕特性或能吸收氧的材料 4207 藉由凹形覆蓋部件 4208 被固定在凹形部分 4007 中。注意凹形覆蓋部件 4208 被形成細網狀，並且被構造成能透過空氣或濕氣但不能透過具有吸濕特性或能吸收氧的材料 4207。當具有吸濕特性或能吸收氧的材料 4207 被提供時，發光元件 4303 的退化可被抑制。

如圖 15C 所示，在引線 4005a 上形成導電膜 4203a，以使它與像素電極 4203 形成的同時與引線 4005a 接觸。

而且各向異性導電膜 4300 具有導電填充劑 4300a。當基底 4001 和 FPC4006 藉由熱壓彼此鍵合時，位於基底 4001 上的導電膜 4203a 和位於 FPC4006 上的 FPC 引線 4301 彼此藉由導電填充劑 4300a 電連接。

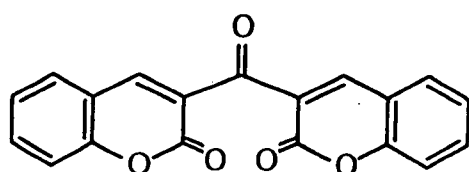
[實例 6]

在本實例中，藉由使用有機光發射材料，其三重激發

產生的磷光可用於發射光，外部光發射量子效率可得到顯著改善。結果，發光元件的功耗可被減少，其壽命可被延長，並且重量可減輕。

下面是外部光發射量子效率藉由使用三重激發被改善的報告（T.Tsutsui, C.Adachi, S.saito，有機分子系統中的光化學過程，ed.K.Honda, (Elsevier Sci.Pub., Tokyo, 1991) 437 頁）。

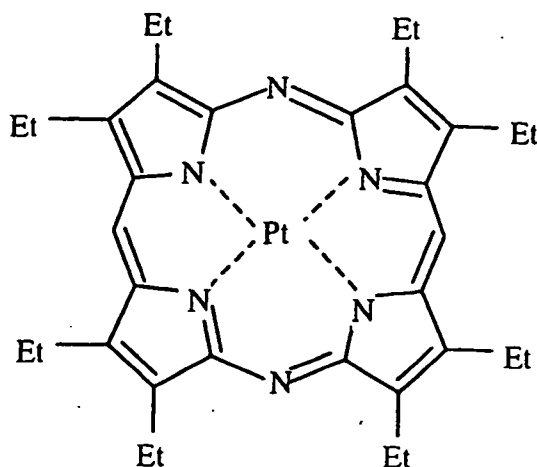
上述文章報告的有機光發射材料的分子式（香豆素色素）表示如下：



化學式 1

（M.A.Baldo, D.F.O'Brien, Y.You, A.Shoustikov, S.Sibley, M.E.Thompson, S.R.Forrest, Nature 395 (1998) p.151）

上述文章報告的有機光發射材料的分子式（Pt 絡合物）表示如下：



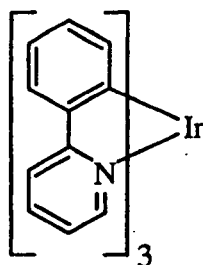
化學式 2

（M.A.Baldo, S.Lamansky, P.E.Burrows, M.E.Thompson,

S.R. Forrest, Appl. Phys. Lett, 75 (1999) p.4.)

(T.Tsutsui, M.-J. Yang, M. Yahiro, K. Nakamura, T.Watanabe, T. Tsuji, Y. Fukuda, T. Wakimoto, S. Mayaguchi, Jpn, Appl. Phys., 38 (12B) (1999) L1502)

上述文章報告的有機光發射材料的分子式 (Ir 絡合物) 表示如下 :



化學式 3

如上所述，如果來自三重激發的磷光能被投入實際應用，原則上可實現外部光發射量子效率達到使用來自單重激發螢光情況下的 3 ~ 4 倍。

[實例 7]

使用發光元件的光發射裝置是自發射型，與液晶顯示器相比，呈現更優秀的影像顯示分辨能力。此外，光發射裝置具有更寬的視角。因此光發射裝置可被用於不同的電子設備中的顯示部分。

使用本發明光發射裝置的這些電子設備包括視頻照相機、數位照相機、護目鏡式顯示器 (頭置顯示器)、導航系統、聲音複製系統 (汽車聲頻設備和組合音響設備)、膝上型電腦、遊戲機、可攜式資訊端點 (行動電腦、行動

電話、可攜式遊戲機、電子記事本等）、包括記錄媒介（更特別地，一種能複製記錄媒介如數位視盤（DVD）等等，並且包括用於顯示複製影像的顯示器的設備）等。特殊地，在可攜式資訊端點情況下，較佳使用光發射裝置，因為可能被從一個傾斜方向觀看的可攜式資訊端點常常要求具有寬的視角。圖 20 分別表示出這種電子設備的各種特例。

圖 20A 表示一種光發射顯示裝置，它包括機殼 3001、支撐台 3002、顯示部分 3003、揚聲器部分 3004、視頻輸入端點 3005 等。本發明可用於顯示部分 3003。光發射裝置為自發射型，因此不需要背光。因此它的顯示部分可具有比液晶顯示器薄的厚度。光發射顯示裝置包括用於顯示資訊的整個顯示裝置，如個人電腦、TV 廣播接收機和廣告顯示器。

圖 20B 圖解示出一種數位靜態照相機，它包括主體 3101、顯示部分 3102、影像接收部分 3103、操作鍵 3104、外部連接埠 3105、快門 3106 等。根據本發明的光發射裝置可被用作顯示部分 3102。

圖 20C 圖解示出一種膝上型電腦，它包括主體 3201、機殼 3202、顯示部分 3203、鍵盤 3204、外部連接埠 3205、定位滑鼠 3206 等。根據本發明的光發射裝置可被用作顯示部分 3203。

圖 20D 圖解示出一種行動電腦，它包括主體 3301、顯示部分 3302、開關 3303、操作鍵 3304、紅外埠 3305 等

。根據本發明的光發射裝置可被用作顯示部分 3302。

圖 20E 圖解示出一種包括記錄媒介（更特別地，DVD 複製裝置）的可攜式影像複製裝置，它包括主體 3401、機殼 3402、顯示部分 A3403、另一個顯示部分 B3404、記錄媒介（DVD 等）讀出部分 3405、操作鍵 3406、揚聲器部分 3407 等。顯示部分 A3403 主要用於顯示影像資訊，而顯示部分 B3404 主要用於顯示字元資訊。根據本發明的光發射裝置可被用作顯示部分 A3403 和 B3404。包括記錄媒介的影像複製裝置進一步包括遊戲機等。

圖 20F 圖解示出一種護目鏡式顯示器（頭置顯示器），它包括主體 3501、顯示部分 3502、鏡臂部分 3503 等。根據本發明的光發射裝置可被用作顯示部分 3502。

圖 20G 圖解示出一種視頻照相機，它包括主體 3601、顯示部分 3602、機殼 3603、外部連接埠 3604、遙控接收部分 3605、影像接收部分 3606、電池 3607、聲音輸入部分 3608、操作鍵 3609、目鏡 3610 等。根據本發明的光發射裝置可被用作顯示部分 3602。

圖 20H 圖解示出一種行動電話，它包括主體 3701、機殼 3702、顯示部分 3703、聲音輸入部分 3704、聲音輸出部分 3705、操作鍵 3706、外部連接埠 3707、天線 3708 等。根據本發明的光發射裝置可被用作顯示部分 3703。注意顯示部分 3703 藉由在黑色背景下顯示白色字元可減少行動電話的功耗。

將來當從有機光發射材料可發射亮度較亮的光時，根

據本發明的光發射裝置將適用於前投式和後投式投影儀，其中包含輸出影像資訊的光被透鏡裝置等放大而投影。

前面提到的電子設備更可能被用於顯示藉由電信路徑如因特網、CATV（電纜電視系統）傳播的資訊，以及特別地可能用於顯示活動影像資訊。光發射裝置適合顯示活動影像，因為有機光發射材料可呈現高回應速度。

光發射裝置的發光部分消耗能量，因此藉由其中光發射部分變得盡可能小的方式來顯示資訊是所希望的。因此，當光發射裝置被應用於主要顯示字元資訊的顯示部分，例如可攜式資訊端點，以及更特別地的可攜式電話或聲音再生裝置的顯示部分時，理想的是驅動光發射裝置以使字元資訊藉由光發射部分形成而非發射部分對應於背景。

如上面提到的，本發明可不同地被應用於各領域廣泛的電子設備中。本實例中的電子設備可藉由利用具有由實例 1～6 結構自由組合所得結構的光發射裝置獲得。

[實例 8]

在本實例中，用圖 22 描述圖 21A 所示像素結構的俯視圖。

在圖 22 中，藉由對區域中的同一層進行圖案加工形成 TFT 來形成多個主動層。然後，藉由對同一層的圖案加工，形成第一閘極線 2102、第二閘極線 2103 以及各個 TFT 的閘電極。隨後，源極信號線 2101 和電流供電線 2108 藉由對同一層的圖案加工被形成。最後，EL 元件（

發光元件)的第一電極(此處為陽極)被形成。

然後，一個選擇 TFT2104 被配置，其第一閘極線 2102 的一部分為閘電極。TFT2104 被形成具有雙閘極結構，其中兩個閘電極在一個主動層中形成，由此它比在一個主動層中形成一個閘電極的單閘極結構有更可靠的選擇(開關)。此外 TFT2104 也可被形成具有多閘極結構，其中在一個主動層中形成三個或更多閘電極。

此外，為了減少 TFT 中的變化，TFT2105 的通道長度(L)被設定得較長。另外，L 進一步加長，由此可使 TFT 的飽和區是平的。

除此之外，閘電極藉由接觸被連接於第二閘電極線 2103 的 TFT2106 被形成。另外，由主動層和作為掃描線的同一層所形成的電容元件被配置。

對於每個 TFT 這樣的構造是可採用的，閘電極被置於半導體膜(通道形成區)上的頂部閘極結構或與此相反的底部閘極結構被使用，和補償結構或 GOLD 結構被用於雜質區(源極區或汲極區)。

根據本發明，在由單極 TFT、作為裝置電特性特別優秀的 N-通道 TFT 構成的半導體裝置中，形成這樣一種構造，以至不會由於 EL 元件的退化而產生驅動 TFT 的閘極-源極電壓變化，由此，即使 EL 元件退化也幾乎不會使發光減少。此外，本發明提出的構造既不必是複雜構造也不必增加形成像素的元件數量。因此它可被應用而不引起諸如數位孔徑減少的缺點。因此是非常有用的。

雖然本發明已結合較佳實施例被描述，但本發明並不應限於這些實施例。例如，在本發明中使用的電晶體可以是其中的主動層由結晶半導體或非晶半導體構成的薄膜電晶體（TFT）、單晶電晶體或使用有機半導體材料作為其主動層的電晶體中的任何一種。例如藉由使用 SOI 技術形成的電晶體可被用作單晶薄膜電晶體，而包含多晶矽或非晶矽的薄膜電晶體可被用作薄膜電晶體。

【圖式簡單說明】

圖 1A 和 1B 是說明本發明的實施例和其工作的實施例的示意圖；

圖 2A～2D 是說明在藉由習知結構形成單極 TFT 的情況下的工作示意圖；

圖 3A～3C 是說明根據圖 1A 所示結構的電路的工作示意圖；

圖 4A～4C 是說明本發明和工作的實施例的示意圖；

圖 5A～5C 是說明本發明和工作的實施例的示意圖；

圖 6A～6E 是說明本發明和工作的實施例的示意圖；

圖 7A～7H 是對比本發明和習知實例在驅動 TFT 的閘電極和源極區周圍電位變化的示意圖；

圖 8 介紹由單極 TFT 構造的像素的一個實例的示意圖；

圖 9 是描述本發明的實施例的示意圖；

圖 10A 和 10B 是說明時間灰度等級系統的示意圖；

圖 11A～11C 是說明時間灰度等級系統的示意圖；

圖 12A～12D 是說明本發明和工作的實施例的示意圖

；

圖 13A～13D 是說明半導體裝置製造製程的示意圖；

圖 14A～14C 是說明半導體裝置製造製程的示意圖；

圖 15A～15C 是半導體裝置的俯視圖和橫截面圖；

圖 16A～16C 是描述用於利用類比視頻信號的顯示器的半導體裝置的結構的示意圖；

圖 17A 和 17B 是描述如圖 16A～16C 所示裝置中源極信號線驅動電路和閘極信號線驅動電路實例的示意圖；

圖 18A 和 18B 是描述用於利用數位視頻信號的顯示器的半導體裝置結構的示意圖；

圖 19A 和 19B 是描述圖 18A 和 18B 所示裝置中的源極信號線驅動電路實例的示意圖；

圖 20A～20H 是描述可適用於本發明的電子裝置實例的示意圖；

圖 21A～21C 是說明本發明和工作的實施例的示意圖；以及

圖 22 是描述本發明的像素結構的俯視圖的示意圖。

【主要元件符號說明】

101：源極信號線

102：閘極信號線

103,104,105：第一、第二以及第三 TFT

- 106：電容元件
- 107：電流供應線
- 108：EL 元件
- 109,110：電源線
- 202：閘極信號線
- 203：薄膜電晶體
- 204：驅動薄膜電晶體
- 205：電容元件
- 206：電流供電線
- 207：EL 元件
- 402：第一閘極信號線
- 403：第二閘極信號線
- 404：薄膜電晶體
- 405：閘極
- 406：薄膜電晶體
- 407：抹除薄膜電晶體
- 408：電容元件
- 410：EL 元件
- 412：電源線
- 503：第二閘極信號線
- 504：薄膜電晶體
- 505：薄膜電晶體
- 506：薄膜電晶體
- 507：抹除薄膜電晶體

508：電容元件

510：EL 元件

512：電源線

602：第一閘極信號線

603：第二閘極信號線

604：薄膜電晶體

605：薄膜電晶體

606：薄膜電晶體

607：抹除薄膜電晶體

608：電容元件

609：電流供電線

610：EL 元件

801：源極信號線

802：閘極信號線

803：開關薄膜電晶體

804：驅動薄膜電晶體

805：主動電阻薄膜電晶體

806：電容元件

807：電流供電線

808：EL 元件

809：電源線

902：閘極信號線

904：薄膜電晶體

906：薄膜電晶體

V_{ss} ：電源線

1201：源極信號線

1202：閘極信號線

1203：薄膜電晶體

1204：薄膜電晶體

1205：薄膜電晶體

1206：電容元件

1207：電流供電線

1208：EL 元件

1601：基底

1602：像素部分

1603：源極信號線驅動電路

1604：第一閘極信號線驅動電路

1605：第二閘極信號線驅動電路

1606：撓性的印刷電路

1611：移位暫存器

1612：緩衝器

1613：取樣電路

1701：移位暫存器

1702：雙穩態多諧振盪電路

1703：緩衝器

1704：取樣電路

1705：取樣開關

- 1711：移位暫存器電路
- 1712：緩衝器
- 1801：基底
- 1802：像素部分
- 1803：源極信號線驅動電路
- 1804：第一閘極信號線驅動電路
- 1805：第二閘極信號線驅動電路
- 1806：撓性的印刷電路
- 1811：移位暫存器
- 1812：第一門鎖電路
- 1813：第二門鎖電路
- 1814：D/A 轉換器電路
- 1901：移位暫存器
- 1902：第一門鎖電路
- 1903：第二門鎖電路
- 1904：D/A 轉換器電路
- 1910：雙穩態多諧振盪電路
- 2101：源極信號線
- 2102：第一閘極線
- 2103：第二閘極線
- 2104：選擇薄膜電晶體
- 2105：薄膜電晶體
- 2106：薄膜電晶體
- 2107：電容元件

七、申請專利範圍：

1. 一種顯示裝置，包含：

在一基板上之顯示部分，該顯示部分包含像素；

電連接於該顯示部分之驅動電路；以及

電連接於該驅動電路之撓性的印刷電路，

其中該像素包含：

發光元件；

第一電晶體、第二電晶體、及第三電晶體，各包含第一端、第二端及閘極；以及

包含第一端與第二端之電容器，

其中該第一電晶體的第一端被電連接於源極信號線，

其中該第一電晶體的第二端被電連接於該電容器的第一端與該第二電晶體的閘極，

其中該第二電晶體的第一端被直接連接於該電容器的第二端，

其中該第二電晶體的第一端被電連接於該第三電晶體的第二端及該發光元件；

其中該第二電晶體的第二端被直接連接於電流供電線，以及

其中該第一電晶體的閘極與該第三電晶體的閘極被電連接於閘極信號線。

2. 一種顯示裝置，包含：

在一基板上之顯示部分，該顯示部分包含像素；

電連接於該顯示部分之驅動電路；以及

電連接於該驅動電路之撓性的印刷電路，

其中該像素包含：

發光元件；

第一電晶體、第二電晶體、第三電晶體、及第四電晶體，各包含第一端、第二端及閘極；以及

包含第一端與第二端之電容器，

其中該第一電晶體的第一端被電連接於源極信號線，

其中該第一電晶體的第二端被電連接於該電容器的第一端與該第二電晶體的閘極，

其中該第二電晶體的第一端被直接連接於該電容器的第二端，

其中該第二電晶體的第一端被電連接於該第三電晶體的第二端及該發光元件，

其中該第二電晶體的第二端被直接連接於電流供電線，

其中該第一電晶體的閘極與該第三電晶體的閘極被電連接於第一閘極信號線，

其中該第四電晶體的第一端被電連接於該第二電晶體的第一端，

其中該第四電晶體的第二端被電連接於該第一電晶體的第二端，以及

其中該第四電晶體的閘極被電連接於該第二閘極信號線。

3.一種顯示裝置，包含：

在一基板上之顯示部分，該顯示部分包含像素；

電連接於該顯示部分之驅動電路；以及

電連接於該驅動電路之撓性的印刷電路，

其中該像素包含：

發光元件；

第一電晶體、第二電晶體、及第三電晶體，各包含第一端、第二端及閘極；以及

包含第一端與第二端之電容器，

其中該第一電晶體的第一端被電連接於源極信號線；

其中該第一電晶體的第二端被電連接於該電容器的第一端與該第二電晶體的閘極，

其中該第二電晶體的第一端被直接連接於該電容器的第二端，

其中該第二電晶體的第一端被電連接於該第三電晶體的第二端及該發光元件，

其中該第二電晶體的第二端被直接連接於電流供電線，

其中該第一電晶體的閘極與該第三電晶體的閘極被電連接於第一閘極信號線，以及

其中該第三電晶體的第一端被電連接於被電連接至鄰近像素中之第一電晶體的閘極的閘極信號線。

4. 根據申請專利範圍第 1 或 2 項的顯示裝置，其中該第三電晶體的第一端被電連接於佈線。

5. 根據申請專利範圍第 1 或 2 項的顯示裝置，

其中該第三電晶體的第一端被電連接於佈線，以及
其中該佈線為電源線。

6. 一種顯示裝置，包含：

在一基板上之顯示部分，該顯示部分包含像素；

電連接於該顯示部分之驅動電路；以及

電連接於該驅動電路之撓性的印刷電路，

其中該像素包含：

發光元件；

第一電晶體、第二電晶體、第三電晶體、及第四電晶體，各包含第一端、第二端及閘極；以及

包含第一端與第二端之電容器，

其中該第一電晶體的第一端被電連接於源極信號線，

其中該第一電晶體的第二端被電連接於該電容器的第一端與該第二電晶體的閘極，

其中該第二電晶體的第一端被電連接於該電容器的第二端、該第四電晶體的第二端及該發光元件，

其中該第二電晶體的第二端被電連接於該第三電晶體的第一端，

其中該第三電晶體的第二端被電連接於電流供電線，

其中該第三電晶體的閘極被電連接於第二閘極信號線，以及

其中該第一電晶體的閘極與該第四電晶體的閘極被電連接於第一閘極信號線。

7. 根據申請專利範圍第 6 項的顯示裝置，其中該第

四電晶體的第一端被電連接於佈線。

8. 根據申請專利範圍第 6 項的顯示裝置，

其中該第四電晶體的第一端被電連接於佈線，以及

其中該佈線為電源線。

9. 根據申請專利範圍第 6 項的顯示裝置，其中該第四電晶體的第一端被電連接於被電連接至鄰近像素中之第一電晶體的閘極的第一閘極信號線。

10. 一種顯示裝置，包含：

在一基板上之顯示部分，該顯示部分包含像素；

電連接於該顯示部分之驅動電路；以及

電連接於該驅動電路之撓性的印刷電路，

其中該像素包含：

發光元件；

第一電晶體、第二電晶體、及第三電晶體，各包含第一端、第二端及閘極；以及

包含第一端與第二端之電容器，

其中該第一電晶體的閘極被電連接於第一閘極信號線，

其中該第一電晶體的第一端被電連接於源極信號線，

其中該第一電晶體的第二端被電連接於該電容器的第一端與該第二電晶體的閘極，

其中該第二電晶體的第一端被電連接於該電容器的第二端、該第三電晶體的第二端及該發光元件，

其中該第二電晶體的第二端被電連接於電流供電線，

以及

其中該第三電晶體的閘極被電連接於第二閘極信號線。

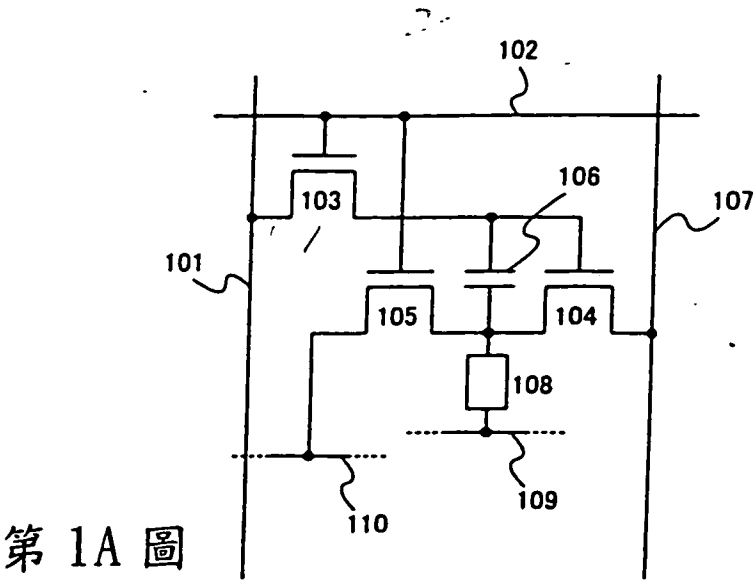
11. 根據申請專利範圍第 10 項的顯示裝置，
其中該第三電晶體的第一端被電連接於佈線。

12. 根據申請專利範圍第 10 項的顯示裝置，
其中該第三電晶體的第一端被電連接於佈線，以及
其中該佈線為電源線。

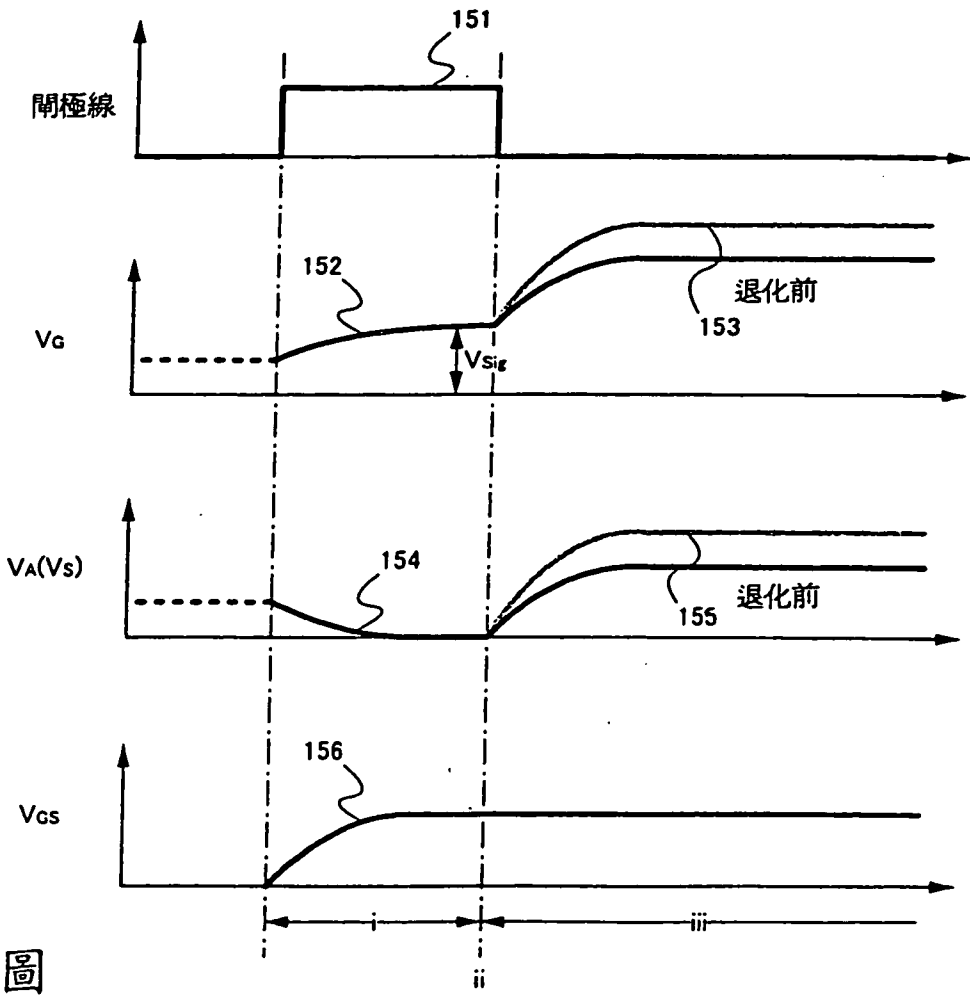
13. 根據申請專利範圍第 10 項的顯示裝置，其中該
第三電晶體的第一端被電連接於被電連接至鄰近像素中之
第一電晶體的閘極的第一閘極信號線。

14. 根據申請專利範圍第 1 至 3、6 至 10 項中任一項
的顯示裝置，其中該第一電晶體的閘極包含二個或更多之
閘電極。

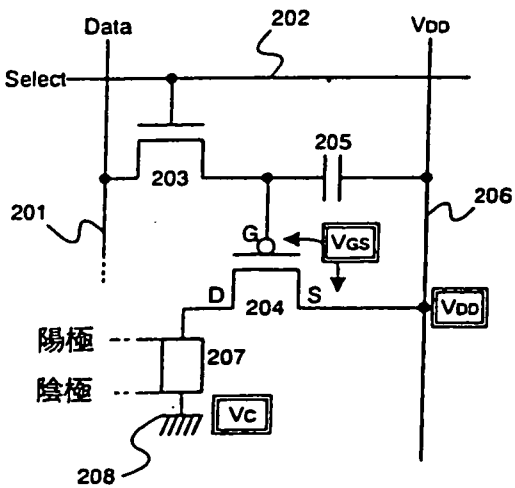
15. 根據申請專利範圍第 1 至 3、6 至 10 項中任一項
的顯示裝置，其中該第二電晶體為 N-通道型電晶體。



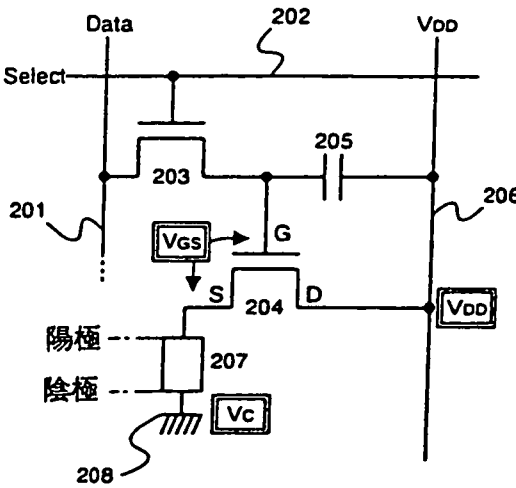
第 1A 圖



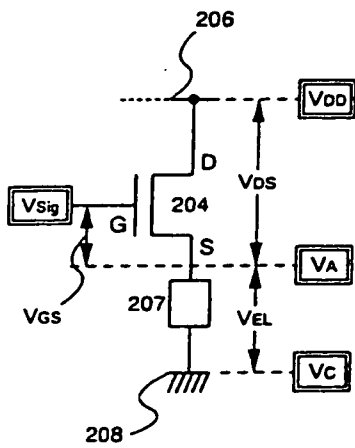
第 1B 圖



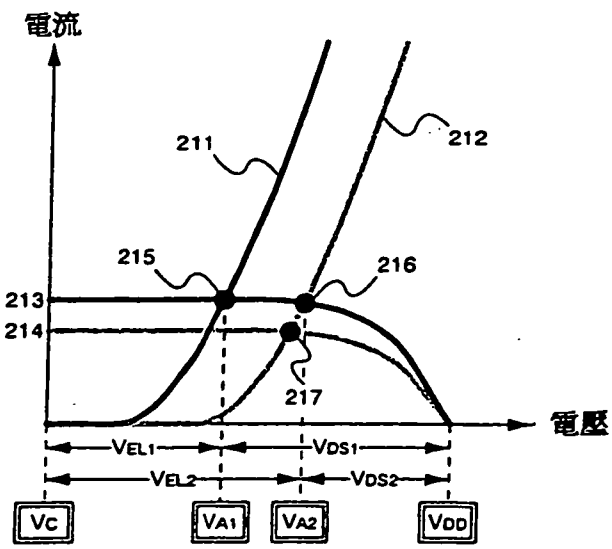
第 2A 圖



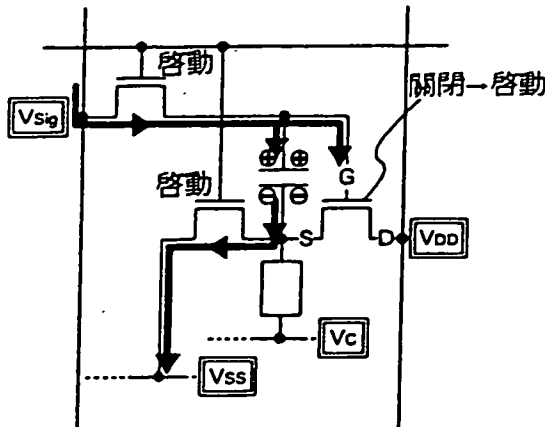
第 2B 圖



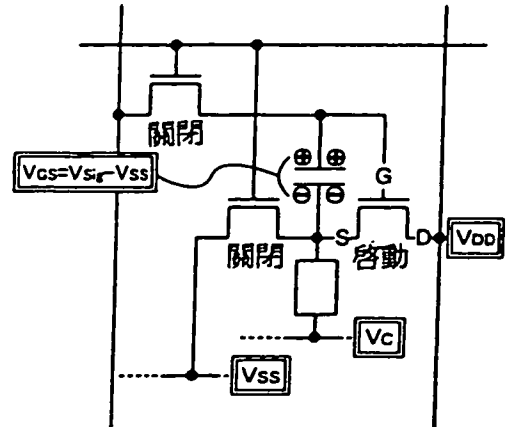
第 2C 圖



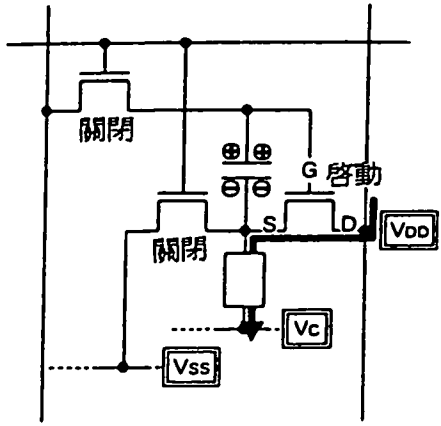
第 2D 圖



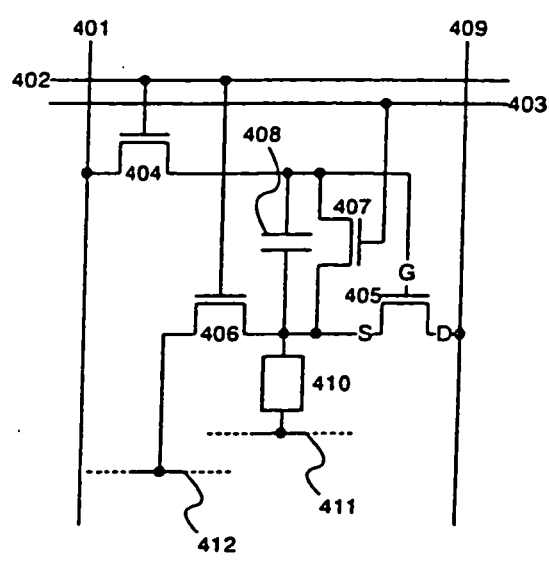
第 3A 圖



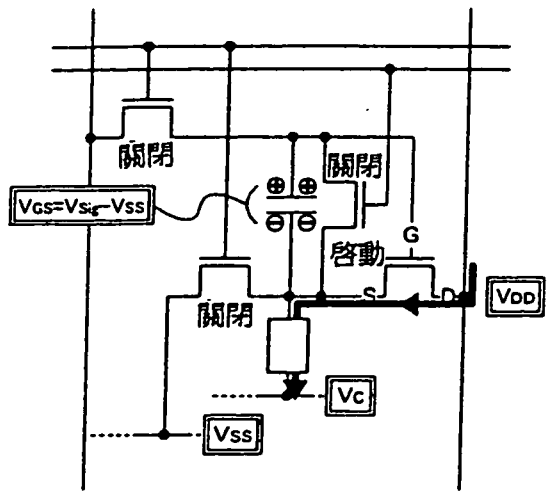
第 3B 圖



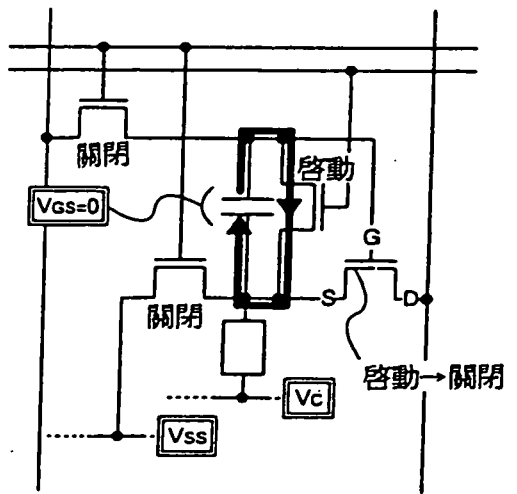
第 3C 圖



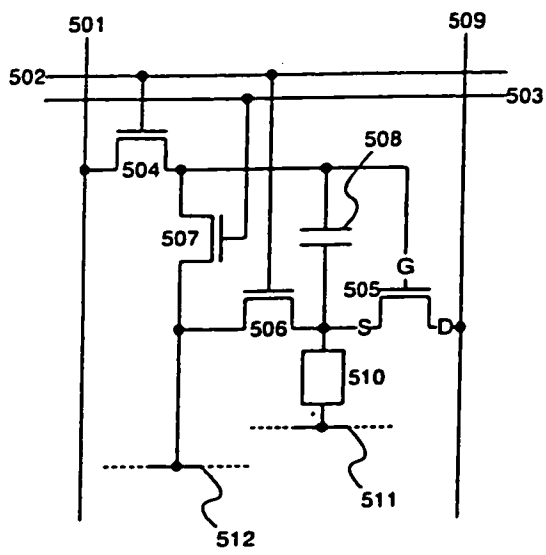
第 4A 圖



第 4B 圖

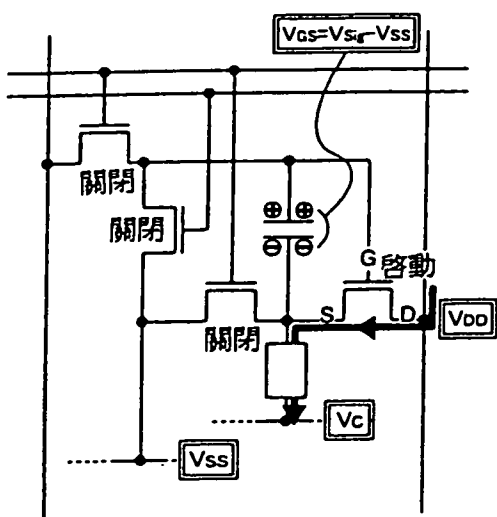


第 4C 圖

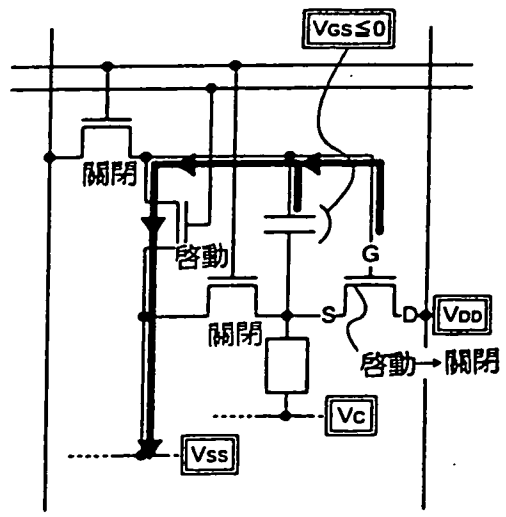


第 5A 圖

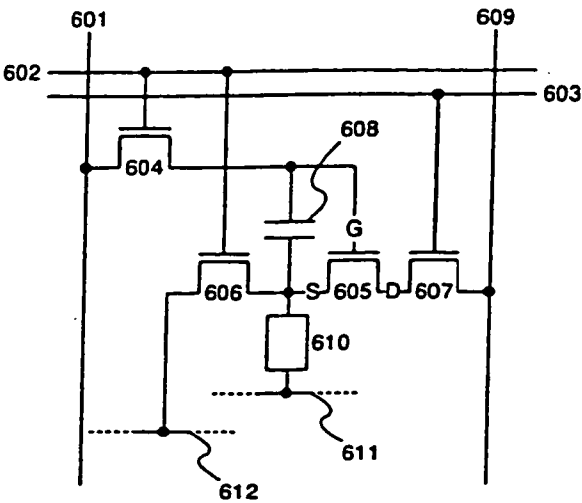
C 20



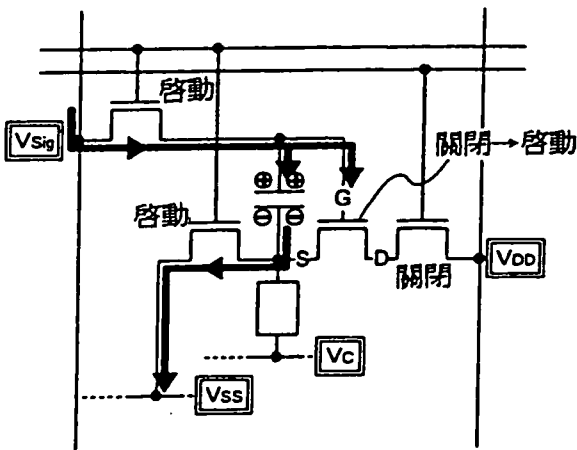
第 5B 圖



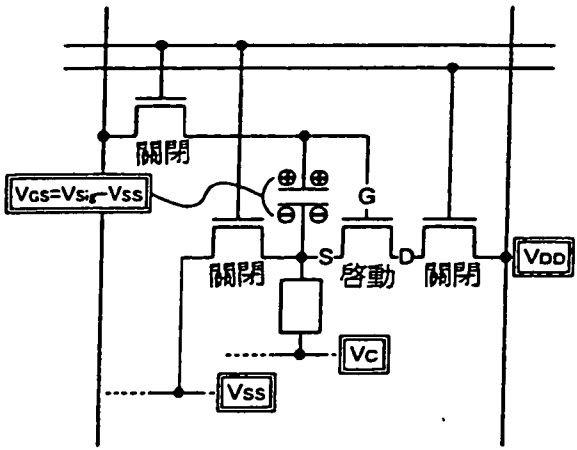
第 5C 圖



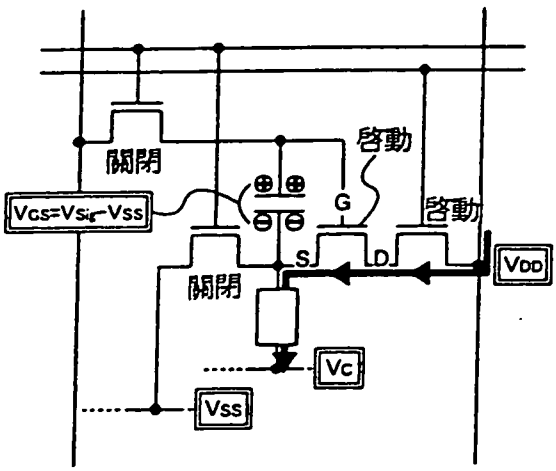
第 6A 圖



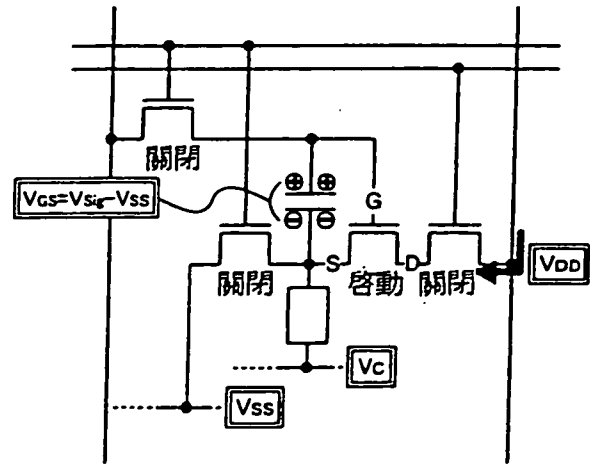
第 6B 圖



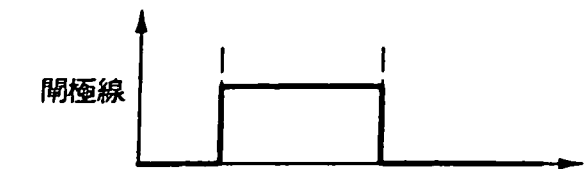
第 6C 圖



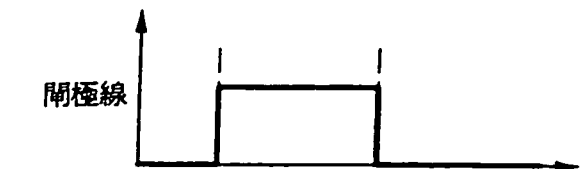
第 6D 圖



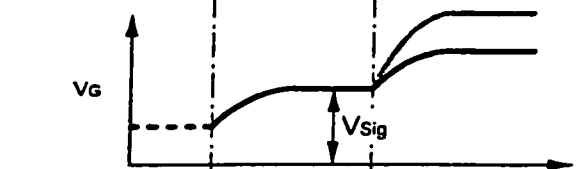
第 6E 圖



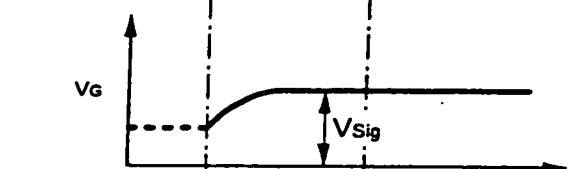
第 7A 圖



第 7B 圖



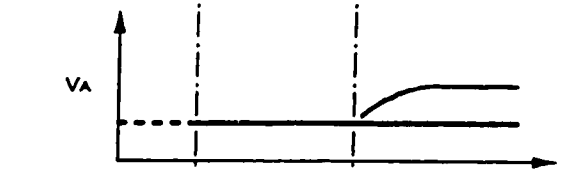
第 7C 圖



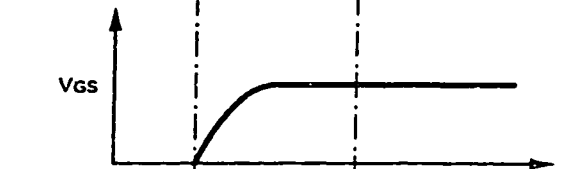
第 7D 圖



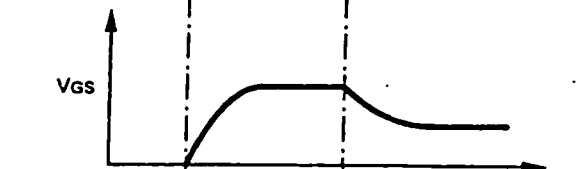
第 7E 圖



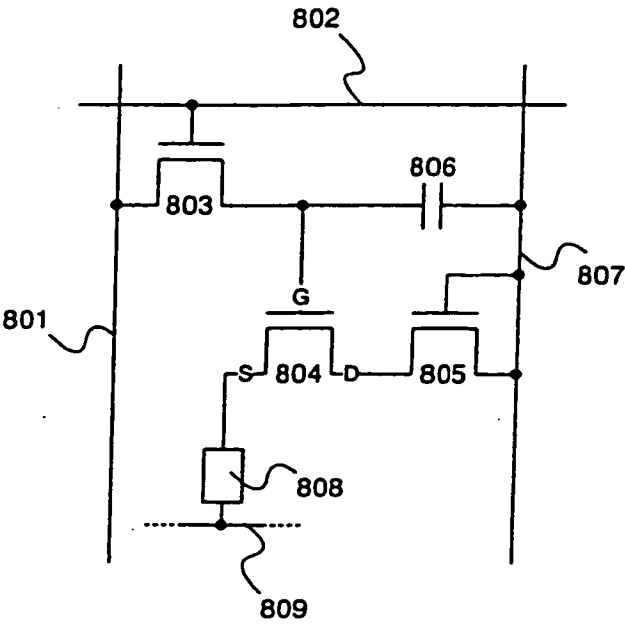
第 7F 圖



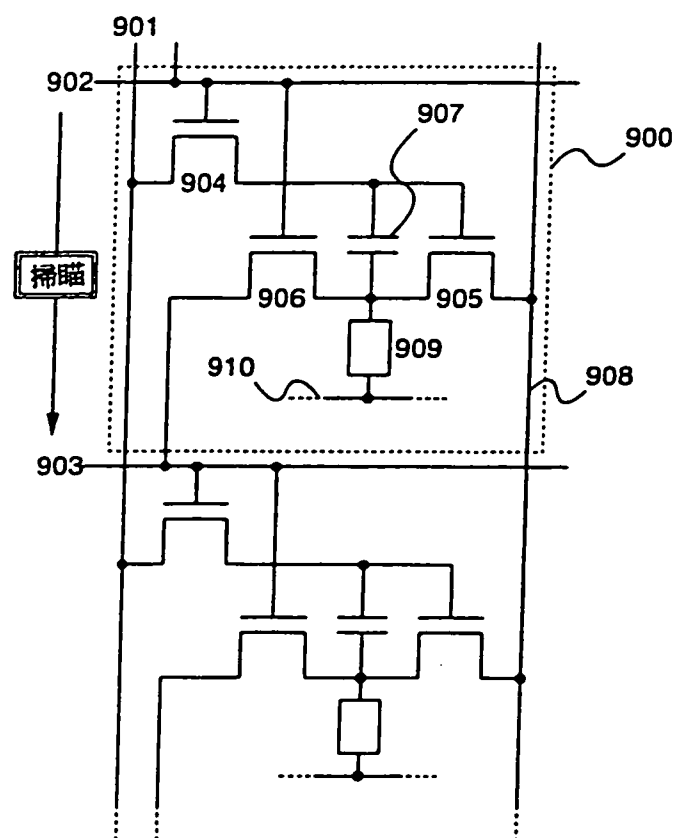
第 7G 圖



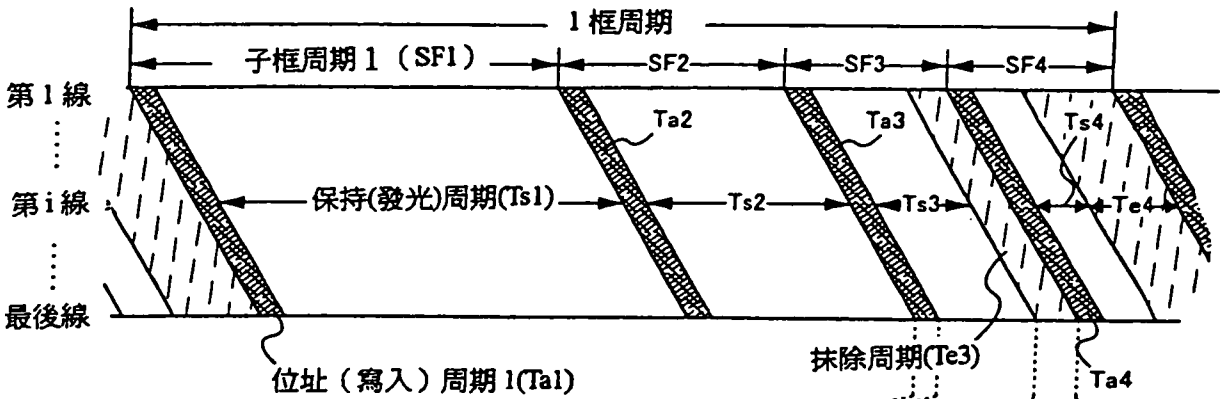
第 7H 圖



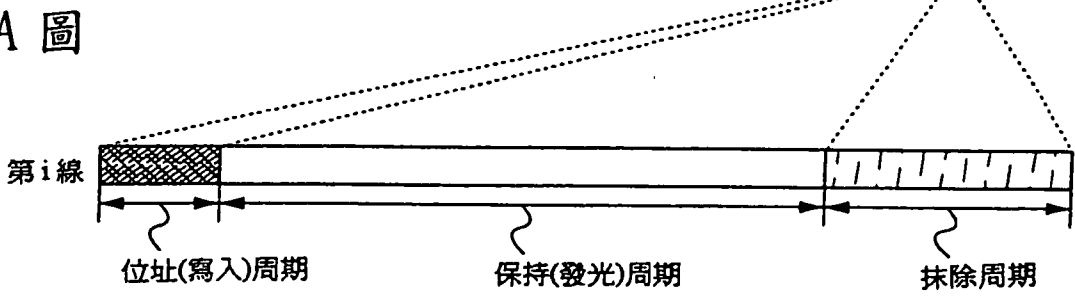
第 8 圖



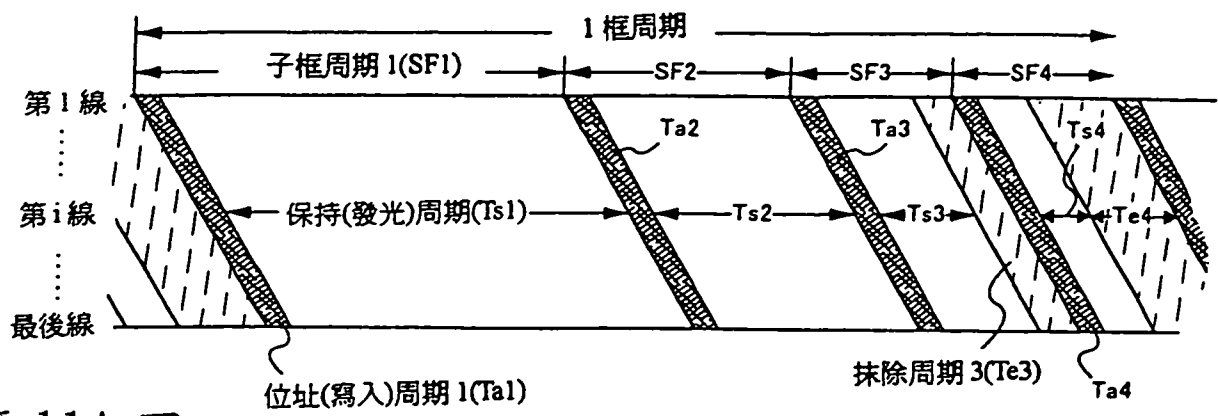
第 9 圖



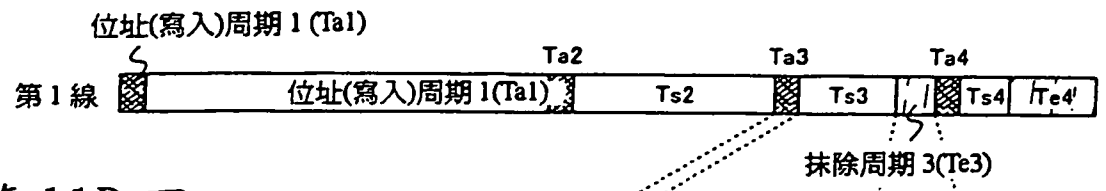
第 10A 圖



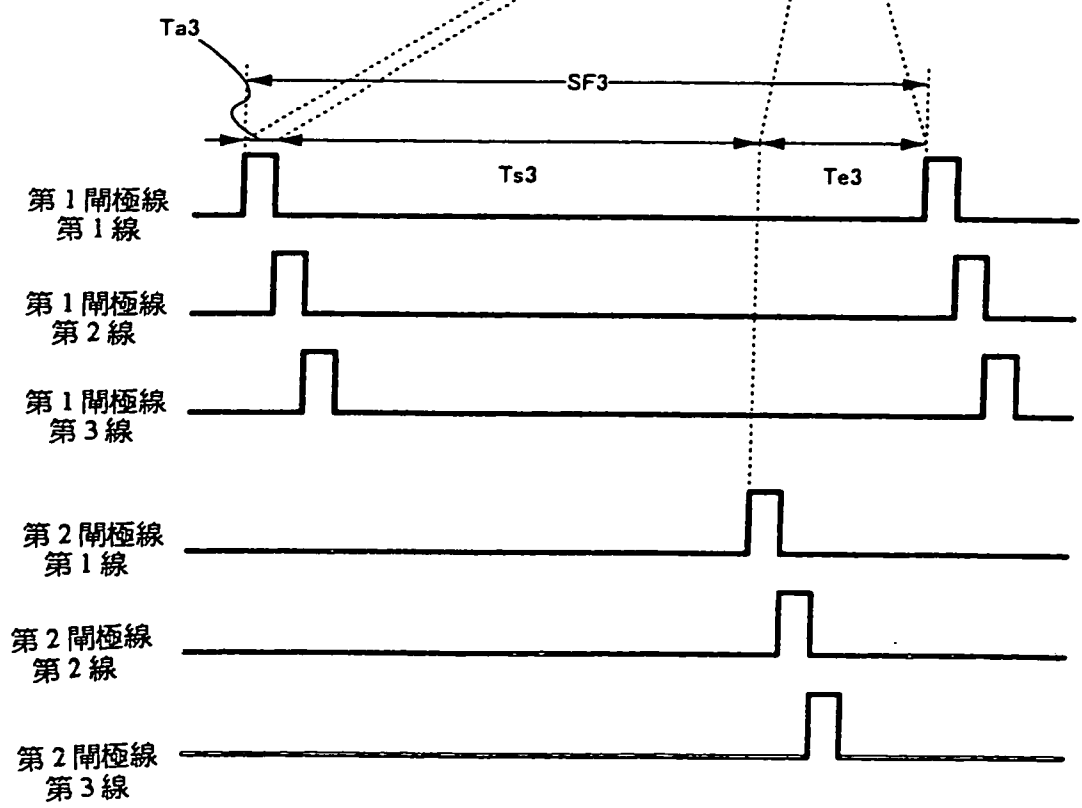
第 10B 圖



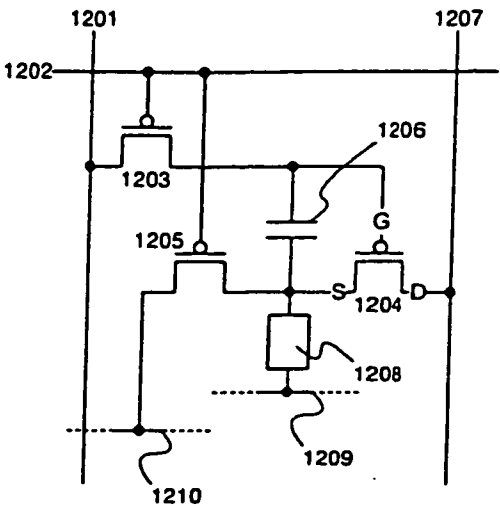
第 11A 圖



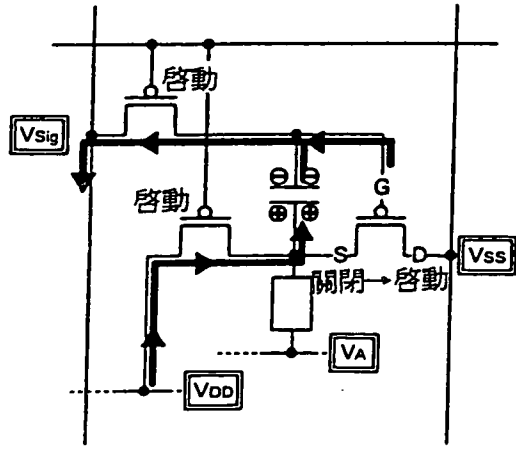
第 11B 圖



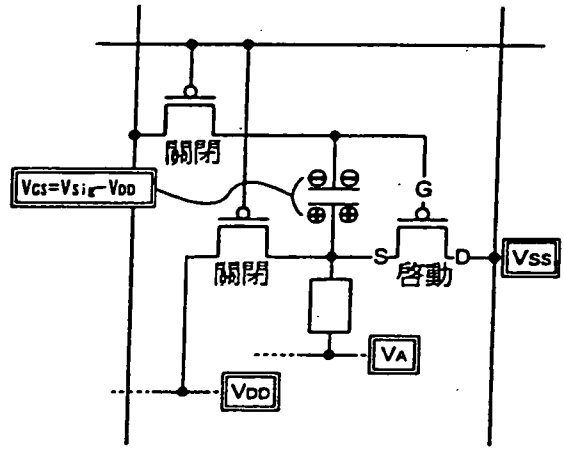
第 11C 圖



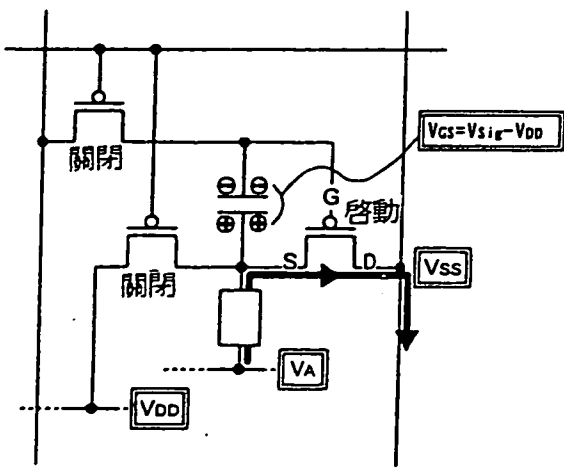
第 12A 圖



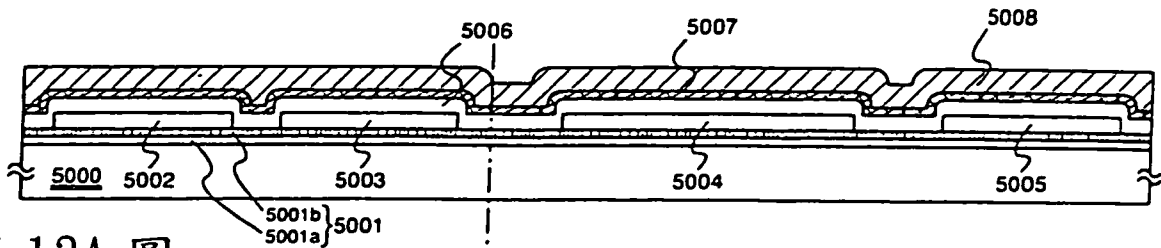
第 12B 圖



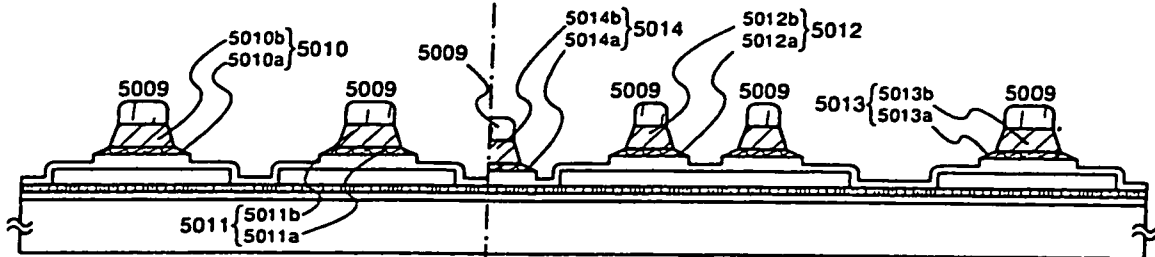
第 12C 圖



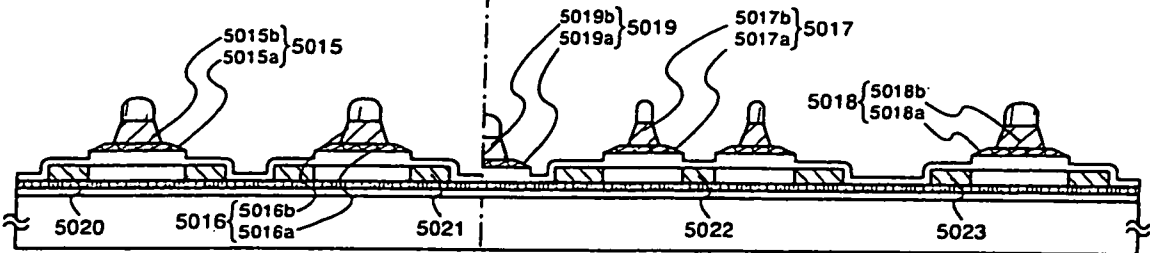
第 12D 圖



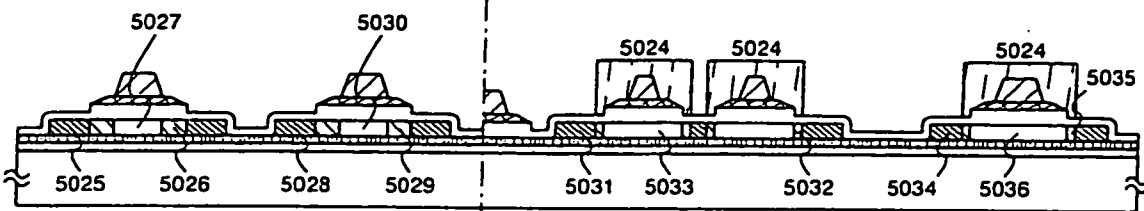
第 13A 圖



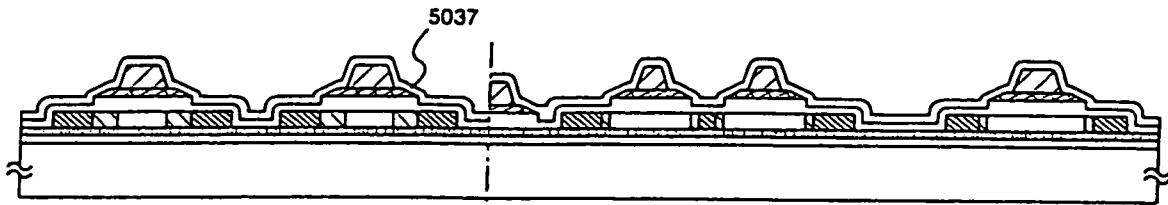
第 13B 圖



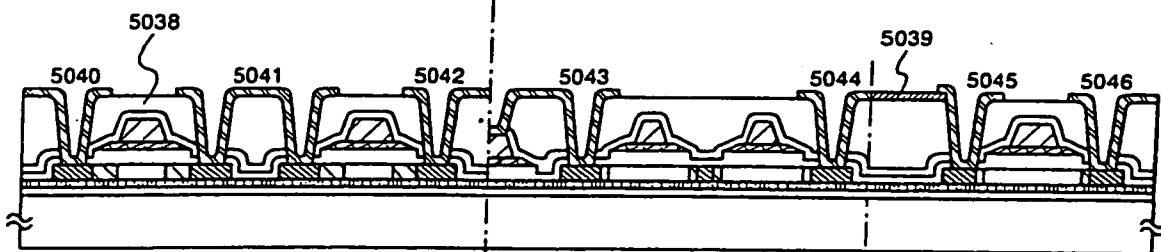
第 13C 圖



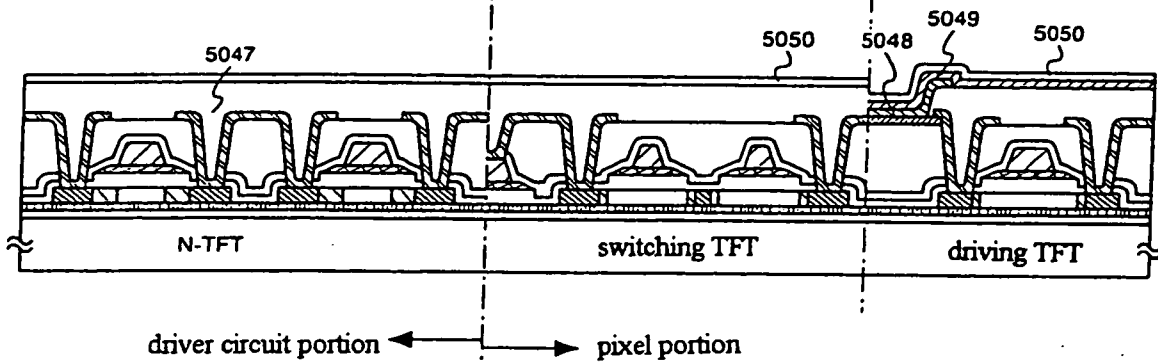
第 13D 圖



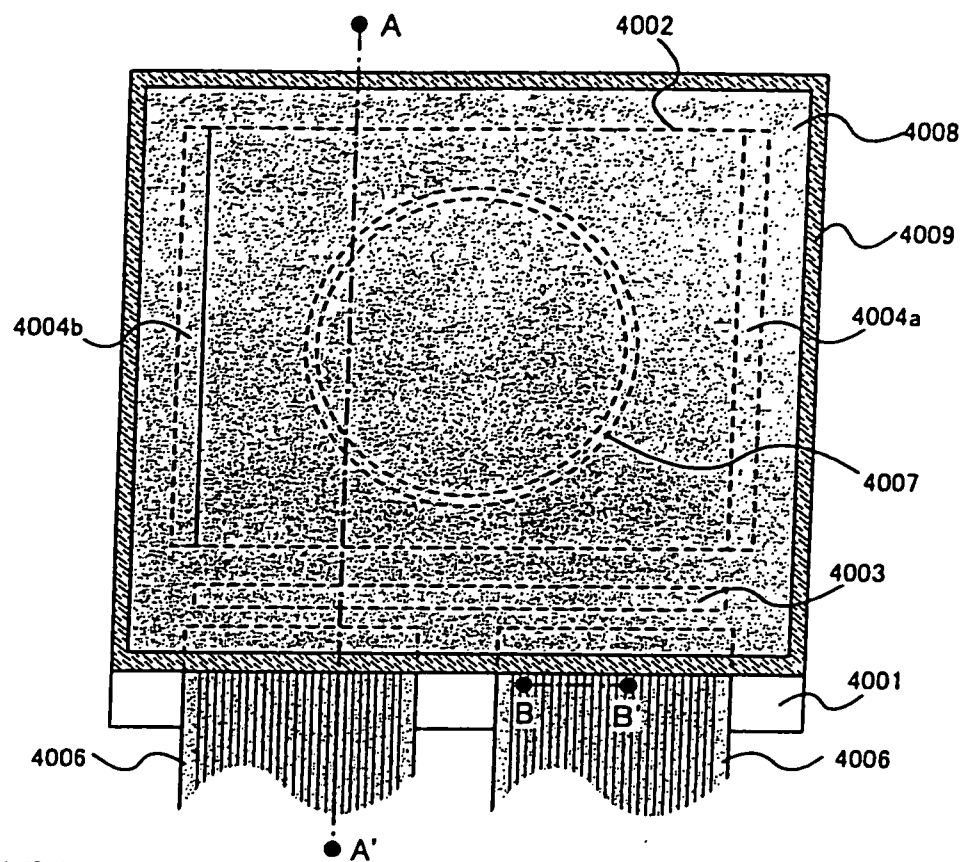
第 14A 圖



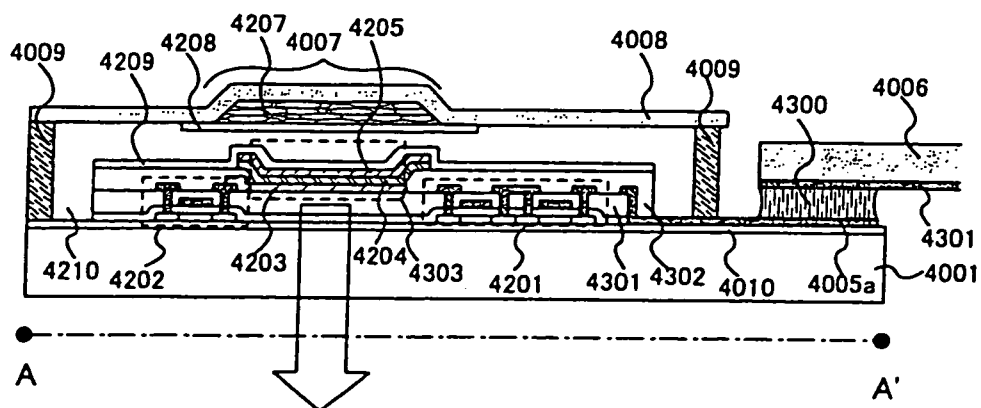
第 14B 圖



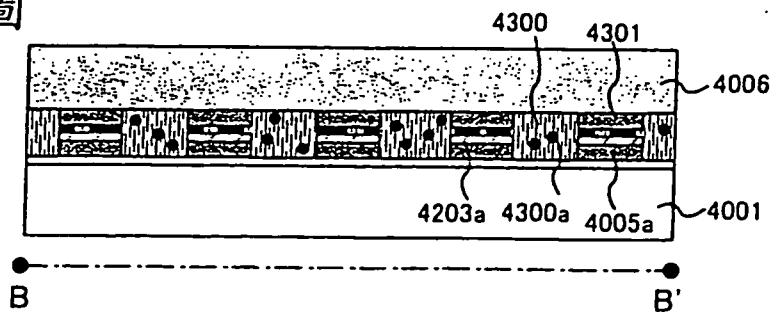
第 14C 圖



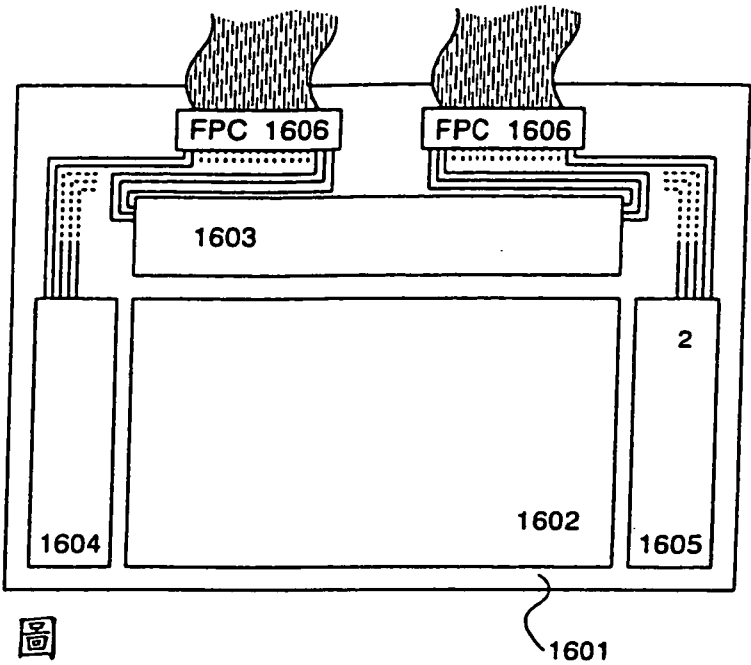
第 15A 圖



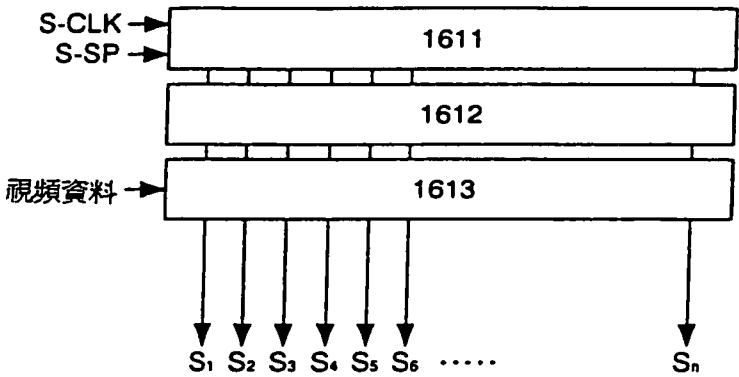
第 15B 圖



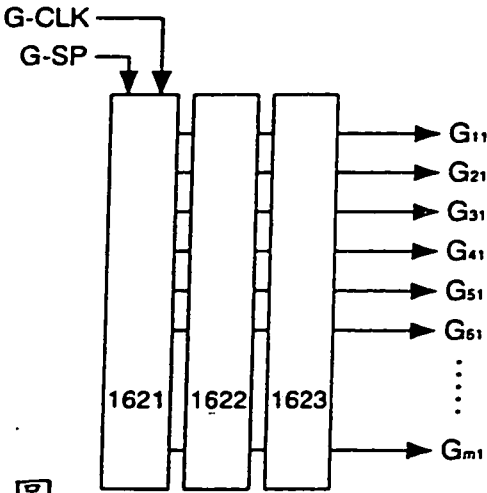
第 15C 圖



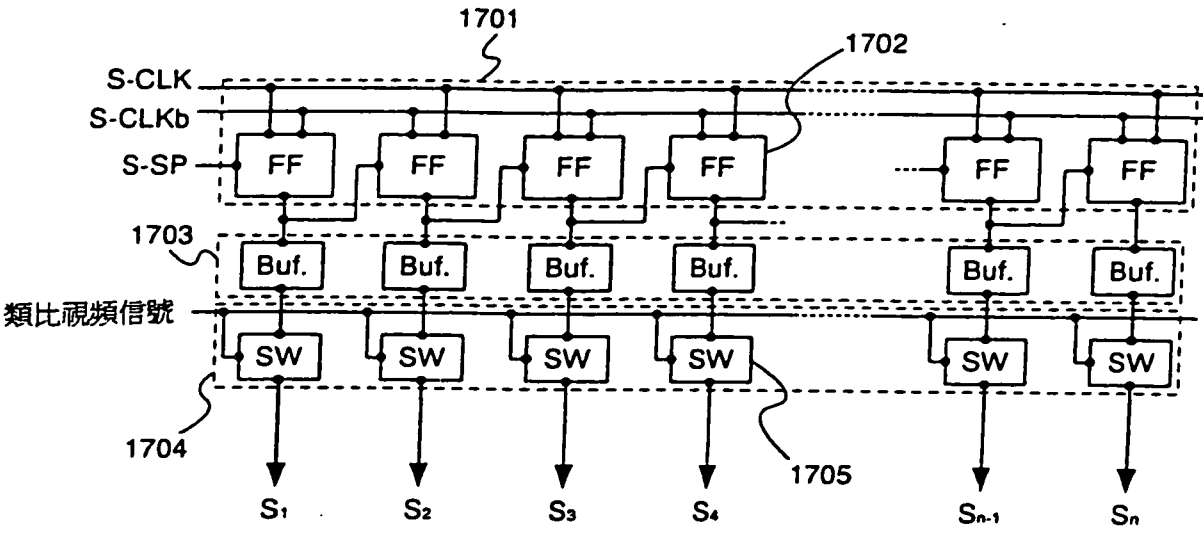
第 16A 圖



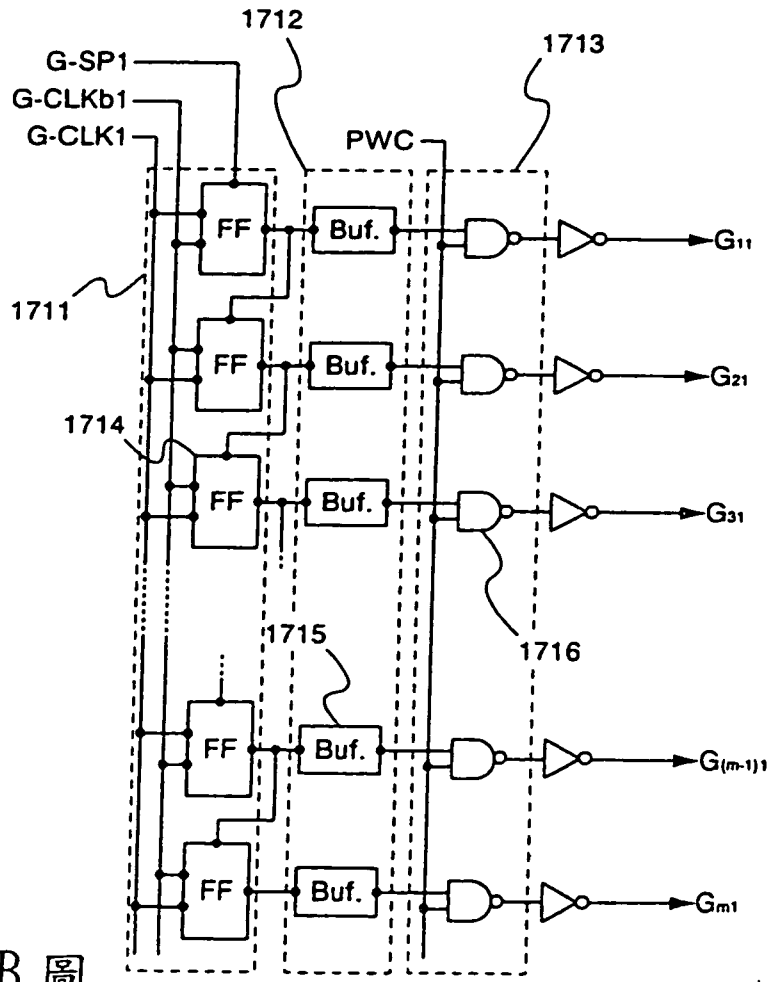
第 16B 圖



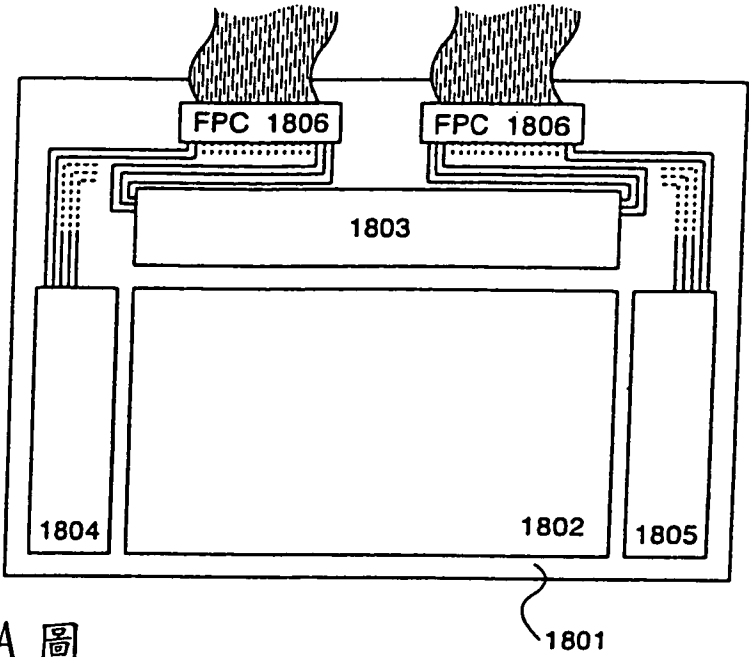
第 16C 圖



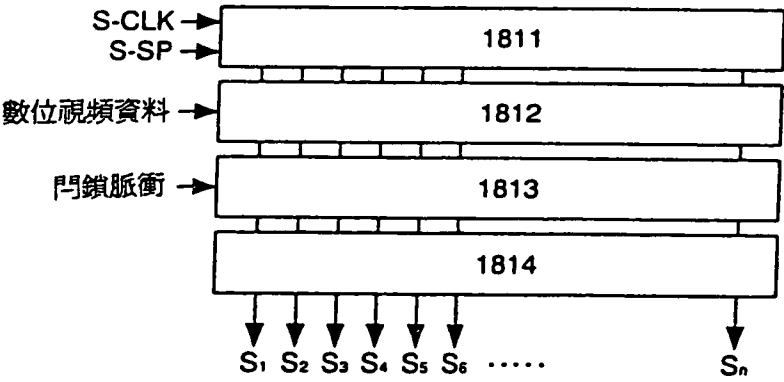
第 17A 圖



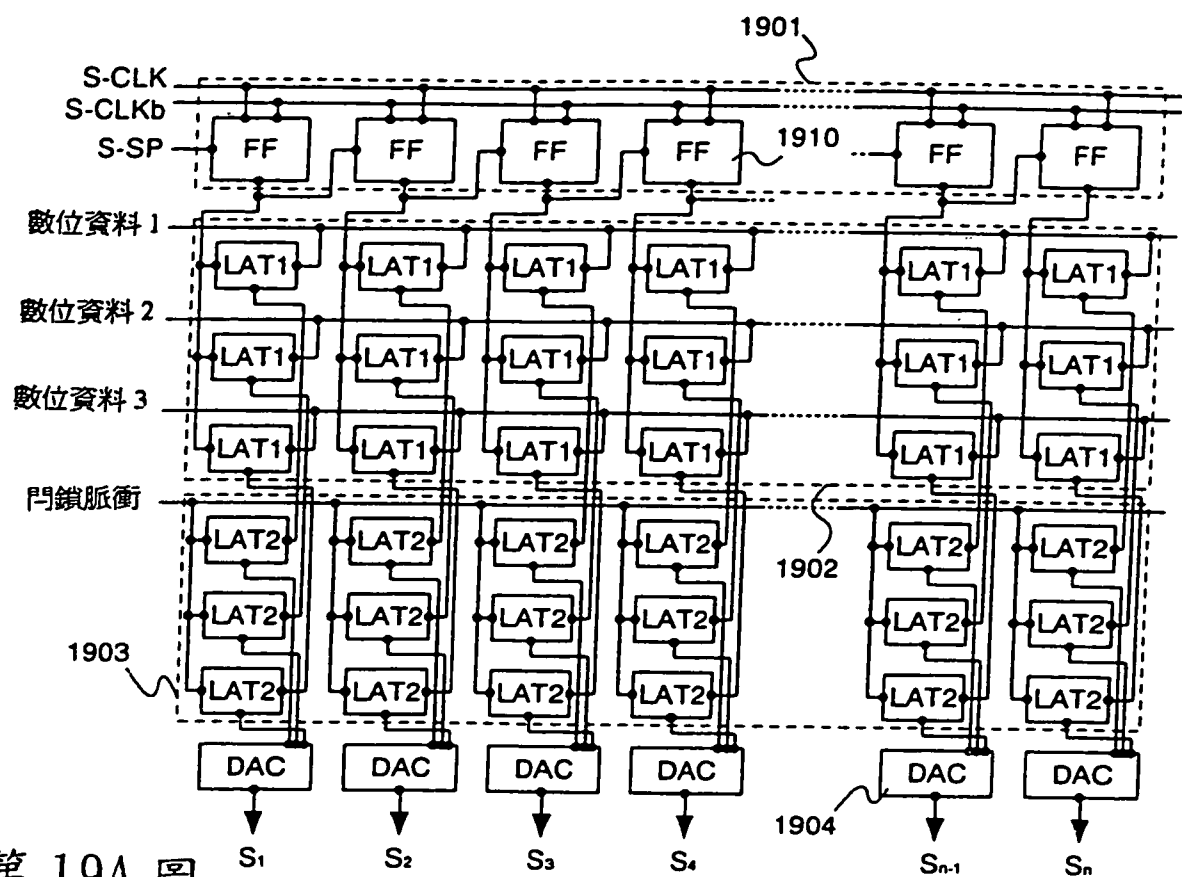
第 17B 圖



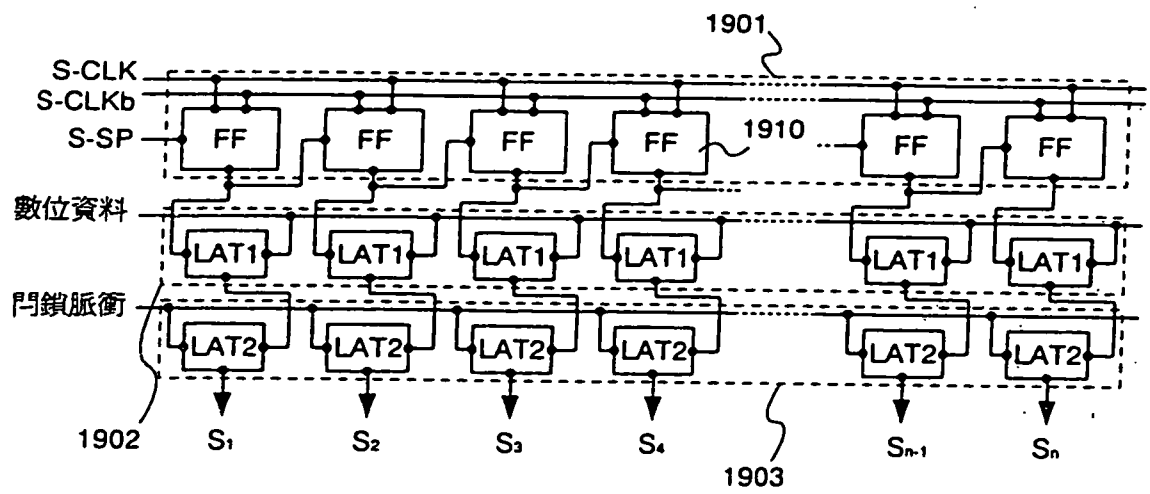
第 18A 圖



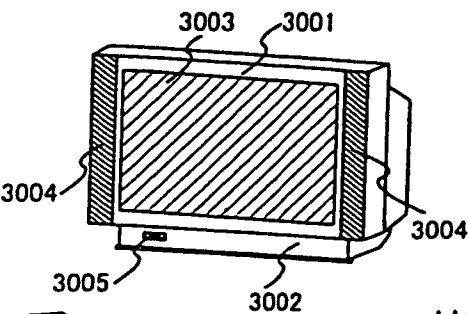
第 18B 圖



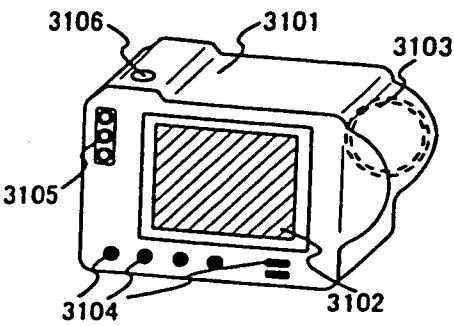
第 19A 圖



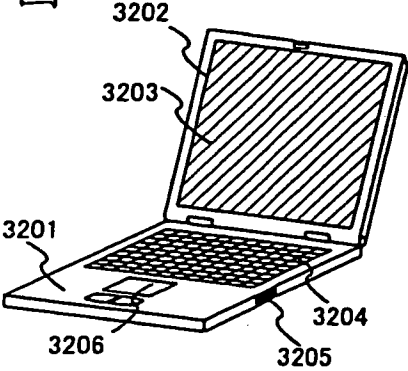
第 19B 圖



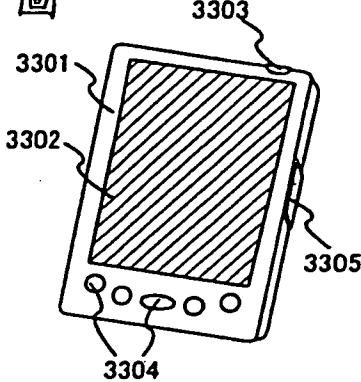
第 20A 圖



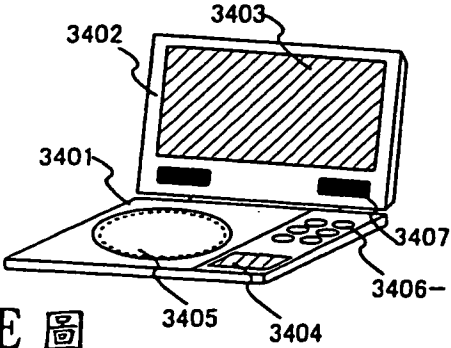
第 20B 圖



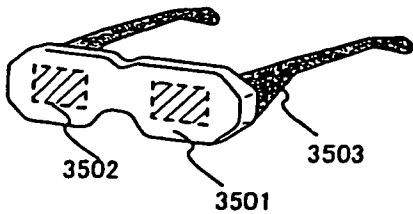
第 20C 圖



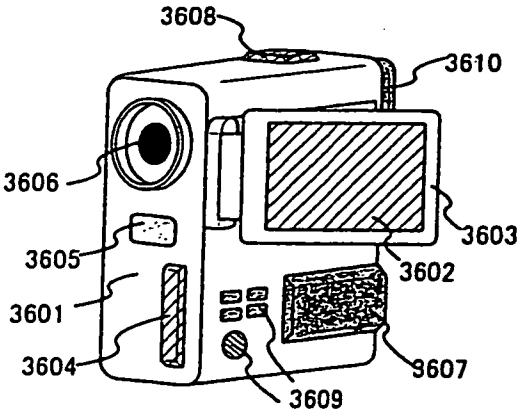
第 20D 圖



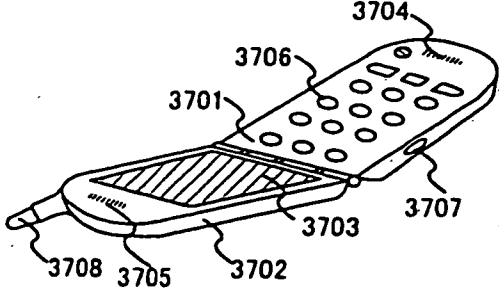
第 20E 圖



第 20F 圖



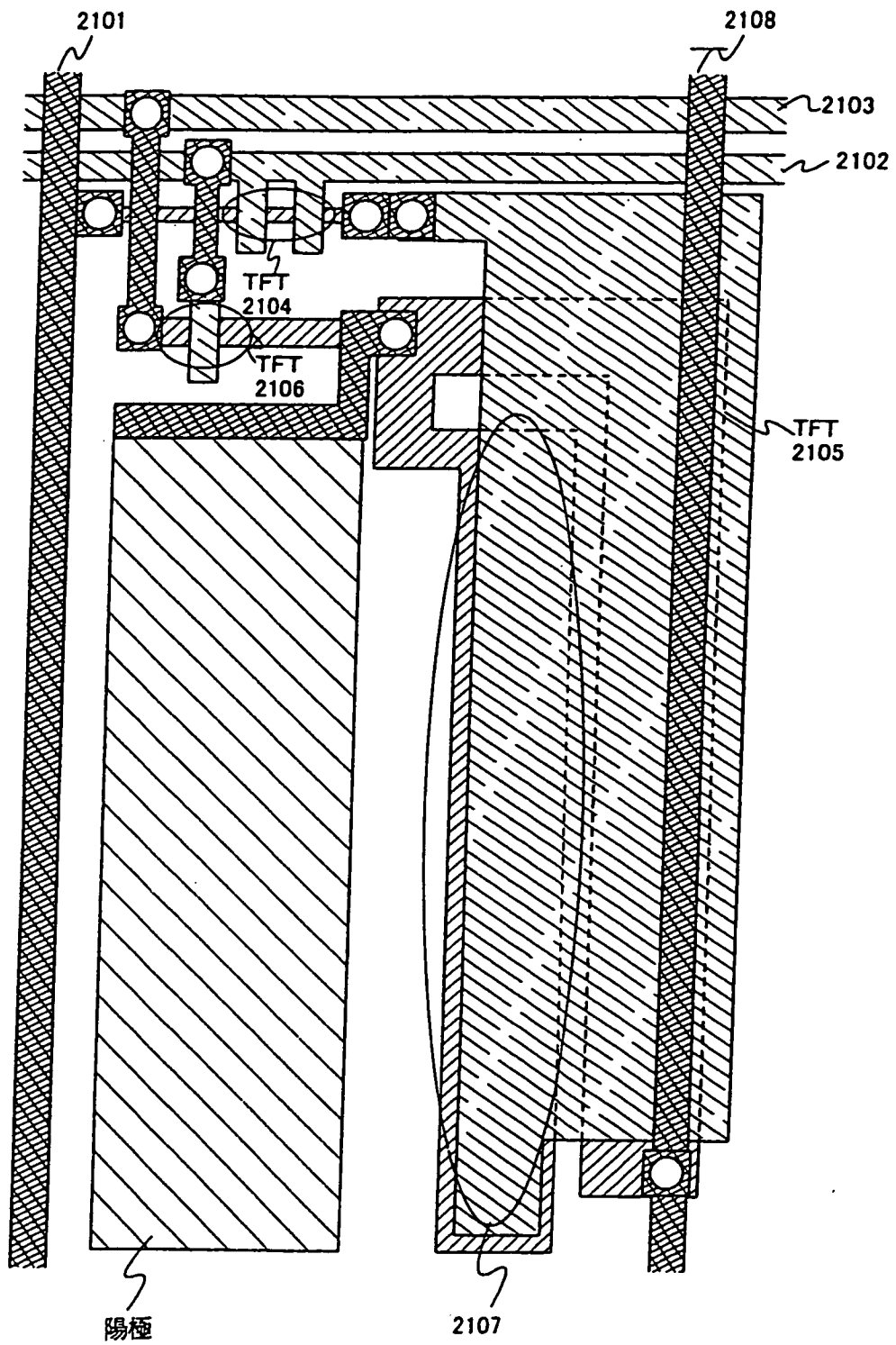
第 20G 圖



第 20H 圖



4



第 22 圖