

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5705426号
(P5705426)

(45) 発行日 平成27年4月22日(2015.4.22)

(24) 登録日 平成27年3月6日(2015.3.6)

(51) Int.Cl.

H01L 21/02 (2006.01)
H01L 27/12 (2006.01)

F 1

H01L 27/12

B

請求項の数 4 (全 30 頁)

(21) 出願番号 特願2009-219954 (P2009-219954)
 (22) 出願日 平成21年9月25日 (2009.9.25)
 (65) 公開番号 特開2010-103514 (P2010-103514A)
 (43) 公開日 平成22年5月6日 (2010.5.6)
 審査請求日 平成24年9月3日 (2012.9.3)
 (31) 優先権主張番号 特願2008-250114 (P2008-250114)
 (32) 優先日 平成20年9月29日 (2008.9.29)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 下村 明久
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 井坂 史人
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 加藤 翔
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 廣瀬 貴史
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 S O I 基板の作製方法及び単結晶シリコン層の作製方法

(57) 【特許請求の範囲】

【請求項 1】

単結晶シリコン基板の表面に、気相エピタキシャル成長法を用いて、基板温度200以上300以下、高周波電源の出力30W、電力周波数27MHzで、圧縮応力を有する単結晶シリコン層を形成し、

絶縁層を介して前記単結晶シリコン層とベース基板とを貼り合わせ、

前記単結晶シリコン基板と前記単結晶シリコン層との界面において、これらを分離して、前記ベース基板上に前記絶縁層を介して前記単結晶シリコン層を形成し、

前記単結晶シリコン層は、シランと水素との混合ガスを原料ガスとして用いて形成され、

前記原料ガスにおいて、前記シランに対する前記水素の流量比を4倍以上10倍以下とすることを特徴とするS O I 基板の作製方法。

【請求項 2】

請求項1において、

前記ベース基板として、ガラス基板を用いることを特徴とするS O I 基板の作製方法。

【請求項 3】

単結晶シリコン基板の表面に、気相エピタキシャル成長法を用いて、基板温度200以上300以下、高周波電源の出力30W、電力周波数27MHzで、圧縮応力を有する単結晶シリコン層を形成し、

前記単結晶シリコン基板及び前記単結晶シリコン層を加熱処理によって所定の温度に保

持した状態で、前記単結晶シリコン層上に金属を含有する材料を塗布して金属層を形成し、
 前記単結晶シリコン基板、前記単結晶シリコン層及び前記金属層を冷却することにより、
 前記単結晶シリコン基板と前記単結晶シリコン層との界面において、これらを分離して、
 前記金属層と前記単結晶シリコン層の積層構造体を形成し、
 前記積層構造体から前記金属層を除去し、
 前記単結晶シリコン層は、シランと水素との混合ガスを原料ガスとして用いて形成され、
 前記原料ガスにおいて、前記シランに対する前記水素の流量比を4倍以上10倍以下とする
 ことを特徴とする単結晶シリコン層の作製方法。

10

【請求項4】

請求項3において、

前記金属を含有する材料として、アルミニウム又は銅を含む材料を用いることを特徴とする単結晶シリコン層の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、単結晶半導体層の作製方法に関する。特に、基板上に絶縁層を介して単結晶半導体層を作製する方法、すなわち、SOI(Silicon on Insulator)基板の作製方法に関する。

20

【背景技術】

【0002】

近年、バルク状のシリコンウェハに代わり、絶縁表面に薄い単結晶半導体層が存在するSOI(Silicon on Insulator)基板を用いた集積回路が研究されている。SOI基板を用いることで、トランジスタのドレインと半導体基板により形成される寄生容量を小さくすることができるため、SOI基板は半導体集積回路の性能を向上させるものとして大いに注目されている。

【0003】

SOI基板を製造する方法の一として、スマートカット(登録商標)と呼ばれる方法が知られている(例えば、特許文献1参照)。スマートカット法によるSOI基板の作製方法の概要を以下に説明する。まず、シリコンウェハにイオン注入法を用いて水素イオンを注入し、表面から所定の深さに微小気泡層を形成する。次に、酸化シリコン膜を介して、水素イオンを注入したシリコンウェハを別のシリコンウェハに接合させる。その後、熱処理を行うことにより、水素イオンが注入されたシリコンウェハの一部が微小気泡層を境に薄膜状に分離し、接合させた別のシリコンウェハ上に単結晶シリコン層が形成される。ここで、スマートカット法は水素イオン注入剥離法と呼ぶこともある。

30

【0004】

また、SOI基板を製造する方法の他の一として、エルトランと呼ばれる方法が知られている(例えば、特許文献2参照)。エルトランは、シリコンウェハに陽極酸化を施して多孔質シリコン層を形成し、該多孔質シリコン層上にエピタキシャル成長法によって単結晶シリコン層を形成し、ついで、熱酸化膜を形成して別のシリコンウェハに貼り合わせ、エッチングやウォータージェットなどの方法を用いて多孔質シリコン層で分離して、シリコンウェハ上に単結晶シリコン層を形成する方法である。

40

【0005】

なお、これらの方法では、単結晶シリコン層表面の平坦性向上や、単結晶シリコン層の欠陥修復のため、単結晶シリコン層の形成の後に、CMP処理や高温(1200以下程度)の熱処理が施されることになる。

【先行技術文献】

【特許文献】

【0006】

50

【特許文献1】特開平05-211128号公報

【特許文献2】特開平05-217821号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

上記のような方法で単結晶半導体層を形成しようとする場合には、C M P処理や高温の熱処理が必須となるため、大型の半導体基板（S O I基板）を安価に提供することは困難である。例えば、大面積を実現するための現実的な選択肢としては、単結晶半導体層の貼り合わせ先の基板（以下、ベース基板と呼ぶ。）にガラス基板を用いることが挙げられるが、このようなガラス基板は耐熱性の面で上記の要求を満たさない。また、C M P処理は、表面研磨処理であるため、大面積を均一に処理することは極めて困難である。

10

【0008】

上記問題に鑑み、開示する発明の一態様では、良好な特性の単結晶半導体層をC M P処理や高温の熱処理無しに提供することを目的の一とする。又は、このような単結晶半導体層を有する半導体基板（又はS O I基板）を提供することを目的の一とする。

【課題を解決するための手段】

【0009】

開示する発明の一態様では、単結晶半導体基板上に気相エピタキシャル成長法によって単結晶半導体層を形成する。この際、単結晶半導体層の圧縮応力が高くなる条件で、上記の単結晶半導体層を形成する。これによって、単結晶半導体基板と単結晶半導体層との界面において単結晶半導体層を分離することができる。ここで、気相エピタキシャル成長法とは、基礎となる結晶の原子配列等を保ったまま結晶成長させる方法のうち、原料としてガスを用いるものをいう。

20

【0010】

開示する発明の一態様であるS O I基板の作製方法の一は、単結晶半導体層を有する基板の単結晶半導体層表面に、気相エピタキシャル成長法を用いて単結晶半導体層を形成し、絶縁層を介して気相エピタキシャル成長法を用いて形成された単結晶半導体層とベース基板とを貼り合わせ、単結晶半導体層と、気相エピタキシャル成長法を用いて形成された単結晶半導体層との界面において、これらを分離して、ベース基板上に絶縁層を介して単結晶半導体層を形成することを特徴としている。

30

【0011】

開示する発明の別の態様であるS O I基板の作製方法の一は、単結晶半導体基板の表面上に、気相エピタキシャル成長法を用いて単結晶半導体層を形成し、絶縁層を介して気相エピタキシャル成長法を用いて形成された単結晶半導体層とベース基板とを貼り合わせ、単結晶半導体基板と気相エピタキシャル成長法を用いて形成された単結晶半導体層との界面において、これらを分離して、ベース基板上に絶縁層を介して単結晶半導体層を形成することを特徴としている。

【0012】

なお、上記において、単結晶半導体基板として単結晶シリコン基板を用い、気相エピタキシャル成長法を用いて形成された単結晶半導体層として単結晶シリコン層を形成することができる。また、単結晶シリコン層は、シラン系ガスと水素との混合ガスを原料ガスとして用いて形成され、原料ガスにおいて、シラン系ガスの流量比に対する水素の流量比を4倍以上10倍以下（5倍以上7倍以下）とすることが好ましい。

40

【0013】

また、上記において、ベース基板として、ガラス基板を用いると良い。

【0014】

開示する発明の一態様である単結晶半導体層の作製方法の一は、単結晶半導体基板の表面上に、気相エピタキシャル成長法を用いて単結晶半導体層を形成し、単結晶半導体基板及び気相エピタキシャル成長法を用いて形成された単結晶半導体層を加熱処理によって所定の温度に保持した状態で、気相エピタキシャル成長法を用いて形成された単結晶半導体層上

50

に金属を含有する材料を塗布して金属層を形成し、その後、単結晶半導体基板、気相エピタキシャル成長法を用いて形成された単結晶半導体層及び金属層を冷却することにより、単結晶半導体基板と気相エピタキシャル成長法を用いて形成された単結晶半導体層との界面において、これらを分離して、金属層と気相エピタキシャル成長法を用いて形成された単結晶半導体層の積層構造体を形成し、その後、積層構造体から金属層を除去することを特徴としている。

【0015】

なお、上記においても、単結晶半導体基板として単結晶シリコン基板を用い、気相エピタキシャル成長法を用いて形成された単結晶半導体層として単結晶シリコン層を形成することができる。また、単結晶シリコン層は、シラン系ガスと水素との混合ガスを原料ガスとして用いて形成され、原料ガスにおいて、シラン系ガスの流量比に対する水素の流量比を4倍以上10倍以下(5倍以上7倍以下)とすることが好ましい。また、上記の金属を含有する材料としては、アルミニウム又は銅を含む材料を用いることが好ましい。10

【0016】

なお、本明細書において単結晶とは、ある結晶軸に注目した場合、その結晶軸の方向が試料のどの部分においても同じ方向を向いている結晶のことをいい、かつ結晶と結晶との間に結晶粒界が存在しない結晶である。なお、本明細書では、結晶欠陥やダングリグボンドを含んでいても、上記のように結晶軸の方向が揃っており、粒界が存在していない結晶であるものは単結晶とする。また、単結晶半導体層の再単結晶化とは、単結晶構造の半導体層が、その単結晶構造と異なる状態(例えば、液相状態)を経て、再び単結晶構造になることをいう。あるいは、単結晶半導体層の再単結晶化とは、単結晶半導体層を再結晶化して、単結晶半導体層を形成するということもできる。20

【0017】

また、本明細書中において半導体装置とは、半導体特性を利用して機能しうる装置全般を指し、電気光学装置、半導体回路及び電子機器は全て半導体装置に含まれる。

【0018】

また、本明細書中において表示装置とは、発光装置や液晶表示装置を含む。発光装置は発光素子を含み、液晶表示装置は液晶素子を含む。発光素子は、電流または電圧によって輝度が制御される素子をその範疇に含んでおり、具体的には無機EL(Electro-Luminescence)素子、有機EL素子等がある。30

【発明の効果】

【0019】

開示する発明の一態様では、気相エピタキシャル成長法によって形成された単結晶半導体層の応力をを利用して、単結晶半導体基板から単結晶半導体層を分離している。これにより、単結晶半導体層自体には欠陥などが発生しないため、高温の熱処理が不要である。また、分離後の単結晶半導体層は平坦性が高いため、CMP処理などの平坦化処理が不要となる。このように、本発明を用いることで、半導体基板(SOI基板)の大面積化が容易となる。

【0020】

また、開示する発明の一態様では、気相エピタキシャル成長法によって形成された単結晶半導体層を単結晶半導体基板との界面において分離する方法を用いているため、単結晶半導体基板自体の厚みは減少せず、単結晶半導体基板を繰り返して用いることができる。40

【図面の簡単な説明】

【0021】

【図1】本発明の半導体基板の作製方法の一例を示す断面図である。

【図2】本発明の半導体基板の作製方法の別の一例を示す断面図である。

【図3】本発明の単結晶半導体層の作製方法の一例を示す断面図である。

【図4】本発明の単結晶半導体層の作製方法の別の一例を示す断面図である。

【図5】トランジスタの作製方法の一例を示す断面図である。

【図6】トランジスタの作製方法の一例を示す断面図である。

10

20

30

40

50

【図7】トランジスタの平面図及び断面図である。

【図8】光電変換装置の作製方法の一例を示す断面図である。

【図9】光電変換装置の作製方法の別の一例を示す断面図である。

【図10】半導体装置を用いた電子機器を示す図である。

【図11】半導体装置を用いた電子機器を示す図である。

【発明を実施するための形態】

【0022】

以下に、実施の形態を図面に基づいて説明する。但し、発明は多くの異なる態様で実施することが可能であり、発明の趣旨及びその範囲から逸脱することなくその形態および詳細を変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。なお、実施の形態を説明するための全図において、同一部分又は同様な機能を有する部分には同一の符号を付し、その繰り返しの説明は省略する。

10

【0023】

(実施の形態1)

本実施の形態では、半導体基板(SOI基板)の作製方法の一例について図面を参照して説明する。具体的には、ベース基板上に単結晶半導体層が設けられた半導体基板を作製する場合について説明する。

【0024】

まず、ベース基板100と単結晶半導体基板110とを準備する(図1(A)、図1(B)参照)。

20

【0025】

ベース基板100としては、絶縁体である基板を用いることができる。具体的には、アルミニノシリケートガラス、アルミニノホウケイ酸ガラス、バリウムホウケイ酸ガラスのような電子工業用に使われる各種ガラス基板、石英基板、セラミック基板、サファイア基板が挙げられる。なお、上記ガラス基板においては、一般に、ホウ酸(B_2O_3)を多く含有させることでガラスの耐熱性が向上するが、ホウ酸と比較して酸化バリウム(BaO)を多く含ませることで、より実用的な耐熱ガラスが得られる。このため、 B_2O_3 よりBaOを多く含むガラス基板を用いると良い。他にも、ベース基板100として単結晶半導体基板(例えば、単結晶シリコン基板等)を用いてもよい。本実施の形態では、ベース基板100としてガラス基板を用いる場合について説明する。ベース基板100として大面積化が可能で安価なガラス基板を用いることにより、低コスト化を図ることができる。

30

【0026】

上記ベース基板100については、その表面をあらかじめ洗浄しておくことが好ましい。具体的には、ベース基板100に対して、塩酸過水(HPM)、硫酸過水(SPM)、アンモニア過水(APM)、希フッ酸(DHF)等を用いて超音波洗浄を行う。このような洗浄処理を行うことによって、ベース基板100表面の平坦性向上や、ベース基板100表面に残存する研磨粒子の除去などが可能である。

【0027】

単結晶半導体基板110としては、例えば、単結晶シリコン基板、単結晶ゲルマニウム基板、単結晶シリコンゲルマニウム基板など、第14族元素である単結晶半導体基板を用いることができる。また、ガリウムヒ素やインジウムリン等の化合物単結晶半導体基板を用いることもできる。市販のシリコン基板としては、直径5インチ(125mm)、直径6インチ(150mm)、直径8インチ(200mm)、直径12インチ(300mm)、直径16インチ(400mm)サイズの円形のものが代表的である。なお、単結晶半導体基板110の形状は円形に限られず、例えば、矩形等に加工して用いることも可能である。また、単結晶半導体基板110は、CZ法やFZ(フローティングゾーン)法を用いて作製することができる。

40

【0028】

なお、開示する発明の一態様は、単結晶半導体基板110の表層部分の結晶性や平坦性と

50

いった特徴を利用するものであるから、その表面の性質が、単結晶半導体基板と大きく変わるものであれば上述の基板に限らず用いることができる。例えば、ガラス基板や石英基板、シリコン基板などの上に絶縁層を介して単結晶半導体層が設けられた構成の基板（いわゆるSOI基板など）を用いても良い。

【0029】

次に、単結晶半導体基板110上に、気相エピタキシャル成長法によって単結晶半導体層112を形成する（図1（C）参照）。

【0030】

上記の単結晶半導体層112は、単結晶半導体基板110と同様の材料を用いて形成すれば良いが、例えば、単結晶シリコン層を形成する場合には、シラン系ガス（珪素の水素化合物を含むガス、代表的にはモノシランやジシラン）と水素との混合ガスを原料ガスとする気相成長法（CVD法などを含む）を用いて形成することができる。10

【0031】

上記気相エピタキシャル成長に用いる原料ガスは、シラン系ガスに対して、流量比で4倍以上10倍以下、好ましくは5倍以上7倍以下の水素を含むガスを用いることが好ましい。つまり、シラン系ガスの水素希釈比（水素／シラン系ガス）を4倍以上10倍以下、好ましくは5倍以上7倍以下とする。シラン系ガスは代表的にはシランであり、その他ジシラン（ Si_2H_6 ）などを用いることもできる。また、原料ガスに、希ガスを添加してもよい。

【0032】

エピタキシャル成長に使用するプラズマCVD装置としては、電力周波数が10MHz以上200MHz以下、代表的には13.56MHz或いは60MHzの高周波（RF）プラズマCVD装置や、電力周波数が1GHz以上5GHz以下、代表的には2.45GHzのマイクロ波プラズマCVD装置などを用いることができる。20

【0033】

単結晶半導体層112の圧縮応力が高くなるような気相エピタキシャル成長の条件は適宜設定することができるが、一例としては、原料ガスとしてシランと水素の混合ガスを用い、シランと水素の流量（sccm）比を $\text{SiH}_4 : \text{H}_2 = 25$ （sccm）:150（scm）、基板温度を280、高周波電源の出力を30W、電力周波数を27MHzとすればよい。このような条件（特に流量比）で形成した単結晶半導体層112は圧縮応力が高く、単結晶半導体基板110との界面で容易に分離することができるようになる。なお、成膜の際の基板温度を200以上300以下程度とした場合には、欠陥の少ない良好な単結晶半導体層112を得ることができる。また、原料ガスの総流量を増大させることにより、成膜に掛かる時間を低減し、結晶性を向上させることが可能である。30

【0034】

単結晶半導体層112の膜厚は、適宜必要な大きさとすればよいが、膜厚を増大させた場合にはそれに従って圧縮応力が大きくなる傾向にあるため、単結晶半導体基板110と単結晶半導体層112との界面での分離をより容易なものとすることができます。例えば、単結晶半導体層112の厚さは、100nm以上10μm以下程度とすればよい。

【0035】

なお、単結晶半導体層112のエピタキシャル成長を行う前には、単結晶半導体基板110表面に形成されている自然酸化膜などは除去しておく必要がある。これは、単結晶半導体基板110表面に酸化膜などが存在する場合には、エピタキシャル成長が進行しないためである。このような酸化膜の除去は、フッ酸系の溶液を用いて行うことができる。具体的には、フッ酸（又は希フッ酸）により単結晶半導体基板110の表面が撥水性を示すまで処理すればよい。同様に、汚染物除去の観点からは、硫酸過水（SPM）、アンモニア過水（APM）、塩酸過水（HPM）、希フッ酸（DHF）などを用いて単結晶半導体基板110の表面を洗浄しておくことが好ましい。

【0036】

次に、単結晶半導体層112上に、絶縁層114を形成する（図1（D）参照）。絶縁層50

114は、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、窒化酸化シリコン膜等の絶縁層を単層で、又は積層させて形成することができる。これらの膜は、熱酸化法、CVD法、スパッタリング法等を用いて形成することができる。

【0037】

本明細書中において、酸化窒化シリコンとは、その組成において、窒素よりも酸素の含有量が多いものを示し、例えば、酸素が50原子%以上70原子%以下、窒素が0.5原子%以上15原子%以下、珪素が25原子%以上35原子%以下、水素が0.1原子%以上10原子%以下の範囲で含まれるものという。また、窒化酸化シリコンとは、その組成において、酸素よりも窒素の含有量が多いものを示し、例えば、酸素が5原子%以上30原子%以下、窒素が20原子%以上55原子%以下、珪素が25原子%以上35原子%以下、水素が10原子%以上30原子%以下の範囲で含まれるものという。但し、上記範囲は、ラザフォード後方散乱法(RBS: Rutherford Backscattering Spectrometry)や、水素前方散乱法(HFS: Hydrogen Forward Scattering)を用いて測定した場合のものである。また、構成元素の含有比率の合計は、100原子%を超えない。10

【0038】

なお、本実施の形態で示す半導体基板を、太陽電池など、下部電極が必要な用途に用いる場合には、単結晶半導体層112上に電極として機能する導電層を形成した後、上記の絶縁層114を形成する構成とすればよい。また、前述の導電層や絶縁層114を形成する前に、単結晶半導体層112には不純物を添加しておいても良い。20

【0039】

その後、絶縁層114を介してベース基板100と単結晶半導体基板110とを貼り合わせる(図1(E)参照)。そして、単結晶半導体層112を単結晶半導体基板110との界面で分離して、ベース基板100上に単結晶半導体層112を設ける(図1(F)参照)。上記分離の方法として、基板分離装置などによる力学的方法(単純に引き剥がす方法)を用いることができる。また、ウォータージェットのように単結晶半導体層112と単結晶半導体基板110との界面に分離を促進させる処理を施す方法などを用いても良い。

【0040】

なお、ベース基板100と絶縁層114とを接合させた後には、接合強度を増加させるための熱処理を行っても良い。熱処理の温度は、適宜設定することができるが、高温(例えば600以上)の熱処理を行う場合には単結晶半導体基板110と単結晶半導体層112との接合が強化されてしまい、界面での分離が困難となることがある点に留意すべきである。上記熱処理には、拡散炉、抵抗加熱炉などの加熱炉、RTA(瞬間熱アニール、Rapid Thermal Anneal)装置、マイクロ波加熱装置などを用いることができる。30

【0041】

以上の工程により、極めて良好な特性の半導体基板(SOI基板)を得ることができる。

【0042】

なお、本実施の形態においては示していないが、上記の工程により得られた単結晶半導体層112に対して、レーザー光の照射処理を行っても良い。これにより、単結晶半導体層112中の欠陥をさらに低減し、表面の平坦性を向上させた単結晶半導体層を得ることができる。また、単結晶半導体層112に対して熱処理を施して、その欠陥を低減させてもいい。40

【0043】

また、単結晶半導体層112の薄膜化のための処理や、平坦性をより一層向上させるための処理を行っても良い。該処理としては、ドライエッチングまたはウェットエッチングの一方、または双方を組み合わせて用いることができる。

【0044】

開示する発明の一態様では、気相エピタキシャル成長法によって形成された単結晶半導体層の応力をを利用して、単結晶半導体基板から単結晶半導体層を分離している。これにより50

、単結晶半導体層自体には欠陥などが発生しないため、高温の熱処理が不要となる。また、分離後の単結晶半導体層は平坦性が高いため、C M P 処理などの平坦化処理が不要となる。このように、開示する発明の一態様によって、特性が良好で且つ大面積な半導体基板（S O I 基板）を提供することができる。

【0045】

また、開示する発明の一態様では、気相エピタキシャル成長法によって形成された単結晶半導体層を単結晶半導体基板との界面において分離する方法を用いているため、単結晶半導体基板自体の厚みは減少せず、単結晶半導体基板を繰り返して用いることができる。

【0046】

本実施の形態で示した構成は、本明細書の他の実施の形態又は実施例で示す構成と適宜組み合わせて用いることができる。10

【0047】

（実施の形態2）

本実施の形態では、半導体基板（S O I 基板）の作製方法の別の一例に関して図面を参照して説明する。

【0048】

まず、ベース基板100を準備する（図2（A）参照）。ベース基板100の詳細に関しては、実施の形態1を参照することができるため、ここでは省略する。

【0049】

次に、ベース基板100の表面に窒素含有層102（例えば、窒化シリコン膜（SiN_x）や窒化酸化シリコン膜（SiN_xO_y）（x > y）等の窒素を含有する絶縁膜）を形成する（図2（B）参照）。20

【0050】

本実施の形態において形成される窒素含有層102は、後に単結晶半導体層を貼り合わせるための層（接合層）となる。また、窒素含有層102は、ベース基板に含まれるナトリウム（Na）等の不純物が単結晶半導体層に拡散することを防ぐためのバリア層として機能する。

【0051】

上述のように、本実施の形態では窒素含有層102を接合層として用いるため、その表面が所定の平坦性を有するように窒素含有層102を形成することが好ましい。具体的には、表面の平均面粗さ（Ra）が0.5nm以下、自乗平均粗さ（Rms）が0.60nm以下、より好ましくは、平均面粗さが0.35nm以下、自乗平均粗さが0.45nm以下となるように窒素含有層102を形成する。膜厚は、好ましくは10nm以上200nm以下、より好ましくは50nm以上100nm以下の範囲とする。このように、表面の平坦性を高めておくことにより、単結晶半導体層の接合不良を防止することができる。30

【0052】

次に、単結晶半導体基板110を準備する（図2（C）参照）。なお、本実施の形態においては、上記ベース基板100に関する工程の後に、以下の単結晶半導体基板110に関する工程を行う構成を取っているが、これは説明の便宜上のものであり、開示する発明の一態様がこの順序に限定して解釈されるものではない。また、単結晶半導体基板110の詳細に関しては、実施の形態1を参照することができるため、ここでは省略する。40

【0053】

次に、単結晶半導体基板110上に、気相エピタキシャル成長法によって単結晶半導体層112を形成する（図2（D）参照）。

【0054】

上記の単結晶半導体層112として、例えば、単結晶シリコン層を形成する場合には、シラン系ガス（代表的にはシラン）と水素との混合ガスを原料ガスとする気相成長法（CVD法等を含む）を用いて形成することができる。単結晶半導体層112の作製方法の詳細については、実施の形態1を参照することができるため、ここでは省略する。

【0055】

50

次に、単結晶半導体層112上に、絶縁層114を形成する(図2(E)参照)。

【0056】

絶縁層114は、例えば、酸化シリコン膜、酸化窒化シリコン膜等を単層で、又は積層させて形成することができる。上記絶縁層114の作製方法としては、熱酸化法、CVD法、スパッタリング法などがある。また、CVD法を用いて絶縁層114を形成する場合には、テトラエトキシシラン(略称;TEOS:化学式Si(OCH₃)₄)等の有機シランを用いて酸化シリコン膜を形成することが、生産性の点から好ましい。

【0057】

本実施の形態では、絶縁層114として、有機シランを用いて酸化シリコン膜を形成する。

10

【0058】

なお、熱酸化法により絶縁層114を形成する場合には、酸化性雰囲気中にハロゲンを添加して行うことが好ましい。例えば、塩素(Cl)が添加された酸化性雰囲気中で単結晶半導体層112に熱酸化処理を行うことにより、塩素酸化された絶縁層114を形成することができる。この場合、絶縁層114は、塩素原子を含有した膜となる。

【0059】

絶縁層114中に含有された塩素原子等のハロゲンは、絶縁層114に歪みを形成する。その結果、絶縁層114の水分に対する吸収割合が向上し、拡散速度が増大する。つまり、絶縁層114表面に水分が存在する場合に、当該表面に存在する水分を絶縁層114中に素早く吸収させ、拡散させることができる。また、絶縁層114にハロゲンを含有させることによって、外因性不純物である重金属(例えば、Fe、Cr、Ni、Mo等)を絶縁層114中に捕集して単結晶半導体層112が汚染されることを防止できる。また、ベース基板100と貼り合わせた後に、ベース基板100からのNa等の不純物を絶縁層114中に固定して、単結晶半導体層112が汚染されることを防止できる。

20

【0060】

なお、本実施の形態で示す半導体基板を、太陽電池など、下部電極が必要な用途に用いる場合には、単結晶半導体層112上に電極として機能する導電層を形成した後、上記の絶縁層114を形成する構成とすればよい。また、前述の導電層や絶縁層114を形成する前に、単結晶半導体層112には不純物を添加してもよい。

【0061】

30

次に、ベース基板100の表面と単結晶半導体基板110の表面とを対向させ、窒素含有層102の表面と絶縁層114の表面とを接合させる(図2(F)参照)。

【0062】

ここでは、ベース基板100と単結晶半導体基板110を窒素含有層102と絶縁層114とを介して密着させた後、単結晶半導体基板110の一箇所に1N/cm²以上500N/cm²以下、好ましくは11N/cm²以上20N/cm²以下程度の圧力を加える。すると、圧力を加えた部分から窒素含有層102と絶縁層114とが接合はじめ、自発的に接合が形成されて全面におよぶ。この接合工程には、ファンデルワールス力や水素結合が作用しており、常温で行うことができる。

【0063】

40

なお、ベース基板100と単結晶半導体基板110との貼り合わせを行う前に、単結晶半導体基板110上に形成された絶縁層114と、ベース基板100上に形成された窒素含有層102の表面処理を行うことが好ましい。表面処理としては、プラズマ処理、オゾン処理、メガソニック洗浄、2流体洗浄(純水や水素添加水等の機能水を窒素等のキャリアガスとともに吹き付ける方法)又はこれらの組み合わせを用いることができる。特に、窒素含有層102、絶縁層114の少なくとも一方の表面にプラズマ処理を行った後、オゾン処理、メガソニック洗浄、2流体洗浄等を行うことによって、窒素含有層102や絶縁層114の表面の有機物等のゴミを除去し、親水化することができる。その結果、窒素含有層102と絶縁層114との接合強度を向上させることができる。

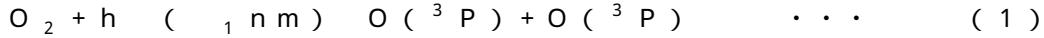
【0064】

50

ここで、オゾン処理の一例を説明する。例えば、酸素を含む雰囲気下で紫外線(UV)を照射することにより、被処理体表面にオゾン処理を行うことができる。酸素を含む雰囲気下で紫外線を照射するオゾン処理は、UVオゾン処理または紫外線オゾン処理などとも言われる。酸素を含む雰囲気下において、紫外線のうち200nm未満の波長を含む光と200nm以上の波長を含む光を照射することにより、オゾンを生成させるとともに、オゾンから一重項酸素を生成させることができる。紫外線のうち180nm未満の波長を含む光を照射することにより、オゾンを生成させるとともに、オゾンから一重項酸素を生成させることもできる。

【0065】

酸素を含む雰囲気下で、200nm未満の波長を含む光および200nm以上の波長を含む光を照射することにより起きる反応例を示す。

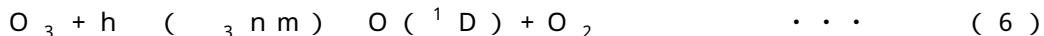


【0066】

上記反応式(1)において、酸素(O_2)を含む雰囲気下で200nm未満の波長(_1 nm)を含む光(h)を照射することにより基底状態の酸素原子($\text{O} (^3 \text{ P})$)が生成する。次に、反応式(2)において、基底状態の酸素原子($\text{O} (^3 \text{ P})$)と酸素(O_2)とが反応してオゾン(O_3)が生成する。そして、反応式(3)において、生成されたオゾン(O_3)を含む雰囲気下で200nm以上の波長(_2 nm)を含む光が照射されることにより、励起状態の一重項酸素 $\text{O} (^1 \text{ D})$ が生成される。酸素を含む雰囲気下において、紫外線のうち200nm未満の波長を含む光を照射することによりオゾンを生成させるとともに、200nm以上の波長を含む光を照射することによりオゾンを分解して一重項酸素を生成する。上記のようなオゾン処理は、例えば、酸素を含む雰囲気下での低圧水銀ランプの照射($\text{ }_1 = 185 \text{ nm}$, $\text{ }_2 = 254 \text{ nm}$)により行うことができる。

【0067】

また、酸素を含む雰囲気下で、180nm未満の波長を含む光を照射することにより起きる反応例を示す。



【0068】

上記反応式(4)において、酸素(O_2)を含む雰囲気下で180nm未満の波長(_3 nm)を含む光を照射することにより、励起状態の一重項酸素 $\text{O} (^1 \text{ D})$ と基底状態の酸素原子($\text{O} (^3 \text{ P})$)が生成する。次に、反応式(5)において、基底状態の酸素原子($\text{O} (^3 \text{ P})$)と酸素(O_2)とが反応してオゾン(O_3)が生成する。反応式(6)において、生成されたオゾン(O_3)を含む雰囲気下で180nm未満の波長(_3 nm)を含む光が照射されることにより、励起状態の一重項酸素と酸素が生成される。酸素を含む雰囲気下において、紫外線のうち180nm未満の波長を含む光を照射することによりオゾンを生成させるとともにオゾンまたは酸素を分解して一重項酸素を生成する。上記のようなオゾン処理は、例えば、酸素を含む雰囲気下でのXeエキシマUVランプの照射($\text{ }_3 = 172 \text{ nm}$)により行うことができる。

【0069】

200nm未満の波長を含む光により被処理体表面に付着する有機物などの化学結合を切断し、オゾンまたはオゾンから生成された一重項酸素により被処理体表面に付着する有機物、または化学結合を切断した有機物などを酸化分解して除去することができる。上記のようなオゾン処理を行うことで、被処理体表面の親水性および清浄性を高めることができ、接合を良好に行うことができる。

【0070】

酸素を含む雰囲気下で紫外線を照射することによりオゾンが生成される。オゾンは、被処

10

20

30

40

50

理体表面に付着する有機物の除去に効果を奏する。また、一重項酸素も、オゾンと同等またはそれ以上に、被処理体表面に付着する有機物の除去に効果を奏する。オゾン及び一重項酸素は、活性状態にある酸素の例であり、総称して活性酸素とも言われる。上記反応式等で説明したとおり、一重項酸素を生成する際にオゾンが生じる、またはオゾンから一重項酸素を生成する反応もあるため、ここでは一重項酸素が寄与する反応も含めて、便宜的にオゾン処理と称する。

【0071】

窒素含有層102と絶縁層114とを接合させた後には、接合強度を増加させるための熱処理を行っても良い。熱処理の温度は、適宜設定することができるが、高温（例えば600以上）の熱処理を行う場合には単結晶半導体基板110と単結晶半導体層112との接合が強化されてしまい、界面での分離が困難となることがある点に留意すべきである。
上記熱処理には、拡散炉、抵抗加熱炉などの加熱炉、RTA（瞬間熱アニール、Rapid Thermal Anneal）装置、マイクロ波加熱装置などを用いることができる。

10

【0072】

その後、単結晶半導体層112を単結晶半導体基板110との界面で分離して、ベース基板100上に単結晶半導体層112を残存させる（図2（G）参照）。上記分離の方法として、基板分離装置などによる力学的方法（単純に引き剥がす方法）を用いることができる。また、ウォータージェットのように単結晶半導体層112と単結晶半導体基板110との界面に分離を促進させる処理を施す方法などを用いても良い。

20

【0073】

以上の工程により、極めて良好な特性の半導体基板（SOI基板）を得ることができる。

【0074】

なお、本実施の形態においては示していないが、上記の工程により得られた単結晶半導体層112に対して、レーザー光の照射処理を行っても良い。これにより、単結晶半導体層112中の欠陥をさらに低減し、表面の平坦性を向上させた単結晶半導体層を得ることができる。また、単結晶半導体層112に対して熱処理を施して、その欠陥を低減させても良い。

【0075】

また、単結晶半導体層112の薄膜化のための処理や、平坦性を一層向上させるための処理を行っても良い。該処理としては、ドライエッティングまたはウェットエッティングの一方、または双方を組み合わせて用いることができる。

30

【0076】

開示する発明の一態様では、気相エピタキシャル成長法によって形成された単結晶半導体層の応力をを利用して、単結晶半導体基板から単結晶半導体層を分離している。これにより、単結晶半導体層自体には欠陥などが発生しないため、高温の熱処理が不要となる。また、分離後の単結晶半導体層は平坦性が高いため、CMP処理などの平坦化処理が不要となる。このように、開示する発明の一態様によって、特性が良好で且つ大面積な半導体基板（SOI基板）を提供することができる。

【0077】

40

また、開示する発明の一態様では、気相エピタキシャル成長法によって形成された単結晶半導体層を単結晶半導体基板との界面において分離する方法を用いているため、単結晶半導体基板自体の厚みは減少せず、単結晶半導体基板を繰り返して用いることができる。

【0078】

本実施の形態で示した構成は、本明細書の他の実施の形態又は実施例で示す構成と適宜組み合わせて用いることができる。

【0079】

（実施の形態3）

本実施の形態では、開示する発明の別の形態である単結晶半導体層の作製方法の一例について図面を参照して説明する。なお、本実施の形態に係る単結晶半導体層の作製方法は、

50

実施の形態 1 や実施の形態 2 に係る半導体基板の作製方法を応用するものである。

【 0 0 8 0 】

まず、単結晶半導体基板 110 を準備する（図 3（A）参照）。単結晶半導体基板 110 の詳細については、実施の形態 1 などを参照することができるため、ここでは省略する。

【 0 0 8 1 】

次に、単結晶半導体基板 110 上に、気相エピタキシャル成長法によって単結晶半導体層 112 を形成する（図 3（B）参照）。単結晶半導体層 112 の作製方法の詳細についても、実施の形態 1 などを参照することができる。

【 0 0 8 2 】

次に、単結晶半導体基板 110 及び単結晶半導体層 112 を加熱し、所定の温度に保持した状態で、単結晶半導体層 112 上に金属を含有する材料を塗布（又はスクリーン印刷）して、金属層 120 を形成する（図 3（C）参照）。加熱温度は、金属層 120 を形成することができる温度であれば特に限定されない。金属層 120 は、アルミニウムや銅などの材料を用いて形成することができる。なお、本実施の形態では塗布法（又はスクリーン印刷法）によって金属層 120 を形成しているが、開示する発明の一態様はこれに限定されない。スパッタリング法などの方法を用いて形成しても良い。

10

【 0 0 8 3 】

その後、単結晶半導体基板 110、単結晶半導体層 112 及び金属層 120 を冷却することで、単結晶半導体基板 110 と単結晶半導体層 112 との界面において単結晶半導体基板 110 と単結晶半導体層 112 とを分離して、金属層 120 と単結晶半導体層 112 の積層構造体を形成する（図 3（D）参照）。冷却温度は特に限定されないが、例えば、室温程度とすることができる。もちろん、室温より低い温度にまで冷却しても良い。

20

【 0 0 8 4 】

上記の方法で単結晶半導体基板 110 から単結晶半導体層 112 を分離することができるのは、単結晶半導体材料と金属材料の熱膨張係数が大きく異なるためである。この原理により、金属層 120 を形成する際の温度と冷却後の温度との差が大きいほど、良好な分離が実現できると言える。

【 0 0 8 5 】

その後、金属層 120 を除去することで単結晶半導体層 112（自立膜）を形成することができる（図 3（E）参照）。なお、本実施の形態においては、最終的に金属層 120 を除去する構成を採用しているが、開示する発明の一態様はこれに限定されない。例えば、金属層 120 を電極などに利用する場合には、金属層 120 を除去せずに残存させる構成としても良い。また、形成された単結晶半導体層 112 は、そのまま用いても良いし、何らかの基板に貼り合わせて用いても良い。

30

【 0 0 8 6 】

なお、本実施の形態においては示していないが、基板分離装置などによる力学的方法（単純に引き剥がす方法）や、ウォータージェットのような分離を促進させる方法などを上記分離の際に併用しても良い。

【 0 0 8 7 】

また、本実施の形態においては示していないが、上記の工程により得られた単結晶半導体層 112 に対して、レーザー光の照射処理を行っても良い。これにより、単結晶半導体層 112 中の欠陥をさらに低減し、表面の平坦性を向上させた単結晶半導体層を得ることができる。また、単結晶半導体層 112 に対して熱処理を施して、その欠陥を低減させて良い。

40

【 0 0 8 8 】

また、単結晶半導体層 112 の薄膜化のための処理や、平坦性を一層向上させるための処理を行っても良い。該処理としては、ドライエッティングまたはウエットエッティングの一方、または双方を組み合わせて用いることができる。

【 0 0 8 9 】

開示する発明の一態様では、気相エピタキシャル成長法によって形成された単結晶半導体

50

層の応力をを利用して、単結晶半導体基板から単結晶半導体層を分離している。これにより、単結晶半導体層自体には欠陥などが発生しないため、高温の熱処理が不要となる。また、分離後の単結晶半導体層は平坦性が高いため、C M P 処理などの平坦化処理が不要となる。このように、開示する発明の一態様によって、特性が良好で且つ大面積な単結晶半導体層を提供することができる。

【0090】

また、開示する発明の一態様では、気相エピタキシャル成長法によって形成された単結晶半導体層を単結晶半導体基板との界面において分離する方法を用いているため、単結晶半導体基板自体の厚みは減少せず、単結晶半導体基板を繰り返して用いることができる。

【0091】

本実施の形態で示した構成は、本明細書の他の実施の形態又は実施例で示す構成と適宜組み合わせて用いることができる。

10

【0092】

(実施の形態4)

本実施の形態では、単結晶半導体層の作製方法の別の一例に関して図面を参照して説明する。なお、本実施の形態に係る単結晶半導体層の作製方法は、実施の形態1や実施の形態2に係る半導体基板の作製方法を応用するものである。

【0093】

まず、単結晶半導体基板110を準備する(図4(A)参照)。単結晶半導体基板110の詳細については、実施の形態1などを参照することができるため、ここでは省略する。

20

【0094】

次に、単結晶半導体基板110上に、気相エピタキシャル成長法によって単結晶半導体層112を形成する(図4(B)参照)。単結晶半導体層112の作製方法の詳細についても、実施の形態1などを参照することができる。なお、本実施の形態においては、単結晶半導体層112を十分に厚く形成する。具体的には5μm以上(100μm以下)の厚さで形成する。このように単結晶半導体層112を厚く形成することで、圧縮応力を十分に高めることができるために、単結晶半導体基板110と単結晶半導体層112の自発的な分離が可能になる(図4(C)および図4(D)参照)。また、単結晶半導体層112を十分に厚く形成することで、単結晶半導体層112を自立膜として分離することができる。分離された単結晶半導体層112は、そのまま用いても良いし、何らかの基板に貼り合わせて用いても良い。

30

【0095】

なお、本実施の形態においては示していないが、基板分離装置などによる力学的方法(単純に引き剥がす方法)や、ウォータージェットのような分離を促進させる方法などを上記分離の際に併用しても良い。

【0096】

また、本実施の形態においては示していないが、上記の工程により得られた単結晶半導体層112に対して、レーザー光の照射処理を行っても良い。これにより、単結晶半導体層112中の欠陥をさらに低減し、表面の平坦性を向上させた単結晶半導体層を得ることができる。また、単結晶半導体層112に対して熱処理を施して、その欠陥を低減させて良い。

40

【0097】

また、単結晶半導体層112の薄膜化のための処理や、平坦性を一層向上させるための処理を行っても良い。該処理としては、ドライエッチングまたはウェットエッチングの一方、または双方を組み合わせて用いることができる。

【0098】

開示する発明の一態様では、気相エピタキシャル成長法によって形成された単結晶半導体層の応力をを利用して、単結晶半導体基板から単結晶半導体層を分離している。これにより、単結晶半導体層自体には欠陥などが発生しないため、高温の熱処理が不要となる。また、分離後の単結晶半導体層は平坦性が高いため、C M P 処理などの平坦化処理が不要とな

50

る。このように、開示する発明の一態様によって、特性が良好で且つ大面積な単結晶半導体層を提供することができる。

【0099】

また、開示する発明の一態様では、気相エピタキシャル成長法によって形成された単結晶半導体層を単結晶半導体基板との界面において分離する方法を用いているため、単結晶半導体基板自体の厚みは減少せず、単結晶半導体基板を繰り返して用いることができる。

【0100】

本実施の形態で示した構成は、本明細書の他の実施の形態又は実施例で示す構成と適宜組み合わせて用いることができる。

【0101】

10

(実施の形態5)

本実施の形態では、図5乃至7を参照して、半導体装置の作製方法について説明する。ここでは、半導体装置の一例として複数のトランジスタからなる半導体装置の作製方法について説明することとする。なお、以下において示すトランジスタを組み合わせて用いることで、様々な半導体装置を作製することができる。

【0102】

図5(A)は、実施の形態1により作製した半導体基板の断面図である。

【0103】

20

半導体層500(実施の形態1における単結晶半導体層112に対応)には、TFTのしきい値電圧を制御するために、硼素、アルミニウム、ガリウムなどのp型を付与する不純物元素、又はリン、砒素などのn型を付与する不純物元素を添加しても良い。不純物元素を添加する領域、および添加する不純物元素の種類は、適宜変更することができる。例えば、nチャネル型TFTの形成領域にp型を付与する不純物元素を添加し、pチャネル型TFTの形成領域にn型を付与する不純物元素を添加する。上述の不純物元素を添加する際には、ドーズ量が $1 \times 10^{15} / cm^2$ 以上 $1 \times 10^{17} / cm^2$ 以下程度となるように行えばよい。その後、半導体層500を島状に分離して、半導体膜502、及び半導体膜504を形成する(図5(B)参照)。

【0104】

次に、半導体膜502と半導体膜504を覆うように、ゲート絶縁膜506を形成する(図5(C)参照)。ここでは、プラズマCVD法を用いて、酸化シリコン膜を単層で形成することとする。その他にも、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化ハフニウム、酸化アルミニウム、酸化タンタル等を含む膜を、単層構造又は積層構造で形成することによりゲート絶縁膜506としても良い。

30

【0105】

プラズマCVD法以外の作製方法としては、スパッタリング法や、高密度プラズマ処理による酸化または窒化による方法が挙げられる。高密度プラズマ処理は、例えば、ヘリウム、アルゴン、クリプトン、キセノンなどの希ガスと、酸素、酸化窒素、アンモニア、窒素、水素などのガスの混合ガスを用いて行う。この場合、プラズマの励起をマイクロ波の導入により行うことで、低電子温度で高密度のプラズマを生成することができる。このような高密度のプラズマで生成された酸素ラジカル(OHラジカルを含む場合もある)や窒素ラジカル(NHラジカルを含む場合もある)によって、半導体膜の表面を酸化または窒化することにより、1nm以上20nm以下、望ましくは2nm以上10nm以下の絶縁膜を半導体膜に接するように形成する。

40

【0106】

上述した高密度プラズマ処理による半導体膜の酸化または窒化は固相反応であるため、ゲート絶縁膜506と半導体膜502及び半導体膜504との界面準位密度をきわめて低くすることができる。また、高密度プラズマ処理により半導体膜を直接酸化または窒化することで、形成される絶縁膜の厚さのばらつきを抑えることが出来る。また、半導体膜が単結晶であるため、高密度プラズマ処理を用いて半導体膜の表面を固相反応で酸化させる場合であっても、均一性が良く、界面準位密度の低いゲート絶縁膜を形成することができる

50

。このように、高密度プラズマ処理により形成された絶縁膜をトランジスタのゲート絶縁膜の一部または全部に用いることで、特性のばらつきを抑制することができる。

【0107】

又は、半導体膜502と半導体膜504を熱酸化させることで、ゲート絶縁膜506を形成するようにしても良い。このように、熱酸化を用いる場合には、ある程度の耐熱性を有するガラス基板を用いることが必要である。

【0108】

なお、水素を含むゲート絶縁膜506を形成し、その後、350以上450以下の温度による加熱処理を行うことで、ゲート絶縁膜506中に含まれる水素を半導体膜502及び半導体膜504中に拡散させるようにしても良い。この場合、ゲート絶縁膜506として、プラズマCVD法を用いた窒化シリコン又は窒化酸化シリコンを用いることができる。なお、プロセス温度は350以下とすると良い。このように、半導体膜502及び半導体膜504に水素を供給することで、半導体膜502中、半導体膜504中、ゲート絶縁膜506と半導体膜502の界面、及びゲート絶縁膜506と半導体膜504の界面における欠陥を効果的に低減することができる。10

【0109】

次に、ゲート絶縁膜506上に導電膜を形成した後、該導電膜を所定の形状に加工(パターニング)することで、半導体膜502の上方に電極508を、半導体膜504の上方に電極510を形成する(図5(D)参照)。導電膜の形成にはCVD法、スパッタリング法等を用いることができる。導電膜は、タンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ニオブ(Nb)等の材料を用いて形成することができる。また、上記金属を主成分とする合金材料を用いても良いし、上記金属を含む化合物を用いても良い。または、半導体に導電性を付与する不純物元素をドーピングした多結晶シリコンなど、半導体材料を用いて形成しても良い。20

【0110】

本実施の形態では電極508及び電極510を単層の導電膜で形成しているが、電極の構成はこれに限定されない。電極508及び電極510は積層された複数の導電膜で形成されていても良い。2層構造とする場合には、例えば、モリブデン膜、チタン膜、窒化チタン膜等を下層に用い、上層にはアルミニウム膜などを用いればよい。3層構造の場合には、モリブデン膜とアルミニウム膜とモリブデン膜の積層構造や、チタン膜とアルミニウム膜とチタン膜の積層構造などを採用するとよい。30

【0111】

なお、電極508及び電極510を形成する際に用いるマスクは、酸化シリコンや窒化酸化シリコン等の材料を用いて形成してもよい。この場合、酸化シリコン膜や窒化酸化シリコン膜等をパターニングしてマスクを形成する工程が加わるが、レジスト材料と比較して、エッチング時におけるマスクの膜減りが少ないため、より正確な形状の電極508及び電極510を形成することができる。また、マスクを用いずに、液滴吐出法を用いて選択的に電極508及び電極510を形成しても良い。ここで、液滴吐出法とは、所定の組成物を含む液滴を吐出または噴出することで所定のパターンを形成する方法を意味し、インクジェット法などがその範疇に含まれる。40

【0112】

また、ICP(Inductively Coupled Plasma: 誘導結合型プラズマ)エッチング法を用い、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節し、所望のテーパー形状を有するように導電膜をエッチングすることで、電極508及び電極510を形成することもできる。また、テーパー形状は、マスクの形状によって制御することもできる。なお、エッチング用ガスとしては、塩素、塩化硼素、塩化珪素、四塩化炭素などの塩素系ガス、四弗化炭素、弗化硫黄、弗化窒素などのフッ素系ガス、又は酸素などを適宜用いることができる。50

【0113】

次に、電極 508 及び電極 510 をマスクとして、一導電型を付与する不純物元素を半導体膜 502、半導体膜 504 に添加する（図 6（A）参照）。本実施の形態では、半導体膜 502 に n 型を付与する不純物元素（例えばリンまたはヒ素）を、半導体膜 504 に p 型を付与する不純物元素（例えばボロン）を添加する。なお、n 型を付与する不純物元素を半導体膜 502 に添加する際には、p 型を付与する不純物元素が添加される半導体膜 504 はマスク等で覆い、n 型を付与する不純物元素の添加が選択的に行われるようとする。また、p 型を付与する不純物元素を半導体膜 504 に添加する際には、n 型を付与する不純物元素が添加される半導体膜 502 はマスク等で覆い、p 型を付与する不純物元素の添加が選択的に行われるようとする。又は、半導体膜 502 及び半導体膜 504 に、p 型を付与する不純物元素又は n 型を付与する不純物元素の一方を添加した後、一方の半導体膜のみに、より高い濃度で p 型を付与する不純物元素又は n 型を付与する不純物元素の他方を添加するようにしても良い。上記不純物元素の添加により、半導体膜 502 に不純物領域 512、半導体膜 504 に不純物領域 514 が形成される。10

【0114】

次に、電極 508 の側面にサイドウォール 516 を、電極 510 の側面にサイドウォール 518 を形成する（図 6（B）参照）。サイドウォール 516 及びサイドウォール 518 は、例えば、ゲート絶縁膜 506、電極 508 及び電極 510 を覆うように新たに絶縁膜を形成し、垂直方向を主体とした異方性エッチングにより、該絶縁膜を部分的にエッチングすることで形成することができる。なお、上記の異方性エッチングにより、ゲート絶縁膜 506 を部分的にエッチングしても良い。サイドウォール 516 及びサイドウォール 518 を形成するための絶縁膜としては、プラズマ CVD 法やスパッタリング法等を用いて、シリコン、酸化シリコン、窒化シリコン、酸化窒化シリコン、窒化酸化シリコン、有機材料などを含む膜を、単層構造又は積層構造で形成すれば良い。本実施の形態では、膜厚 100 nm の酸化シリコン膜をプラズマ CVD 法によって形成する。また、エッチングガスとしては、CHF₃ とヘリウムの混合ガスを用いることができる。なお、サイドウォール 516 及びサイドウォール 518 を形成する工程は、これらに限定されるものではない。20

【0115】

次に、ゲート絶縁膜 506、電極 508 及び電極 510、サイドウォール 516 及びサイドウォール 518 をマスクとして、半導体膜 502、半導体膜 504 に一導電型を付与する不純物元素を添加する（図 6（C）参照）。なお、半導体膜 502、半導体膜 504 には、それぞれ先の工程で添加した不純物元素と同じ導電型の不純物元素をより高い濃度で添加する。ここで、n 型を付与する不純物元素を半導体膜 502 に添加する際には、p 型を付与する不純物元素が添加される半導体膜 504 はマスク等で覆い、n 型を付与する不純物元素の添加が選択的に行われるようとする。また、p 型を付与する不純物元素を半導体膜 504 に添加する際には、n 型を付与する不純物元素が添加される半導体膜 502 はマスク等で覆い、p 型を付与する不純物元素の添加が選択的に行われるようとする。30

【0116】

上記不純物元素の添加により、半導体膜 502 に、一対の高濃度不純物領域 520 と、一対の低濃度不純物領域 522 と、チャネル形成領域 524 とが形成される。また、上記不純物元素の添加により、半導体膜 504 に、一対の高濃度不純物領域 526 と、一対の低濃度不純物領域 528 と、チャネル形成領域 530 とが形成される。高濃度不純物領域 520、高濃度不純物領域 526 はソース又はドレインとして機能し、低濃度不純物領域 522、低濃度不純物領域 528 は LDD（Lightly Doped Drain）領域として機能する。40

【0117】

なお、半導体膜 502 上に形成されたサイドウォール 516 と、半導体膜 504 上に形成されたサイドウォール 518 は、キャリアが移動する方向（いわゆるチャネル長に平行な方向）の長さが同じになるように形成しても良いが、異なるように形成しても良い。50

ヤネル型トランジスタとなる半導体膜 504 上のサイドウォール 518 は、n チャネル型トランジスタとなる半導体膜 502 上のサイドウォール 516 よりも大きく形成すると良い。なぜならば、p チャネル型トランジスタにおいてソース及びドレインを形成するために注入されるボロンは拡散しやすく、短チャネル効果を誘起しやすいためである。p チャネル型トランジスタにおいて、サイドウォール 518 の長さをより大きくすることで、ソース及びドレインに高濃度のボロンを添加することが可能となり、ソース及びドレインを低抵抗化することができる。

【 0118 】

ソース及びドレインをさらに低抵抗化するために、半導体膜 502 及び半導体膜 504 の一部をシリサイド化したシリサイド層を形成しても良い。シリサイド化は、半導体膜に金属を接触させ、加熱処理（例えば、G R T A 法、L R T A 法等）により、半導体膜中の珪素と金属とを反応させて行う。シリサイド層としては、コバルトシリサイド又はニッケルシリサイドを用いれば良い。半導体膜 502 や半導体膜 504 が薄い場合には、半導体膜 502、半導体膜 504 の底部までシリサイド反応を進めても良い。シリサイド化に用いることができる金属材料としては、チタン (T i)、ニッケル (N i)、タンゲステン (W)、モリブデン (M o)、コバルト (C o)、ジルコニウム (Z r)、ハフニウム (H f)、タンタル (T a)、バナジウム (V)、ネオジム (N d)、クロム (C r)、白金 (P t)、パラジウム (P d) 等が挙げられる。また、レーザー光の照射などによってもシリサイド層を形成することができる。

【 0119 】

上述の工程により、n チャネル型トランジスタ 532 及び p チャネル型トランジスタ 534 が形成される。なお、図 6 (C) に示す段階では、ソース電極又はドレイン電極として機能する導電膜は形成されていないが、これらのソース電極又はドレイン電極として機能する導電膜を含めてトランジスタと呼ぶこともある。

【 0120 】

次に、n チャネル型トランジスタ 532、p チャネル型トランジスタ 534 を覆うように絶縁膜 536 を形成する（図 6 (D) 参照）。絶縁膜 536 は必ずしも設ける必要はないが、絶縁膜 536 を形成することで、アルカリ金属やアルカリ土類金属などの不純物が n チャネル型トランジスタ 532、p チャネル型トランジスタ 534 に侵入することを防止できる。具体的には、絶縁膜 536 を、酸化シリコン、窒化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化アルミニウム、酸化アルミニウムなどの材料を用いて形成するのが望ましい。本実施の形態では、膜厚 600 nm 程度の窒化酸化シリコン膜を、絶縁膜 536 として用いる。なお、本実施の形態においては、絶縁膜 536 を単層構造としているが、積層構造としても良いことはいうまでもない。例えば、2 層構造とする場合には、酸化窒化シリコン膜と窒化酸化シリコン膜との積層構造とすることができます。

【 0121 】

次に、n チャネル型トランジスタ 532、p チャネル型トランジスタ 534 を覆うように、絶縁膜 536 上に絶縁膜 538 を形成する。絶縁膜 538 は、ポリイミド、アクリル、ポリイミド、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いて形成するとよい。また、上記有機材料の他に、低誘電率材料（low-k 材料）、シロキサン系樹脂、酸化シリコン、窒化シリコン、酸化窒化シリコン、窒化酸化シリコン、P S G（リンガラス）、B P S G（リンボロンガラス）、アルミナ等を用いることができる。ここで、シロキサン系樹脂とは、シロキサン系材料を出発材料として形成された Si - O - Si 結合を含む樹脂に相当する。シロキサン系樹脂は、置換基に水素の他、フッ素、アルキル基、芳香族炭化水素から選ばれる一を有していても良い。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁膜 538 を形成しても良い。

【 0122 】

絶縁膜 538 の形成には、その材料に応じて、C V D 法、スパッタ法、S O G 法、スピンドルコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーティング、カーテンコーティング、ナイフコーティング等）

10

20

30

40

50

一等を用いることができる。

【0123】

次に、半導体膜502と半導体膜504の一部が露出するように絶縁膜536及び絶縁膜538にコンタクトホールを形成する。そして、該コンタクトホールを介して半導体膜502に接する導電膜540及び導電膜542と、半導体膜504に接する導電膜544及び導電膜546を形成する(図7(A)参照)。導電膜540乃至導電膜546は、トランジスタのソース電極又はドレイン電極として機能する。なお、本実施の形態においては、コンタクトホール開口時のエッティングに用いるガスとしてCHF₃とHeの混合ガスを用いることができるが、エッティングガスの種類はこれに限定されるものではない。

【0124】

導電膜540乃至導電膜546は、CVD法やスパッタリング法等により形成することができる。具体的には、導電膜540乃至導電膜546として、アルミニウム(A1)、タンゲステン(W)、チタン(Ti)、タンタル(Ta)、モリブデン(Mo)、ニッケル(Ni)、白金(Pt)、銅(Cu)、金(Au)、銀(Ag)、マンガン(Mn)、ネオジム(Nd)、炭素(C)、珪素(Si)等を用いることができる。また、上記材料を主成分とする合金を用いても良いし、上記材料を含む化合物を用いても良い。また、導電膜540乃至導電膜546は、単層構造としても良いし、積層構造としても良い。

10

【0125】

アルミニウムを主成分とする合金の例としては、アルミニウムを主成分として、ニッケルを含むものを挙げることができる。また、アルミニウムを主成分とし、ニッケルと、炭素または珪素の一方または両方を含むものを挙げることができる。アルミニウムやアルミニウムシリコン(A1-Si)は抵抗値が低く、安価であるため、導電膜540乃至導電膜546を形成する材料として適している。特に、アルミニウムシリコンは、パターニングの際のレジストベークによるヒロックの発生を抑制することができるため好ましい。また、珪素の代わりに、アルミニウムに0.5%程度のCuを混入させた材料を用いても良い。

20

【0126】

導電膜540乃至導電膜546を積層構造とする場合には、例えば、バリア膜とアルミニウムシリコン膜とバリア膜の積層構造、バリア膜とアルミニウムシリコン膜と窒化チタン膜とバリア膜の積層構造などを採用するとよい。なお、バリア膜とは、チタン、チタンの窒化物、モリブデンまたはモリブデンの窒化物などを用いて形成された膜である。バリア膜の間にアルミニウムシリコン膜を挟むように導電膜を形成すると、アルミニウムやアルミニウムシリコンのヒロックの発生をより一層防止することができる。また、還元性の高い元素であるチタンを用いてバリア膜を形成すると、半導体膜502と半導体膜504上に薄い酸化膜が形成されていたとしても、バリア膜に含まれるチタンが該酸化膜を還元し、導電膜540及び導電膜542と半導体膜502とのコンタクト、導電膜544及び導電膜546と半導体膜504とのコンタクトを良好なものとすることができます。また、バリア膜を複数積層するようにして用いても良い。その場合、例えば、導電膜540乃至導電膜546を、下層からチタン、窒化チタン、アルミニウムシリコン、チタン、窒化チタンのように、5層構造又はそれ以上の積層構造とすることもできる。

30

【0127】

また、導電膜540乃至導電膜546として、WF₆ガスとSiH₄ガスから化学気相成長法で形成したタンゲステンシリサイドを用いても良い。また、WF₆を水素還元して形成したタンゲステンを、導電膜540乃至導電膜546として用いても良い。

40

【0128】

なお、導電膜540及び導電膜542はnチャネル型トランジスタ532の高濃度不純物領域520に接続されている。導電膜544及び導電膜546はpチャネル型トランジスタ534の高濃度不純物領域526に接続されている。

【0129】

図7(B)に、図7(A)に示したnチャネル型トランジスタ532及びpチャネル型ト

50

ランジスタ 534 の平面図を示す。ここで、図 7 (B) の A - B における断面が図 7 (A) に対応している。ただし、図 7 (B) においては、簡単のため、導電膜 540 乃至導電膜 546、絶縁膜 536、絶縁膜 538 等を省略している。

【0130】

なお、本実施の形態においては、n チャネル型トランジスタ 532 と p チャネル型トランジスタ 534 が、それぞれゲート電極として機能する電極を 1 つずつ有する場合（電極 508、電極 510 を有する場合）を例示しているが、トランジスタの構成はこれに限定されない。作製されるトランジスタは、ゲート電極として機能する電極を複数有し、なおかつ該複数の電極が電気的に接続されているマルチゲート構造を有していても良い。

【0131】

本実施の形態では、単結晶半導体層を用いてトランジスタを形成している。これにより、非晶質半導体層や非単結晶半導体層などを用いる場合と比較して、トランジスタのスイッチング速度が向上する。さらに、本実施の形態では、均質かつ良好な単結晶半導体層を用いているため、トランジスタ間の特性ばらつきを十分に抑制することができる。これにより、優れた特性の半導体装置を提供することができる。

【0132】

本実施の形態は、他の実施の形態又は実施例と適宜組み合わせて用いることができる。

【0133】

(実施の形態 6)

本実施の形態では、図 8 を参照して、光電変換装置（例えば、太陽電池）の作製方法について説明する。なお、以下においては、実施の形態 1 に示す方法を変形して作製した単結晶半導体層を用いて光電変換装置を作製する場合について説明する。

【0134】

はじめに、実施の形態 1 に示す例にしたがって、ベース基板 800 上に、絶縁層 802、第 1 の導電層 804、一導電型を示す第 1 の不純物半導体層 806、不純物元素が（意図的には）添加されていない半導体層 808、が順に積層された構造を形成する（図 8 (A) 参照）。ここで、第 1 の不純物半導体層 806 と、半導体層 808 は、それぞれ、実施の形態 1 における単結晶半導体層 112 の一部である。すなわち、上記の構造は、実施の形態 1 において単結晶半導体層 112 上に絶縁層 114 を形成する前に、単結晶半導体層 112 に一導電型を示す不純物元素を添加し、その後、単結晶半導体層 112 上に第 1 の導電層 804 を形成し、該導電層 804 上に絶縁層 114 を形成することにより形成される。

【0135】

上記一導電型は、n 型、p 型のいずれであっても良いが、本実施の形態においては、一導電型を n 型とする場合について説明する。一導電型を n 型とする場合には、リンやヒ素などの不純物元素を添加すればよい。また、p 型とする場合には、ボロンなどを添加すればよい。

【0136】

第 1 の導電層 804 は、タンタル (Ta)、タングステン (W)、チタン (Ti)、モリブデン (Mo)、アルミニウム (Al)、金 (Au)、銀 (Ag)、銅 (Cu)、クロム (Cr)、ニオブ (Nb) 等の材料を用いて形成することができる。また、上記金属を主成分とする合金材料を用いても良いし、上記金属を含む化合物を用いても良い。なお、本実施の形態においては第 1 の導電層 804 を単層構造とする場合について説明しているが、積層構造を採用しても良い。積層構造とする場合には、例えば、アルミニウムなどの低抵抗材料を窒化チタンや窒化タンタルなどのバリア性の高い材料で挟んだ構造の導電層を用いることができる。

【0137】

次に、上記半導体層 808 上に、第 1 の不純物半導体層 806 とは異なる導電型が付与された、第 2 の不純物半導体層 810 を形成する（図 8 (B) 参照）。本実施の形態では、不純物元素としてボロンを添加し、p 型を示す第 2 の不純物半導体層 810 を形成する。

10

20

30

40

50

第2の不純物半導体層810は、CVD法などの方法を用いて作製することができる。

【0138】

なお、第2の不純物半導体層810の厚さは20nm以上200nm以下程度、好ましくは50nm以上100nm以下程度とすることが好ましい。第2の不純物半導体層810を薄く形成することにより、第2の不純物半導体層810でのキャリアの再結合を防止できる。

【0139】

次に、第2の不純物半導体層810上に、光(特に上記半導体層808に吸収される波長の光)が透過する導電性材料を用いて、第2の導電層812を形成する(図8(C)参照)。第2の導電層812は必須ではないが、光電変換効率向上のためには設けることが好ましい。

10

【0140】

その後、第1の導電層804上に設けられた第1の不純物半導体層806、半導体層808、第2の不純物半導体層810及び第2の導電層812をエッティングして、第1の導電層804の一部(好ましくは第1の導電層804端部)を露出させる(図8(D)参照)。

。

【0141】

ここで、第1の導電層804の一部を露出させるのは、第1の導電層804と接続される電極や配線(補助電極や補助配線)を形成するためである。光電変換装置として機能させるためには、正極と負極に対応する導電層(電極)から電気エネルギーを取り出すことが必要となるが、第1の導電層804の上部は半導体層などに覆われており、第1の導電層804の下方にはベース基板800が設けられているため、このままでは電気エネルギーを取り出しにくい。そこで、第1の導電層804の上方に形成されている層の一部を除去し、第1の導電層804の一部を露出させ、引き回すことができる電極や配線(補助電極や補助配線)を形成できるようにする。

20

【0142】

具体的には、第2の導電層812上にレジスト材料や窒化シリコンなどの絶縁材料を用いてマスクを形成し、該マスクを用いてエッティングを行えばよい。エッティングは、例えば、NF₃、SF₆などのフッ素系ガスを用いたドライエッティングとすることができます、少なくとも第1の導電層804と、第1の導電層804の上方に形成されている層(第1の不純物半導体層806、半導体層808、第2の不純物半導体層810、第2の導電層812)との選択比が充分に確保できる条件で行えばよい。なお、エッティング後には、不要となつたマスクは除去する。

30

【0143】

次に、露出させた第1の導電層804に接続する補助電極814、及び第2の導電層812に接続する電極816を形成する(図8(E)参照)。

【0144】

補助電極814は、光電変換された電気エネルギーを取り出しやすくするために設けられている。すなわち、補助電極814は取り出し電極(集電極とも言う)として機能する。

40

【0145】

電極816は、平面図で見て格子状(或いは櫛状、櫛形、櫛歯状)となるように形成すると良い。このような形状とすることで、半導体層808などに十分な光を照射することができるため、光吸収効率を向上させることができる。もちろん、電極816の形状はこれに限定して解釈されるものではない。なお、電極816は補助電極814と同じ工程で形成される。

【0146】

電極816や補助電極814は、アルミニウム、銀、鉛錫(半田)などを用いて、印刷法などの方法で形成すれば良い。例えば、銀ペーストを用いてスクリーン印刷法で形成することができる。

【0147】

50

以上により、光電変換装置を作製することができる。なお、本実施の形態においては、光電変換に係る半導体層が単層（いわゆるシングルセル）の光電変換装置を作製する場合について説明しているが、光電変換装置の構成はこれに限定されない。光電変換に係る半導体層が二層の、所謂タンデムセルとしても良い。

【0148】

本実施の形態では、均質かつ良好な単結晶半導体層を用いて光電変換装置を作製しているため、変換効率の高い光電変換装置を作製することができる。本実施の形態は、他の実施の形態又は実施例と適宜組み合わせて用いることができる。

【0149】

（実施の形態7）

10

本実施の形態では、図9を参照して、光電変換装置（例えば、太陽電池）の作製方法について説明する。なお、以下においては、実施の形態3又は実施の形態4に示す方法によって作製した単結晶半導体層を用いて光電変換装置を作製する場合について説明する。

【0150】

はじめに、実施の形態3又は実施の形態4に示す方法にしたがって、単結晶半導体層900を用意する（図9（A）参照）。

【0151】

次に、ガス拡散法などを用いて、一導電型を示す不純物元素を単結晶半導体層900中に拡散させて、第1の不純物領域902を形成する（図9（B）参照）。上記一導電型は、n型、p型のいずれとしても良いが、本実施の形態においては、一導電型をn型とする場合について説明する。一導電型をn型とする場合には、リンやヒ素などの不純物元素を拡散させればよい。例えば、POCl₃を拡散源として用いて、リンを拡散させることができる。なお、一導電型をp型とする場合には、ボロンなどを拡散させればよい。

20

【0152】

上記不純物元素を拡散させる前には、単結晶半導体層900の表面に凹凸構造（テクスチャ）を形成しても良い。表面に凹凸構造を形成する方法としては、エッチング処理などを適用することができる。このような表面凹凸構造を形成することにより、半導体層中への光閉じ込め効果によって光電変換効率を向上させることができる。

【0153】

次に、第1の不純物領域902の一表面に、反射防止膜904を形成する（図9（C）参照）。反射防止膜904は酸化チタンなどの材料を用いて形成すればよい。作製方法としては、CVD法などを用いることができる。

30

【0154】

その後、受光面となる側（反射防止膜904が形成されている側）以外に存在する第1の不純物領域902を除去する（図9（D）参照）。除去方法としては、エッチング処理などを適用すればよい。

【0155】

次に、受光面の反対側に、裏面電極906を形成する（図9（E）参照）。裏面電極906は、タンタル（Ta）、タングステン（W）、チタン（Ti）、モリブデン（Mo）、アルミニウム（Al）、金（Au）、銀（Ag）、銅（Cu）、クロム（Cr）、ニオブ（Nb）等の材料を用いて形成することができる。本実施の形態においては、裏面電極906として、アルミニウム膜を形成する。作製方法としては、スクリーン印刷法やスパッタ法などがあるが、本実施の形態においてはスクリーン印刷法を用いることとする。

40

【0156】

なお、スクリーン印刷法でアルミニウム膜を形成する場合には、乾燥や焼成の処理の際に、単結晶半導体層900中にアルミニウムを拡散させて第2の不純物領域908を形成し、BSF（Back Surface Field）効果を得ることができる（図9（F）参照）。

【0157】

そして、反射防止膜904の一部を除去して、受光面電極910を形成する。受光面電極

50

910も裏面電極906と同様の材料を用いて形成すればよいが、ここでは、銀ペーストを用いたスクリーン印刷法によって受光面電極910を形成する。

【0158】

以上により、光電変換装置を作製することができる。なお、本実施の形態においては、光電変換に係る半導体層が単層（いわゆるシングルセル）の光電変換装置を作製する場合について説明しているが、光電変換装置の構成はこれに限定されない。光電変換に係る半導体層が二層の、所謂タンデムセルとしても良い。

【0159】

本実施の形態では、均質かつ良好な単結晶半導体層を用いて光電変換装置を作製しているため、変換効率の高い光電変換装置を作製することができる。本実施の形態は、他の実施の形態又は実施例と適宜組み合わせて用いることができる。10

【0160】

（実施の形態8）

本実施の形態では、上記の実施の形態にて作製した半導体装置、特に表示装置を用いた電子機器について、図10及び図11を参照して説明する。

【0161】

半導体装置（特に表示装置）を用いて作製される電子機器としては、ビデオカメラやデジタルカメラなどのカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオコンポ等）、コンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDigital Versatile Disc (DVD) 等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。20

【0162】

図10（A）はテレビ受像器又はパーソナルコンピュータのモニタである。筐体1601、支持台1602、表示部1603、スピーカー部1604、ビデオ入力端子1605等を含む。表示部1603には、開示する発明の一態様に係る半導体装置が用いられている。開示する発明の一態様により、信頼性が高く高性能なテレビ受像器又はパーソナルコンピュータのモニタを低価格で提供することができる。

【0163】

図10（B）はデジタルカメラである。本体1611の正面部分には受像部1613が設けられており、本体1611の上面部分にはシャッターボタン1616が設けられている。また、本体1611の背面部分には、表示部1612、操作キー1614、及び外部接続ポート1615が設けられている。表示部1612には、開示する発明の一態様に係る半導体装置が用いられている。開示する発明の一態様により、信頼性が高く高性能なデジタルカメラを低価格で提供することができる。30

【0164】

図10（C）はノート型パーソナルコンピュータである。本体1621には、キーボード1624、外部接続ポート1625、ポインティングデバイス1626が設けられている。また、本体1621には、表示部1623を有する筐体1622が取り付けられている。表示部1623には、開示する発明の一態様に係る半導体装置が用いられている。開示する発明の一態様により、信頼性が高く高性能なノート型パーソナルコンピュータを低価格で提供することができる。40

【0165】

図10（D）はモバイルコンピュータであり、本体1631、表示部1632、スイッチ1633、操作キー1634、赤外線ポート1635等を含む。表示部1632にはアクティブラーマトリクス表示装置が設けられている。表示部1632には、開示する発明の一態様に係る半導体装置が用いられている。開示する発明の一態様により、信頼性が高く高性能なモバイルコンピュータを低価格で提供することができる。

【0166】

10

20

30

40

50

図10(E)は画像再生装置である。本体1641には、表示部1644、記録媒体読み込み部1645及び操作キー1646が設けられている。また、本体1641には、スピーカー部1647及び表示部1643それぞれを有する筐体1642が取り付けられている。表示部1643及び表示部1644それぞれには、開示する発明の一態様に係る半導体装置が用いられている。開示する発明の一態様により、信頼性が高く高性能な画像再生装置を低価格で提供することができる。

【0167】

図10(F)は電子書籍である。本体1651には操作キー1653が設けられている。また、本体1651には複数の表示部1652が取り付けられている。表示部1652には、開示する発明の一態様に係る半導体装置が用いられている。開示する発明の一態様により、信頼性が高く高性能な電子書籍を低価格で提供することができる。10

【0168】

図10(G)はビデオカメラであり、本体1661には外部接続ポート1664、リモコン受信部1665、受像部1666、バッテリー1667、音声入力部1668、操作キー1669が設けられている。また、本体1661には、表示部1662を有する筐体1663が取り付けられている。表示部1662には、開示する発明の一態様に係る半導体装置が用いられている。開示する発明の一態様により、信頼性が高く高性能なビデオカメラを低価格で提供することができる。

【0169】

図10(H)は携帯電話であり、本体1671、筐体1672、表示部1673、音声入力部1674、音声出力部1675、操作キー1676、外部接続ポート1677、アンテナ1678等を含む。表示部1673には、開示する発明の一態様に係る半導体装置が用いられている。開示する発明の一態様により、信頼性が高く高性能な携帯電話を低価格で提供することができる。20

【0170】

図11は、電話としての機能と、情報端末としての機能を併せ持った携帯電子機器1700の構成の一例である。ここで、図11(A)は正面図、図11(B)は背面図、図11(C)は展開図である。携帯電子機器1700は、電話と情報端末の双方の機能を備えており、音声通話以外にも様々なデータ処理が可能な、いわゆるスマートフォンと呼ばれる電子機器である。30

【0171】

携帯電子機器1700は、筐体1701及び筐体1702で構成されている。筐体1701は、表示部1711、スピーカー1712、マイクロフォン1713、操作キー1714、ポインティングデバイス1715、カメラ用レンズ1716、外部接続端子1717等を備え、筐体1702は、キーボード1721、外部メモリスロット1722、カメラ用レンズ1723、ライト1724、イヤフォン端子1725等を備えている。また、アンテナは筐体1701内部に内蔵されている。上記構成に加えて、非接触ICチップ、小型記録装置等を内蔵していてもよい。

【0172】

表示部1711には、開示する発明の一態様に係る半導体装置が組み込まれている。なお、表示部1711に表示される映像(及びその表示方向)は、携帯電子機器1700の使用形態に応じて様々に変化する。また、表示部1711と同一面にカメラ用レンズ1716を備えているため、映像を伴う音声通話(いわゆるテレビ電話)が可能である。なお、スピーカー1712及びマイクロフォン1713は音声通話に限らず、録音、再生等に用いることが可能である。カメラ用レンズ1723(及び、ライト1724)を用いて静止画及び動画の撮影を行う場合には、表示部1711はファインダーとして用いられることがある。操作キー1714は、電話の発信・着信、電子メール等の簡単な情報入力、画面のスクロール、表示部1711に表示されるカーソルの移動等に用いられる。40

【0173】

重なり合った筐体1701と筐体1702(図11(A))は、スライドし、図11(C)50

) のように展開し、情報端末として使用できる。この場合には、キーボード 1721、ポイントティングデバイス 1715 を用いた円滑な操作が可能である。外部接続端子 1717 は A C アダプタや U S B ケーブル等の各種ケーブルと接続可能であり、充電やコンピュータ等とのデータ通信を可能にしている。また、外部メモリスロット 1722 に記録媒体を挿入し、より大容量のデータの保存及び移動に対応できる。上記機能に加えて、赤外線などの電磁波を用いた無線通信機能や、テレビ受信機能等を有していても良い。開示する発明の一態様により、信頼性が高く高性能な携帯電子機器を低価格で提供することができる。

【 0 1 7 4 】

以上の様に、開示する発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。なお、本実施の形態は、他の実施の形態又は実施例と適宜組み合わせて用いることができる。

10

【 実施例 1 】

【 0 1 7 5 】

本実施例では、単結晶半導体基板と気相エピタキシャル成長法によって得られた単結晶半導体層との界面において単結晶半導体層が分離される様子を確認した。なお、本実施例においては、単結晶半導体基板として単結晶シリコン基板を用いてサンプルを作製した。また、単結晶半導体層としては、シランと水素の流量 (s c c m) 比を $S i H_4 : H_2 = 2.5$ (s c c m) : 150 (s c c m) 、基板温度を 280 °C 、高周波電源の出力を 30 W 、電力周波数を 27 M H z としたプラズマ C V D 法によって単結晶シリコン層を形成した。

20

【 0 1 7 6 】

上記サンプルの単結晶シリコン層表面に、ベース基板としてガラス基板を貼り合わせた。ここでは、簡易的に、接着剤を用いてガラス基板と単結晶シリコン層との貼り合わせを行っている。

【 0 1 7 7 】

貼り合わせ後に、単結晶シリコン基板とガラス基板とを引き剥がしたところ、ガラス基板側には単結晶シリコン層が残存した。また、単結晶シリコン基板の表面及び単結晶シリコン層の表面は十分に平坦であった。

【 0 1 7 8 】

30

以上により、単結晶シリコン基板と単結晶シリコン層との界面において単結晶シリコン層の分離が良好に行われる様子が確認できた。

【 0 1 7 9 】

なお、上記サンプルの単結晶シリコン層表面に粘着テープを貼り付けた後、単結晶シリコン基板から粘着テープを引き剥がした場合においても、上記と同様に、単結晶シリコン基板と単結晶シリコン層との界面において単結晶シリコン層の分離が良好に行われる様子が確認できた。

【 0 1 8 0 】

本実施例で示した構成は、他の実施の形態と適宜組み合わせて用いることができる。

【 符号の説明 】

40

【 0 1 8 1 】

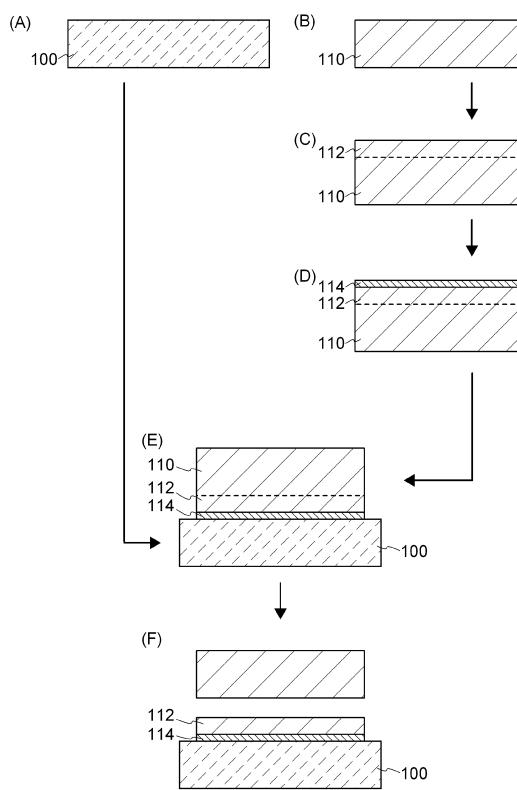
- 1 0 0 ベース基板
- 1 0 2 窒素含有層
- 1 1 0 単結晶半導体基板
- 1 1 2 単結晶半導体層
- 1 1 4 絶縁層
- 1 2 0 金属層
- 5 0 0 半導体層
- 5 0 2 半導体膜
- 5 0 4 半導体膜

50

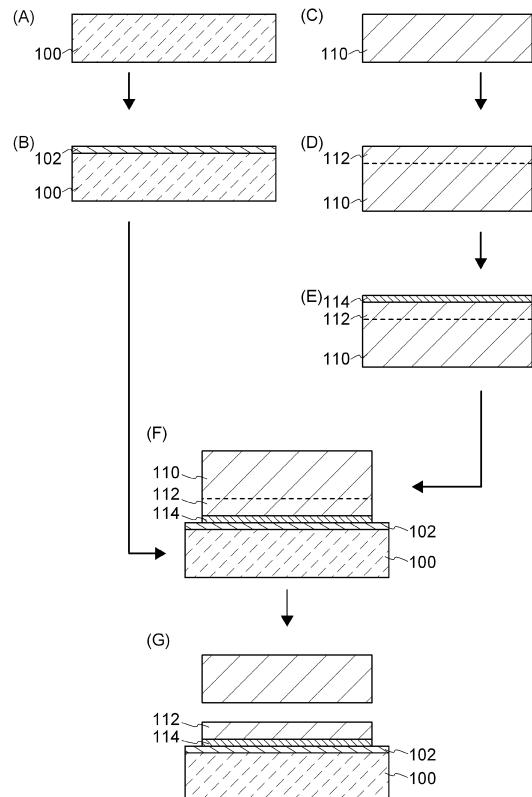
5 0 6	ゲート絶縁膜	
5 0 8	電極	
5 1 0	電極	
5 1 2	不純物領域	
5 1 4	不純物領域	
5 1 6	サイドウォール	
5 1 8	サイドウォール	
5 2 0	高濃度不純物領域	
5 2 2	低濃度不純物領域	
5 2 4	チャネル形成領域	10
5 2 6	高濃度不純物領域	
5 2 8	低濃度不純物領域	
5 3 0	チャネル形成領域	
5 3 2	nチャネル型トランジスタ	
5 3 4	pチャネル型トランジスタ	
5 3 6	絶縁膜	
5 3 8	絶縁膜	
5 4 0	導電膜	
5 4 2	導電膜	
5 4 4	導電膜	20
5 4 6	導電膜	
8 0 0	ベース基板	
8 0 2	絶縁層	
8 0 4	導電層	
8 0 6	不純物半導体層	
8 0 8	半導体層	
8 1 0	不純物半導体層	
8 1 2	導電層	
8 1 4	補助電極	
8 1 6	電極	30
9 0 0	単結晶半導体層	
9 0 2	不純物領域	
9 0 4	反射防止膜	
9 0 6	裏面電極	
9 0 8	不純物領域	
9 1 0	受光面電極	
1 6 0 1	筐体	
1 6 0 2	支持台	
1 6 0 3	表示部	
1 6 0 4	スピーカー部	40
1 6 0 5	ビデオ入力端子	
1 6 1 1	本体	
1 6 1 2	表示部	
1 6 1 3	受像部	
1 6 1 4	操作キー	
1 6 1 5	外部接続ポート	
1 6 1 6	シャッターボタン	
1 6 2 1	本体	
1 6 2 2	筐体	
1 6 2 3	表示部	50

1 6 2 4	キー ボード	
1 6 2 5	外部接続ポート	
1 6 2 6	ポインティングデバイス	
1 6 3 1	本体	
1 6 3 2	表示部	
1 6 3 3	スイッチ	
1 6 3 4	操作キー	
1 6 3 5	赤外線ポート	
1 6 4 1	本体	10
1 6 4 2	筐体	
1 6 4 3	表示部	
1 6 4 4	表示部	
1 6 4 5	記録媒体読み込み部	
1 6 4 6	操作キー	
1 6 4 7	スピーカー部	
1 6 5 1	本体	
1 6 5 2	表示部	
1 6 5 3	操作キー	
1 6 6 1	本体	20
1 6 6 2	表示部	
1 6 6 3	筐体	
1 6 6 4	外部接続ポート	
1 6 6 5	リモコン受信部	
1 6 6 6	受像部	
1 6 6 7	バッテリー	
1 6 6 8	音声入力部	
1 6 6 9	操作キー	
1 6 7 1	本体	
1 6 7 2	筐体	
1 6 7 3	表示部	30
1 6 7 4	音声入力部	
1 6 7 5	音声出力部	
1 6 7 6	操作キー	
1 6 7 7	外部接続ポート	
1 6 7 8	アンテナ	
1 7 0 0	携帯電子機器	
1 7 0 1	筐体	
1 7 0 2	筐体	
1 7 1 1	表示部	
1 7 1 2	スピーカー	40
1 7 1 3	マイクロフォン	
1 7 1 4	操作キー	
1 7 1 5	ポインティングデバイス	
1 7 1 6	カメラ用レンズ	
1 7 1 7	外部接続端子	
1 7 2 1	キー ボード	
1 7 2 2	外部メモリスロット	
1 7 2 3	カメラ用レンズ	
1 7 2 4	ライト	
1 7 2 5	イヤフォン端子	50

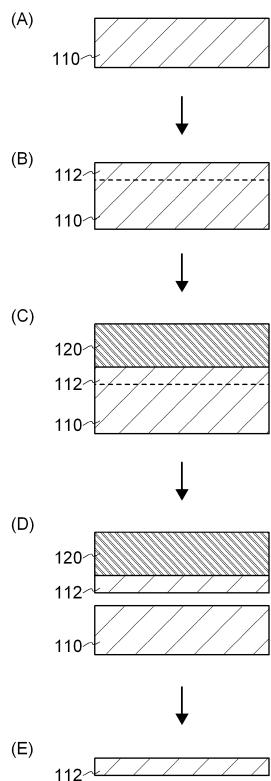
【図1】



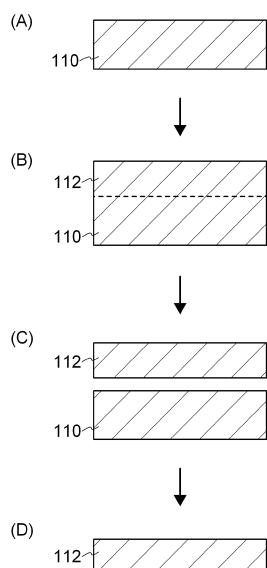
【図2】



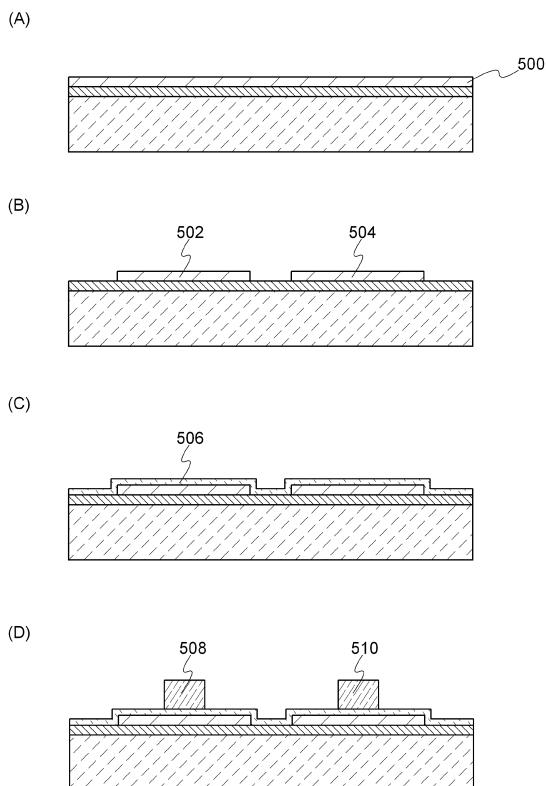
【図3】



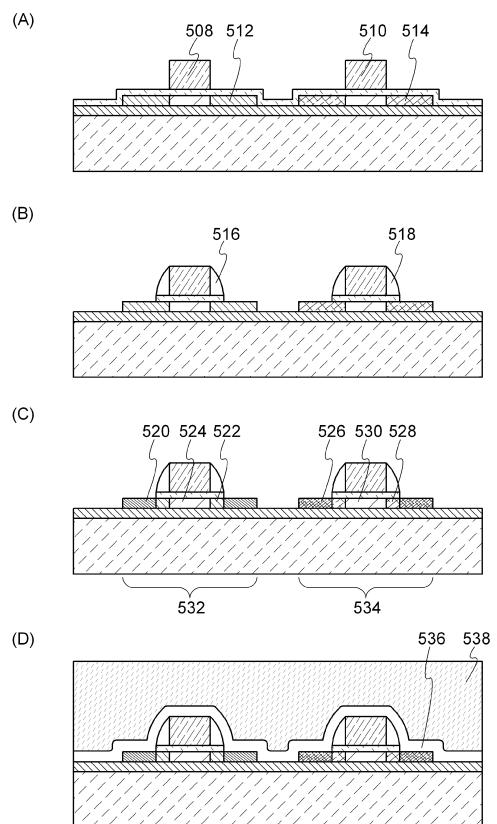
【図4】



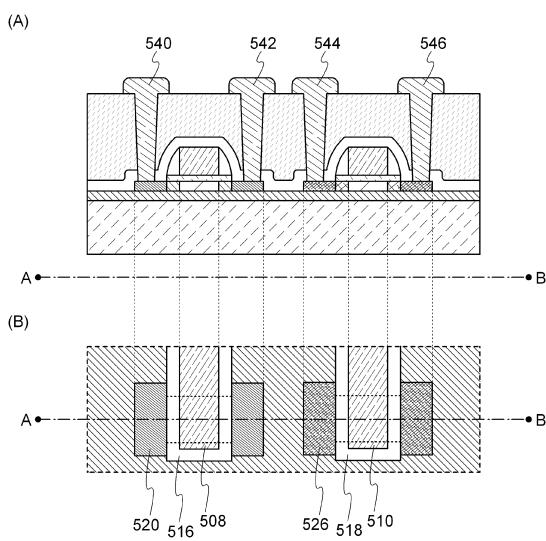
【図5】



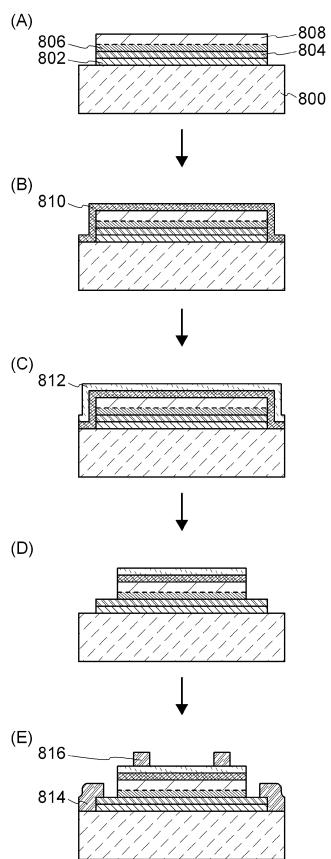
【図6】



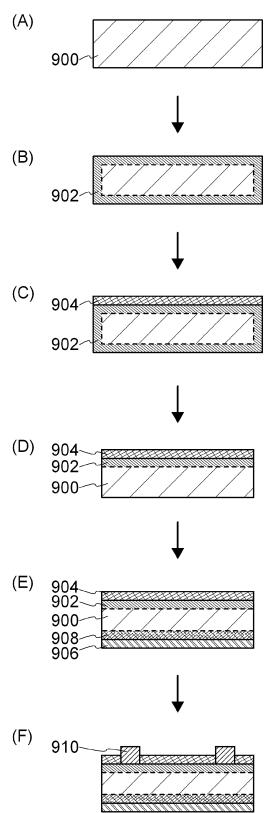
【図7】



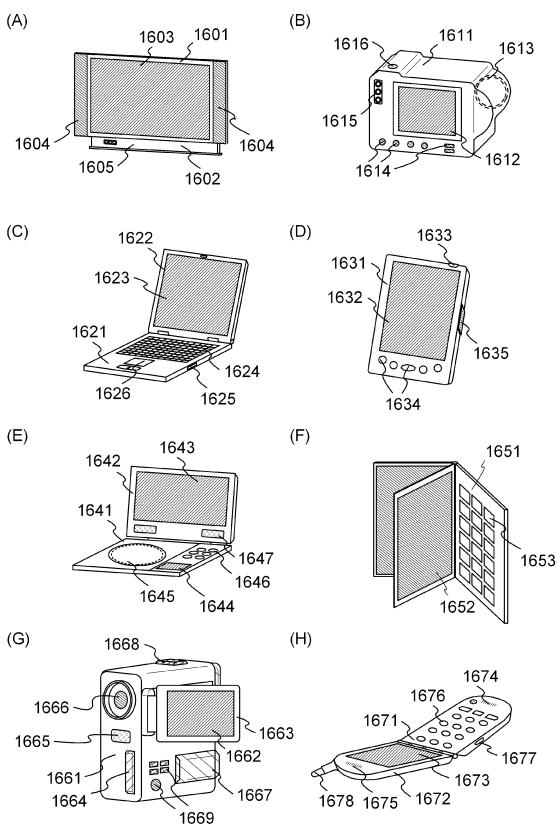
【図8】



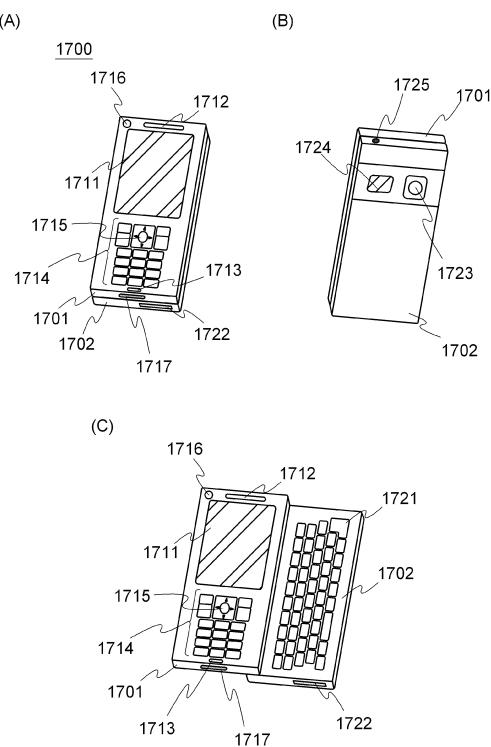
【図9】



【図10】



【図11】



フロントページの続き

審査官 綿引 隆

(56)参考文献 特開平10-326883(JP,A)
特開2003-017671(JP,A)
特開2006-012986(JP,A)
特開2008-277477(JP,A)
特表2004-517472(JP,A)
特開2006-216896(JP,A)
特開2007-123858(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/02
H01L 21/20
H01L 27/12