



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

212150

(11)

(B1)

(22) Přihlášeno 09 12 80
(21) (PV 8651-80)

(51) Int. Cl.³
H 03 K 13/02

(40) Zveřejněno 31 07 81

(45) Vydáno 15 05 84

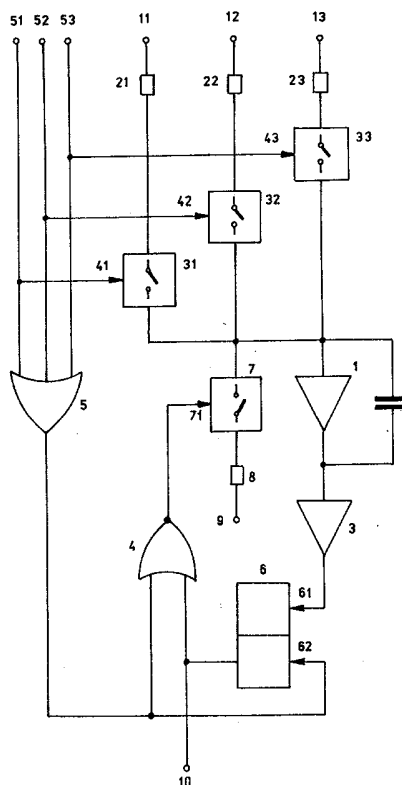
(75)

Autor vynálezu

MIRSCH MIROSLAV ing., RŮŽIČKA MIROSLAV ing., PRAHA

(54) Vícekanálový analogo-číslicový převodník

Účelem vynálezu je zjednodušení obvodové složitosti zařízení pro sběr a zpracování většího množství analogových vstupních signálů. Účelu se dosahuje tím, že převodník slučuje do jednoho obvodu funkci přepínače měřených míst a analogo-číslicového převodníku při současném přesunu úkolů prováděných stávajícími převodníky do oblasti software navazující číslíkové části - obvykle mikropočítače. I u jednoduchých systémů s mikropočítačem zůstává zařízení pro sběr a zpracování víceanalogových vstupních signálů obvodově jednodušší než číslíková část.



Vynález se týká vícekanálového analogo-číslicového převodníku.

Jedním z důležitých prvků číslicových měřicích a řídicích systémů je zařízení pro sběr a zpracování analogových vstupních signálů. Obvykle se toto zařízení skládá z přepínače měřicích míst a analogo-číslicového převodníku, jen výjimečně se používá více samostatných převodníků, protože analogo-číslicový převodník je s ohledem na požadovanou přesnost prvek značně složitý a tedy i nákladný. Tato vlastnost je také základní nevýhodou všech známých zařízení pro sběr a zpracování analogových vstupních signálů. U jednoduchých systémů, kde číslicová část je řešena pomocí mikropočítače, není výjimkou, že zařízení pro sběr a zpracování analogových vstupních signálů je obvodově náročnější a nákladnější, než vlastní číslicový systém.

Tyto nevýhody odstraňuje vícekanálový analogo-číslicový převodník složený z integračního zesilovače, integračního kondenzátoru, komparátoru a spínačů, podle vynálezu, jehož podstata spočívá v tom, že nejméně dvě vstupní svorky jsou spojeny vždy s příslušnou svorkou vstupního odporu, jehož druhá svorka je spojena s jednou svorkou příslušného vstupního spínače, přičemž jejich druhé svorky jsou všechny spojeny do společného bodu, kam je také připojena jedna svorka referenčního spínače, jehož druhá svorka je napojena na první svorku referenčního odporu, který je druhou svorkou spojen s referenční svorkou. Přitom je do společného bodu zapojen vstup integračního zesilovače, a jedna svorka integračního kondenzátoru, který je druhou svorkou spojen s výstupem integračního zesilovače, jenž je mimoto propojen se vstupem komparátoru.

Jeho výstup je zapojen na nastavovací vstup klopného obvodu, přičemž každý řídicí vstup vstupního spínače je napojen na příslušnou řídicí svorku, které jsou všechny spojeny se vstupy součtového obvodu, jehož výstup je zapojen na nulovací vstup klopného obvodu a také na jeden vstup negačního součtového obvodu, zatímco na druhý vstup negačního součtového obvodu je zapojen na výstup klopného obvodu a výstupní svorka. Přitom výstup negačního součtového obvodu je spojen s ovládacím vstupem referenčního spínače.

Pokrok dosažený vynálezem spočívá zejména v tom, že výrazně zjednodušuje obvodovou složitost zařízení pro sběr a zpracování většího množství analogových vstupních signálů tím, že slučuje do jednoho obvodu funkci přepínače měřených míst a analogo-číslicového převodníku při současném přesunu úkolů prováděných stávajícími převodníky do oblasti software navazující číslicové části, obvykle mikropočítače. Tím je dosaženo, že i u nejjednodušších systémů s mikropočítačem zůstává zařízení pro sběr a zpracování víceanalogových vstupních signálů obvodově jednodušší než číslicová část.

Předložený vynález je znázorněn na připojeném výkrese, který představuje blokové schéma konkrétního provedení vícekanálového analogo-číslicového převodníku určeného pro sběr a zpracování tří analogových signálů.

Vícekanálový analogo-číslicový převodník je složený z integračního zesilovače, integračního kondenzátoru, komparátoru a spínačů. Vstupní svorky 11, 12, 13 jsou spojeny vždy s příslušnou svorkou vstupního odporu 21, 22, 23, jehož druhá svorka je spojena s jednou svorkou příslušného vstupního spínače 31, 32, 33. Jejich druhé svorky jsou všechny spojeny do společného bodu, kam je také připojena svorka referenčního spínače 7 a druhá svorka je napojena na první svorku referenčního odporu 8. Ten je druhou svorkou spojen s referenční svorkou 9. Do společného bodu je také zapojen vstup integračního zesilovače 1 a jedna svorka integračního kondenzátoru 2, který je druhou svorkou spojen s výstupem integračního zesilovače 1. Mimoto je propojen se vstupem komparátoru 3, jehož výstup je zapojen na nastavovací vstup 61 klopného obvodu 6.

Každý řídicí vstup 41, 42, 43 vstupního spínače 31, 32, 33 je napojen na příslušnou řídicí svorku 51, 52, 53, které jsou všechny spojeny se vstupy součtového obvodu 5. Jeho výstup je zapojen na nulovací vstup 62 klopného obvodu 6 a také na jeden vstup negačního

součtového obvodu 4. Na druhý vstup negačního součtového obvodu 4 je zapojen výstup klop-
ného obvodu 6, propojený dále i s výstupní svorkou 10. Výstup negačního součtového obvodu
4 je spojen s ovládacím vstupem 71 referenčního spínače 7.

Vstupní analogové signály určené pro sběr a zpracování se přivádějí na vstupní svorky
11, 12, 13. Na řídicí svorky 21, 22, 23 se přivádějí v kódu 1 z n řídicí signály z nadřa-
zeného systému, ovládajícího vícekanálový analogo-číslicový převodník. Tyto signály ovládají
sepnutí vstupních spínačů 31, 32, 33 a tím řídí výběr vstupního analogového signálu určeného
k převodu. Vlastní převod se provádí metodou dvoufázové integrace a délka signálu na přísluš-
né řídicí svorce 21, 22, 23 tedy určuje dobu trvání první fáze převodu. Úlohu integrátoru
plní integrační zesilovač 1 spolu s integračním kondenzátorem 2. Součtový obvod 2 vyhodno-
cuje, je-li na některém z jeho vstupů připojených na řídicí svorky 21, 22, 23 řídicí sig-
nál a probíhá-li tedy první fáze převodu některého vstupního analogového signálu. Pokud trvá
tento stav, je i na jeho výstupu signál.

Tento signál ovládá jednak negační součtový obvod 4 a jednak klopný obvod 6 přes jeho
nulovací vstup 62. Negační součtový obvod 4 vyhodnocuje, je-li na některém z jeho vstupů
signál a na svém výstupu dává signál jen potud, pokud na žádném z jeho vstupů není signál.
Bez ohledu na ostatní okolnosti nemůže tedy negační součtový obvod 4 mít na svém výstupu
signál, pokud je signál na výstupu součtového obvodu 2 a kdy tedy trvá první fáze převodu.
Signálem do nulovacího vstupu 62 se klopný obvod 6, který je schopen zaujímat dva stabilní
stavy, dostane do stavu, kdy na jeho výstupu není výstupní signál, bez ohledu na případný
signál na nastavovacím vstupu 61.

Po začátku první fáze převodu se postupně pod vlivem analogového vstupního signálu
z příslušné svorky 11, 12, 13 vybraného řídicím signálem na jedné ze svorek 21, 22, 23
a příslušného vstupního odporu 21, 22, 23 mění výstupní úroveň integračního zesilovače
1 z výchozí nulové úrovně. Tím se stane, že komparátor 3, který dává na svém výstupu signál
při nulové úrovni signálu, na svém vstupu přestane tento signál dávat. Při ukončení první
fáze převodu přestane výstup součtového obvodu 2 dávat signál. Tím se uvede v činnost ne-
gační součtový obvod 4, protože na žádném jeho vstupu není signál a signálem na svém výstupu
dá povel k sepnutí referenčního spínače 7. Tím začne druhá fáze převodu.

Na referenční svorku 2 se přivádí pevné referenční napětí opačné polarita než jsou
vstupní analogové signály. Opačný polarita tohoto napětí v součinnosti s referenčním
odporem 8 způsobí, že výstupní úroveň operačního zesilovače 1, která v okamžiku ukončení
první fáze dosáhla maximální změny, se během druhé fáze převodu vrací zpět k nulové úrov-
ni. Dosažením nulové úrovně je ukončena druhá fáze převodu a tím i celý převod.

Její dosažení je vyhodnoceno komparátorem 3 tím, že dá na svém výstupu signál. Tento
signál změní prostřednictvím nastavovacího vstupu 61 stav klopného obvodu 6 tak, že se na
jeho výstupu objeví výstupní signál, který dále prostřednictvím negačního součtového
obvodu 4 rozepne referenční spínač 7.

Celý převod se na výstupní svorce 10 projeví tak, že po příchodu řídicího signálu na
jednu z řídicích svorek 21, 22, 23, která je zvolena nadřazeným systémem, přestane na
ní být výstupní signál. Tento stav trvá ještě určitou dobu po ukončení příslušného řídicího
signálu. Pak se výstupní signál na výstupní svorce 10 opět objeví. Prodleva mezi ukončením
řídicího signálu a objevením výstupního signálu je měronosnou veličinou, na kterou je trans-
formován převáděný analogový signál. Tato veličina se v nadřazeném systému již snadno upraví
do číslicové formy, protože časové vztahy jsou nejjednodušší číslicově zpracovatelné a funkční
závislost vlastní transformace ve vícekanálovém analogo-číslicovém převodníku je v širo-
kých mezích lineární.

PŘEDMĚT VYNÁLEZU

Vícekanálový analogo-číslicový převodník složený z integračního zesilovače, integračního kondenzátoru, komparátoru a spínačů vyznačující se tím, že nejméně dvě vstupní svorky (11, 12, 13) jsou spojeny vždy s příslušnou svorkou vstupního odporu (21, 22, 23), jehož druhá svorka je spojena s jednou svorkou příslušného vstupního spínače (31, 32, 33), přičemž jejich druhé svorky jsou spojeny do společného bodu, kam je také připojena jedna svorka referenčního spínače (7), jehož druhá svorka je napojena na první svorku referenčního odporu (8), který je na druhou svorkou spojen s referenční svorkou (9), přičemž do společného bodu je také zapojen vstup integračního zesilovače (1) a jedna svorka integračního kondenzátoru (2), který je druhou svorkou spojen s výstupem integračního zesilovače (1), jenž je mimo to propojen se vstupem komparátoru (3), jehož výstup je zapojen na nastavovací vstup (61) klopného obvodu (6), přičemž každý řídicí vstup (41, 42, 43) vstupního spínače (31, 32, 33) je napojen na příslušnou řídicí svorku (51, 52, 53), které jsou všechny spojeny se vstupy součtového obvodu (5), jeho výstup je zapojen na nulovací vstup (62) klopného obvodu (6) a také na jeden vstup negačního součtového obvodu (4), zatímco na druhý vstup negačního součtového obvodu (4) je zapojen výstup klopného obvodu (6) a výstupní svorka (10), přičemž výstup negačního obvodu (4) je spojen s ovládacím vstupem (71) referenčního spínače (7).

1 list výkresů

