(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2013 年 10 月 31 日 (31.10.2013)

WIPO | PCT

(10) 国际公布号
WO 2013/159398 A1

(51) 国际专利分类号:
H01L 21/77 (2006.01) *G02F 1/1362* (2006.01)
H01L 27/12 (2006.01) *G02F 1/1368* (2006.01)

(21) 国际申请号: PCT/CN2012/075250

(22) 国际申请日: 2012 年 5 月 9 日 (09.05.2012)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201210132082.6 2012 年 4 月 28 日 (28.04.2012) CN

(71) 申请人 (对除美国外的所有指定国): **深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号王可心, Guangdong 518132 (CN)。

(72) 发明人; 及

(75) 发明人/申请人 (仅对美国): **黄华 (HUANG, Hua)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号王可心, Guangdong 518132 (CN)。 **贾沛 (JIA, Pei)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号王可心, Guangdong 518132 (CN)。

(74) 代理人: **深圳翼盛智成知识产权事务所(普通合伙) (ESSEN PATENT&TRADEMARK AGENCY)**; 中国广东省深圳市福田区天安数码城数码时代大厦 A 座 1409 王可心, Guangdong 518040 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第 21 条(3))。

(54) Title: THIN FILM TRANSISTOR ARRAY SUBSTRATE AND MANUFACTURING METHOD THEREFOR

(54) 发明名称 : 一种薄膜晶体管阵列基板及其制作方法

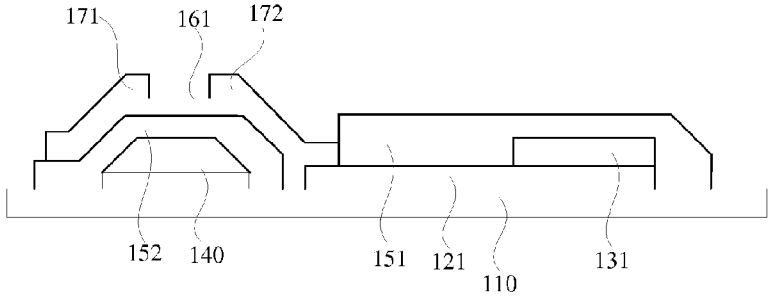


图 2F / FIG. 2F

(57) Abstract: Disclosed is a thin film transistor array substrate and manufacturing method therefor. Depositing on a substrate sequentially a transparent electrically conductive layer and a first metal layer, and using a first multi-stage adjustment photomask to pattern and form a gate, a common electrode, and a reflection layer; depositing on the substrate a gate insulation layer and a semiconductor layer, and using a second multi-stage adjustment photomask to pattern and preserve the semiconductor layer above the gate; depositing on the substrate a second metal layer, and using a third multi-stage adjustment photomask to pattern and form a source electrode and a drain electrode.

(57) 摘要: 本发明公开了一种薄膜晶体管阵列基板及其制作方法，在基板上依次沉积透明导电层和第一金属层，利用第一多段式调整光罩图案化形成栅极、共通电极和反射层；在基板上沉积栅绝缘层、半导体层，利用第二多段式调整光罩图案化以保留栅极上方的半导体层；在基板上沉积第二金属层，利用第三多段式调整光罩图案化形成源极和漏极。

WO 2013/159398 A1

说明书

发明名称：一种薄膜晶体管阵列基板及其制作方法

技术领域

[1] 本发明涉及液晶生产技术领域，特别涉及一种薄膜晶体管阵列基板及其制作方法。

背景技术

[2] 随着液晶显示器的不断推广和普及，对液晶显示器的显示性能提出了很高的要求。以半穿半反型液晶显示器为例，由于半穿半反型液晶显示器在日光直射的户外环境下仍能够提供清晰的图像显示效果，因此被越来越多地应用在液晶显示领域。

[3] 在半穿半反型液晶显示器的薄膜晶体管(Thin Film Transistor，TFT)阵列基板制程中，需使用多道光罩来进行光刻制程(Photo-lithography)，尤其是在形成透明的像素电极之后，需要额外的制程形成反射层，但是光罩次数越多则薄膜晶体管制程所需的成本越高，且增加制程时间及复杂度。

[4] 因此，现有技术中，由于需要专门增加一光罩制程形成反射层，使得半穿半反型液晶显示器的薄膜晶体管阵列基板的工艺制程较为复杂，制作难度和制作成本较高，增加了液晶显示器的生产难度。

对发明的公开

技术问题

[5] 本发明的一个目的在于提供一种薄膜晶体管阵列基板的制作方法，以解决现有技术中由于需要专门增加一光罩制程形成反射层，使得半穿半反型液晶显示器的薄膜晶体管阵列基板的工艺制程较为复杂，制作难度和制作成本较高，增加了液晶显示器的生产难度的技术问题。

问题的解决方案

技术解决方案

[6] 本发明提供了一种薄膜晶体管阵列基板的制作方法，其中，所述方法包括以下步骤：

[7] 提供基板；

[8] 在所述基板上依次沉积透明导电层和第一金属层，利用第一多段式调整光罩对所述透明导电层和第一金属层进行图案化形成栅极、共通电极以及反射层，所述栅极包括透明导电层和第一金属层，所述共通电极由所述透明导电层形成，所述反射层由所述共通电极上的第一金属层形成；所述第一多段式调整光罩采用灰阶色调光罩；

[9] 在所述基板上继续沉积栅绝缘层、半导体层，利用第二多段式调整光罩对栅绝缘层和半导体层进行图案化，保留位于所述栅极上方的半导体层；

[10] 在所述基板上继续沉积第二金属层，所述第二金属层依次由第二钼金属层、第二铝金属层以及第三钼金属层组合形成；利用第三多段式调整光罩对所述第二金属层图案化，在保留的半导体层上由第二金属层形成源极和漏极。

[11] 在本发明的薄膜晶体管阵列基板的制作方法中，利用第二多段式调整光罩对栅绝缘层和半导体层进行图案化过程中，保留所述共通电极上的栅绝缘层。

[12] 在本发明的薄膜晶体管阵列基板的制作方法中，在形成所述源极和漏极后，所述方法还包括以下步骤：

[13] 在所述共通电极上保留的栅绝缘层、构成薄膜晶体管的所述源极、漏极和半导体层上沉积一平坦化层，所述平坦化层由透明绝缘材质形成。

[14] 在本发明的薄膜晶体管阵列基板的制作方法中，利用第二多段式调整光罩对栅绝缘层和半导体层进行图案化过程中，将所述共通电极上的栅绝缘层刻蚀去除。

[15] 在本发明的薄膜晶体管阵列基板的制作方法中，在形成所述源极和漏极后，所述方法还包括以下步骤：

[16] 在所述共通电极、所述共通电极上的反射层、构成薄膜晶体管的所述源极、漏极和半导体层上沉积一平坦化层，所述平坦化层由透明绝缘材质形成。

[17] 在本发明的薄膜晶体管阵列基板的制作方法中，所述第二多段式调整光罩和所述第三多段式调整光罩采用灰阶色调光罩、堆栈图层光罩或半色调光罩。

[18] 在本发明的薄膜晶体管阵列基板的制作方法中，所述透明导电层和所述第一金属层通过溅射法依次沉积形成。

[19] 在本发明的薄膜晶体管阵列基板的制作方法中，所述第一金属层依次由第一铝金属层和第一钼金属层组合形成。

[20] 在本发明的薄膜晶体管阵列基板的制作方法中，利用所述第一多段式调整光罩对透明导电层和第一金属层进行图案化形成栅极、共通电极以及反射层的过程中，使用硝酸、磷酸以及醋酸的混合液对所述第一金属层进行湿法刻蚀，使用草酸对所述透明导电层进行湿法刻蚀。

[21] 本发明的另一个目的在于提供一种薄膜晶体管阵列基板的制作方法，以解决现有技术中由于需要专门增加一光罩制程形成反射层，使得半穿半反型液晶显示器的薄膜晶体管阵列基板的工艺制程较为复杂，制作难度和制作成本较高，增加了液晶显示器的生产难度的技术问题。

[22] 为解决上述问题，本发明提供了一种薄膜晶体管阵列基板的制作方法，所述方法包括以下步骤：

[23] 提供基板；

[24] 在所述基板上依次沉积透明导电层和第一金属层，利用第一多段式调整光罩对所述透明导电层和第一金属层进行图案化形成栅极、共通电极以及反射层，所述栅极包括透明导电层和第一金属层，所述共通电极由所述透明导电层形成，所述反射层由所述共通电极上的第一金属层形成；

[25] 在所述基板上继续沉积栅绝缘层、半导体层，利用第二多段式调整光罩对栅绝缘层和半导体层进行图案化，保留位于所述栅极上方的半导体层；

[26] 在所述基板上继续沉积第二金属层，利用第三多段式调整光罩对所述第二金属层图案化，在保留的半导体层上由第二金属层形成源极和漏极。

[27] 在本发明的薄膜晶体管阵列基板的制作方法中，利用第二多段式调整光罩对栅绝缘层和半导体层进行图案化过程中，保留所述共通电极上的栅绝缘层。

[28] 在本发明的薄膜晶体管阵列基板的制作方法中，在形成所述源极和漏极后，所述方法还包括以下步骤：

[29] 在所述共通电极上保留的栅绝缘层、构成薄膜晶体管的所述源极、漏极和半导体层上沉积一平坦化层，所述平坦化层由透明绝缘材质形成。

[30] 在本发明的薄膜晶体管阵列基板的制作方法中，利用第二多段式调整光罩对栅

绝缘层和半导体层进行图案化过程中，将所述共通电极上的栅绝缘层刻蚀去除。

[31] 在本发明的薄膜晶体管阵列基板的制作方法中，在形成所述源极和漏极后，所述方法还包括以下步骤：

[32] 在所述共通电极、所述共通电极上的反射层、构成薄膜晶体管的所述源极、漏极和半导体层上沉积一平坦化层，所述平坦化层由透明绝缘材质形成。

[33] 在本发明的薄膜晶体管阵列基板的制作方法中，所述第一多段式调整光罩、所述第二多段式调整光罩以及所述第三多段式调整光罩采用灰阶色调光罩、堆栈图层光罩或半色调光罩。

[34] 在本发明的薄膜晶体管阵列基板的制作方法中，所述透明导电层和所述第一金属层通过溅射法依次沉积形成。

[35] 在本发明的薄膜晶体管阵列基板的制作方法中，所述第一金属层依次由第一铝金属层和第一钼金属层组合形成，所述第二金属层依次由第二钼金属层、第二铝金属层以及第三钼金属层组合形成。

[36] 在本发明的薄膜晶体管阵列基板的制作方法中，利用所述第一多段式调整光罩对透明导电层和第一金属层进行图案化形成栅极、共通电极以及反射层的过程中，使用硝酸、磷酸以及醋酸的混合液对所述第一金属层进行湿法刻蚀，使用草酸对所述透明导电层进行湿法刻蚀。

[37] 本发明的又一个目的在于提供一种薄膜晶体管阵列基板的制作方法，以解决现有技术中由于需要专门增加一光罩制程形成反射层，使得半穿半反型液晶显示器的薄膜晶体管阵列基板的工艺制程较为复杂，制作难度和制作成本较高，增加了液晶显示器的生产难度的技术问题。

[38] 为解决上述问题，本发明提供了一种薄膜晶体管阵列基板，所述薄膜晶体管阵列基板包括：

[39] 基板；

[40] 多个薄膜晶体管，设置于所述基板上，其中每一所述薄膜晶体管包括栅极、栅绝缘层、半导体层、源极及漏极，所述栅极、所述栅绝缘层、所述半导体层、所述源极及漏极是依序形成于所述基板上；所述栅极包括透明导电层和第一金

属层，所述源极及所述漏极由半导体层上的第二金属层形成；

[41] 共通电极，由所述基板上的透明导电层形成；

[42] 反射层，由所述共通电极上的第一金属层形成。

发明的有益效果

有益效果

[43] 本发明相对于现有技术，通过基板上依次沉积透明导电层和第一金属层后进行第一多段式调整光罩形成反射层；在所述基板上继续依次沉积栅绝缘层、半导体层后进行第二多段式调整光罩，之后在所述基板上继续沉积第二金属层后进行第三多段式调整光罩形成薄膜晶体管阵列基板。显然，本发明通过三道多段式调整光罩制程形成半穿半反型液晶显示器的薄膜晶体管阵列基板，简化了工艺制程，降低了制作难度以及制作成本，提高了液晶显示器的产量。

对附图的简要说明

附图说明

[44] 图1为本发明一较佳实施例的显示面板与背光模块的剖面示意图；

[45] 图2A-2F为本发明一较佳实施例的显示面板的薄膜晶体管阵列基板的制程剖面示意图；

[46] 图2G为本发明中另一较佳实施例的液晶显示面板的薄膜晶体管阵列基板的制程剖面示意图。

实施该发明的最佳实施例

本发明的最佳实施方式

[47] 以下各实施例的说明是参考附加的图式，用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语，例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本发明，而非用以限制本发明。

[48] 在图中，结构相似的单元是以相同标号表示。

[49] 请参照图1，其显示依照本发明的一实施例的显示面板与背光模块的剖面示意图。本实施例的薄膜晶体管(TFT)阵列基板的制造方法可应用于显示面板10 (例

如液晶显示面板)的制造过程中，以制造晶体管的保护层。当应用本实施例的显示面板10来制造一液晶显示装置时，可设置液晶显示面板10于背光模块20上，因而形成液晶显示装置。此显示面板10可包括第一基板11、第二基板12、液晶层13、第一偏光片14及第二偏光片15。第一基板11和第二基板12的基板材料可为玻璃基板或可挠性塑料基板，在本实施例中，第一基板11可例如为薄膜晶体管(Thin Film

Transistor，TFT)阵列基板，而第二基板12可例如为彩色滤光片(Color Filter，CF)基板。值得注意的是，在一些实施例中，彩色滤光片和TFT矩阵亦可配置在同一基板上。

[50] 如图1所示，液晶层13是形成于第一基板11与第二基板12之间。第一偏光片14是设置第一基板11的一侧，并相对于液晶层13 (即第一基板11的入光侧)，第二偏光片15是设置第二基板12的一侧，并相对于液晶层13 (即第二基板12的出光侧)。

[51] 图2A-图2F为本发明中较佳实施例的显示面板的薄膜晶体管阵列基板的制程剖面示意图。

[52] 请参阅图2A，提供基板110，在所述基板110上依次沉积透明导电层120和第一金属层130。

[53] 所述透明导电层120优选使用透明导电金属形成，该透明导电金属譬如铟锡氧化物（ITO）、锡氧化物（TO）、铟锌氧化物（IZO）以及铟锡锌氧化物（ITZO）。

[54] 所述第一金属层130优选由第一铝金属层和第一钼金属层组合构成，当然也可以使用其它材料，譬如银（Ag）、铜（Cu）、铬（Cr）、钨（W）、钽（Ta）、钛（Ti）、氮化金属或上述任意组合的合金，亦可为具有耐热金属薄膜和低电阻率薄膜的多层结构。

[55] 请参阅图2B，利用第一多段式调整光罩对图2A所示的所述透明导电层120和第一金属层130进行图案化处理形成栅极140、共通电极121以及反射层131。

[56] 其中，所述栅极140包括透明导电层120和第一金属层130，所述共通电极121由所述基板110上的透明导电层120形成，所述反射层131由所述共通电极121上的第一金属层130形成。

[57] 在具体实施过程中，优选采用溅射法在基板110形成所述透明导电层120和第一金属层130，之后通过第一多段式调整光罩的光刻程序和蚀刻程序在所述透明导电层120和第一金属层130形成栅极140，在所述基板110上的透明导电层120形成共通电极121，在所述共通电极121上的第一金属层130形成反射层131。

[58] 利用第一多段式调整光罩对所述透明导电层120和第一金属层130进行图案化形成栅极140、共通电极121以及反射层的过程中，优选使用硝酸、磷酸以及醋酸的混合液对所述第一金属层130进行湿法刻蚀，优选使用草酸对所述透明导电层120进行湿法刻蚀，进而形成图2B所示的结构，当然可以使用其他的方式对所述透明导电层120和第一金属层130进行湿法刻蚀，此处不一一列举。

[59] 在具体实施过程中，所述第一多段式调整光罩优选采用一多段式调整光掩膜，所述多段式调整光掩膜可例如为灰阶色调光掩膜(Gray Tone Mask，GTM)、堆栈图层光掩膜(Stacked Layer Mask，SLM)或半色调光掩膜(Half Tone Mask，HTM)等，所述多段式调整光掩膜可包括曝光区域、部分曝光区域以及未曝光区域等，藉以使所述透明导电层120和第一金属层130形成栅极140，使所述基板110上的透明导电层120形成共通电极121，使所述共通电极121上的第一金属层130形成反射层131。

[60] 请参阅图2C，继续在所述基板110上沉积栅绝缘层150和半导体层160。

[61] 本发明优选使用化学气相沉积法依次沉积所述栅绝缘层150和所述半导体层160，譬如等离子体增强化学气相沉积(Plasma Enhanced Chemical Vapor Deposition, PECVD)方式，当然还可以通过其它方式沉积所述栅绝缘层150和所述半导体层160，此处不一一列举。

[62] 所述栅绝缘层150的材料例如为氮化硅(SiNx)或氧化硅(SiOx)，所述半导体层160的材料优选为多晶硅(Poly-Silicon)。在本实施例中，所述半导体层160可先沉积一非晶硅(a-Si)层，接着，对该非晶硅层进行快速热退火(Rapid thermal annealing, RTA)步骤，藉以使该非晶硅层再结晶成一多晶硅层。

[63] 请参阅图2D，利用第二多段式调整光罩对栅绝缘层150和半导体层160进行图案化，保留所述共通电极121上的栅绝缘层151，并保留位于所述栅极140上方的半导体层161和栅绝缘层152。

[64] 其中，利用第二多段式调整光罩对栅绝缘层150和半导体层160进行图案化过程中，优选采用RIE（Reactive Ion Etching：反应离子刻蚀）等刻蚀方法对所述半导体层160进行干法刻蚀。

[65] 在具体实施过程中，所述第二多段式调整光罩优选采用一多段式调整光掩膜，所述多段式调整光掩膜可例如为灰阶色调光掩膜(Gray Tone Mask，GTM)、堆栈图层光掩膜(Stacked Layer Mask，SLM)或半色调光掩膜(Half Tone Mask，HTM)等，所述多段式调整光掩膜可包括曝光区域、部分曝光区域以及未曝光区域等，藉以保留共通电极121上的栅绝缘层151，保留位于栅极140上方的半导体层161和栅绝缘层152。

[66] 请参阅图2E，继续在所述基板110上沉积第二金属层170。

[67] 在具体实施过程中，本发明优选通过溅射法沉积形成所述第二金属层170。所述第二金属层170优选由第二钼金属层、第二铝金属层以及第三钼金属层依次组合形成，当然也可以使用其它材料，譬如银（Ag）、铜（Cu）、铬（Cr）、钨（W）、钽（Ta）、钛（Ti）、氮化金属或上述任意组合的合金，亦可为具有耐热金属薄膜和低电阻率薄膜的多层结构。

[68] 请参阅图2F，利用第三多段式调整光罩对所述第二金属层170进行图案化，在半导体层161上由第二金属层170形成源极171和漏极172。

[69] 其中，利用第三多段式调整光罩形成源极171和漏极172的过程中，优选使用硝酸、磷酸以及醋酸的混合液对所述第二金属层170进行湿法刻蚀。

[70] 在具体实施过程中，所述第三多段式调整光罩优选采用一多段式调整光掩膜，所述多段式调整光掩膜可例如为灰阶色调光掩膜(Gray Tone Mask，GTM)、堆栈图层光掩膜(Stacked Layer Mask，SLM)或半色调光掩膜(Half Tone Mask，HTM)等，所述多段式调整光掩膜可包括曝光区域、部分曝光区域以及未曝光区域等，藉以在保留的半导体层161上由第二金属层170形成源极171和漏极172。

[71] 在一实施例中，在形成图2F所示结构后，可在保留的栅绝缘层151、构成薄膜晶体管的所述源极171、漏极172以及半导体层161上沉积一平坦化层（图未示出），以达到平坦化及保护组件的功效。优选的，所述平坦化层由透明绝缘材质形成，当然也可以为其它材质，此处不一一列举。

[72] 在另一实施例中，请参阅图2G，利用第二多段式调整光罩对栅绝缘层150和半导体层160进行图案化过程中，将所述共通电极121上的栅绝缘层（即图2D中的栅绝缘层151）删除，仅保留位于所述栅极140上方的栅绝缘层152。在形成图2G所示结构后，可在共通电极121、反射层131、构成薄膜晶体管的所述源极171、漏极172以及半导体层161上沉积一平坦化层（图未示出），以达到平坦化及保护组件的功效。

[73] 本发明还提供一种薄膜晶体管阵列基板，所述薄膜晶体管阵列基板包括基板110以及设置在所述基板110上的共通电极121和多个薄膜晶体管。

[74] 所述薄膜晶体管包括栅极140、栅绝缘层152、半导体层161、源极171及漏极172。其中，所述栅极140、所述栅绝缘层152、所述半导体层161、所述源极171及漏极172是依序形成于所述基板110上，所述源极171及所述漏极172位于所述半导体层161上，所述栅极140包括透明导电层120和第一金属层130，所述源极171及所述漏极172由半导体层161上的第二金属层170形成。

[75] 所述薄膜晶体管阵列基板还包括共通电极121和反射层131。所述共通电极121由所述基板110上的透明导电层120形成；所述反射层131由所述共通电极121上的第一金属层130形成。

[76] 本发明的薄膜晶体管阵列基板及显示面板的制造方法仅需三道光掩膜（即第一多段式调整光罩、第二多段式调整光罩以及第三多段式调整光罩）来完成半穿半反型液晶显示器的薄膜晶体管阵列基板，无需专门的制程制作形成反射层，因而可减少制程所需的光掩膜数，进而减少制程成本及时间。

[77] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

发明实施例

本发明的实施方式

[78]

工业实用性

[79]

序列表自由内容

[80]

权利要求书

[权利要求 1] 一种薄膜晶体管阵列基板的制作方法，其中所述方法包括以下步骤：

提供基板；

在所述基板上依次沉积透明导电层和第一金属层，利用第一多段式调整光罩对所述透明导电层和第一金属层进行图案化形成栅极、共通电极以及反射层，所述栅极包括透明导电层和第一金属层，所述共通电极由所述透明导电层形成，所述反射层由所述共通电极上的第一金属层形成；所述第一多段式调整光罩采用灰阶色调光罩；

在所述基板上继续沉积栅绝缘层、半导体层，利用第二多段式调整光罩对栅绝缘层和半导体层进行图案化，保留位于所述栅极上方的半导体层；

在所述基板上继续沉积第二金属层，所述第二金属层依次由第二钼金属层、第二铝金属层以及第三钼金属层组合形成；利用第三多段式调整光罩对所述第二金属层图案化，在保留的半导体层上由第二金属层形成源极和漏极。

[权利要求 2] 根据权利要求1所述的薄膜晶体管阵列基板的制作方法，其中利用第二多段式调整光罩对栅绝缘层和半导体层进行图案化过程中，保留所述共通电极上的栅绝缘层。

[权利要求 3] 根据权利要求2所述的薄膜晶体管阵列基板的制作方法，其中在形成所述源极和漏极后，所述方法还包括以下步骤：

在所述共通电极上保留的栅绝缘层、构成薄膜晶体管的所述源极、漏极和半导体层上沉积一平坦化层，所述平坦化层由透明绝缘材质形成。

[权利要求 4] 根据权利要求1所述的薄膜晶体管阵列基板的制作方法，其中利用第二多段式调整光罩对栅绝缘层和半导体层进行图案化过程中，将所述共通电极上的栅绝缘层刻蚀去除。

[权利要求 5] 根据权利要求4所述的薄膜晶体管阵列基板的制作方法，其中在形成所述源极和漏极后，所述方法还包括以下步骤：

在所述共通电极、所述共通电极上的反射层、构成薄膜晶体管的所述源极、漏极和半导体层上沉积一平坦化层，所述平坦化层由透明绝缘材质形成。

[权利要求 6] 根据权利要求1所述的薄膜晶体管阵列基板的制作方法，其中所述第二多段式调整光罩和所述第三多段式调整光罩采用灰阶色调光罩、堆栈图层光罩或半色调光罩。

[权利要求 7] 根据权利要求1所述的薄膜晶体管阵列基板的制作方法，其中所述透明导电层和所述第一金属层通过溅射法依次沉积形成。

[权利要求 8] 根据权利要求1所述的薄膜晶体管阵列基板的制作方法，其中所述第一金属层依次由第一铝金属层和第一钼金属层组合形成。

[权利要求 9] 根据权利要求1所述的薄膜晶体管阵列基板的制作方法，其中利用所述第一多段式调整光罩对透明导电层和第一金属层进行图案化形成栅极、共通电极以及反射层的过程中，使用硝酸、磷酸以及醋酸的混合液对所述第一金属层进行湿法刻蚀，使用草酸对所述透明导电层进行湿法刻蚀。

[权利要求 10] 一种薄膜晶体管阵列基板的制作方法，其中所述方法包括以下步骤：

提供基板；

在所述基板上依次沉积透明导电层和第一金属层，利用第一多段式调整光罩对所述透明导电层和第一金属层进行图案化形成栅极、共通电极以及反射层，所述栅极包括透明导电层和第一金属层，所述共通电极由所述透明导电层形成，所述反射层由所述共通电极上的第一金属层形成；

在所述基板上继续沉积栅绝缘层、半导体层，利用第二多段式调整光罩对栅绝缘层和半导体层进行图案化，保留位于所述栅极上方的半导体层；

在所述基板上继续沉积第二金属层，利用第三多段式调整光罩对所述第二金属层图案化，在保留的半导体层上由第二金属层形成源极和漏极。

[权利要求 11] 根据权利要求10所述的薄膜晶体管阵列基板的制作方法，其中利用第二多段式调整光罩对栅绝缘层和半导体层进行图案化过程中，保留所述共通电极上的栅绝缘层。

[权利要求 12] 根据权利要求11所述的薄膜晶体管阵列基板的制作方法，其中在形成所述源极和漏极后，所述方法还包括以下步骤：

在所述共通电极上保留的栅绝缘层、构成薄膜晶体管的所述源极、漏极和半导体层上沉积一平坦化层，所述平坦化层由透明绝缘材质形成。

[权利要求 13] 根据权利要求10所述的薄膜晶体管阵列基板的制作方法，其中利用第二多段式调整光罩对栅绝缘层和半导体层进行图案化过程中，将所述共通电极上的栅绝缘层刻蚀去除。

[权利要求 14] 根据权利要求13所述的薄膜晶体管阵列基板的制作方法，其中在形成所述源极和漏极后，所述方法还包括以下步骤：

在所述共通电极、所述共通电极上的反射层、构成薄膜晶体管的所述源极、漏极和半导体层上沉积一平坦化层，所述平坦化层由透明绝缘材质形成。

[权利要求 15] 根据权利要求10所述的薄膜晶体管阵列基板的制作方法，其中所述第一多段式调整光罩、所述第二多段式调整光罩以及所述第三多段式调整光罩采用灰阶色调光罩、堆栈图层光罩或半色调光罩。

[权利要求 16] 根据权利要求10所述的薄膜晶体管阵列基板的制作方法，其中所述透明导电层和所述第一金属层通过溅射法依次沉积形成。

[权利要求 17] 根据权利要求10所述的薄膜晶体管阵列基板的制作方法，其中所述第一金属层依次由第一铝金属层和第一钼金属层组合形成，所述第二金属层依次由第二钼金属层、第二铝金属层以及第三钼金

属层组合形成。

[权利要求 18] 根据权利要求10所述的薄膜晶体管阵列基板的制作方法，其中利用所述第一多段式调整光罩对透明导电层和第一金属层进行图案化形成栅极、共通电极以及反射层的过程中，使用硝酸、磷酸以及醋酸的混合液对所述第一金属层进行湿法刻蚀，使用草酸对所述透明导电层进行湿法刻蚀。

[权利要求 19] 一种薄膜晶体管阵列基板，其中所述薄膜晶体管阵列基板包括：

基板；

多个薄膜晶体管，设置于所述基板上，其中每一所述薄膜晶体管包括栅极、栅绝缘层、半导体层、源极及漏极，所述栅极、所述栅绝缘层、所述半导体层、所述源极及漏极是依序形成于所述基板上；所述栅极包括透明导电层和第一金属层，所述源极及所述漏极由半导体层上的第二金属层形成；

共通电极，由所述基板上的透明导电层形成；

反射层，由所述共通电极上的第一金属层形成。

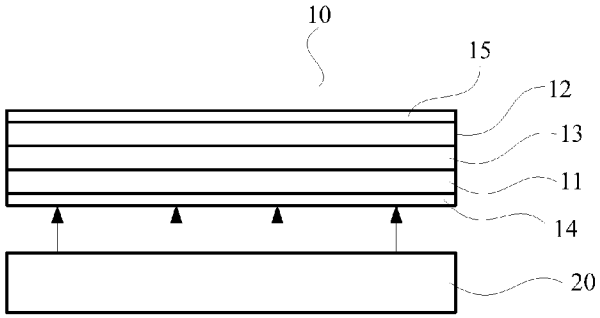


图 1

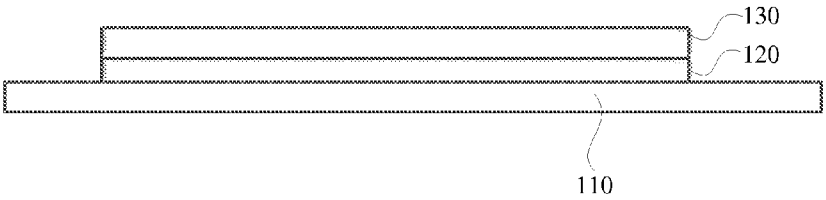


图 2A

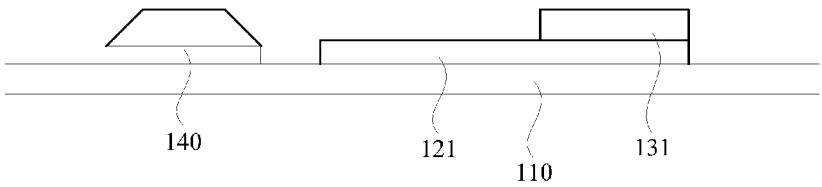


图 2B

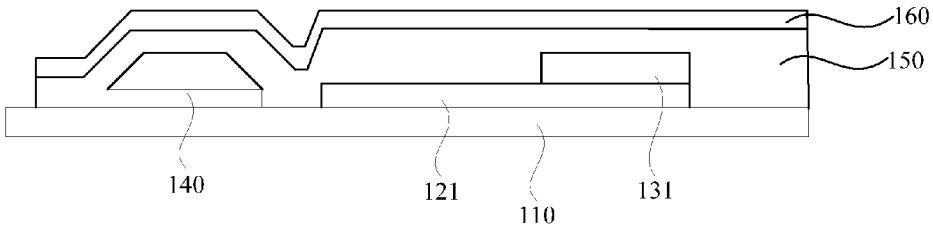

160
150
140
121
110
131

图 2C

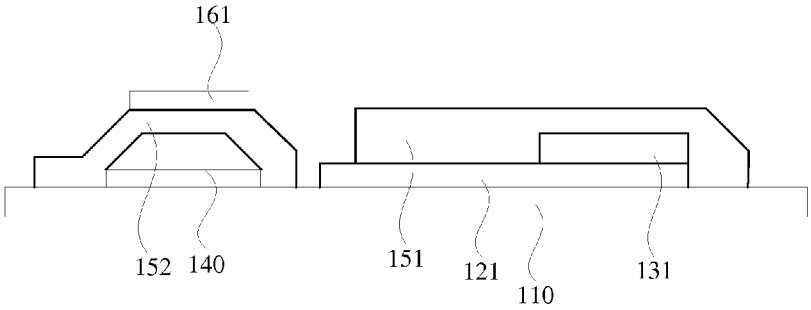

161
152
140
151
121
110
131

图 2D

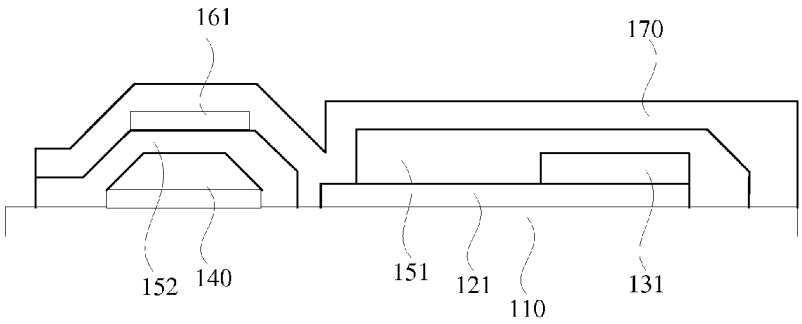

161
170
152
140
151
121
110
131

图 2E

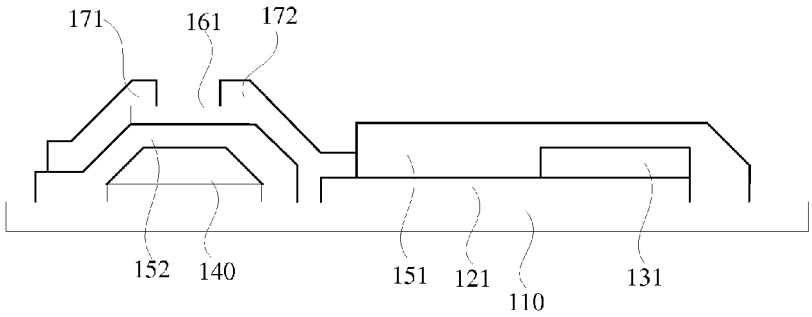

171
161
172
152
140
151
121
110
131

图 2F

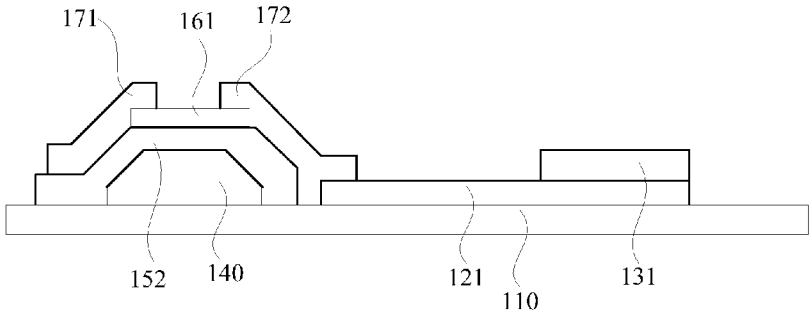

171
161
172
152
140
121
110
131

图 2G

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/075250

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 21/-, H01L 27/-, G02F 1/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI: TFT, thin film transistor, substrate, ITO, ZTO, metal layer, gate, reflect+, photosenssiv+, mask, electrode+, gate insulator, source, drain

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2007109455 A1 (KIM, Byung Hoon et al.) 17 May 2007 (17.05.2007) description, paragraph [0050], line 1 to paragraph [0062], line 8 and figures 4A-4L	1-19
A	CN 1313876 C (QUANTA DISPLAY INC.) 02 May 2007 (02.05.2007) the whole document	1-19
A	CN 101109876 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.) 23 January 2008 (23.01.2008) the whole document	1-19
A	CN 101105615 A (LG PHILIPS LCD CO., LTD.) 16 January 2008 (16.01.2008) the whole document	1-19
A	US 2011157507 A1 (KOH, Young-Ju) 30 June 2011 (30.06.2011) the whole document	1-19

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
17 January 2013 (17.01.2013)	07 February 2013 (07.02.2013)

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer
MA, Zhiyong
Telephone No. (86-10)62414066

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2012/075250

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2007109455 A1	17.05.2007	JP 2007133410 A	31.05.2007
		US 7480015 B2	20.01.2009
		KR 20070050612 A	16.05.2007
		JP 4902317 B2	21.03.2012
CN 1313876 C	02.05.2007	CN 1632675 A	29.06.2005
CN 101109876 A	23.01.2008	CN 100495178 C	03.06.2009
CN 101105615 A	16.01.2008	KR 1183361 B1	14.09.2012
		CN 100580531 C	13.01.2010
		US 7839475 B2	23.11.2010
		US 2008002124 A1	03.01.2008
		KR 20080001105 A	03.01.2008
US 2011157507 A1	30.06.2011	CN 102116984 A	06.07.2011

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/075250

CLASSIFICATION OF SUBJECT MATTER:

H01L 21/77 (2006.01) i

H01L 27/12 (2006.01) i

G02F 1/1362 (2006.01) n

G02F 1/1368 (2006.01) n

国际检索报告

国际申请号
PCT/CN2012/075250

A. 主题的分类

参见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L21/-;H01L27/-;G02F1/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNPAT;WPI;EPODOC;CNKI：薄膜晶体管，基板，衬底，透明导电，金属层，栅极，反射层，光罩，电极，栅绝缘，源极，漏极，TFT,THIN FILM TRANSISTOR,SUBSTRATE,ITO,ZTO,METAL LAYER,GATE,REFLECT+,PHOTOSENSSIV+,MASK,ELECTRODE+,GATE INSULATOR,SOURCE,DRAIN

C. 相关文件

类　型*	引用文件，必要时，指明相关段落	相关的权利要求
X	US2007109455A1(KIM, Byung Hoon 等) 17.5 月 2007（17.05.2007）说明书第 0050 段第 1 行至第 0062 段第 8 行、附图 4A-4L	1-19
A	CN1313876C(广辉电子股份有限公司)02.5 月 2007（02.05.2007）全文	1-19
A	CN101109876A(北京京东方光电科技有限公司等)23.1 月 2008（23.01.2008）	1-19
A	CN101105615A(LG.飞利浦 LCD 株式会社)16.1 月 2008（16.01.2008）全文	1-19
A	US2011157507A1(KOH,Young-Ju)30.6 月 2011（30.06.2011）全文	1-19

☐ 其余文件在 C 栏的续页中列出。　　☒ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
17.1 月 2013（17.01.2013）	**07.2 月 2013 (07.02.2013)**
ISA/CN 的名称和邮寄地址： 中华人民共和国国家知识产权局 中国北京市海淀区蓟门桥西土城路 6 号 100088 传真号：　(86-10)62019451	受权官员 马志勇 电话号码：(86-10) **62414066**

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2012/075250

检索报告中引用的专利文件	公布日期	同族专利	公布日期
US2007109455A1	17.05.2007	JP2007133410A	31.05.2007
		US7480015B2	20.01.2009
		KR20070050612A	16.05.2007
		JP4902317B2	21.03.2012
CN1313876C	02.05.2007	CN1632675A	29.06.2005
CN101109876A	23.01.2008	CN100495178C	03.06.2009
CN101105615A	16.01.2008	KR1183361B1	14.09.2012
		CN100580531C	13.01.2010
		US7839475B2	23.11.2010
		US2008002124A1	03.01.2008
		KR20080001105A	03.01.2008
US2011157507A1	30.06.2011	CN102116984A	06.07.2011

A. 主题的分类

H01L21/77(2006.01)i

H01L27/12(2006.01)i

G02F1/1362(2006.01)n

G02F1/1368(2006.01)n