

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年10月19日(19.10.2017)



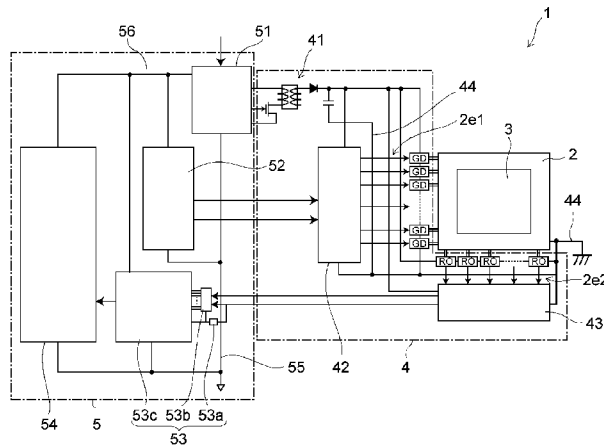
(10) 国際公開番号
WO 2017/179290 A1

- (51) 国際特許分類:
H04N 5/378 (2011.01) H01L 27/144 (2006.01)
G01T 1/17 (2006.01) H04N 5/32 (2006.01)
G01T 1/20 (2006.01) H04N 5/357 (2011.01)
G01T 1/24 (2006.01) H04N 5/374 (2011.01)
- (21) 国際出願番号: PCT/JP2017/005653
- (22) 国際出願日: 2017年2月16日(16.02.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-081957 2016年4月15日(15.04.2016) JP
- (71) 出願人: 東芝電子管デバイス株式会社(TOSHIBA ELECTRON TUBES & DEVICES CO., LTD.) [JP/IP]; 〒3248550 栃木県大田原市下石上 1 3 8 5 番地 Tochigi (JP).
- (72) 発明者: 藤田 修一(FUJITA, Shuichi); 〒3248550 栃木県大田原市下石上 1 3 8 5 番地 東芝電子管デバイス株式会社内 Tochigi (JP).
- (74) 代理人: 日向寺 雅彦, 外(HYUGAJI, Masahiko et al.); 〒2318966 神奈川県横浜市中区桜木町一丁目 1 番地 8 日石横浜ビル Kanagawa (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[続葉有]

(54) Title: RADIATION DETECTOR

(54) 発明の名称: 放射線検出器



(57) **Abstract:** A radiation detector according to an embodiment is provided with: an array substrate comprising a plurality of control lines extending in a first direction, a plurality of data lines extending in a second direction crossing the first direction, and a detection unit that is provided in each of a plurality of regions demarcated by the plurality of control lines and the plurality of data lines and electrically connected to the corresponding control line and the corresponding data line, and detects radiation directly or in co-operation with a scintillator; gate drivers electrically connected to the plurality of control lines, respectively; a drive control circuit which generates start signals and clock signals for the plurality of gate drivers, respectively, and converts the generated plurality of start signals and plurality of clock signals into first serial data; a drive timing generation circuit which is electrically connected between the drive control circuit and the plurality of gate drivers, restores the first serial data to the plurality of start signals and the plurality of clock signals, and transmits the restored start signals and clock signals to the corresponding gate drivers; readout circuits electrically connected to the plurality of data lines, respectively; an image data signal transfer circuit which converts image data signals from the respective plurality of readout circuits into second serial data; and a readout control circuit which restores the second serial data to the plurality of image data signals.

(57) 要約:

[続葉有]



WO 2017/179290 A1



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告 (条約第 21 条(3))

実施形態に係る放射線検出器は、第 1 の方向に延びる複数の制御ラインと、前記第 1 の方向に交差する第 2 の方向に延びる複数のデータラインと、前記複数の制御ラインと前記複数のデータラインとにより画された複数の領域のそれぞれに設けられ、対応する前記制御ラインと対応する前記データラインとに電氣的に接続され、放射線を直接的またはシンチレータと協働して検出する検出部と、を有するアレイ基板と、前記複数の制御ラインのそれぞれに電氣的に接続されたゲートドライバと、複数の前記ゲートドライバのそれぞれに対してスタート信号とクロック信号とを生成し、生成した複数の前記スタート信号と複数の前記クロック信号とを第 1 のシリアルデータに変換する駆動制御回路と、前記駆動制御回路と前記複数のゲートドライバとの間に電氣的に接続され、前記第 1 のシリアルデータを複数の前記スタート信号と複数の前記クロック信号とに復元し、前記復元されたスタート信号とクロック信号を対応する前記ゲートドライバに送信する駆動タイミング生成回路と、前記複数のデータラインのそれぞれに電氣的に接続された読出回路と、複数の前記読出回路のそれぞれからの画像データ信号を第 2 のシリアルデータに変換する画像データ信号転送回路と、前記第 2 のシリアルデータを複数の前記画像データ信号に復元する読出し制御回路と、を備えている。

明 細 書

発明の名称：放射線検出器

技術分野

[0001] 本発明の実施形態は、放射線検出器に関する。

背景技術

[0002] 放射線検出器には、多数の画素を有するアレイ基板、画素に制御信号を印加する駆動制御回路、画素からの画像データ信号を処理する読出し制御回路、画像データ信号から放射線画像を構成する画像処理回路などが設けられている。

[0003] ここで、電源回路において発生したスイッチングノイズ（低周波ノイズ）、駆動制御回路や読出し制御回路などに設けられたデジタル回路において発生したデジタルノイズ（高周波ノイズ）、信号のスキューにより発生したノイズ（高周波ノイズ）などが、読出し制御回路などに侵入すると得られる放射線画像の品質が著しく低下するおそれがある。

この場合、電源ラインを介して侵入するノイズは、電源ラインにフィルタを設けることで低減させることができる。

ところが、グラウンドラインは共通となるため、グラウンドラインを介して侵入するノイズは除去することができない。

[0004] この場合、電源回路におけるスイッチングの周期と、駆動制御回路や読出し制御回路におけるスキャンの周期とを厳密に合わせ込めば、ノイズを目立たなくすることができる。しかしながら、タイミングジッタやドリフトなどによりノイズ成分が変化した場合には、十分な効果が得られなくなるおそれがある。また、画像処理回路などにおいては、スキャン周波数と同期した処理が行われない場合もある。スキャン周波数と同期した処理が行われない場合には、ランダムノイズや縞状のノイズが放射線画像に現れることになる。

[0005] またさらに、この様な方法では、共通化されたグラウンドラインを介して侵入するノイズは除去することができない。

[0006] そのため、放射線画像に対するノイズの影響を低減させることができる放射線検出器の開発が望まれていた。

先行技術文献

特許文献

[0007] 特許文献1：特開2005-87254号公報

発明の概要

発明が解決しようとする課題

[0008] 本発明が解決しようとする課題は、放射線画像に対するノイズの影響を低減させることができる放射線検出器を提供することである。

課題を解決するための手段

[0009] 実施形態に係る放射線検出器は、第1の方向に延びる複数の制御ラインと、前記第1の方向に交差する第2の方向に延びる複数のデータラインと、前記複数の制御ラインと前記複数のデータラインとにより画された複数の領域のそれぞれに設けられ、対応する前記制御ラインと対応する前記データラインとに電気的に接続され、放射線を直接的またはシンチレータと協働して検出する検出部と、を有するアレイ基板と、前記複数の制御ラインのそれぞれに電気的に接続されたゲートドライバと、複数の前記ゲートドライバのそれぞれに対してスタート信号とクロック信号とを生成し、生成した複数の前記スタート信号と複数の前記クロック信号とを第1のシリアルデータに変換する駆動制御回路と、前記駆動制御回路と前記複数のゲートドライバとの間に電気的に接続され、前記第1のシリアルデータを複数の前記スタート信号と複数の前記クロック信号とに復元し、前記復元されたスタート信号とクロック信号を対応する前記ゲートドライバに送信する駆動タイミング生成回路と、前記複数のデータラインのそれぞれに電気的に接続された読出回路と、複数の前記読出回路のそれぞれからの画像データ信号を第2のシリアルデータに変換する画像データ信号転送回路と、前記第2のシリアルデータを複数の前記画像データ信号に復元する読出し制御回路と、を備えている。

図面の簡単な説明

- [0010] [図1] X線検出器 1 を例示するための模式斜視図である。
- [図2] X線検出器 1 のブロック図である。
- [図3] アレイ基板 2 の回路図である。
- [図4] 比較例に係る X線検出器 100 のブロック図である。
- [図5] 電源回路 4 1 のブロック図である。
- [図6] 駆動タイミング生成回路 4 2 のブロック図である。
- [図7] 画像データ信号転送回路 4 3 のブロック図である。
- [図8] (a) ~ (d) は、比較例に係る X線検出器 100 におけるノイズを例示するためのグラフ図である。
- [図9] (a) ~ (e) は、電源回路 4 1 を設けた場合のノイズを例示するためのグラフ図である。
- [図10] (a) ~ (f) は、電源回路 4 1、駆動タイミング生成回路 4 2、および画像データ信号転送回路 4 3 を設けた場合のノイズを例示するためのグラフ図である。

発明を実施するための形態

- [0011] 以下、図面を参照しつつ、実施の形態について例示をする。なお、各図面中、同様の構成要素には同一の符号を付して詳細な説明は適宜省略する。

本実施の形態に係る放射線検出器は、X線のほかにも γ 線などの各種放射線に適用させることができる。ここでは、一例として、放射線の中の代表的なものとしてX線に係る場合を例にとり説明をする。したがって、以下の実施形態の「X線」を「他の放射線」に置き換えることにより、他の放射線にも適用させることができる。

- [0012] また、以下に例示をするX線検出器 1 は、放射線画像であるX線画像を検出するX線平面センサである。X線平面センサには、大きく分けて直接変換方式と間接変換方式がある。

直接変換方式は、入射X線により光導電膜内部に発生した光導電電荷（信号電荷）を高電界により電荷蓄積用の蓄積キャパシタに直接導く方式である

。

間接変換方式は、X線をシンチレータにより蛍光（可視光）に変換し、蛍光をフォトダイオードなどの光電変換素子により信号電荷に変換し、信号電荷を蓄積キャパシタに導く方式である。

以下においては、一例として、間接変換方式のX線検出器1を例示するが、本発明は直接変換方式のX線検出器にも適用することができる。

すなわち、X線検出器は、X線を直接的またはシンチレータと協働して検出する検出部を有するものであれば良い。

また、X線検出器1は、例えば、一般医療用途などに用いることができるが、用途に限定はない。

[0013] 図1は、X線検出器1を例示するための模式斜視図である。

図2は、X線検出器1のブロック図である。

図3は、アレイ基板2の回路図である。

図1～図3に示すように、X線検出器1には、アレイ基板2、シンチレータ3、信号処理部4、および制御処理部5が設けられている。

[0014] アレイ基板2は、シンチレータ3によりX線から変換された蛍光（可視光）を電気信号に変換する。

アレイ基板2は、基板2a、光電変換部2b、制御ライン（又はゲートライン）2c1、およびデータライン（又はシグナルライン）2c2を有する。

基板2aは、板状を呈し、無アルカリガラスなどの透光性材料から形成されている。

光電変換部2bは、基板2aの一方の表面に複数設けられている。

光電変換部2bは、矩形状を呈し、制御ライン2c1とデータライン2c2とにより画された領域に設けられている。複数の光電変換部2bは、マトリクス状に並べられている。

なお、1つの光電変換部2bは、1つの画素（pixel）に対応する。

また、光電変換部2bは、X線をシンチレータ3と協働して検出する検出

部となる。

[0015] 複数の光電変換部 2 b のそれぞれには、光電変換素子 2 b 1 と、スイッチング素子である薄膜トランジスタ (T F T ; Thin Film Transistor) 2 b 2 が設けられている。

また、図 3 に示すように、光電変換素子 2 b 1 において変換した信号電荷を蓄積する蓄積キャパシタ 2 b 3 を設けることができる。蓄積キャパシタ 2 b 3 は、例えば、矩形平板状を呈し、各薄膜トランジスタ 2 b 2 の下に設けることができる。ただし、光電変換素子 2 b 1 の容量によっては、光電変換素子 2 b 1 が蓄積キャパシタ 2 b 3 を兼ねることができる。

[0016] 光電変換素子 2 b 1 は、例えば、フォトダイオードなどとすることができる。

薄膜トランジスタ 2 b 2 は、蛍光が光電変換素子 2 b 1 に入射することで生じた電荷の蓄積および放出のスイッチングを行う。薄膜トランジスタ 2 b 2 は、アモルファスシリコン (a - S i) やポリシリコン (P - S i) などの半導体材料を含むものとすることができる。薄膜トランジスタ 2 b 2 は、ゲート電極 2 b 2 a 、ソース電極 2 b 2 b 及びドレイン電極 2 b 2 c を有している。薄膜トランジスタ 2 b 2 のゲート電極 2 b 2 a は、対応する制御ライン 2 c 1 と電氣的に接続される。薄膜トランジスタ 2 b 2 のソース電極 2 b 2 b は、対応するデータライン 2 c 2 と電氣的に接続される。薄膜トランジスタ 2 b 2 のドレイン電極 2 b 2 c は、対応する光電変換素子 2 b 1 と蓄積キャパシタ 2 b 3 とに電氣的に接続される。

[0017] 制御ライン 2 c 1 は、所定の間隔を開けて互いに平行に複数設けられている。制御ライン 2 c 1 は、例えば、行方向 (第 1 の方向の一例に相当する) に延びている。

1 つの制御ライン 2 c 1 は、基板 2 a の周縁近傍に設けられた複数の配線パッド 2 d 1 のうちの 1 つと電氣的に接続されている。1 つの配線パッド 2 d 1 には、フレキシブルプリント基板 2 e 1 に設けられた複数の配線のうちの 1 つが電氣的に接続されている。フレキシブルプリント基板 2 e 1 に設け

られた複数の配線の他端は、信号処理部4に設けられたゲートドライバGDとそれぞれ電氣的に接続されている。

[0018] データライン2c2は、所定の間隔を開けて互いに平行に複数設けられている。データライン2c2は、例えば、行方向に直交する列方向（第2の方向の一例に相当する）に延びている。

1つのデータライン2c2は、基板2aの周縁近傍に設けられた複数の配線パッド2d2のうちの1つと電氣的に接続されている。1つの配線パッド2d2には、フレキシブルプリント基板2e2に設けられた複数の配線のうちの1つが電氣的に接続されている。フレキシブルプリント基板2e2に設けられた配線の他端は、信号処理部4に設けられた読出回路ROと電氣的に接続されている。

制御ライン2c1およびデータライン2c2は、例えば、アルミニウムやクロムなどの低抵抗金属を用いて形成することができる。

[0019] 保護層2fは、光電変換部2b、制御ライン2c1、およびデータライン2c2を覆っている。

保護層2fは、例えば、酸化物絶縁材料、窒化物絶縁材料、酸窒化物絶縁材料、および樹脂材料の少なくとも1種を含む。

酸化物絶縁材料は、例えば、酸化シリコン、酸化アルミニウムなどである。

。

窒化物絶縁材料は、例えば、窒化シリコン、窒化アルミニウムなどである。

。

酸窒化物絶縁材料は、例えば、酸窒化シリコンなどである。

樹脂材料は、例えば、アクリル系樹脂などである。

[0020] シンチレータ3は、複数の光電変換素子2b1の上に設けられ、入射するX線を可視光すなわち蛍光に変換する。シンチレータ3は、基板2a上の複数の光電変換部2bが設けられた領域（有効画素領域）を覆うように設けられている。

シンチレータ3は、例えば、ヨウ化セシウム（CsI）：タリウム（Tl

）、あるいはヨウ化ナトリウム（NaI）：タリウム（Tl）などを用いて形成することができる。この場合、真空蒸着法などを用いて、シンチレータ3を形成すれば、複数の柱状結晶の集合体からなるシンチレータ3が形成される。

シンチレータ3の厚み寸法は、例えば、600 μ m程度とすることができる。柱状結晶の柱（ピラー）の太さ寸法は、例えば、最表面で8 μ m～12 μ m程度とすることができる。

[0021] また、シンチレータ3は、例えば、酸硫化ガドリニウム（Gd₂O₂S）などを用いて形成することもできる。この場合、例えば、以下のようにしてシンチレータ3を形成することができる。まず、酸硫化ガドリニウムからなる粒子をバインダ材と混合する。次に、混合された材料を、有効画素領域を覆うように塗布する。次に、塗布された材料を焼成する。次に、ブレードダイシング法などを用いて、焼成された材料に溝部を形成する。この際、複数の光電変換部2bごとに四角柱状のシンチレータ3が設けられるように、マトリクス状の溝部を形成することができる。溝部には、大気（空気）、あるいは酸化防止用の窒素ガスなどの不活性ガスが満たされるようにすることができる。また、溝部が真空状態となるようにしてもよい。

[0022] その他、蛍光の利用効率を高めて感度特性を改善するために、シンチレータ3の表面側（X線の入射面側）を覆うように図示しない反射層を設けることができる。

また、空気中に含まれる水蒸気により、シンチレータ3の特性と図示しない反射層の特性が劣化するのを抑制するために、シンチレータ3と図示しない反射層を覆う図示しない防湿体を設けることができる。

[0023] ここで、信号処理部4および制御処理部5を説明する前に、比較例に係るX線検出器100について説明する。

図4は、比較例に係るX線検出器100のブロック図である。

図4に示すように、X線検出器100には、アレイ基板2、シンチレータ3、システム電源回路101、駆動制御回路102、読出し制御回路103

、および画像処理回路104が設けられている。

[0024] システム電源回路101は、DC/DCコンバータなどを有し、外部から供給された直流電圧を所定の直流電圧に変換する。システム電源回路101は、駆動制御回路102、読出し制御回路103、画像処理回路104、ゲートドライバGD、および読出回路ROに変換された直流電圧を印加する。

[0025] 駆動制御回路102は、X線画像の走査方向に従って、対応するゲートドライバGDに制御信号を送信する。

ゲートドライバGDは、駆動制御回路102からの制御信号を受信すると、対応する制御ライン2c1に電圧を印加する。

[0026] 複数の読出回路ROのそれぞれは、積分増幅器と、アナログ-デジタル変換器を有する。読出回路ROは、読み出された画像データ信号を増幅し、増幅された画像データ信号（アナログ信号）をデジタル信号に変換する。デジタル信号に変換された画像データ信号は、読出し制御回路103に送信される。

[0027] 読出し制御回路103は、受信した画像データ信号を画像処理回路104に送信する。

画像処理回路104は、読出し制御回路103からの画像データ信号に基づいてX線画像を構成する。

[0028] ここで、システム電源回路101に設けられたDC/DCコンバータは、電流のスイッチングにより所定の直流電圧を生成可能であるが、スイッチングの際にスイッチングノイズ（低周波ノイズ）を発生させる。発生したスイッチングノイズが、電源ライン101aやグラウンドライン101bを介して、光電変換部2bに設けられた光電変換素子2b1や薄膜トランジスタ2b2、あるいは、読出回路ROに設けられた積分増幅器などのアナログ回路に侵入すると、得られるX線画像の品質が著しく低下するおそれがある。

[0029] この場合、電源ライン101aにフィルタを設ければ、電源ライン101aを介して、ノイズに敏感なアナログ回路（例えば、読出回路ROなど）に侵入するノイズを低減させることができる。しかしながら、図4に示すよう

に、グラウンドライン101bは共通となるため、グラウンドライン101bを介してアナログ回路に侵入するノイズは除去することができない。

[0030] また、アレイ基板2に設けられる光電変換部2bの数は、数百万個程度となる。そのため、多数のゲートドライバGDや読出回路ROが必要となるとともに、多数のゲートドライバGDや読出回路ROを制御するための複雑で大規模なデジタル回路が必要となる。

デジタル回路においては、高周波のデジタルノイズが発生する。発生したデジタルノイズが、信号ライン102a、103aやグラウンドライン101bを介して、読出回路ROに設けられた積分増幅器などのアナログ回路に侵入すると、得られるX線画像の品質が著しく低下するおそれがある。

[0031] また、2次元走査を行うことで信号ライン102a、103aの数を低減しているが、ゲートドライバGDと駆動制御回路102との接続、読出回路ROと読出し制御回路103との接続には、数十本～数百本の信号ライン102a、103aが必要となる。そのため、信号のスキューによるノイズが発生しやすくなる。発生したノイズが、グラウンドライン101bを介して、読出回路ROに設けられた積分増幅器などのアナログ回路に侵入すると、得られる放射線画像の品質が著しく低下するおそれがある。

[0032] そのため、本実施の形態に係るX線検出器1においては、信号処理部4と制御処理部5とを直流的に分離するようにしている。また、信号ラインの数をさらに少なくしている。

図1に示すように、信号処理部4は、アレイ基板2の、シンチレータ3が設けられる側とは反対側に設けられている。

また、図2に示すように、信号処理部4には、電源回路41、駆動タイミング生成回路42、画像データ信号転送回路43、複数のゲートドライバGD、および複数の読出回路ROが設けられている。

複数のゲートドライバGDは、複数の制御ライン2c1のそれぞれに電氣的に接続されている。

複数の読出回路ROは、複数のデータライン2c2のそれぞれに電氣的に

接続されている。

[0033] 図5は、電源回路41のブロック図である。

図5に示すように、電源回路41には、DC-AC変換部41a、トランス41b、整流部41c、およびコンデンサ41d（第3のコンデンサの一例に相当する）が設けられている。

DC-AC変換部41aは、システム電源回路51から供給された直流電圧を交流電圧に変換する。

DC-AC変換部41aは、発振回路41a1とスイッチング素子41a2を有する。

発振回路41a1は、所定の周波数でスイッチング素子41a2をON/OFFさせる。

スイッチング素子41a2は、電流をスイッチングすることで、トランス41bの一次側にパルス状の電流を流す。スイッチング素子41a2は、例えば、バイポーラトランジスタ、絶縁ゲートバイポーラトランジスタ（IGBT）、MOSFET、ゲートターンオフサイリスタ（GTO）などとすることができる。

[0034] トランス41bの一次側はDC-AC変換部41aと電氣的に接続され、二次側は複数の読出回路ROと電氣的に接続されている。

トランス41bは、例えば、絶縁トランス、シールドトランスなどとすることができる。

整流部41cは、トランス41bの二次側と複数の読出回路ROとの間に電氣的に接続されている。整流部41cは、トランス41bの二次側に流れる交流電流を整流する。整流部41cは、トランス41bの二次側において、交流電圧を直流電圧に変換する。

コンデンサ41dは、整流部41cとグラウンドライン44との間に電氣的に接続されている。

[0035] 電源回路41には、トランス41bが設けられているので、信号処理部4と、制御処理部5のシステム電源回路51とを直流的に分離することができる。

る。そのため、トランス41bにより、システム電源回路51に設けられたDC/DCコンバータにおいて発生したスイッチングノイズ（低周波ノイズ）が、光電変換部2bに設けられた光電変換素子2b1や薄膜トランジスタ2b2に侵入するのを抑制することができる。また、DC-AC変換部41aにおいて発生したスイッチングノイズが、光電変換部2bに設けられた光電変換素子2b1や薄膜トランジスタ2b2に侵入するのを抑制することができる。

また、電源回路41には、コンデンサ41dが設けられているので、グラウンドライン44を介して、光電変換部2bに設けられた光電変換素子2b1や薄膜トランジスタ2b2にノイズが侵入するのを抑制することができる。

[0036] 図6は、駆動タイミング生成回路42のブロック図である。

駆動タイミング生成回路42は、駆動制御回路52と複数のゲートドライバGDとの間に電氣的に接続されている。

駆動タイミング生成回路42は、後述する駆動制御回路52からのシリアルデータ（第1のシリアルデータの一例に相当する）を複数のスタート信号（走査を開始するタイミングを指示するための信号）と複数のクロック信号（制御ライン2c1を切り替えるための信号）とに復元し、復元されたスタート信号とクロック信号を対応するゲートドライバGDに送信する。

図6に示すように、駆動タイミング生成回路42には、バッファ42a1、42a2、インバータ42b1、42b2、コンデンサ42c1、42c2、42c3、42c4（第1のコンデンサの一例に相当する）、作動アンプ42d1、42d2、分周回路42e、および、シフトレジスタ42fが設けられている。

[0037] 駆動制御回路52から送信されたスタート信号は、バッファ42a1とインバータ42b1に入力される。なお、バッファ42a1は、必ずしも必要ではなく、省略することもできる。インバータ42b1は、受信したスタート信号を反転させる。作動アンプ42d1は、コンデンサ42c1を介して受信したバッファ42a1からのスタート信号と、コンデンサ42c2を介

して受信したインバータ42b1からの反転信号との差を演算して、スタート信号を再生成する。

[0038] 駆動制御回路52から送信されたクロック信号は、バッファ42a2とインバータ42b2に入力される。なお、バッファ42a2は、必ずしも必要ではなく、省略することもできる。インバータ42b2は、受信したクロック信号を反転させる。作動アンプ42d2は、コンデンサ42c3を介して受信したバッファ42a2からのクロック信号と、コンデンサ42c4を介して受信したインバータ42b2からの反転信号との差を演算して、クロック信号を再生成する。再生成されたクロック信号は、分周回路42eとゲートドライバGDに送信される。分周回路42eは、受信したクロック信号を所定の周波数を有するクロック信号に変換し、シフトレジスタ42fに送信する。

[0039] シフトレジスタ42fは、作動アンプ42d1からのスタート信号と分周回路42eからのクロック信号とから、複数のゲートドライバGD毎に制御信号S1を生成する。シフトレジスタ42fは、生成した制御信号S1を各ゲートドライバGDに順次送信する。

ゲートドライバGDは、制御信号S1を受信すると、対応する制御ライン2c1に電圧を印加する。制御ライン2c1に電圧が印加されると、薄膜トランジスタ2b2がON状態となり、光電変換素子2b1からの信号電荷（画像データ信号S2）が受信できるようになる。

[0040] ここで、駆動タイミング生成回路42は、シリアルデータを受信する側にコンデンサ42c1、42c2、42c3、42c4を有している。そのため、信号処理部4と制御処理部5を直流的に分離することができる。その結果、低周波ノイズが、信号処理部4から制御処理部5に侵入するのを抑制することができる。

[0041] また、比較例に係るX線検出器100に設けられた駆動制御回路102の場合には、グランド電位を基準として、スタート信号とクロック信号を生成する。そのため、駆動制御回路102、システム電源回路101、およびゲ

ートドライバGDが共通のグラウンドライン101bに接続されることになる。その結果、システム電源回路101において発生したスイッチングノイズが、グラウンドライン101bを介してゲートドライバGDに侵入するおそれがある。

[0042] これに対して、駆動タイミング生成回路42の場合には、インバータ42b1、42b2により生成された反転信号を基準として、スタート信号とクロック信号を生成する。そのため、システム電源回路51が接続されたグラウンドライン55と、駆動制御回路42とゲートドライバGDが接続されたグラウンドライン44とが分離されている。その結果、システム電源回路51において発生したスイッチングノイズが、ゲートドライバGDに侵入するのを抑制することができる。

[0043] また、駆動制御回路52と駆動タイミング生成回路42の間は、2本の信号ラインで接続すればよいので、信号のスキューによるノイズの発生を抑制することができる。また、駆動制御回路52は、多数のゲートドライバGDに対する信号を生成するための複雑で大規模なデジタル回路を必要としないので、駆動制御回路52に設けられるデジタル回路の簡素化を図ることができる。そのため、駆動制御回路52において、高周波のデジタルノイズが発生するのを抑制することができる。

[0044] 図7は、画像データ信号転送回路43のブロック図である。

画像データ信号転送回路43は、複数の読出回路ROのそれぞれからの画像データ信号S2をシリアルデータ（第2のシリアルデータの一例に相当する）に変換する。

図7に示すように、画像データ信号転送回路43には、逓倍回路43a、パラレルーシリアル変換回路43b、バッファ43c1、43c2、インバータ43d1、43d2、コンデンサ43e1、43e2、43e3、43e4（第2のコンデンサの一例に相当する）、作動アンプ43f1、43f2が設けられている。

[0045] まず、N個の読出回路ROによりN個の画像データ信号S2が読み出され

る。画像データ信号S 2は、読出しクロック信号に同期して出力される。

また、N個の読出回路R Oのそれぞれは、積分増幅器と、アナログーデジタル変換器を有する。読出回路R Oは、読み出された画像データ信号S 2を増幅し、増幅された画像データ信号S 2（アナログ信号）をデジタル信号に変換する。デジタル信号に変換された画像データ信号S 2は、パラレルーシリアル変換回路4 3 bに送信される。

[0046] 通倍回路4 3 aは、読出しクロック信号の周波数のN倍の周波数を有する転送クロック信号を生成する。転送クロック信号は、パラレルーシリアル変換回路4 3 b、バッファ4 3 c 2、およびインバータ4 3 d 2に送信される。

[0047] パラレルーシリアル変換回路4 3 bは、転送クロック信号に合わせて、N個の画像データ信号S 2から選択的に画像データ信号S 2を順次出力する。すなわち、パラレルーシリアル変換回路4 3 bは、N個のパラレルデータをシリアルデータに変換する。

[0048] 変換されたシリアルデータ（画像データ信号S 2）は、バッファ4 3 c 1とインバータ4 3 d 1に入力される。なお、バッファ4 3 c 1は、必ずしも必要ではなく、省略することもできる。インバータ4 3 d 1は、受信した信号を反転させる。作動アンプ4 3 f 1は、コンデンサ4 3 e 1を介して受信したバッファ4 3 c 1からの信号と、コンデンサ4 3 e 2を介して受信したインバータ4 3 d 1からの反転信号との差を演算して、制御処理部5に送信するための転送データを生成する。

[0049] また、転送クロック信号は、バッファ4 3 c 2とインバータ4 3 d 2に入力される。なお、バッファ4 3 c 2は、必ずしも必要ではなく、省略することもできる。インバータ4 3 d 2は、受信した転送クロック信号を反転させる。作動アンプ4 3 f 2は、コンデンサ4 3 e 3を介して受信したバッファ4 3 c 2からの転送クロック信号と、コンデンサ4 3 e 4を介して受信したインバータ4 3 d 2からの反転信号との差を演算して、制御処理部5に送信するための転送クロック信号を生成する。

- [0050] 画像データ信号転送回路43は、シリアルデータを送信する側にコンデンサ43e1、43e2、43e3、43e4を有している。そのため、信号処理部4と制御処理部5を直流的に分離することができる。その結果、低周波ノイズが、信号処理部4から制御処理部5に侵入するのを抑制することができる。
- [0051] また、比較例に係るX線検出器100の場合には、グラウンド電位を基準として、読出し制御回路103に送信するためのデータ信号を生成する。そのため、システム電源回路101、読出し制御回路103、および読出回路R0が共通のグラウンドライン101bに接続されることになる。その結果、システム電源回路101において発生したスイッチングノイズが、グラウンドライン101bを介して読出回路R0に侵入するおそれがある。
- [0052] これに対して、画像データ信号転送回路43の場合には、インバータ43d1、43d2により生成された反転信号を基準として、転送データと転送クロック信号を生成する。そのため、システム電源回路51が接続されたグラウンドライン55と、画像データ信号転送回路43と読出回路R0が接続されたグラウンドライン44とが分離されている。その結果、システム電源回路51において発生したスイッチングノイズが、読出回路R0に侵入するのを抑制することができる。
- [0053] また、読出し制御回路53と画像データ信号転送回路43の間は、2本の信号ラインで接続すればよいので、信号のスキューによるノイズの発生を抑制することができる。また、読出し制御回路53は、多数の読出回路R0からの信号を処理するための複雑で大規模なデジタル回路を必要としないので、読出し制御回路53に設けられるデジタル回路の簡素化を図ることができる。そのため、読出し制御回路53において、高周波のデジタルノイズが発生するのを抑制することができる。
- [0054] 図2に示すように、制御処理部5には、システム電源回路51、駆動制御回路52、読出し制御回路53、および画像処理回路54が設けられている。

システム電源回路 5 1 は、DC/DC コンバータなどを有し、外部から供給された直流電圧を所定の直流電圧に変換する。システム電源回路は、電源回路 4 1、駆動制御回路 5 2、読出し制御回路 5 3、および画像処理回路 5 4 に変換された直流電圧を印加する。

駆動制御回路 5 2 は、複数のゲートドライバ GD のそれぞれに対してスタート信号とクロック信号とを生成する。また、駆動制御回路 5 2 は、生成した複数のスタート信号と複数のクロック信号とをシリアルデータに変換する。駆動制御回路 5 2 は、シリアルデータを駆動タイミング生成回路 4 2 に送信する。

[0055] 読出し制御回路 5 3 は、画像データ信号転送回路 4 3 からのシリアルデータを N 個の平行データに変換し、変換した平行データを画像処理回路 5 4 に送信する。

読出し制御回路 5 3 は、画像データ信号転送回路 4 3 からのシリアルデータを複数の画像データ信号 S 2 に復元する。

図 7 に示すように、読出し制御回路 5 3 には、分周回路 5 3 a、シリアル-平行変換回路 5 3 b、および送信回路 5 3 c が設けられている。

分周回路 5 3 a は、受信した転送クロック信号の周波数の $1/N$ 倍の周波数を有するクロック信号を生成する。生成されたクロック信号は、シリアル-平行変換回路 5 3 b および送信回路 5 3 c に送信される。

[0056] シリアル-平行変換回路 5 3 b は、クロック信号に合わせて、シリアルデータ（画像データ信号 S 2）を N 個の平行データに変換する。

送信回路 5 3 c は、変換された平行データを画像処理回路 5 4 に送信する。

[0057] 画像処理回路 5 4 は、読出し制御回路 5 3 からの画像データ信号 S 2（平行データ）に基づいて X 線画像を構成する。

[0058] 次に、ノイズの低減効果について説明する。

図 8 (a) ~ (d) は、比較例に係る X 線検出器 100 におけるノイズを例示するためのグラフ図である。

なお、図8(a)は、電源ライン101aにおけるスイッチングノイズ（低周波ノイズ）を表している。図8(b)は、グラウンドライン101bにおけるスイッチングノイズ（低周波ノイズ）を表している。図8(c)は、制御処理部5側で発生したデジタルノイズや信号のスキューにより発生したノイズなどの高周波ノイズを表している。図8(d)は、グラウンドライン101bにおける合成されたノイズを表している。

[0059] 前述したように、ノイズに敏感なアナログ回路（例えば、読出回路ROなど）に対しては、電源ライン101aにフィルタを設けることで電源ライン101aを介して侵入するノイズを低減させることができる。すなわち、図8(a)に例示をしたノイズは低減させることができる。

[0060] しかしながら、図4に示すように、グラウンドライン101bは共通となるため、グラウンドライン101bを介して侵入するノイズは除去することができない。そのため、図8(b)、(c)に例示をしたノイズは低減させることができず、図8(d)に例示をしたノイズがグラウンドライン101bを介して読出回路ROなどに侵入することになる。

[0061] 図9(a)～(e)は、電源回路41を設けた場合のノイズを例示するためのグラフ図である。

なお、図9(a)は電源ライン56におけるスイッチングノイズ（低周波ノイズ）を表している。図9(b)は、グラウンドライン55におけるスイッチングノイズ（低周波ノイズ）を表している。図9(c)は、制御処理部5側で発生したデジタルノイズや信号のスキューにより発生したノイズなどの高周波ノイズを表している。図9(d)は、グラウンドライン44における低周波ノイズの状態を表している。図9(e)は、グラウンドライン44における合成されたノイズを表している。

[0062] 電源回路41を設ければ、信号処理部4のグラウンドライン44と、制御処理部5のグラウンドライン55を分離することができる。そのため、図9(d)に示すように、システム電源回路51において発生したスイッチングノイズ（低周波ノイズ）が、グラウンドライン44に侵入するのを抑制することが

できる。

[0063] この場合、駆動タイミング生成回路42および画像データ信号転送回路43が設けられていなければ、図9(c)に例示をした高周波ノイズがグラウンドライン44に侵入するおそれがある。高周波ノイズがグラウンドライン44に侵入すると、図9(e)に例示をしたノイズがグラウンドライン44などを介して読出回路ROなどに侵入するおそれがある。

[0064] 図10(a)～(f)は、電源回路41、駆動タイミング生成回路42、および画像データ信号転送回路43を設けた場合のノイズを例示するためのグラフ図である。

なお、図10(a)は電源ライン56におけるスイッチングノイズ(低周波ノイズ)を表している。図10(b)は、グラウンドライン55におけるスイッチングノイズ(低周波ノイズ)を表している。図10(c)は、グラウンドライン44における低周波ノイズの状態を表している。図10(d)は、制御処理部5側で発生したデジタルノイズや信号のスキューにより発生したノイズなどの高周波ノイズを表している。図10(e)は、信号処理部4側の信号ラインにおける高周波ノイズの状態を表している。図10(f)は、グラウンドライン44における合成されたノイズを表している。

[0065] 電源回路41を設ければ、信号処理部4のグラウンドライン44と、制御処理部5のグラウンドライン55を分離することができる。そのため、図10(c)に示すように、システム電源回路51において発生したスイッチングノイズ(低周波ノイズ)が、グラウンドライン44に侵入するのを抑制することができる。

[0066] またさらに、駆動タイミング生成回路42および画像データ信号転送回路43を設ければ、駆動制御回路52と駆動タイミング生成回路42の間は2本の信号ラインで接続することができ、読出し制御回路53と画像データ信号転送回路43の間も2本の信号ラインで接続することができる。そのため、図10(e)に示すように、制御処理部5側で発生した高周波ノイズが、信号処理部4側の信号ラインに侵入するのを抑制することができる。その結

果、図10(f)に示すように、グラウンドライン44を介して読出回路ROなどに侵入するノイズを大幅に低減させることができる。

[0067] 以上、本発明のいくつかの実施形態を例示したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更などを行うことができる。これら実施形態やその変形例は、発明の範囲や要旨に含まれるとともに、請求の範囲に記載された発明とその均等の範囲に含まれる。また、前述の各実施形態は、相互に組み合わせて実施することができる。

請求の範囲

[請求項1]

第1の方向に延びる複数の制御ラインと、前記第1の方向に交差する第2の方向に延びる複数のデータラインと、前記複数の制御ラインと前記複数のデータラインとにより画された複数の領域のそれぞれに設けられ、対応する前記制御ラインと対応する前記データラインとに電氣的に接続され、放射線を直接的またはシンチレータと協働して検出する検出部と、を有するアレイ基板と、

前記複数の制御ラインのそれぞれに電氣的に接続されたゲートドライバと、

複数の前記ゲートドライバのそれぞれに対してスタート信号とクロック信号とを生成し、生成した複数の前記スタート信号と複数の前記クロック信号とを第1のシリアルデータに変換する駆動制御回路と、

前記駆動制御回路と前記複数のゲートドライバとの間に電氣的に接続され、前記第1のシリアルデータを複数の前記スタート信号と複数の前記クロック信号とに復元し、前記復元されたスタート信号とクロック信号を対応する前記ゲートドライバに送信する駆動タイミング生成回路と、

前記複数のデータラインのそれぞれに電氣的に接続された読出回路と、

複数の前記読出回路のそれぞれからの画像データ信号を第2のシリアルデータに変換する画像データ信号転送回路と、

前記第2のシリアルデータを複数の前記画像データ信号に復元する読出し制御回路と、

を備えた放射線検出器。

[請求項2]

外部から供給された直流電圧を所定の直流電圧に変換するシステム電源回路と、

前記システム電源回路から供給された直流電圧を交流電圧に変換するDC-AC変換部と、

一次側が前記DC-AC変換部と電氣的に接続され、二次側が前記複数の読出回路と電氣的に接続されたトランスと、

前記トランスの二次側と前記複数の読出回路との間に電氣的に接続された整流部と、

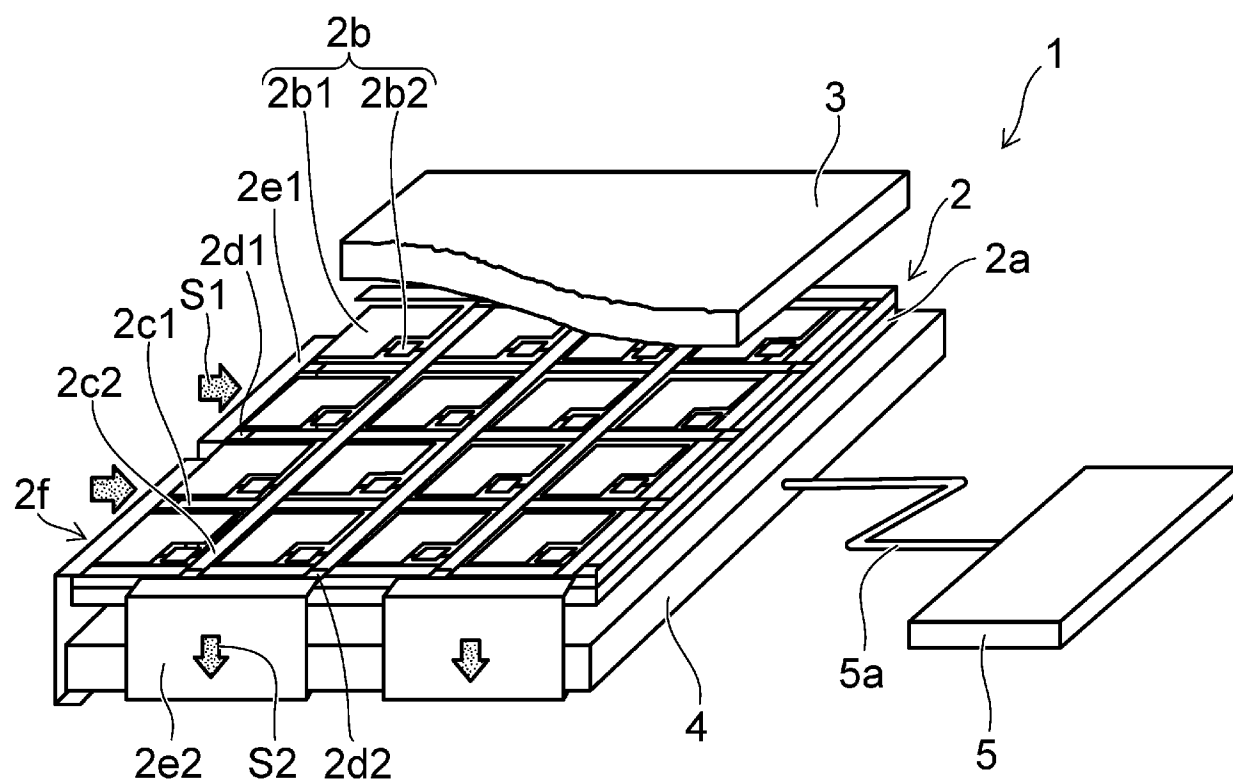
をさらに備えた請求項1記載の放射線検出器。

[請求項3] 前記駆動タイミング生成回路は、前記第1のシリアルデータを受信する側に第1のコンデンサを有している請求項1または2に記載の放射線検出器。

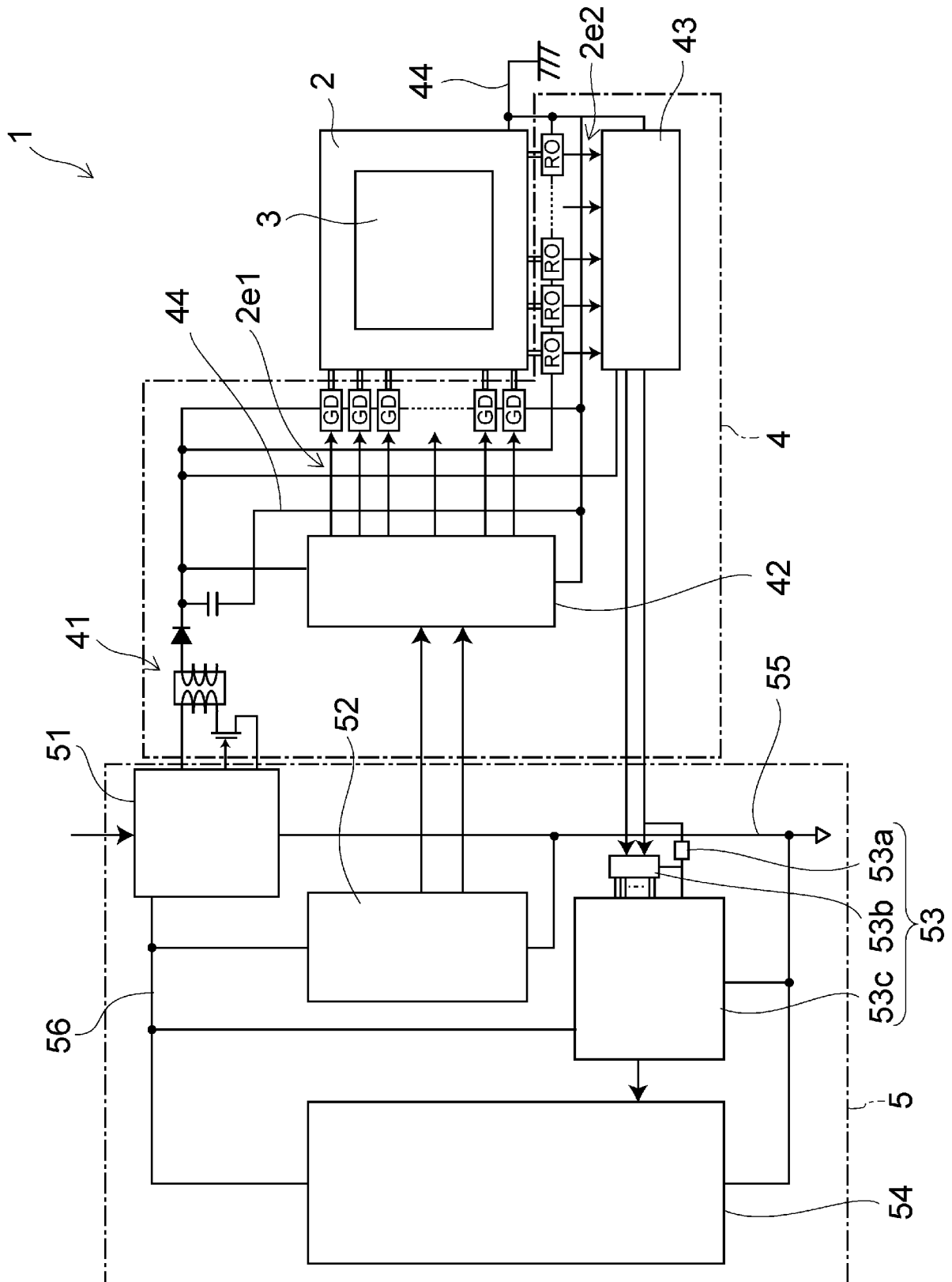
[請求項4] 前記画像データ信号転送回路は、前記第2のシリアルデータを送信する側に第2のコンデンサを有している請求項1～3のいずれか1つに記載の放射線検出器。

[請求項5] 前記整流部とグランドとの間に電氣的に接続された第3のコンデンサをさらに備えた請求項2～4のいずれか1つに記載の放射線検出器。

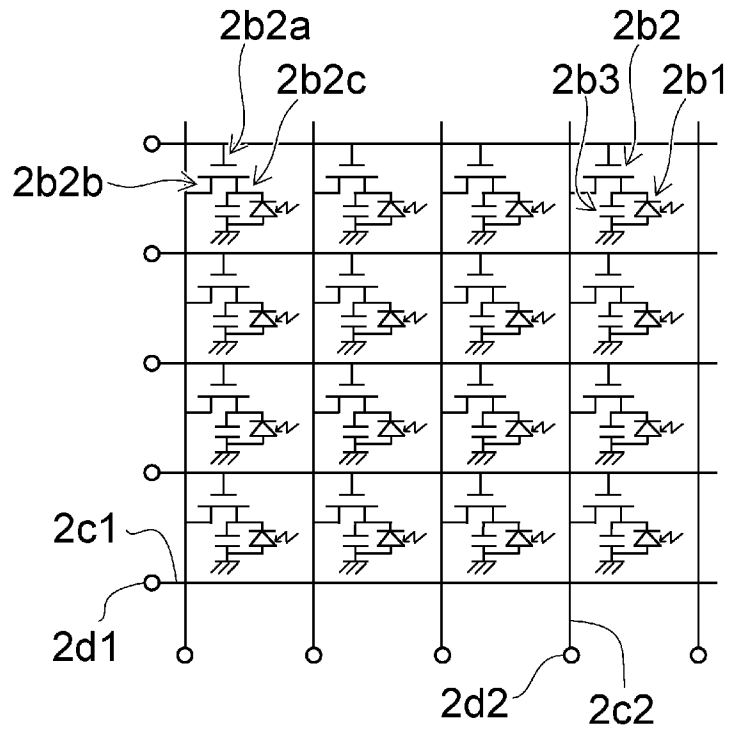
[図1]



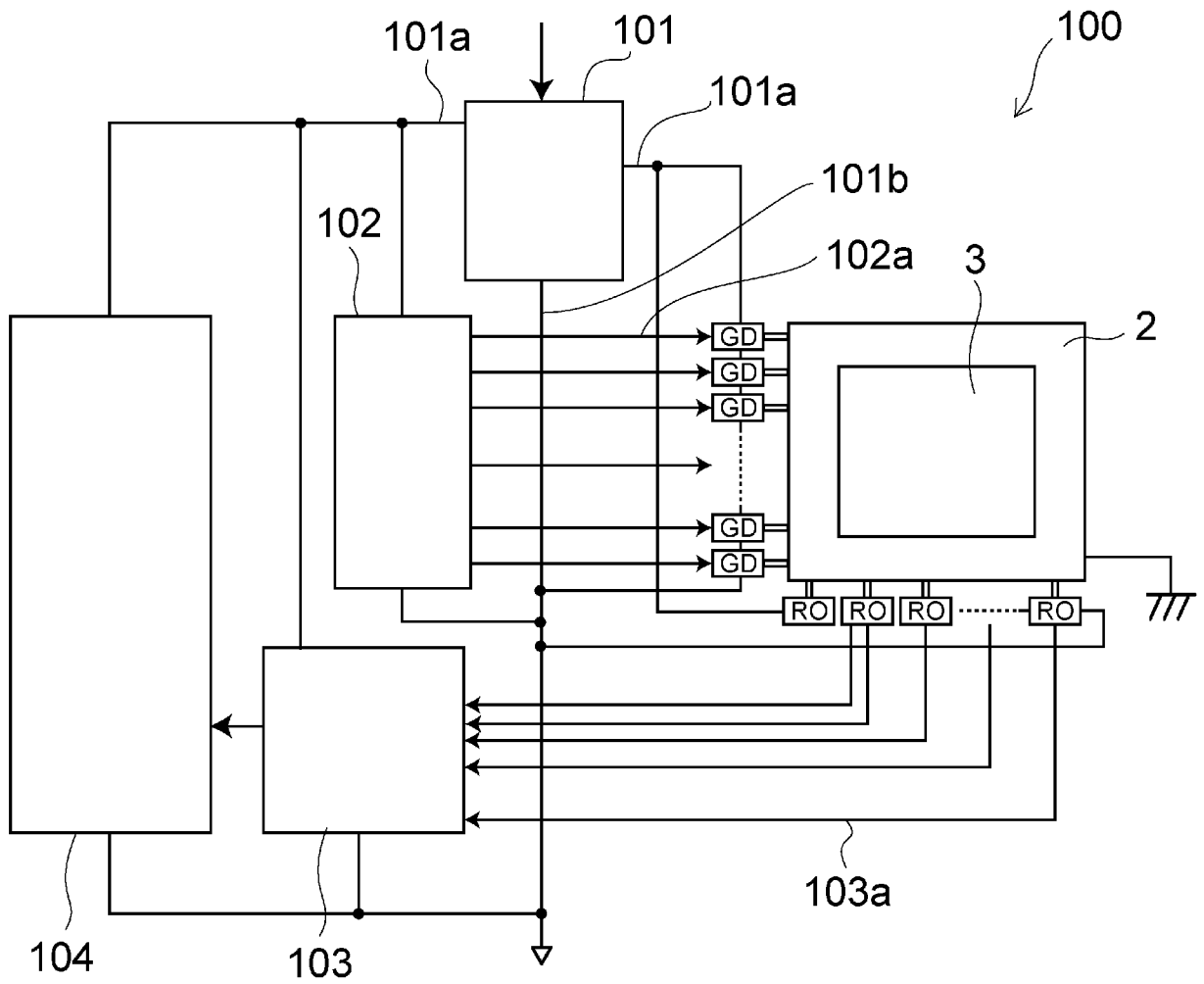
[図2]



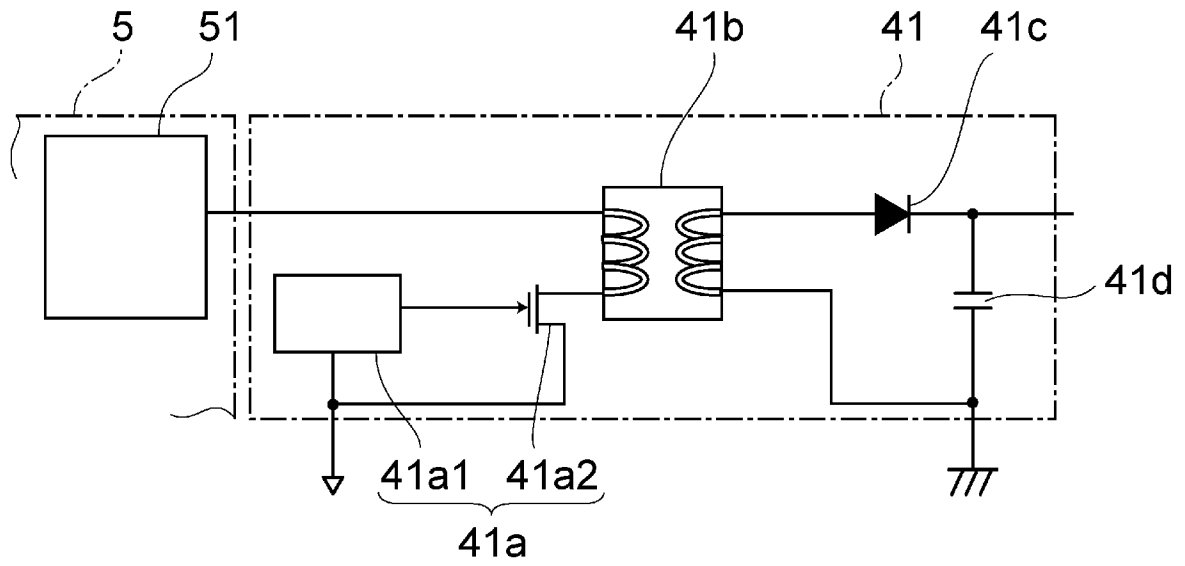
[図3]



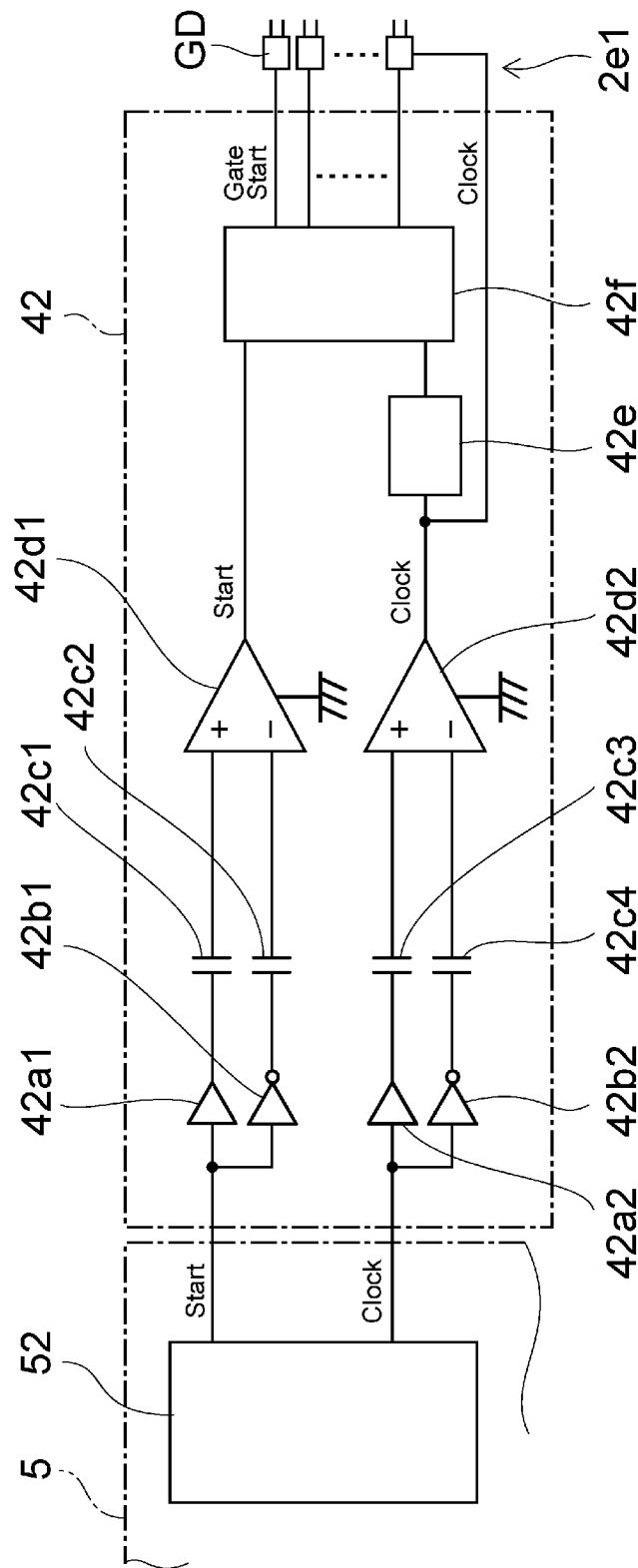
[図4]



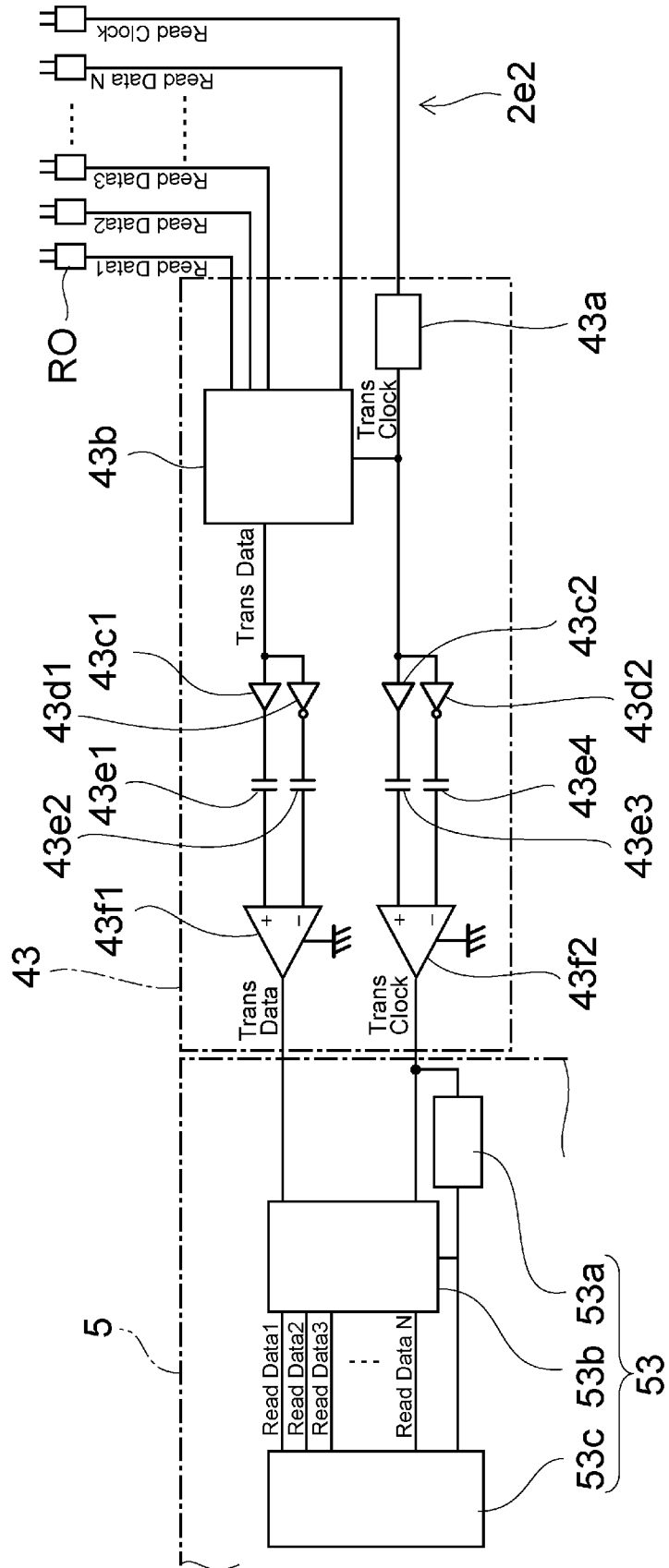
[図5]



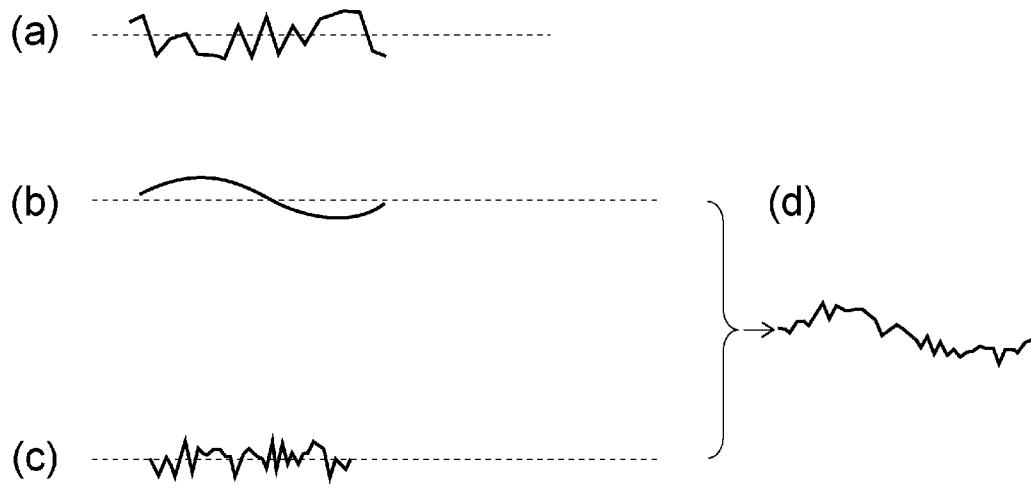
[図6]



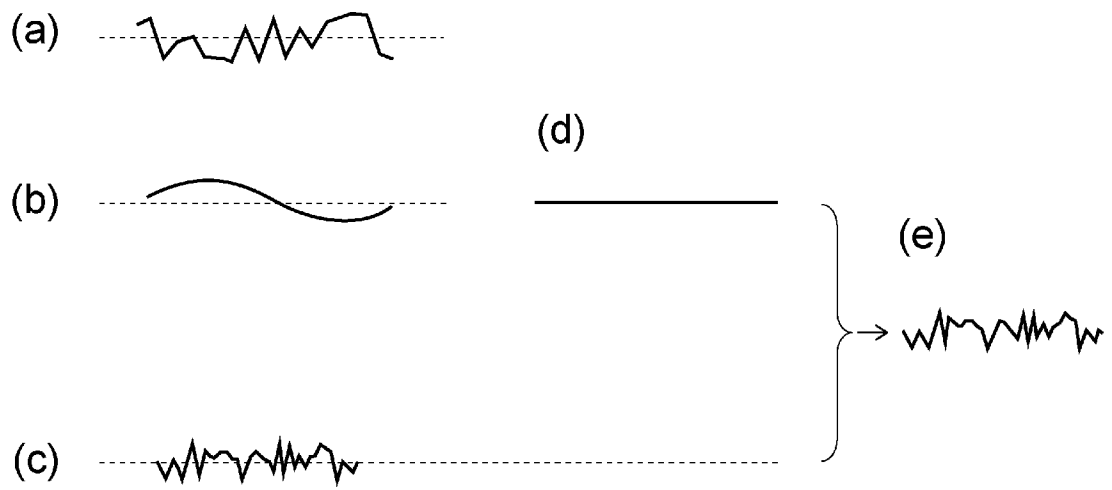
[図7]



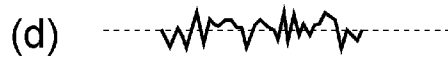
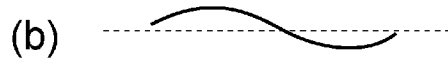
[図8]



[図9]



[図10]



(c) 

(e) 

(f) 



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/005653

A. CLASSIFICATION OF SUBJECT MATTER
H04N5/378(2011.01)i, G01T1/17(2006.01)i, G01T1/20(2006.01)i, G01T1/24(2006.01)i, H01L27/144(2006.01)i, H04N5/32(2006.01)i, H04N5/357(2011.01)i, H04N5/374(2011.01)i
 According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
 Minimum documentation searched (classification system followed by classification symbols)
 H04N5/378, G01T1/17, G01T1/20, G01T1/24, H01L27/144, H04N5/32, H04N5/357, H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2017
 Kokai Jitsuyo Shinan Koho 1971-2017 Toroku Jitsuyo Shinan Koho 1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-70168 A (Toshiba Corp.), 18 April 2013 (18.04.2013), paragraphs [0017] to [0021] (Family: none)	1-5
A	JP 2005-087254 A (Canon Inc.), 07 April 2005 (07.04.2005), paragraph [0052] & US 2005/0058252 A1 paragraph [0095] & EP 1515163 A2 & DE 602004022229 D & KR 10-2005-0027051 A & CN 1595291 A	1-5

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 27 April 2017 (27.04.17)	Date of mailing of the international search report 16 May 2017 (16.05.17)
---------------------------------------------------------------------------------------	------------------------------------------------------------------------------

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--------------------------------------------------------------------------------------------------------------------------	-----------------------------------------

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/005653

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2011/161988 A1 (Konica Minolta Medical & Graphic, Inc.), 29 December 2011 (29.12.2011), paragraph [0076] (Family: none)	1-5

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04N5/378(2011.01)i, G01T1/17(2006.01)i, G01T1/20(2006.01)i, G01T1/24(2006.01)i, H01L27/144(2006.01)i, H04N5/32(2006.01)i, H04N5/357(2011.01)i, H04N5/374(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04N5/378, G01T1/17, G01T1/20, G01T1/24, H01L27/144, H04N5/32, H04N5/357, H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-70168 A（株式会社東芝） 2013.04.18, 段落[0017]-[0021] (ファミリーなし)	1-5
A	JP 2005-087254 A（キヤノン株式会社） 2005.04.07, 段落[0052] & US 2005/0058252 A1, 段落[0095] & EP 1515163 A2 & DE 602004022229 D & KR 10-2005-0027051 A & CN 1595291 A	1-5

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

27.04.2017

国際調査報告の発送日

16.05.2017

国際調査機関の名称及びあて先
 日本国特許庁（ISA/J P）
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

粕谷 満成

電話番号 03-3581-1101 内線 3571

5V

5587

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2011/161988 A1 (コニカミノルタエムジー株式会社) 2011.12.29, 段落[0076] (ファミリーなし)	1-5