

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号  
特開2024-106984  
(P2024-106984A)

(43)公開日 令和6年8月8日(2024.8.8)

(51)国際特許分類  
H10N 60/00 (2023.01)

F I  
H10N 60/00  
H10N 60/00

テーマコード (参考)  
Z Z A A 4 M 1 1 3  
S

| 審査請求 未請求 請求項の数 20 O L (全19頁)       |                                                                         |
|------------------------------------|-------------------------------------------------------------------------|
| (21)出願番号 特願2024-10375(P2024-10375) | (71)出願人 390019839                                                       |
| (22)出願日 令和6年1月26日(2024.1.26)       | 三星電子株式会社                                                                |
| (31)優先権主張番号 10-2023-0011219        | Samsung Electronics Co., Ltd.                                           |
| (32)優先日 令和5年1月27日(2023.1.27)       | 大韓民国京畿道水原市靈通区三星路129                                                     |
| (33)優先権主張国・地域又は機関 韓国(KR)           | 129, Samsung-ro, Yeongtong-gu, Suwon-si, Gyeonggi-do, Republic of Korea |
|                                    | (74)代理人 100133400                                                       |
|                                    | 弁理士 阿部 達彦                                                               |
|                                    | (74)代理人 100110364                                                       |
|                                    | 弁理士 実広 信哉                                                               |
|                                    | (74)代理人 100154922                                                       |
|                                    | 最終頁に続く                                                                  |

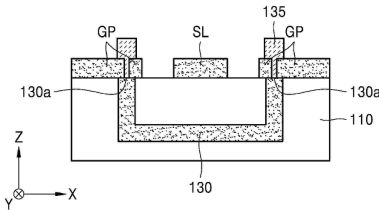
(54)【発明の名称】 キュービットチップ素子及びその製造方法

(57)【要約】

【課題】キュービットチップ素子及びその製造方法を提供する。

【解決手段】キュービットチップ素子は、基板；基板上に備えられた超伝導キュービット；基板上に備えられ、超伝導キュービットと電気的に連結された読出回路；を含む。読出回路は、基板の一面に形成された信号線(signal line)と、一面に信号線と離隔形成され、信号線に沿ってコプレーナ導波路を形成するパターンを有する接地プレートと、基板内部に埋め込まれ、信号線を横切る方向に、接地プレート上の2つの部分を連結する導電性ブリッジと、を含みうる。そのような導電性ブリッジは、工程初期段階で所望の形状に容易に形成されうる。

【選択図】 図4B



## 【特許請求の範囲】

## 【請求項 1】

基板と、  
前記基板上に備えられた超伝導キュービットと、  
前記基板上に備えられ、前記超伝導キュービットと電氣的に連結された読出回路と、を  
含み、  
前記読出回路は、  
前記基板の一面に形成された信号線と、  
前記一面に前記信号線と離隔形成されて前記信号線に沿ってコプレーナ導波路を形成する  
パターンを有する接地プレートと、  
前記基板内部に埋め込まれ、前記信号線を横切る方向に、前記接地プレート上の 2 つの  
部分を連結する導電性ブリッジと、を含む、キュービットチップ素子。

10

## 【請求項 2】

前記導電性ブリッジは、超伝導物質からなる、請求項 1 に記載のキュービットチップ素子。

## 【請求項 3】

前記導電性ブリッジと前記接地プレートは、直接電氣的にコンタクトされる、請求項 1  
に記載のキュービットチップ素子。

## 【請求項 4】

前記導電性ブリッジは、NbN、NbTiN、TiN または VN を含む、請求項 3 に記  
載のキュービットチップ素子。

20

## 【請求項 5】

前記導電性ブリッジと前記接地プレートは、オーミックコンタクト層を介して電氣的に  
連結される、請求項 1 に記載のキュービットチップ素子。

## 【請求項 6】

前記導電性ブリッジは、Al、Nb、Pb、 $\alpha$ -Ta または V を含む、請求項 5 に記載  
のキュービットチップ素子。

## 【請求項 7】

前記オーミックコンタクト層は、前記導電性ブリッジ及び前記接地プレートに接触する  
、請求項 5 に記載のキュービットチップ素子。

30

## 【請求項 8】

前記超伝導キュービットは、  
前記一面上に、互いに離隔配置された第 1 導電性パッドと第 2 導電性パッドと、  
前記第 1 導電性パッドと前記第 2 導電性パッドとの間に設けられたジョセフソン接合素  
子と、を含む、請求項 1 に記載のキュービットチップ素子。

## 【請求項 9】

前記信号線、接地プレート、導電性ブリッジ、第 1 導電性パッド及び第 2 導電性パッド  
は、同じ超伝導物質からなる、請求項 8 に記載のキュービットチップ素子。

## 【請求項 10】

両端部が基板の一面に露出され、残り部分は、前記基板内部に埋め込まれる導電性ブリ  
ッジを形成する段階と、

40

前記一面上に、前記両端部が接地プレートにコンタクトされるコプレーナ導波路を形成  
する段階と、

前記コプレーナ導波路と電氣的に連結されるジョセフソン接合素子を形成する段階と、  
を含む、キュービットチップ素子の製造方法。

## 【請求項 11】

前記コプレーナ導波路を形成する段階において、

前記接地プレートは、前記両端部に電氣的に直接接触されるように形成される、請求項  
10 に記載のキュービットチップ素子の製造方法。

## 【請求項 12】

50

前記導電性ブリッジは、NbN、NbTiN、TiNまたはVNを含む、請求項11に記載のキュービットチップ素子の製造方法。

【請求項13】

前記コプレーナ導波路を形成する段階において、

前記接地プレートは、前記両端部とオーミックコンタクト層を介して電氣的に連結されるように形成される、請求項10に記載のキュービットチップ素子の製造方法。

【請求項14】

前記コプレーナ導波路を形成する段階は、

前記両端部表面に存在する酸化物を除去する段階を含む、請求項13に記載のキュービットチップ素子の製造方法。

【請求項15】

前記導電性ブリッジは、Al、Nb、Pb、 $\alpha$ -TaまたはVを含む、請求項13に記載のキュービットチップ素子の製造方法。

【請求項16】

前記導電性ブリッジを形成する段階は、

前記基板をエッチングしてトレンチを形成する段階と、

前記トレンチ内部に超伝導物質層を蒸着する段階と、

前記超伝導物質層をエッチングして溝を形成する段階と、

前記溝内部に誘電体層を形成する段階と、を含む、請求項10に記載のキュービットチップ素子の製造方法。

【請求項17】

前記コプレーナ導波路を形成する段階において、

前記ジョセフソン接合素子の両側に連結される導電性パッドを形成する、請求項10に記載のキュービットチップ素子の製造方法。

【請求項18】

前記コプレーナ導波路と前記導電性ブリッジは、同じ超伝導物質からなる、請求項10に記載のキュービットチップ素子の製造方法。

【請求項19】

信号線と電氣的に連結されるジョセフソン接合を含む超伝導キュービットと、

前記信号線周囲に前記信号線と接触しないように配置され、前記超伝導キュービット周囲に前記超伝導キュービットと接触しないように配置された接地プレートと、

前記信号線を横切って、前記信号線に対して相対的に対向側に位置した前記接地プレートの第1部分と第2部分とを電氣的に連結するブリッジと、を含む、キュービットチップ素子。

【請求項20】

前記信号線は、前記超伝導キュービットからの信号をガイドする導波路を含み、

前記信号線は、前記信号線と前記ジョセフソン接合との間のアンテナパッドによって前記キュービットに連結される、請求項19に記載のキュービットチップ素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、キュービットチップ素子及びその製造方法に関する。

【背景技術】

【0002】

量子コンピュータは、データ処理を遂行するために、量子重畳(quantum superposition)及び量子もつれ(quantum entanglement)のような量子力学的現象を動作原理として使用する演算機械装置と定義することができる。量子力学的原理を用いて情報を保存する単位素子(あるいは、その情報自体)を量子ビット(quantum bit)またはキュービット(qubit)と称し、これは、量子コンピュータで情報の基本単位として使用される。

【0003】

量子コンピュータに対する関心が高まるにつれて、多様な方式のキュービット(qubit)に対する研究が進められてきた。キュービットは、光子キュービット、イオントラップキュービット、トポロジークュービット、超伝導キュービットなど多様な方式によって具現されうる。

【0004】

その中で、超伝導体を用いたキュービット(すなわち、超伝導キュービット)は、集積化された回路に製造しやすいという長所がある。超伝導キュービットを含むキュービットチップ素子は、ジョセフソン接合素子と共に多様なRF回路を含む。そのような回路は、CPW(coplanar waveguide)基盤の多様な共振器を含む。そのような構造において、CPWのスロットモード(slot mode)発生、各共振モード間にクロストークが発生する恐れがあり、それを防止するための設計及び工程方案が模索されている。

10

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明が解決しようとする技術的課題は、キュービットチップ素子及びその製造方法を提供することである。

【課題を解決するための手段】

【0006】

実施例によれば、基板；前記基板上に備えられた超伝導キュービット；前記基板上に備えられ、前記超伝導キュービットと電氣的に連結された読出回路；を含み、前記読出回路は、前記基板の一面に形成された信号線(signal line)と、前記一面に前記信号線と離隔形成されて前記信号線に沿ってコプレーナ導波路を形成するパターンを有する接地プレートと、前記基板内部に埋め込まれ、前記信号線を横切る方向に、前記接地プレート上の2つの部分を連結する導電性ブリッジと、含む、キュービットチップ素子が提供される。

20

【0007】

前記導電性ブリッジは、超伝導物質からなりうる。

【0008】

前記導電性ブリッジと前記接地プレートは、直接電氣的にコンタクトされうる。

【0009】

前記導電性ブリッジは、NbN、NbTiN、TiNまたはVNを含みうる。

30

【0010】

前記導電性ブリッジと前記接地プレートは、オーミックコンタクト層を介して電氣的に連結されうる。

【0011】

前記導電性ブリッジは、Al、Nb、Pb、 $\alpha$ -TaまたはVを含みうる。

【0012】

前記オーミックコンタクト層は、前記導電性ブリッジ及び前記接地プレートに接触しうる。

【0013】

前記超伝導キュービットは、前記一面上に、互いに離隔配置された第1導電性パッドと第2導電性パッド；及び前記第1導電性パッドと前記第2導電性パッドとの間に設けられたジョセフソン接合素子；を含みうる。

40

【0014】

前記信号線、接地プレート、導電性ブリッジ、第1導電性パッド及び第2導電性パッドは、同じ超伝導物質からなりうる。

【0015】

実施例によれば、両端部が基板の一面に露出され、残り部分は、前記基板内部に埋め込まれる導電性ブリッジを形成する段階；前記一面上に、前記両端部が接地プレートにコンタクトされるコプレーナ導波路を形成する段階；及び前記コプレーナ導波路と電氣的に連結されるジョセフソン接合素子を形成する段階；を含む、キュービットチップ素子の製造

50

方法が提供される。

【0016】

前記コプレーナ導波路を形成する段階において、前記接地プレートは、前記両端部に電氣的に直接接触されるように形成されうる。

【0017】

前記導電性ブリッジは、NbN、NbTiN、TiNまたはVNを含みうる。

【0018】

前記コプレーナ導波路を形成する段階において、前記接地プレートは、前記両端部とオーミックコンタクト層を介して電氣的に連結されるように形成されうる。

【0019】

前記コプレーナ導波路を形成する段階は、前記両端部表面に存在する酸化物を除去する段階を含みうる。

【0020】

前記導電性ブリッジは、Al、Nb、Pb、 $\alpha$ -TaまたはVを含みうる。

【0021】

前記導電性ブリッジを形成する段階は、前記基板をエッチングしてトレンチを形成する段階；前記トレンチ内部に超伝導物質層を蒸着する段階；前記超伝導物質層をエッチングして溝を形成する段階；及び前記溝内部に誘電体層を形成する段階；を含みうる。

【0022】

前記コプレーナ導波路を形成する段階において、前記ジョセフソン接合素子の両側に連結される導電性パッドを形成しうる。

【0023】

前記コプレーナ導波路と前記導電性ブリッジは、同じ超伝導物質からなりうる。

【0024】

実施例によれば、信号線と電氣的に連結されるジョセフソン接合(Josephson junction)を含む超伝導キュービット；前記信号線周囲に前記信号線と接触しないように配置され、前記超伝導キュービット周囲に前記超伝導キュービットと接触しないように配置された接地プレート；及び前記信号線を横切って、前記信号線に対して相対的に対向側に位置した前記接地プレートの第1部分と第2部分とを電氣的に連結するブリッジ；を含む、キュービットチップ素子が提供される。

【0025】

前記信号線は、前記超伝導キュービットからの信号をガイドする導波路を含み、前記信号線は、前記信号線と前記ジョセフソン接合との間のアンテナパッドによって前記キュービットに連結されうる。

【発明の効果】

【0026】

上述したキュービットチップ素子は、基板内部に埋め込まれた導電性ブリッジを含み、そのような構造の導電性ブリッジは、形状が調節される自由度が高く、これにより、良好な性能のキュービットチップ素子が具現されうる。

【0027】

上述したキュービットチップ素子の製造方法によれば、導電性ブリッジは、ジョセフソン接合素子やコプレーナ導波路を製造する工程以前に遂行され、よって、チップに損傷を与えず、所望の形状に容易に製造されうる。

【図面の簡単な説明】

【0028】

【図1】実施例によるキュービットチップ素子の概略的な構造を示す平面図である。

【図2】図1のキュービットチップ素子の等価回路を例示的に示す図面である。

【図3A】図1の一部を拡大した平面図である。

【図3B】図3AのB-B'断面図である。

【図4A】他の実施例によるキュービットチップ素子の一部を拡大した平面図である。

10

20

30

40

50

【図 4 B】図 4 A の B - B ' 断面図である。

【図 5 A】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 5 B】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 6 A】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 6 B】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 7 A】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 7 B】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 8 A】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 8 B】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 9 A】実施例によるキュービットチップ素子の製造方法を説明する図面である。

10

【図 9 B】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 10 A】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 10 B】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 11】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 12】実施例によるキュービットチップ素子の製造方法を説明する図面である。

【図 13 A】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

。

【図 13 B】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

。

【図 14 A】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

20

。

【図 14 B】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

。

【図 15 A】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

。

【図 15 B】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

。

【図 16 A】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

。

【図 16 B】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

30

。

【図 17 A】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

。

【図 17 B】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

。

【図 18 A】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

。

【図 18 B】他の実施例によるキュービットチップ素子の製造方法を説明する図面である

。

【発明を実施するための形態】

40

【0029】

以下、添付された図面を参照して実施例を詳細に説明する。説明される実施例は、ただ一例示に過ぎず、そのような実施例から多様な変形が可能である。以下の図面において同じ参照符号は、同じ構成要素を指称し、図面上において各構成要素の大きさは、説明の明瞭性と便宜上、誇張されてもいる。

【0030】

以下、「上部」や「上」という記載は、接触して直上にあるものだけでなく、非接触で上にあるものも含む。

【0031】

第 1、第 2 などの用語は、多様な構成要素を説明するのに使用されうるが、1 つの構成

50

要素を他の構成要素から区別する目的のみで使用される。そのような用語は、構成要素の物質または構造の相違を限定するものではない。

【0032】

単数形表現は、文脈上、明白に異なる意味で使用されない限り、複数の表現を含む。また、ある部分がある構成要素を「含む」とするとき、これは、特別に反対となる記載がない限り、他の構成要素を除外するものではなく、他の構成要素をさらに含むということを意味する。

【0033】

また、明細書に記載の「...部」、「モジュール」などの用語は、少なくとも1つの機能や動作を処理する単位を意味し、これは、ハードウェアまたはソフトウェアによって具現されるか、ハードウェアとソフトウェアとの組み合わせによっても具現される。

【0034】

「前記」の用語及びそれと類似した指示用語の使用は、単数及び複数いずれにも該当するものでもある。

【0035】

方法を構成する段階は、説明順に行わねばならないという明白な言及がなければ、適当な順序で行われる。また、全ての例示的な用語（例えば、「など」）の使用は、単に技術的思想を詳細に説明するためのものであって、請求項によって限定されない限り、そのような用語によって権利範囲が限定されるものではない。

【0036】

図1は、実施例によるキュービットチップ素子の概略的な構造を示す平面図であり、図2は、図1のキュービットチップ素子の等価回路を例示的に示す。

【0037】

キュービットチップ素子100は、超伝導キュービット140及び超伝導キュービット140と電氣的に連結された読出回路180を含む。超伝導キュービット140と読出回路180は、基板110上に形成されうる。図面では、1つの超伝導キュービット140を図示したが、これは便宜上の例示である。図1に例示された構造は、複数個設けられ、例えば、Y方向に沿って複数個が配列され、各読出回路180の一端が入出力ラインと連結されうる。

【0038】

基板110は、シリコン基板でもある。基板110は、シリコン基板以外にも、SOI(silicon on insulator)基板、サファイア基板、それ以外に多様な材質の絶縁基板でもある。

【0039】

超伝導キュービット140は、ジョセフソン接合(Josephson junction)を含みうる。超伝導キュービット140は、トランスモンキュービットでもある。トランスモンキュービットは、電荷ノイズに対する感度を低めるように、電荷エネルギーに対するジョセフソンエネルギーの比率を高く設計したキュービットを意味する。超伝導キュービット140は、ジョセフソン接合(Josephson junction)素子145を含みうる。ジョセフソン接合素子145は、対向する1対の超伝導物質層（図示せず）及びそれらの間に配置された非超伝導物質層（図示せず）、例えば、誘電膜を含みうる。または、ジョセフソン接合素子145は、対向する1対の超伝導物質パターン及び一対の超伝導物質パターンの間に挿入されたエアギャップを含みうる。クーパー対(Cooper Pairs)は、ジョセフソン接合をトンネリングすることができる。クーパー対は、超伝導物質パターン内部で電氣的抵抗を受けない電子対を意味する。クーパー対は、同じ量子状態を示し、同じ波動関数で表現されうる。

【0040】

超伝導キュービット140は、第1導電性パッド141と第2導電性パッド142とをさらに含み、ジョセフソン接合素子145は、第1導電性パッド141と第2導電性パッド142との間に配置されうる。第1導電性パッド141と第2導電性パッド142は、

10

20

30

40

50

ジョセフソン接合素子 145 に電気信号を印加し、ジョセフソン接合素子 145 からの電気信号を伝達するアンテナの役割が行える。第 1 導電性パッド 141 と第 2 導電性パッド 142 は、超伝導物質からなる。例えば、第 1 導電性パッド 141 と第 2 導電性パッド 142 は、アルミニウム (Al)、ニオブ (Nb)、インジウム (In)、 $\alpha$ -タンタル ( $\alpha$ -Ta)、チタン (Ti)、鉛 (Pb)、バナジウム (V) またはそれらの化合物を含み、例えば、NbN、NbTiN、TiN または VN を含む。ジョセフソン接合素子 145 の超伝導物質層も、そのような超伝導物質を含む。

【0041】

超伝導キュービット 140 の一端は、ゲート電極 (図示せず) と連結されうる。例えば、第 2 導電性パッド 142 は、ゲート信号が伝達されるコネクタと容量性結合されうる。ゲート電極から印加される電気信号によって超伝導キュービット 140 に保存されたエネルギー状態が変化されうる。

【0042】

超伝導キュービット 140 の他端は、読出回路 180 と連結されうる。例えば、第 1 導電性パッド 141 は、読出回路 180 の信号線 SL と容量性結合されうる。超伝導キュービット 140 のエネルギー状態は、読出回路 180 を通じて判読されうる。

【0043】

読出回路 180 は、コプレーナ導波路 (coplanar waveguide) 基盤の回路でもある。読出回路 180 をなすコプレーナ導波路 (coplanar waveguide) は、信号線 SL と接地プレート GP を含む。信号線 SL と接地プレート GP は、基板 110 上の同一面に形成される。接地プレート GP は、信号線 SL と離隔されるように対向するパターンを有する。接地プレート GP は、信号線 SL によって、すなわち、信号線 SL と接地プレート GP との離隔空間であるギャップ (gap) に沿って導波路が形成されるパターンを有する。

【0044】

図 2 に図示された等価回路 200 は、L-C 共振回路、ジョセフソン接合 JJ とキャパシタ  $C_j$  の並列連結構造を含む。L-C 共振回路にキャパシタ  $C_g$ 、キャパシタ  $C_c$  が連結されうる。キャパシタ  $C_j$  は、ジョセフソン接合素子 145 に連結された第 1 導電性パッド 141、第 2 導電性パッド 142 によるものである。インダクタ  $L_r$  及びキャパシタ  $C_r$  の並列連結は、信号線 SL 及びその周辺の接地プレート GP によるものであって、キャパシタ  $C_g$ 、キャパシタ  $C_c$  は、第 1 導電性パッド 141、第 2 導電性パッド 142 及び接地プレート GP との関係で抽出されうる。

【0045】

図 2 に図示された等価回路は、1 つの L-C 共振回路を含む形態に簡略化されて例示されたものであり、図 1 に図示された形状の信号線 SL と接地プレート GP は、直列連結された多数の L-C 共振回路で表現されうる。そのような構造において非対称構造のコプレーナ導波路 (coplanar waveguide) によるスロットモード (slot mode) が発生し、かつ、隣接する共振回路間にクロストークが発生しうる。

【0046】

実施例のキュービットチップ素子 100 の読出回路 180 は、基板 110 内部に埋め込まれた 1 つ以上の導電性ブリッジ (図示せず) を含む。導電性ブリッジは、信号線 SL を横切る方向に隣接する接地プレート GP の 2 つの部分を経電的に連結することができる。導電性ブリッジは、上述したクロストーク発生またはスロットモードの発生を抑制し、または個々の L-C 共振回路の共振周波数を調節することができる。導電性ブリッジは、所望の細部性能により、適切な位置及び個数で備えられうる。導電性ブリッジは、例えば、数個ないし数十個備えられうる。

【0047】

実施例のキュービットチップ素子 100 において信号線 SL、接地プレート GP、導電性ブリッジ、第 1 導電性パッド 141 及び第 2 導電性パッド 142 は、それぞれ超伝導物質を含み、いずれも同じ超伝導物質からなる。そのような要素は、製造過程において、同じ工程段階で形成されうる。但し、それに限定されるものではない。

10

20

30

40

50



## 【0048】

図3Aは、図1の一部を拡大した平面図であり、図3Bは、図3AのB-B'断面図である。

## 【0049】

導電性ブリッジ120は、基板110内部に埋め込まれ、信号線SLを横切る方向に、例えば、Y方向に沿って延びた信号線SLを横切る方向に、接地プレートGP上の2つの部分を連結しうる。

## 【0050】

図3Aは、図1の読出回路180上の任意の領域であるAを例示したものであり、図3AのB-B'線は、領域A内の任意の位置に例示されたものである。図1に表示した領域Aは、読出回路180上の他の位置に変更され、図3Aに示す領域のうち、任意の位置に導電性ブリッジ120が形成されうる。導電性ブリッジ120の位置及び個数は、多様である。

10

## 【0051】

導電性ブリッジ120は、超伝導物質からなる。導電性ブリッジ120は、例えば、アルミニウム(Al)、ニオブ(Nb)、インジウム(In)、 $\alpha$ -タンタル( $\alpha$ -Ta)、チタン(Ti)、鉛(Pb)、バナジウム(V)またはそれらの化合物を含み、例えば、NbN、NbTiN、TiNまたはVNを含みうる。

## 【0052】

導電性ブリッジ120と接地プレートGPは、電氣的に直接コンタクトされるように配置されうる。図示されたように、導電性ブリッジ120の両端部120aは、接地プレートGPと直接接触されうる。そのような構造は、導電性ブリッジ120に使用される超伝導物質が、その製造過程で表面酸化が起こらないか、表面酸化による導電性低下が少ない場合に選択されうる。そのような超伝導物質として、例えば、NbN、NbTiN、TiNまたはVNが使用されうる。

20

## 【0053】

比較例において、そのような導電性ブリッジ120が備えられず、実施例と異なって、ワイヤボンディング(wire bonding)やエアブリッジ(air-bridge)形態に接地-接地(ground-ground)連結されうる。ワイヤボンディング方式は、例えば、アルミニウムワイヤを使用して、信号(Signal)ライン周辺の接地(Ground)両側をつなぐ形態にボンディング(bonding)する方式である。そのようなボンディング作業は、ワイヤボンダー(wire bonder)を活用した手作業で進められ、一般的に、完成されたキュービットサンプルをPCBにマウンティングする最後の段階で進められ、キュービットが損傷される恐れがある。また、キュービット数が多くなる複雑な構造において手作業自体の難易度は、非常に大きくもなる。エアブリッジ(air bridge)方式は、信号線(Signal line)を除いた両接地(ground)を連結するために、誘電体物質でバッファ層を形成し、接地(ground)部分にコンタクト可能なようにパターニングし、その上にメタルを蒸着する方式である。信号線(Signal line)上にフローティングしているブリッジ形態の構造物が、工程の最後の段階で製造される。それに伴うエッチング工程においてジョセフソン素子の膜部分が損傷され、または追加されるクリーニング工程によって、エアブリッジや他の構造に損傷が発生しうる。そのようなセンシティブな工程によって、エアブリッジの厚さや幅を調節するのに限界があり、所望しないキャパシタンス(capacitance)やインダクタンス(inductance)が追加されうる。エアブリッジを使用した場合、キュービットの性能を示すQファクター(Q-factor)がむしろ低くなる結果も報告されている。

30

40

## 【0054】

実施例によれば、導電性ブリッジ120は、工程の初期段階で容易に製造されうる。例えば、ジョセフソン接合素子145の形成前に、そして、コプレーナ導波路をなす信号線SL、接地プレートGPの形成前に、基板110内に埋め込まれるように導電性ブリッジ120が製造されうる。したがって、上述した損傷や性能低下の恐れがない。また、導電

50

性ブリッジ120の厚さや幅、例えば、Z方向の厚さ、Y方向の幅を具現する自由度が非常に高い。導電性ブリッジ120の厚さは、数十 $\mu\text{m}$ 以上になり、例えば、20 $\mu\text{m}$ 以上、30 $\mu\text{m}$ 以上、50 $\mu\text{m}$ 以上でもあり、100 $\mu\text{m}$ 以下または80 $\mu\text{m}$ 以下にもなる。導電性ブリッジ120の幅、すなわち、信号線SLが延びた方向への幅も数十 $\mu\text{m}$ 以上、数百 $\mu\text{m}$ 以上など、所望の程度に自由に形成されうる。

【0055】

図4Aは、他の実施例によるキュービットチップ素子の一部を拡大した平面図であって、図1に表示したA領域に対応し、図4Bは、図4AのB-B'断面図である。

【0056】

図4A及び図4Bは、図3A及び図3Bと比較するとき、導電性ブリッジ130の両端部130aが接地プレートGPにコンタクトされる構造において差がある。

【0057】

導電性ブリッジ130と接地プレートGPは、オーミックコンタクト層135を介して電氣的に接触されうる。導電性ブリッジ130の端部130aに隣接した部分で、接地プレートGPは、端部130aを完全に覆わず、一部を露出させる形態のパターンを有する。オーミックコンタクト層135が露出された端部130aを覆いながら、接地プレートGP上に延設される。

【0058】

そのような構造は、導電性ブリッジ130に使用される超伝導物質が製造工程中に表面酸化がよく起こる物質である場合に選択されうる。例えば、導電性ブリッジ130は、Al、Nb、Pb、 $\alpha$ -TaまたはVを含みうる。接地プレートGPの形成前に基板110表面に露出される端部130aの表面が酸化され、その上に接地プレートGPを形成する場合、接地プレートGPとの電氣的接触がよくなされない恐れがある。したがって、端部130aを露出させるパターンで接地プレートGPを形成した後、表面酸化物を除去する追加工程がさらに遂行された後、オーミックコンタクト層135が形成されうる。

【0059】

図3Bで例示した構造及び図4Bで例示した構造は、それぞれ導電性ブリッジ120、130に含まれる超伝導物質によって区分して説明したが、例示された物質と構造に限定されるものではない。例えば、図3Bのような構造に使用可能な超伝導物質であっても、電氣的接触により有利になるように、必要によって、図4Bのような構造が選択されうる。

【0060】

図5Aないし図12は、実施例によるキュービットチップ素子の製造方法を説明する図面である。

【0061】

まず、図5Aと図5Bのように、基板111を準備する。基板111は、シリコン基板でもあり、その他の多様な絶縁基板でもある。すなわち、基板111上に半導体工程によってコプレーナ導波路、超伝導キュービット、読出回路などの製造が可能な多様な材質の基板が使用されうる。

【0062】

次いで、図6A及び図6Bのように、基板111に複数のトレンチTRを形成する。図示されたトレンチTRの個数や間隔、大きさは、例示的なものである。例えば、複数のトレンチTRは、位置によって、互いに異なる幅、すなわち、Y方向の幅を有しうる。

【0063】

トレンチTRは、所望の幅、長さ、深さを有するように形成され、そのために、フォトリソグラフィ(photolithography)工程及びエッチング(etching)工程が使用されうる。トレンチTRの幅、長さ、深さは、製造しようとする導電性ブリッジの幅、長さ、厚さを考慮して決定する。トレンチTRの深さは、数十 $\mu\text{m}$ でもある。トレンチTRの深さは、ほぼ100 $\mu\text{m}$ であり、またはそれ以上でもある。

【0064】

トレンチTRを形成した後、トレンチTRの内部底面を平坦化する工程を経る。例えば、CMP(chemical mechanical polishing)工程が遂行され、次のクリーニング(cleaning)工程が遂行されうる。

【0065】

図7A及び図7Bを参照すれば、トレンチTR内部に超伝導物質層122が形成されうる。超伝導物質層122は、先立って例示した超伝導物質が蒸着されて形成されうる。超伝導物質層122には、先立って例示した超伝導物質のうち、表面酸化がよく起こらない超伝導物質が使用されうる。超伝導物質層122は、図示されたように、基板111表面に至る高さに形成されうる。但し、図示された形態は、例示的であり、超伝導物質層122の厚さは、製造しようとする導電性ブリッジの厚さ以上に形成されれば、十分である。

10

【0066】

図8A及び図8Bを参照すれば、超伝導物質層122がエッチングされ、導電性ブリッジ120が形成される。エッチング過程で、溝GRが形成されうる。

【0067】

図9A及び図9Bを参照すれば、溝GR内に誘電物質層115が形成される。誘電物質層115を形成した後、その表面が基板111表面と平坦になるように平坦化工程がさらに遂行されうる。誘電物質層115と基板111とを合わせて基板110と称されうる。このように、導電性ブリッジ120の端部120aが基板110の表面に露出され、導電性ブリッジ120の残り部分、すなわち、端部120aを除いた全体は、基板110内部に埋め込まれた構造が形成されうる。

20

【0068】

図10A及び図10Bを参照すれば、基板110上に超伝導物質層127を形成する。超伝導物質層127は、コプレーナ導波路(coplanar waveguide)、すなわち、接地プレートGPと信号線SLを形成するパターンを有する。導電性ブリッジ120に使用された超伝導物質は、表面酸化がよく起こらない物質であり、すなわち、端部120aの表面状態が良好であり、導電性ブリッジ120の端部120aと接地プレートGPは、電気的によく接触される状態に形成されうる。

【0069】

図11は、図10A、図10Bの工程で超伝導物質層127が有するパターンを示す。超伝導物質層127が有するパターンは、コプレーナ導波路基盤の読出回路180をなす接地プレートGP、信号線SLを形成するだけではなく、超伝導キュービットのアンテナをなす第1、第2導電性パッド141、142を形成しうる。

30

【0070】

次いで、図12のように、ジョセフソン接合素子145を製造する工程が遂行された後、超伝導キュービット140及び読出回路180を備えるキュービットチップ素子100が完成されうる。

【0071】

図13Aないし図18Bは、他の実施例によるキュービットチップ素子の製造方法を説明する図面である。

【0072】

本実施例の製造方法は、製造される導電性ブリッジに使用される超伝導物質によって、導電性ブリッジと接地プレートとのコンタクト構造に差がある場合に係わるものである。図5Aないし図12で説明した製造方法と差がある部分を主に説明する。

40

【0073】

図13A及び図13Bを参照すれば、図6A及び図6Bのように形成されたトレンチTR内部に超伝導物質層132が形成される。

【0074】

超伝導物質層132は、アルミニウムを含む。超伝導物質層132は、その他の他の超伝導物質からなり、例えば、表面酸化がよく起こる超伝導物質からなる。

【0075】

50

図 1 4 A 及び図 1 4 B を参照すれば、超伝導物質層 1 3 2 が所望の所定厚さになるようにエッチングされ、導電性ブリッジ 1 3 0 が形成されうる。

【0076】

図 1 5 A 及び図 1 5 B を参照すれば、導電性ブリッジ 1 3 0 上に誘電物質層 1 1 5 が形成される。誘電物質層 1 1 5 は、基板 1 1 1 の表面と平行に平坦化されうる。誘電物質層 1 1 5 と基板 1 1 1 とを合わせて基板 1 1 0 と称する。

【0077】

そのような工程において、導電性ブリッジ 1 3 0 の外部に露出された端部 1 3 0 b は、酸化されうる。すなわち、端部 1 3 0 b の導電性状態は、導電性ブリッジ 1 3 0 と異なるので、オーミックコンタクトのための追加工程が遂行されうる。

【0078】

図 1 6 A 及び図 1 6 B を参照すれば、基板 1 1 0 上に超伝導物質層 1 3 7 が形成される。超伝導物質層 1 3 7 が有するパターンは、信号線 S L、接地プレート G P をなすパターンであり、但し、導電性ブリッジ 1 3 0 の端部 1 3 0 b の一部を露出させるウィンドウ W W を有するパターンである。その部分を除いた残り部分の超伝導物質層 1 3 7 パターンは、例えば、図 1 1 に例示した信号線 S L、接地プレート G P、第 1、第 2 導電性パッド 1 4 1、1 4 2 を含むパターンでもある。次いで、そのようなウィンドウ W W を介して端部 1 3 0 b の酸化物を除去する工程が遂行されうる。例えば、アルゴンミリング (Ar milling) 工程が使用されうる。

【0079】

図 1 7 A 及び図 1 7 B に図示された導電性ブリッジ 1 3 0 の端部 1 3 0 a は、表面酸化物が除去された形態である。

【0080】

次いで、図 1 8 A 及び図 1 8 B を参照すれば、ウィンドウ W W 内部を介して端部 1 3 0 a と接触しながら、接地プレート G P 上に延びるオーミックコンタクト層 1 3 8 を形成する。オーミックコンタクト層 1 3 8 は、接地プレート G P のような超伝導物質からなるが、但し、それに限定されない。そのようにオーミックコンタクト層 1 3 8 を介して導電性ブリッジ 1 3 0 と接地プレート G P とが電氣的に接触される構造が形成されうる。

【0081】

一方、導電性ブリッジ 1 3 0 の端部 1 3 0 a を露出するウィンドウ W W の細部形状によってオーミックコンタクト層 1 3 8 が接地プレート G P と接する形状は、図 4 A のような形態、またはその他の形態に変形されうる。

【0082】

上述したキュービットチップ素子及びその製造方法は、図面に図示された実施例を参照して説明されたが、それらは、一例示に過ぎず、当該分野で通常の知識を有する者であれば、それから多様な変形及び均等な他の実施例が可能であるという点を理解するであろう。したがって、開示された実施例は、限定的な観点ではなく、説明的な観点で考慮されねばならない。本明細書の範囲は、前述した説明ではなく、特許請求の範囲に示されており、それと同等な範囲内にあるあらゆる相違点は含まれていると解釈されねばならない。

【符号の説明】

【0083】

1 0 0          キュービットチップ素子  
1 1 0、1 1 1          基板  
1 2 0、1 3 0          導電性ブリッジ  
1 2 2、1 2 7、1 3 2、1 2 7          超伝導物質層  
1 3 5、1 3 8          オーミックコンタクト層  
1 4 0          超伝導キュービット  
1 4 1、1 4 2          第 1、第 2 導電性パッド  
1 4 5          ジョセフソン接合素子  
1 8 0          読出回路

10

20

30

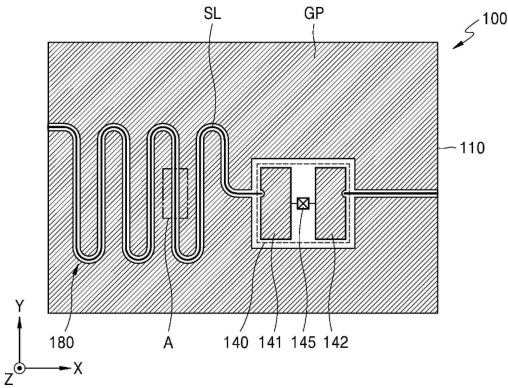
40

50

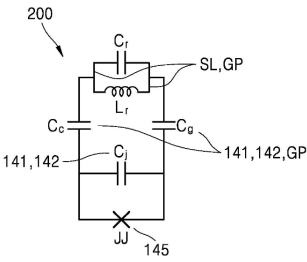
S L 信号線  
G P 接地プレート

【図面】

【図 1】

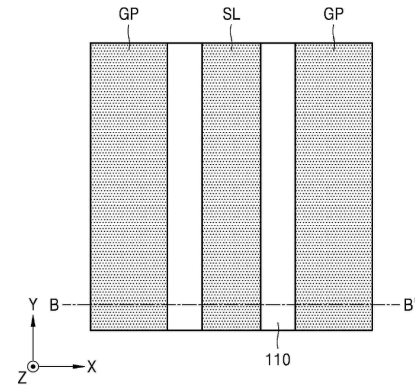


【図 2】

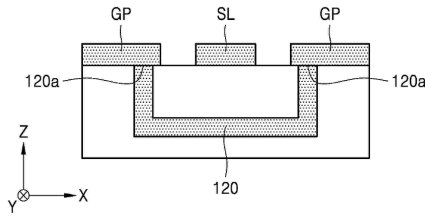


10

【図 3 A】



【図 3 B】



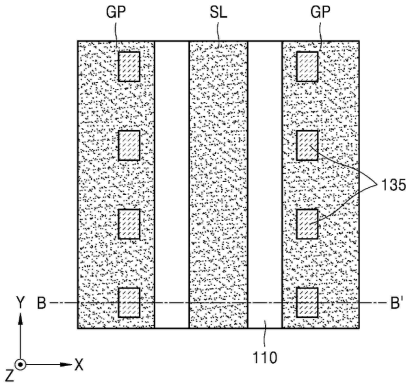
20

30

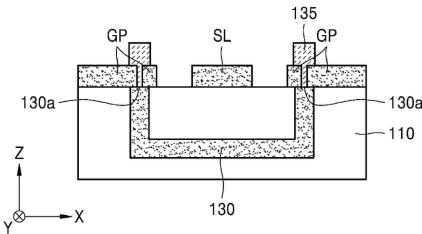
40

50

【図 4 A】

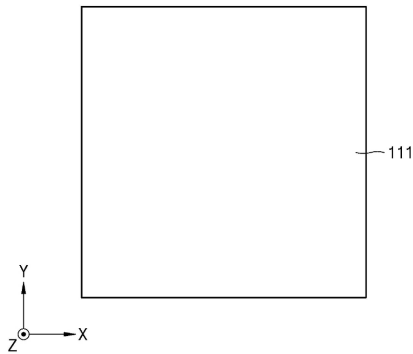


【図 4 B】

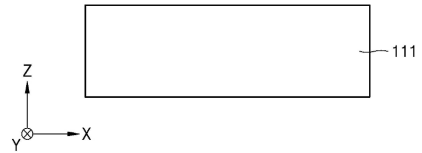


10

【図 5 A】

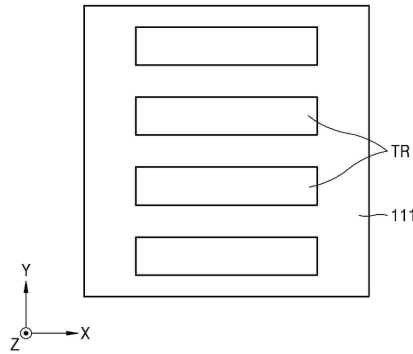


【図 5 B】

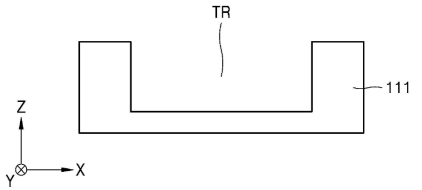


20

【図 6 A】



【図 6 B】

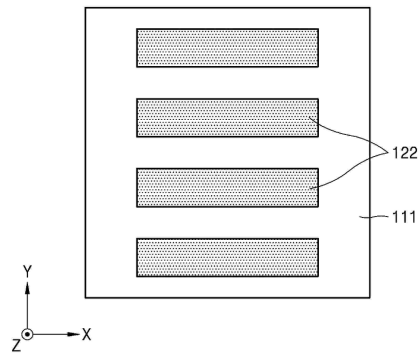


30

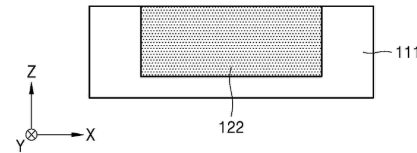
40

50

【図 7 A】

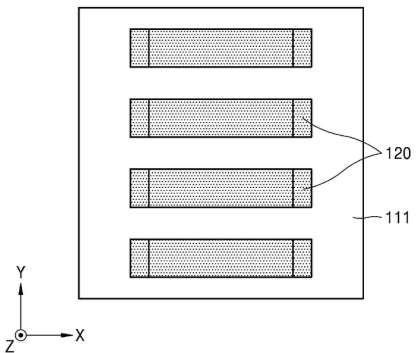


【図 7 B】

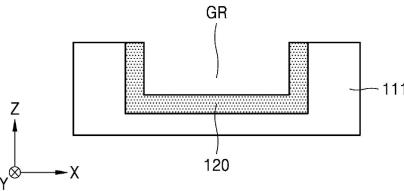


10

【図 8 A】

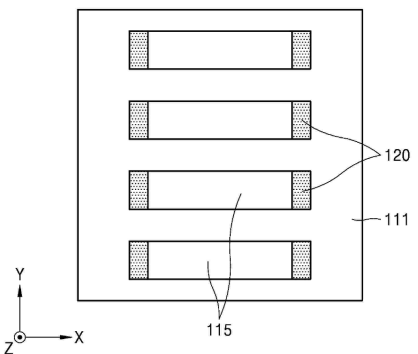


【図 8 B】

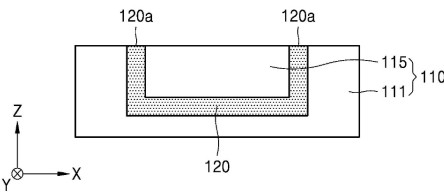


20

【図 9 A】



【図 9 B】

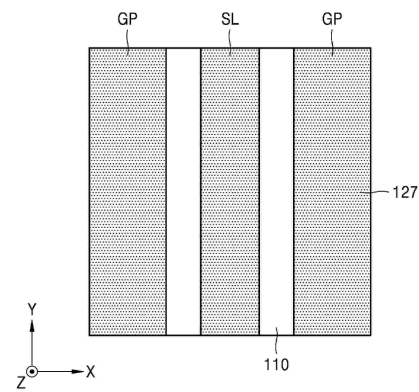


30

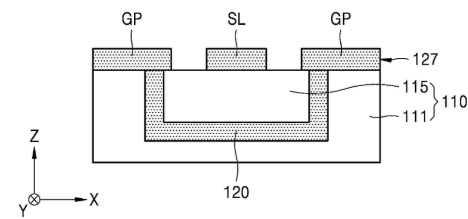
40

50

【図 1 0 A】

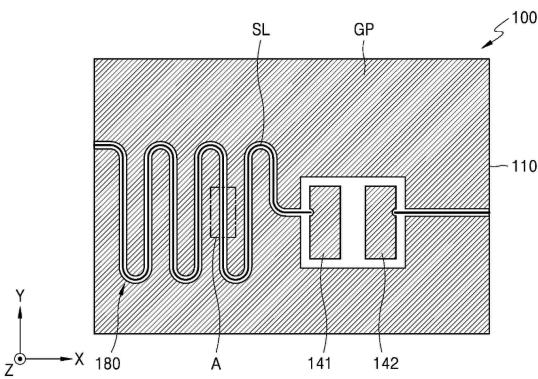


【図 1 0 B】

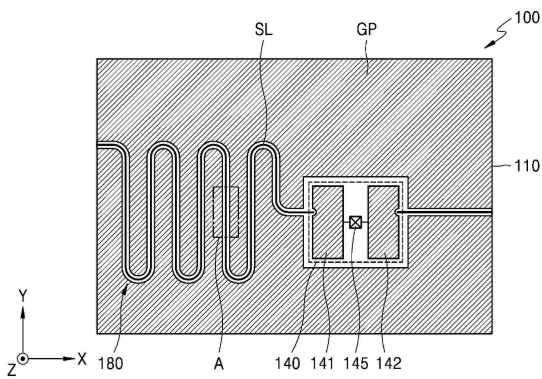


10

【図 1 1】

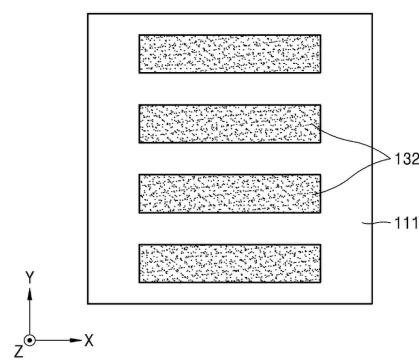


【図 1 2】

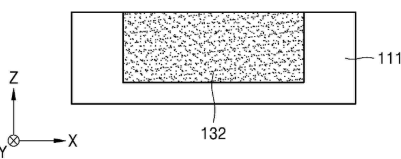


20

【図 1 3 A】



【図 1 3 B】



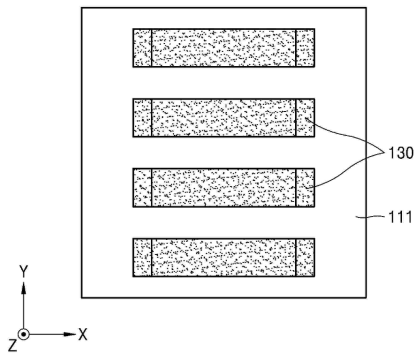
30

40

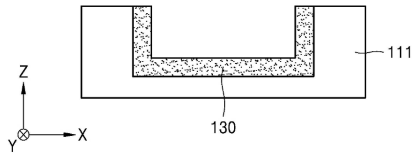
50



【図 1 4 A】

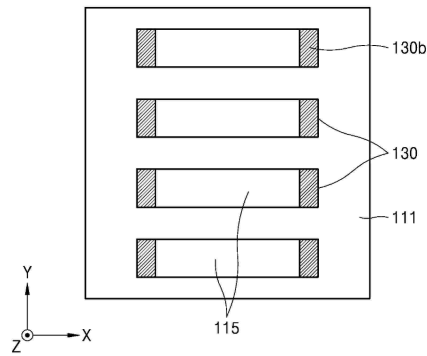


【図 1 4 B】

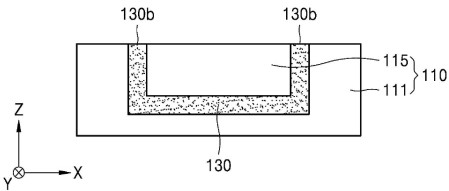


10

【図 1 5 A】

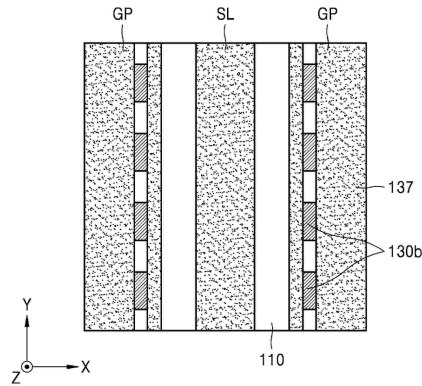


【図 1 5 B】

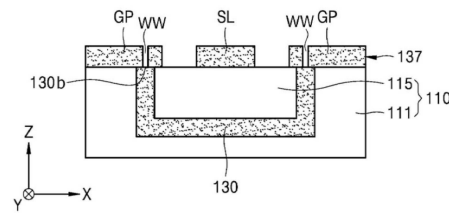


20

【図 1 6 A】



【図 1 6 B】

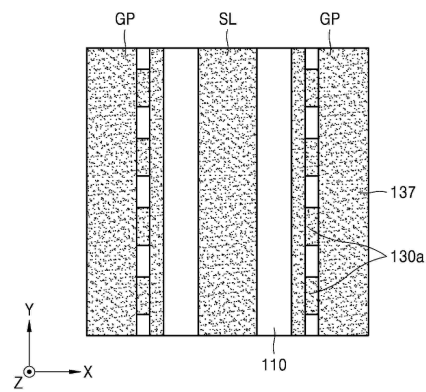


30

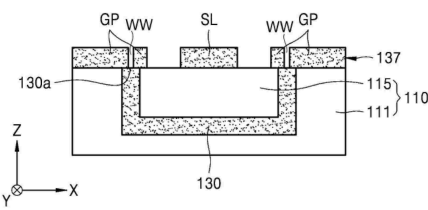
40

50

【図 1 7 A】

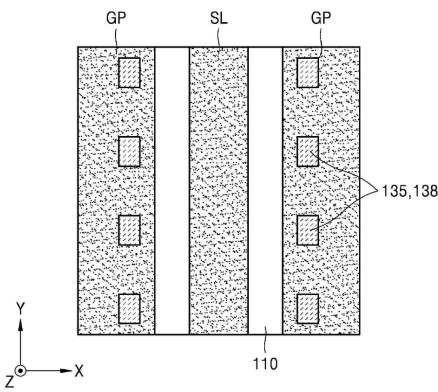


【図 1 7 B】

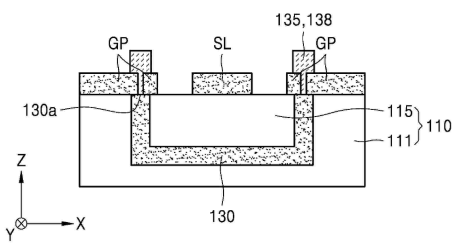


10

【図 1 8 A】



【図 1 8 B】



20

30

40

50

フロントページの続き

弁理士 崔 允辰  
(72)発明者 李 載▲ヒョン▼  
大韓民国京畿道水原市靈通區三星路 1 3 0 三星綜合技術院内  
(72)発明者 姜 眞顯  
大韓民国京畿道水原市靈通區三星路 1 3 0 三星綜合技術院内  
(72)発明者 田 仁秀  
大韓民国京畿道水原市靈通區三星路 1 3 0 三星綜合技術院内  
(72)発明者 申 宰浩  
大韓民国京畿道水原市靈通區三星路 1 3 0 三星綜合技術院内  
F ターム (参考) 4M113 AC45 AC50 AD42 AD44 CA12 CA13 CA14 CA16 CA17 CA18