



(21)申请号 201210411307.1

(22)申请日 2012.10.12

(65)同一申请的已公布的文献号

申请公布号 CN 103067670 A

(43)申请公布日 2013.04.24

(30)优先权数据

2011-230128 2011.10.19 JP

(73)专利权人 索尼半导体解决方案公司

地址 日本神奈川县

(72)发明人 千田满 南祐一郎

(74)专利代理机构 北京信慧永光知识产权代理

有限责任公司 11290

代理人 陈桂香 褚海英

(51)Int.Cl.

H04N 5/357(2011.01)

H04N 5/369(2011.01)

H04N 5/32(2006.01)

(56)对比文件

CN 102081481 A, 2011.06.01,

CN 102081481 A, 2011.06.01,

US 2008/0211954 A1, 2008.09.04,

CN 101064786 A, 2007.10.31,

US 005872596 A, 1999.02.16,

审查员 石婷婷

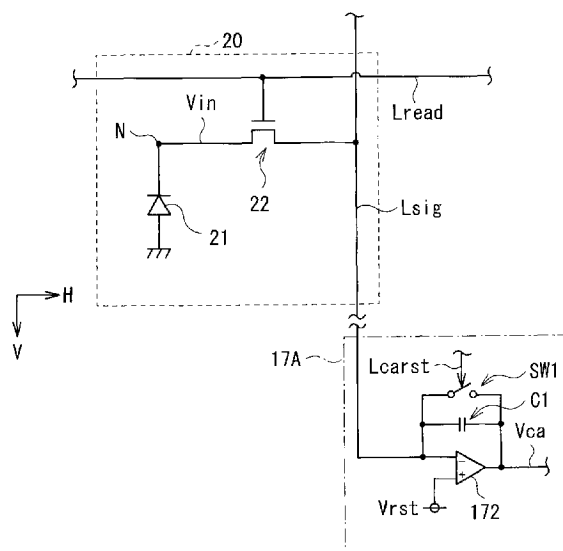
权利要求书2页 说明书19页 附图31页

(54)发明名称

图像拍摄单元和图像拍摄显示系统

(57)摘要

公开了图像拍摄单元和图像拍摄显示系统。图像拍摄单元包括：图像拍摄部，该图像拍摄部具有多个像素，每个像素包括光电转换器；以及驱动部，该驱动部执行每个像素中存储的信号电荷的读取驱动和重置驱动。驱动部包括将所读取的信号电荷转换成电压的电荷放大器电路，驱动部在一个帧时段期间中间歇地执行重置驱动多次，并且驱动部通过利用电荷放大器电路中的电荷放大器的反馈或虚短路来执行一个帧时段内的每个重置驱动。



1. 一种图像拍摄单元,包括:

图像拍摄部,该图像拍摄部具有多个像素,每个像素包括光电转换器;以及
驱动部,该驱动部执行每个所述像素中存储的信号电荷的读取驱动和重置驱动,其中
所述驱动部包括将所读取的信号电荷转换成电压的电荷放大器电路,
所述驱动部在一个帧时段期间中间歇地执行所述重置驱动多次,并且

所述驱动部通过利用所述电荷放大器电路中的电荷放大器的反馈或虚短路来执行所述一个帧时段内的每个重置驱动,

其中,所述电荷放大器电路包括:

电荷放大器,该电荷放大器在输入侧具有第一端子和第二端子,所述第一端子连接到
每个所述像素的信号线,并且所述第二端子被维持在重置电势;

第一电容性器件,该第一电容性器件并联连接在所述电荷放大器的输入侧的第一端子
和所述电荷放大器的输出侧的端子之间;以及

第一开关,该第一开关与所述电荷放大器和所述第一电容性器件并联连接,

其中,所述电荷放大器电路还包括:

第二电容性器件,该第二电容性器件并联连接在所述电荷放大器的输入侧的第一端子
和所述电荷放大器的输出侧的端子之间;以及

第二开关,该第二开关与所述第二电容性器件串联连接,

其中,所述驱动部在所述像素的曝光操作中将所述第一开关维持在接通状态中并且将
所述第二开关维持在关断状态中,并且

所述驱动部在所述读取驱动中将所述第一开关和第二开关两者维持在关断状态中。

2. 根据权利要求1所述的图像拍摄单元,其中,所述驱动部通过将所述第一开关维持在
接通状态中来执行利用反馈的重置驱动。

3. 根据权利要求1所述的图像拍摄单元,其中,所述驱动部通过将所述第一开关维持在
关断状态中来执行利用虚短路的重置驱动。

4. 根据权利要求1所述的图像拍摄单元,其中,所述驱动部通过将所述第一开关维持在
接通状态中并且将所述第二开关维持在关断状态中来执行利用反馈的重置驱动。

5. 根据权利要求1所述的图像拍摄单元,其中,所述驱动部通过将所述第一开关维持在
关断状态中并且将所述第二开关维持在接通状态中来执行利用虚短路的重置驱动。

6. 根据权利要求1所述的图像拍摄单元,其中,所述驱动部通过将所述第一开关和第二
开关两者维持在关断状态中来伴随所述读取驱动执行第一次重置驱动。

7. 根据权利要求1所述的图像拍摄单元,其中,所述第二电容性器件具有比所述第一电
容性器件的电容量大的电容量。

8. 根据权利要求1所述的图像拍摄单元,其中,利用所述虚短路的重置驱动是在所述电
荷放大器电路能够读取信号电荷的状态中执行的。

9. 根据权利要求1所述的图像拍摄单元,其中,所述光电转换器包括PIN光电二极管或
MIS传感器。

10. 根据权利要求1所述的图像拍摄单元,其中,所述图像拍摄部生成基于入射的放射
线的电信号。

11. 根据权利要求10所述的图像拍摄单元,其中,所述图像拍摄部在所述光电转换器上

包括波长转换层,该波长转换层将所述放射线的波长转换成所述光电转换器的灵敏范围内的波长。

12.根据权利要求11所述的图像拍摄单元,其中,所述放射线是X射线。

13.根据权利要求1所述的图像拍摄单元,其中

每个所述像素还包括晶体管,并且

所述晶体管包括由非晶硅、多晶硅、微晶硅或氧化物半导体构成的半导体层。

14.一种图像拍摄显示系统,包括图像拍摄单元和显示单元,该显示单元执行基于由此图像拍摄单元获得的图像信号的图像显示,该图像拍摄单元是权利要求1-13中任一项所述的图像拍摄单元。

图像拍摄单元和图像拍摄显示系统

技术领域

[0001] 本公开涉及具有光电转换器的图像拍摄单元以及设有这样的图像拍摄单元的图像拍摄显示系统。

背景技术

[0002] 作为具有内置在每个像素(图像拍摄像素)中的光电转换器的图像拍摄单元,已提出了各种类型的单元。这种具有光电转换器的图像拍摄单元的示例包括所谓的光学触摸面板和放射线图像拍摄单元(参见例如2011-135561号日本未实审专利申请公布)。

发明内容

[0003] 在如上所述的图像拍摄单元可,一般地,图像拍摄数据是通过对多个像素执行信号电荷读取驱动和重置驱动来获得的。然而,存在这样的缺点,即由于此重置驱动,在输出信号中发生噪声,从而劣化了拍摄图像的质量。

[0004] 希望提供一种能够实现更高质量的拍摄图像的图像拍摄单元和具有这样的图像拍摄单元的图像拍摄显示系统。

[0005] 根据本公开的一个实施例,提供了一种图像拍摄单元,包括:图像拍摄部,该图像拍摄部具有多个像素,每个像素包括光电转换器;以及驱动部,该驱动部执行每个像素中存储的信号电荷的读取驱动和重置驱动。驱动部包括将所读取的信号电荷转换成电压的电荷放大器电路。另外,驱动部在一个帧时段期间间歇地执行重置驱动多次。此外,驱动部通过利用电荷放大器电路中的电荷放大器的反馈或虚短路(imaginary short)来执行一个帧时段内的每个重置驱动。

[0006] 根据本公开的一个实施例,提供了一种图像拍摄显示系统,其包括图像拍摄单元和显示单元,该显示单元执行基于由此图像拍摄单元获得的图像信号的图像显示。该图像拍摄单元包括:图像拍摄部,该图像拍摄部具有多个像素,每个像素包括光电转换器;以及驱动部,该驱动部执行每个像素中存储的信号电荷的读取驱动和重置驱动。驱动部包括将所读取的信号电荷转换成电压的电荷放大器电路,驱动部在一个帧时段期间间歇地执行重置驱动多次,并且驱动部通过利用电荷放大器电路中的电荷放大器的反馈或虚短路来执行一个帧时段内的每个重置驱动。

[0007] 在根据本公开的上述实施例的图像拍摄单元和图像拍摄显示系统中,在图像拍摄部的每个像素中执行基于入射光的光电转换,并且执行信号电荷的读取驱动和重置驱动。从而,获得基于入射光的拍摄图像。驱动部包括将所读取的信号电荷转换成电压的电荷放大器电路。驱动部在一个帧时段期间间歇地执行重置驱动多次,并且通过利用电荷放大器电路中的反馈或虚短路来执行每个重置驱动。从而,可以减小由于读取后的信号电荷的残留引起的噪声。

[0008] 根据本公开的上述实施例中的图像拍摄单元和图像拍摄显示系统,图像拍摄部的每个像素包括光电转换器,并且驱动部执行从每个像素得到的信号电荷的读取驱动和重置

驱动。从而,获得基于入射光的拍摄图像。驱动部包括将所读取的信号电荷转换成电压的电荷放大器电路。驱动部在一个帧时段期间间歇地执行重置驱动多次,并且通过利用电荷放大器电路中的反馈或虚短路来执行每个重置驱动。这使得可以减小由于读取后的信号电荷的残留而产生的噪声。因此,可实现拍摄图像的更高质量。

[0009] 要理解,以上概括描述和以下详细描述都是示例性的,并且旨在提供对要求保护的技术的进一步说明。

附图说明

[0010] 附图被包括来提供对本公开的进一步理解,并且被并入在本说明书中并构成本说明书的一部分。附图图示了实施例并且与说明书一起用于描述本技术的原理。

[0011] 图1是图示根据本公开的第一实施例的图像拍摄单元的整体配置示例的框图。

[0012] 图2是图示图1中所示的图像拍摄部的示意性配置示例的示意图。

[0013] 图3是图示图1中所示的像素电路和电荷放大器电路中的每一个的详细配置示例的电路图。

[0014] 图4是图示图1中所示的行扫描部的详细配置示例的框图。

[0015] 图5A和图5B是各自图示图4中所示的缓冲器电路的配置示例的电路图。

[0016] 图6是图示图1中所示的列选择部的详细配置示例的框图。

[0017] 图7A和7B分别是图示在曝光时段中的操作状态的示例的电路图和图示在读取/第一重置时段中的操作状态的示例的电路图。

[0018] 图8A和8B分别是用于描述在具有横向型结构的PIN光电二极管中的存储状态和消耗状态的示意图。

[0019] 图9是图示具有纵向型结构的PIN光电二极管的示例的截面示意图。

[0020] 图10A和10B是用于描述信号电荷残留的机制的特性图。

[0021] 图11A和11B是图示从读取/第一重置时段起逝去的时间与衰退电流(Decay current)之间的关系的示例的特性图。

[0022] 图12是用于描述残留电荷量与衰退电流之间的关系特性图。

[0023] 图13是用于描述电荷分布现象(电荷注入)的电路图。

[0024] 图14是用于描述根据实施例的线顺次图像拍摄操作的概要的定时图。

[0025] 图15的部分(A)至部分(F)是图示用于描述线顺次图像拍摄操作的细节的定时波形的图。

[0026] 图16的部分(A)至部分(E)是图示图15中所示的定时波形的一部分的放大图。

[0027] 图17的部分(A)至部分(E)是图示根据实施例的线顺次图像拍摄操作的另一示例中的定时波形的图。

[0028] 图18的部分(A)至部分(E)是图示根据实施例的线顺次图像拍摄操作的另一示例中的定时波形的图。

[0029] 图19的部分(A)至部分(D)是图示用于描述对于一条线的图像拍摄操作的定时波形的图。

[0030] 图20A和20B是各自图示第二重置时段中的操作状态的示例的电路图。

[0031] 图21是用于描述由第二重置操作减少的残留电荷的量的特性图。

[0032] 图22是图示根据本公开的第二实施例的像素电路和电荷放大器电路中的每一个的配置的电路图。

[0033] 图23是图示第二实施例的曝光时段中的操作状态的示例的电路图。

[0034] 图24是图示第二实施例的读取/第一重置时段中的操作状态的示例的电路图。

[0035] 图25是图示第二实施例的第二重置时段中的操作状态的示例(使用反馈)的电路图。

[0036] 图26是图示第二实施例的第二重置时段中的操作状态的另一示例(使用虚短路)的电路图。

[0037] 图27是图示根据修改1的像素电路和电荷放大器电路中的每一个的配置的电路图。

[0038] 图28是图示修改1的曝光时段中的操作状态的示例的电路图。

[0039] 图29是图示修改1的读取/第一重置时段中的操作状态的示例的电路图。

[0040] 图30是图示修改1的第二重置时段中的操作状态的示例的电路图。

[0041] 图31是图示根据修改2的像素电路和电荷放大器电路中的每一个的配置的电路图。

[0042] 图32是图示根据修改3的像素电路和电荷放大器电路中的每一个的配置的电路图。

[0043] 图33A和33B分别是图示根据修改4的图像拍摄部的示意性配置的示意图和根据修改5的图像拍摄部的示意性配置的示意图。

[0044] 图34是图示根据应用例的图像拍摄显示系统的示意性配置的示意图。

具体实施方式

[0045] 将参考附图详细描述本公开的实施例。注意将按以下顺序提供描述。

[0046] 1. 第一实施例(利用电荷放大器电路的反馈或虚短路执行重置驱动的图像拍摄单元的示例)

[0047] 2. 第二实施例(电荷放大器电路的电容器容量在第一重置操作和第二重置操作之间可变的示例)

[0048] 3. 修改1(电荷放大器电路的另一示例)

[0049] 4. 修改2(无源像素电路的另一示例)

[0050] 5. 修改3(无源像素电路的另一示例)

[0051] 6. 修改4和5(基于放射线执行图像拍摄的图像拍摄部的每个示例)

[0052] 7. 应用例(应用到图像拍摄显示系统的示例)

[0053] [第一实施例]

[0054] [图像拍摄单元1的整体配置]

[0055] 图1图示了根据本公开的第一实施例的图像拍摄单元(图像拍摄单元1)的整体方框配置。图像拍摄单元1基于入射光(图像拍摄光)读取关于对象的信息(拍摄对象的图像)。图像拍摄单元1包括图像拍摄部11、行扫描部13、A/D转换部14、列扫描部15以及系统控制部16。其中,行扫描部13、A/D转换部14、列扫描部15和系统控制部16对应于本公开中的“驱动部”的具体但非限制性示例。此外,在本实施例中,此“驱动部”的A/D转换部14(后文详细描

述的列选择部17)包括本公开中的“电荷放大器电路”(后文将描述的电荷放大器电路17A)。

[0056] (图像拍摄部11)

[0057] 图像拍摄部11响应于入射光(图像拍摄光)生成电信号。在此图像拍摄部11中,按行和列(矩阵)二维布置像素(图像拍摄像素、单位像素)20。每个像素20包括光电转换器(后文描述的光电转换器21)。该光电转换器生成具有与图像拍摄光的量相对应的量的光电荷,并且将光电荷存储在其内部。注意,如图1中所示,以下将通过把图像拍摄部11中的水平方向(行方向)称为“H”方向并且把垂直方向(列方向)称为“V”方向来提供描述。

[0058] 图2图示了图像拍摄部11的示意性配置示例。图像拍摄部11包括光电转换层111,其中对每个像素20布置了光电转换器21。在光电转换层111中,执行基于入射于其上的图像拍摄光 L_{in} 的光电转换(即,从图像拍摄光 L_{in} 到信号电荷的转换),如图中所示。

[0059] 图3图示了像素20的电路配置(所谓的无源电路配置)的示例以及A/D转换部14(列选择部17)中的电荷放大器电路(电荷放大器电路17A)。此无源像素20设有一个光电转换器21和一个晶体管22。另外,沿着H方向延伸的读取控制线 L_{read} 和沿着V方向延伸的信号线 L_{sig} 连接到此像素20。

[0060] 光电转换器21例如是正-本征-负(PIN)光电二极管或金属-绝缘体-半导体(MIS)传感器。如上所述,光电转换器21生成具有与入射光(图像拍摄光 L_{in})的量相对应的量的信号电荷。注意,这里,此光电转换器21的阴极连接到存储节点N。

[0061] 晶体管22是通过响应于通过读取控制线 L_{read} 提供来的行扫描信号进入接通状态来将由光电转换器21获得的信号电荷(输入电压 V_{in})输出到信号线 L_{sig} 的晶体管(读取晶体管)。这里,晶体管22是利用N沟道型(N型)场效应晶体管(FET)构成的。或者,晶体管22可利用P沟道型(P型)FET等等构成。另外,晶体管22是例如利用诸如非晶硅、微晶硅和多晶硅(多晶硅)之类的硅系半导体构成的。或者,晶体管22可利用诸如铟镓锌氧化物(InGaZnO)和氧化锌(ZnO)之类的氧化物半导体构成。在像素20的电路配置中,晶体管22的栅极连接到读取控制线 L_{read} ,源极连接到例如信号线 L_{sig} ,并且漏极通过存储节点N连接到例如光电转换器21的阴极。此外,光电转换器21的阳极连接到地(接地)。

[0062] (行扫描部13)

[0063] 行扫描部13被配置为包括例如后文描述的移位寄存器电路、预定的逻辑电路等等。行扫描部13是在图像拍摄部11中逐行(对于每条水平线)执行像素20的驱动(即线顺次驱动)的像素驱动部(行扫描电路)。具体而言,行扫描部13通过例如线顺次扫描执行后文描述的诸如读取操作和重置操作之类的图像拍摄操作。注意,此线顺次扫描是通过经由读取控制线 L_{read} 向每个像素20提供上述的行扫描信号来执行的。

[0064] 图4图示了行扫描部13的方框配置示例。行扫描部13包括沿着V方向延伸的多个单位电路130。注意,这里,图中所示的连接到四个单位电路130的八条读取控制线 L_{read} 从最上方起顺次由 $L_{read}(1)$ 至 $L_{read}(8)$ 指示。

[0065] 每个单位电路130包括多列(在这里是两列)的移位寄存器电路(在图中为了方便起见由“S/R”指示,下同)131和132。每个单位电路130还包括四个AND电路133A至133D、两个OR电路134A和134B以及两个缓冲器电路135A和135B。

[0066] 移位寄存器电路131基于从系统控制部16提供来的启动脉冲 $VST1$ 和时钟信号 $CLK1$ 生成脉冲信号。该脉冲信号对于作为整体的多个单位电路130在V方向上顺次移位。类似地,

移位寄存器电路132基于从系统控制部16提供来的启动脉冲VST2和时钟信号CLK2生成脉冲信号,并且此脉冲信号对于作为整体的多个单位电路130在V方向上顺次移位。移位寄存器电路131和132是对应于后文所述的重置驱动要被执行的次数(例如两次)提供的(即,对应于重置驱动要被执行的次数,移位寄存器电路131和132被提供了两列)。换言之,例如,移位寄存器电路131生成用于第一重置驱动的脉冲信号,并且移位寄存器电路132生成用于第二重置驱动的脉冲信号。

[0067] 用于控制(规定)从移位寄存器电路131和132中的每一个输出的每个脉冲信号(每个输出信号)的有效时段的四个使能信号EN1至EN4分别被输入到AND电路133A至133D中。具体而言,在AND电路133A中,从移位寄存器电路132输出的脉冲信号被输入到一个输入端子中,并且使能信号EN1被输入到另一输入端子中。在AND电路133B中,从移位寄存器电路131输出的脉冲信号被输入到一个输入端子中,并且使能信号EN2被输入到另一输入端子中。在AND电路133C中,从移位寄存器电路132输出的脉冲信号被输入到一个输入端子中,并且使能信号EN3被输入到另一输入端子中。在AND电路133D中,从移位寄存器电路131输出的脉冲信号被输入到一个输入端子中,并且使能信号EN4被输入到另一输入端子中。

[0068] OR电路134A生成来自AND电路133A的输出信号和来自AND电路133B的输出信号的逻辑和信号(OR信号)。类似地,OR电路134B生成来自AND电路133C的输出信号和来自AND电路133D的输出信号的逻辑和信号。这样,来自移位寄存器电路131和132的输出信号(脉冲信号)的逻辑和信号被AND电路133A至133D和OR电路134A和134B生成,同时每个输出信号的有效时段被控制。从而,规定了多次执行后文所述的重置驱动时的驱动定时等等。

[0069] 缓冲器电路135A对来自OR电路134A的输出信号(脉冲信号)具有作为缓冲器的功能,并且缓冲器电路135B对来自OR电路134B的输出信号具有作为缓冲器的功能。被缓冲器电路135A和135B缓冲后的脉冲信号(行扫描信号)通过读取控制线Lread被输出到图像拍摄部11中的每个像素20。

[0070] 注意,作为施加到读取控制线Lread的电压脉冲,通常使用可在两个电平之间(在高侧的接通电势和低侧的关断电势之间)变化的二值脉冲。然而,通过采用以下电路配置,可以使用可在三个电平(高侧的两个电平和低侧的一个电平)之间变化的三值脉冲。例如,通过采用例如如图5A中所示的使用开关(开关SW31和SW32)的电路配置,可以实现这种三值切换。具体而言,将开关SW31和SW32设在缓冲器电路135A(135B)的高侧,并且通过将开关SW31保持在接通状态中并且使开关SW32保持在关断状态中来将高侧电压改变到电势Von1。另一方面,通过将开关SW31保持在关断状态中并且将开关SW32保持在接通状态中来将高侧电压改变到电势Von2。或者,如图5B中所示,在图像拍摄单元1的外部形成二值电压脉冲(Von1和Von2),并且可将其用作高侧电压。(A/D转换器14)

[0071] A/D转换部14包括多个列选择部17,其中每个列选择部17是对每多条(在这里是四条)信号线Lsig提供的。A/D转换部14基于通过信号线Lsig输入的信号电压(信号电荷)执行A/D转换(模拟到数字转换)。从而,由数字信号形成的输出数据Dout(即图像拍摄信号)被生成并输出到外部。

[0072] 每个列选择部17例如包括如图3和图6中所示的电荷放大器电路17A、采样保持(S/H)电路173、复用器电路(选择电路)174以及A/D转换器175。复用器电路174包括四个开关SW2。其中,对每条信号线Lsig提供电荷放大器电路17A。对每个列选择部17提供复用器电路

174和A/D转换器175。

[0073] (电荷放大器电路17A)

[0074] 电荷放大器电路17A例如包括电荷放大器172、电容性器件(电容器、反馈电容性器件)C1和开关SW1。电荷放大器172将从信号线Lsig读取的信号电荷转换成电压(即,执行Q-V转换)。在此电荷放大器172中,信号线Lsig的一端连接到负侧(-侧)的输入端子,并且预定的重置电压Vrst被输入到正侧(+侧)的输入端子中。在电荷放大器172的输出端子和电荷放大器172的负侧的输入端子之间,通过包括电容性器件C1和开关SW1的并联连接电路建立反馈连接。换言之,电容性器件C1的一个端子连接到电荷放大器172的负侧的输入端子,并且电容性器件C1的另一端子连接到电荷放大器172的输出端子。类似地,开关SW1的一个端子连接到电荷放大器172的负侧的输入端子,并且开关SW1的另一端子连接到电荷放大器172的输出端子。注意,此开关SW1的接通/关断状态是由从系统控制部16通过放大器重置控制线Lcarst提供来的控制信号(放大器重置控制信号)来控制的。

[0075] S/H电路173被部署在电荷放大器172和复用器电路174(开关SW2)之间,并且被提供来临时保持从电荷放大器172提供来的输出电压Vca。

[0076] 复用器电路174基于四个开关SW2之一根据列扫描部15执行的扫描驱动的顺次接通来选择性在每个S/H电路173与A/D转换器175之间进行连接或断开连接。

[0077] A/D转换器175通过使从S/H电路173通过开关SW2输入的输出电压经历A/D转换来生成和输出上述输出数据Dout。

[0078] (列扫描部15)

[0079] 列扫描部15被配置为包括例如未图示的移位寄存器、地址译码器等等。列扫描部15在扫描每个开关SW2的同时顺次驱动列选择部17中的每个开关SW2。通过列扫描部15执行的这种选择扫描,通过每条信号线Lsig读取的每个像素20的信号(输出数据Dout)被顺次输出到外部。

[0080] (系统控制部16)

[0081] 系统控制部16控制行扫描部13、A/D转换部14和列扫描部15中的每一个的操作。具体而言,系统控制部16包括生成上述各种定时信号(控制信号)的定时生成器,并且基于由定时生成器生成的这各种定时信号控制行扫描部13、A/D转换部14和列扫描部15的驱动。基于系统控制部16的这个控制,行扫描部13、A/D转换部14和列扫描部15中的每一个对图像拍摄部11中的多个像素20执行图像拍摄驱动(线顺次图像拍摄驱动)。从而从图像拍摄部11获取输出数据Dout。

[0082] [图像拍摄单元1的功能和效果]

[0083] 在本实施例的图像拍摄单元1中,当图像拍摄光Lin入射在图像拍摄部11上时,此图像拍摄光Lin在每个像素20中的光电转换器21中被转换成信号电荷(即经历光电转换)。此时,在存储节点N中,由于通过光电转换生成的信号电荷的存储,发生与节点电容量相对应的电压变化。具体而言,当假定存储节点电容量是“Cs”并且假定所生成的信号电荷是“q”时,在存储节点N中电压变化(在此情况下是减小) q/Cs 。响应于这样的电压变化,输入电压Vin(与信号电荷相对应的电压)被施加到晶体管22的漏极。在晶体管22响应于通过读取控制线Lread提供的行扫描信号而进入接通状态时,提供到晶体管22的输入电压Vin(存储在存储节点N中的信号电荷)被从像素20读取到信号线Lsig。

[0084] 所读取的信号电荷通过信号线Lsig对于每多个(在这里是四个)像素列被输入到A/D转换部14中的列选择部17中。在列选择部17中,首先,对于通过每条信号线Lsig输入的每个信号电荷,在电荷放大器电路17A中执行Q-V转换(从信号电荷到信号电压的转换)。接下来,对于每个经转换的信号电压(来自电荷放大器172的输出电压Vca),通过S/H电路173和复用器电路174在A/D转换器175中执行A/D转换,从而生成由数字信号形成的输出数据Dout(即图像拍摄信号)。这样,输出数据Dout被从每个列选择部17顺次输出并被传送到外部(或者被输入到未图示的内部存储器中)。在下文中将详细描述此图像拍摄驱动操作。(曝光时段和读取时段中的操作)

[0085] 图7A图示了在曝光时段中像素20和列选择部17中的电荷放大器电路中的每一个的操作示例,图7B图示了读取时段中的。注意,对于接下来的描述,为了便于描述,利用开关来图示晶体管22的接通/关断状态。

[0086] 首先,晶体管22在曝光时段Tex期间处于关断状态中,如图7A中所示。在此状态中,基于入射在像素20中的光电转换器21上的图像拍摄光Lin的信号电荷被存储在存储节点N中,而不被输出到信号线Lsig侧(即不被读出)。同时,电荷放大器电路处于执行了后文描述的放大器重置操作(电荷放大器电路的重置操作)之后的状态中。因此,开关SW1处于接通状态中,结果形成了电压跟随器电路。

[0087] 在此曝光时段Tex之后,执行从像素20中读取信号电荷的操作(即读取操作),而且执行旨在重置(释放)像素20中存储的信号电荷的操作(重置操作、像素重置操作)。在本实施例中,像素20包括无源像素电路,因此,重置操作是伴随着上述读取操作执行的。注意,此重置操作对应于后文将描述的多次执行的重置操作中的第一次重置操作(第一重置操作)。因此,在以下描述中,将把此读取时段简称为“读取/第一重置时段Tr1”或“时段Tr1”。

[0088] 具体而言,如图7B中所示,在读取/第一重置时段Tr1期间,当晶体管22进入接通状态时,信号电荷被从像素20中的存储节点N读取到信号线Lsig侧(参见图中的箭头P11)。这样读取的信号电荷被输入到电荷放大器电路17A中。同时,在电荷放大器电路17A中,开关SW1处于关断状态中(电荷放大器电路17A处于读取操作状态中)。因此,输入到电荷放大器电路17A中的信号电荷被存储在电容性器件C1中,并且与存储的电荷相对应的信号电压(输出电压Vca)被从电荷放大器172输出。注意,当在后文描述的放大器重置操作中开关SW1进入接通状态时,存储在电容性器件C1中的电荷被重置(放大器重置操作被执行)。

[0089] 在此读取/第一重置时段Tr1期间,伴随着上述读取操作,执行以下重置操作(第一重置操作)。换言之,利用电荷放大器电路(电荷放大器172)中的虚短路执行第一重置操作,如图中的箭头P12所指示。具体而言,因为虚短路,电荷放大器172中的负侧的输入端子侧(信号线Lsig侧)的电压变得基本上等于施加到正侧的输入端子的重置电压Vrst。因此,存储节点N也变成重置电压Vrst。这样,在使用无源像素电路的本实施例中,在读取/第一重置时段Tr1期间,伴随着读取操作,存储节点N被重置到预定的重置电压Vrst。

[0090] (读取/重置后信号电荷的残留)

[0091] 在读取/第一重置时段Tr1期间,伴随着读取操作执行重置操作,如上所述。然而,有这样的情况,即,即使在此时段Tr1之后,此前存储的信号电荷的一部分仍残留(留下)在像素20中。当信号电荷的一部分残留在像素20中时,在下次读取操作中(在下一帧时段中的图像拍摄时)生成由残留电荷引起的残像,从而降低了拍摄图像的质量。在下文中将参考图

8A至图13详细描述信号电荷的这种残留。

[0092] 这里,当光电转换器21是PIN光电二极管(薄膜光电二极管)时,此类型的光电二极管被大致分成两种类型的结构。一种是如图8A和8B中所示的所谓的横向型结构,另一种是如图9中所示的所谓的纵向型结构。

[0093] 在采用横向型结构的情况下,光电转换器21沿着横方向(积层面内方向)按顺序包括p型半导体层21P、本征半导体层(“i层”)21I和n型半导体层21N。光电转换器21还包括在本征半导体层21I的附近面对本征半导体层21I部署的栅电极21G,栅极绝缘膜(示未出)介于其间。另一方面,在采用纵向型结构的情况下,光电转换器21沿着纵方向(积层方向)按顺序包括例如下部电极211a、p型半导体层21P、本征半导体层21I、n型半导体层21N和上部电极211b。注意,在下文中,将在假定光电转换器21是具有上述两类结构中的横向型结构的PIN光电二极管的情况下提供描述。

[0094] (信号电荷残留的机制)

[0095] 上述信号电荷残留发生的可设想的原因之一是像素20中的信号电荷在外部光(特别是强外部光)的影响下饱和。在光电转换器21中,本征半导体层21I响应于施加到栅电极21G的栅极电压而进入存储状态(饱和状态)、消耗状态和反转状态的任何一个中。然而,在薄膜光电二极管中,从在存储状态或反转状态中在栅电极21G侧的界面处诱发电荷的状态(图8A)转移到消耗状态(图8B),必须要有大约数百微秒的时间。通常,在消耗状态中使用PIN光电二极管,因为光敏性在消耗状态中是最大的。然而,例如,当由于被强外部光照射而进入 $V_{np} < 0V$ 的状态时,PIN光电二极管转移到存储状态。注意,“ V_{np} ”是从p型半导体层21P侧来看的n型半导体层21N的电势。

[0096] 因此,例如,即使当在强外部光照射之后环境立即变到暗状况,而且PIN光电二极管在重置操作(第一重置操作)时返回到 $V_{np} > 0$ 的状态时,PIN光电二极管在数百微秒期间也不会从存储状态转移到消耗状态。这里,已知在消耗状态与存储状态或反转状态之间,由于在栅电极21G侧的界面处诱发的电荷的影响,PIN光电二极管的电容特性存在差异。具体而言,如图8A和8B中所示,在栅电极21G与p型半导体层21P之间形成的寄生电容 C_{gp} 在存储状态中较大,而在消耗状态中较小。

[0097] 这里,在连接到存储节点N的PIN光电二极管(光电转换器21)中,当寄生电容 C_{gp} 在消耗状态、存储状态和反转状态之间变化时,像素20中的总耦合量(寄生电容的大小)由于这样的状态转变而变化。因此,即使在读取/第一重置时段 $Tr1$ 之后,就在时段 $Tr1$ 之前为止入射的光的信息(电荷)也仍残留在存储节点N中。基于这样的机制,当像素20中的电荷由于强外部光的照射而饱和时,即使在伴随重置操作的读取/第一重置时段 $Tr1$ 之后,就在此前为止存储的信号电荷的一部分仍残留在像素20中。

[0098] 然而,上述情况(电荷在强外部光的影响下饱和)不是单独的,或者,信号电荷可由于以下原因而残留。也就是说,电荷可由于来自光电转换器21(PIN光电二极管)的衰退电流的生成而残留。

[0099] 图10A和10B各自图示了上述PIN光电二极管中的能带结构(每层的位置与能级之间的关系)。从这些图可以看出,在本征半导体层21I中存在大量的缺陷级 E_d 。如图10A中所示,紧接在读取/第一重置时段 $Tr1$ 之后,电荷“e”处于被这些缺陷级 E_d 捕捉(俘获)的状态中。然而,在从读取/第一重置时段 $Tr1$ 后经过了一定时间段之后,例如,如图10B所示,被缺

陷级Ed俘获的电荷“e”被从本征半导体层21I释放到光电二极管(光电转换器21)的外部(参见此图中的虚线箭头)。结果,从光电转换器21生成上述的衰退电流(电流Idecay)。

[0100] 这里,图11A和图11B图示了在读取/第一重置时段Tr1后逝去的时间“t”与电流Idecay之间的关系示例。在图11A中,垂直轴和水平轴各自是以对数(log)标度指示的。在图11B中,垂直轴是以对数标度指示的,水平轴是以线性标度指示的。图11A中的虚线所围绕的部分(G1)和图11B中的是彼此对应的。从这些图可以看出,电流Idecay倾向于从读取/第一重置时段Tr1结束($t=0$)开始随着时间的过去而协同地减小($I_{decay} = (I_0/t)$, I_0 :常数)。另外,例如,如图12中所示,此时生成的残留电荷(假定为“q1”)是通过求出电流Idecay($= I_0/t$)对逝去时间“t”积分来确定的。由于从光电转换器21生成的这种衰退电流,在像素20中也生成残留电荷。

[0101] 由于上述原因(即,由强外部光的照射引起的电荷饱和和衰退电流的生成),即使在具有重置操作的读取/第一重置时段Tr1之后,在像素20中也生成残留电荷q1。

[0102] 注意,残像可由于所谓的电荷注入的发生而发生。换言之,在像素20中的存储节点N中,在读取/第一重置时段Tr1之后达到预定的重置电压Vrst,但在此之后,晶体管22从接通状态转移到关断状态。此时,如图13中所示,例如,由于像素20中的寄生电容(在晶体管22的栅极和漏极之间形成的寄生电容Cgd)中存储的电荷,存储节点N的电势从重置电压Vrst略有变化(参见图中的P2)。这里,由于存储节点N连接到光电转换器21的阴极侧,所以电势Vn从重置电压Vrst下降预定的电势(后文描述的图19的部分(D)中的箭头P33)。

[0103] (多次执行的重置操作)

[0104] 从而,在本实施例中,重置操作被执行多次(在这里,重置操作被执行总共两次,包括上述读取/第一重置时段Tr1中的重置操作)。另外,读取驱动和重置驱动如后文所述被以线顺次方式执行。具体而言,读取驱动和被多次执行的重置驱动是作为单次线顺次驱动来执行的。这减少了上述残留电荷,从而抑制了由于此残留电荷而产生的残像。具体而言,如图14中所示,在一个垂直时段(一个帧时段) ΔT_v 中,在曝光时段Tex之后的时段Tr1中执行了读取操作和第一重置操作之后,在预定时间间隔后的第二重置时段Tr2期间执行第二重置操作。另外,其中,时段Tr1和Tr2的每一个中的读取操作和重置操作是以线顺次方式执行的(基于系统控制部16的控制,在每个像素20中执行线顺次读取驱动和线顺次重置驱动)。

[0105] (线顺次驱动的示例)

[0106] 图15的部分(A)至图18的部分(E)图示了线顺次图像拍摄驱动(线顺次读取驱动和线顺次重置驱动)中的每个操作的定时的示例。图15的部分(A)至部分(F)在定时波形图中图示了根据本实施例的线顺次图像拍摄驱动的示例。这里,部分(A)至部分(F)分别图示了读取控制线Lread(1)至Lread(3)和Lread(n-2)至Lread(n)的电势Vread(1)至Vread(3)和Vread(n-2)至Vread(n)的定时波形。图中所示的“ Δ ”表示一个水平时段(一个水平扫描时段)。图16至图18的每一幅的部分(D)图示了上述第一操作示例中的放大器重置控制线Lcarst的电势Vcarst,并且图16至图18的每一幅的部分(E)图示了上述第二操作示例中的放大器重置控制线Lcarst的电势Vcarst。

[0107] 在线顺次图像拍摄驱动中,如图15的部分(A)至部分(F)中所示,在线顺次驱动时段 $\Delta Tr1$ 和线顺次驱动时段 $\Delta Tr2$ 之间存在交迭时段(驱动交迭时段 $\Delta To11$)。线顺次驱动时段 $\Delta Tr1$ 是对于所有线执行第一重置操作等等(读取/第一重置时段Tr1中的操作)的时段。

线顺次驱动时段 $\Delta Tr2$ 是对于所有线执行第二重置操作的时段。

[0108] 在驱动交迭时段 $\Delta To11$ 中, 每个重置操作的时段 (即时段 $Tr1$ 和时段 $Tr2$ 中的每一个) 是如下设定的。具体而言, 第一线顺次重置驱动中的每个重置时段 (线顺次驱动时段 $\Delta Tr1$ 中的每个时段 $Tr1$) 和第二线顺次重置驱动中的每个重置时段 (线顺次驱动时段 $\Delta Tr2$ 中的每个时段 $Tr2$) 是如下设定的。也就是说, 每个重置时段被设定成使得在驱动交迭时段 $\Delta To11$ 的至少一部分中存在每个读取/第一重置时段 $Tr1$ 和每个第二重置时段 $Tr2$ 不与彼此交迭的非交迭时段 (例如参见图15的部分 (A) 至部分 (F) 中用 $P5$ 指示的时段)。图16的部分 (A) 至部分 (E) 是用 $P5$ 指示的时段附近的部分的放大图。

[0109] 如图16的部分 (A) 至部分 (E) 中所示, 在驱动交迭时段 $\Delta To11$ 期间, 读取/第一重置时段 $Tr1$ 和第二重置时段 $Tr2$ 之间没有交迭的情况下执行每个重置驱动。在此示例中, 在用 $P5$ 指示的时段期间, 按 $Vread(2)$ (第二重置时段 $Tr2$)、 $Vread(n-2)$ (读取/第一重置时段 $Tr1$) 和 $Vread(3)$ (第二重置时段 $Tr2$) 的顺序施加相当于行扫描信号的电势 $Vread$ (接通电势 $Von1$ 或接通电势 $Von2$)。在图17的部分 (A) 至部分 (E) 中所示的 $P5$ 所指示的另一时段期间, 例如, 按 $Vread(n-2)$ (读取/第一重置时段 $Tr1$)、 $Vread(2)$ (第二重置时段 $Tr2$) 和 $Vread(3)$ (第二重置时段 $Tr2$) 的顺序施加电势 $Vread$ 。另外, 在图18的部分 (A) 至部分 (E) 中所示的 $P5b$ 所指示的另一时段期间, 仅在驱动交迭时段 $\Delta To11$ 内的每个读取/第一重置时段 $Tr1$ 和每个第二重置时段 $Tr2$ 中的部分提供上述的非交迭时段。换言之, 在读取/第一重置时段 $Tr1$ 和第二重置时段 $Tr2$ 之间的一部分中存在交迭时段 (操作交迭时段 $\Delta To12$)。在所有这些示例中, 都至少在驱动交迭时段 $\Delta To11$ 的一部分中提供非交迭时段。

[0110] 线顺次图像拍摄驱动中的每个操作的定时等等例如是由图4中所示的具有单位电路130的行扫描部13实现的。具体而言, 定时等等是由移位寄存器电路131和132和逻辑电路 (AND电路133A至133D和OR电路134A和134B) 实现的。对应于执行线顺次重置驱动的次数提供多列移位寄存器电路131和132。每个逻辑电路生成来自各列的移位寄存器电路131和132的输出信号之间的逻辑和信号, 同时控制每个输出信号的有效时段。

[0111] 如上所述, 至少在线顺次驱动时段 $\Delta Tr1$ 与线顺次驱动时段 $\Delta Tr2$ 之间的驱动交迭时段 $\Delta To11$ 内的重置操作的时段 (读取/第一重置时段 $Tr1$ 和第二重置时段 $Tr2$) 的一部分中设定非交迭时段。这使得可以自由地设定多次执行的线顺次重置驱动中的每个重置操作的时段、定时等等。在图18的部分 (A) 至部分 (E) 中所示的示例中, 仅在驱动交迭时段 $\Delta To11$ 的一部分中设定读取/第一重置时段 $Tr1$ 与第二重置时段 $Tr2$ 之间的非交迭时段。在此示例中, 特别地, 与其他示例 (图16的部分 (A) 至部分 (E) 以及图17的部分 (A) 至部分 (E)) 相比, 实现了线顺次图像拍摄驱动的速度提高 (帧速率的提高)。

[0112] 注意, 与实现这种操作定时等等的本实施例的行扫描部13不同, 在普通的行扫描电路 (栅极驱动器电路) 中, 难以基于至少在其一部分中没有交迭的定时等等在连接到不同扫描线的每个像素中执行操作。

[0113] 下面将详细描述这种线顺次图像拍摄驱动中对于一条线的图像拍摄驱动操作。

[0114] 图19的部分 (A) 图示了读取控制线 $Lread$ 的电势 $Vread$ 的定时波形。图19的部分 (B) 图示了从电荷放大器172得到的输出电压 Vca 的定时波形。图19的部分 (C) 图示了信号线 $Lsig$ 的电势 $Vsig$ 的定时波形。图19的部分 (D) 图示了存储节点 N 的电势 Vn 的定时波形。注意, 这些定时波形中的每一个是关于包括一个帧时段 ΔTv 以及该一个帧时段 ΔTv 前后的时段

在内的时段的。

[0115] 在一个帧时段 ΔT_v 中, 首先, 在曝光时段 T_{ex} 期间 (定时 t_{11} 到 t_{12}) 如上所述 (图7A) 执行曝光操作, 并且在每个像素20中的光电转换器21中, 入射在其上的图像拍摄光 L_{in} 被转换成信号电荷 (即经历光电转换)。然后, 此信号电荷被存储在像素20中的存储节点N中, 并且因此存储节点N的电势 V_n 逐渐变化 (如图19的部分 (D) 中以P31所指示)。这里, 由于光电转换器21的阴极侧连接到存储节点N, 所以电势 V_n 在曝光时段 T_{ex} 期间从重置电压 V_{rst} 侧向0V逐渐减小。

[0116] 接下来, 在读取/第一重置时段 Tr_1 中 (定时 t_{13} 到 t_{14}), 伴随着读取操作, 利用电荷放大器电路17A中的虚短路执行重置操作 (第一重置操作), 如上所述 (图7B)。在随后的定时 t_{15} , 电荷放大器电路17A中的开关 SW_1 进入接通状态, 从而此电荷放大器电路中的电容性器件C1中存储的电荷被重置 (放大器重置操作被执行)。

[0117] 然而, 在此读取/第一重置时段 Tr_1 之后, 由于上述原因, 生成残留电荷 q_1 , 并且存储节点N的电势 V_n 逐渐减小 (如图19的部分 (D) 中以P32所指示)。从而, 在读取/第一重置时段 Tr_1 之后, 在经过了预定的时间间隔之后在随后的第二重置时段 Tr_2 (定时 t_{16} 到 t_{17}) 中执行第二重置操作。

[0118] (第二重置操作)

[0119] 在第二重置时段 Tr_2 中, 利用电荷放大器电路17A中的电荷放大器的反馈或虚短路执行第二重置操作。具体而言, 当使用反馈时, 像素20中的晶体管22处于接通状态中, 而且电荷放大器电路17A中的开关 SW_1 也处于接通状态中, 如图20A中所示。从而, 形成使用电荷放大器172的电压跟随器电路。因此, 在电荷放大器172中, 由于反馈属性, 负侧的输入端子侧 (信号线 L_{sig} 侧) 的电压变得基本上等于施加到正侧的输入端子的重置电压 V_{rst} 。这样, 在第一操作示例中, 通过使用电荷放大器172中的反馈, 将像素20中的存储节点N的电势 V_n 改变到重置电压 V_{rst} (执行第二重置操作)。

[0120] 或者, 当使用虚短路时, 如图20B中所示 (如图中以箭头P42所指示) 执行与第一重置操作类似的操作。换言之, 在电荷放大器电路17A的读取操作状态中 (即, 晶体管22处于接通状态中并且开关 SW_1 处于关断状态中), 执行第二重置操作。由于此虚短路, 像素20中的存储节点N的电势 V_n 也被改变到重置电压 V_{rst} 。在此示例中, 电荷放大器电路17A处于读取操作状态中, 从而, 可以读取存储节点N中残留的电荷, 如图中以箭头P41所指示。

[0121] 这里, 在第二重置操作中读取的电荷相当于在原本的读取操作 (读取/第一重置时段 Tr_1 中的读取操作) 之后存储节点N中存储的残留电荷。由于此原因, 在第二重置操作中读取的信号电荷对应于噪声或残像。因此, 基于这样的信号电荷生成输出数据 D_{out} 并且将其用在例如图像运算处理中也允许了拍摄图像中的残像校正。

[0122] 在本实施例中, 像素20中存储的电荷的重置操作在一个帧时段期间被间歇地执行多次。具体而言, 这里, (读取/第一重置时段 Tr_1 中的) 第一重置操作和 (第二重置时段 Tr_2 中的) 第二重置操作是在其间有预定时间间隔的情况下执行的。然后, 其中, 第二重置操作特别是利用电荷放大器电路17A的反馈或虚短路来执行的, 从而信号电荷读取后像素20中的残留电荷 q_1 (残留信号电荷的量) 减少了。

[0123] 具体而言, 当假定从第一重置操作结束 (时段 Tr_1 结束) 到第二重置操作结束 (时段 Tr_2 结束) 的时间为 Δt_{12} 时, 残留电荷 q_1 的减少电荷例如如图21中所示。换言之, 在以上利

用例如图12描述的残留电荷 q_1 中,通过此第二重置操作可以释放(减少)与从时间 Δt_{12} 的开始时间 $t_1(=0)$ 到终止时间 t_2 的时间积分相对应的电荷 q_{12} 。注意,按 $(q_1 - q_{12}) = q_{23}$ 确定的电荷 q_{23} 相当于在第二重置操作之后残留的电荷,因此希望设定最大长度的时间 Δt_{12} 。

[0124] 这样,通过利用电荷放大器电路17A执行重置操作多次来减少信号电荷读取之后的残留电荷 q_1 。从而,在下次读取操作中(在下一帧时段中的图像拍摄时),可以抑制由此残留电荷引起的残像的发生。

[0125] 希望多次执行的重置操作是在比例如线顺次驱动中的一个水平时段(一个水平扫描时段:例如大约 $32\mu s$)长的时段中间歇地执行的。其原因如下。如上所述,PIN光电二极管中的状态转变要花大约数百微秒。因此,通过连续或间歇地向存储节点N施加重置电压 V_{rst} 达到例如约 $100\mu s$,可以减少残留电荷的生成。实际上,当施加重置电压 V_{rst} 的时间段长于一个水平时段(例如大约 $32\mu s$)时,残留电荷开始大幅减少,这已由实验等等确认。

[0126] 在本实施例中,如上所述,通过在图像拍摄部11的每个像素20中基于入射光(图像拍摄光 L_{in})执行光电转换以及信号电荷的读取驱动和重置驱动,获得基于入射光的拍摄图像。在一个帧时段内,重置驱动被间歇地执行多次,并且第二重置操作是利用电荷放大器电路17A的反馈或虚短路来执行的。从而,可以减少由于读取后的信号电荷的残留产生的噪声。因此,可以实现拍摄图像的高质量。

[0127] 注意,已利用在一个帧时段期间执行两次重置驱动的情况描述了实施例,但不限于此。或者,在一个帧时段内可以执行重置驱动三次或更多次。在此情况下,例如,希望在第二重置驱动中或第二重置驱动之后如上所述利用电荷放大器电路17A的反馈或虚短路来执行重置操作。

[0128] [第二实施例]

[0129] 图22图示了根据本公开的第二实施例的电荷放大器电路(电荷放大器电路17B)的配置以及像素20的电路配置。注意,将对第一实施例相同的元素提供与第一实施例相同的标号,并且将适当地省略对其的描述。

[0130] [配置]

[0131] 与第一实施例的电荷放大器电路17A类似,第二实施例的电荷放大器电路17B在A/D转换部14(列选择部17)中设有例如S/H电路173、复用器电路174等等。另外,电荷放大器电路17B在图像拍摄部11中的每个像素20的读取操作中执行与上述类似的Q-V转换,并且在重置操作中向存储节点N施加重置电压 V_{rst} 。如后文将详细描述,在第二实施例中,重置操作(第一重置操作)也是利用电荷放大器电路17B与无源型像素20的读取操作一起执行的,而且重置操作在一个帧时段期间也被执行多次。

[0132] 与第一实施例的电荷放大器电路17A一样,电荷放大器电路17B例如包括电荷放大器172、电容性器件C1和开关SW1。此外,信号线 L_{sig} 连接到电荷放大器172的负侧的输入端子,并且重置电压 V_{rst} 被输入到正侧(+侧)的输入端子中。同时,在电荷放大器172的输出端子和负侧的输入端子之间,并联连接了电容性器件C1和开关SW1。

[0133] 然而,在第二实施例中,在电荷放大器172的输出端子和负侧的输入端子之间还并联连接了另一电容性器件C2(电容器、反馈电容性器件)。此外,开关SW4串联连接到此电容性器件C2。换言之,例如,电容性器件C2的一个端子连接到电荷放大器172的输出端子,并且电容性器件C2的另一端子连接到开关SW4。开关SW4的一个端子连接到电容性器件C2,并且

开关SW4的另一端子连接到电荷放大器172的负侧的输入端子。注意,开关SW1的接通/关断状态是由从系统控制部16通过放大器重置控制线Lcarst提供来的控制信号控制的。此外,开关SW4的接通/关断状态类似地是由从系统控制部16通过放大器重置控制线Lcarst2提供来的控制信号控制的。

[0134] 电容性器件C2与电容性器件C1一起并联连接在电荷放大器172的输出端子和负侧的输入端子之间,从而在电荷放大器172的输出端子和输入端子之间形成反馈连接。将开关SW4串联连接到电容性器件C2并且切换此开关SW4的接通/关断状态使得电荷放大器电路17B中的反馈电容量可变。这里,利用这两个电容性器件C1和C2,能够在两个级别(电容性器件C1的电容量cf1,以及电容性器件C1和C2的合成电容量cf2)之间切换该电容量。

[0135] 希望此电容性器件C2具有例如比电容性器件C1的电容量大的电容量。其原因如下。电容性器件C2通过开关SW4的接通控制并联连接到由电容性器件C1和开关SW1形成的电路,从而与电容性器件C1形成合成电容量。然而,特别是在第二重置操作中,利用电荷放大器电路17B中的更大的电容量,有效地减少了噪声。

[0136] [功能和效果]

[0137] 在第二实施例中,与第一实施例类似地,进入图像拍摄部11的图像拍摄光Lin在每个像素20中经历光电转换,并且由此生成的信号电荷被存储在存储节点N中。当晶体管22进入接通状态时,存储的电荷被读取到信号线Lsig。这样读取到信号线Lsig的信号电荷在A/D转换部14(列选择部17)中的电荷放大器电路17B中经历Q-V转换,然后输出数据Dout(图像拍摄信号)被生成。这样,执行了图像拍摄驱动操作。现在,下面将描述利用电荷放大器电路17B的曝光操作、读取操作和重置操作。

[0138] 图23图示了在曝光时段Tex中每个像素20和电荷放大器电路17B的操作示例。图24图示了在读取/第一重置时段Tr1中每个像素20和电荷放大器电路17B的操作示例。注意,这里,同样地,为了便于描述,晶体管22的接通/关断状态是利用开关来图示的。

[0139] 首先,如图23中所示,与第一实施例中一样,晶体管22在曝光时段Tex中处于关断状态中。在此状态中,基于图像拍摄光Lin的信号电荷被存储在存储节点N处,而不被输出(不被读取)到信号线Lsig侧。另一方面,电荷放大器电路17B处于执行了放大器重置操作之后的状态中,因此,开关SW1处于接通状态中。结果,形成了电压跟随器电路。此时,在电荷放大器电路17B中,开关SW4处于关断状态中。

[0140] 接下来,如图24中所示,在读取/第一重置时段Tr1中,晶体管22进入接通状态,从而信号电荷被从存储节点N读取到信号线Lsig(参见图中的箭头P11)。所读取的信号电荷被输入到电荷放大器电路17B中。另一方面,在电荷放大器电路17B中,开关SW1处于关断状态中(电荷放大器电路进入读取操作状态)。此时,开关SW4也处于关断状态中。因此,输入到电荷放大器电路17B中的信号电荷被存储在电容性器件C1中,并且与存储的电荷相对应的信号电压(输出电压Vca)被从电荷放大器172输出。

[0141] 此时,在第二实施例中,与第一实施例类似地,伴随着读取操作执行重置操作(第一重置操作)。换言之,利用电荷放大器电路17B(电荷放大器172)中的虚短路执行第一重置操作,如图中以箭头P12所指示。这样,在第二实施例中,在读取/第一重置时段Tr1期间,选择性地使用电容性器件C1和C2中的电容性器件C1,并且将存储节点N重置到预定的重置电压Vrst。随后,开关SW1进入接通状态,从而存储在电容性器件C1中的电荷被重置,即放大器

重置操作被执行。

[0142] 在第二实施例中,重置操作也被执行多次(在这里是总共两次,包括读取/第一重置时段Tr1中的重置操作)以便释放在第一重置操作之后残留的电荷。此外,读取驱动和重置驱动被以线顺次方式执行。下面将描述第二实施例中的第二重置操作。在图25和图26的每一幅中图示了在第二重置时段Tr2期间像素20和电荷放大器电路17B中的每一个的操作示例。

[0143] 在第二重置时段Tr2期间,与第一实施例类似地,利用电荷放大器172的反馈或虚短路,在电荷放大器电路17B中执行第二重置操作。然而,在第二实施例中,与第一实施例和读取/第一重置时段Tr1不同,重置操作是利用电容性器件C2执行的。具体而言,如图25中所示,当使用反馈时,像素20中的晶体管22处于接通状态中,并且电荷放大器电路17B中的开关SW1也处于接通状态中。从而形成了电压跟随器电路。此时,在第二实施例中,开关SW4被控制为接通。

[0144] 结果,在电荷放大器172中,由于反馈属性,负侧的输入端子侧(信号线Lsig侧)的电压基本上等于施加到正侧的输入端子的重置电压Vrst。在第一操作示例中,通过使用电荷放大器172中的反馈,像素20中的存储节点N的电势Vn从而变化到重置电压Vrst(第二重置操作被执行)。

[0145] 或者,当使用虚短路时,如图26中所示执行与第一重置操作类似的操作。换言之,在电荷放大器电路17B的读取操作状态中(晶体管22处于接通状态中并且开关SW1处于关断状态中),利用电荷放大器电路17B(电荷放大器172)中的虚短路(图中的箭头P15)执行重置操作。此时,在第二实施例中,开关SW4被控制为接通。从而,执行了利用电容性器件C1和C2两者的重置操作,如图中以箭头P14所指示(电荷被存储在C1和C2两者中)。

[0146] 换言之,在第二实施例的电荷放大器电路17B中,通过上述电路配置使能了对电容量的切换。这里,允许了在电容性器件C1的电容量cf1与由电容量cf1和电容性器件C2的电容量cf2构成的合成电容量之间的二值切换。这使得可以适当地使用在读取/第一重置时段Tr1中使用的电容量和在第二重置时段Tr2中使用的电容量。如上所述,在第一重置操作时(读取操作中)只利用电容性器件C1(电容量cf1)读取基于图像拍摄光Lin的信号电荷,而在第二重置操作时则可以使用更大的电容量(电容量cf2)。这使得可以在第二重置时降低电荷放大器172的增益,结果可以减小输出信号中的噪声。在第二实施例中,当使用虚短路时,电荷放大器电路17B处于读取操作状态中,因此在第二重置操作时也可以读出存储节点N中存储的电荷。

[0147] 这样,在第二实施例中,像素20中存储的电荷的重置操作在一个帧时段期间被间歇地执行多次。这种利用电荷放大器电路17B多次执行的重置操作使得可以减少像素20中的残留电荷q1(残留电荷的量),并且可以实现拍摄图像的高图像质量。

[0148] 接下来,将描述第一和第二实施例的修改(修改1至7)。注意,将向与上述实施例相同的要素提供与这些实施例相同的标号,并且将适当地省略对其的描述。

[0149] (修改1)

[0150] 图27图示了根据修改1的电荷放大器电路(电荷放大器电路17C)的配置以及像素20的电路配置。与第一实施例的电荷放大器电路17A一样,电荷放大器电路17C与例如S/H电路173、复用器电路174等等一起设在A/D转换部14(列选择部17)中。此外,类似地,电荷放大

器电路17C包括例如电荷放大器172、电容性器件C1和开关SW1。信号线Lsig连接到电荷放大器172的负侧的输入端子,并且重置电压Vrst被输入到正侧的输入端子中。另外,在电荷放大器172的输出端子和负侧的输入端子之间,电容性器件C1和开关SW1并联连接。

[0151] 然而,在修改1的电荷放大器电路17C中,开关SW5被设在电荷放大器172的正侧的输入端子和信号线Lsig的一端之间。重置电压Vrst从而可以通过开关SW5被输入到信号线Lsig的一端中。注意,开关SW1的接通/关断状态是由从系统控制部16通过放大器重置控制线Lcarst提供来的控制信号控制的。这也适用于开关SW5的接通/关断状态,其是由从系统控制部16通过放大器重置控制线Lcarst3提供来的控制信号控制的。

[0152] 利用具有这样的开关SW5的电荷放大器电路17C也能够进行上述的多次执行的重置操作。另外,第一重置操作是伴随着读取操作执行的。下面将描述利用电荷放大器电路17C的曝光操作、第一重置操作和第二重置操作中的每一个。

[0153] 首先,如图28中所示,与第一实施例一样,晶体管22在曝光时段Tex期间处于关断状态中。在此状态中,基于图像拍摄光Lin的信号电荷被存储在存储节点N处,而不被输出(不被读取)到信号线Lsig侧。同时,电荷放大器电路17C处于放大器重置操作已完成之后的状态中,从而开关SW1处于接通状态中。结果,形成了电压跟随器电路。此时,在电荷放大器电路17C中,开关SW5处于关断状态中。

[0154] 接下来,如图29中所示,在读取/第一重置时段Tr1期间,晶体管22进入接通状态,从而信号电荷被从存储节点N读取到信号线Lsig(参见图中的箭头P11)。所读取的信号电荷被输入到电荷放大器电路17C中。同时,在电荷放大器电路17C中,开关SW1处于关断状态中(电荷放大器电路处于读取操作状态中)。此时,开关SW5也处于关断状态中。因此,输入到电荷放大器电路17C中的信号电荷被存储在电容性器件C1中,并且与存储的电荷相对应的信号电压(输出电压Vca)被从电荷放大器172输出。这样,在修改1中,与第一实施例类似地,伴随着读取操作执行重置操作(第一重置操作)。

[0155] 另外,如图30中所示,在第二重置时段Tr2期间,在像素20中的晶体管22处于接通状态中的同时,电荷放大器电路17C中的开关SW1处于关断状态中并且开关SW5处于接通状态中。从而,存储节点N的电势Vn变化到重置电压Vrst(第二重置操作被执行)。这样,利用具有开关SW5的电荷放大器电路17C,可以执行重置驱动多次。

[0156] (修改2)

[0157] 图31图示出根据修改2的像素(像素20A)的电路配置,以及电荷放大器电路17A的电路配置示例。与第一和第二实施例中的每一个的像素20一样,修改2的像素20A具有所谓无源电路配置。像素20A包括一个光电转换器21和一个晶体管22。此外,沿着H方向延伸的读取控制线Lread和沿着V方向延伸的信号线Lsig连接到此像素20A。

[0158] 然而,在修改2的像素20A中,与第一和第二实施例中的每一个的像素20不同,光电转换器21的阳极连接到存储节点N,并且光电转换器21的阴极连接到例如电源。这样,在像素20A中,存储节点N可连接到光电转换器21的阳极。即使在此情况下,也可实现与第一和第二实施例中的每一个的图像拍摄单元1相似的效果。

[0159] (修改3)

[0160] 图32图示出根据修改3的像素(像素20D)的电路配置,以及电荷放大器电路17A的电路配置示例。修改3的像素20D与第一和第二实施例中的每一个的像素20一样具有所谓无

源电路配置,并且包括一个光电转换器21。像素20D连接到沿着H方向延伸的读取控制线Lread和沿着V方向延伸的信号线Lsig。注意,这里,将以第一实施例的电荷放大器电路17A为例提供描述,但其也可被第二实施例的电荷放大器电路17B或修改1的电荷放大器电路17C所替换。

[0161] 然而,在修改3中,像素20D包括两个晶体管(晶体管22A和22B)。这两个晶体管22A和22B彼此串联连接(即,晶体管22A和22B中的一个的源极或漏极电连接到另一个的源极或漏极)。另外,晶体管22A和22B中的每一个的栅极连接到读取控制线Lread。

[0162] 这样,串联连接的两个晶体管22A和22B可被设在像素20D中。即使在此情况下,与上述实施例中类似,也通过执行读取驱动和重置驱动而使能了噪声的减小。

[0163] (修改4和5)

[0164] 图33A和33B分别图示出根据修改4和5的各个图像拍摄部(图像拍摄部11A和11B)的示意性配置。

[0165] 图33A中所示的根据修改4的图像拍摄部11A在第一实施例中描述的光电转换层111(光接收面侧)上包括波长转换层112。波长转换层112将放射线Rrad(例如,阿尔法射线、贝他射线、伽马射线、X射线等等)的波长转换成在光电转换层111的灵敏范围中的波长。这使得在光电转换层111中能够读取基于放射线Rrad的信息。波长转换层112由例如将诸如X射线之类的放射线转换成可见光的荧光物质(例如闪烁体)构成。波长转换层112是通过例如在光电转换层111上形成由有机材料、旋涂式玻璃材料等等构成的平坦化膜并随后在该平坦化膜上利用CsI、NaI、CaF₂等等形成荧光膜来获得的。此图像拍摄部11A被应用到例如所谓的间接放射线图像拍摄单元。

[0166] 与上述实施例不同,图33B中所示的根据修改5的图像拍摄部11B包括将入射的放射线Rrad转换成电信号的光电转换层111B。光电转换层111B是利用非晶硒(a-Se)半导体、碲化镉(CdTe)半导体等等构成的。此图像拍摄部11B被应用到例如所谓的直接放射线图像拍摄单元。

[0167] 具有根据修改4的图像拍摄部11A或根据修改5的图像拍摄部11B的图像拍摄单元被用作基于入射的放射线Rrad获得电信号的各种类型的放射线图像拍摄单元。该图像拍摄单元适用于例如医疗X射线图像拍摄单元(比如数字射线照相)、机场等处使用的行李检查X射线图像拍摄单元、工业X射线图像拍摄单元(例如,用于检查容器中的危险物等等的检查单元和用于检查包等等的内容的检查单元),等等。

[0168] [应用例]

[0169] 根据每个实施例和修改(修改1至5)的图像拍摄单元适用于以下所述的图像拍摄显示系统。

[0170] 图34图示出根据应用例的图像拍摄显示系统(图像拍摄显示系统5)的示意性配置示例。图像拍摄显示系统5包括根据任何实施例等等的具有图像拍摄部11(11A或11B)的图像拍摄单元1。图像拍摄显示系统5还包括图像处理部52和显示单元4。在此示例中,图像拍摄显示系统5被配置为使用放射线的图像拍摄显示系统(即,放射线图像拍摄显示系统)。

[0171] 图像处理部52通过使从图像拍摄单元1输出的输出数据Dout(图像拍摄信号)经历预定的图像处理来生成图像数据D1。显示单元4在预定的监视屏幕40上显示基于由图像处理部52生成的图像数据D1的图像。

[0172] 在此图像拍摄显示系统5中,图像拍摄单元1(在这里是放射线图像拍摄单元)基于从光源(在这里是诸如X射线源之类的放射线源)51发射对象50的照射光(在这里是放射线)获取对象50的图像数据Dout。图像拍摄单元1随后将所获取的图像数据Dout输出到图像处理部52。图像处理部52使输入的图像数据Dout经历上述的预定图像处理,然后将图像处理后的图像数据(显示数据)D1输出到显示单元4。显示单元4基于输入的图像数据D1在监视屏幕40上显示图像信息(拍摄图像)。

[0173] 这样,在此应用例的图像拍摄显示系统5中,可以在图像拍摄单元1中以电信号的形式获取对象50的图像。因此,通过将所获取的电信号传送到显示单元4,能够进行图像显示。换言之,无需使用通常使用的射线照相膜,就可以观看对象50的图像,并且还可以进行运动图像的摄影和显示。

[0174] 注意,利用图像拍摄单元1被配置为放射线图像拍摄单元并且图像拍摄显示系统被配置为使用放射线的情况来描述了此应用例。然而,本公开的图像拍摄显示系统也适用于使用其他类型的图像拍摄单元的系统。

[0175] 已参考实施例、修改和应用例描述了本公开,但不限于此,而是可被各种修改。例如,图像拍摄部中的像素的电路配置可以是其他电路配置,而限于参考每个实施例等等描述的那种(即,像素20、20A和20D的电路配置)。类似地,行扫描部、列选择部等等中的每一个的电路配置可以是其他电路配置,而限于参考每个实施例等等描述的那种。

[0176] 此外,在第二实施例中,通过改变电荷放大器电路17B中的开关(开关SW4)可在两个级别之间切换电容量,但或者,可以采用可在三个或更多个级别之间切换电容量的配置。例如,通过将每组由电容性器件和与此电容性器件串联连接的开关形成的两组或更多组并联连接到电容性器件C1并且适当地控制每组中的开关的接通/关断状态,可以分多阶调整电容量。

[0177] 另外,每个实施例等等中描述的图像拍摄部、行扫描部、A/D转换部(列选择部)和列扫描部中的每一个例如可被形成在同一基板上。具体而言,通过例如使用诸如低温多晶硅之类的多晶半导体,可以将这些电路部件中的开关等等形成在同一基板上。因此,例如,可基于来自外部系统控制部的控制信号在同一基板上执行驱动操作。这使得可以实现更窄的边框(三个自由边的边框结构)和配线连接的可靠性的改善。

[0178] 注意,本公开可被如下配置。

[0179] (1) 一种图像拍摄单元,包括:

[0180] 图像拍摄部,该图像拍摄部具有多个像素,每个像素包括光电转换器;以及

[0181] 驱动部,该驱动部执行每个所述像素中存储的信号电荷的读取驱动和重置驱动,其中

[0182] 所述驱动部包括将所读取的信号电荷转换成电压的电荷放大器电路,

[0183] 所述驱动部在一个帧时段期间中间歇地执行所述重置驱动多次,并且

[0184] 所述驱动部通过利用所述电荷放大器电路中的电荷放大器的反馈或虚短路来执行所述一个帧时段内的每个重置驱动。

[0185] (2) 根据(1)所述的图像拍摄单元,其中,所述电荷放大器电路包括:

[0186] 电荷放大器,该电荷放大器在输入侧具有第一端子和第二端子,所述第一端子连接到每个所述像素的信号线,并且所述第二端子被维持在重置电势;

[0187] 第一电容性器件,该第一电容性器件并联连接在所述电荷放大器的输入侧的第一端子和所述电荷放大器的输出侧的端子之间;以及

[0188] 第一开关,该第一开关并联连接到所述电荷放大器和所述第一电容性器件。

[0189] (3) 根据(2)所述的图像拍摄单元,其中,所述驱动部通过将所述第一开关维持在接通状态中来执行利用反馈的重置驱动。

[0190] (4) 根据(2)所述的图像拍摄单元,其中,所述驱动部通过将所述第一开关维持在关断状态中来执行利用虚短路的重置驱动。

[0191] (5) 根据(2)至(4)的任何一项所述的图像拍摄单元,其中,所述电荷放大器电路还包括:

[0192] 第二电容性器件,该第二电容性器件并联连接在所述电荷放大器的输入侧的第一端子和所述电荷放大器的输出侧的端子之间;以及

[0193] 第二开关,该第二开关串联连接到所述第二电容性器件。

[0194] (6) 根据(5)所述的图像拍摄单元,其中,所述驱动部通过将所述第一开关维持在接通状态中并且将所述第二开关维持在关断状态中来执行利用反馈的重置驱动。

[0195] (7) 根据(5)所述的图像拍摄单元,其中,所述驱动部通过将所述第一开关维持在关断状态中并且将所述第二开关维持在接通状态中来执行利用虚短路的重置驱动。

[0196] (8) 根据(5)至(7)的任何一项所述的图像拍摄单元,其中

[0197] 所述驱动部在所述像素的曝光操作中将所述第一开关维持在接通状态中并且将所述第二开关维持在关断状态中,并且

[0198] 所述驱动部在所述读取驱动中将所述第一开关和第二开关两者维持在关断状态中。

[0199] (9) 根据(8)所述的图像拍摄单元,其中,所述驱动部通过将所述第一开关和第二开关两者维持在关断状态中来伴随所述读取驱动执行第一重置驱动。

[0200] (10) 根据(5)至(9)的任何一项所述的图像拍摄单元,其中,所述第二电容性器件具有比所述第一电容性器件的电容量大的电容量。

[0201] (11) 根据(1)至(10)的任何一项所述的图像拍摄单元,其中,利用虚短路的重置驱动是在所述电荷放大器电路能够读取信号电荷的状态中执行的。

[0202] (12) 根据(1)至(11)的任何一项所述的图像拍摄单元,其中,所述光电转换器包括PIN光电二极管或MIS传感器。

[0203] (13) 根据(1)至(12)的任何一项所述的图像拍摄单元,其中,所述图像拍摄部生成基于入射的放射线的电信号。

[0204] (14) 根据(13)所述的图像拍摄单元,其中,所述图像拍摄部在所述光电转换器上包括波长转换层,该波长转换层将所述放射线的波长转换成所述光电转换器的灵敏范围内的波长。

[0205] (15) 根据(14)所述的图像拍摄单元,其中,所述放射线是X射线。

[0206] (16) 根据(1)至(15)的任何一项所述的图像拍摄单元,其中

[0207] 每个所述像素还包括晶体管,并且

[0208] 所述晶体管包括由非晶硅、多晶硅、微晶硅或氧化物半导体构成的半导体层。

[0209] (17) 一种图像拍摄显示系统,包括图像拍摄单元和显示单元,该显示单元执行基

于由此图像拍摄单元获得的图像信号的图像显示,该图像拍摄单元包括:

[0210] 图像拍摄部,该图像拍摄部具有多个像素,每个像素包括光电转换器;以及

[0211] 驱动部,该驱动部执行每个所述像素中存储的信号电荷的读取驱动和重置驱动,其中

[0212] 所述驱动部包括将所读取的信号电荷转换成电压的电荷放大器电路,

[0213] 所述驱动部在一个帧时段期间间歇地执行所述重置驱动多次,并且

[0214] 所述驱动部通过利用所述电荷放大器电路中的电荷放大器的反馈或虚短路来执行所述一个帧时段内的每个重置驱动。

[0215] 本公开包含与2011年10月19日向日本专利局提交的日本优先权专利申请JP 2011-230128中公开的主题相关的主题,特此通过引用将该申请的全部内容并入。

[0216] 本领域的技术人员应当理解,取决于设计要求和因素,可以进行各种修改、组合、子组合和变更,只要它们处于所附权利要求或其等同物的范围之内即可。

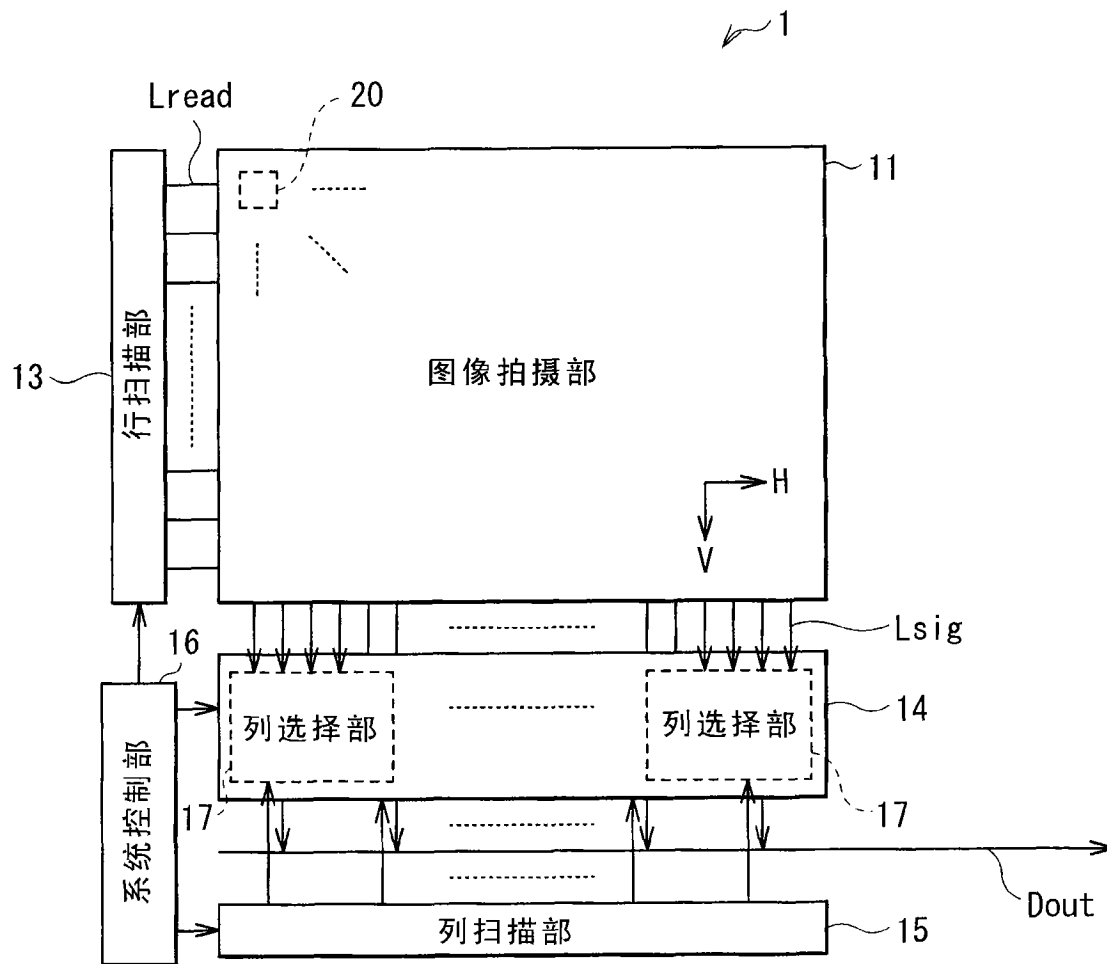


图1

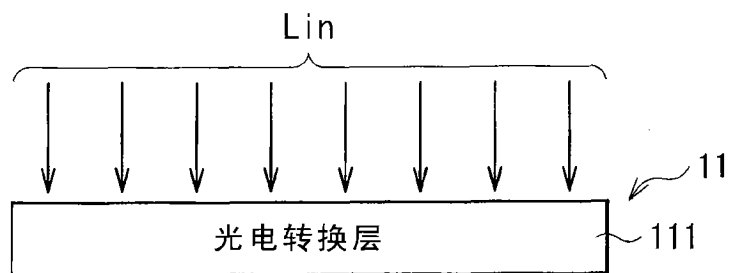


图2

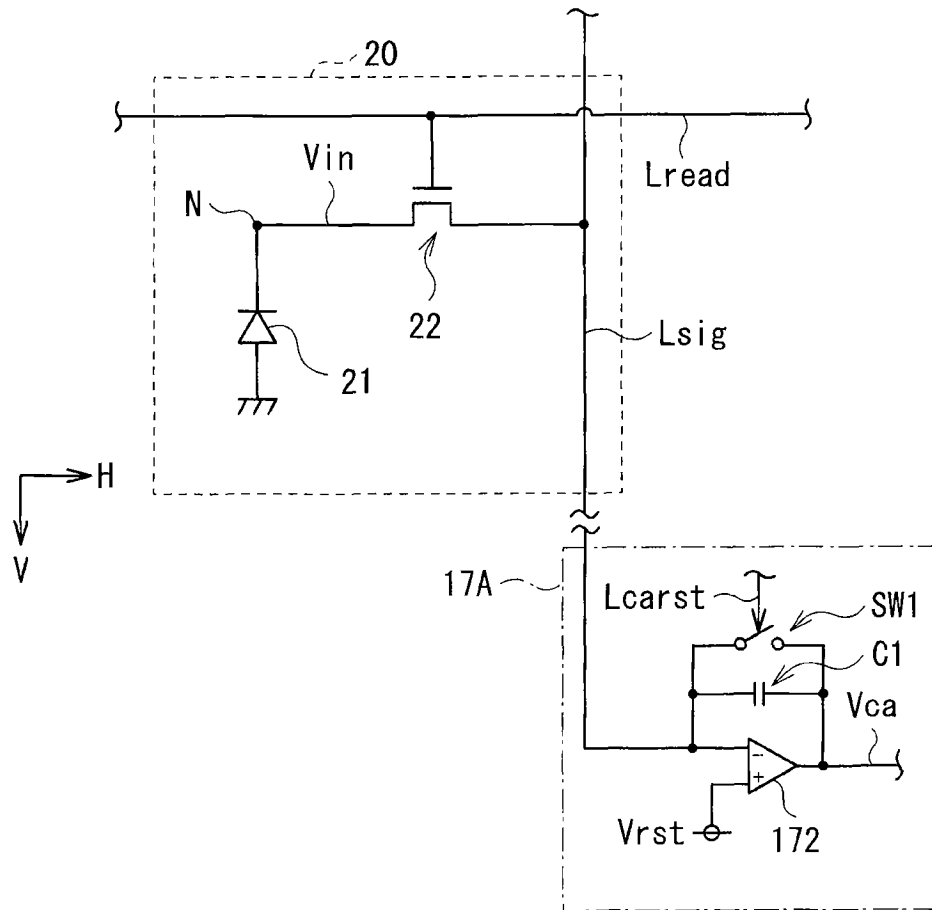


图3

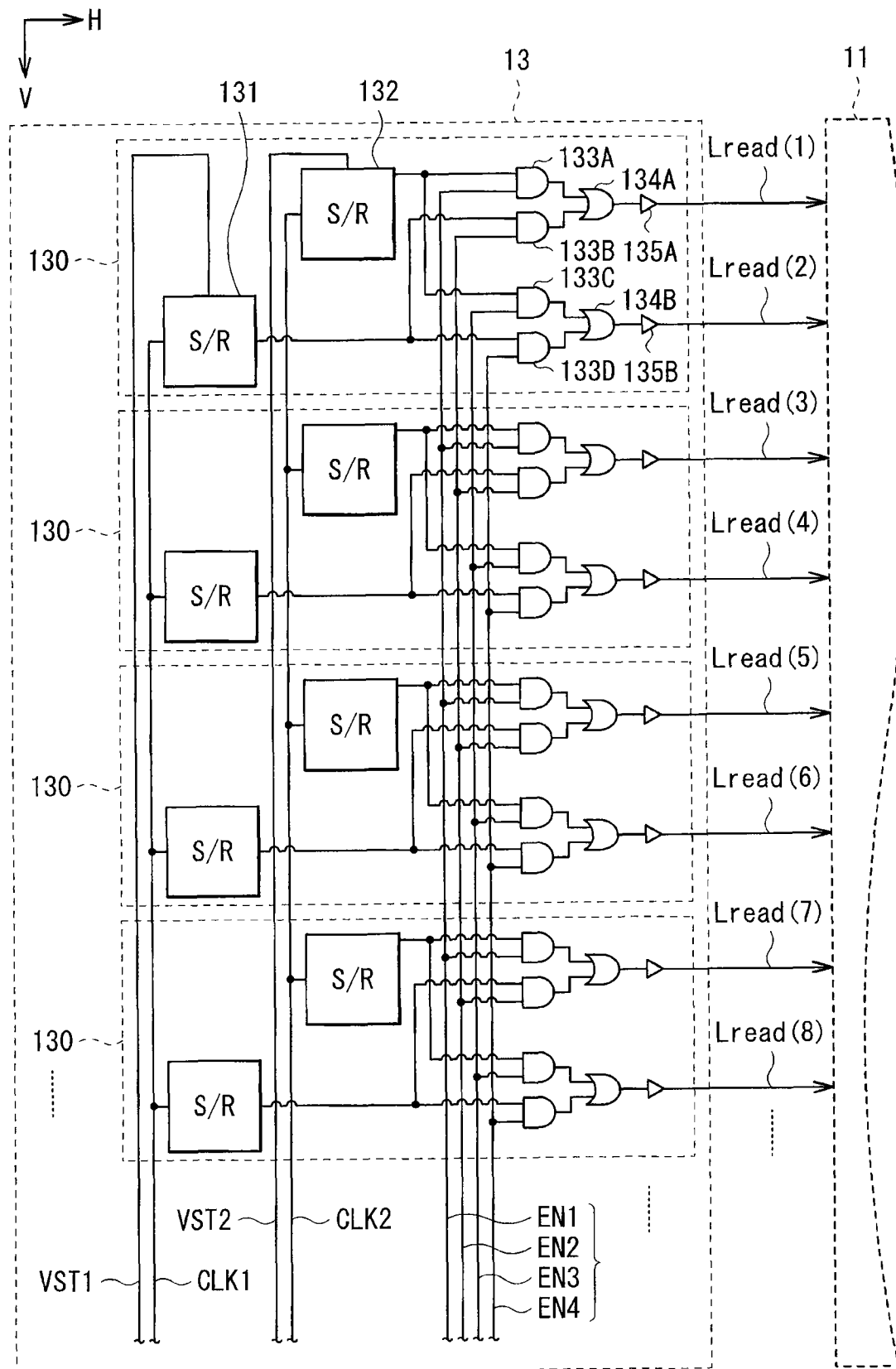


图4

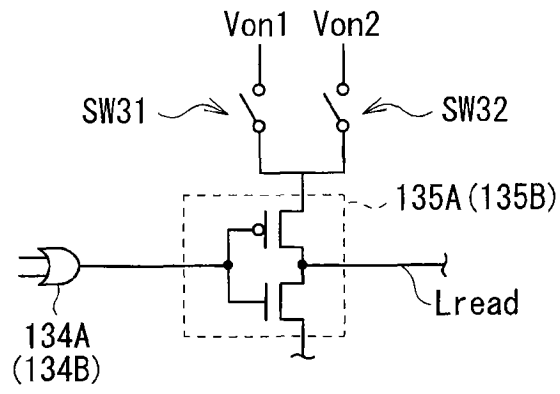


图5A

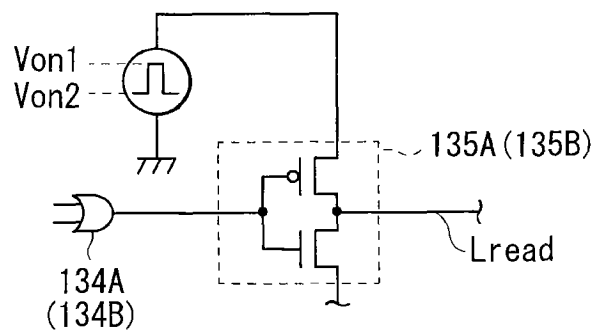


图5B

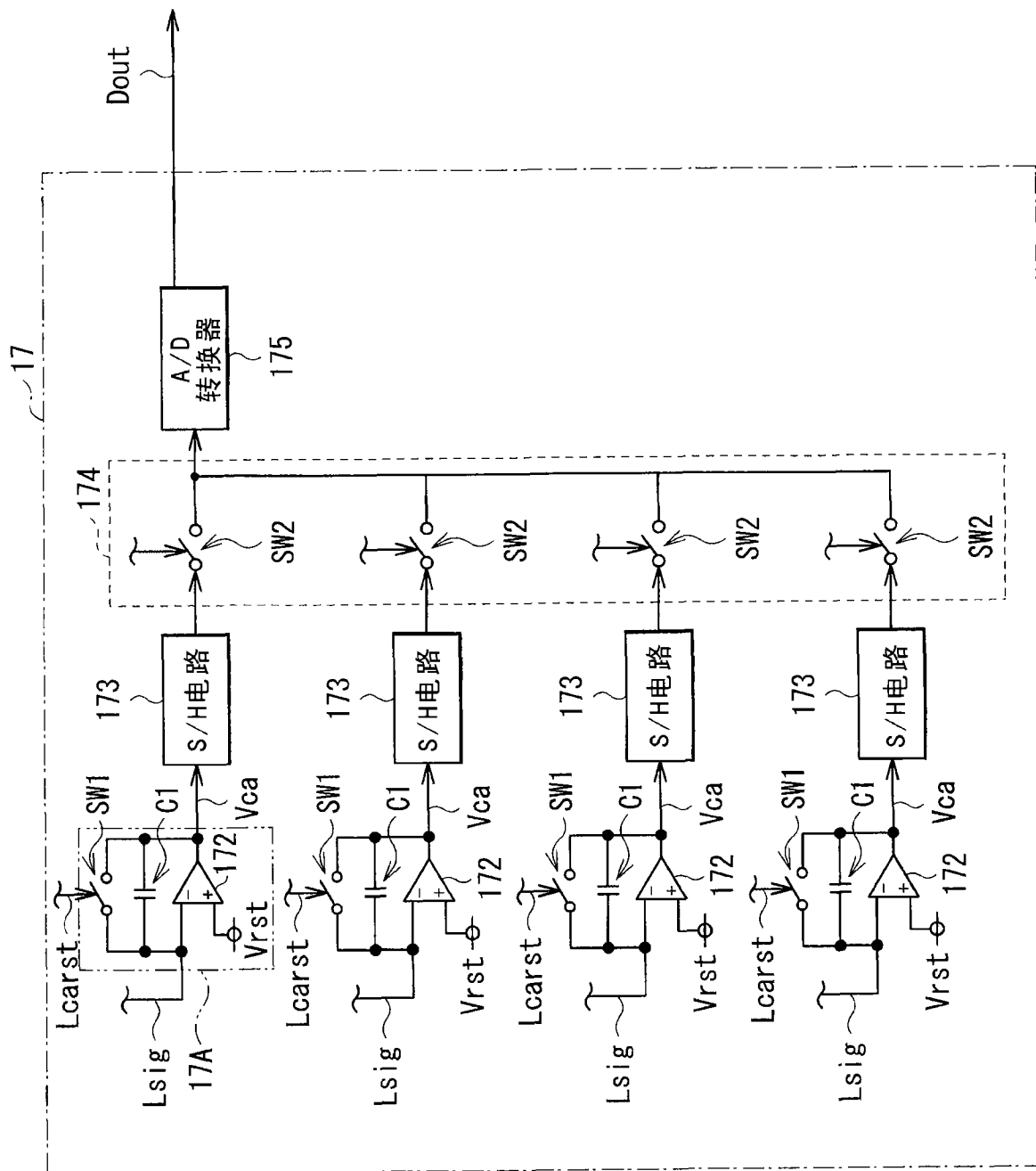


图6

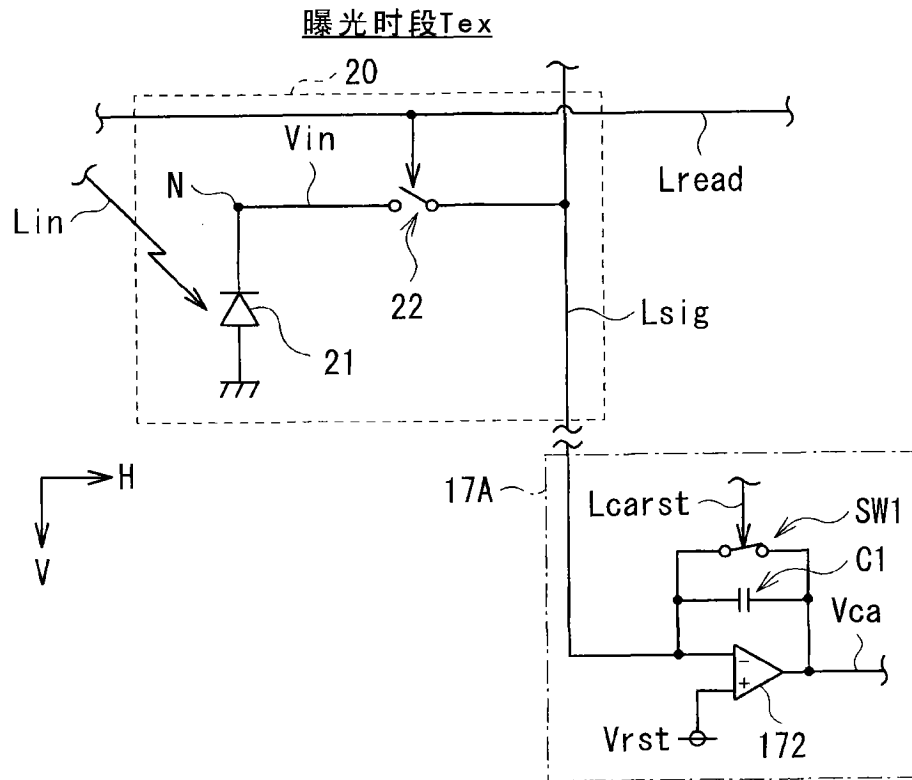


图7A

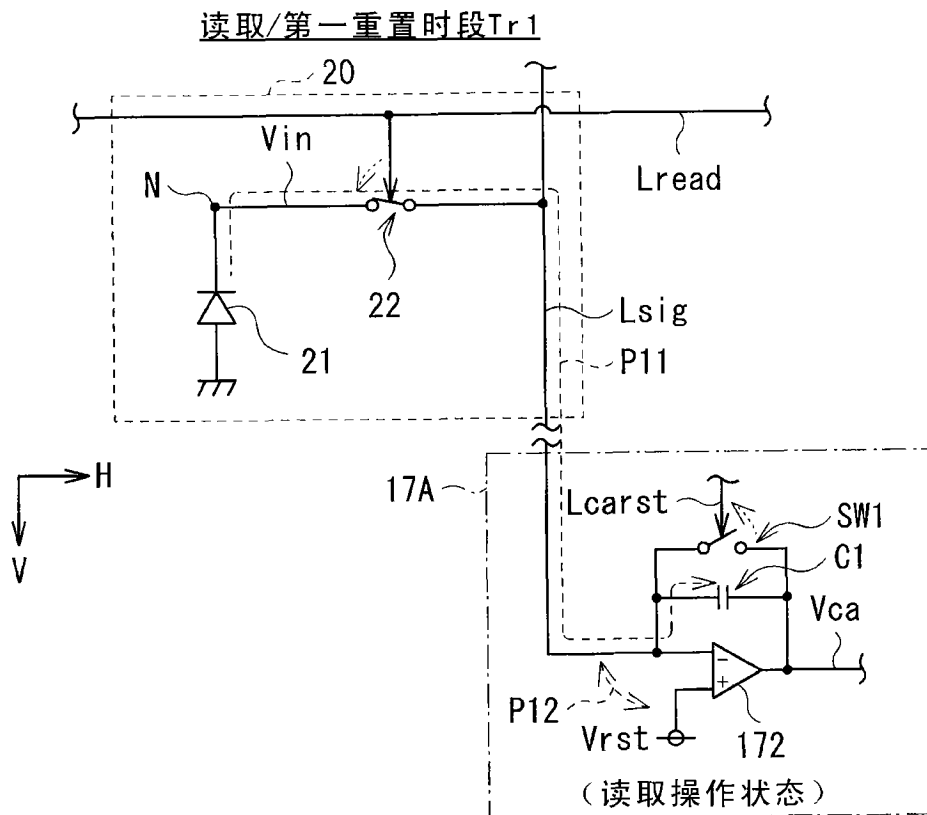


图7B

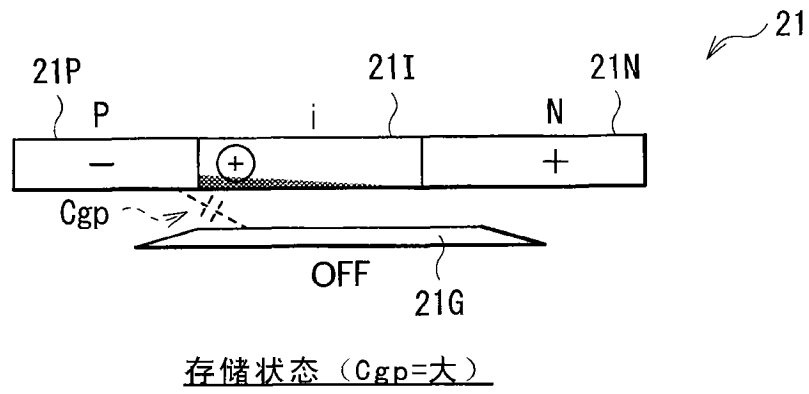


图8A

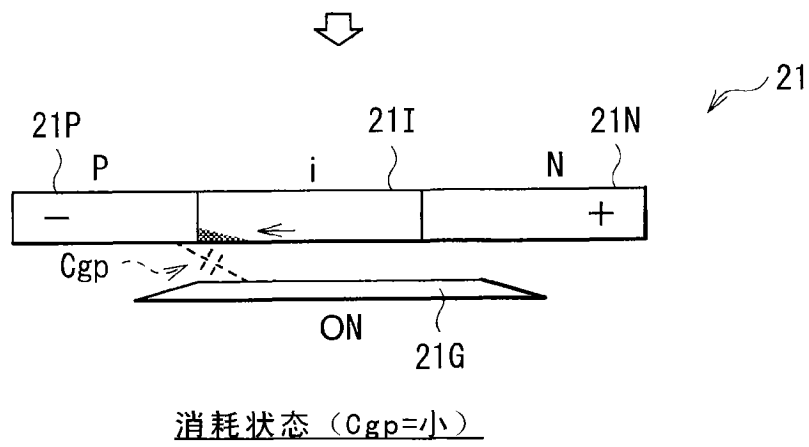


图8B

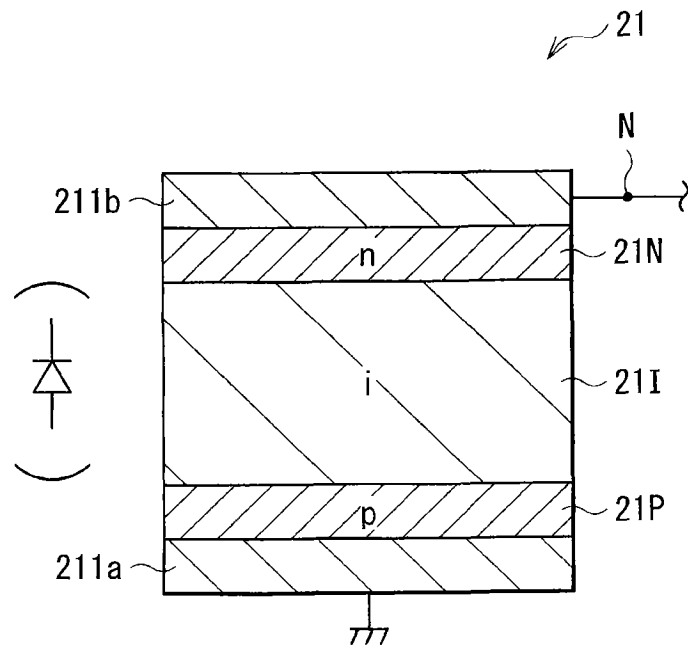


图9

Tr1刚刚结束后

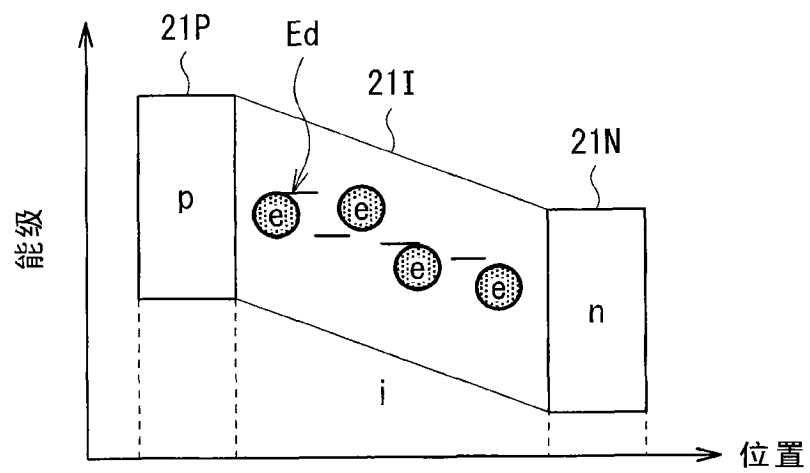


图10A

在Tr1后经过了时间之后

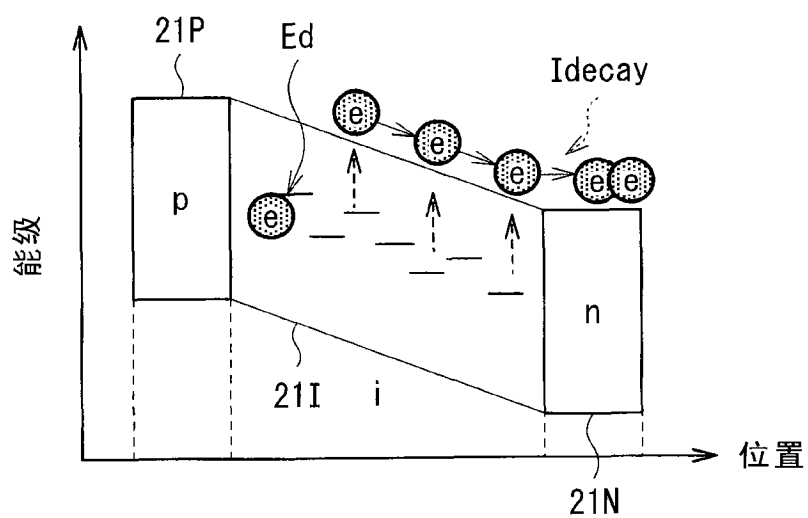


图10B

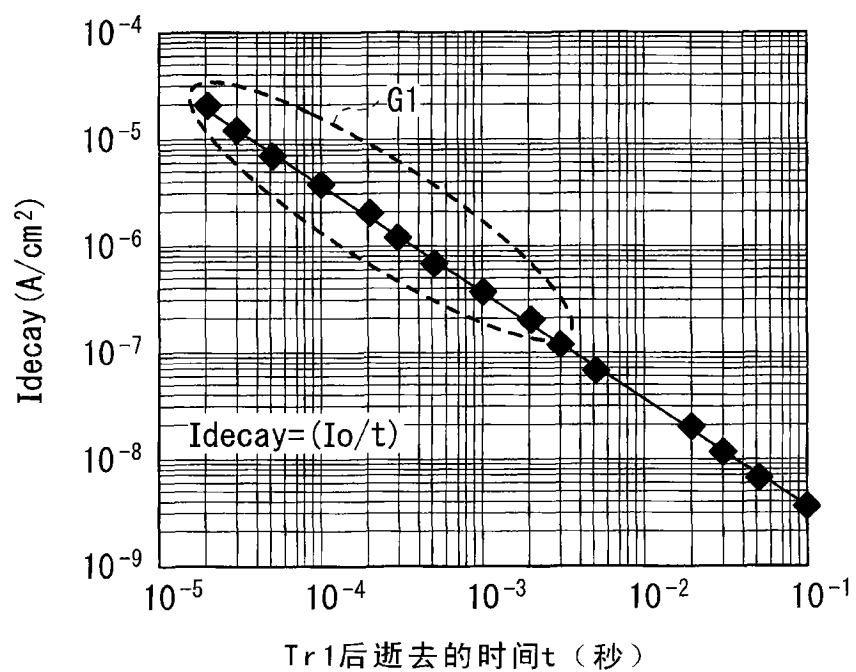


图11A

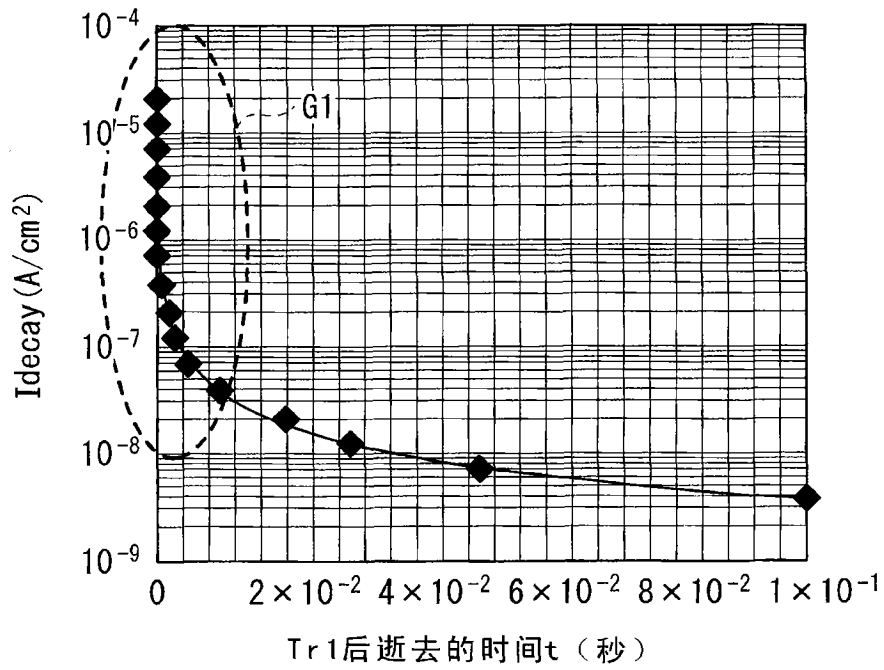


图11B

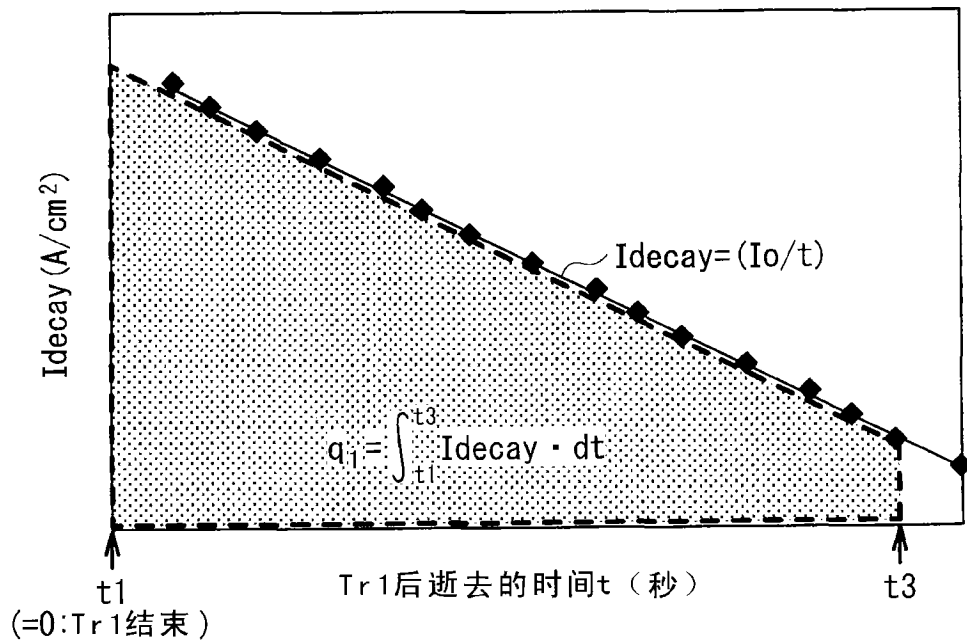


图12

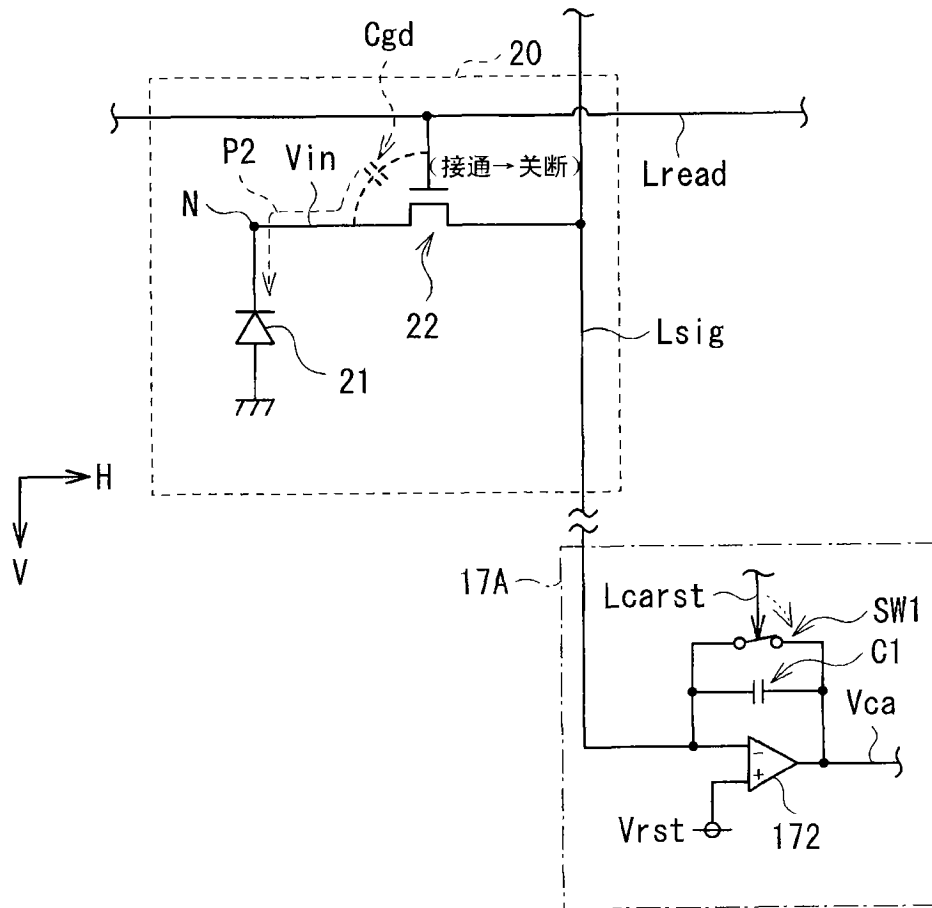


图13

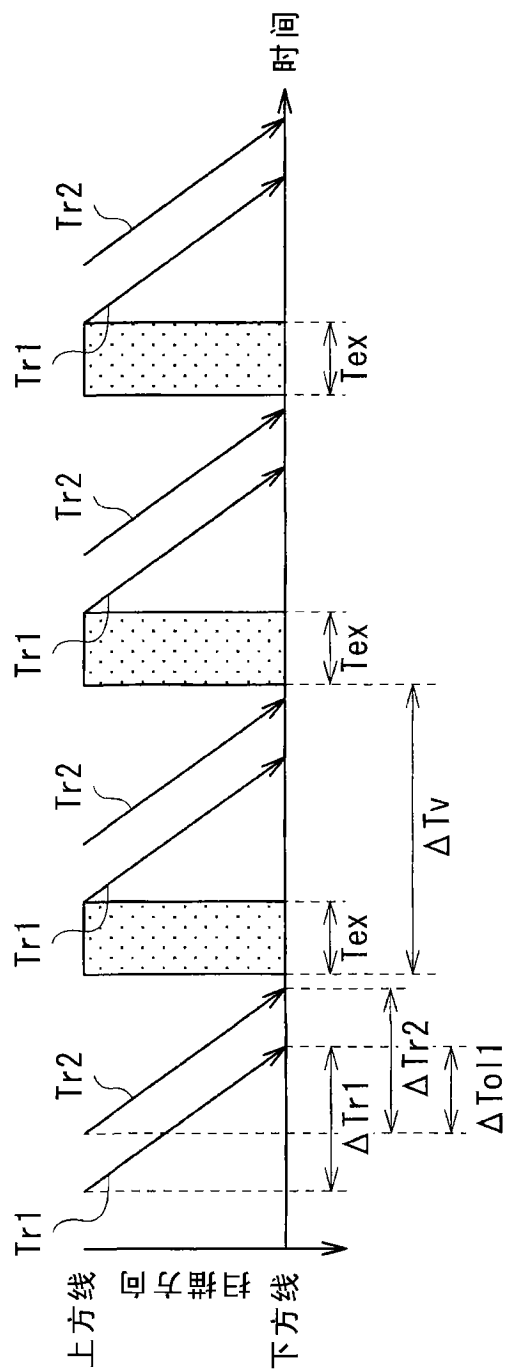


图14

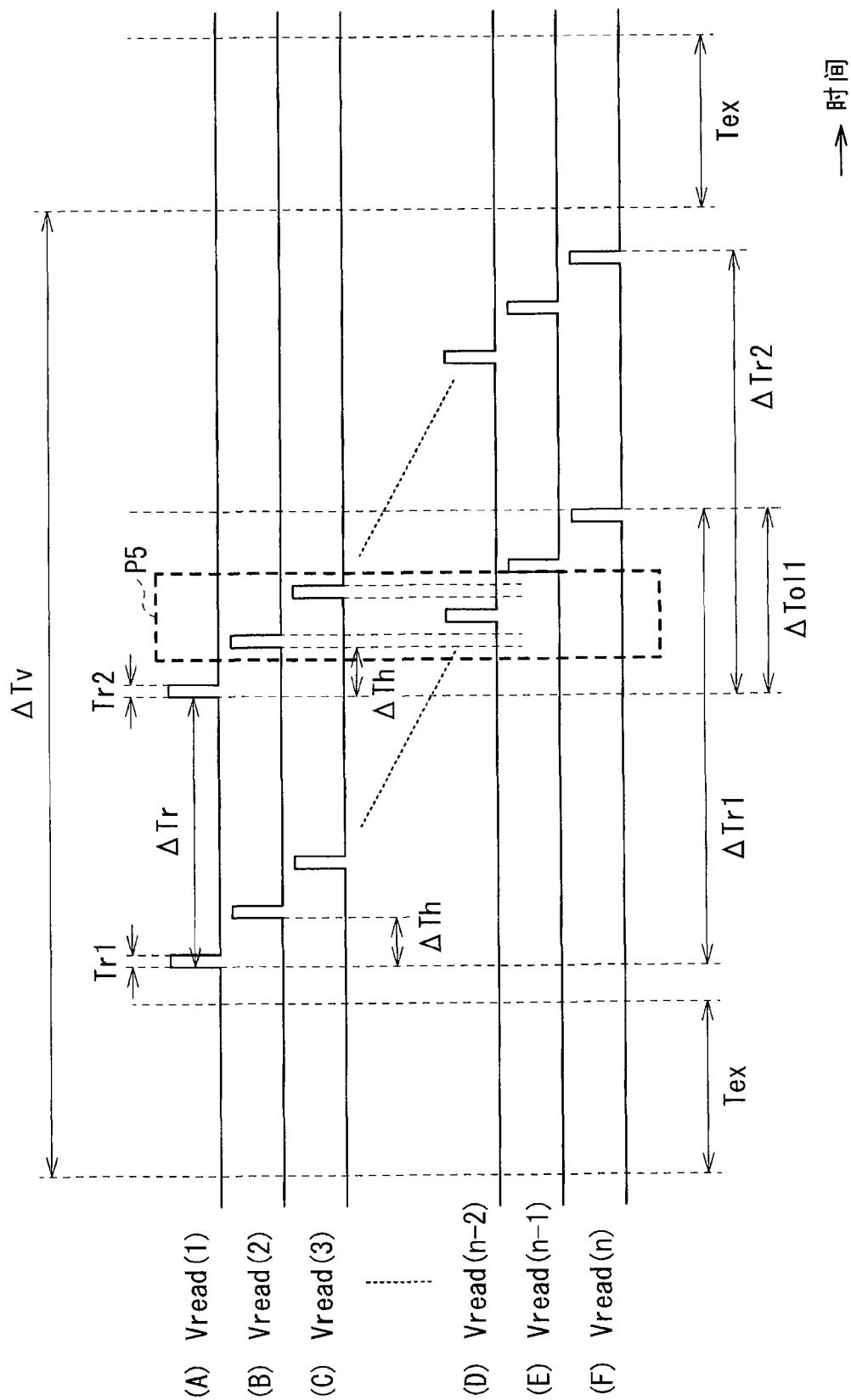


图15

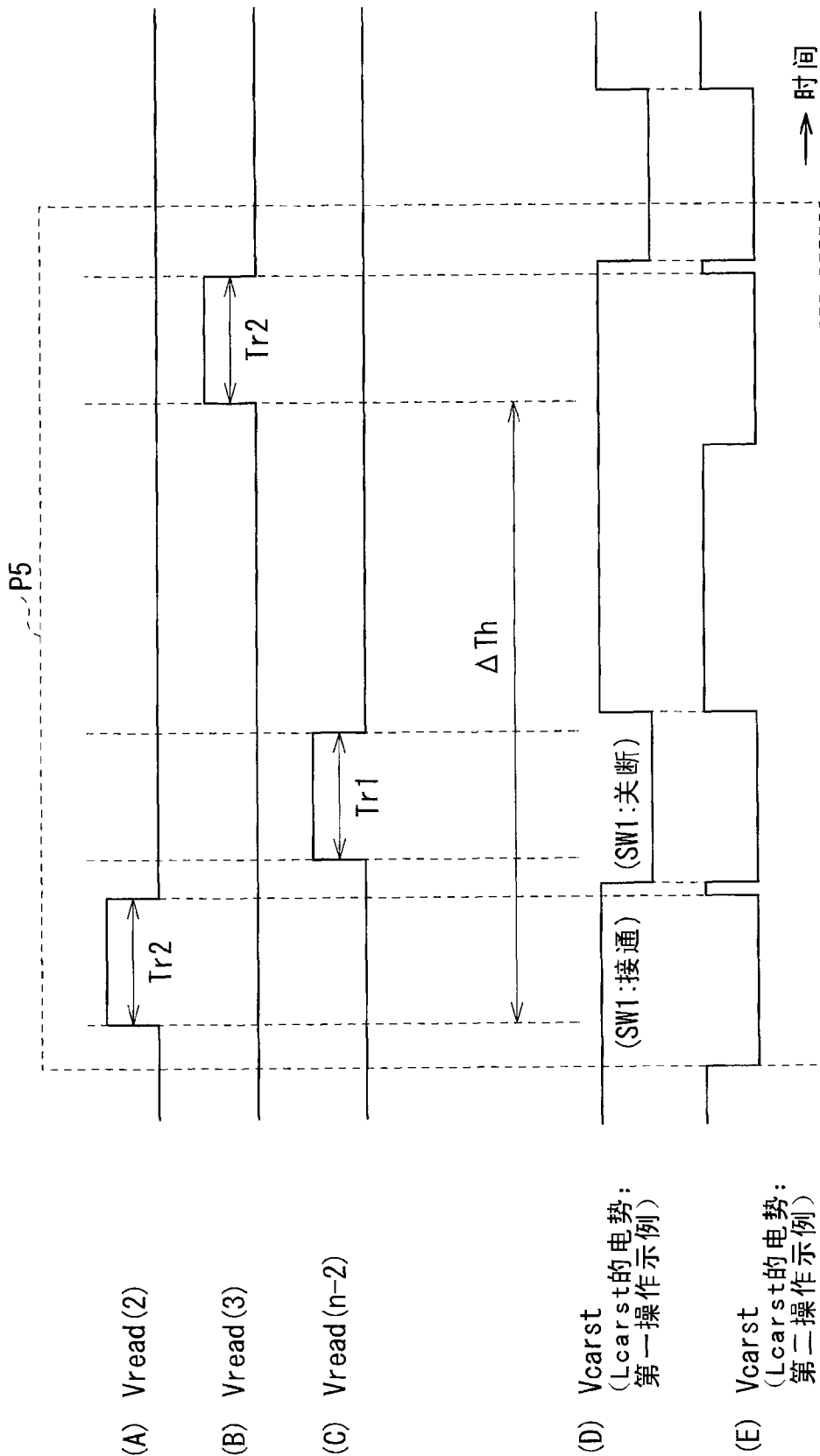


图16

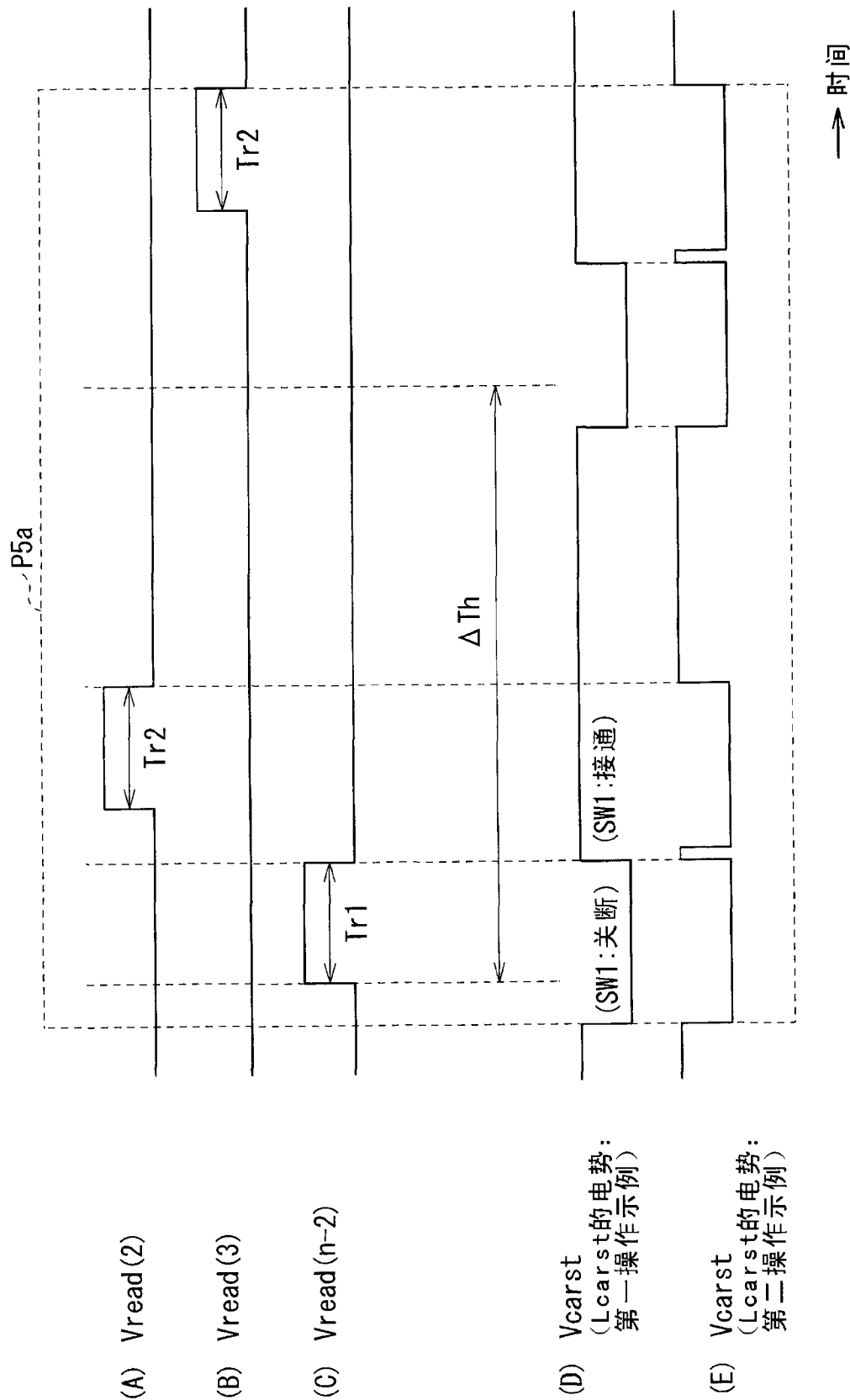


图17

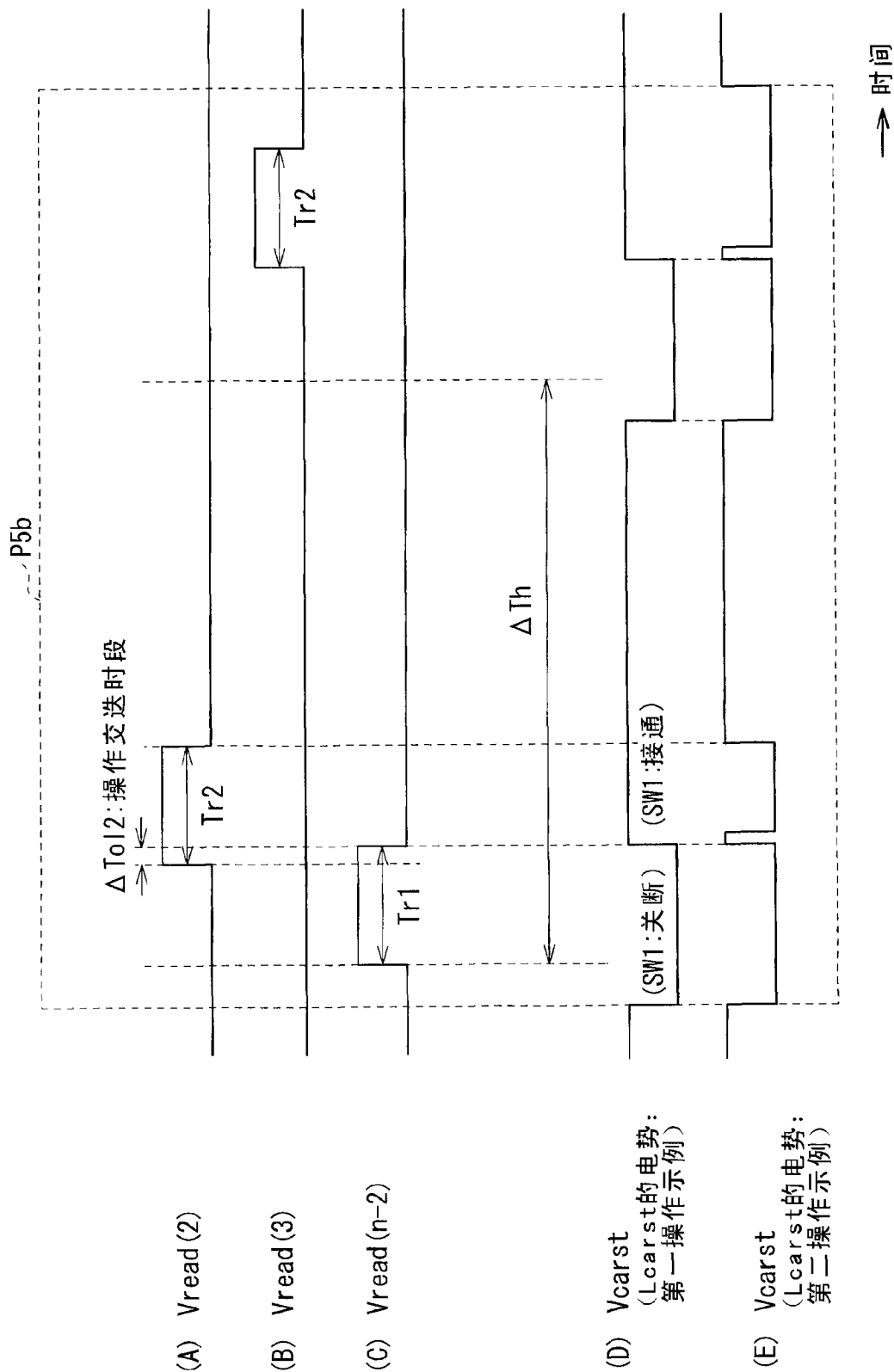


图18

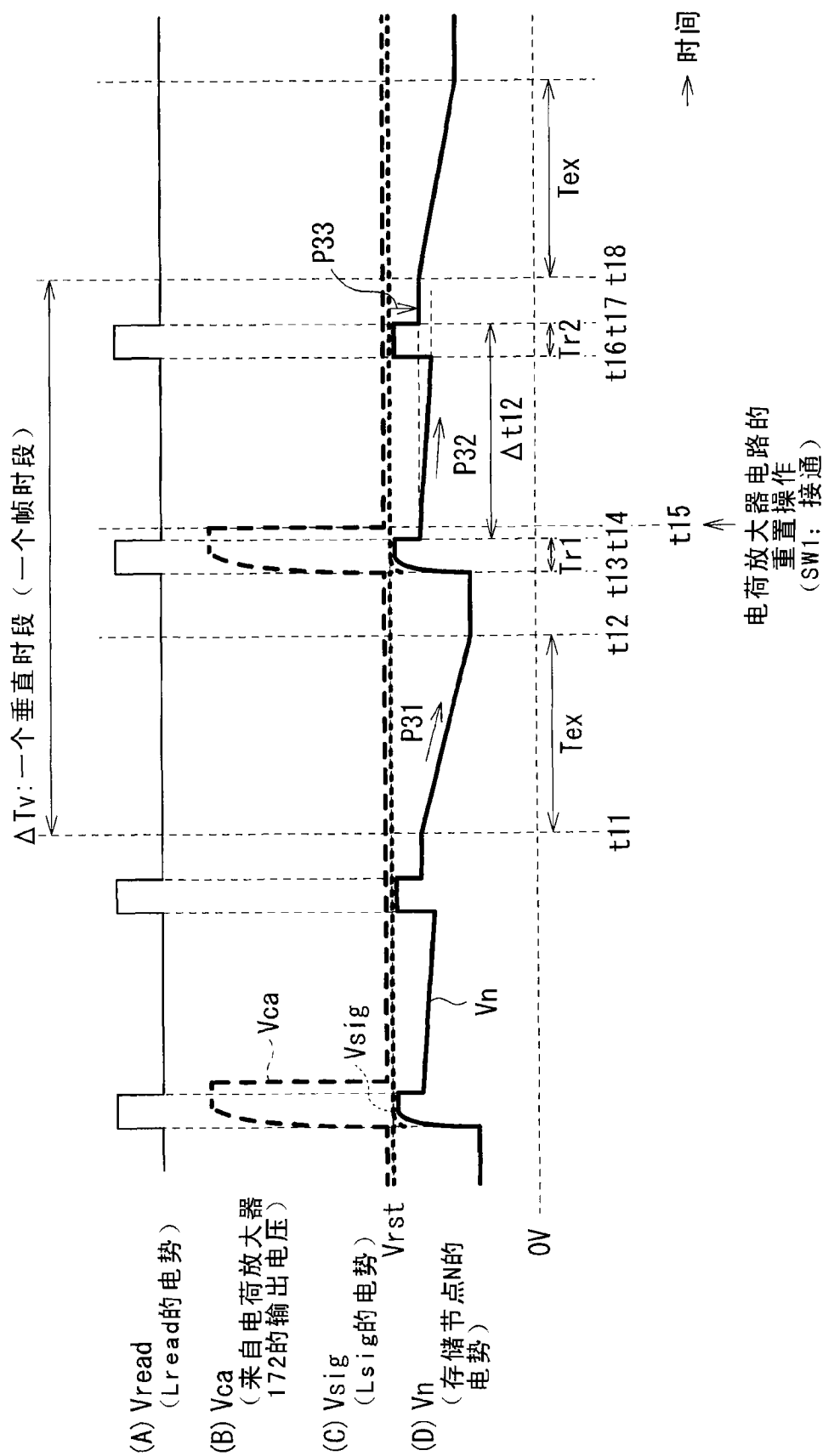


图19

第二重置时段Tr2（反馈）

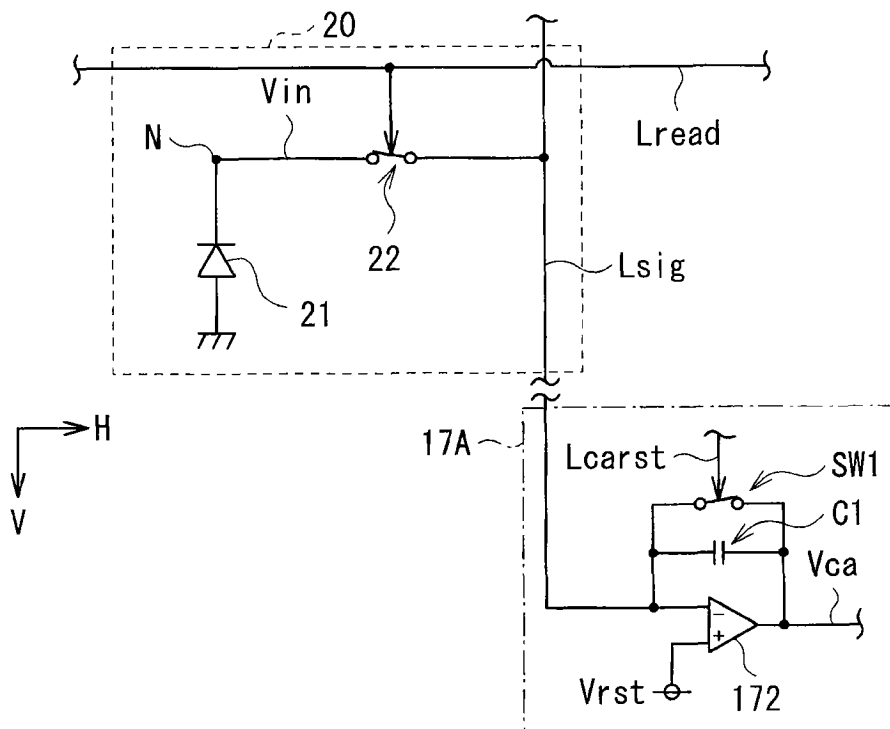


图20A

第二重置时段Tr2（虚短路）

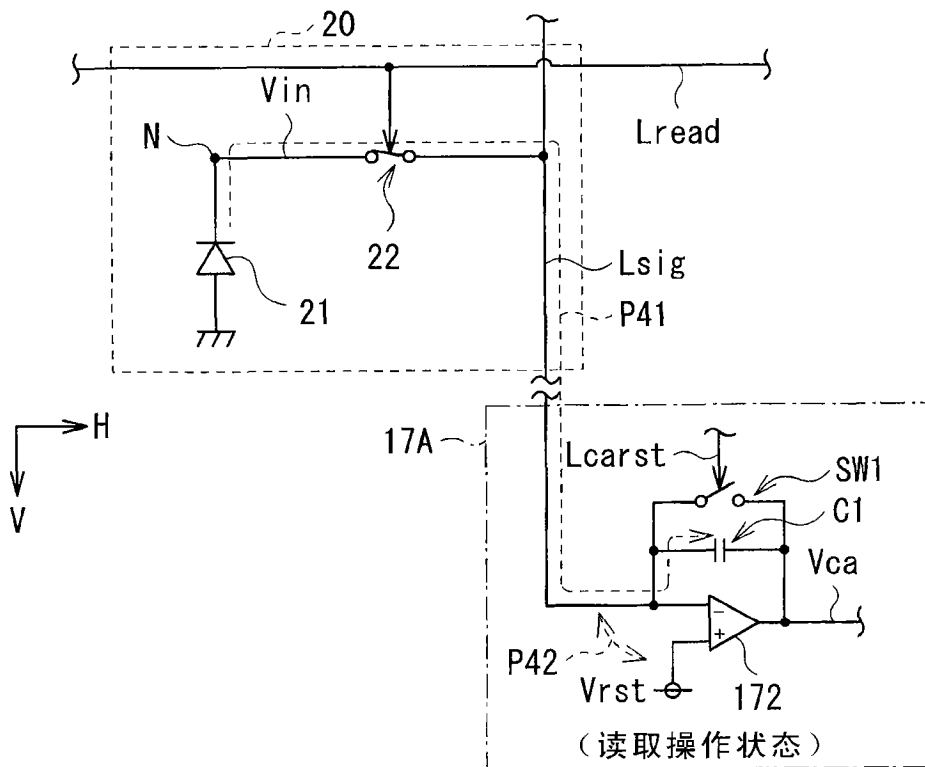


图20B

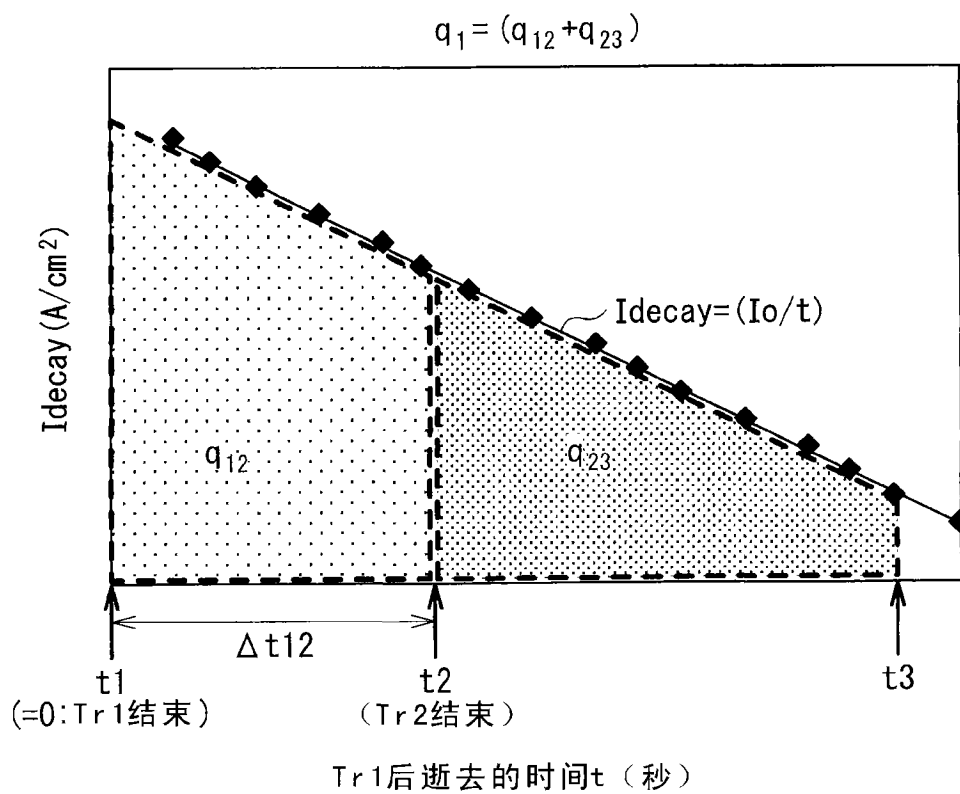


图21

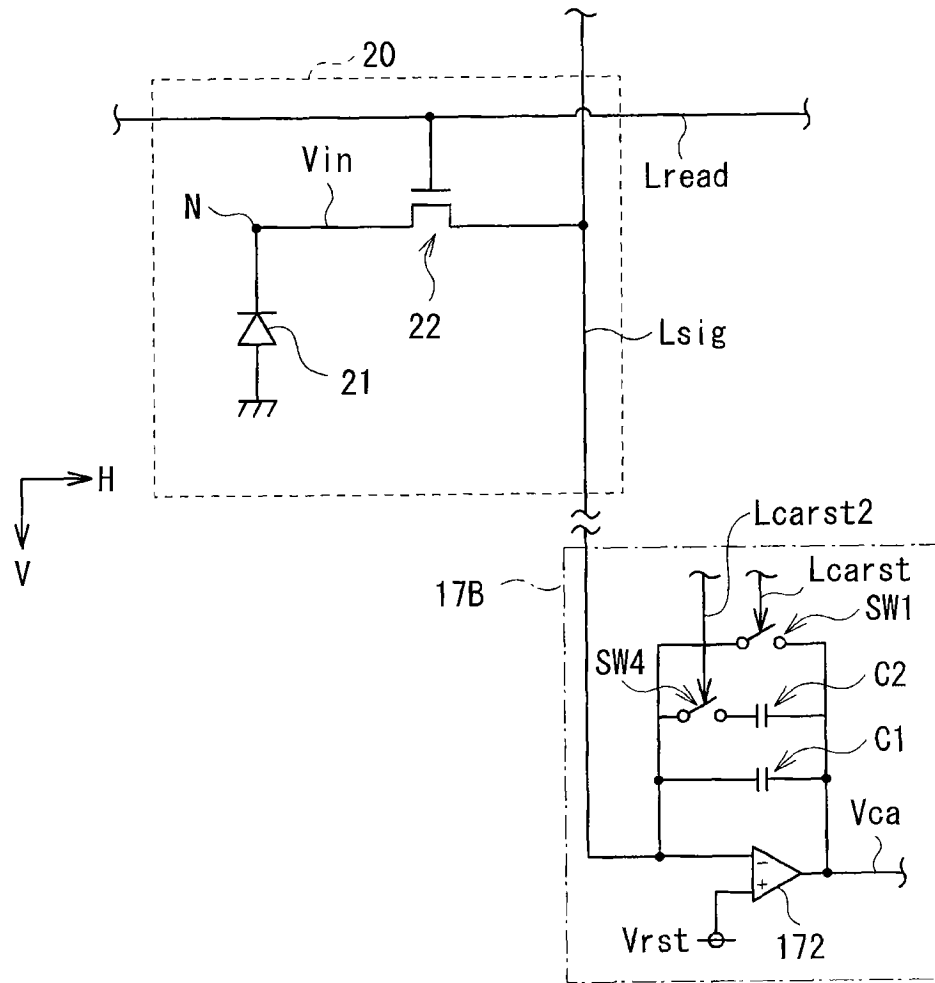


图22

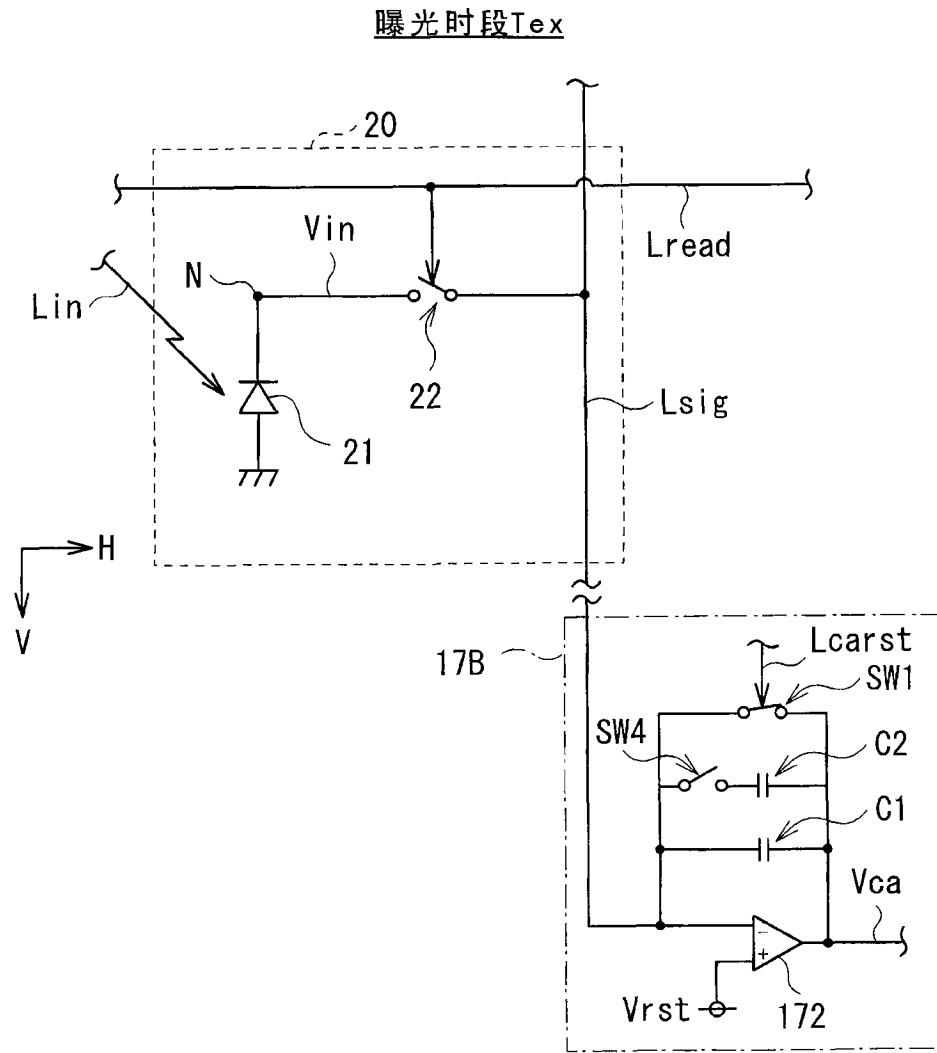


图23

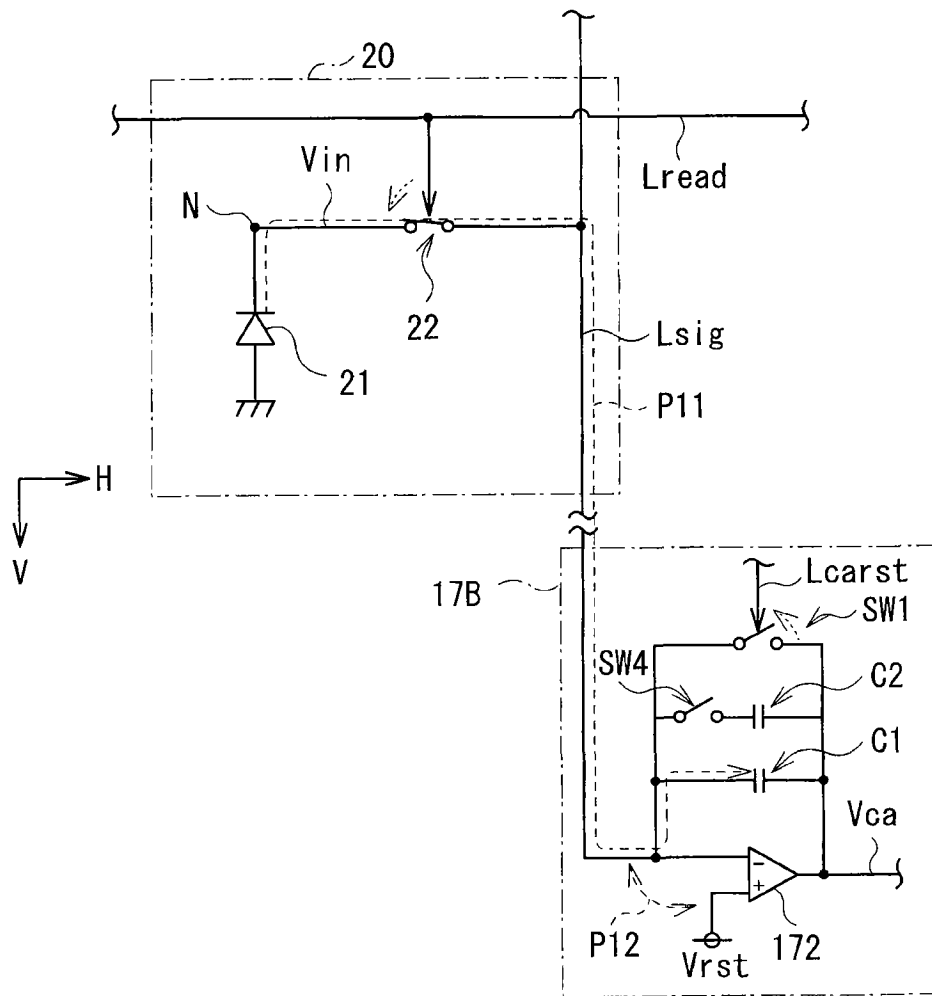
读取/第一重置时段 T_{r1} 

图24

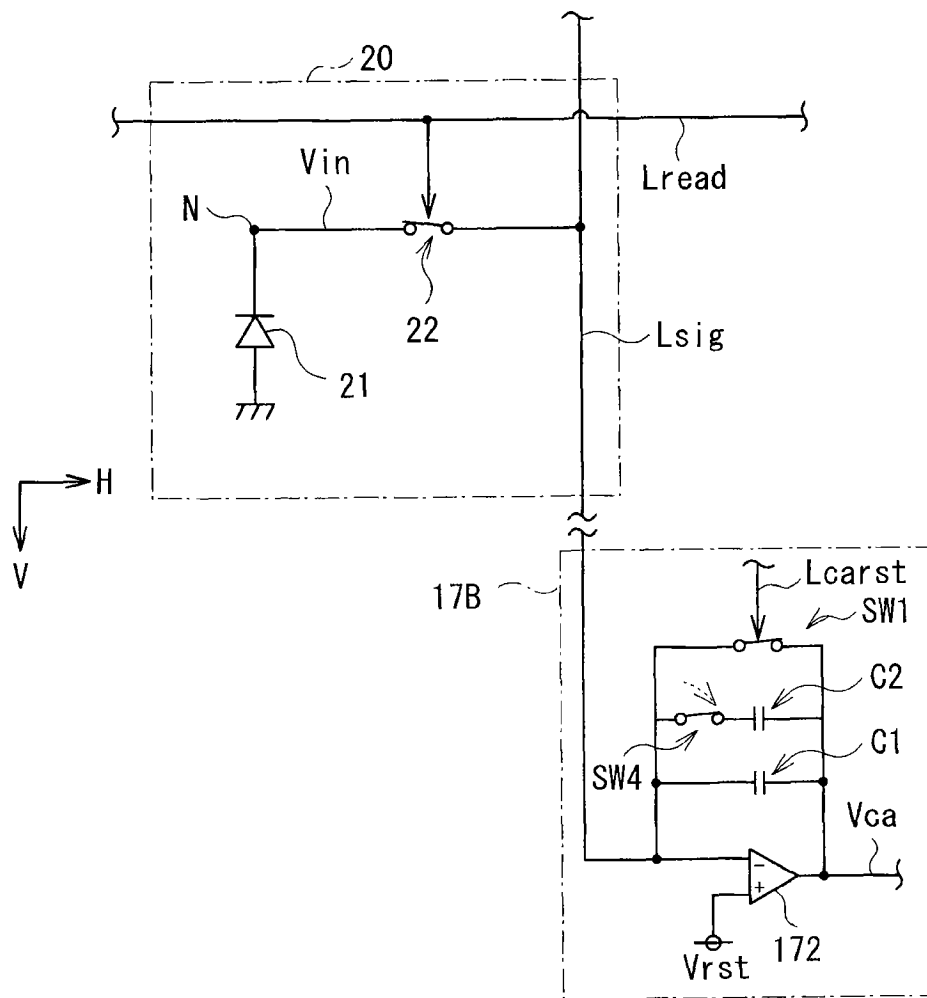
第二重置时段 T_{r2} (反馈)

图25

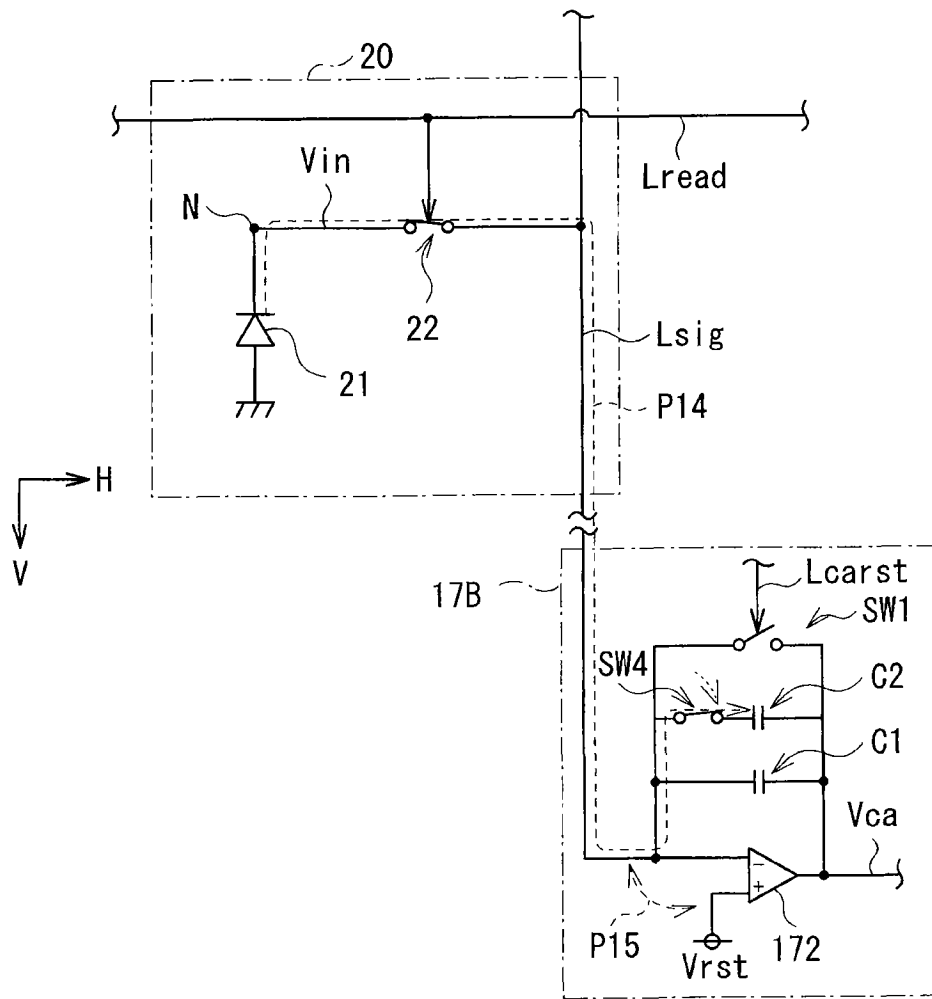
第二重置时段 T_{r2} (虚短路)

图26

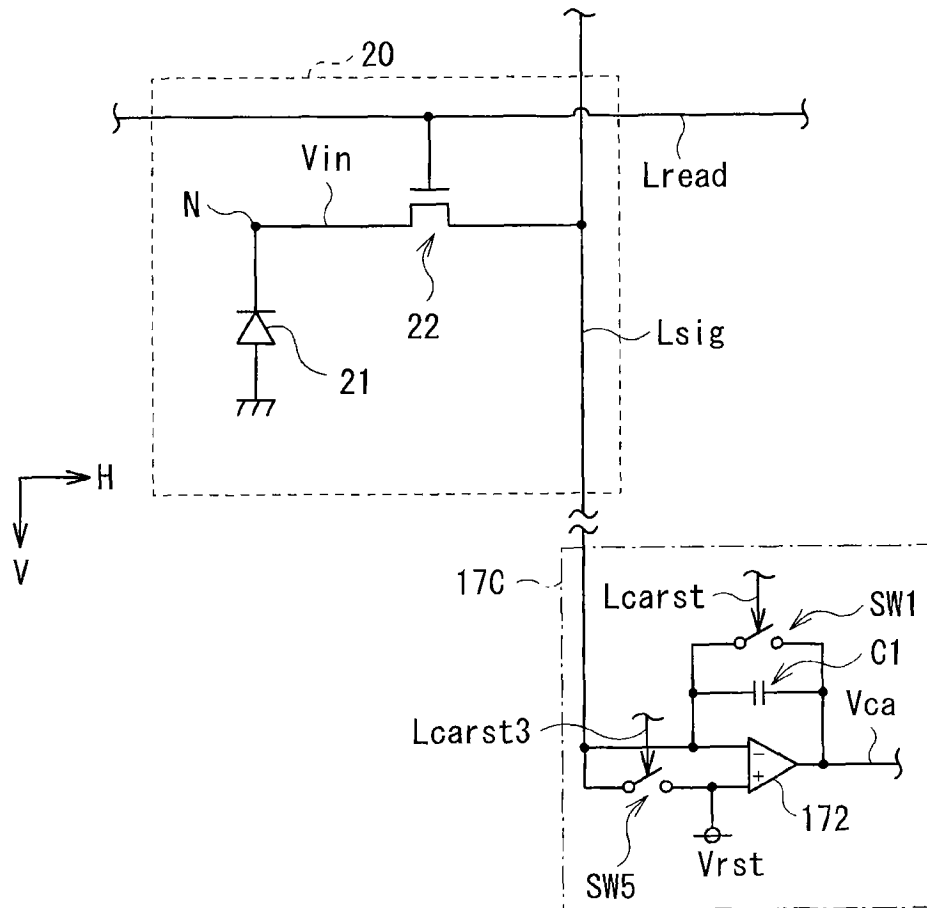


图27

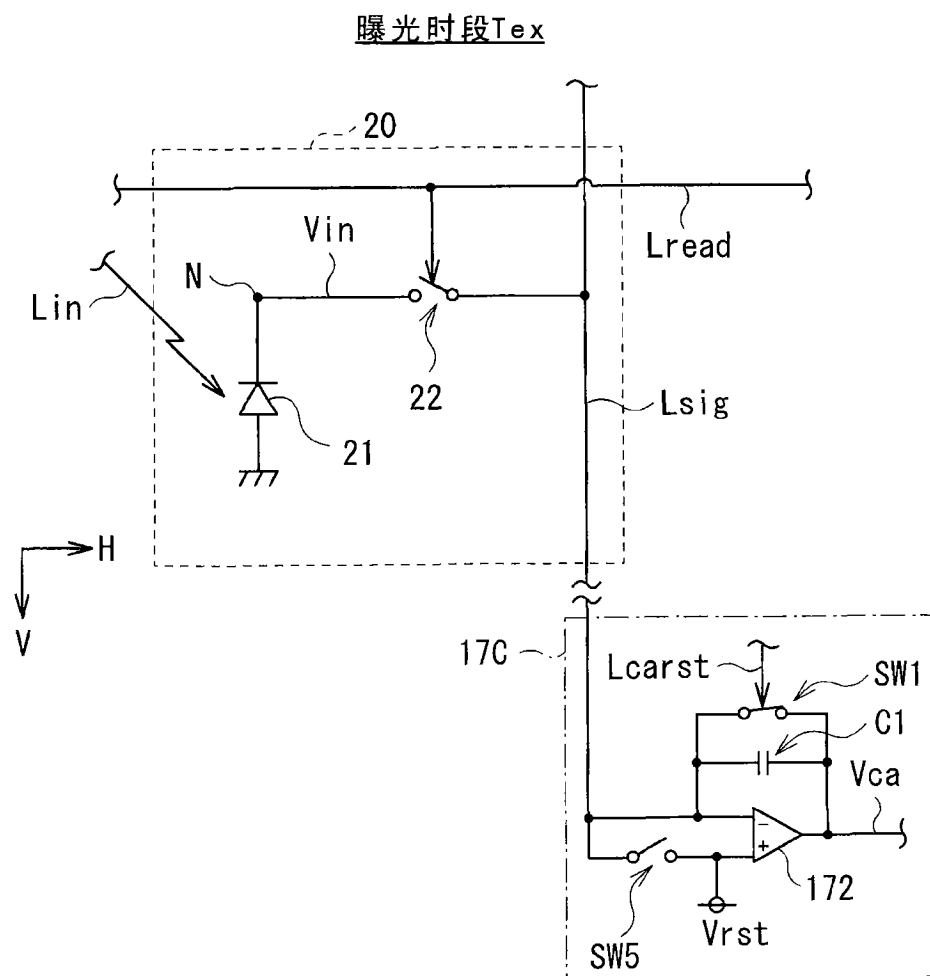


图 28

读取/第一重置时段Tr1

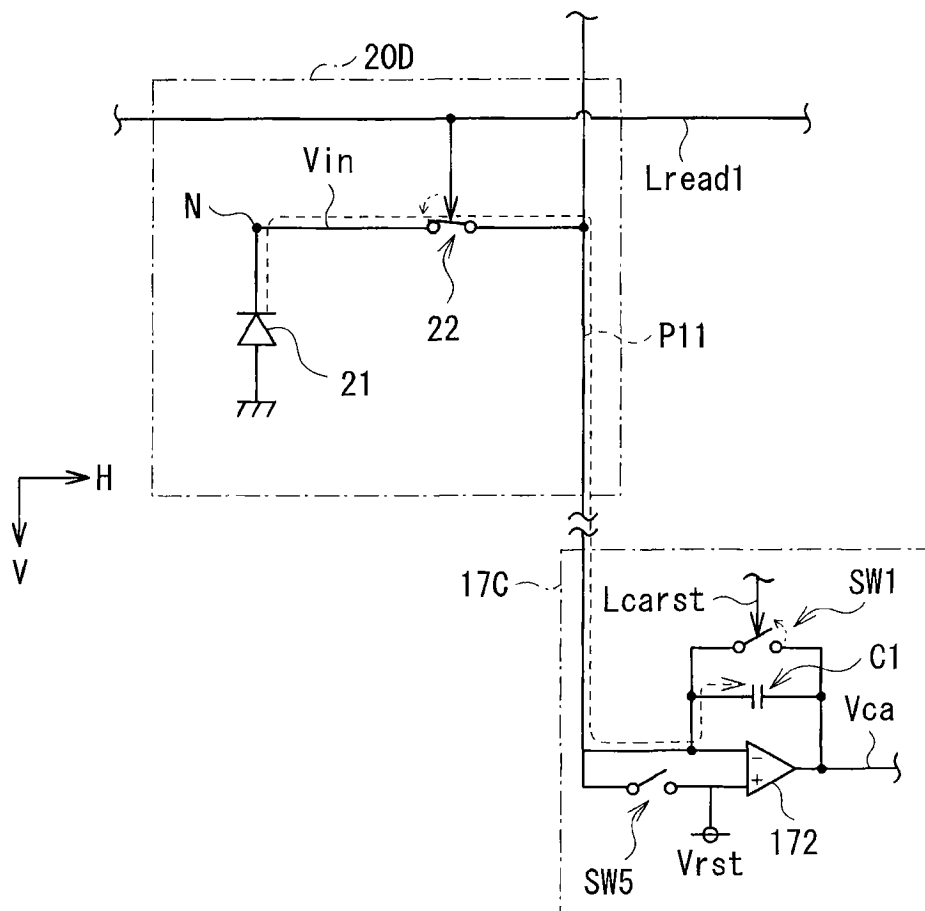


图29

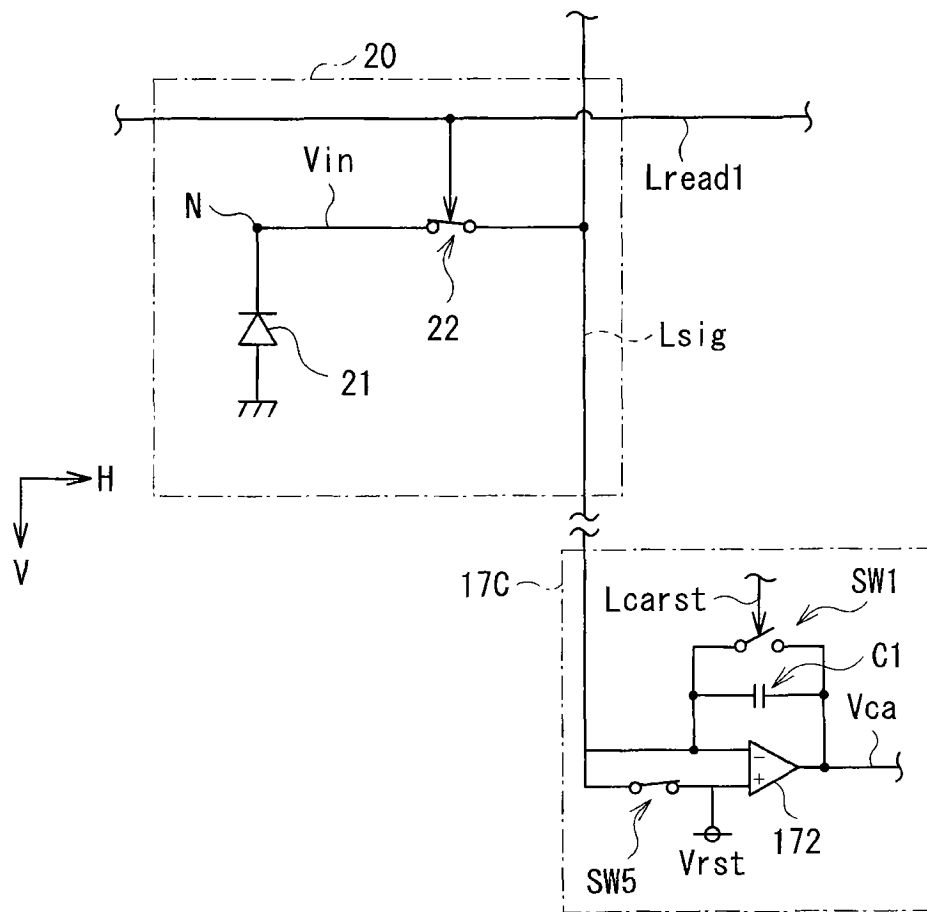
第二重置时段Tr2 (反馈)

图30

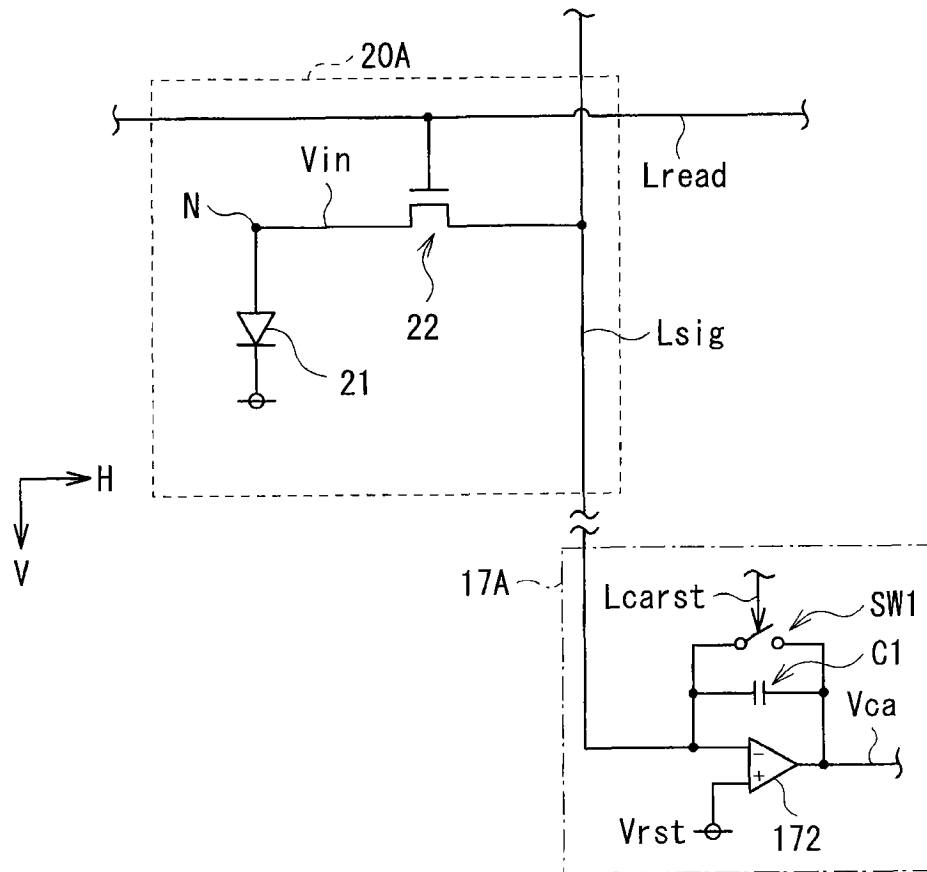


图31

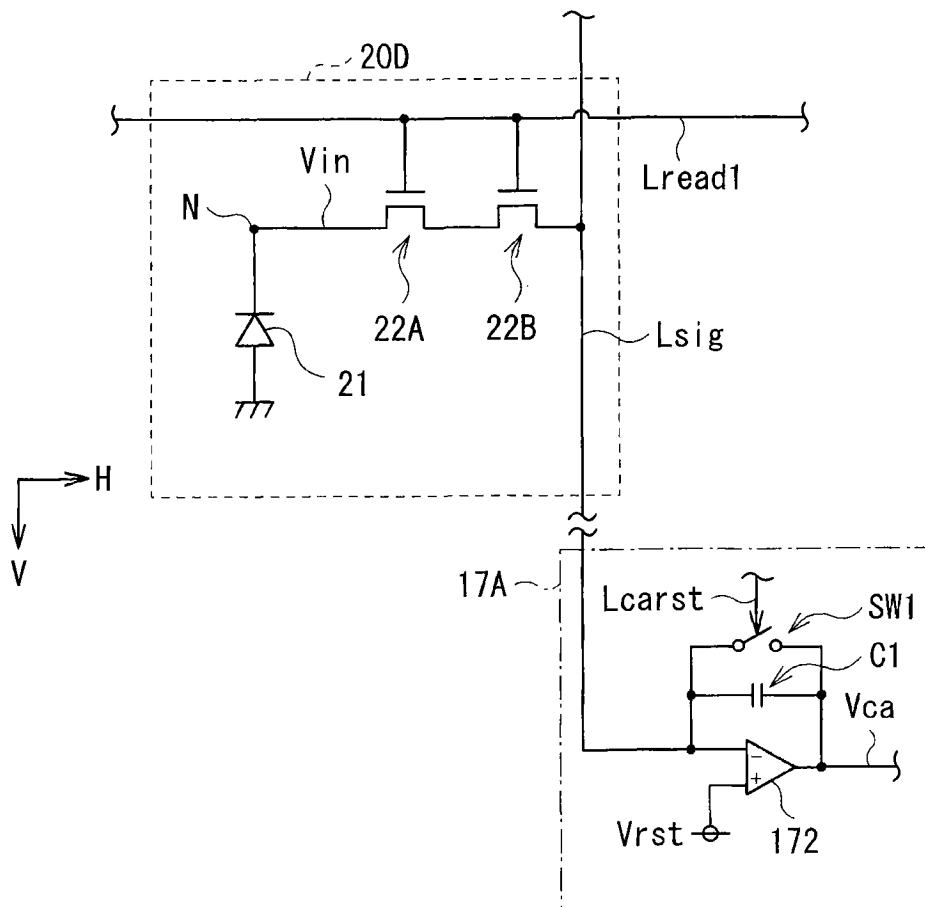


图32

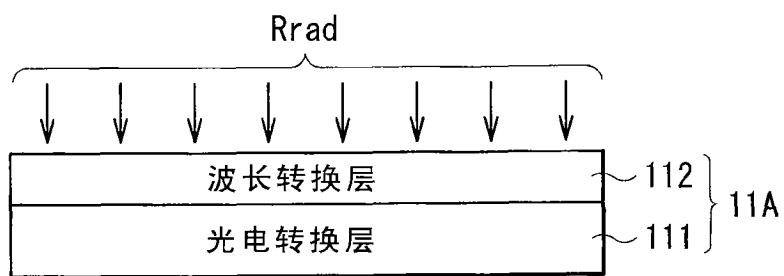


图33A

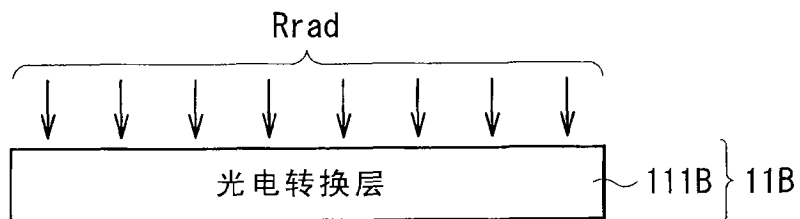


图33B

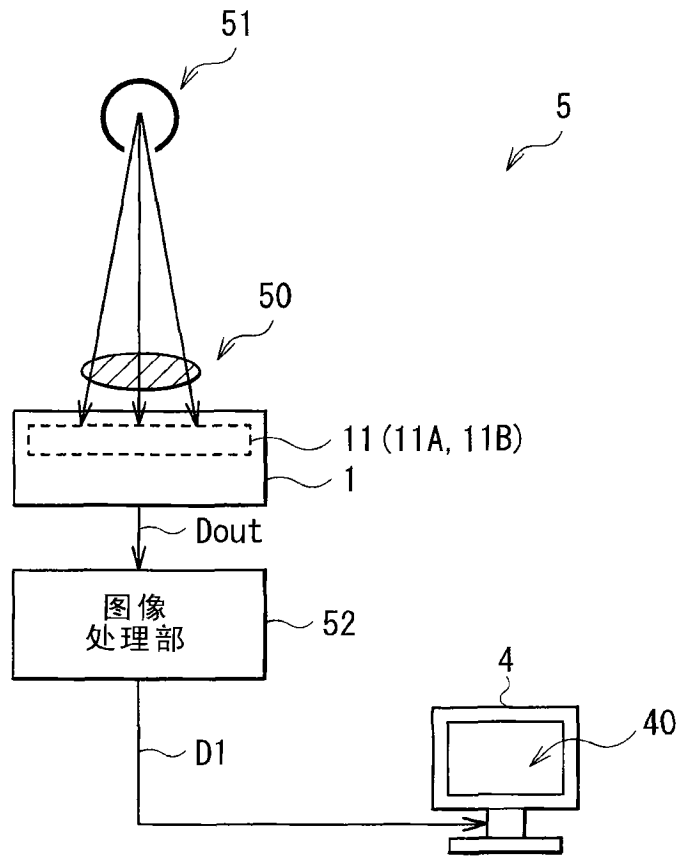


图34