(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0048261
(43) 공개일자 2025년04월08일

(51) 국제특허분류(Int. Cl.)
H01L 21/3065 (2006.01) *H01J 37/32* (2006.01)
H01L 21/308 (2006.01)
(52) CPC특허분류
H01L 21/3065 (2013.01)
H01J 37/32449 (2013.01)
(21) 출원번호 10-2025-7005055
(22) 출원일자(국제) 2023년07월05일
심사청구일자 없음
(85) 번역문제출일자 2025년02월17일
(86) 국제출원번호 PCT/US2023/026930
(87) 국제공개번호 WO 2024/035498
국제공개일자 2024년02월15일
(30) 우선권주장
17/885,228 2022년08월10일 미국(US)

(71) 출원인
도쿄엘렉트론가부시키가이샤
일본 도쿄도 미나토쿠 아카사카 5쵸메 3반 1고
(72) 발명자
오토 4세 이보
미국 12203 뉴욕주 올버니 풀러 로드 255 사우스 나노팹 300 스위트 214
칼 숍하딥
미국 12203 뉴욕주 올버니 풀러 로드 255 사우스 나노팹 300 스위트 214
(74) 대리인
김태홍, 김진희

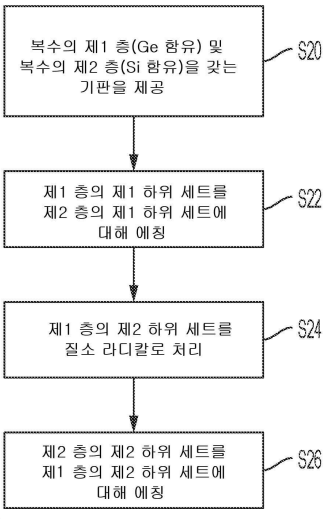
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **선택적 에칭을 이용한 기판 처리**

(57) 요 약

에칭이 선택적으로 수행되고, 에칭 전에 질소 라디칼을 사용한 처리 또는 전처리를 사용하여 선택적으로 변경된다. 에칭은 기상 화학 물질 에칭으로 수행된다. 처리의 선택적인 사용 및 비사용에 의해, 서로 다른 선택비들이 또한 기판의 여러 공정 또는 서로 다른 영역(또는 서로 다른 디바이스 또는 서로 다른 위치)에 제공될 수 있다.

대 표 도 - 도5



(52) CPC특허분류
H01L 21/3086 (2013.01)

명 세 서

청구범위

청구항 1

에칭 방법으로서,

기부; 상기 기부 위의 제1 층; 및 상기 기부 위의 제2 층을 갖는 기판을 제공하는 단계로서, 상기 제1 층은 Ge를 포함하고, 상기 제2 층은 Si를 포함하며, 상기 제2 층은 Ge를 포함하지 않거나 상기 제1 층 미만의 양으로 Ge를 포함하며, 상기 제1 및 제2 층 중 하나가 상기 제1 및 제2 층 중 다른 하나의 수직 위쪽에 있도록 상기 제1 및 제2 층이 수직으로 적층되는, 단계;

상기 제1 층의 측면을 질소 라디칼로 처리하여 상기 제1 층의 측면 상에 질화 표면을 형성하는 단계; 및

상기 제2 층의 측면을 상기 제1 층의 측면에 대해 만입시켜 상기 제2 층 내에 만입부를 제공하기 위해, 상기 제1 층의 측면이 상기 질화 표면으로 보호되는 동안 상기 제2 층의 측면을 에칭하는 단계

를 포함하는, 방법.

청구항 2

제1항에 있어서,

상기 제2 층의 만입부를 스페이서 재료로 충진하는 단계를 추가로 포함하는, 방법.

청구항 3

제1항에 있어서,

상기 제1 층의 측면을 처리하는 단계는,

질소를 포함하는 가스로 제1 챔버 또는 제1 챔버 부분 내에 제1 플라즈마를 형성하는 단계;

제2 챔버 또는 제2 챔버 부분에 플라즈마를 공급하는 동안, 상기 제1 플라즈마로부터 질소 이온을 제거하는 단계로서, 제2 챔버 또는 제2 챔버 부분 내에 제2 플라즈마를 제공하도록 상기 기판이 위치하는, 단계; 및

상기 제2 플라즈마 내의 질소 라디칼로 상기 제1 층의 측면을 처리하기 위해 질소 이온을 제거한 후에 상기 제1 층의 측면을 상기 제2 플라즈마로 처리하는 단계

를 포함하는, 방법.

청구항 4

제3항에 있어서,

상기 제1 층의 측면을 처리하는 단계는 상기 제2 층에 대해 선택적이며, 상기 처리하는 단계 후 그리고 상기 에칭하는 단계 전에, 상기 제2 층은, 상기 처리 단계의 결과로서, 질화가 이루어지지 않거나 상기 제1 층보다 질화가 덜 이루어지며, 질화가 덜 이루어진다는 것은, (a) 상기 제1 층의 질화된 표면보다 더 얇은 질화된 표면을 갖는 제2 층, 또는 (b) 상기 제1 층의 질화된 표면에 비해 더 낮은 질소 농도를 갖는 질화된 표면을 갖는 제2 표면 중 적어도 하나를 의미하는, 방법.

청구항 5

제4항에 있어서,

상기 제1 층은 30% 초과의 Ge 함량을 갖고 상기 제2 층은 5% 내지 30% 범위의 Ge 함량을 가지며;

상기 처리하는 단계는 15℃ 내지 90℃ 범위의 온도에서 수행되며, 상기 처리하는 단계는 할로겐 함유 가스를 상기 제1 챔버 또는 제1 챔버 부분 내로 도입하지 않으면서 수행되고;

상기 에칭하는 단계는 플라즈마 없는 기상 화학 물질 에칭을 포함하고, 상기 기상 화학 물질 에칭은 불소 함유

가스를 포함하며;

상기 방법은, 상기 에칭하는 단계 후에, 100℃ 내지 300℃ 범위의 온도에서 열처리를 수행하기 위해, 상기 기판의 온도를 상승시키는 단계를 추가로 포함하며, 상기 열처리는 불소 함유 가스의 도입 없이 수행되는, 방법.

청구항 6

제5항에 있어서,

별개의 챔버들에서 상기 에칭 및 상기 열처리를 수행하는 단계를 추가로 포함하는, 방법.

청구항 7

제1항에 있어서,

상기 질화된 표면을 상기 제1 층으로부터 제거하는 단계를 추가로 포함하는, 방법.

청구항 8

제1항에 있어서,

상기 에칭하는 단계는 F_2, ClF_3, HF 또는 XeF_2 중 적어도 하나를 포함하는 가스를 사용하는 기상 비플라즈마 에칭을 포함하고;

상기 방법은, 상기 에칭하는 단계 후에, 100℃ 내지 300℃ 범위의 온도에서 열처리를 수행하는 단계를 추가로 포함하며, 상기 열처리하는 동안 불소 함유 가스는 도입되지 않는, 방법.

청구항 9

제8항에 있어서,

상기 기판 상에서 제4 층에 대해 선택적으로 제3 층을 에칭하는 단계를 추가로 포함하며, 상기 제3 층은 상기 제4 층보다 더 많은 Ge 함량을 갖고, 상기 제3 층의 에칭은, F_2, ClF_3, HF 또는 XeF_2 중 적어도 하나를 포함하는 불소 함유 가스로 기상 비플라즈마 에칭을 수행하여 상기 제3 층을 상기 제4 층에 대해 선택적으로 에칭하는 것을 포함하고,

상기 제3 층의 에칭을 시작하기 전에, 상기 제3 층 및 상기 제4 층이 노출되고, 질소 라디칼 처리가 상기 제3 층 또는 상기 제4 층 상에서 수행되지 않는, 방법.

청구항 10

제8항에 있어서,

질소 라디칼을 사용한 처리 전과 비교하여 상기 열처리 후의 상기 제1 층의 재료 및 상기 제2 층의 재료의 조성 변화가 실리콘, 게르마늄 및 산소 각각에 대해 5% 이하인, 방법.

청구항 11

제1항에 있어서,

상기 기판은 제1의 복수의 제1 층 및 제2의 복수의 제2 층을 포함하고, 상기 제1의 복수의 제1 층 중 일부는 상기 측면의 처리에서 처리되고, 상기 제2의 복수의 제2 층 중 일부는 상기 제1의 복수의 제1 층 중 일부에 대해 선택적으로 에칭되며, 상기 제1의 복수의 제1 층 중 다른 부분은 처리되지 않으며,

상기 방법은 상기 제1의 복수의 제1 층 중 다른 부분 또는 상기 제2의 복수의 제2 층 중 다른 부분을 질소 라디칼로 처리하지 않고, 상기 제1의 복수의 제1 층 중 다른 부분을 상기 제2의 복수의 제2 층 중 다른 부분에 대해 선택적으로 에칭하는 단계를 추가로 포함하는, 방법.

청구항 12

제1항에 있어서,

상기 제1 층의 측면을 처리하는 단계는 상기 제1 층의 두 개의 측면을 처리하는 단계를 포함하고, 상기 제2 층

의 측면을 에칭하는 단계는 상기 제2 층의 두 개의 측면을 에칭하여, 상기 제1 층에 대해 만입된, 상기 제2 층의 대향 측면들에 위치하는 두 개의 만입부를 형성하는 단계를 포함하고;

방법은,

상기 두 개의 만입부를 스페이서로 충진하여 상기 두 개의 만입부 내에 스페이서를 제공하는 단계;

상기 제1 층으로부터 형성된 채널을 남기기 위해, 상기 제2 층을 제거하는 단계로서, 상기 채널은 제1 및 제2 단부를 포함하고, 상기 두 개의 스페이서 중 하나는 상기 제1 단부에 인접하고 상기 두 개의 스페이서 중 다른 하나는 상기 제2 단부에 인접하는, 단계;

상기 제1 단부와 상기 제2 단부 사이의 위치에 얇아진 채널 부분을 형성하기 위해 상기 채널의 일부를 트리밍하는 단계; 및

상기 얇아진 채널 부분 주위에 클래딩을 형성하는 단계

를 추가로 포함하는, 방법.

청구항 13

제12항에 있어서,

상기 기판은 제1 영역 및 제2 영역을 포함하며, 상기 제1 층 및 상기 제2 층은 상기 제1 영역 내에 위치한 제1 디바이스의 일부이고, 상기 제1 디바이스의 상기 채널은 제1 채널이며;

상기 기판은 상기 제2 영역 내의 제2 디바이스를 추가로 포함하며, 상기 제2 디바이스는 제3 층 및 제4 층을 포함하고, 상기 제4 층은 Si를 포함하고 Ge를 포함하지 않거나 상기 제1 층보다 더 적은 양으로 Ge를 포함하며, 상기 방법은, 제2 채널이 상기 제4 층에 의해 형성되도록 상기 제3 층을 제거하는 단계를 추가로 포함하고,

상기 제1 채널의 일부를 트리밍하는 동안, 상기 제2 채널이 노출되고, 상기 제1 채널은 상기 제2 채널에 대해 선택적으로 에칭되고;

상기 방법은,

상기 제1 채널의 일부를 트리밍한 후, 처리된 트리밍된 제1 채널을 제공하기 위해, 채널 처리 플라즈마의 질소 라디칼로 상기 제1 채널을 처리하는 단계로서, 질소 이온이 제거되어 상기 채널 처리 플라즈마를 형성하는, 단계; 및

상기 제1 채널을 처리하는 단계 후, 트리밍된 제2 채널을 제공하기 위해, 상기 제2 채널을 상기 처리된 트리밍된 제1 채널에 대해 선택적으로 에칭하는 단계

를 추가로 포함하는, 방법.

청구항 14

에칭 방법으로서,

제1의 복수의 제1 층 및 제2의 복수의 제2 층을 포함하는 기판을 제공하는 단계로서, 상기 제1의 복수의 제1 층 각각은 Ge을 포함하고, 상기 제2의 복수의 제2 층 각각은 Si를 포함하고, 상기 제2의 복수의 제2 층은 Ge를 함유하지 않거나 상기 제1의 복수의 제1 층의 각각보다 적은 Ge를 함유하는, 단계;

상기 제1의 복수의 제1 층의 제1 하위 세트 각각의 측면 상에 질화물 층을 제공하기 위해, 상기 제1의 복수의 제1 층의 제1 하위 세트를 질소 라디칼을 포함하는 플라즈마로 처리하는 단계; 및

상기 제2의 복수의 제2 층의 제1 하위 세트를 상기 제1의 복수의 제1 층의 제1 하위 세트에 대해 선택적으로 에칭하는 단계

를 포함하는, 방법.

청구항 15

제14항에 있어서,

상기 제1의 복수의 제1 층의 제2 하위 세트를 질소 라디칼로 처리하지 않는 단계를 추가로 포함하고,

상기 제2의 복수의 층은 상기 제2의 복수의 층의 제2 하위 세트를 포함하고,

상기 방법은 상기 제1의 복수의 층의 제2 하위 세트를 처리하지 않고 상기 제1의 복수의 층의 제2 하위 세트를 상기 제2의 복수의 층의 제2 하위 세트에 대해 선택적으로 에칭하는 단계를 추가로 포함하는, 방법.

청구항 16

제15항에 있어서,

상기 제1의 복수의 제1 층의 제1 하위 세트 및 상기 제2의 복수의 제2 층의 제1 하위 세트는 상기 기판의 제1 영역 내의 제1 디바이스에 제공되고;

상기 제1의 복수의 제1 층의 제2 하위 세트 및 상기 제2의 복수의 제2 층의 제2 하위 세트는 상기 제1 영역과 상이한 상기 기판의 제2 영역 내의 제2 디바이스에 제공되고;

상기 제1 영역에서 더 적은 Ge 함유 층을 더 많은 Ge 함유 층에 대해 선택적으로 에칭하는 것은, 질화물을 형성하기 위해 상기 제1 영역에서 더 많은 Ge 함유 층을 처리함으로써 제공되고, 더 많은 Ge 함유 층을 더 적은 Ge 함유 층에 대해 선택적으로 에칭하는 것은, 질화물을 형성하기 위해 상기 제2 영역을 처리하지 않음으로써 상기 제2 영역 내에 제공되는, 방법.

청구항 17

제16항에 있어서,

상기 제1의 복수의 제1 층의 제1 하위 세트를 처리하는 단계는,

질소를 함유하는 가스로 제1 플라즈마를 형성하는 단계;

상기 제1 플라즈마로부터 질소 이온을 제거하여 제2 플라즈마를 형성하는 단계로서, 상기 제2 플라즈마는 질소 라디칼을 포함하되 질소 이온은 갖지 않거나 상기 제1 플라즈마에 비해 감소된 양의 질소 이온을 갖는, 단계; 및

상기 제1의 복수의 층의 제1 하위 세트를 상기 제2 플라즈마로 처리하는 단계

를 포함하는, 방법.

청구항 18

기판 처리 방법으로서,

제1 피처 및 제2 피처를 갖는 기판을 제공하는 단계로서,

상기 제1 피처는 제1 층 및 제2 층을 포함하며, 상기 제1 층은 30% 초과의 양의 Ge를 포함하고, 상기 제2 층은 5% 초과 및 30% 미만의 양의 Ge를 포함하고,

상기 제2 피처는 제3 층 및 제4 층을 포함하고, 상기 제3 층은 Ge를 포함하고, 상기 제4 층은 Si를 포함하고, 상기 제4 층은 Ge를 포함하지 않거나 상기 제3 층보다 더 적은 양으로 Ge를 포함하는, 단계;

(a) 제1 공정에 의해 상기 제1 피처의 제2 층을 상기 제1 층에 대해 선택적으로 에칭하는 단계로서, 상기 제1 공정의 초기에, 상기 제1 층 및 상기 제2 층 모두의 표면 부분이 노출되고, 상기 제1 공정은,

(i) 질소를 포함하는 가스로 제1 플라즈마를 형성하는 단계로서, 상기 제1 플라즈마는 할로겐 함유 가스 없이 형성되는, 단계;

(ii) 질소 라디칼을 갖는 제2 플라즈마를 제공하기 위해 상기 제1 플라즈마로부터 이온을 제거하는 단계;

(iii) 상기 제1 피처를 상기 제2 플라즈마에 노출시키는 단계로서, 상기 노출은 상기 제2 플라즈마의 질소 라디칼로 상기 제1 층을 상기 제2 층에 대해 선택적으로 처리하고, 상기 노출 및 선택적인 처리는 15℃ 내지 100℃ 범위의 온도에서 이루어지는, 단계;

(iv) 상기 노출 후, 상기 제2 층을 상기 제1 층에 대해 선택적으로 에칭하기 위해 적어도 하나의 할로겐 가스를 포함하는 비플라즈마 환경에서 기상 화학 에칭을 수행하는 단계를 포함하는, 단계 (a); 및

(b) 제2 에칭 공정으로 상기 제2 피처의 상기 제3 층을 상기 제2 피처의 상기 제4 층에 대해 선택적으로 에칭하

는 단계로서, 상기 제2 에칭 공정의 초기에, 상기 제3 층 및 상기 제4 층 모두의 부분이 노출되고, 상기 제2 에칭 공정은,

(i) 상기 제3 층을 상기 제4 층에 대해 선택적으로 에칭하기 위해 적어도 하나의 할로겐 가스를 포함하는 비플라즈마 환경에서 기상 화학 에칭하는 단계; 및

(ii) 상기 기상 화학 에칭하는 단계를 수행하기 전에, 상기 제2 피처는 질소 라디칼을 사용한 처리에 노출되지 않는 단계를 포함하는, 단계 (b)

를 포함하는, 방법.

청구항 19

청구항 1에 있어서,

상기 제3 층은 30% 초과의 양의 Ge를 포함하고 상기 제4 층은 30% 미만의 Ge를 포함하고;

(a)(iv)의 기상 화학 에칭은 F_2, ClF_3, HF 또는 XeF_2로부터 선택된 적어도 하나의 가스를 포함하고;

(b)(i)의 기상 화학 에칭은 F_2, ClF_3, HF 또는 XeF_2로부터 선택된 적어도 하나의 가스를 포함하고;

상기 방법은,

(a)(iv)의 기상 화학 에칭을 수행한 후, 100℃ 내지 250℃ 범위의 온도로 상기 제1 피처의 열처리를 수행하는 단계로서, 상기 제1 피처의 열처리는 열처리하는 동안 불소 함유 가스가 도입되지 않는 환경에서 수행되는, 단계; 및

(b)(i)의 기상 화학 에칭을 수행한 후, 100℃ 내지 250℃ 범위의 온도로 상기 제2 피처의 열처리를 수행하는 단계로서, 상기 제1 영역은 상기 제1 피처를 포함하는 제1 디바이스를 포함하고, 상기 제2 영역은 상기 제2 피처를 포함하는 제2 디바이스를 포함하는, 단계

를 추가로 포함하는, 방법.

청구항 20

제18항에 있어서,

상기 기판은 제1 영역, 및 상기 제1 영역과 별개인 제2 영역을 포함하며, 상기 제1 피처는 상기 제1 영역 내의 제1 디바이스의 일부이고, 상기 제2 피처는 상기 제2 영역 내의 제2 디바이스의 일부인, 방법.

발명의 설명

기 술 분 야

[0001] 본 출원은, 2022년 8월 10일자로 출원된 미국 정규 특허 출원 번호 제17/885,228호의 출원일의 우선권 및 이익을 주장하며, 해당 미국 출원의 전문은 본원에 참조로 포함된다.

[0002] 본 발명은 기판, 예를 들어, 반도체 기판의 처리, 특히 층 또는 재료의 선택적 에칭에 관한 것이다.

배 경 기 술

[0003] 다양한 유형의 반도체 아키텍처에서는, Si_xGe_y, Si, 및 Ge의 서로에 대한 선택적 에칭이 필요하다. 현재의 방법은 선택비가 불만족스럽거나, 선택비를 달성하기 위한 단계로 인해 하나 이상의 층 또는 재료가 손상되거나 허용될 수 없는 영구적인 변형이 발생할 수 있다는 점에서 만족스럽지 않을 수 있다. 또한, 기판 상에서 수행되는 일부 공정에서, 하나의 재료(제1 재료)를 다른 재료에 대해 선택적으로 에칭(예를 들어, Si_xGe_y 또는 Si에 대한 Ge의 에칭)해야 할 필요가 있을 수 있는 반면, 기판 또는 처리의 다른 부분에서, 제1 재료에 대해 다른 재료를 선택적으로 에칭(예를 들어, Ge에 대한 Si_xGe_y 또는 Si의 선택적 에칭)해야 할 필요가 있을 수 있다는 점에서 원하는 선택비를 달성하는 것이 어려울 수 있다.

발명의 내용

과제의 해결 수단

[0004] 본 발명은, 전처리 사용 여부에 따라, 하나의 재료가 다른 재료에 대해 선택적으로 에칭될 수 있도록, 예를 들어 SiGe가 Ge 또는 Si에 대해 선택적으로 에칭되거나, 또는 반대로 Ge가 SiGe 또는 Si에 대해 선택적으로 에칭될 수 있도록 에칭 전에 재료를 처리 또는 전처리하는 것을 제공한다.

[0005] 바람직한 예에서, 공정의 일부는 기판의 하나 이상의 층을 처리하기 위해 플라즈마로 수행되고, 그 후 선택적 에칭을 제공한다. 바람직하게는, 플라즈마를 사용하여 층을 처리하기 전에, 이온이 플라즈마로부터 제거된다.

[0006] 일 예에서, 처리가 질소를 함유하는 플라즈마로 수행되며, 여기에서 질소 라디칼의 플라즈마로 처리가 수행되도록 플라즈마의 질소 이온이 제거된다. 이어서, 재료 처리 여부에 따라 결정된 선택비로 에칭이 수행된다. 또한, 에칭하고 선택적으로 열처리하는 동안, 처리된 표면(예를 들어, 질화물 표면)이 제거될 수 있다. 선택적이지만, 현재는, 에칭 후에 열처리 단계를 추가적으로 수행하는 것이 바람직하다.

[0007] 본 발명은 만입 공정(indent process), 채널 릴리스 공정(channel release process) 또는 채널 트림 공정(channel trim process)을 포함하여 다양한 공정에 적용될 수 있지만, 이에 제한되는 것은 아니다.

[0008] 또한, 본원에 개시된 바와 같은 선택적 에칭을 수행하도록 구성된 장치가 개시된다.

도면의 간단한 설명

[0009] 본 발명은, 도면과 함께 이루어지는 본원의 상세한 설명을 참조함으로써 더 잘 파악되고 이해될 것이다.

도 1의 A 내지 C는 선택적 에칭 예를 도시한다.

도 2는 기판을 처리하거나 변경하기 위한 장치의 일 예를 도시한다.

도 3은 에칭 장치의 일 예를 도시한다.

도 4는 선택적 에칭 예의 흐름도이다.

도 5는 선택적 에칭 예의 흐름도이다.

도 6의 A 내지 C는 채널 릴리스 에칭 예를 도시한다.

도 7의 A 내지 C는 채널 트림 에칭 예를 도시한다.

도 8은 처리 또는 전처리의 사용 또는 미사용에 의한 선택비의 변화를 나타내는 그래프이다.

도 9는 처리 및 질소 효과의 가역성을 나타내는 그래프이다.

도 10a 및 도 10b는 기판의 여러 부분 또는 영역을 선택적으로 처리하는 일 예를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0010] 본 발명은 본원의 예시적인 실시형태 및 이점에 관한 설명에 따라 더 이해될 것이다. 특정 예의 모든 양태가 본 발명을 실시하는 데 활용될 필요는 없으며, 따라서 다른 양태를 활용하지 않고도 특정 예의 특징부의 하위 세트를 활용할 수 있다는 것을 이해할 수 있을 것이다. 마찬가지로, 본 발명에 의해 달성될 수 있는 장점이 또한 본원에 설명되지만, 본 발명을 실시함에 있어서, 특정 양태 또는 장점은 다른 장점 없이도 활용될 수 있거나, 대안적인 장점이 달성될 수 있다.

[0011] 일 예에서, 처리 또는 전처리(에칭 전)는, 처리가 플라즈마의 질소 라디칼에 의해 수행되도록 질소 이온이 제거된 질소 플라즈마로 수행된다. 이에 제한되는 것은 아니지만, 본 바람직한 예에서, 질소의 플라즈마는 원격 챔버 또는 원격 챔버 부분에 형성된 다음, 플라즈마로부터 질소 이온을 제거하면서, 기판이 위치한 또 다른 챔버 또는 챔버 부분에 공급될 수 있다. 기판이 위치하는 챔버 또는 챔버 부분은 플라즈마의 추가 여기 또는 추가 바이어스 전력이 필요없지만, 기판을 유지하거나 (예를 들어, 정전기 척을 사용하여 정전기적으로) 기판을 기판 홀더로 끌어당기기 위해 기판 홀더의 전력 또는 바이어스가 제공될 수 있다. 또한, 플라즈마 형성 챔버 또는 챔버 부분에 가열이 제공될 수 있으며, 기판 및/또는 기판이 위치하는 챔버의 일부에도 선택적으로 가열이 제공될 수 있다.

[0012] 도 1의 A 도시된 예에서, 디바이스는 반도체 웨이퍼의 기부뿐만 아니라 본원에 설명된 바와 같이 처리되는 층 아래의 추가적인 층을 포함할 수 있는 기부(100)를 포함한다. 기부(100) 위에는, 층들이 교번적인 방식으로 적

층되며, 적층된 층들은 서로 다른 재료 조성을 갖는 적어도 두 개의 서로 다른 층을 포함한다. 예를 들어, 도시된 배치에서, 실리콘 재료(Si)를 포함하는 복수의 층(102)이 제공되며, 층(102)의 실리콘 함유 재료는 게르마늄(Ge) 또는 다른 재료를 추가로 포함할 수 있다. 또한, 게르마늄을 포함하는 층(104)이 층(102)과 교번적으로 배치된다. 층(104) 내의 게르마늄은 층(102) 내에 존재하는 게르마늄보다 함량이 높으며, 층(104)은 또한 순수한 Ge이거나 또는 더 많은 합금량의 Ge를 가질 수 있다. 층(102)은 층(104)에 비해 더 낮은 백분율 함량 또는 더 적은 합금량의 게르마늄을 가질 수 있거나, 대안적으로, 층(102)에는 게르마늄이 존재하지 않을 수 있다. 본 예에서는 두 개의 교번적인 층(102, 104)이 제공되지만, 교번적인 층들의 스택은 3개 이상의 서로 다른 층을 가질 수 있다는 것을 이해하여야 한다.

[0013] 본 예에서는, 질화되거나 질소 처리된 표면이 게르마늄 또는 Ge 층(104)의 측면들 상에 형성되지만, 질화물이 어디에도 형성되지 않거나 또는 층(102) 상에 더 적은 양(또는 더 적은 정도로)으로 형성되도록, 층(104)을 처리 또는 전처리한다. 질소 라디칼을 사용한 처리는 더 많은 양의 Ge을 갖는 재료에 대해 선택적이고, 그에 따라 다른 층(예를 들어, 더 적은 양의 Ge를 갖거나 Ge를 갖지 않는 층)의 선택적 에칭이 더 많은 양의 Ge를 포함하는 층에 대해 수행된다. 본원에 사용되는 바와 같이, 다른 층 또는 재료에 대해 선택적인 하나의 층 또는 재료의 처리를 제공한다는 것은, 처리된 층이, 처리되거나 보호된 재료의 표면 상의 더 높은 농도의 질소 중 적어도 하나를 포함하는 더 많은 양의 질소 또는 질화물을 갖거나, 질화된 층 또는 질화된 표면의 두께가 (질화물이 형성되지 않거나, 질화된 층이 더 얇은 두께를 갖거나 표면 상의 질소 농도가 더 낮은) 다른 층 또는 재료에 비해 더 두껍다는 것을 의미한다.

[0014] 도시된 예에서, 요소(106)는 예를 들어 비정질 실리콘(a-Si)으로 형성된 더미 게이트일 수 있으며, 요소(108)는 게이트 스페이서이며, 요소(110)는 하드 마스크와 같은 마스크일 수 있다. 게이트 스페이서는 SiN 또는 저-k 유전체로 형성될 수 있다. 마스크(110)는, 예를 들어, SiO2 또는 SiN으로 형성될 수 있으며, 게이트 스페이서(108)와 서로 다른 재료로 형성된다.

[0015] 처리 공정 후, 본 예에서 층(102) 각각에서 하나 이상의 만입부를 제공하도록 에칭 단계가 수행되고, 만입부는 바람직하게는 층(102)의 적어도 두 개의 측면 상에 형성된다. 도시된 예에서 4개의 측면 상에 만입부가 제공되므로, 층(102)은 층(104)에 대해 함몰되거나 또는 만입된다. 그러나, Ge 층(104)은, 표면, 즉 본 예에서 측면 상에 형성된 질화물에 의해 보호됨에 따라 애칭되지 않으며(또는 실질적으로 에칭되지 않으며), 그에 따라 Si 함유 층(102)(층(104)보다 더 적은 양으로 게르마늄을 함유하거나 게르마늄을 함유하지 않음)이 에칭 공정에 의해 에칭된다. 여기에서는 에칭 공정에 대해 더 구체적으로 설명한다. 본 바람직한 예에서, 에칭은 플라즈마 없는 기상 화학 물질에 의해 이루어진다. 다시 말해 플라즈마가 후속 에칭을 위해 형성되지 않는다.

[0016] 바람직하게는, Ge 층(104)의 질소 처리는 더 많은 Ge를 함유하는 층을 포화시킨다. 처리하는 동안의 공정 조건은, 질소를 사용한 실리콘의 처리 또는 실리콘과 질소의 반응이 없도록(또는 미미하도록) 되어 있다. 예를 들어, 공정은 순수한 실리콘으로부터 SiN을 형성할 만큼 에너지가 충분하지 않다. 질소 라디칼을 사용한 질소 처리는, 적은 합금량의 Ge를 갖거나 Ge를 갖지 않는 SiGe에 상대적으로, 순수한 Ge 또는 더 많은 합금 SiGe에 대해 높은 선택비를 가지게 된다. Ge의 합금량이 30% 이하인 SiGe의 경우, SiGe 재료에 대한 질소의 결합 또는 질화가 거의 없거나 전혀 없으며, 모든 질화물은 후속 에칭 또는 에칭 후 열처리하는 동안 용이하게 제거될 수 있다. 따라서, 적은 Ge 합금 재료의 경우, 30% 미만의 Ge 함량을 갖는 것이 바람직할 수 있다. 일부 Ge의 존재는 기상 에칭(후술됨)을 위해 바람직할 수 있으며(이는 더 신속하게 에칭될 것이기 때문임), 그에 따라 예를 들어, 적어도 5% Ge를 갖는 것이 바람직할 수 있다. 그러나, 순수한 또는 더 많은 합금 Ge 층이 질소 라디칼 처리로 보호되는 경우, 매우 적은 Ge 합금 또는 Ge을 포함하지 않는 Si 재료가 사용될 수 있는데, 이는, 이러한 재료가 더 느리게 에칭되지만, 질화에 의해 제공되는 보호로 인해 순수한 Ge 또는 더 많은 합금 Ge 층을 손상시키지 않고도 에칭될 수 있기 때문이다.

[0017] 그 후, 도 1의 C에 도시된 바와 같이, 스페이서 재료(112)가 디바이스 위에 증착되어 내부 스페이서 층을 형성하고, 그에 따라 스페이서 재료는 층(102)의 에칭된 부분에 의해 그리고 층들(104) 사이에 형성된 만입부를 충진한다. 스페이서 재료(112)는, 예를 들어, 저-k 유전체로 형성될 수 있으며, 게이트 스페이서(108) 및 마스크(110)의 재료와 서로 다른 재료로 형성된다.

[0018] 도 2를 참조하면, 질소 플라즈마를 사용하는 처리 또는 전처리를 수행하기 위해 활용될 수 있는 장치의 일 예가 도시되어 있다. 장치는, 전원(202)으로부터의 전력의 제어, 가스 공급원(GS)(204)으로부터의 가스의 공급, 및 하나 이상의 히터를 포함할 수 있는 온도 제어 시스템(TC)(206)에 의한 온도의 제어를 포함하는, 본원에 개시된 공정을 수행하도록 장치를 제어하는 제어기(200)에 의해 제어된다. 히터가 제1 챔버(또는 챔버 부분)(210) 내에

제공될 수 있으며, 선택적으로 기판이 처리되는 제2 챔버(또는 챔버 부분)(212)에도 제공될 수 있다. 히터는, 챔버 벽(214, 216) 중 하나 이상과 연관된 히터, 및/또는 챔버 또는 챔버 부분(210)과 연관된 전극(218)을 포함할 수 있고/있거나, 처리되는 기판(222)이 위치하는 기판 홀더 또는 기판 지지부(220)와 관련하여 가열이 또한 제공될 수 있다. 또한, 기판 지지부(220) 또는 다른 구성 요소는, 원하는 경우, 예를 들어 액체 또는 가스 냉각을 이용한 냉각 구성 요소 또는 열교환 디바이스를 가질 수 있다. 플라즈마 처리 가스는 224로 나타낸 진공 펌프(VP)로 배기된다. 시스템으로의 가스 유동과 진공 펌프에 의한 가스 배기의 조합은 또한 장치 내의 압력을 제어하는 데 사용될 수 있다.

[0019] 제어기(200)는 예를 들어 하나 이상의 프로세서 또는 컴퓨터를 포함할 수 있으며, 또한 예를 들어 처리 명령어, 레시피, 레시피 데이터, 기판 데이터, 또는 다른 제어 데이터를 저장하기 위한 메모리를 포함할 수 있다. 제어 정보는 또한 다른 디바이스 또는 제어기(200)와 별개인 메모리로부터 제어기(200)에 공급될 수 있다. 제어 및 레시피 데이터는 비일시적 컴퓨터 판독 가능한 매체에 저장되는 것이 바람직하다. 또한, 하나의 제어기가 200으로 도시되어 있지만, 본원에 설명된 바와 같은 공정을 수행하기 위해 다양한 전력, 가스 공급 및 온도 제어 장비 및 기능을 제어하기 위해 독립적으로 동작하거나 제어기(200)로부터의 명령에 따라 동작하는 하나 이상의 하위 제어기 또는 별도의 제어기가 제공될 수도 있다는 것을 이해하여야 한다.

[0020] 가스 공급부(204)는 질소 가스, 및 일반적으로 Ar과 같은 적어도 하나의 다른 캐리어 가스의 공급원를 포함한다. 추가 가스(Ar)를 사용하여 플라즈마 안정성을 허용하고 또한 질소의 농도를 변경할 수 있다. 바람직하게는, 챔버 또는 챔버 부분(210, 212)은 에칭제를 포함하지 않는다. 예를 들어, 이들은 질소 처리 동안 불소 또는 다른 할로겐 함유 가스를 포함하지 않는다. 또한, 바람직한 예에서, 산소가 또한 존재하지 않는다. 본원에 사용된 바와 같이, 사용되지 않거나 존재하지 않는 것으로 언급되는 가스 또는 원소가 의도적으로 첨가되지는 않지만, 사용되는 재료의 순도에 따라 미량의 재료가 존재할 수 있다.

[0021] 전극이 218로 개략적으로 도시되어 있지만, 다른 유형의 플라즈마 생성, 예를 들어 하나 또는 복수의 무선 주파수를 갖거나 또는 유도 전력을 제공하기 위해 챔버의 상단부 또는 외측에 위치하는 유도 요소를 갖는 다수의 전극 배치, 또는 예를 들어 마이크로파 에너지로 플라즈마를 생성하기 위한 마이크로파 구성 요소가 활용될 수 있다. 일 예에서, 플라즈마의 생성을 위해, 300 내지 900 와트 범위의 전력이 제공된다. 가스 공급원(204)로부터의 가스가 (예를 들어, 샤워헤드 배치에서) 전극(218)을 통해, 및/또는 다른 가스 유입구를 통해 공급될 수 있으며, 가스는 챔버의 상류에서 또는 챔버(210) 내에서 혼합될 수 있다.

[0022] 따라서, P1로 개략적으로 표시된 제1 플라즈마가 챔버 또는 챔버 부분(210)에 형성된다. 또한, 도시된 예에서, 메시 또는 그리드와 같은 분리막이 필터 또는 분리막(230)을 제공하며, 이온을 필터링하거나 제거하도록(이온이 통과하는 것을 방지하도록) 전력이 이러한 필터 또는 분리막에 공급되고, 그에 따라 질소 이온은 분리막 또는 필터(230)를 통과하지 못하게 하면서, 플라즈마가 챔버(210)로부터 챔버(또는 챔버 부분)(212)로 전달된다. 그 결과, P2로 개략적으로 표시된 제2 플라즈마는 이온을 갖지 않게 된다(또는 적어도 플라즈마(P1)에 비해 더 적은 이온을 가지게 된다). 바람직한 형태에서, 플라즈마(P2)는 질소 이온을 갖지 않지만, 기판의 Ge 층 상에서 질소 처리된 표면 또는 질화물 층을 형성하기 위해 반응하는 질소 라디칼을 포함하게 된다. 도 2의 배치는 별개의 챔버들을 포함하는 것으로, 또는 별개의 챔버 부분을 포함하는 하나의 챔버로서 간주될 수 있다. 또한, 제2 플라즈마에서 이온이 제거되었다는 점에서 플라즈마들(P1 및 P2)이 서로 상이하기 때문에, 플라즈마들(P1 및 P2)을 개략적으로 나타냈다는 것을 이해하여야 한다. 그러나, 별개의 구분된 플라즈마들(P1 및 P2)로서 나타내는 대신, 제1 및 제2 플라즈마(P1 및 P2)를 제1 챔버 부분으로부터 제2 챔버 부분으로 연속적으로 연장되는 것으로 나타낼 수 있지만, 기판을 처리하는 제2 챔버 부분 내의 제2 플라즈마는 이온이 제거되었다는 점에서 다른 플라즈마 또는 제2 플라즈마가 되게 된다.

[0023] 압력은 10 mTorr 내지 1000 mTorr의 범위 내에서 제어되게 된다. 온도는 질소 라디칼 처리 동안 300℃ 미만이고, 바람직하게는 질소 라디칼 플라즈마 처리의 경우 150℃ 미만이다. 온도는 바람직하게는 0℃ 내지 100℃의 범위, 더 바람직하게는 15℃ 내지 90℃ 또는 15℃ 내지 85℃의 범위, 보다 더 바람직하게는 20℃ 내지 85℃의 범위이다. 식별된 범위 내의 더 높은 온도 및 더 높은 압력에서, 반응은 더욱 빠르게 일어나게 된다. 그러나, 식별된 범위 내의 더 낮은 온도 및 압력이 더 양호한 제어를 제공할 수 있지만, 시간은 더 오래 걸린다. 일반적으로, 더 높은 압력은 처리되는 층에서 포화에 도달하는 시간을 감소시키게 된다. 더 높은 온도는 시간을 줄이게 되고, 또한 포화 레벨 또는 질화의 양을 증가시키게 된다. 더 높은 온도는 형성되는 질화물 층 또는 질화된 표면의 두께를 더 두껍게 할 수 있다. 두께가 너무 두껍게 형성되면, 표면 개질 및 에칭이 수행된 후 질화물을 제거하고자 하는 경우 (예를 들어, 후속 에칭 및 열처리에서) 질화물을 제거하는 것이 어려울 수 있다. 따

라서, 15℃ 내지 90℃ 또는 15℃ 내지 85℃ 범위의 온도가 바람직할 수 있다.

[0024] 형성되는 질화물 층의 두께 또는 질화의 양을 변경하기 위해, 질소 라디칼을 사용한 처리 공정을 조정할 수 있다. 1차 제어는 온도에 기반하게 되지만(온도가 높을수록 Ge 층(104) 표면 상의 질화물 두께가 더 두꺼워짐), 플라즈마 형성 시의 압력 및 질소 가스 농도도 공정을 변경시킬 수 있다. 앞서 언급된 바와 같이, 바람직하게는 질소 처리 완료 시에 Ge 함유 층은 포화되며 주어진 온도에 대해 최대 두께를 갖는다. 그러나, 완전히 포화되지 않거나 표면의 최대 가능한 두께 또는 질소 함량을 갖지 않는 질화물 표면을 가질 수도 있다. 기판 홀더(220) 상의 기판의 온도는, 플라즈마(P1)가 형성되는 챔버, 즉 제1 챔버 또는 챔버 부분(210)과 동일한 온도, 또는 적어도 앞서 식별된 동일한 온도 범위(예를 들어, 15℃ 내지 85℃)로 유지되는 것이 바람직하다.

[0025] 후속 에칭 공정 동안, 질화물 층의 일부가 제거될 수 있지만, Ge 함량이 가장 많은 층(104)이 후속 에칭 동안 노출되지 않도록 질화물 층이 충분히 유지되는 것이 바람직하다(즉, 층(104)의 에칭을 방지하기 위해 층(104) 상의 질화물 층의 적어도 일부가 에칭 동안 유지됨).

[0026] 또한, 앞서 언급된 바와 같이, 처리에 사용되는 플라즈마(P2)는 라디칼 및 비-여기 종(non-excited species)을 가지며(이온이 없거나 이온의 양이 감소됨), 그에 따라 실리콘의 질화가 없고(또는 실질적으로 없고, (층(104)과 비교하여) Ge의 양이 더 적은 층의 임의의 질화가 층(104)보다 실질적으로 더 적다. SiGe의 적은 Ge 합금량의 질화는 (예를 들어, 30% 이하의 Ge 양에서) 느슨하거나(loose) 잘 결합되지 않게 되고, 따라서, 질소 처리 후, 순수한 Ge 또는 더 많은 Ge 합금량을 갖는 SiGe에 비해 더 적은 합금 SiGe 재료가 (선택적으로) 잘 에칭되게 된다. 형성되거나 결합되는 임의의 질소는 후속 기상 에칭에 의해 용이하게 제거될 수 있다. 더 많은 Ge 합금 또는 순수한 Ge의 경우, 질소 라디칼 처리에 의해 Ge 층이 강력하게 보호된다. 따라서, 저합금 SiGe는 더 많은 Ge 합금 SiGe 또는 Ge에 대해 선택적으로 에칭될 수 있다. SiGe는 또한, 질소 처리가 Si 재료에 실질적으로 영향을 미치지 않을 것이기 때문에, Si 재료에 대해 선택적으로 에칭될 수 있고, 후속 기상 화학 물질 에칭은 Ge을 갖지 않거나 매우 적은 Ge을 갖는 실리콘 함유 재료를 강하게 에칭하지 않게 된다. 따라서, 본 공정은 Ge 또는 SiGe의 더 많은 Ge 합금과 관련하여 SiGe 에칭에서 특히 유리할 수 있을 뿐만 아니라, Si에 대해 선택적으로 SiGe를 에칭하는 데 있어서 특히 유리할 수 있다.

[0027] 질소 이온이 제거된 플라즈마를 사용하여, 질소 라디칼로 처리한 후, 에칭 공정을 수행한다. 질소 라디칼을 사용한 처리가 수행되는 것과 동일한 챔버에서 에칭을 수행하는 것이 가능할 수 있지만, 본 바람직한 예에서, 에칭은 도 3에 도시된 별개의 챔버(301)에서 수행된다. 챔버(301)는, 챔버(301) 내에서 수행되는 동작 및 처리를 제어하도록 구성된 하나 이상의 프로세서 또는 컴퓨터를 포함할 수 있는, 제어기(300)에 의해 제어된다. 제어기(200)에 대해 언급된 바와 같이, 제어기(300)는 명령어 또는 처리 명령을 저장할 수 있거나, 별도의 메모리 또는 제어기로부터 명령어 또는 데이터를 수신할 수 있다. 또한, 앞서 설명된 바와 같이, 제어기(300)는 단일 제어기일 수 있거나, 본원에 설명된 다양한 구성 요소 및 동작을 제어하기 위한 분산형 제어기 또는 하위 제어기를 포함할 수 있다.

[0028] 304로 도시된 가스 공급부(GS2)는, 공정 가스를 지시된 농도로 하나 이상의 가스 공급원으로부터 제어 가능하게 공급하고, 온도는 TC2(306)으로 나타낸 바와 같은 다양한 온도 제어 수단에 의해 제어될 수 있으며, 이는 기판 홀더(320) 및/또는 챔버 벽의 온도 제어, 및/또는 복사 또는 다른 형태의 온도 제어를 포함할 수 있다. 기판(322)은 기판 홀더(320) 상에 위치하며, 예를 들어, 정전기 척에 의한 정전기 인력에 의해 유지될 수 있다. 가스를 배기하기 위해 진공 펌프(VP2, 324)가 제공된다. 본 바람직한 예에서, 가스 공급부(304)로부터의 가스는 플라즈마로 여기되지 않고, 기상으로 제공되며 그에 따라 에칭은 기상 화학 물질에 의해 수행된다.

[0029] 기상 화학 물질은 불소 또는 다른 할로겐, 바람직하게는 불소와 같은 에칭제를 포함하게 된다. 바람직한 에칭제 가스의 비제한적인 예에는 F_2, ClF_3, HF 및/또는 XeF_2가 포함된다. 질소 및/또는 아르곤 가스가 존재할 수도 있지만, 이러한 가스는 여기되지 않기 때문에 에칭 공정 조건에서 기판 층과 본질적으로 반응하지 않게 된다.

[0030] 보다 공격적인 불소 기상 화학 물질이 요구되는 경우, HF 이외의 가스, 즉 F_2, ClF_3 및/또는 XeF_2가 바람직하다.

이후에 설명되는 바와 같이, 기상 에칭 후, 바람직하게는 열처리가 수행된다. 열처리가 기상 에칭 화학 물질과 동일한 챔버(301)에서 수행될 수 있지만, 바람직하게는, 더 높은 온도 제어, 예를 들어, 100℃ 내지 500℃의 온도에 더 적합한 별개의 챔버가 제공된다. 바람직하게는, 온도는, 에칭 후, 예를 들어, 100℃ 내지 300℃, 보다 바람직하게는 150℃ 내지 250℃로 상승된다. 열처리를 위한 지속 시간 또는 경과 시간은 온도 및 제거될 필요가 있을 수 있는 잔류물 또는 다른 재료의 양에 따라 달라질 수 있다. 예를 들어, 열처리는 적어도 30초 내지 예를 들어 최대 10분 동안 수행될 수 있다. 예로서, 열처리는 적어도 1분 또는 적어도 2분 동안 수행될 수 있다. 열

처리를 하는 동안, 바람직하게는 불소 함유 가스 또는 다른 할로겐 함유 가스는 기판이 내부에 배치된 챔버 내로 도입되지 않는다. 예를 들어, 열처리 동안 챔버 내의 가스는 N 또는 Ar을 포함하는 불활성 가스를 포함할 수 있다.

[0031] 도 4를 참조하면, 공정 단계의 일 예의 개요가 제공된다. 단계들은 본 명세서에서 설명된 단계들 및 동작들을 지칭하며, 이는 하나 이상의 제어기의 제어 하에서 알고리즘으로서 제공될 수 있다.

[0032] S10에 나타낸 바와 같이, 플라즈마(P1)는 질소 함유 가스로 형성되며, 가스는, 플라즈마 안정성을 위해 및/또는 질소의 농도를 제어하기 위해 Ar과 같은 하나 이상의 다른 가스를 포함할 수 있다. S12에서는, 잔류 플라즈마(또는 제2 플라즈마(P2))가 질소 라디칼을 포함하되 질소 이온은 포함하지 않거나, 또는 최소한 제1 플라즈마에 비해 감소된 양의 질소 이온을 갖도록, 이온이 플라즈마로부터 제거된다. 이어서, 하나 이상의 Ge 함유 층을 질소 이온 제거 후에 플라즈마(P2)로 처리한다. 앞서 설명된 바와 같이, Ge 함유 층은 Si 또는 다른 재료을 포함할 수 있지만, (층(104) 내의) Ge의 양은 에칭될 Si를 함유하는 층 또는 층들(102)의 Ge의 양보다 더 많다. 층(104)은 Si를 포함하지 않을 수 있으며, 층(102)은 Ge를 포함하지 않을 수 있다. 더 적은 Ge 함량을 함유하는 층은 바람직하게는 50% 미만의 Ge, 더 바람직하게는 30% 미만의 Ge를 갖는다. 30% 미만의 Ge 함량에서, 질소 결합은 느슨하거나 최소화되고 임의의 질소 또는 질화물이 기상 에칭 동안 제거될 수 있으며, 그에 따라 더 적은 Ge 함량을 포함하는(또는 포함하지 않는) 층(102)이 더 많은 Ge 함량을 갖거나 순수한 Ge인 층(104)에 대해 에칭된다. 이어서, 단계(S16)에서, 실리콘 함유 층이 Ge 함유 층에 대해 에칭된다.

[0033] S18에서, 열처리가 수행된다. 열처리는 선택사항이지만, 현재로서는 개선된 결과를 달성하기 위해 열처리하는 것이 바람직하다. 열처리는, Ge 함유 층이 질소 라디칼로 처리되는 온도보다 더 높고 기상 에칭의 온도보다 더 높은 온도에서 이루어지는 것이 바람직하다. 예를 들어, 열 처리를 위한 온도는 100℃ 초과인 것이 바람직하다.

[0034] 열 처리는 불소 또는 할로겐 함유 잔류물과 같은 잔류물을 제거할 수 있으며, 질소 함유 잔류물도 제거할 수 있다. (기상 에칭 동안) 보다 공격적인 에칭제 가스는 에칭하는 동안 질화물을 제거하거나, 또는 에칭 가스 및 질소/질화물 및 에칭제(들)의 조합인 부산물/잔류물을 형성하는 데 있어서 유용할 수 있다. 부산물 또는 잔류물은 에칭되는 Si 층의 재료를 포함할 수도 있다. 이러한 부산물 또는 잔류물은 열처리하는 동안 제거될 수 있다. 기상 에칭 동안 보다 공격적인 처리(및 질화물의 적어도 일부의 제거)가 요구되는 경우, HF 이외의 앞서 언급된 에칭제 가스(예를 들어, F_2, ClF_3, XeF_2)가 바람직하다.

[0035] 또한, 해당 단계 또는 단계들의 시퀀스에서 수행되는 에칭의 양에 따라, 단계들이 반복될 수 있다는 것을 이해하여야 한다. 예를 들어, S16, S18 중 하나의 시퀀스 후에 추가적인 에칭이 필요한 경우, 이러한 단계들이 반복될 수 있다. 또한, 질소 보호가 고갈된 경우, S16, S18의 반복 전에 단계(S14)가 다시 수행될 수 있다.

[0036] 도 5에 나타낸 바와 같이, 본 예가 활용될 수 있는 유리한 양태 중 하나에 따라, 질소를 사용한 처리가 기판의 일부 Ge 함유 층에 대해 활용될 수 있지만, 예를 들어, 공정 또는 공정 흐름의 한 부분에서(또는 기판의 한 부분 또는 제1 영역에서) Si 함유 층(더 적은 Ge 합금 층 또는 Ge를 포함하지 않는 층)에 대해 Ge 함유 층(더 많은 Ge 합금층 또는 순수한 Ge)을 선택적으로 에칭하는 것이 바람직하며 그에 따라 질소 라디칼을 사용한 처리가 활용되지 않는 경우에는 그렇지 않다. 그러나, 공정의 다른 부분 또는 기판의 상이한 부분(예를 들어, 상이한 제2 영역) 또는 다른 공정 단계에서, Ge 함유 층에 대해 선택적으로 또는 상대적으로 Si 함유 층을 에칭하는 것이 바람직하며, 따라서, Ge 층이 Si 층의 선택적 에칭 동안 에칭되지 않도록 질소 라디칼을 사용한 처리가 Ge 함유 층(모두가 Ge인 층 또는 Si 층에 비해 더 높은 백분율의 Ge를 갖는 층)에 대해 활용된다.

[0037] 따라서, S20에 나타낸 바와 같이, Ge을 포함하는 제1의 복수의 제1 층을 갖는 기판이 제공될 수 있으며, Si를 포함하는 제2의 복수의 제2 층이 제공될 수 있다. 앞서 설명된 바와 같이, Ge 함유 층은 Si를 포함할 수 있고, Si 함유 층은 Ge를 포함할 수 있지만, Si 함유 층은 Ge 함유 층보다 적은 양의 Ge를 갖는다. 물론, Si 함유 층은 Ge를 포함하지 않을 수도 있으며, Ge 함유 층은 Si를 포함하지 않을 수 있다. Si 함유 층이 Ge 함유 층에 대해 선택적으로 에칭되고 두 층 모두가 Ge를 포함하는 바람직한 예에서, Si 함유 층은 바람직하게는 30% 미만의 Ge, 바람직하게는 5% 내지 30%의 Ge를 가지게 된다. 그러나, 특정 디바이스의 경우, 예를 들어, 순수한 Si 채널을 제공하기 위해, 디바이스가 Ge을 갖지 않는 것이 바람직할 수 있다. Ge 함유 층은 더 많은 양의 Ge, 바람직하게는 30%, 초과 더 바람직하게는 50% 초과의 Ge를 가지게 되며, 순수한 Ge일 수 있다. Ge 함유 층이 Si 함유 층보다 더 많은 Ge 함량을 갖는 다른 변형예도 가능하다.

[0038] 도 5의 예에서, Ge를 함유하는 제1 층의 제1 하위 세트는 Si를 함유하는 제2 층의 제1 하위 세트에 대해 선택적으로 에칭되고, 그에 따라, 제1 하위 세트의 Ge 함유 층에는 질소 라디칼을 사용한 처리 또는 전처리가 제공되

지 않는다. 따라서, 제1 하위 세트의 Ge 함유 층은, 예를 들어, F_2, ClF_3, HF 및/또는 XeF_2 중 적어도 하나를 포함하는 기상 에칭과 같은 불소 함유 가스에 의해 제2 층의 제1 하위 세트에 대해 선택적으로 또는 상대적으로 에칭될 수 있다. 따라서, 장점 중 하나에 따르면, 동일하거나 또는 실질적으로 동일한 기상 에칭 공정을 사용하여 Si 함유 층에 대해 상대적으로 또는 선택적으로 Ge 함유 층을 에칭할 수 있고, 또한 Ge 함유 층에 대해 상대적으로 또는 선택적으로 Si 함유 층을 에칭할 수 있으며, 차이점은 질소 라디칼을 사용한 전처리가 사용되는지 여부이다.

[0039] 이어서, 제1 층(Ge 층)의 제2 하위 세트는 전술한 바와 같은 처리로 S24에 나타낸 바와 같이 질소 라디칼로 처리되며, 그에 따라 제2 하위 세트의 Ge 함유 층을 보호하기 위해 질화물 층이 제공된다. 이어서, 제2 층(더 적은 Ge를 갖는 Si 함유 층)의 제2 하위 세트는 S26에 표시된 바와 같이 제1 층의 제2 하위 세트에 대해 에칭된다. 순수한 Si(또는 매우 적은 Ge를 함유하거나 Ge를 함유하지 않는 Si)는 천천히 에칭되게 되지만, 그럼에도 불구하고 순수한 Si는 Ge 층에 대해 상대적으로 또는 선택적으로 에칭될 수 있다(여기에서 Ge 층은 앞서 설명된 바와 같이 질소 라디칼을 사용한 처리로 보호됨).

[0040] 도 5의 처리 순서는 일 예로서 제공된 것이며, 대안으로서, 제1 층(Ge 함유 층)의 제1 하위 세트를 질소 라디칼로 처리하여, 기상 에칭으로 제1 층의 제1 하위 세트에 대해 제2 층(Si 함유 층)의 제1 하위 세트의 에칭을 제공할 수 있다. 그 후, 제1 층의 제2 하위 세트는 질소 라디칼로 처리되지 않고, 그에 따라 Ge를 함유하는 제1 층의 제2 하위 세트는 Si를 함유하는 제2 층의 제2 하위 세트에 대해 에칭된다.

[0041] 마찬가지로, 도 1의 A 내지 C와 관련하여 설명된 질소 라디칼을 사용한 처리가 Ge를 처리한 다음, Si 함유 층을 에칭하여 만입시키는 것과 관련하여 설명되었지만, 재료들은 반대일 수 있거나 추가 재료들 또는 공정 단계들과 관련하여 제공될 수 있다. 예를 들어, 도 1의 A 내지 C의 배치에서, Ge 함유 층은, Ge 함유 층을 처리하거나 전처리하지 않고, Si 함유 층에 대해 만입부를 형성하도록 에칭될 수 있으며, 그 후(또는 그 전), Si 함유 층이 Ge 함유 층에 대해 에칭되는 공정이 수행될 수 있다. 이 경우, Ge 함유 층에 대해 상대적으로 또는 선택적으로 Si 함유 층의 에칭을 수행하기 전에, 질소 라디칼을 사용한 처리가 Ge 함유 층에 제공된다. Ge 함유 층 및 Si 함유 층이 동시에 노출되는 경우, 특히 Si 함유 층이 매우 적은 양의 Ge를 함유하거나 Ge를 함유하지 않는 경우, Ge 함유 층이 빠르게 에칭될 것이므로, Ge 함유 층의 에칭 동안 Si 함유 층의 에칭은 거의 또는 전혀 일어나지 않게 된다. 따라서, Si에 대해 Ge를 선택적으로 에칭하고 또한 Ge에 대해 Si를 선택적으로 에칭하는 것이 요구되는 경우, 원하는 에칭량을 제공하도록 Ge 함유 층이 먼저 에칭될 수 있으며, Ge 층이 빠르게 에칭되기 때문에, Si 층의 에칭은 거의 또는 전혀 일어나지 않게 된다. 그 후, Ge 층을 보호할 수 있고, Si 층을 에칭할 수 있다. Si 층의 진행이 (비보호 Ge에 비해) 더 느리게 되지만, 처리가 Ge 층에서 수행되었기 때문에 이전에 에칭된 Ge 층에 영향을 미치지 않으면서 에칭이 원하는 양으로 진행될 수 있다.

[0042] 앞서 나타낸 바와 같이, 도 4와 관련하여, 도 5에 도시된 바와 같은 처리가 알고리즘으로서 또한 제공될 수 있으며, 장치는 하나 이상의 제어기의 제어 하에서 이러한 알고리즘을 수행하게 된다. 도 5의 공정은 가스 화학물질 에칭 후에 열처리를 추가로 포함하는 바람직할 것이다.

[0043] 도 6의 A 내지 C는 본 공정이 활용될 수 있는 또 다른 예를 제공한다.

[0044] 도 6의 A는, 이전에 형성된 만입부 내에 스페이서(600)가 제공되고, 또한 소스(650) 및 드레인(652)이 스택 조립체의 각 측면 상에 제공된 배치를 도시한다. 채널(654)이 소스(650)로부터 드레인(652)으로 연장되고, 채널들은 층들(656)에 의해 분리된다. 도 6의 B에 도시된 바와 같이, 이어서 채널(654)은 층(654)의 제거에 의해 릴리스된다. 이러한 동작에서, 층(654)이 Ge 함유 층(순수한 Ge 또는 층(656)보다 더 많은 양의 Ge)인 경우, 이들은 본원에서 앞서 설명된 바와 같이 질소 라디칼로 처리될 수 있으며, 그에 따라, 층(656) 제거 시, Ge 층(654)이 보호된다. 대안적으로, 층(656)이 더 많은 게르마늄 함량을 갖는 경우, 이러한 공정은 층(654)의 질소 라디칼 처리를 사용하지 않고도 수행될 수 있으며, 층(656)은 층(654)의 전처리 없이 에칭된다. 이러한 후자의 예는, 다른 상류 또는 하류 공정에서 질소 라디칼 처리로 Ge 층의 보호를 선택적으로 사용하는 공정에서 활용될 수 있다.

[0045] 채널 릴리스 후, 도 6의 C에 도시된 바와 같이, 게이트 스페이서들(608) 사이에 그리고 채널들(654) 사이의 영역 내에 게이트 금속(670)이 증착된다. 바람직하게는, 장벽 층이 게이트 금속(670)의 증착 전에 증착된다. 여기서, 층들(또는 층 세트)(654 또는 656) 중 하나는 질화물 처리로 사전에 처리되어 있을 수 있지만, 질화물 처리는 또 다른 공정 동작에서 예를 들어, 이전의 에칭에서 제거되어 있다. 따라서, 질화물 처리 또는 전처리를 통한 처리는 일부의 공정 동작에서 사용될 수 있지만, 선택적으로 다른 공정 동작에서는 사용될 수 없다. 그 결과, 더 적은 Ge 합금(또는 Ge을 포함하지 않는 것)에 대한 Ge 모두의 선택적 에칭이 수행될 수 있으며, 또한

더 적은 Ge 합금(또는 Ge을 포함하지 않는 것)의 선택적 에칭이, 전처리의 사용 및 비사용에 따라, 더 많은 Ge 합금층에 대해 수행될 수 있다.

[0046] 본원의 방법에 따라, 서로 다른 선택비들이 기판의 여러 영역들 내 여러 피처들 또는 디바이스들에서 사용될 수 있다. 기판의 또 다른 부분 또는 제2 영역에서 역 선택적 에칭(reverse selective etching), 즉 Ge 함유 층에 대한 Si 층(Ge을 함유하지 않거나 더 적은 양의 Ge를 함유함)의 선택적 에칭을 제공하면서, 기판의 한 부분 또는 기판의 제1 영역에서 Si 함유 층(더 적은 양의 Ge를 함유하거나 Ge를 함유하지 않음)에 대해 Ge 함유 층을 선택적으로 에칭하는 것은 예를 들어, 두 가지 방식으로 제공될 수 있다. 예를 들어, 도 10a 및 도 10d를 간략히 참조하면, 여러 다바이스들 또는 디바이스 피처들이 기판의 여러 영역들에 제공될 수 있으며, 예를 들어, 디바이스들(700)이 기판의 제1 영역에, 그리고 디바이스들(500)이 기판의 제2 영역에 제공될 수 있다. 예를 들어, 기판의 제2 영역의 디바이스(500)는 예를 들어 유기 층 또는 OPL과 같은 층(600)으로 덮일 수 있다. 디바이스(700 및 500)는 일반적으로, 막(600)을 증착하는 동안 손상을 방지하기 위해, 예를 들어 702, 502로 도시된 바와 같이, 라이너를 또한 포함하게 된다. 기판의 제2 영역 내의 디바이스(500)가 여전히 덮여 있는 동안, 디바이스(700)가 도 10b에 도시된 바와 같이 노출되도록 라이너 또는 층(702)을 제거할 수 있다. 따라서, 제1 영역 내의 디바이스 또는 디바이스 피처(700)는 예를 들어 질소 라디칼을 사용한 처리를 사용하여 처리될 수 있으며, 그에 따라 Si 함유 층이 에칭될 수 있다. 예를 들어, 제1 영역 내의 디바이스 또는 피처(700)가 Ge 채널을 포함하는 경우, Ge 채널이 보호될 수 있으며, 채널들 사이의 층이 에칭 및 제거되어 채널 릴리스를 제공할 수 있는 반면, 제1 영역 내의 Ge 채널은 질소 라디칼 처리를 통한 보호로 인해 에칭되지 않는다. 동일한 기판 내에서, 다른 디바이스는, Ge을 함유하지 않거나 채널들 사이의 층 또는 층들의 재료에 비해 더 적은 양의 Ge을 함유하는 Si 재료로 형성된 채널을 포함할 수 있다. 따라서, 디바이스 또는 피처(700)는 막, 예를 들어 OPL과 같은 탄소 함유 막으로 덮일 수 있으며, 디바이스 또는 피처(500)는 제2 영역 내의 층 또는 막(600)의 제거 시에 노출된다. 이어서, 채널들(Ge를 함유하지 않거나 Ge 층과 비교하여 더 적은 Ge 합금량을 함유하는 Si로 형성된 채널) 사이의 Ge 층이, 제2 영역 내의 피처 또는 디바이스(500)에 대한 전처리 없이, 에칭되어 채널 릴리스를 제공할 수 있다.

[0047] 도 10a 및 도 10b에 도시된 예에서는, 만입 공정이 이미 수행되어 스페이서가 형성되어 있다. 그러나, 서로 다른 재료들이 기판의 여러 영역들에 만입되는 만입부 공정에서도 동일한 접근 방식이 또한 사용될 수 있다. Si 층은 제1 영역의 피처 또는 디바이스에 만입될 수 있는 반면, 제1 영역 내의 Ge 층은 질소 라디칼 처리를 사용하여 보호되고, 제2 영역의 디바이스 또는 피처는 덮여진다. 디바이스 또는 피처가 제1 영역에서 덮이고 제2 영역에서 덮이지 않음으로써, 질소 라디칼 처리를 수행하지 않으면서, 제2 영역의 Ge 층을 에칭(예를 들어, Ge 층을 만입)할 수 있다.

[0048] 두 개의 서로 다른 디바이스 또는 피처가 기판의 서로 다른 영역에서 동시에 노출될 수 있으며, 서로 다른 영역들 내의 서로 다른 재료들의 상이한 선택적 에칭을 제공하기 위해 질소 처리의 선택적 사용(또는 비사용) 및 질소 처리의 타이밍을 활용할 수 있는 추가의 예가 이하에 제공된다.

[0049] 도 7의 A 내지 C는 질소 라디칼을 사용한 본 처리가 이러한 동작에서 또는 질화물 처리가 다른 동작에서 제공되는 복수의 공정 동작의 맥락에서 활용될 수 있는 또 다른 예를 도시한다. 도 7의 A 내지 C의 배치에서, 채널 트리밍 및 클래딩 동작이 수행된다. 도 6의 A 내지 C에서 사용된 참조 번호는 달리 언급되지 않는 한, 도 7의 A 내지 C와 동일하며, 따라서 이에 대해서는 반복 설명하지 않는다.

[0050] 도 7의 A는 층(656)이 제거되어 릴리스된 후의 채널(654)을 도시한다. 채널 각각은 제1 단부(654a) 및 제2 단부(654b)를 포함하며, 스페이서(600)가, 제1 및 제2 단부(654a, 654b)의 각각에 인접하게(위 및 아래에) 제공된다. 도 7의 B에 도시된 바와 같이, 제1 및 제2 단부(654a, 654b) 사이의 부분(654c)이 트리밍되거나 얇아지도록, 채널 트리밍 또는 채널 박형화 동작이 수행된다.

[0051] 다음으로, 도 6의 C에 도시된 바와 같이, 클래딩 재료가, 미리 트리밍된 부분(654c)을 포함하는, 노출된 채널(654)의 모든 표면 주위에 증착되거나 랩핑되어 클래딩(656)을 제공하는, 채널 클래딩 동작이 수행될 수 있다. 예를 들어, 클래딩은 트리밍된 채널(654) 상에서 Si, Ge 또는 SiGe 층(656)을 성장시킴으로써 형성될 수 있다.

[0052] 예를 들어, 이전 에칭(예컨대, 채널 릴리스)에서, 채널(654)을 보호하고, 채널들 사이의 Si 재료를 에칭할 수 있다. 질화물이 제거되고, 채널 트리밍을 수행하기 전에 질소 라디칼 처리를 수행하지 않고 불소 기상 에칭으로 채널이 에칭될 수 있다.

[0053] 또 다른 예에 따라, 주어진 기판은 Ge 함유 층(모두 Ge 또는 더 많은 합금 SiGe)으로 형성된 채널(제1 채널)을

갖는 제1 영역의 디바이스를 포함할 수 있으며, 제2 영역의 디바이스는 Si 층(예를 들어, Ge 층에 비해 더 적은 Ge 합금량을 갖거나 Ge를 포함하지 않음)인 다른 채널(제2 채널)을 가질 수 있다. 하나의 영역에서 (질소 라디칼 처리를 사용하여) Ge 층을 보호하면서 Si 층의 에칭 또는 트리밍이 수행될 수 있으며, 다른 영역에서 보호 없이(질소 라디칼 처리를 사용하지 않고) 별도의 에칭 공정에서 Ge 층의 에칭(예를 들어, 트리밍)이 수행될 수 있다.

[0054] 도 10a 및 도 10b와 관련하여 앞서 설명된 바와 같이, 서로 다른 선택비가 요구되는 서로 다른 디바이스 또는 피처가 제공되는 경우, 다른 영역이 질소 라디칼을 사용한 처리를 사용하여 처리되는 동안 기판의 한 영역이 덮여 있을 수 있고, 이어서 초기에 덮여 있던 영역을 덮지 않으면서 다른 영역이 덮일 수 있으며, 질소 라디칼을 사용한 처리를 사용하지 않음으로써 역 선택비가 활용될 수 있다.

[0055] 채널 트리밍 동작은 (예를 들어 유기 층으로 선택적으로 덮는 것 및 덮지 않는 것을 필요로 하지 않고) 두 가지 서로 다른 유형의 디바이스를 동시에 노출시킬 수 있는 처리의 예이고, 질소 라디칼을 사용한 처리의 선택적 사용(또는 사용 타이밍)을 활용하여 서로 다른 유형의 채널 재료들을 선택적으로 트리밍할 수 있다. 예를 들어, 기판의 제1 영역에, 제1 디바이스 또는 피처가 제공되며(여기에서, 제1 채널은 Ge 재료(순수한 Ge, 또는 기판의 제2 영역의 디바이스 또는 피처의 채널보다 더 많은 양의 Ge)로 형성됨), 기판의 제2 영역은 제1 영역 내의 제1 채널과 서로 다른 채널 재료(예를 들어, Ge를 포함하지 않는 Si 재료, 또는 제1 영역의 디바이스의 채널보다 더 적은 양의 Ge를 포함하는 Si 재료)로 형성된 제2 채널을 갖는 제2 디바이스를 갖는다. 이러한 배치를 통해, 제1 영역의 제1 디바이스 및 제2 영역의 제2 디바이스가 모두 노출됨으로써, 질소 라디칼을 사용한 처리 없이, 에칭이 먼저 수행될 수 있다. 이 경우, 제1 영역의 Ge 채널(제1 채널)을 원하는 에칭량 또는 트리밍량으로 빠르게 에칭하게 되는데, 이는 기상 화학 물질 에칭에서 Ge가 빠르게 에칭되기 때문이다. 그 후, 질소 라디칼을 사용한 처리를 수행하고, 그에 따라 제1 영역의 제1 디바이스의 Ge 채널이 보호된다. 이어서, 제1 채널이 질소 라디칼 처리에 의해 보호되는 동안, 제2 영역의 제2 채널을 원하는 트리밍 양으로 에칭하거나 트리밍할 수 있다. 제1 영역의 Ge 채널(제1 채널)을 에칭하는 동안 제2 영역의 제2 채널의 에칭이 발생할 수도 있지만, 기판의 제2 영역 내의 제2 채널의 에칭의 느려짐으로 인해, 임의의 에칭이 최소화 되어 원하는 트리밍량으로 에칭되지 않았다. 이어서, Ge 채널(제1 채널)을 질소 라디칼로 처리한 후, 제1 채널이 보호되어 이전에 얻어진 원하는 트리밍량을 유지하도록, 제1 채널이 처리된다. 이어서, 제2 영역 내의 Si 층 또는 Si 채널(제2 채널)의 에칭이 제2 에칭 동작에서 진행될 수 있다. 이러한 에칭은 상대적으로 느리지만, 질소 라디칼을 사용한 처리의 사용으로 인해 추가 에칭 없이 이전에 에칭되었던 제1 영역의 Ge 층 또는 채널이 유지되고, 제2 영역의 제2 채널의 에칭이, 원하는 에칭량 또는 트리밍량이 얻어질 때까지 진행될 수 있다. 따라서, 질소 라디칼 처리의 선택적 사용 및 비사용에 의해, 기판의 서로 다른 영역들 내의 서로 다른 재료로 형성된 서로 다른 디바이스들 또는 피처들이 서로 다른 선택비로 에칭될 수 있다. 질소 라디칼을 사용한 처리의 사용 및 비사용은 nfet 및 pfet 분야에 유리하게 적용될 수 있다.

[0056] 도 8은 본원에 개시된 질소 라디칼 처리로 달성될 수 있는 유리한 선택비 및 선택비 변경을 도시한다. 구체적으로, 4개의 재료 각각이 동일한 기상 에칭 공정(불소 함유 가스를 사용한 비플라즈마 에칭)을 거쳤고, 그래프의 좌측 부분은 질소 라디칼로 전처리하지 않은 에칭 속도를 나타내고, 그래프의 우측 부분의 에칭 속도는, 동일한 기상 에칭 공정에서, 본원에 개시된 바와 같은 질소 라디칼로 에칭 전처리한, 에칭 속도를 도시한다. 도시된 예에서, 질소 라디칼 처리를 85℃에서 수행하였다. 도시된 바와 같이, 전처리가 수행되지 않은 경우, Si 및 Ge을 모두 포함하는 층(예를 들어, 25% Ge인, 표시된 SiGe25 층)에 대해 Ge 층이 빠르게 에칭된다. Ge는 또한 폴리실리콘 및 SiN에 대해 빠르게 에칭된다.

[0057] 이와는 대조적으로, 전처리가 활용된 경우(그래프의 우측 부분), Ge가 에칭되지 않거나 최소로 에칭되어, 처리가 효과적임을 나타낸다. 또한, SiGe를 함유하는 재료(예를 들어, 25% 합금)의 선택적 에칭이 요구되는 경우, Ge에 대해 선택적으로 또는 상대적으로 SiGe를 에칭하기 위한 매우 선택적인 에칭이 제공될 수 있다. 가스 화학 에칭에서 공정 가스를 사용하면, 폴리-Si 또는 SiN(예에서 저압 CVD에 의해 증착됨)은 전처리하지 않았을 때와 또한 전처리 했을 때 에칭 속도가 매우 느렸다. 따라서, 기상 에칭 동안 동일한 에칭 화학 물질을 사용하고 질소 라디칼 처리를 사용하지 않을 경우, 더 적은 Ge 함량을 갖는 층에 대해 Ge 층을 매우 선택적으로 에칭할 수 있으며, 또한 도 8의 좌측 부분에 표시된 바와 같이 폴리-Si 또는 SiN과 같은 재료를 함유하는 다른 실리콘에 대해서도 매우 선택적으로 에칭이 이루어질 수 있다. 또한, 전처리를 활용함으로써, Ge 층에는 실질적으로 에칭이 나타나지 않으며, 그에 따라 Ge(또는 더 적은 양의 Ge를 갖거나 갖지 않는 다른 Si 함유 층, 예를 들어 폴리-Si 또는 SiN)에 대해 SiGe가 에칭될 수 있다. 따라서, 본질적으로 동일한 기상 에칭을 사용할 경우, Ge(더 많은 Ge 양) 함유 층이 더 적은 Ge 양을 갖는 SiGe 층에 대해 선택적으로 에칭될 수 있거나, 대안적으로, 질소 라

디칼 처리 사용 여부에 따라, 기상 에칭 화학 물질(예를 들어, F_2, ClF_3, HF 및/또는 XeF_2와 같은 불소 또는 할로겐 가스)로 SiGe 층이 Ge 층에 대해 선택적으로 에칭될 수 있다.

[0058] 따라서, 예를 들어, 기판이 기판의 제1 및 제2 영역에서 서로 다른 디바이스들 또는 서로 다른 피처들을 각각 포함하는 경우, 질소 라디칼을 사용한 처리를 활용하지 않음으로써, 제1 영역의 제1 디바이스에 대해 Ge 함유 층의 에칭이 수행될 수 있다. 그 후, 질소 라디칼을 사용한 처리가 활용될 수 있으며, Ge 층(예를 들어, 제1 채널)이 보호되는 동안, 더 적은 양의 Ge를 갖거나 Ge를 갖지 않는 Si 층의 에칭이 수행될 수 있다.

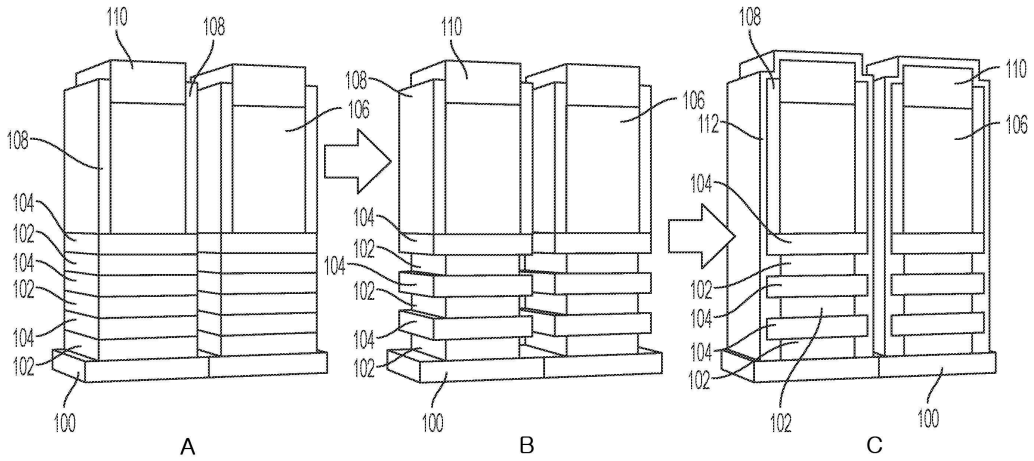
[0059] 도 9는 질소 라디칼 처리의 사용이 실질적으로 가역적이거나 처리되는 재료를 손상시키지 않음을 도시한다. 즉, 질소 라디칼 처리, 선택적 기상 에칭, 및 열처리 후, 재료(도 9의 예의 SiGe25)는 실질적으로 원래 상태로 돌아간다. 따라서, 재료의 특성 또는 조성을 손상시키지 않거나 또는 실질적으로 변화시키지 않으면서 질소 라디칼 처리가 사용될 수 있다. 도 9의 두 개의 그래프에서, 좌측에는 처리 전(질소 라디칼 처리 전), 그리고 우측에는 처리 후(즉 라디칼 질소 처리, 기상 에칭 및 열처리 후)의 서로 다른 재료들의 원자 백분율이 표시되어 있다. 기판의 상단부 상의 막으로서 형성된 SiGe25 로 테스트를 수행하였고, 처리 전 및 후의 막의 조성을 결정하였다. 이러한 막은 명목상 실리콘 및 25% 게르마늄으로 구성되지만, 다른 재료도 존재한다. 전처리가, 85℃, 850 mTorr의 압력, 850 와트의 소스 전력, 및 원격 플라즈마 챔버로의 75% 질소 및 25% 아르곤의 체적 가스 유량에서, 질소 라디칼(도 2에 도시된 바와 같이, 원격 플라즈마 및 이온은 제거됨)을 사용하여 수행되었다. 기상 화학 물질 에칭이, 60℃, 250 mTorr, 50%의 불소 에칭제(F_2 및 ClF_3)의 체적 유량, 및 50%의 캐리어 가스(N 및 Ar)의 체적 유량에서 수행되었다. 에칭 후 열처리가, 질소 및 아르곤 환경에서 2 Torr 및 150℃에서 이루어졌다. 도시된 바와 같이, 탄소 함량(재료(900))에서 약간의 감소만이 관찰되었다. 또한, 불소(하부 재료(910)에 의해 표시됨)의 양에서 약간의 증가가 또한 관찰되었지만 그 양은 적다. 그러나, Ge(영역(902)), Si(영역(904)), 질소(영역(906)), 및 산소(영역(908))의 양은 본질적으로 동일하다. 따라서, 질소 라디칼을 사용한 처리 또는 전처리를 활용하여 선택적 에칭을 효과적으로 제공하거나 다른 재료에 대한 하나의 재료의 선택비의 양을 변경할 수 있지만, 처리는 처리되는 재료의 조성을 실질적으로 변경하거나 재료를 손상시키지 않는다. 본 방법을 사용하면, 선택적으로 에칭되는 재료에 대해 그리고 질소 라디칼 처리로 보호된 재료에 대해 처리 후 조성과 처리 전 조성을 비교할 때, 산소, 게르마늄 및 실리콘 각각의 원자 백분율 변화는 5% 이하이게 된다. 또한, 질소 라디칼을 사용하여 그리고 여기된 종 없이 전처리 변경이 이루어지도록 재료 처리 전에 이온을 제거함으로써, 그리고 또한 기상 에칭 화학 물질을 사용하여 에칭을 수행함으로써, 표면 손상이 또한 방지되거나 최소화될 수 있다.

[0060] 개시된 방법 및 장치는, 비제한적으로 nfet, pfet, 나노시트, GAA, 핀펫(finfet), CFET, 및 다른 디바이스 또는 디바이스 피처를 포함하여 다양한 분야에 활용될 수 있다.

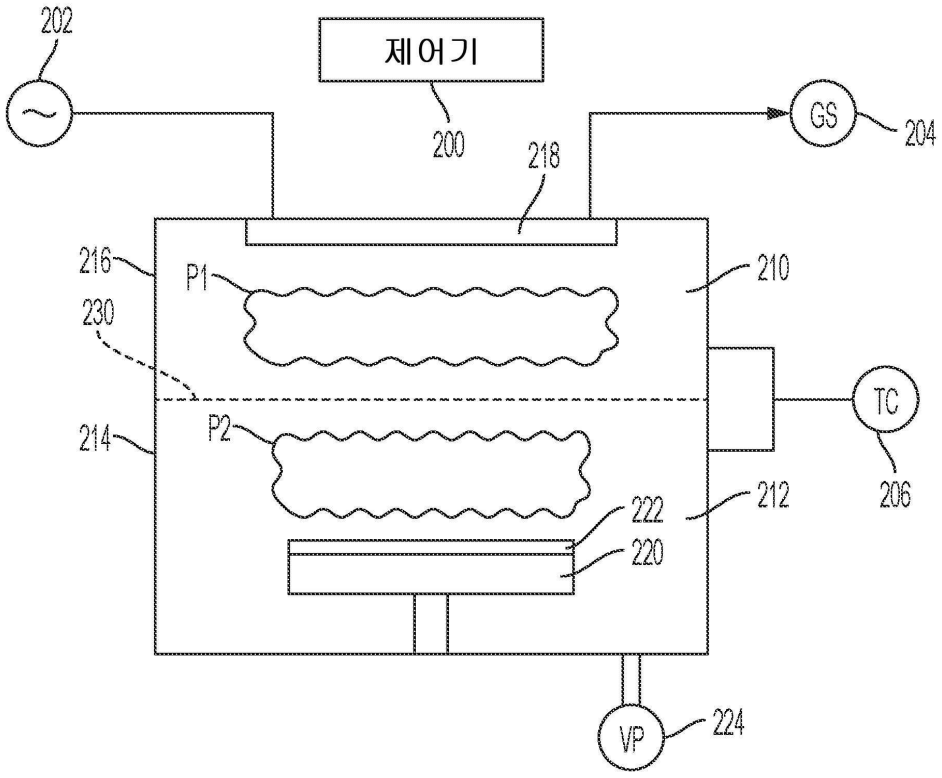
[0061] 본원의 교시내용에 따라 수정 및 변형이 포함될 수 있다는 것을 이해하여야 한다. 따라서, 본 발명의 청구범위의 범위 내에서, 본 발명이 달리 실시되거나 또는 본원에 개시된 예에 대해 변형되어 실시될 수 있다는 것을을 이해하여야 한다.

도면

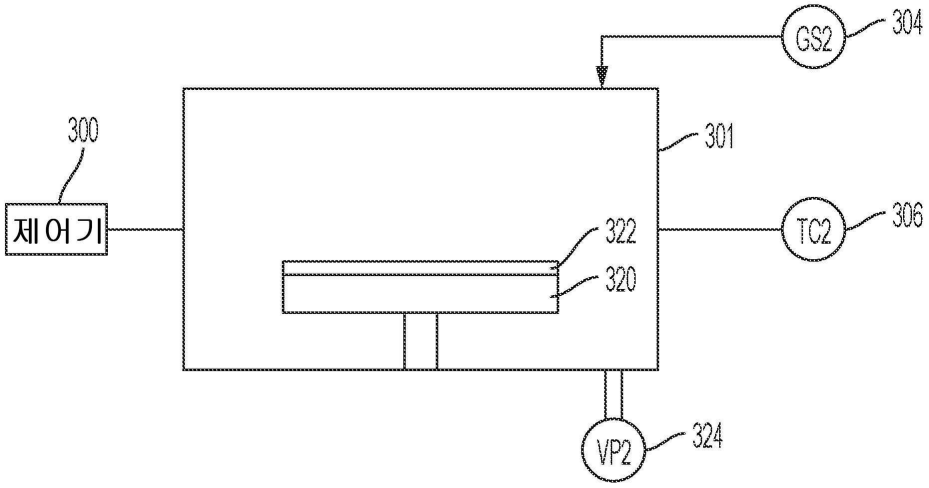
도면1


110
108
106
112
104
102
100
A
B
C

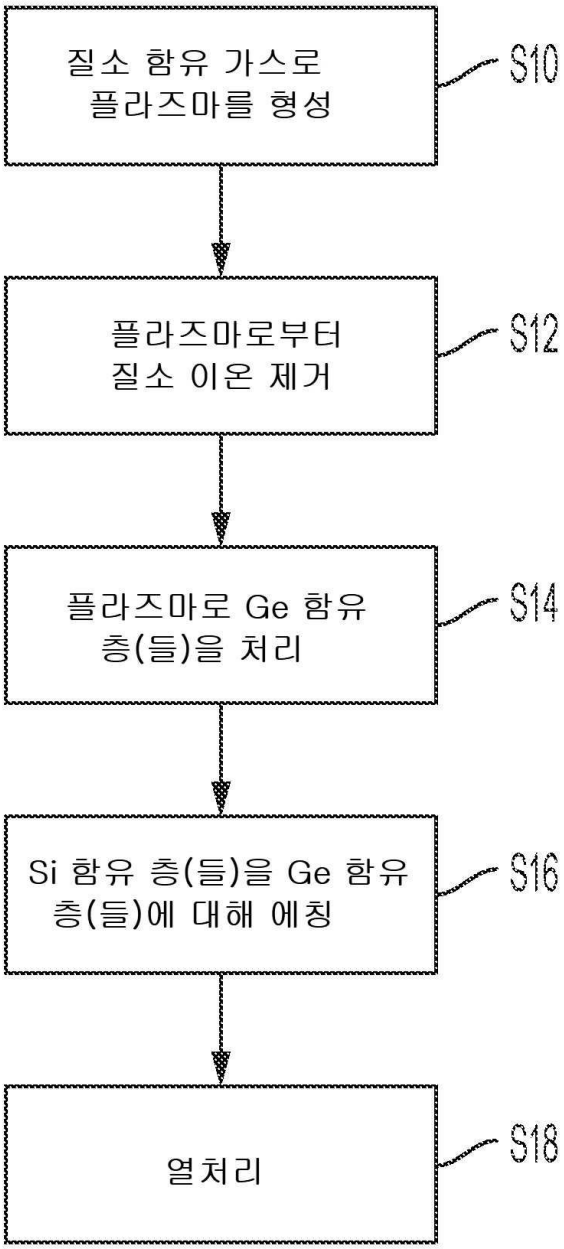
도면2


202
제어기
200
218
GS
204
216
P1
210
230
TC
206
214
P2
222
212
220
VP
224

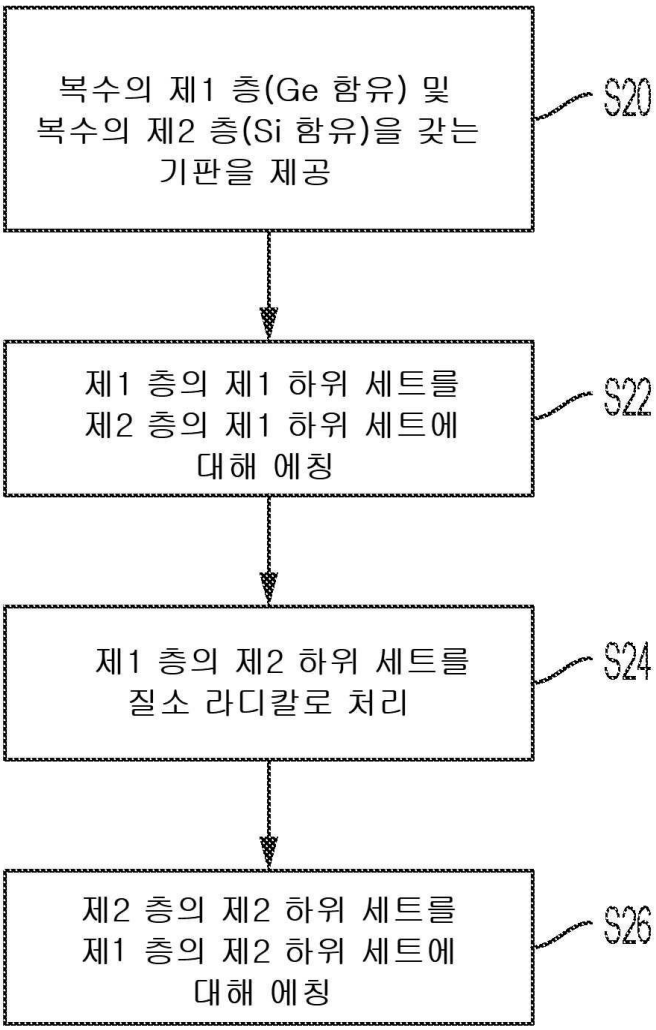
도면3



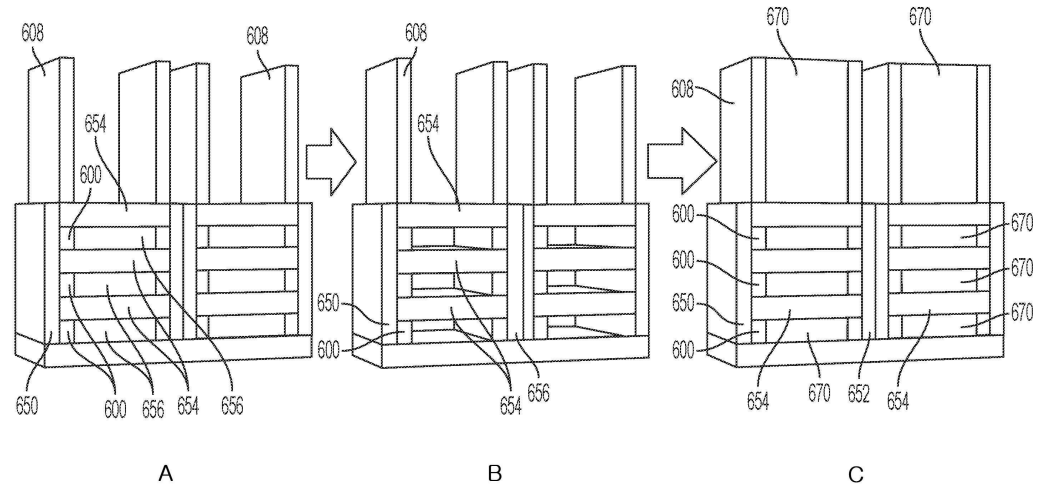
도면4


질소 함유 가스로
플라즈마를 형성
S10
플라즈마로부터
질소 이온 제거
S12
플라즈마로 Ge 함유
층(들)을 처리
S14
Si 함유 층(들)을 Ge 함유
층(들)에 대해 에칭
S16
열처리
S18

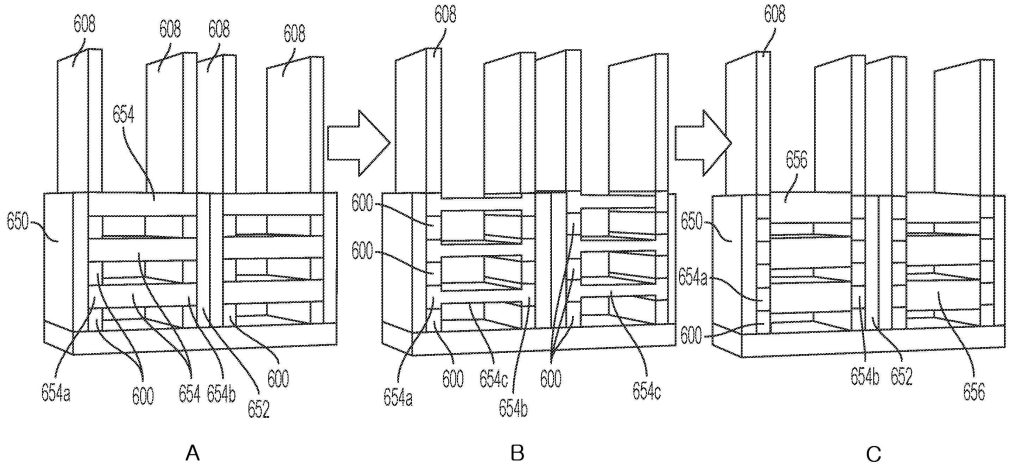
도면5


복수의 제1 층(Ge 함유) 및
복수의 제2 층(Si 함유)을 갖는
기판을 제공
S20
제1 층의 제1 하위 세트를
제2 층의 제1 하위 세트에
대해 에칭
S22
제1 층의 제2 하위 세트를
질소 라디칼로 처리
S24
제2 층의 제2 하위 세트를
제1 층의 제2 하위 세트에
대해 에칭
S26

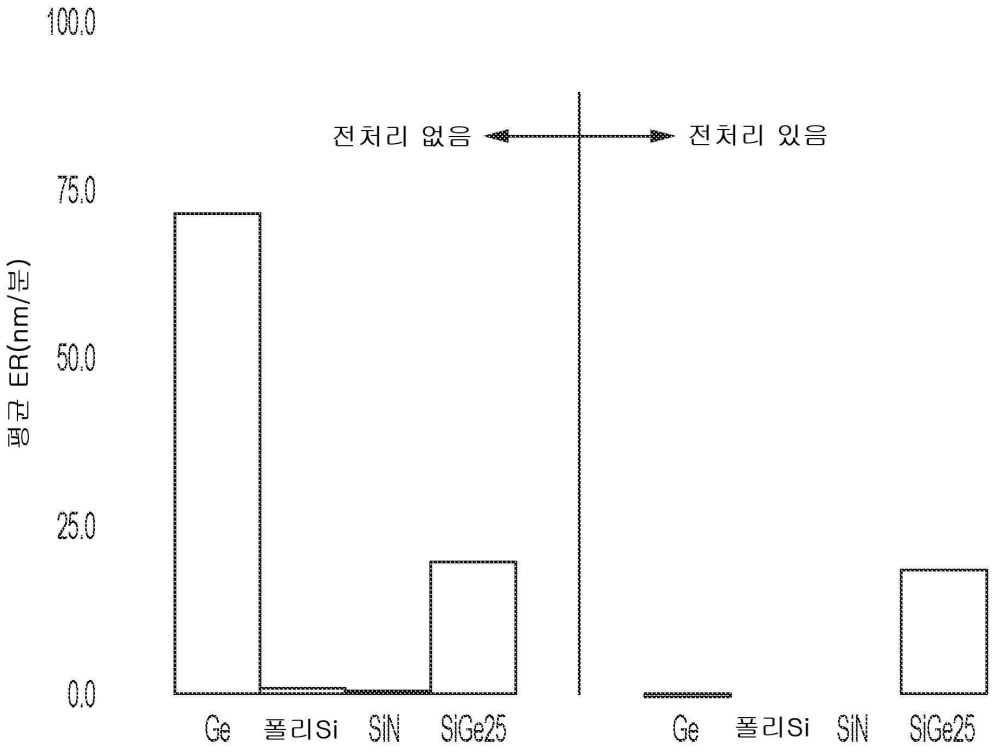
도면6


608
608
654
600
650
600
656
654
656
608
608
654
650
600
654
656
670
670
608
600
600
650
600
670
670
670
654
670
652
654
A
B
C

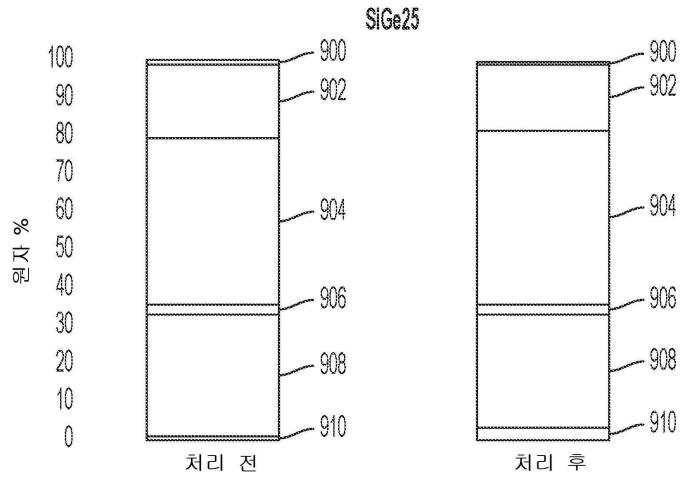
도면7


608
654
650
654a
600
654
654b
652
654c
656
A
B
C

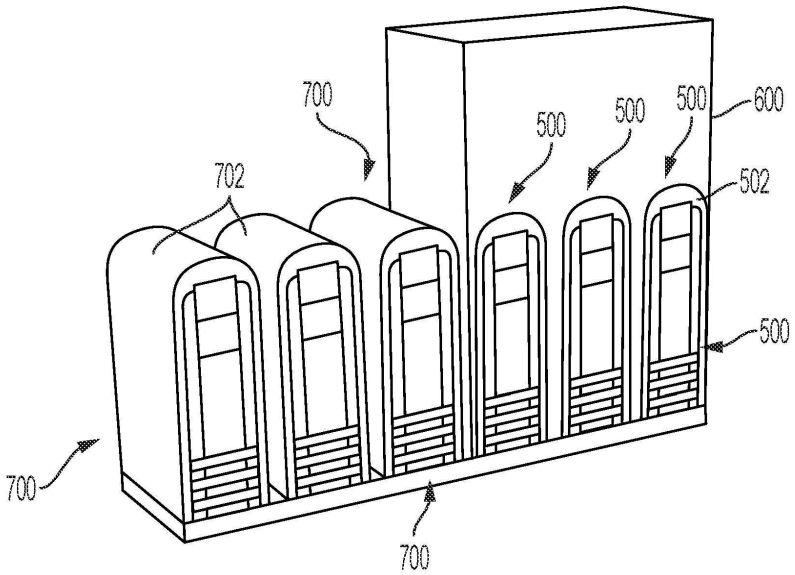
도면8


100.0
75.0
50.0
25.0
0.0
평균 ER(nm/분)
전처리 없음
전처리 있음
Ge
폴리Si
SiN
SiGe25

도면9


SiGe25
원자 %
100
90
80
70
60
50
40
30
20
10
0
900
902
904
906
908
910
처리 전
처리 후

도면10a


700
500
500
500
600
502
702
500
700
700

도면10b

