



(12) 发明专利申请

(10) 申请公布号 CN 102870501 A

(43) 申请公布日 2013.01.09

(21) 申请号 201180022813.5

(51) Int. Cl.

(22) 申请日 2011.04.25

H05B 41/24 (2006.01)

(30) 优先权数据

12/775842 2010.05.07 US

(85) PCT申请进入国家阶段日

2012.11.06

(86) PCT申请的申请数据

PCT/US2011/033736 2011.04.25

(87) PCT申请的公布数据

W02011/139624 EN 2011.11.10

(71) 申请人 克里公司

地址 美国北卡罗来纳州

(72) 发明人 A. P. 范德文 T. 吉文

(74) 专利代理机构 中国专利代理(香港)有限公司
72001

代理人 马永利 王忠忠

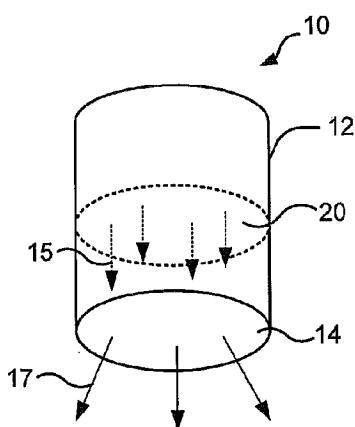
权利要求书 3 页 说明书 22 页 附图 16 页

(54) 发明名称

具有包括切换段的LED串的AC驱动固态照明设备

(57) 摘要

根据某些实施例的用于发光设备的二极管选择电路包括串联地耦合的多个发光器件。该二极管选择电路包括被配置成接收已整流 AC 输入信号和参考电压并响应于已整流 AC 输入信号与参考电压的比较而产生控制信号的比较器、被配置成向所述多个发光二极管供应与已整流 AC 输入信号成比例的电流的电压控制电流源、以及被配置成接收控制信号并响应于该控制信号将电流分流而远离所述多个发光器件中的至少一个的开关。



1. 一种用于包括串联地耦合的多个发光器件的发光设备的电路，二极管选择电路包括：

比较器，其被配置成接收已整流 AC 输入信号和基准电压并响应于所述已整流 AC 输入信号与所述基准电压的比较来产生控制信号；

电压控制电流源，其被配置成向多个发光二极管供应与所述已整流 AC 输入信号成比例的电流；以及

开关，其被配置成接收所述控制信号并响应于所述控制信号将电流分流而远离所述多个发光器件中的至少一个。

2. 权利要求 1 的电路，其中，所述电压控制电流源包括第一晶体管、被耦合至所述第一晶体管的发射极的发射极电阻器、被耦合至所述第一晶体管的基极的二极管、被耦合至所述二极管的第一端子的第一电阻器和被耦合至所述二极管的第二端子的第二电阻器、以及被耦合至所述发射极电阻器和所述第一电阻器的被配置成接收所述已整流 AC 输入信号的端子。

3. 权利要求 2 的电路，其中，所述二极管包括齐纳二极管。

4. 权利要求 2 的电路，其中，所述第一晶体管的集电极被耦合至一系列发光器件。

5. 权利要求 2 的电路，还包括第二晶体管，所述第二晶体管包括被耦合至所述第一晶体管的集电极的基极和被耦合至所述第一晶体管的发射极的集电极。

6. 权利要求 2 的电路，还包括被耦合至所述第一晶体管的基极的可调整电流宿。

7. 权利要求 6 的电路，其中，所述可调整电流宿包括第三晶体管以及被耦合至所述第三晶体管的二极管，所述第三晶体管具有被耦合至所述第一晶体管的基极的集电极和被耦合至地的发射极。

8. 权利要求 7 的电路，其中，所述第三晶体管的基极被配置成接收脉宽调制(PWM)控制信号，所述控制信号被配置成控制所述第三晶体管的导电性。

9. 权利要求 1 的电路，其中，所述二极管选择电路被配置成响应于所述已整流 AC 输入信号的电平在阈值电平以下而将电流分流而远离至少一个发光器件。

10. 权利要求 1 的电路，其中，所述开关包括场效应晶体管，并且其中，所述控制信号被施加于所述场效应晶体管的栅极。

11. 权利要求 10 的电路，其中，所述开关还包括以共发共基放大器配置与所述场效应晶体管耦合的第二晶体管，使得由所述场效应晶体管来控制所述第二晶体管的导电性。

12. 权利要求 11 的电路，其中，所述第二晶体管包括双极晶体管，所述双极晶体管包括基极、集电极和发射极，并且其中，所述场效应晶体管的漏极被耦合至所述双极晶体管的发射极，并且所述双极晶体管的集电极被耦合至所述至少一个发光器件的阳极。

13. 权利要求 12 的电路，还包括被耦合在所述场效应晶体管的漏极与所述双极晶体管的发射极之间的电阻器。

14. 权利要求 1 的电路，还包括：

分压器梯，其被配置成生成多个基准电压；

多个比较器，其被配置成接收所述已整流 AC 输入信号和所述多个基准电压中的相应的一个并且响应于所述已整流 AC 输入信号与各基准电压的比较而生成各控制信号；以及

多个开关，其被配置成接收控制信号中的相应的一些并响应于所述控制信号分流电流

而远离所述多个发光器件中的相应的一些。

15. 权利要求 1 的电路,其中,所述开关包括场效应晶体管,所述场效应晶体管包括栅极端子和源极 / 漏极端子,其中,源极 / 漏极端子中的一个被耦合至所述至少一个发光器件的阳极且所述源极 / 漏极端子中的另一个被耦合至所述至少一个发光器件的阴极。

16. 权利要求 15 的二极管选择电路,还包括被耦合在所述场效应晶体管的栅极端子与所述至少一个发光器件的阳极之间的转换速率控制电容器。

17. 权利要求 15 的电路,还包括;

分压器梯,其被配置成生成多个基准电压;

多个比较器,其被配置成接收所述已整流 AC 输入信号和所述多个基准电压中的相应的一个并且响应于所述已整流 AC 输入信号与各基准电压的比较而生成各控制信号;以及

多个开关,其被配置成接收所述控制信号中的相应的一些并响应于所述控制信号分流电流而远离所述多个发光器件中的相应的一些。

18. 权利要求 1 的电路,其中,所述开关包括双极晶体管,所述双极晶体管包括被耦合至所述比较器的输出的基极且具有被耦合至地的发射极和被耦合至所述至少一个发光器件的阳极的集电极。

19. 一种照明设备,包括;

端子,其被配置成接收 AC 功率信号;

全波整流器,其被配置成响应于所述 AC 功率信号而生成已整流 AC 输入信号;

基准电压生成器,其被配置成响应于所述已整流 AC 输入信号而生成 DC 基准电压;

被串联地耦合的多个发光器件;

电压控制电流源,其被配置成向多个发光二极管供应与所述已整流 AC 输入信号成比例的电流;以及

二极管选择电路,包括被配置成接收所述已整流 AC 输入信号和基准电压并且响应于所述已整流 AC 输入信号与所述基准电压的比较而生成控制信号的比较器、以及被配置成接收所述控制信号并响应于所述控制信号而将电流分流而远离所述多个发光器件中的至少一个的开关。

20. 权利要求 19 的电路,其中,所述电压控制电流源包括第一晶体管、被耦合至所述第一晶体管的发射极的发射极电阻器、被耦合至所述第一晶体管的基极的二极管、被耦合至所述二极管的第一端子的第一电阻器和被耦合至所述二极管的第二端子的第二电阻器、以及被耦合至所述发射极电阻器和所述第一电阻器的被配置成接收所述已整流 AC 输入信号的端子。

21. 权利要求 20 的电路,其中,所述二极管包括齐纳二极管。

22. 权利要求 20 的电路,其中,所述第一晶体管的集电极被耦合至一系列发光器件。

23. 权利要求 20 的电路,还包括第二晶体管,所述第二晶体管包括被耦合至所述第一晶体管的集电极的基极和被耦合至所述第一晶体管的发射极的集电极。

24. 权利要求 20 的电路,还包括被耦合至所述第一晶体管的基极的可调整电流宿。

25. 权利要求 24 的电路,其中,所述可调整电流宿包括第三晶体管以及被耦合至所述第三晶体管的二极管,所述第三晶体管具有被耦合至所述第一晶体管的基极的集电极和被耦合至地的发射极。

26. 权利要求 25 的电路,其中,所述第三晶体管的基极被配置成接收脉宽调制(PWM)控制信号,所述控制信号被配置成控制所述第三晶体管的导电性。

27. 权利要求 19 的照明设备,其中,所述二极管选择电路被配置成响应于所述已整流 AC 输入信号的电平在阈值电平以下而将电流分流而远离所述至少一个发光器件。

28. 权利要求 27 的照明设备,其中,所述开关包括场效应晶体管,并且其中,所述控制信号被施加于所述场效应晶体管的栅极。

29. 权利要求 28 的照明设备,其中,所述开关还包括以共发共基放大器配置与所述场效应晶体管耦合的第二晶体管,使得由所述场效应晶体管来控制所述第二晶体管的导电性。

30. 权利要求 29 的照明设备,其中,所述第二晶体管包括双极晶体管,所述双极晶体管包括基极、集电极和发射极,并且其中,所述场效应晶体管的漏极被耦合至所述双极晶体管的发射极,并且所述双极晶体管的集电极被耦合至所述至少一个发光器件的阳极。

31. 权利要求 19 的照明设备,其中,所述开关包括场效应晶体管,所述场效应晶体管包括栅极端子和源极 / 漏极端子,其中,所述源极 / 漏极端子中的一个被耦合至所述至少一个发光器件的阳极且所述源极 / 漏极端子中的另一个被耦合至所述至少一个发光器件的阴极。

具有包括切换段的 LED 串的 AC 驱动固态照明设备

技术领域

[0001] 本发明涉及固态照明，并且更特别地涉及包括固态照明部件的照明器材。

背景技术

[0002] 固态照明阵列被用于许多照明应用。例如，包括固态发光器件阵列的固态照明格板(panel)例如在建筑和 / 或重点照明中已被用作直接照明源。固态发光器件可以包括例如包括一个或多个发光二极管(LED)的封装发光器件。无机 LED 通常包括形成 p-n 结的半导体层。包括有机发光层的有机 LED(OLED)是另一类型的固态发光器件。通常，固态发光器件通过发光层或区域中的电子载流子(electronic carrier)、即电子和空穴的重组来产生光。

[0003] 固态照明格板一般被用作用于小型液晶显示器(LCD)屏幕、诸如在便携式电子设备中使用的 LCD 显示屏的背光。另外，对作为用于较大显示器、诸如 LCD 电视显示器的背光的固态照明格板的使用的兴趣已增加。

[0004] 对于较小 LCD 屏幕而言，背光组件通常采用白色 LED 照明器件，其包括涂有波长转换磷光体的发蓝光 LED，该波长转换磷光体将由 LED 发射的某些蓝光转换成黄光。得到的光在观察者显现可以显现白色，其为蓝光和黄光的组合。然而，虽然由此类布置产生的光可能显现白色，但是由于光的有限光谱，被此类光照亮的对象可能并不显现具有自然色彩。例如，由于光在可见光谱的红色部分中可能具有很少的能量，所以对象中的红色可能未被此类光很好地照亮。结果，当在此类光源下面观看时，对象可能显现具有不自然的色彩。

[0005] 光源的显色指数(CRI)是由源产生的光准确地照亮大范围的色彩的能力的客观测量。显色指数在从用于单色光源的本质上零至用于白炽光源的几乎 100 的范围。从基于磷光体的固态光源产生的光可以具有相对低的显色指数。

[0006] 对于大规模背光和照明应用而言，常常期望提供产生具有高显色指数的白光的光源，使得被照明格板照亮的对象和 / 或显示屏可以显得更加自然。因此，为了改进 CRI，可以例如通过向设备添加发红光磷光体和 / 或发红光器件来向白光添加红光。其他光源可以包括红光、绿光和蓝光发射器件。当红光、绿光和蓝光发射器件被同时激励时，得到的组合光可以显现白色或几乎白色的，这取决于红色、绿色和蓝色源的相对强度。

[0007] 虽然已经举例说明了具有高 CRI 和 / 或高效率的固态光源，但在建筑应用中大规模地采用此类光源的一个问题是固态照明器件通常被设计成使用直流(DC)功率来驱动，而使用交流(AC)来分配电功率，其对于长距离配电而言更加高效。通常，为固态光源提供将 AC 功率转换成 DC 功率的功率转换器或将固态光源与之耦合，并且使用 DC 功率来激励光源。然而，此类功率转换器的使用增加光源和 / 或总体安装的成本，并引入附加的效率损失。

[0008] 提供 AC 驱动固态光源的某些尝试已经涉及使用整流 AC 波形来驱动 LED 或 LED 串或组。然而，由于 LED 要求最小正向电压以便开启，所以 LED 可以针对已整流 AC 波形的仅一部分开启，这可能导致可见的闪烁，可能不期望地降低系统的功率因数和 / 或可能增加系统中的电阻损耗。

[0009] 提供 AC 驱动固态光源的其他尝试已涉及以反平行(anti-parallel)配置来放置 LED,使得在 AC 波形的每个半周期上驱动 LED 的一半。然而,这种方法要求两倍那么多的 LED 以产生与使用已整流 AC 信号相同的光通量。

发明内容

[0010] 一种根据某些实施例的用于发光设备的电路包括串联地耦合的多个发光器件。该电路包括被配置成接收已整流 AC 输入信号和参考电压并响应于已整流 AC 输入信号与参考电压的比较而产生控制信号的比较器、被配置成向多个发光二极管供应与已整流 AC 输入信号成比例的电流的电压控制电流源、以及被配置成接收控制信号并响应于该控制信号将电流分流而远离多个发光器件中的至少一个的开关。

[0011] 电压控制电流源可以包括第一晶体管、被耦合至第一晶体管的发射极的发射极电阻器、被耦合至第一晶体管的基极的二极管、被耦合至二极管的第一端子的第一电阻器和被耦合至二极管的第二端子的第二电阻器、以及耦合至发射极电阻器和第一电阻器的被配置成接收已整流 AC 输入信号的端子。二极管可以包括齐纳二极管。

[0012] 可以将第一晶体管的集电极耦合至发光器件系列。

[0013] 在某些实施例中,该电路还可以包括第二晶体管,其包括被耦合至第一晶体管的集电极的基极和被耦合至第一晶体管的发射极的集电极。

[0014] 该电路还可以包括被耦合至第一晶体管的基极的可调整电流宿。该可调整电流宿可以包括具有被耦合至第一晶体管的基极的集电极和被耦合至地的发射极的第三晶体管、以及被耦合至第三晶体管的基极的二极管。第三晶体管的基极被配置成接收被配置成控制第三晶体管的导电性的脉宽调制(PWM) 控制信号。

[0015] 可以将该电路配置成响应于已整流 AC 输入信号的电平在阈值电平以下而将电流分流而远离所述至少一个发光器件。

[0016] 开关可以包括场效应晶体管,并且控制信号可以施加于场效应晶体管的栅极。

[0017] 所述开关还可以包括以共发共基放大器配置与场效应晶体管耦合的第二晶体管,使得可以由场效应晶体管来控制第二晶体管的导电性。

[0018] 第二晶体管可以包括双极晶体管,该双极晶体管包括基极、集电极和发射极,并且可以将场效应晶体管的漏极耦合至双极晶体管的发射极,并且可以将双极晶体管的集电极耦合至所述至少一个发光器件的阳极。

[0019] 所述电路还可以包括耦合在场效应晶体管的漏极与双极晶体管的发射极之间的电阻器。

[0020] 二极管选择电路还可以包括被配置成生成多个基准电压的分压器梯(ladder)、被配置成接收已整流 AC 输入信号和多个基准电压中的相应的一个且响应于已整流 AC 输入信号与各基准电压的比较来生成各控制信号的多个比较器、以及被配置成接收控制信号中的相应的一些并响应于控制信号将电流分流而远离所述多个发光器件中的相应的一些的多个开关。

[0021] 该开关可以包括场效应晶体管,该场效应晶体管包括栅极端子和源极 / 漏极端子的,可以将源极 / 漏极端子中的一个耦合至至少一个发光器件的阳极,并且可以将源极 / 漏极端子中的另一个耦合至所述至少一个发光器件的阴极。

[0022] 该电路还可以包括被耦合在场效应晶体管的栅极端子与所述至少一个发光器件的阳极之间的转换速率控制电容器。

[0023] 所述电路还可以包括被配置成生成多个基准电压的分压器梯、被配置成接收已整流 AC 输入信号和多个基准电压中的相应的一个且响应于已整流 AC 输入信号与各基准电压的比较来生成各控制信号的多个比较器、以及被配置成接收控制信号中的相应的一些并响应于控制信号将电流分流而远离所述多个发光器件中的相应的一些的多个开关。

[0024] 所述开关可以包括双极晶体管，其包括被耦合至比较器的输出的基极且具有被耦合至地的发射极和被耦合至所述至少一个发光器件的阳极的集电极。

[0025] 根据某些实施例的照明设备包括被配置成接收 AC 功率信号的端子、被配置成响应于 AC 功率信号而生成已整流 AC 输入信号的全波整流器、被配置成响应于已整流 AC 输入信号而生成 DC 基准电压的基准电压生成器、串联地耦合的多个发光器件、被配置成向多个发光二极管供应与已整流 AC 输入信号成比例的电压控制电流源、以及二极管选择电路，该二极管选择电路包括被配置成接收已整流 AC 输入信号和基准电压并响应于已整流 AC 输入信号与基准电压的比较来生成控制信号的比较器。二极管选择电路包括被配置成接收控制信号并响应于该控制信号将电流分流而远离所述多个发光器件中的至少一个的开关。

[0026] 电压控制电流源可以包括第一晶体管、被耦合至第一晶体管的发射极的发射极电阻器、被耦合至第一晶体管的基极的二极管、被耦合至二极管的第一端子的第一电阻器和被耦合至二极管的第二端子的第二电阻器、以及被耦合至发射极电阻器和第一电阻器的被配置成接收已整流 AC 输入信号的端子。二极管可以包括齐纳二极管。

[0027] 可以将第一晶体管的集电极耦合至发光器件系列。

[0028] 在某些实施例中，该电路还可以包括第二晶体管，其包括被耦合至第一晶体管的集电极的基极的集电极和被耦合至第一晶体管的发射极的集电极。

[0029] 该电路还可以包括被耦合至第一晶体管的基极的可调整电流宿。该可调整电流宿可以包括具有被耦合至第一晶体管的基极的集电极和被耦合至地的发射极的第三晶体管、以及被耦合至第三晶体管的基极的二极管。第三晶体管的基极被配置成接收被配置成控制第三晶体管的导电性的脉宽调制(PWM) 控制信号。

[0030] 可以将二极管选择电路配置成响应于已整流 AC 输入信号的电平在阈值电平以下而将电流分流而远离所述至少一个发光器件。

[0031] 开关可以包括场效应晶体管，并且所述控制信号可以施加于场效应晶体管的栅极。

[0032] 所述开关还可以包括以共发共基放大器配置与场效应晶体管耦合的第二晶体管，使得可以由场效应晶体管来控制第二晶体管的导电性。

[0033] 第二晶体管可以包括双极晶体管，该双极晶体管包括基极、集电极和发射极，并且可以将场效应晶体管的漏极耦合至双极晶体管的发射极，并且可以将双极晶体管的集电极耦合至所述至少一个发光器件的阳极。

[0034] 该开关可以包括场效应晶体管，该场效应晶体管包括栅极端子和源极 / 漏极端子，可以将源极 / 漏极端子中的一个耦合至所述至少一个发光器件的阳极，并且可以将源极 / 漏极端子中的另一个耦合至所述至少一个发光器件的阴极。

[0035] 该照明设备还可以包括被耦合到所述多个发光器件中的第一个的阳极的电流源

电路，该电流源电路包括双极晶体管，该双极晶体管包括被耦合至第一发光器件的阳极的集电极、被耦合至双极晶体管的发射极的发射极电阻器、以及被耦合至双极晶体管的基极的偏置电路。

[0036] 在回顾以下各图和详细描述时，根据本发明的实施例的其他设备和 / 或方法将变得对于本领域的技术人员来说清楚。意图在于所有此类附加设备和 / 或方法被包括在本说明书内，在本发明的范围内，并且受到所附权利要求书的保护。

附图说明

[0037] 被包括以提供对本发明的进一步理解并被并入本申请中且构成本申请的一部分的附图举例说明本发明的某个或某些实施例。在所述附图中：

图 1A 和 1B 示出根据本发明的某些实施例的固态照明设备。

[0038] 图 1C 是示出固态照明设备中的发光器件(LED)的串联互连的示意性电路图。

[0039] 图 2 是示出用于根据本发明的各种实施例的用于固态照明设备的驱动电路的示意性电路图。

[0040] 图 3A、3B 和 3C 是示出用于根据本发明的各种实施例的用于固态照明设备的电压控制电流源的示意性电路图。

[0041] 图 3D 是用于根据本发明的各种实施例的用于固态照明设备的电压控制电流源的模拟输出电流的图表。

[0042] 图 4A 是示出用于根据本发明的各种实施例的用于固态照明系统的输出电流的图表，并且图 4B 是说明输入和输出电压波形的图表。

[0043] 图 5 是示出根据本发明的某些实施例的二极管选择电路的示意性电路图。

[0044] 图 6 是说明根据某些实施例的已整流电压信号的图表。

[0045] 图 7、8 和 9 是示出根据本发明的其他实施例的二极管选择电路的示意性电路图。

[0046] 图 10 是示出用于根据本发明的某些实施例的用于固态照明设备的具有可调整电流宿的电压控制电流源的示意性电路图。

具体实施方式

[0047] 现在将在下文中参考附图来更全面地描述本发明的实施例，在附图中示出了本发明的实施例。然而，可以以许多不同形式来体现本发明，并且不应将其理解为局限于本文阐述的实施例。相反，提供这些实施例使得本公开将是透彻和完整的，并将向本领域的技术人员全面传达本发明的范围。相同的附图标记自始至终指示相同的元素。

[0048] 应理解的是虽然术语第一、第二等在本文中可以用来描述各种元素，但这些元素不应受到这些术语的限制。这些术语仅用来将一个元素与另一个区别开。例如，在不脱离本发明的范围的情况下，可以将第一元素称为第二元素，并且同样地，可以将第二元素称为第一元素。本文所使用的术语“和 / 或”包括相关所列项目中的一个或多个的任何和所有组合。

[0049] 应理解的是当将诸如层、区域或衬底的元素称为在另一元素“上”或延伸到另一元素“上”时，其可以直接在另一元素上或直接延伸到另一元素上，或者还可以存在居间元素。相反，当将元素称为“直接在另一元素上”或“直接延伸到另一元素上”时，不存在居间元素。

还应理解的是当元素被称为被“连接”或“耦合”到另一元素时，其可以被直接连接或耦合到另一元素，或者可以存在居间元素。相反，当元素被称为被“直接连接”或“直接耦合”到另一元素时，不存在居间元素。

[0050] 诸如“之下”或“之上”或“上”或“下”或“水平”或“垂直”的相对术语在本文中可以用来描述如图中所示的一个元素、层或区域与另一元素、层或区域的关系。应理解的是这些术语意图除图中所描绘的取向之外还涵盖器件的不同取向。

[0051] 本文所使用的术语仅仅是出于描述特定实施例的目的，并且并不意图限制本发明。除非上下文明确指明，本文所使用的单数形式“一个”、“一种”和“该”意图也包括复数形式。还应理解的是当在本文中使用时，术语“包括”和 / 或“包含”指定所述特征、整体、步骤、操作、元素和 / 或组件的存在，但是不排除一个或多个其他特征、整体、步骤、操作、元素、组件和 / 或其群组的存在或添加。

[0052] 除非另外定义，本文所使用的所有术语（包括技术和科学术语）具有与本发明所属领域的普通技术人员一般理解的相同的意义。还应理解的是应将本文所使用的术语解释为具有与其在本说明书和相关领域的上下文中的意义一致的意义，并且不应以理想化或过度形式化的意义来进行解释，除非在本文中明确地这样定义。

[0053] 参考图 1A 和 1B，示出了根据某些实施例的照明设备 10。图 1A 和 1B 中所示的照明设备 10 是可以适合于作为筒灯（down light）或投光灯在一般照明应用中使用的“罐式”照明器材。然而，将认识到的是根据某些实施例的照明设备可以具有不同形状因数。例如，根据某些实施例的照明设备可以具有常规灯泡、浅盘或托盘灯、汽车头灯的形状或任何其他适当形式。

[0054] 照明设备 10 一般包括其中布置了照明格板 20 的罐形外壳 12。在图 1A 和 1B 所示的实施例中，照明格板 20 具有大体上圆形的形状从而配合在圆筒形外壳 12 的内部。光是由固态照明器件（LED）22、24 产生的，它们被安装在照明格板 20 上，并且被布置成朝着安装在外壳 12 的末端处的漫射透镜 14 发射光 15。漫射光 17 是通过透镜 14 发射的。在某些实施例中，透镜 14 可以不使发射光 15 漫射，而是可以以期望的近场或远场图案使发射光 15 改向和 / 或聚焦。

[0055] 仍参考图 1A 和 1B，固态照明设备 10 可以包括多个第一 LED 22 和多个第二 LED 24。在某些实施例中，多个第一 LED 22 可以包括发射白光或者发射近白光的发光器件。多个第二 LED 24 可以包括发光器件，其从第一 LED 22 发射具有不同主波长的光，使得由第一 LED 22 和第二 LED 24 发射的组合光可以具有期望的色彩和 / 或谱含量。

[0056] 例如，由多个第一 LED 22 和多个第二 LED 24 发射的组合光可以是具有高显色指数的暖白光。

[0057] 可以将特定光源的色度称为源的“色点”。针对白光源，可以将色度称为源的“白点”。白光源的白点可以沿着与由被加热至给定温度的黑体辐射体发射的光的色彩相对应的色度点的轨迹下降。因此，可以用光源的相关色温（CCT）来识别白点，其是被加热黑体辐射体与光源的色调匹配时的温度。白光通常具有在约 2500K 和 8000K 之间的 CCT。具有 2500K 的 CCT 的白光具有微红色，具有 4000K 的 CCT 的白光具有淡黄色，并且具有 8000K 的 CCT 的白光在色彩上是带蓝色的。

[0058] “暖光”一般指的是具有在约 3000K 和 3500K 之间的 CCT 的白光。特别地，暖白光

可以具有在红光谱区中的波长分量，并且可以对于观看者显现淡黄色。暖白光通常提供相对高的 CRI，并且因此可以使得被照亮的对象具有更自然的色彩。对于照明应用而言，因此期望的是提供暖白光。

[0059] 为了实现暖白光发射，常规已封装 LED 包括与蓝 LED 组合的单分量橘色磷光体或与蓝 LED 组合的黄 / 绿和橘 / 红磷光体的混合物。然而，使用单分量橘色磷光体可能由于淡绿和微红色调的缺乏而导致低 CRI。另一方面，红磷光体通常远不如黄磷光体那么高效。因此，黄磷光体中的红磷光体的添加可以降低封装的效率，这可能导致不良的发光效能。发光效能是供应给灯的被转换成光能的能量的比例的测量。其是通过用以流明为单位测量的灯的光通量除以以瓦为单位测量的功率消耗所计算的。

[0060] 还可以通过将具有红光的非白光组合来生成暖白光，如题为“LIGHTING DEVICE AND LIGHTING METHOD”的美国专利号 7,213,940 中所述，其被转让给本发明的受让人，并且其公开被通过引用结合到本文中。如其中所述，照明设备可以包括第一和第二组固态光发射器以及第一组磷光体，所述固态光发射器发射分别具有在从 430 nm 至 480 nm 和从 600 nm 至 630 nm 的范围内的主波长的光，所述磷光体发射具有在从 555nm 至 585nm 范围内的主波长的光。由第一组发射器发射的离开照明器件的光和由第一组磷光体发射的离开照明器件的光的组合产生在 931 CIE 色度图上的定义区域内具有 x、y 色彩坐标的光的子混合物，其在本文中称为“蓝移黄(blue-shifted yellow)”或“BSY”。此类非白光在与具有从 600nm 至 630nm 的主波长的光组合时可以产生暖白光。

[0061] 在根据某些实施例的照明设备中使用的蓝和 / 或绿 LED 可以是可从本发明的受让人、Cree 公司获得的基于 InGaN 的蓝和 / 或绿 LED 芯片。在照明设备中使用的红 LED 可以是例如可从 Epistar、Osram 等获得的 AlInGaP LED 芯片。

[0062] 在某些实施例中，LED 22、24 可以具有正方形或矩形周界，其具有约 900 μm 或以上的边缘长度(即所谓的“功率芯片”)。然而，在其他实施例中，LED 芯片 22、24 可以具有 500 μm 或以下的边缘长度(即所谓的“小芯片”)。特别地，小 LED 芯片可以比功率芯片更好的电转换效率进行操作。例如，具有小于 500 微米且小到 260 微米的最大边缘尺寸的绿 LED 芯片一般具有比 900 微米芯片更高的电转换效率，并且已知其通常产生每瓦耗散电功率 55 流明的光通量和每瓦耗散电功率多达 90 流明的光通量。

[0063] 照明设备 10 中的 LED 22 可以包括发射白 / BSY 的 LED，而照明设备中的 LED 24 可以发射红光。如图 1C 中的示意性电路图所示，可以用各串将照明设备 10 中的 LED 22、24 电互连。如其中所示，可以将 LED 22、24 互连，使得白 / BSY LED 22 被串联连接而形成第一串 34A。同样地，可以串联地布置红 LED 24 以形成第二串 34B。可以将每个串 32、34 连接至各阳极端子 23A、25A 和阴极端子 23B、25B。

[0064] 虽然在图 1C 中示出了两个串 34A、34B，但应认识到的是照明设备 10 可以包括更多或更少的串。此外，可以存在多串白 / BSY LED 22 以及多串红或其他色彩的 LED 24。

[0065] 现在参考图 2，示出了用于驱动固态照明设备中的多个固态发光器件的驱动电路 100。特别地，驱动电路 100 被配置成驱动串联连接的多个 LED 或 LED 组。如图 2 所示，LED 组包括组 S1、S2、...、SN。每组 LED S1 至 SN 可以包括串联和 / 或并联连接的一个或多个 LED。例如，如组 S1 所示，可以在各串联串中将组中的 LED 连接，该串联串本身被并联连接。可以选择串联的 LED 的总数，使得该电路在到串的输入电压处于最大线电压时具有适当高

的效率。如下文所讨论的,还可以通过将跨所选 LED 的电压保持接近于施加的 AC 电压的电压来增加效率。

[0066] 向全波整流器桥 B1 施加交流信号 V_{AC} 。全波整流器桥 B1 的输出是已整流 AC 信号 V_{rect} 。可以将已整流 AC 信号 V_{rect} 施加于电流源,诸如串联电阻器或电压控制电流源,其向 LED 的第一组 S1 供应电流。随后的固态照明器件 S2 至 SN 组与第一组 S1 串联连接。控制线 L2、L3、...、LN 被耦合至各 LED S2 至 SN 组的阳极。

[0067] 驱动电路 100 包括二极管选择电路 10、电源 12 以及分压器 14。已整流信号 V_{rect} 被分压器 14 分压并作为控制信号供应给二极管选择电路 10。已整流信号 V_{rect} 还被供应给电源 12,其作为响应生成基本上稳定的基准电压 V_{ref} ,该基准电压 V_{ref} 被供应给二极管选择电路 10。在某些实施例中,电源 12 可以生成不止一个基准电压,例如各种电平的基准电压族。

[0068] 二极管选择电路 10 被配置成动态地调整 LED 的数量,其被已整流 AC 电压 V_{rect} 响应于已整流 AC 信号 V_{rect} 的电平而驱动,使得在任何给定时间点被驱动的二极管的电压降小于已整流 AC 信号 V_{rect} 的电平。以这种方式,可以更完全地利用 AC 波形,潜在地增加从电路输出的光,改进电路的功率因数和 / 或减少由电路产生的光的可见闪烁。通常,二极管选择电路被设计成保持瞬时 LED 串电压接近于但始终略小于 V_{rect} ,其可以减小或最小化跨电流源 20 下降的电压,从而增加效率或使其最大化,并且更完全地利用 AC 波形来产生更多的光。在某些实施例中,与包括非切换 LED 串的设备相比,THD 可以从 85% 改进至 25%。

[0069] 在操作中,当已整流 AC 电压 V_{rect} 的电平为低时,可以只有第一组 LED S1 被已整流 AC 信号 V_{rect} 驱动,而可以将其他组的 LED S2 至 SN 从电路切换出来和 / 或绕过,使得它们不被已整流信号 V_{rect} 驱动。随着已整流 AC 信号 V_{rect} 增加,可以将连续组 LED S2 至 SN 切换到电路中,使得它们被已整流 AC 信号 V_{rect} 驱动,直至所有组的 LED S1 至 SN 都已被切换入电路中并被已整流 AC 信号 V_{rect} 驱动。

[0070] 在利用电阻器(R_{series})作为电流源的开关布置中,跨 R_{series} 的电压从小的开始,并且增加至达到下一个开关阈值,在该点处其归零且过程再次开始。这是在 $V_{rect}(t)$ 的前半周期期间,其中, $V_{rect}(t)$ 是上升的。在 $V_{rect}(t)$ 的后半周期期间, $V_{rect}(t)$ 正在下降,并且 LED 电流是前半周期的镜像。因此仅考虑前半周期就足够了。假设其中在 1、2、4、8 等的组中可控地对 LED 进行切换的二进制加权开关方法,由下式给出 LED 电流 :

$$V_{rect}(t) = V_{peak} \cdot |\sin(2\pi \cdot F_{ac} \cdot t)| - 2 \cdot V_f$$

$$V_{r_series} = V_{rect}(t) - \text{floor}([V_{rect}(t) - V_{drop}] / V_{led}) \cdot V_{led}$$

$$I_{LED}(t) = [V_{rect}(t) - \text{floor}([V_{rect}(t) - V_{drop}] / V_{led}) \cdot V_{led}] / R_{series}$$

不是使用串联电阻器,某些实施例用电压控制电流源(或宿) — VCCS 来驱动动态切换 LED 组,如图 3A 所示。

[0071] 根据某些实施例,由电压控制电流源(VCCS) 20A 来提供到 LED 串的电流。电流源 20A 包括具有被耦合至其发射极的发射极电阻器 R_E 的 PNP 晶体管 Q1 和包括电阻器 R_H 和 R_L 及被耦合至其基极的齐纳二极管 V_z 的偏置电路。根据以下等式,输出电流 I_{out} 源自电流源 20 :

$$I_{\text{SOURCE}} = \frac{V_Z}{R_E} + V_{\text{rect}} \left(\frac{R_H}{R_H + R_L} \right) \left(\frac{1}{R_E} \right)$$

$$I_{\text{SOURCE}} = I_0 + k V_{\text{rect}}$$

因此,输出电流与已整流输入电压 V_{rect} 成比例。此电路因此可以进一步调节输出电流以帮助在 LED 组被切换到电路中和 / 或切换出电路时减少尖峰。将认识到的是可以用具有与晶体管 Q1 的基极 - 发射极结基本上匹配的电压降的另一类型的二极管来替换齐纳二极管。

[0072] 在图 3B 中示出了 VCCS 20B 的更一般图示,并且下面将进行讨论。

[0073] 图 3B 所示的 VCCS 20B 包括电阻器 R1、R2 和 R3、二极管 D1 和 PNP 晶体管 Q1。假设 D1 和 Q1 匹配且被热耦合, $V_f(D1) = V_{be}(Q1)$ 。假设晶体管 Q1 具有足够的增益,则跨电阻器 R3 的电压与跨电阻器 R1 的电压相同。

[0074] 参考图 3C,根据某些实施例,可以在 VCCS 电流源 120 中使用 Sziklai 对 122。Sziklai 对 122 包括 PNP 晶体管 Q1 和 NPN 晶体管 Q2。PNP 晶体管 Q1 的集电极被耦合至 NPN 晶体管 Q2 的基极,并且 PNP 晶体管 Q1 的发射极被耦合至 NPN 晶体管 Q2 的集电极,如图 3C 所示。NPN 晶体管 Q2 的发射极被耦合至切换 LED 串 124,其是由二极管选择电路 10 控制的。Sziklai 对可以具有低饱和电压和温度系数,但具有非常高的增益(并且高功率晶体管 Q2 是 NPN)。可以使用 darlington 晶体管,但是饱和电压较大,并且存在要求热补偿的两个基极 - 发射极结。在某些实施例中还可以使用 MOSFET 电流源。

[0075] 如果我们然后假设 $V_{\text{rect}}(t) \gg V_f(D1)$,则由下式给出跨 R1 的电压:

$$V_{r1} = V_{\text{rect}}(t) - V_{\text{rect}}(t) * R2 / (R1 + R2)$$

其重新排列而给出:

$$V_{r1} = V_{\text{rect}}(t) * R1 / (R1 + R2)$$

此外:

$$V_{r3} = I_{\text{source}} * R3 = V_{r1}$$

因此:

$$I_{\text{source}} * R3 = V_{\text{rect}}(t) * R1 / (R1 + R2)$$

$$I_{\text{source}} = [V_{\text{rect}}(t) / R3] * [R1 / (R1 + R2)]$$

$$I_{\text{source}} = [V_{\text{rect}}(t) / R3] * [1 / (1 + R2 / R1)]$$

$$I_{\text{source}} = [V_{\text{rect}}(t) / R3] * [1 / (1 + R2 / R1)]$$

$$I_{\text{source}} = V_{\text{rect}}(t) / [R3 * (1 + R2 / R1)]$$

可以将其写为:

$$I_{\text{source}}(t) = V_{\text{rect}}(t) / R_{\text{eq}}$$

$$R_{\text{eq}} = R3 * (1 + R2 / R1)$$

虽然其称为恒流源,但很明显电流 I_{source} 与 $V_{\text{rect}}(t)$ 成正比。因此,术语电压控制

电流源(VCCS)被更适当地用来描述电流源20B。

[0076] 典型的电路设计尝试去除对 $V_{rect}(t)$ 的依赖关系。然而,在某些实施例中,不具有恒定电流可能更适当。如果使用 D1 来补偿 Q1 的静态和动态基极 - 发射极电压 V_{be} ($-2.2mV/K$),则提供电压控制电流源(VCCS)。VCCS 具有最小跌落电压:

$$V_{dropout} = V_{cesat}(Q1) + I_{source} \cdot R3$$

其中, $V_{cesat}(Q1)$ 随增加的 I_{source} 而增加。当计算 $V_{cesat}(Q1)$ 和跨 R3 的电压降时,使用 I_{source_max} 就足够了。如果用 VCCS 来驱动一串动态切换 LED,并且电路被设计成使得 $V_{drop} > V_{dropout}$ (换言之,动态开关控制器保证 VCCS 始终有足够的净空以调节 I_{source}),则 LED 电流始终与 $V_{rect}(t)$ 成比例。

[0077] 如上所述:

$$V_{rect}(t) = V_{peak} \cdot |\sin(2\pi F_{ac} t)| - 2 \cdot V_f$$

假设 $V_{peak} \cdot |\sin(2\pi F_{ac} t)| \gg 2 \cdot V_f$, 则:

$$V_{rect}(t) = V_{peak} \cdot |\sin(2\pi F_{ac} t)|$$

并且

$$I_{source}(t) = V_{rect}(t) / R_{eq}$$

因此:

$$I_{source}(t) = V_{peak} \cdot |\sin(2\pi F_{ac} t)| / R_{eq}$$

$$I_{source}(t) = [V_{peak}/R_{eq}] \cdot |\sin(2\pi F_{ac} t)|$$

$$I_{source}(t) = I_{peak} \cdot |\sin(2\pi F_{ac} t)|$$

其中 $I_{peak} = V_{peak}/R_{eq}$ 且 $R_{eq} = R3 \cdot (1+R2/R1)$

输入电流因此是基本上正弦的,虽然前述分析已经省略了桥式整流器、D1 和 V_{drop} 电压,其引起少量的死时间并阻止 $I_{source}(t)$ 完全是正弦的。

[0078] 在图 3D 中示出了将 VCCS 与电阻器电流源相比较的仿真。曲线 301 是用于包括具有等效电阻 $R_{eq} = 2.22k\Omega$ 的 VCCS 电流源的动态切换 LED 驱动电路的 $I_{source}(t)$ 的图,而曲线 302 是用于包括具有电阻 $R_{series} = 270\Omega$ 的串联电阻器电流源的动态切换 LED 驱动电路的 $I_{source}(t)$ 的图。

[0079] 两个电路都使用相同的动态切换 LED 串,其是非线性的(但不是二进制的),并被设计用于利用 7 个开关的最小损耗。两个 LED 始终是串联的,以提供自由低压源(并允许无闪烁变暗)。

[0080] 针对使用 $R_{series} = 270\Omega$ 的电阻器电流源,总谐波失真是 77.4%。针对具有 $R_{eq} = 2.22k\Omega$ 的 VCCS,输入电流非常接近于纯正弦曲线,并且具有 2.4% THD。功率因数大于 0.99。

[0081] 在其中使用电压控制电流源来设置 LED 电流的实施例中,诸如图 3A 和 / 或图 3B 所示的 VCCS 电路 20A、20B,为了与 V_{rect} 成比例地设置 LED 电流,输出电流波形可以在开关瞬间显示出某些尖峰,如图 4A 所示,其是根据某些实施例的用于电路的模拟输出电流的图 403。电流尖峰在开关瞬间的输出电流信号 403 中是可见的。

[0082] 当将一组 k 个 LED 切换到串中(或从其中切换出来)时, LED 串电压上升(或下降) $k*V_{led}$ 。这相当快速地发生—使一组短路与使开关本身短路一样快。从一组中去除短路所花费的时间由对该组的杂散电容充电的电流源掌控, 其是相当小的。

[0083] 一旦短路开关被关断(并且假设不存在少数载流子储存时间问题), 则电流源随着其对杂散电容充电而设置转换速率。然而, 电流源是半正弦(haversinoidal)的, 因此在一个四分之一 AC 线路周期内, 电流范围从接近于零至 $1.4*I_{rms}$ 。

[0084] 最高 LED 阳极连接至 PNP 电流源晶体管 Q4 的集电极, 因此 LED 串电压的变化使 PNP 集电极电压改变相等的量。

[0085] 这通过BJT 密勒电容 C_m 从集电极向基极馈送电流 $I = C_m * dV/dt$, 并且使得电流源行为失常, 这是产生图 4B 所示的尖峰的原因。

[0086] 通过设计 VCCS 来因此减少这些尖峰或通过控制开关的转换速率来减少或避免这些尖峰是可能的。

[0087] 在图 4B 中示出了根据某些实施例的用于驱动电路 100 的模拟示例电压和电流波形。参考图 4B, 曲线 401 是已整流 AC 正弦波 V_{rect} , 而曲线 402 是在任何给定瞬间被切换到电路中的跨 LED 的电压, 即在特定瞬间被激励的所有 LED 的电压降的和的图。如图 4A 所示, 随着已整流 AC 信号 V_{rect} 增加, 连续的 LED 组被切换到电路中, 并且输出电压随着连续的 LED 组被激励而同步地增加。

[0088] 根据某些实施例, 选择在任何给定步骤处被接通的 LED 的数量和导致此类组被切换到的 V_{rect} 的阈值电平, 使得 V_{rect} 的电平在每个连续步骤处保持大于被激励 LED 的正向电压的和。因此, 随着 V_{rect} 的电平上升, 被切换到电路中的所有 LED 可以在连续的 LED 组被切换到电路中时仍被激励。

[0089] 随着 V_{rect} 的电平下降, 可以将连续的 LED 组从电路切换出来以保证跨被激励二极管的电压的电平基本上在每个时刻都保持在 V_{rect} 以下。

[0090] 再次参考图 2, 一旦 V_{rect} 超过开启组 S1 中的 LED 所需的电压, 则 LED 被正向偏置且电流开始流过 LED。跨这些电阻器下降的电压等于 $V_{rect}-V_{led}$ (其中, V_{led} 是跨 S1 中的 LED 的电压), 因此, 电流以与 V_{rect} 相同的斜率提高。当 V_{rect} 充分地在 V_{led} 之上(作为电流源中的损耗的函数)时, 二极管选择电路 100 串联地切换下一 LED 组 S2, 因此, 总 LED 串电压增加 $V_{new_led_string}$, 可以将其选择为使得:

$$V_{rect}(t=T_{switch}) > V_{led} + V_{new_led_string}.$$

[0091] 这保证当串联地切换新的 LED 串时, 通过电流源的电流仍是略微正的。

[0092] 我们可以定义 $dV = V_{rect}(T_{switch}) - (V_{led} + V_{new_led_string})$ 。如果 $dV > 0$, 则当新的组被切换到串联中时, 通过 LED 的电流下降至正的非零值。如果 $dV = 0$, 当新的组被切换到串联中时, 电流下降至零。

[0093] 如果 $dV < 0$, 电流尝试下降至零以下, 但是 LED 是单极的, 因此电流不能流动, 并且电流继续不流动直至 V_{rect} 上升至足以使得 $V_{led}>0$ 。

[0094] 因此, 当 $dV <= 0$ 时, LED 中的电流等于零, 因此, 应使得 dV 大于零, 保持电流流过二极管, 无论当前控制方法如何。如果不是, 则电流在开关边缘处下降至零, 并且停留在那里直至 V_{rect} 大于被切换到串联中的所有 LED 的电压降。

[0095] 此外,随着 dV 变得更加正,零电流周期变的更长。因此,如果未很好地选择 dV,则开关边缘可以在输入电流波形中引起凹口(向下 / 向上至 0A)。

[0096] 用电阻器作为输入电流源,所需要的 dV>=0。然而,用电流源,存在有限的跌落电压 Vcsdo,其可以例如为约 1V,在其下电流源关闭。使用电压控制电流源(VCCS)时对 dV 的约束因此为 dV > = Vcsdo。

[0097] 在图 5 中更详细地示出了包括二极管选择电路 10A 的驱动电路 100A。如其中所示,二极管选择电路 10A 包括分压器梯 18,其包括从基准电压 Vref 产生多个基准电压 Vref-1、Vref-2 和 Vref-3 的电阻器 R51 至 R54。

[0098] 二极管选择电路 10A 还包括多个比较器 C51 至 C53 和具有被耦合至比较器 C51 至 C53 的各输出的栅极的开关晶体管 Q51 至 Q53。在图 5 所示的实施例中,开关晶体管 Q51 至 Q53 的源极被耦合至地,并且开关晶体管 Q51 至 Q53 的漏极通过各电阻器 R56、R57 和 R58 被耦合至各分流双极晶体管 Q54 至 Q56 的发射极。双极分流晶体管 Q54 至 Q56 的集电极被耦合至各控制线路 L1、L2 和 L3,它们又被耦合至 LED 组 S2、S3 和 S4 的各个组的阳极。

[0099] 由分压器梯 18 产生的基准电压 Vrect-1 至 Vrect-3 被施加于比较器 C51 至 C53 的非反相输入。特别地,最低基准电压 Vref-1 被施加于比较器 C51 的非反相输入,基准电压 Vref-2 被施加于比较器 C52 的非反相输入,并且最高基准电压 Vref-3 被施加于比较器 C53 的非反相输入。

[0100] 可选分压器 16 向各双极分流晶体管 Q54 至 Q56 的基极供应偏压。

[0101] 可以基于已整流 AC 输入信号 Vrect 的电平串联连接 LED 的组 S2 至 S4 中的一个或多个从驱动电路切换出来。特别地,基于 Vrect' 与基准电压 Vref-2 至 Vref-3 中的一个的比较,可以通过双极分流晶体管 Q54 至 Q56 中的一个将 LED 的驱动电流分流通过各发射极电阻器 R56 至 R58 到地,绕过一组或多组 LED S2 至 S4。可以由双极分流晶体管 Q54 至 Q56 的偏压电平来控制通过其余 LED 的电流,LED 驱动电流通过双极分流晶体管 Q54 至 Q56 被分流。

[0102] 现在将进一步参考图 6 来描述图 5 所示的驱动电路 100A 和二极管选择电路 10A 的操作,图 6 是缩放 AC 已整流信号 Vrect' 的一个周期的图。参考图 5 和 6,当 Vrect' 的值低于最低基准电压 Vref-1 时,到比较器 C51 至 C53 的非反相输入全部小于输入至到比较器 C51 至 C53 的非反相输入的相应基准电压 Vref-2 至 Vref-3。因此,比较器 C51 至 C53 中的每一个产生高输出电压,其将各开关晶体管 Q51 至 Q53 中的每一个切换至 ON 状态。特别地,晶体管 Q51 被接通,其也是发射极切换双极分流晶体管 Q54 切换至导通状态。当双极分流晶体管 Q54 导通时,第二组 S2 的 LED 的阳极通过开关晶体管 Q51 被耦合至地,从而绕过后续 LED 组 S2 至 S4。

[0103] 当 Vrect 的电平超过第一组 S1 中的 LED 的正向电压降时,第一组 S1 中的 LED 将开启并开始产生光。

[0104] 随着 Vrect' 的电平继续增加,其达到最低基准电压 Vref-1。在该点处,比较器 C51 的输出切换至低,从而关断开关晶体管 Q51 和双极分流晶体管 Q54。然而,由于电压 Vrect' 仍小于第二基准电压 Vref-2,所以比较器 C52 和 C54 继续输出高电平,使得 LED 的第三和第四组 S3 和 S4 继续被从电路切换出来且不被激励。因此,当 Vrect' 的电平在 Vref-1 与 Vref-2 之间时,可以仅激励 LED 的第一和第二组 S1 和 S2。

[0105] 随着 V_{rect}' 继续增加, 其达到 V_{ref-2} 的值, 在该点处, 第二比较器 C52 也切换至低输出, 这将开关晶体管 Q52 和双极分流晶体管 Q55 关断。这将 LED 的第三组 S3 切换至驱动电路中, 同时继续绕过 LED 的第四组 S4。

[0106] 最后, 随着 V_{rect}' 达到第三基准信号 V_{ref-3} 的值, 第三比较器 C53 也切换至低输出, 这将晶体管 Q53 和 Q56 关断并将 LED 的第四组 S4 切换到驱动电路中。

[0107] 双极晶体管 Q54 至 Q56 提供用于控制通过当前被切换到驱动电路中的 LED 的电流流动以及提供用于保持处于 ON 状态的 LED 的电压的廉价且可靠的晶体管的装置。例如, 如果不包括晶体管 Q54 至 Q56 且 MOS 晶体管 Q51 至 Q53 被直接耦合至输出线路 L1 至 L3, 则当 V_{rect}' 大于 V_{ref-3} 且全部的三个开关晶体管 Q51 至 Q53 被关断时, 晶体管 Q51 将必须能够维持 LED 组 S2、S3 和 S4 上的全部电压降。这可能要求更大且更昂贵的 MOS 晶体管。此外, 可能难以调节被激励 LED 的输出处的电流。

[0108] 可以在线性模式下使双极分流晶体管 Q54 至 Q56 偏置并由开关晶体管 Q51 至 Q53 对其进行发射极切换。

[0109] 根据某些实施例的电路可以用相对高的功率因数来驱动 LED。通常, “功率因数”指的是输出电流和电压波形在每个周期内有多紧密地对准。代替当整个串被激励时仅在已整流波形的峰值附近将电流接通和关断, 随着已整流波形的变化同步地吸取电流。因此, 根据某些实施例, 输出电流可以在电路中更紧密地跟随输入电压波形。

[0110] 在图 7 中示出了根据其他实施例的包括二极管选择电路 10B 的驱动电路 100B。驱动电路 100B 包括与图 5 所示的驱动电路 100A 类似的元件, 包括桥式整流器 B1、电源 12 以及分压器 14。这些元件的操作类似于驱动电路 100A 中的类似元件的操作, 并且不需要详细地再次描述。

[0111] 二极管选择电路 10B 包括被配置成产生基准电压 V_{ref-1} 至 V_{ref-3} 的分压器梯 18, 这些基准电压 V_{ref-1} 至 V_{ref-3} 被供应给各比较器 C71 至 C73 的非反相输入, 如图 7 所示。已整流输入电压 V_{rect} 的缩放版本 V_{rect}' 被供应给比较器 C71 至 C73 的反相输入端。比较器 C71 至 C73 的输出通过偏置电阻器 R75、R76 和 R77 被耦合至分流 MOS 晶体管 Q71 至 Q73 的各栅极。分流晶体管 Q71 至 Q73 的漏极和源极端子分别被耦合至各 LED 组 S1、S2 和 S3 的阳极和阴极触点。可以将可选转换速率控制电容器 Cslew 耦合在晶体管 Q71 至 Q73 的栅极与漏极之间。

[0112] 参考图 6 和 7, 当 V_{rect}' 小于 V_{ref-1} 时, 全部三个比较器 C71 至 C73 输出高电压电平, 其开启各晶体管 Q71 至 Q73, 从而绕过 LED 组 S1、S2 和 S3。当 V_{rect}' 达到 V_{ref-1} 时, 比较器 C73 输出将晶体管 Q73 关断的低电平, 从而激励组 S3, 同时组 S1 和 S2 仍被绕过。

[0113] 类似地, 当 V_{rect}' 达到 V_{ref-2} 时, 比较器 C72 输出将晶体管 Q72 关断的低电平, 从而激励组 S2, 同时组 S1 仍被绕过。

[0114] 最后, 当 V_{rect}' 达到 V_{ref-3} 时, 比较器 C71 输出低电平, 其将晶体管 Q71 关断, 从而激励组 S1, 在该点处全部三个组 S1 至 S3 被激励并发射光。

[0115] 可以改变给定组 S1 至 S3 中的 LED 的数量以产生期望的开启特性。此外, 可以选择分压器梯 18 中的电阻器的值以根据此类组中的 LED 的数量来提供用于每个组 S1 至 S3 的适当电压阈值。

[0116] 虽然在图 3 至 7 中示出了包括三个或四个组 S1 至 S4 的电路, 但根据某些实施例

的电路可以具有更多或更少组的 LED。此外，每个组可以包括如上所述的串联、并联或串联 / 并联连接的一个或多个 LED。

[0117] 在某些实施例中，第一组 S1 可以在每个分支中仅包括单个 LED 以将用于第一串的开启电压减小至最低电平。

[0118] 在某些实施例中，在低电压下被接通的组中的串联 LED 的数量可以高于在较高电压下被接通的组中的 LED 的数量以匹配已整流 AC 波形的正弦形状，这可以进一步减少设备中的电阻损耗。例如，参考图 5，当 $V_{rect'}$ 达到 V_{ref-1} 时被切换到电路中的组 S2 可以包括比组 S3 更多的串联的 LED，组 S3 未被切换到电路中直至 $V_{rect'}$ 达到 V_{ref-2} 。

[0119] 再次参考图 7，将认识到的是跨每个开关的峰值电压始终局限于其短路的 LED 段的总正向电压。所有开关因此可以是低电压的，并且对所有开关使用同一 FET 是相当可能的。低电压 FET 使得这适合于集成。

[0120] 当 $V_{rect}(t)$ 和 $I_{source}(t)$ 两者都是低的时，全部的 N 个开关为 ON 且是串联的，因此虽然总接通电阻是 N 个单独开关的和 RDS_ON，但导通损耗是低的。

[0121] 此外，由于开关电压是相对低的，所以可以使用具有低得多的 RDS_ON 的相当低电压的 MOSFET。花费最大接通时间量的开关必须是低 RDS_ON 的。

[0122] 图 7 的电路的一个潜在缺点是一旦开关全部为 OFF，则每个栅极驱动处于比下面的一个更高的电压。然而，当所有开关为 ON 时，所有的 FET 源处于大致上相同的电势。如果最高 FET Q1 被首先关断，则所有较低的 FET 保持在相同的电势。因此开关序列是：

所有 FETs ON

最高 FET OFF

第二最高 FET OFF

•

••• •

第二最低 FET OFF

• 最低 FET OFF (所有 FET 现在 OFF)

• 最低 FET ON

• 第二最低 FET ON

•

•••••••••

第二最高 FET ON

• 最高 FET ON (所有 FET 现在 ON)

这可以用来实现完全可积分的设计。

[0123] 参考图 8，示出了根据其他实施例的驱动电路 100C。驱动电路 100C 包括与图 5 所示的驱动电路 100A 类似的元件，其包括桥式整流器 B1 和电源 12。这些元件的操作类似于驱动电路 100A 中的类似元件的操作，并且不需要详细地再次描述。

[0124] 驱动电路 100C 还包括二极管选择电路 10C 和电压控制电流源 20。电流源 20 被配置成在与已整流输入电压 V_{rect} 成比例的电流电平处向发光器件组 S0 至 S3 供应电流，这可以改进电路的功率因数。

[0125] 特别地，二极管选择电路 10C 包括分压器 18，其包括串联的多个电阻器 R81 至

R84。分压器 18 将已整流输入电压 V_{rect} 分压成多个电压 $V_{R1}、V_{R2}、V_{R3}$, 其被施加于各比较器 C81 至 C83 的反相输入。比较器 C81 至 C83 的输出被施加于各双极晶体管 Q81 至 Q83 的基极, 其充当可控地将各发光器件组 S1 至 S3 的阳极切换至地的开关。向比较器 C81 至 C83 的非反相输入施加基准电压 V_{ref} 。

[0126] 在操作中, 当已整流输入电压 V_{rect} 是低的时, 被施加于各比较器 C81 至 C83 的反相输入的全部三个电压 $V_{R1}、V_{R2}、V_{R3}$ 小于基准电压 V_{ref} , 并且因此, 全部的三个比较器 C81 至 C83 输出高电压, 使得晶体管 Q81 至 Q83 处于 ON 状态, 绕过发光器件组 S1 至 S3。

[0127] 随着已整流输入电压 V_{rect} 增加, 最高比较器输入电压 V_{R1} 达到基准电压 V_{ref} 的电平, 并且第一比较器 C81 的输出切换至低电压, 将晶体管 Q81 置于 OFF 状态, 并且将组 S1 切换至将被已整流输入电压 V_{rect} 激励的驱动电路中。

[0128] 随着已整流输入电压 V_{rect} 进一步增加, 次最高比较器输入电压 V_{R2} 达到基准电压 V_{ref} 的电平, 并且第二比较器 C82 的输出切换至低电压, 将晶体管 Q82 置于 OFF 状态, 并将组 S2 切换至将被已整流输入电压 V_{rect} 激励的驱动电路中。

[0129] 这些操作持续至所有比较器 C81 至 C83 被切换为低且发光器件的所有组 S1 至 S3 被激励。

[0130] 在图 9 中示出了本发明的其他实施例, 其示出了 LED 驱动电路 100D, 该 LED 驱动电路 100D 包括通过控制线 L1 至 L6 耦合至多个比较器 C1 至 C6 的二极管选择逻辑电路 200。比较器的输出控制各旁路开关晶体管 Q91 至 Q96 的导电性, 其绕过各组的 LED S1 至 S6。比较器 C91 至 C96、晶体管 Q91 至 Q96 和 LED 组 S1 至 S6 的操作类似于上文相对于图 7 所述的相应元件。然而, 在图 9 中示出的电路使用串联电阻器 R_{series} 来调节通过 LED 串的电流。

[0131] 在某些实施例中可以将二极管选择逻辑实现为编程微控制器, 其包括集成模数转换器, 诸如由 Microchip Technology 公司制造的 PIC 16F88 微控制器。然而, 应理解的是可以将二极管选择逻辑电路 200 实现为专用集成电路(ASIC)或用分立电路来实现。

[0132] 可以将二极管选择逻辑电路 200 配置成响应于在到二极管选择逻辑的 ADC 输入处所感测的基准电压 V_{ref} 的电压电平来选择性地绕过一组或多组的 LED。在特定实施例中, 可以将二极管选择逻辑电路 200 配置成使用如下所述的二进制加权开关来对组 S1 至 S6 进行切换。

[0133] 使用二进制加权开关, 由下式给出 LED 电流 :

$$V_{rect}(t) = V_{peak} \cdot |\sin(2\pi \cdot F_{ac} \cdot t)| - 2 \cdot V_f$$

$$V_{r_series} = V_{rect}(t) - \text{floor}([V_{rect}(t) - V_{drop}] / V_{led}) \cdot V_{led}$$

$$I_{LED}(t) = [V_{rect}(t) - \text{floor}([V_{rect}(t) - V_{drop}] / V_{led}) \cdot V_{led}] / R_{series}$$

假设 163V 和 3V LED 的峰值电压, 二进制开关方法将使用 64 个 LED 和 6 个开关, 所述 64 个 LED 允许灯工作直至 137Vrms。在二进制开关方法中, 组 1 包括 1 个 LED, 组 2 包括 2 个 LED, 组 3 包括 4 个 LED, 组 4 包括 8 个 LED, 组 5 包括 16 个 LED 且组 6 包括 32 个 LED。因此, 晶体管开关 Q1 (对应于控制字的最低有效位) 将对一个 LED 进行切换, 并且同时晶体管开关 Q6 (对应于控制字的最高有效位) 将使 16 个 LED 短路。

[0134] 开关 Q1 ~ Q6 以二进制方式进行操作, 选择 $n(t)$, 使得 $n(t) \cdot V_{led} = V_{ac}(t) - V_{drop}$ 。

要这样做的简单方式将是使用由分压器从 DC 总线驱动的 6 位 A/D 转换器。可以使用与分压器的顶部串联的小齐纳二极管或 LED 来设置 Vdrop，并且每个 ADC 输出通过反相器来直接驱动开关—当 ADC 位是 1 时，相关开关为 off，当 ADC 位为零时，开关为 ON。因此，在某些实施例中，二极管选择逻辑电路可以简单地包括适当配置的模数转换电路。

[0135] 返回前一示例，假设 Vdrop = 3V 且 t = 2ms，则：

$$Vac(t) = 163 \cdot \sin(2\pi \cdot 60 \cdot 2ms) = 122.9V$$

$$Vrect(t) = |Vac(t)| - 2 \cdot Vf = 120.9V \text{ 是 DC 总线}$$

$$[Vrect(t) - Vdrop]/VLED = 39.3$$

将选择分压器和 ADC 基准电压，使得峰值 DC 总线电压给出 111111 (全部关断) 的输出，因此 ADC 输出将是：

$$Nadc = \text{floor}([Vrect(t) - Vdrop]/VLED) = 39 = 32 + 4 + 2 + 1 = 100111$$

MSB 开关 Q6 = OFF (LEDs 32–64 工作)

开关 Q5 = ON (LEDs 16–31 短路)

开关 Q4 = ON (LEDs 8–15 短路)

开关 Q3 = OFF (LEDs 4–7 工作)

开关 Q2 = OFF (LEDs 2, 3 工作)

LSB 开关 Q1 = OFF (LED 1 工作)

总 LED 正向电压是 $(16 + 4 + 2 + 1) \cdot 3V = 117V$ ，并且跨串联电阻 Rseries 下降 3.9V。

[0136] 二进制方法不仅仅是开关排序的方法，而且其可以导致高的总效率，虽然栅极驱动器可以在此类电路中浮动。

[0137] 通过其真正的设计，切换 LED 方法具有良好的效率。如上所述，二进制加权开关方法在理论上可以给出高效率，因为 LED 串电压可以以低误差跟踪已整流 AC 线电压。然而，与线性顺序开关相比，其具有两个主要缺点，即高得多的开关频率以及要求浮动栅极驱动器的全浮动开关。

[0138] 通过用电压控制电流源来驱动动态切换的 LED 串，可以改进线性顺序开关电路的效率，使得 LED 电流跟踪已整流 AC 线电压。假设适度正弦的 AC 源，VCCS 用下式来驱动 LED：

$$I_{source}(t) = I_{peak} \cdot |\sin(2\pi \cdot F_{ac} \cdot t)|$$

由于 LED 电流是正弦的，所以其在零处开始，然后正弦地提高，在 90 电角度 (electrical degree) 之后达到峰值。任何点处的电流源中的损耗由下式给出：

$$P_{source}(t) = [Vrect(t) - VLED_string(t)] \cdot I_{source}(t)$$

其中：

$$Vdrop(t) = |Vrect(t) - VLED_string(t)|$$

$$I_{source}(t) = I_{peak} \cdot |\sin(2\pi \cdot F_{ac} \cdot t)|$$

因此，VCCS 瞬时功率耗散是：

$$P_{source}(t) = Vdrop(t) \cdot I_{peak} \cdot |\sin(2\pi \cdot F_{ac} \cdot t)|$$

随着 LED 段被以离散间隔进行切换，考虑每个间隔期间的 VCCS 损耗是合理的。与(一

个或多个) VCCS 晶体管的热时间常数相比, AC 线周期是长的,但是与典型的热沉时间常数相比是短的,因此为了降低 / 最小化峰值结温度,每个间隔期间的平均 VCCS 损耗 $P_{source_average}[N]$ 应大致保持恒定。

[0139] 当 $I_{source}(t)$ 是小的时,保持 $P_{source_average}[N]$ 恒定要求大的 $V_{drop}(t)$ 。相反,当 $I_{source}(t)$ 是大的时,保持 $P_{source_average}[N]$ 恒定要求小的 $V_{drop}(t)$ 。因此,为了减少 / 最小化开关的总数量和增加 / 最大化效率,应选择不同的 LED 段电压—对于被开启的前几个段而言是大的且对于最后几个而言是小的。可以使用以下过程来选择 LED 分组:

- 选择 $T_{start} = 0$
- 选择 $V_{start} = V_{rect}(T_{start})$
- 选择 $N_{start} = N_{total}$ = 串中的 LED 的总数

REPEAT

- 针对最高段选择某个任意数量的 LED N_{max}
- 针对每个 $N = 1, 2 \dots N_{max}$ 计算:
 - 当 N 个 LED 被关断时,LED 的数量仍为 $N_{left} = (N_{start} - N)$
 - 这一点发生的电压, $V_{stop} = (N_{start} - N) * V_{LED}$
 - $V_{rect}(t) = V_{stop}$ 的时间 $T_{stop}(N)$
 - 间隔 $T_{start} - T_{stop}$ 期间的瞬时 VCCS 损耗
 - 此间隔期间的平均 VCCS 损耗 $P_{source_average}[N]$
 - 此间隔期间的 VCCS 损耗百分比 $P_{source_average}[N] / P_{in}$
 - 然后显示 N_{max} 损耗百分比中的每一个的列向量
 - 选择给出期望的 % 损耗的 $N = N_{opt}$ 的值
 - 这则是该段中的 LED 的数量, $N_{segment} = N_{opt}$
 - 选择 $T_{start} = T_{stop}(N_{segment})$
 - 计算 $N_{start} = N_{start} - N_{segment}$

UNTIL DONE

随着算法在 $I_{source}(t)$ 为最大值时开始,最高段中的 LED 的数量将是相当小的,例如 $N_{max} = 3$ 。然而,当到达较低段时,LED 的数量可能相当高。

[0140] 二进制加权开关对 FET 和栅极驱动器两者施加多个约束:FET 电压也被二进制加权—MSB FET 将对一半的 LED 进行切换,因此必须额定在峰值 DC 总线电压的至少一半;LSB FET 将仅对一个或两个 LED 进行切换,因此可以是非常低的电压。

[0141] 二进制加权 FET 不断地接通和关断—LSB FET 具有最高开关频率,一半用于下一位,以此类推直至 MSB FET,其具有最低开关频率。

[0142] 由于该开关行为,可以如下计算每个 FET 在四分之一线周期 (linecycle) 期间经历的峰值额定电流:

一旦 $V_{rect}(t)$ 和因此的 $I_{source}(t)$ 在 h 之上,则 MSB FET 关断并保持 OFF。因此,峰值电流是 $0.5 * I_{source_peak}$ 。

[0143] 一旦 $V_{rect}(t)$ 和因此的 $I_{source}(t)$ 在 75% 之上,则下一个最高有效位 FET 关断并保持 OFF。因此,峰值电流是 $0.75 * I_{source_peak}$ 且以此类推直至 LSB,其猛烈地开关直

至 $V_{rect}(t)$ 和 $I_{source}(t)$ 的峰值,因此其峰值电流是 $1.0 * I_{source_peak}$ 。

[0144] 假设 6 位 ADC, 电流百分比是 :

位 5 = 50.0%

位 4 = 75.0%

位 3 = 87.5%

位 2 = 93.8%

位 1 = 96.9%

位 0 = 98.4%

随着 ADC 分辨率增加,MSB 额定值保持相同,并且额外 LSB 变得越来越接近于 100%。因此,需要针对峰值电流对二进制加权开关方案中的几乎所有 FET 确定额定值。这增加 / 最大化了 Q_g 和 C_{DS} ,这是遗憾的,因为具有最高电流的开关也以最高频率进行切换。

[0145] 最后, FET 棚极驱动中除一个之外全都必须完全浮动,虽然一个可能在 DC 总线的低侧。

[0146] 通过其真正的设计,开关 LED 方法产生非常低的电磁干扰(EMI) — 不存在开关电源,几乎不发生 LED 的开关,并且 LED 被平滑地切换。在这方面,线性顺序开关可能是最好的 — 具有总共 N 个段,每四分之一周期存在不超过 N 个开关时刻,因为该段未被接通直至跨电流源下降的电压超过段电压,该段然后在该四分之一周期的其余部分内保持 ON。

[0147] $F_{switch_linear} = 4 * Fac * N_{segments}$

针对具有总共 8 个段的电路,每个四分之一周期存在 8 个开关事件,给出 :

$F_{switch_linear} = 4 * 50\text{Hz} * 8$ 个段

$F_{switch_linear} = 1.6\text{kHz}$

请注意,EMI 扫描通常以 150kHz 开始。即使开关边缘快到足以落在所执行 EMI 极限内,占空比也如此低,以至于所涉及的能量的总量是极小的。线性顺序开关所需的 EMI 滤波的量将是可忽略的。然而,对于一个四分之一线周期内的二进制加权开关,每当跨电流源下降的电压超过一个 LSB (其为最小段电压) 时,将存在开关时刻 :

$$F_{switch_linear} = 4 * Fac * V_{rect_peak} / V_{segment_min}$$

假设 165V 的峰值 DC 总线电压和 1 LED = 3V 的 LSB, 这给出 :

$$F_{switch_linear} = 4 * 50 * 165V / 3V$$

$$F_{switch_linear} = 11\text{kHz}$$

这是类似线性顺序开关方法的开关频率的 $10 \times$ 高,但在所执行 EMI 扫描开始下面多于一个数量级。二进制加权开关所需的 EMI 滤波的量将比线性顺序开关所需的大得多,但是仍是可忽略的。

[0148] 还可以通过在 MOSFET 漏极和栅极之间连接电容器 C_{slew} 来控制开关边缘的斜率,如图 7 所示。流过 C_{slew} 的电流与漏极电压转换速率成比例,并且与从栅极电阻器 R_{gate} 流入的电流相反。可以将 R_{gate} 和 C_{slew} 设计成产生大范围的期望转换速率。

[0149] 在设计 LED 设备时,考虑可能受到温度变化影响的色彩控制可能是重要的。用其真正的设计,开关 LED 方法意味着不同的 LED 处于 ON 持续不同的时间量。假设 LED 全部被紧密地热耦合(例如使用 MCPBC),其将处于相同的温度。

[0150] 通过控制二极管 D1 电压降和 / 或将线性电阻器、负温度系数(NTC)和 / 或正温度系数(PTC)热敏电阻器的组合用于电流源电阻器 R1 & R2, 可以将以上的图 3B 所示的 VCCS 电流源设计成具有本质上任何任意的温度系数(线性或其他)。假设感测元件也被紧密地耦合至 LED, 可以控制 LED 电流 vs 温度曲线。当然, LED 电流在半个周期内广泛地改变, 因此实际 LED 色彩可能稍微更难以控制。然而, 如果一段包括例如 BSY 和红 LED 的串并联阵列, 其具有用以控制 BSY 与红电流的比的分流电流流动控制器, 则可以获得全色控制(并且电流源温度系数可以使设计简化)。

[0151] 根据某些实施例的 VCCS 电流源可以固有地提供优良的功率因数和总谐波失真(THD)。然而, 随着输入线电压改变, LED 电流也改变。LED 灯将被设计用于某个标称电压下的某个具体光学输出、效率和输入功率。随着 RMS 输入电压改变, 电流和因此的功率也改变。电流源看起来像等效电阻器 :

$$R_{eq} = R3 * (1 + R2/R1)$$

输入功率和电流因此是 :

$$P_{in} = V_{rms}^2 / R_{eq}$$

$$I_{rms} = V_{rms} / R_{eq}$$

输入电压的 10% 下降因此给出输入电流的 10% 下降和输入功率的 19% 下降。相反, AC 线电压的 10% 上升给出输入电流的 10% 上升和输入功率的 21% 增加。这将影响设备的色彩平衡。在包括 BSY 和红串两者的设备中, 分流电流流动控制器可以通过调整 BSY 与红 LED 电流的比来修正色彩平衡。

[0152] 然而, 如果使得电流源是可调整的, 则调整 $I_{source}(t)$ 是可能的。使用热敏电阻器作为 R1-R2 网络的一部分是通过作为温度的函数来调整 $I_{source}(t)$ 而实现这一点的一个方式。如果期望输入功率在给定电压范围内保持恒定, 则必须调整电流源, 使得 $P_{in} = P_{constant}$ 。这导致 :

$$R_{eq} = R3 * (1 + R2/R1) = V_{rms}^2 / P_{constant}$$

存在可以完成这一点的多个方式, 要么是模拟的要么是数字的。做到这一点的一个方式将是选择 :

$$R3 = V_{rms}^2 / k$$

给出 :

$$P_{constant} = V_{rms}^2 / [(V_{rms}^2 / k) * (1 + R2/R1)]$$

$$P_{constant} = k / (1 + R2/R1)$$

模拟方法涉及间接地测量 V_{rms}^2 , 例如使用快攻慢退包络检测器来测量长期平均峰值 DC 总线电压 V_{peak_avg} , 然后对其求平方并使用 $(V_{peak_avg})^2$ 作为用于与大得多的 R3' 并联的电压控制电阻器的设定点, 其现在设定最小工作电流。使得 R3 可调整比调整 R1 & R2 中的任一者(或两者)更加困难, 因为 R3 携带满负荷电流。然而, 调整相对于 $(V_{peak_avg})^2$ 是线性的。替代地, 可能如下调整分压电阻器 R1 & R2 中的任一者(或两者) :

$$P_{in} = (1 + R2/R1) * V_{rms}^2 / R3 = P_{constant}, \text{ 其要求 :}$$

$$(1+R2/R1) * V_{rms}^2 = P_{constant} * R3,$$

其重新排列为：

$$(R1+R2)/R1 = P_{constant} * R3 / V_{rms}^2$$

分压器本身进一步增加非线性。调整 R2 和 R1 两者可能是困难和 / 或不必要的。如果参考控制电路为 0V，则可以在几乎不用额外电路的情况下使得 R2 可调整，再次地通过与大得多的 R2' 并联地放置 VCCS，这再一次设定最小工作电流。重新排列仍进一步产生：

$$R2 = [P_{constant} * R3 * R1 / V_{rms}^2] - R1$$

要求的调整是非线性的，并且可能要求更多的模拟电路，对该模拟电路的需要至少部分地被所涉及的低得多的电流所抵消。如果使用具有 ADC 的微控制器来控制开关信号，则此调整是相当简单的。

[0153] 通常，微控制器已具有 ADC 和基准，由此其可以测量 DC 总线的衰减版本：

$$V_{ADC}(t) = V_{rect}(t) * \beta_1$$

其中， β_1 是 DC 总线感测网络的衰减因数。生成线性顺序开关信号所需的绝对最小采样速率是每四分之一周期 Nsegment 个样本，给出；

$$F_{sample_linear} \geq 4 * F_{rect} * N_{segment}$$

其中，Nsegment 是 LED 段的总数。因此，60Hz 处的 10 段要求；

$$F_{sample_linear} \geq 2400 \text{ 个样本 / s}$$

所要求的最小 ADC 分辨率是由峰值 DC 总线电压与最小段电压的比给定的。以上仿真分别使用 165V 和 5.6V，给出：

$$ADC_{resolution_linear} > \log_2(V_{rect_peak}/V_{segment_min})$$

$$ADC_{resolution_linear} > \log_2(165V/5.6V) > 4.88 \text{ 位}$$

此最小值设定一个 LSB = 最小段电压。如果我们选择例如在不小于 ϵ ($0 \leq \epsilon \leq 1$) 的准确度上测量最小段电压，则我们需要添加更多的位：

$$ADC_{resolution_linear} \geq \log_2(V_{rect_peak}/(V_{segment_min}) - \log_2(\epsilon))$$

如 果 测 量 $V_{segment_min}$ 在 10% 内 ($\epsilon = 0.1$)，则

$$ADC_{resolution_linear} \geq \log_2(165V/5.6V) - \log_2(0.1) \geq 4.88 + 3.32 = 8.2 \text{ 位。}$$

[0154] 二进制加权开关要求高得多的采样速率，其由峰值 DC 总线电压与 LSB 段电压的比掌控：

$$F_{sample_binary} \geq 4 * F_{rect} * (V_{rect_peak}/V_{LSB})$$

假设 165V 的峰值 DC 总线电压和 1 LED = 3V 的 LSB，这给出：

$$F_{sample_binary} \geq 13200 \text{ 采样 / s}$$

如线性开关的情况一样，ADC 分辨率由峰值 DC 总线电压与 LSB 电压的比乘以要求公差 ϵ 给定。如果我们设定 1 LSB = 1 LED 且 $\epsilon = 0.1$ (10%)，这给出：

$$ADC_{resolution_binary} \geq \log_2(V_{rect_peak}/V_{LSB}) - \log_2(\epsilon)$$

$$\text{ADCresolution_binary} \geq \log_2(165V/3V) - \log_2(0.1) \geq 5.78 + 3.32 = 9.1 \text{ 位}$$

实际上,8位ADC对于线性顺序或二进制加权开关而言将足够了。现代微控制器使得用8或10位ADC来实现超过10kS/s的采样速率并不重要。

[0155] 假设使用具有产生开关信号的ADC的微控制器来实现VCCS,使微控制器来控制LED串电流是相当简单(且廉价)的。首先,将电流源改变为电流镜。将如图3D所示的高增益Sziklai对和D1用于热补偿保证了跨R3的电压等于跨R1的电压。如果用可调整电流宿来替换R2,则跨R1的电压是:

$$VR1 = Isink * R1$$

但是这等于跨R3的电压,因此:

$$Isource = Isink * R1 / R3$$

因此,电流源已转换成具有以下增益的电流镜

$$\beta_1 = R1 / R3 \gg 1$$

因此,根据某些实施例的可调整电流宿可以在比电流镜低得多的电流处工作,并且可以是小且便宜的。实际上,我们增加将R2增加至R2'而不是将其去除,并且将可调整电流宿与R2并联地连接。这保证电流源始终工作,无论电流宿设定点如何,如果在串的底部处使用非切换LED对作为我们的控制器电源,则这是强制性的。

[0156] 在图10中示出了根据某些实施例的可调整电流宿电路220。

[0157] 参考图10,R6-C1和R7//R5-C2形成二阶低通滤波器(LPF),其将高频脉宽调制(PWM)信号转换成已缩放的平滑的模拟电平Vbase。D5对Q3基极-发射极结进行热补偿,并且R4将Vbase转换成Isink。如果微控制器具有DAC,则可以省略PWM滤波器。

[0158] 假设Isource_peak = 74mA、R3 = 22R,并且R1 = 2.4k、 $\alpha_1 = 2.4k/22 = 109$ 且Isink_peak = 74mA/109 = 0.678mA

上文所示的可调整电流宿220的传递函数大致为:

$$Isink = 1.49mA * D - 0.424mA \text{ for } 0.285 \leq D \leq 1, \text{ 并且}$$

$$Isink_{max} = 1.07mA$$

线性性不向可重复性那样重要,因为可以将查找表用于线性化。如果测量温度(许多微控制器使其内置),则可能对热漂移进行修正。

[0159] 允许用于Isink的某些净空允许在工厂中的校准。0.678mA所需的占空比因此是:

$$Dpeak = (Isink_{peak} + 0.424mA) / 1.49mA = 0.739$$

源电流传递函数的占空比是:

$$\text{对于 } 0.285 \leq D \leq 1 \text{ 而言, } Isource(D) = 162.7mA * D - 46.3mA$$

由微控制器测量的DC总线电压由下式给出:

$$V_{ADC}(t) = V_{rect}(t) * \beta_1$$

$$N_{ADC} = 2^{m*} V_{ADC}(t) / V_{ref} = 2^{m*} \beta_1 * V_{dc}(t) / V_{ref}$$

其中,β1是DC总线感测网络的衰减因数且Vref是ADC基准电压。如可调整电流宿的情况一样,需要某些净空以进行校准。电路正在尝试仿真由下式给定的恒定电阻:

$$Req = V_{rms}^2/P_{in}$$

其迫使输入电流为 : $I_{rms} = P_{in}/V_{rms}$ 。

[0160] V_{rms} 非常难以计算,但是峰值量是轻微的;

$$I_{peak}/\sqrt{2} = P_{in}/(V_{peak}/\sqrt{2})$$

$$I_{peak} = 2*P_{in}/V_{peak}$$

因此可获得用以计算占空比(D)的所有必要数据和传递函数。首先,计算峰值电流;

$$I_{source_peak} = 2*P_{in}/V_{rect_peak}$$

因此瞬时电流是:

$$I_{source}(t) = I_{source_peak}*(V_{rect}(t)/V_{rect_peak})$$

$$I_{source}(t) = (2*P_{in}/V_{rect_peak})*V_{rect}(t)/V_{rect_peak}$$

$$I_{source}(t) = (2*P_{in}/V_{rect_peak}^2)*V_{rect}(t)$$

可以用软件来执行测量 V_{rect_peak} ,例如使用快攻慢退数值包络检测器。在这点,可以如下实现恒定功率操作:

$$I_{source}(t) = (2*P_{constant}/V_{rect_peak}^2)*V_{rect}(t)$$

根据电流宿传递函数来计算必需的占空比则是简单的:

$$\text{对于 } 0.285 \leq D \leq 1 \text{ 而言, } I_{source}(D) = 162.7mA*D - 46.3mA$$

可以将占空比直接计算为:

$$D(t) = (I_{source}(t) + 46.3mA)/162.7mA$$

$$D(t) = 0.285 + I_{source}(t)/162.7mA$$

因此瞬时占空比为:

$$D(t) = 0.285 + V_{rect}(t)*(2*P_{constant}/V_{rect_peak}^2)/162.7mA$$

请注意,不需要每个采样时间都计算项 $(2*P_{constant}/V_{rect_peak}^2)/162.7mA$,这如果需要的话减少处理器开销。如果随着线电压变化未保持恒定的输入功率,则计算更加容易;

$$I_{source}(t) = I_{source_peak}*(V_{rect}(t)/V_{rect_peak})$$

其中, I_{source_peak} 是恒定的且由下式给出

$$I_{source_peak} = 2*P_{in}/V_{rect_peak}$$

给出:

$$I_{source}(t) = (2*P_{in}/V_{rect_peak}^2)*V_{rect}(t)$$

由于如果 AC 线电压的变化引起串电流的变化也不重要,所以可以将功率和峰值电压假定为标称值,给出:

$$(2*P_{in}/V_{rect_peak}^2) = (P_{in_rated}/V_{rms_rated}^2)$$

$$D(t) = 0.285 + V_{rect}(t)*(P_{in_rated}/V_{rms_rated}^2)/162.7mA$$

其减小至:

$$D(t) = 0.285 + Z^*Vdc(t),$$

其中 $Z = (Pin_rated/Vrms_rated2)/162.7mA$ 是预定义常数。

[0161] 假设使用 8 位 ADC, 可以使增个计算下降至单个 256 字节查找表 :

$$D(t) = \text{LOOK_UP_TABLE}[NADC]$$

用来将 LED 切换到串中和切换出串的开关的某些可能选择是 NPN 双极结晶体管(BJT)、PNP BJT、N 沟道 MOSFET 和 / 或 P 沟道 MOSFET。

[0162] BJT 要求基极电流的连续供应以便一旦被接通时保持导通, 而 MOSFET 则不会——一旦栅极 - 源极电容(和栅极 - 漏极电容)已被充电, 则 MOSFET 将保持 ON 而不吸取任何栅极电流(当然假设不存在外部漏泄路径)。因此, MOSFET 是用于对 LED 段进行切换的良好选择。然而, 存在几个约束。例如, 最大栅极 - 源极电压通常是 +20V, 其是器件相关的。最小栅极 - 源极电压通常是 -20V, 其也是器件相关的。

[0163] 高电压 FET 具有比低电压 FET 高得多的 RDS_ON, 并且对于给定电压额定值而言, 小的 FET 具有比大的 FET 高得多的 RDS_ON。

[0164] 小的 FET 具有比大的 FET 低得多的栅极电荷(Qg)。并且, 小的 FET 具有比大的 FET 低得多的漏极 - 源极电容(C_{ds})。 Qg 和 C_{ds} 分别负责栅极驱动和开关损耗。

[0165] 对于线性顺序开关而言, 开关频率是非常低的, 因此 Qg 和 C_{ds} 不是特别重要。

[0166] 上文参考根据本发明的实施例的方法、系统和计算机程序产品的流程图和 / 或方框图描述了本发明的某些实施例。应理解的是在方框中所述的功能 / 动作可以不按照操作图中所述的顺序发生。例如, 连续地示出的两个方框可以实际上基本上同时地执行, 或者有时可以按照相反的顺序来执行该方框, 这取决于所涉及的功能 / 动作。虽然某些图在通信路径上包括箭头以示出主要通信方向, 但应理解的是通信可以沿着与所描绘的箭头相反的方向发生。

[0167] 在附图和说明书中, 已经公开了本发明的典型实施例, 并且虽然采用的特定术语, 但是它们仅在一般或描述的意义上使用, 并且不用于限制的目的, 在以下权利要求书中记载本发明的范围。

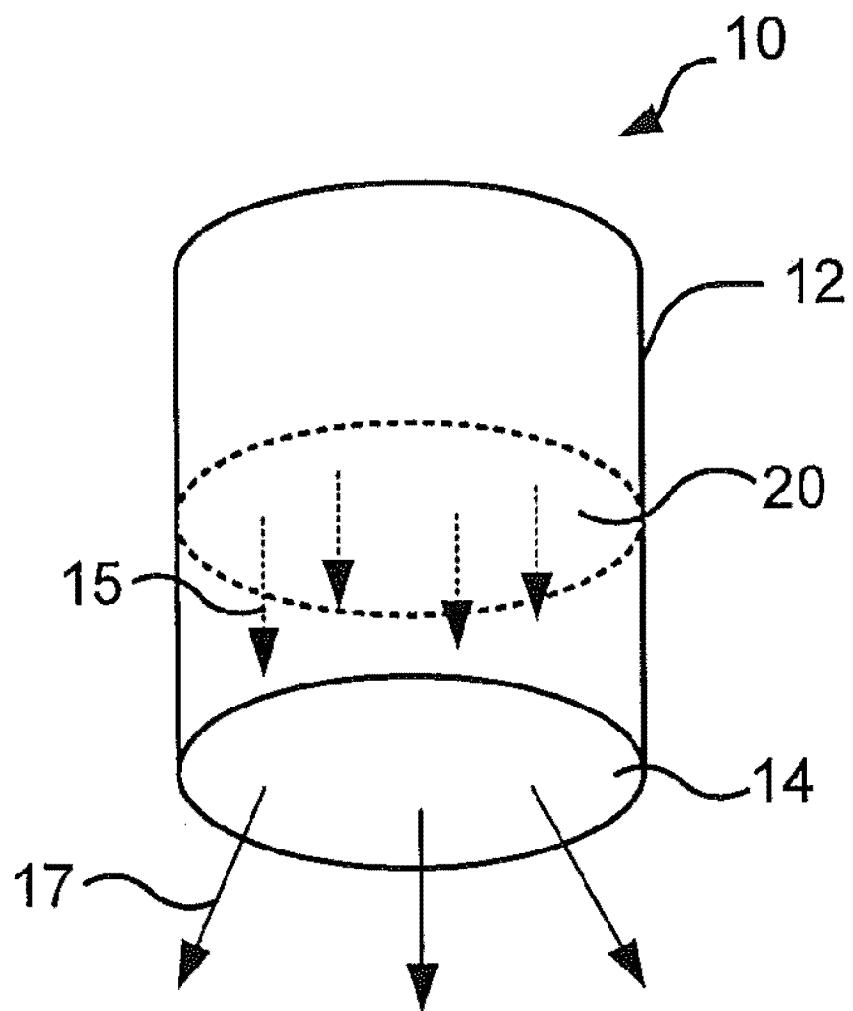


图 1A

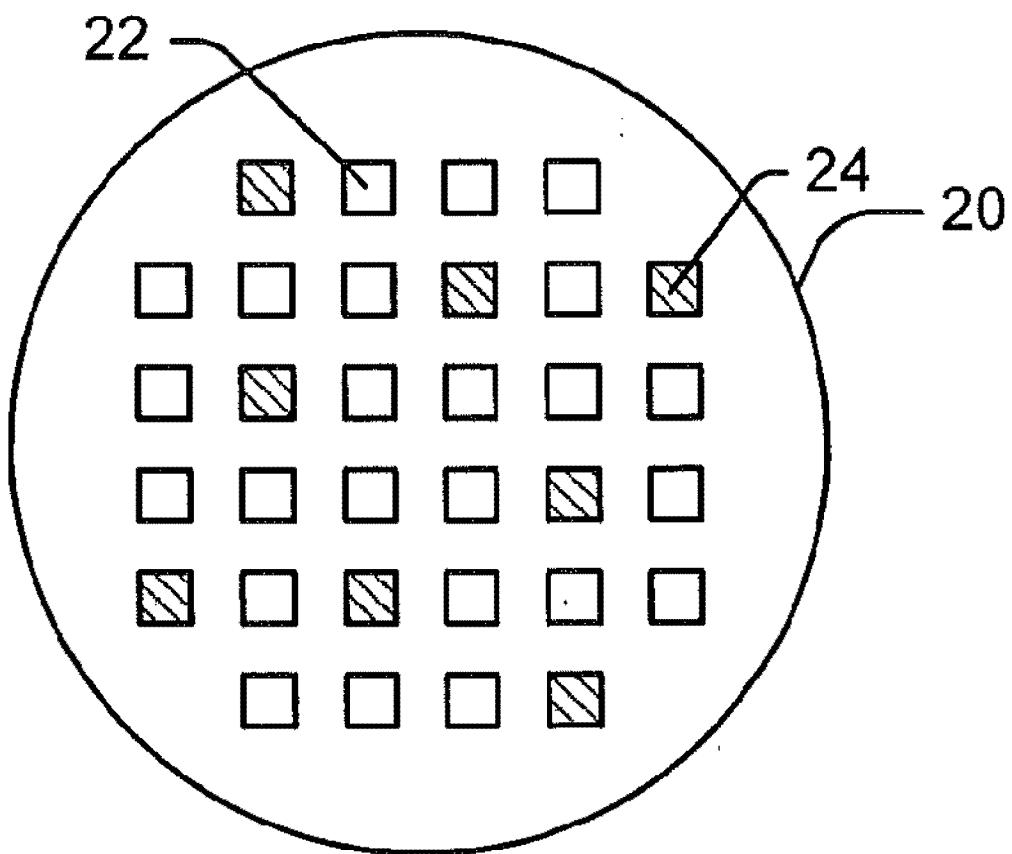


图 1B

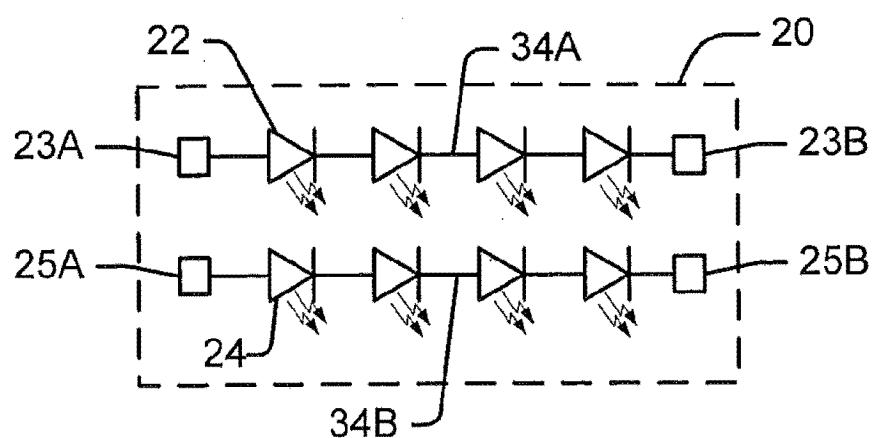


图 1C

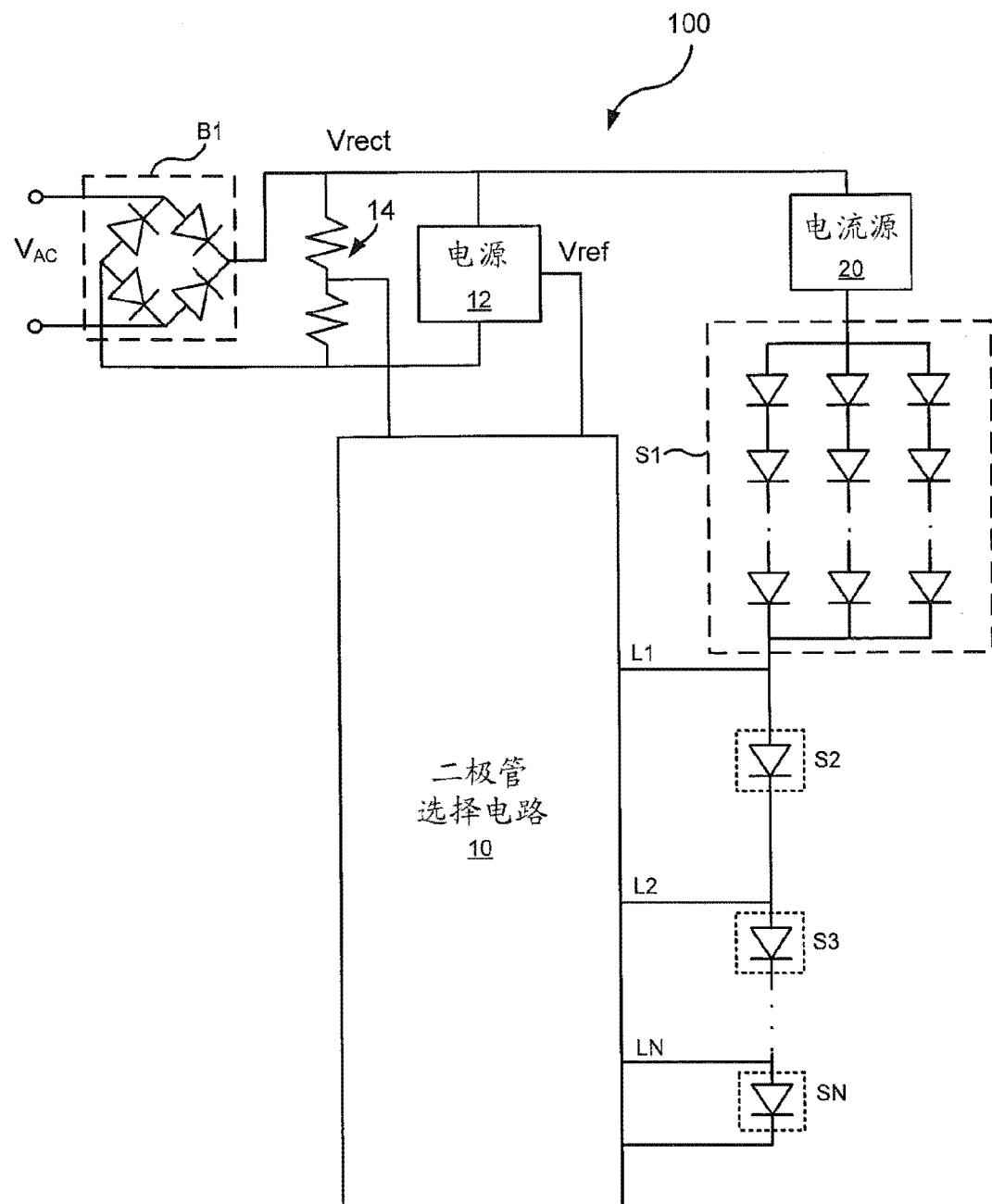


图 2

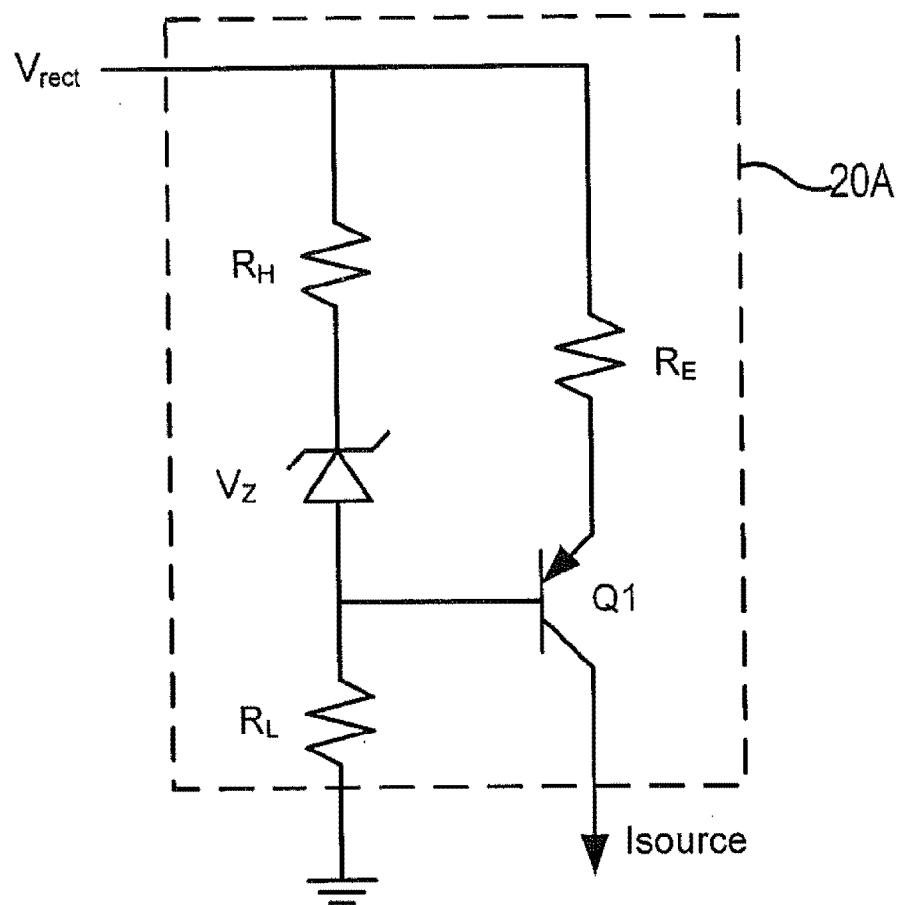


图 3A

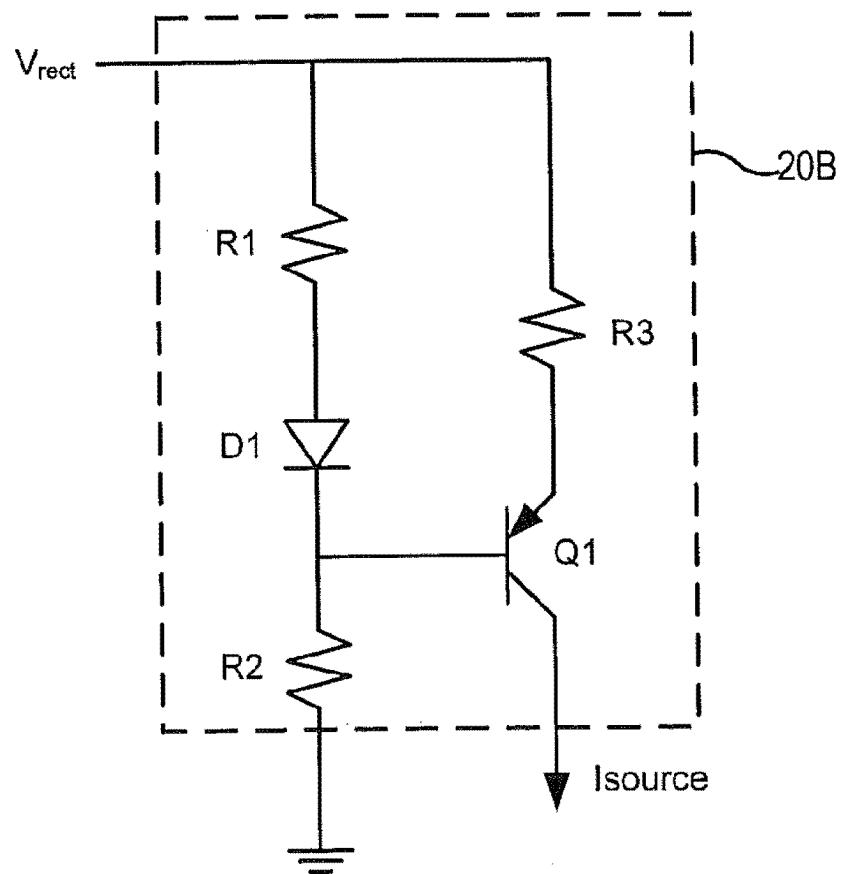


图 3B

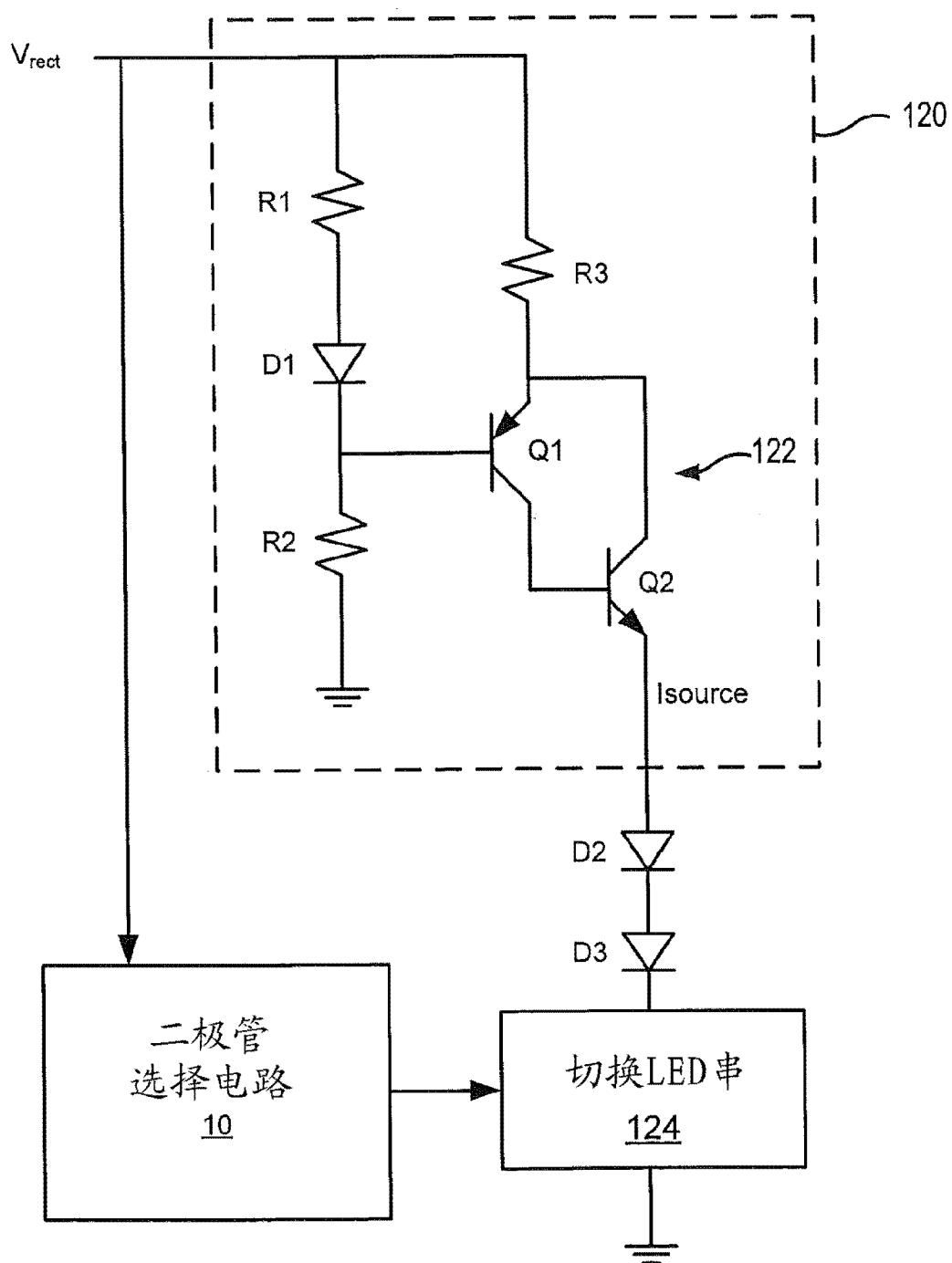


图 3C

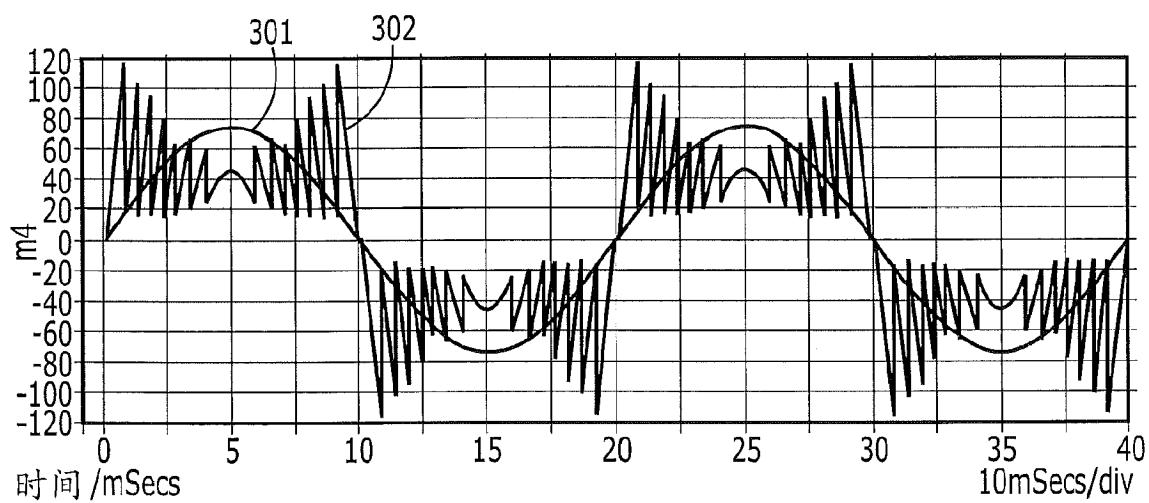


图 3D

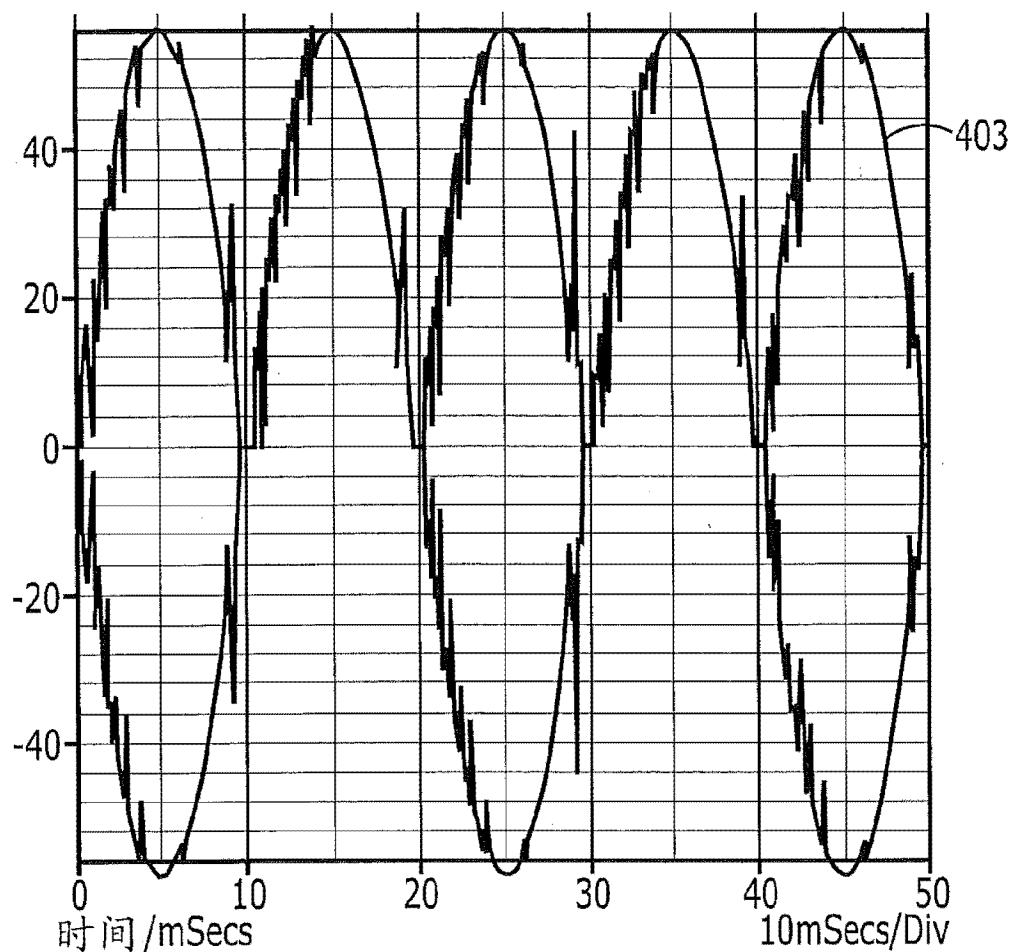


图 4A

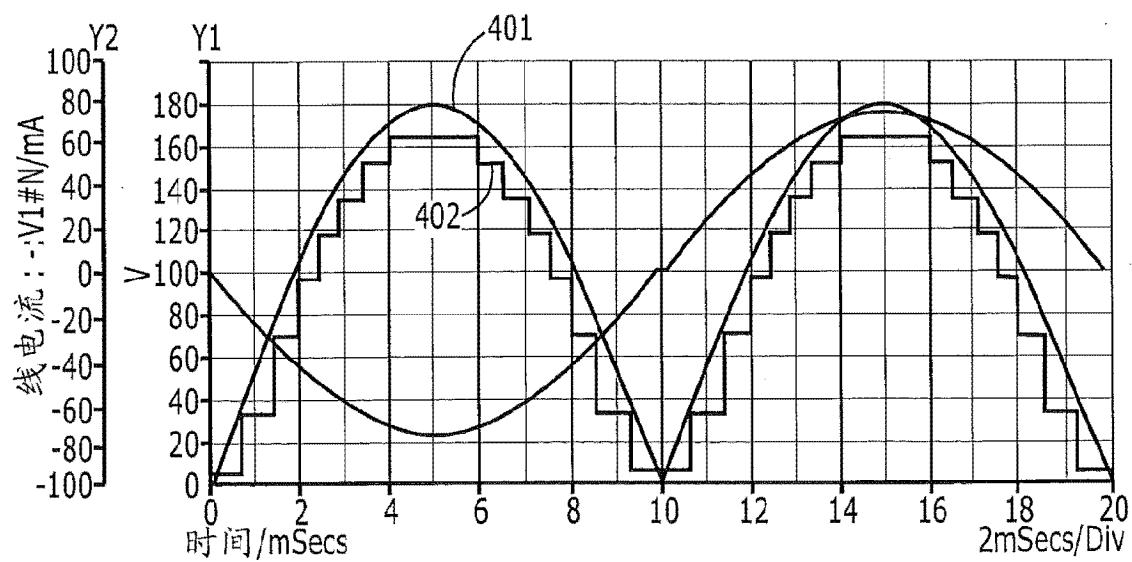


图 4B

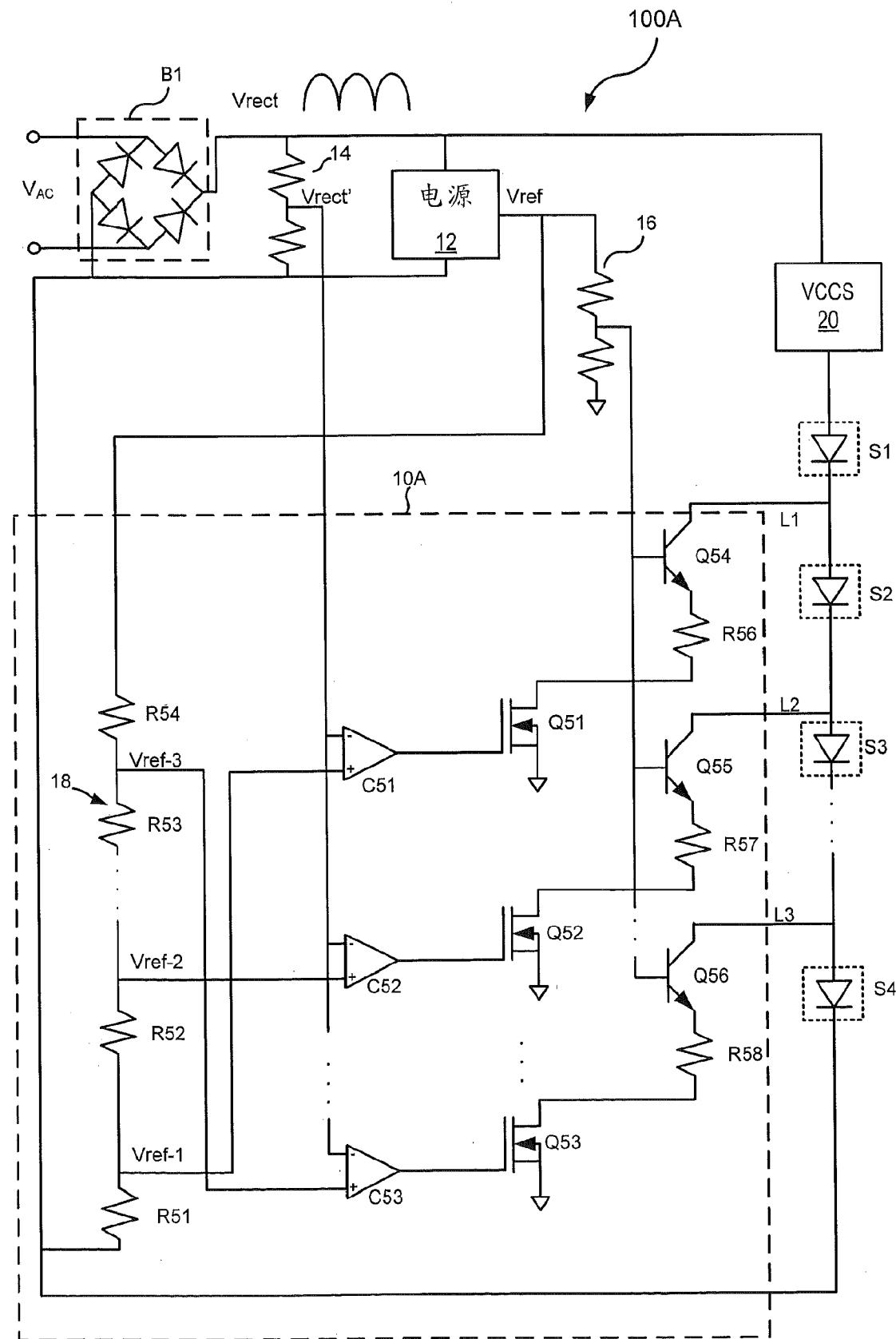


图 5

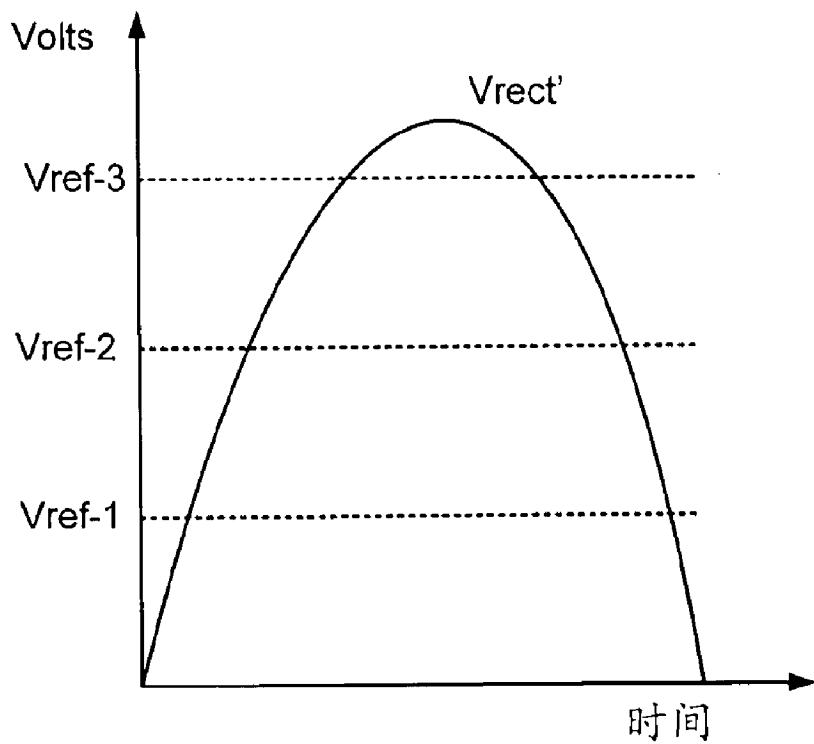


图 6

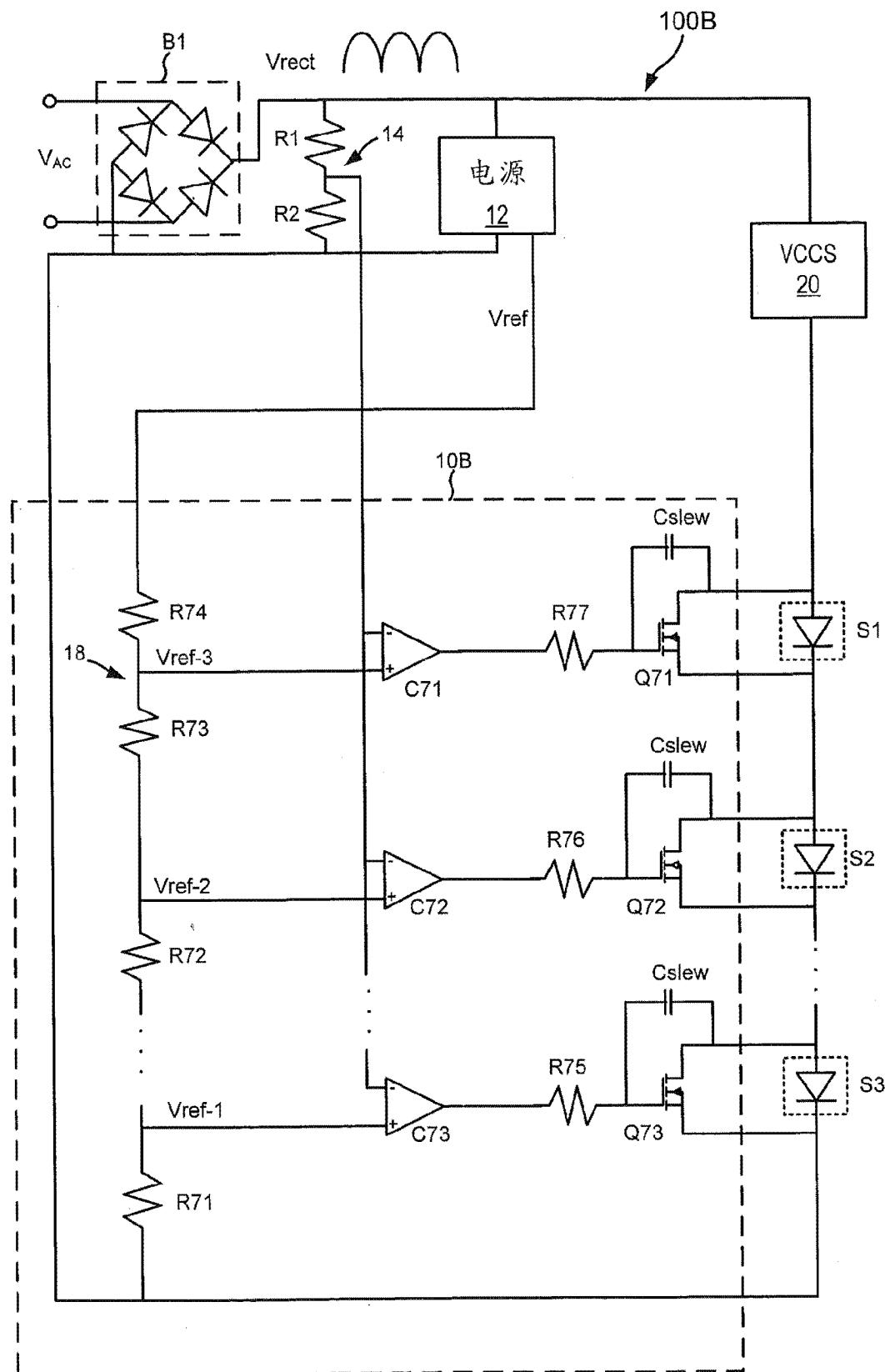


图 7

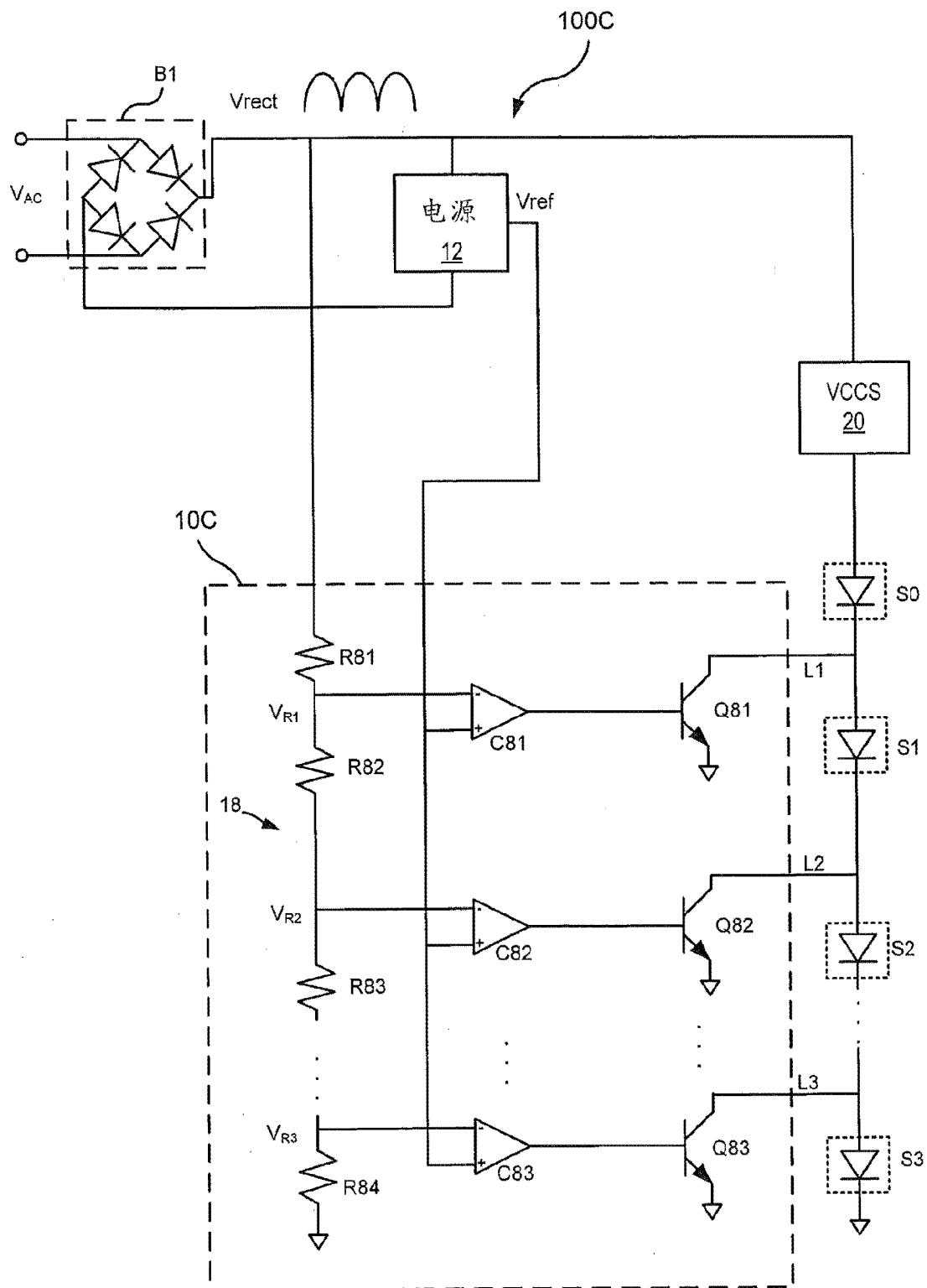


图 8

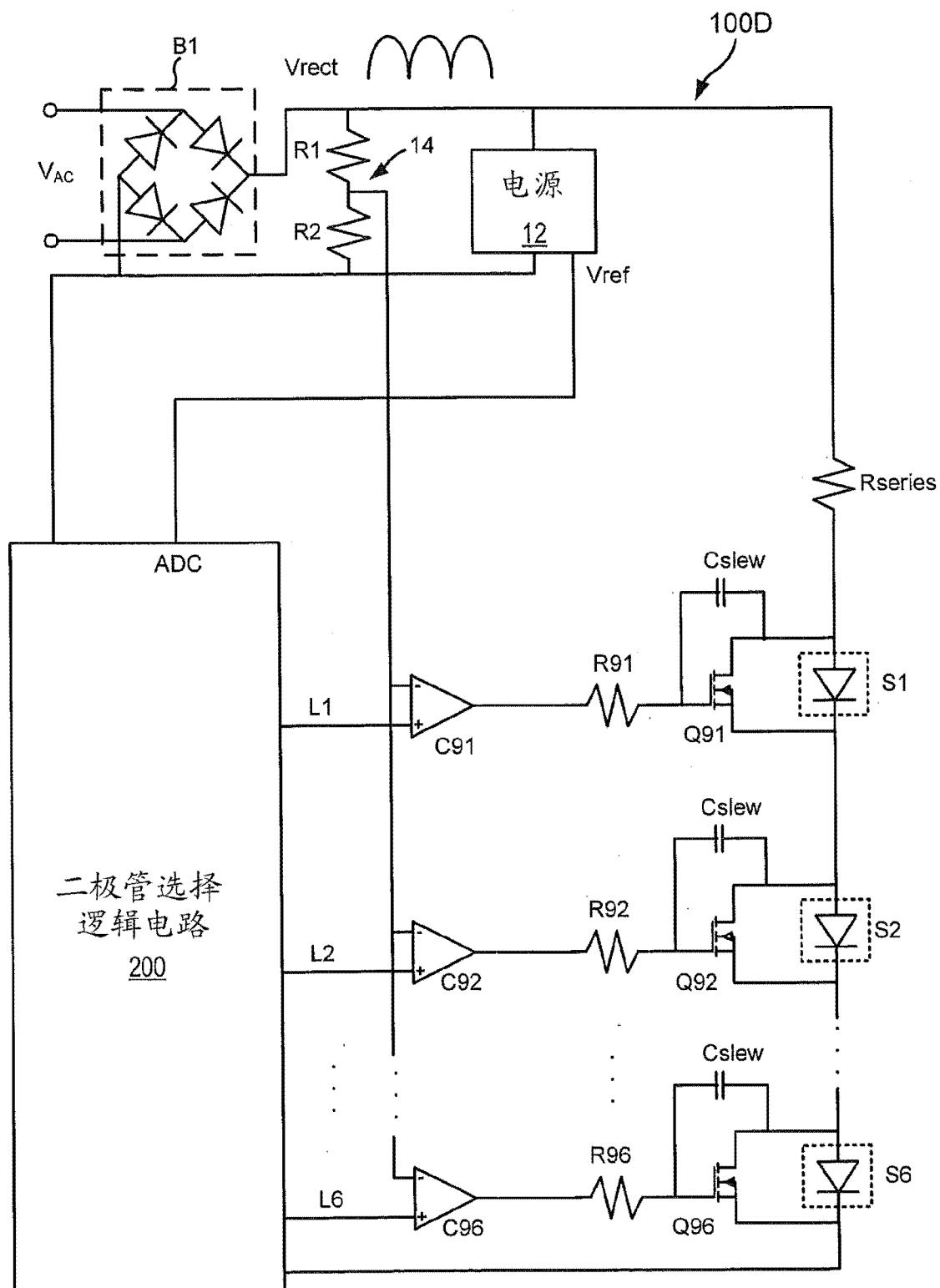


图 9

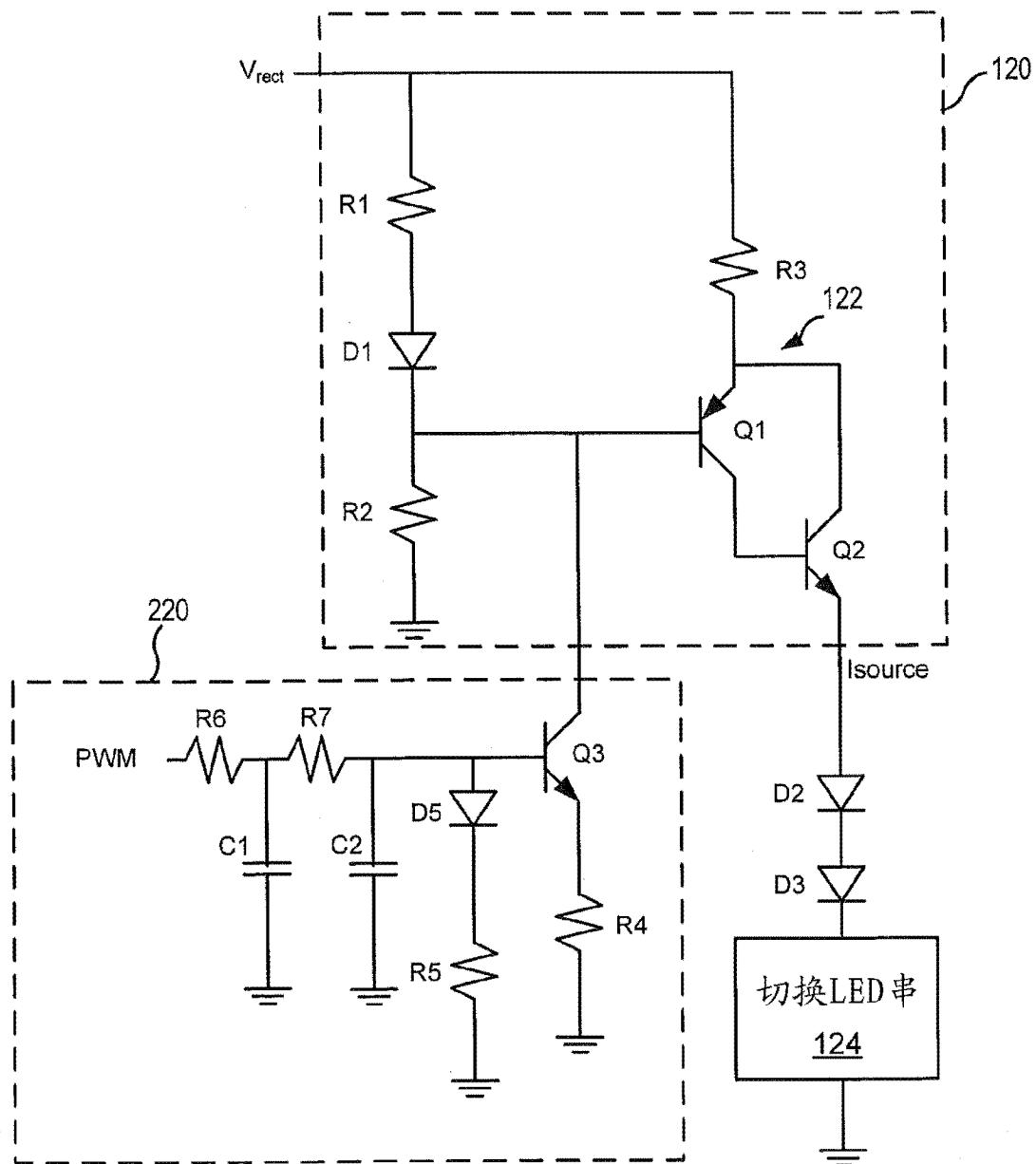


图 10