

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第4865122号
(P4865122)

(45) 発行日 平成24年2月1日(2012.2.1)

(24) 登録日 平成23年11月18日(2011.11.18)

(51) Int.Cl.
H O 1 L 21/20 (2006.01)

F I
H O 1 L 21/20

請求項の数 3 (全 34 頁)

(21) 出願番号	特願2000-202985 (P2000-202985)	(73) 特許権者	000153878
(22) 出願日	平成12年7月4日(2000.7.4)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2002-25905 (P2002-25905A)		神奈川県厚木市長谷398番地
(43) 公開日	平成14年1月25日(2002.1.25)	(74) 代理人	100116159
審査請求日	平成19年7月3日(2007.7.3)		弁理士 玉城 信一
		(72) 発明者	山崎 舜平
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	三津木 亨
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	笠原 健司
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項1】

シリコンに対するゲルマニウムの組成比が0.1原子%以上10原子%以下であり、窒素及び炭素の濃度が $5 \times 10^{-18} / \text{cm}^3$ 未満であり、酸素の濃度が $1 \times 10^{-19} / \text{cm}^3$ 未満である非晶質シリコン膜を10nm乃至100nmの膜厚で形成し、

前記非晶質シリコン膜にニッケルを、酢酸ニッケルを含有する水溶液のニッケル濃度を1~30ppmで添加して450以上660以下で加熱処理を行って結晶構造を有するシリコン膜を形成し、

前記結晶構造を有するシリコン膜に $50 \text{ mJ} / \text{cm}^2$ 以上 $300 \text{ mJ} / \text{cm}^2$ 以下で10~100ナノ秒のパルスレーザ光を照射し、

前記結晶構造を有するシリコン膜上に水素を含有する窒化シリコン膜または酸化窒化シリコン膜を形成し、

窒素雰囲気中で350~450の加熱処理と、その後の250~350で0.1~1時間保持する加熱処理との二段階の加熱処理によりシリコン膜の水素化を行うことを特徴とする半導体装置の作製方法。

【請求項2】

シリコンに対するゲルマニウムの組成比が0.1原子%以上10原子%以下であり、窒素及び炭素の濃度が $5 \times 10^{-18} / \text{cm}^3$ 未満であり、酸素の濃度が $1 \times 10^{-19} / \text{cm}^3$ 未満である非晶質シリコン膜を10nm乃至100nmの膜厚で形成し、

前記非晶質シリコン膜にニッケルを、酢酸ニッケルを含有する水溶液のニッケル濃度を

1 ~ 30 ppmで添加して450 以上660 以下で加熱処理を行って結晶構造を有するシリコン膜を形成し、

前記結晶構造を有するシリコン膜に50 mJ / cm² 以上300 mJ / cm² 以下で10 ~ 100 ナノ秒のパルスレーザ光を照射し、

前記結晶構造を有するシリコン膜上に水素を含有する窒化シリコン膜または酸化窒化シリコン膜を形成し、

窒素雰囲気中で350 ~ 450 の加熱処理と、その後の250 ~ 350 で0.1 ~ 1時間保持する加熱処理との二段階の加熱処理によりシリコン膜の水素化を行い、

反射電子線回折パターン法で検出される{101}格子面の前記結晶構造を有するシリコン膜の表面となす角が10度以内である割合が20%以上であり、かつ、{001}格子面の前記結晶構造を有するシリコン膜の表面となす角が10度以内である割合が3%以下であり、かつ、{111}格子面の前記結晶構造を有するシリコン膜の表面となす角が10度以内である割合が5%以下の結晶構造を有する半導体膜を形成することを特徴とする半導体装置の作製方法。

10

【請求項3】

シリコンに対するゲルマニウムの組成比が0.1原子%以上10原子%以下であり、窒素及び炭素の濃度が 5×10^{18} / cm³ 未満であり、酸素の濃度が 1×10^{19} / cm³ 未満である非晶質シリコン膜を10 nm乃至100 nmの膜厚で形成し、

前記非晶質シリコン膜にニッケルを、酢酸ニッケルを含有する水溶液のニッケル濃度を1 ~ 30 ppmで添加して450 以上660 以下で加熱処理を行って結晶構造を有するシリコン膜を形成し、

20

前記結晶構造を有するシリコン膜に50 mJ / cm² 以上300 mJ / cm² 以下で10 ~ 100 ナノ秒のパルスレーザ光を照射し、

前記結晶構造を有するシリコン膜上に水素を含有する窒化シリコン膜または酸化窒化シリコン膜を形成し、

窒素雰囲気中で350 ~ 450 の加熱処理と、その後の250 ~ 350 で0.1 ~ 1時間保持する加熱処理との二段階の加熱処理によりシリコン膜の水素化を行い、

反射電子線回折パターン法で検出される{101}格子面の前記結晶構造を有するシリコン膜の表面となす角が5度以内である割合が5%以上であり、かつ、{001}格子面の前記結晶構造を有するシリコン膜の表面となす角が10度以内である割合が3%以下であり、かつ、{111}格子面の前記結晶構造を有するシリコン膜の表面となす角が10度以内である割合が5%以下の結晶構造を有する半導体膜を形成することを特徴とする半導体装置の作製方法。

30

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は結晶構造を有する半導体膜で活性領域を形成した半導体装置及びその作製方法に関する。特に、本発明は当該半導体膜でチャネル形成領域を形成する薄膜トランジスタ及びその作製方法に好適に用いることができる。尚、本明細書において半導体装置とは、半導体特性を利用して機能しうる装置全般を指し、半導体集積回路、電気光学装置、及び半導体集積回路や電気光学装置を搭載した電子機器は半導体装置の範疇に含まれるものとする。

40

【0002】

【従来の技術】

ガラスや石英などの基板上に結晶構造を有する半導体膜（以下、結晶質半導体膜という）を用いて薄膜トランジスタ（以下、TFTと記す）を作製する技術が開発されている。TFTはフラットパネルディスプレイの分野において、高精細な画像表示を実現する手段として、又は、画素部と当該画素部の駆動に必要な集積回路を同一基板上に形成したモノシリック型ディスプレイを実現することを可能としている。

【0003】

50

S O I 技術 (Silicon on Insulator technology) 以外で結晶質半導体膜を形成するには、気相成長法 (C V D 法) により基板上に直接結晶質半導体膜を形成する方法や、非晶質半導体膜を加熱処理、或いはレーザー光の照射により結晶化させる方法が知られている。しかし、T F T においては、良好な電気的特性が得られることから後者の方法が積極的に用いられている。

【 0 0 0 4 】

ガラスまたは石英などの基板上の非晶質半導体膜を加熱処理やレーザー光の照射により結晶化した結晶質半導体膜は多結晶構造となる。通常の場合、結晶化は非晶質半導体膜と基板との界面に自然に発生する結晶核が基となり結晶化が進むことが判明している。多結晶構造における個々の結晶粒は任意な結晶面が析出しているが、下地に酸化シリコンがある場合には、その界面エネルギーが最小となる (1 1 1) 面の結晶が析出する確率が高くなる。

10

【 0 0 0 5 】

ところで、T F T に必要な半導体膜の厚さは 1 0 ~ 1 0 0 n m 程度である。この膜厚の範囲では、格子の不整合により、異種材料である下地の影響を無視することができず、高品質の結晶質半導体膜をガラスや石英などの基板上に形成することが困難となる。また、自然に発生する結晶核を当てにする結晶化方法では、結晶方位を制御することは困難であり、また相互に干渉しあう為、個々の結晶粒の大粒径化を望むことはできない。

【 0 0 0 6 】

結晶質シリコン膜を形成する他の手法として、非晶質シリコン膜にシリコンの結晶化を助長する元素を導入し、従来よりも低い温度の加熱処理で結晶質シリコン膜を作製する技術が開示されている。例えば、特開平 7 - 1 3 0 6 5 2 号公報、特開平 8 - 7 8 3 2 9 号公報では、非晶質シリコン膜にニッケルなどの金属元素を導入し、5 5 0 、 4 時間の熱処理により結晶質シリコン膜を得ることができる。

20

【 0 0 0 7 】

この場合には、自然核が発生するより低い温度で導入した元素のシリサイド化物が形成され、当該シリサイドを基にした結晶成長が起こっている。例えば、ニッケルを用いて形成されるニッケルシリサイド ($NiSi_x$ (0 . 4 ~ 2 . 5)) は特定の配向性を持たないが、非晶質シリコン膜の厚さを 1 0 ~ 1 0 0 n m とすると基板表面に対し平行な方向しか殆ど成長することが許されなくなる。この場合、 $NiSi_x$ と結晶シリコンの (1 1 1) 面とが接する界面エネルギーが最も小さいので、結晶質シリコン膜の表面と平行な面は (1 1 0) 面となり、この格子面が優先的に配向する。しかし、結晶成長方向が基板表面に対し平行な方向に柱状に成長する場合には、その柱状結晶を軸とした回転方向には自由度が存在するため、必ずしも (1 1 0) 面が配向するとは限らないため、その他の格子面も析出していた。

30

【 0 0 0 8 】

【発明が解決しようとする課題】

配向率が低い場合、異なる方位の結晶がぶつかる結晶粒界で、格子の連続性を保持することが殆ど不可能となり、不對結合手が多く形成されることが容易に推定される。粒界にできる不對結合手は再結合中心または捕獲中心となり、キャリア (電子・ホール) の輸送特性を低下させている。その結果、キャリアが再結合で消滅したり欠陥にトラップされたりするため、このような結晶質半導体膜を用いて T F T を作製しても高い電界効果移動度を有する T F T を期待することができない。

40

【 0 0 0 9 】

また、結晶粒の位置を意図的に制御することは殆ど不可能であり、結晶粒界はランダムに存在するため、T F T のチャネル形成領域を特定の結晶方位をもつ結晶粒で形成することができない。そのために結晶格子の連続性が低下して、結晶粒界では欠陥が形成される。結果として、T F T の特性をばらつかせる要因となり、様々な悪影響をもたらすことになる。例えば、電界効果移動度が低下して、T F T を高速で動作させることができなくなる。また、しきい値電圧の変動は低電圧駆動を不可能として、消費電力の増加をもたらすこ

50

とになる。

【0010】

本発明はこのような問題点を解決する手段を提供することを目的とし、非晶質半導体膜を加熱処理とレーザー光または紫外線、赤外線などの強光の照射により結晶化して得られる結晶質半導体膜の配向率を高め、そのような結晶質半導体膜で活性領域を形成した半導体装置及びその作製方法を提供することを目的とする。

【0011】

【課題を解決するための手段】

本発明は、{101}面の配向率の高い結晶質半導体膜を得る技術であり、当該結晶質半導体膜は、シリコンに対するゲルマニウムの組成比が0.1原子%以上10原子%以下であり、窒素及び炭素の濃度が $5 \times 10^{18} / \text{cm}^3$ 未満であり、酸素の濃度が $1 \times 10^{19} / \text{cm}^3$ 未満である非晶質半導体膜を加熱処理とレーザー光またはそれと同等な強光を照射して、非晶質半導体膜を溶融させずに結晶化した半導体膜であることを特徴としている。

10

【0012】

そして、本発明の結晶質半導体膜の配向率は、反射電子線回折パターン法で検出される{101}格子面の結晶質半導体膜の表面となす角が10度以内である割合が20%以上であり、かつ、{001}格子面の結晶質半導体膜の表面となす角が10度以内である割合が3%以下であり、かつ、{111}格子面の結晶質半導体膜の表面となす角が10度以内である割合が5%以下であることを特徴としている。{101}格子面の結晶質半導体膜の表面となす角が5度以内である割合が10%以上となる。

20

【0013】

上記本発明の結晶質半導体膜の作製方法は、シリコンに対するゲルマニウムの組成比が0.1原子%以上10原子%以下であり、窒素及び炭素の濃度が $5 \times 10^{18} / \text{cm}^3$ 未満であり、酸素の濃度が $1 \times 10^{19} / \text{cm}^3$ 未満である非晶質半導体膜を形成する第1の工程と、非晶質半導体膜に当該非晶質半導体膜の結晶化を助長する元素を添加して加熱処理を行い結晶構造を有する半導体膜を形成する第2の工程と、結晶構造を有する半導体膜にレーザー光またはそれと同等な強光を照射して、溶融させることなくアニールを行う第3の工程とを有することを特徴としている。

【0014】

また、他の方法は、シリコンに対するゲルマニウムの組成比が0.1原子%以上10原子%以下であり、窒素及び炭素の濃度が $5 \times 10^{18} / \text{cm}^3$ 未満であり、酸素の濃度が $1 \times 10^{19} / \text{cm}^3$ 未満である非晶質半導体膜を形成する第1の工程と、非晶質半導体膜に当該非晶質半導体膜の結晶化を助長する元素を添加して第1の加熱処理を行い結晶構造を有する半導体膜を形成する第2の工程と、結晶構造を有する半導体膜にレーザー光またはそれと同等な強光を照射して、溶融させることなくアニールを行う第3の工程と、結晶構造を有する半導体膜の上層に水素を含有する窒化シリコン膜または酸化窒化シリコン膜を形成する第4の工程と、第4の工程の後に、第2の加熱処理と第3の加熱処理を行う第5の工程とを有していることを特徴としている。

30

【0015】

非晶質半導体膜の結晶化を助長する元素は、Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種であり、非晶質半導体膜の厚さは10nm～100nmの厚さで形成する。

40

【0016】

【発明の実施の形態】

本発明において、TFTのチャネル形成領域に用いる半導体膜は、{101}格子面の配向率が高いシリコンとゲルマニウムから成る結晶質半導体膜であることに特徴を有している。このような結晶質半導体膜を得る典型的な一実施形態は、シリコン原子及びゲルマニウム原子の水素化物またはフッ化物または塩化物によるガスを用い、プラズマCVD法または減圧CVD法により非晶質半導体膜を形成し、その表面に当該非晶質半導体膜の結晶化を助長する元素を導入し、当該元素を利用して加熱処理とレーザー光または紫外線、赤

50

外線などの強光の照射により結晶化して結晶質半導体膜を形成する。

【0017】

このような結晶質半導体膜を形成するための基板は、アルミナホウケイ酸ガラスやバリウムホウケイ酸ガラスなどの無アルカリガラス基板が適している。代表的にはコーニング社の#7059ガラス基板や#1737ガラス基板を用いる。その他に石英基板やサファイア基板を用いても良い。或いは、シリコン、ゲルマニウム、ガリウム・砒素などの半導体基板の表面に絶縁膜を形成し、これを基板としても良い。

【0018】

また、基板として上記ガラス基板を用いる場合には、非晶質半導体膜とガラス基板との間に窒化シリコン、酸化シリコン、または酸化窒化シリコンなどでブロッキング層を形成する。こうして、ガラス基板中に含まれるアルカリ金属元素などの不純物元素が半導体膜中に拡散することを防ぐ。例えば、プラズマCVD法で SiH_4 、 NH_3 、 N_2 を反応ガスとして用い、窒化シリコン膜を形成する。または、 SiH_4 、 N_2O 、 NH_3 を反応ガスとして用い、酸化窒化シリコン膜を形成する。ブロッキング層の厚さは20～200nmで形成する。

【0019】

このような基板上に上記非晶質半導体膜を形成する。プラズマCVD法または減圧CVD法、その他適宜の方法により行う。プラズマCVD法を適用する場合には、 SiH_4 と GeH_4 とから成る反応ガス、或いは、 SiH_4 と H_2 で希釈した GeH_4 とから成る反応ガスを加えて反応室に導入し、1～200MHzの高周波放電により分解し基板上に非晶質半導体膜を堆積させる。反応ガスは、 SiH_4 の代わりに Si_2H_6 または SiF_4 を、 GeH_4 の代わりに GeF_4 を採用しても良い。減圧CVD法を用いる場合にも同様な反応ガスを適用することが可能であり、好ましくはHeで反応ガスを希釈して、400～500の温度で基板上に非晶質半導体膜を堆積する。いずれにしても、本発明で用いる上記ガスは、堆積される非晶質半導体膜に取り込まれる酸素、窒素、炭素などの不純物元素の濃度を低減するために高純度に精製されたものを用いる。堆積する非晶質半導体膜の厚さは10～100nmの範囲とする。

【0020】

本発明に用いる非晶質半導体膜は、シリコンとゲルマニウムとから成り、シリコンに対するゲルマニウムの含有量は0.1原子%以上、10原子%未満とする。このような非晶質半導体膜は、代表的な反応ガスとして用いられる SiH_4 と GeH_4 の混合比を調節することで、ゲルマニウムの含有量を所定の範囲内とすることができる。また、非晶質半導体中に含まれる異種元素として、窒素及び炭素の濃度は $5 \times 10^{18} / \text{cm}^3$ 未満、酸素の濃度は $1 \times 10^{19} / \text{cm}^3$ 未満とする。結晶化の過程においてこれらの不純物は、主に結晶粒の粒界に析出し、粒界のポテンシャル障壁が高くなりキャリアーの移動度が低下する等の不具合が生じてしまう。

【0021】

ここで、本明細書ではこれらの異種元素の濃度は、二次イオン質量分析法(SIMS)により検出される濃度を言うものであり、当該膜中における濃度の最低値を指している。

【0022】

上記のように形成した非晶質半導体膜に、該非晶質半導体膜の結晶化を助長する元素を導入する。そのような元素としては、鉄(Fe)、ニッケル(Ni)、コバルト(Co)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスニウム(Os)、イリジウム(Ir)、白金(Pt)、銅(Cu)、金(Au)から選ばれた一種または複数種の元素を用いる。これらの元素は、本明細書に記載する何れの発明においても非晶質半導体膜の結晶化を助長する元素として使用することができる。上記いずれの元素を用いても同質、同様の効果を得ることができるが、代表的にはニッケルを用いる。

【0023】

当該元素を導入する箇所は、非晶質半導体膜の全面、或いは非晶質半導体膜の膜面における適宜箇所のスリット状の面または点状の面などとする。前者の場合には、当該非晶質半

10

20

30

40

50

導体膜の基板側に位置する面または基板側とは反対の面のいずれであっても良い。後者の場合には、好ましくは非晶質半導体膜上に絶縁膜が形成され、その絶縁膜に設けられた開孔を利用して元素を導入することができる。開孔の大きさに特に限定はないが、その幅は $10 \sim 40 \mu\text{m}$ とすることができる。また、その長手方向の長さは任意に決めれば良く、数十 μm ~ 数十 cm の範囲とすることができる。

【0024】

当該元素を導入する方法は、当該元素を非晶質半導体膜の表面又は内部に存在させる手法であれば特に限定はなく、例えば、スパッタ法、蒸着法、プラズマ処理法（含むプラズマ CVD 法）、吸着法、金属塩の溶液を塗布する方法などを使用することができる。プラズマ処理法は、不活性ガスによるグロー放電雰囲気において、陰極からスパッタされる当該元素を利用する。また、金属塩の溶液を塗布する方法は簡易であり、当該元素の濃度調整が容易である点で有用である。

10

【0025】

金属塩としては各種塩を用いることが可能であり、溶媒としては水、アルコール類、アルデヒド類、エーテル類その他の有機溶媒、または水とこれらの有機溶媒の混合物を用いることができる。また、それらの金属塩が完全に溶解した溶液とは限らず、金属塩の一部または全部が懸濁状態で存在する溶液であっても良い。いずれの方法を採用するにしても、当該元素は非晶質半導体膜の表面又は内部に分散させて導入する。

【0026】

上記何れかの方法で当該元素を導入した後、当該元素を利用して非晶質半導体膜の結晶化を行う。結晶化は加熱処理、レーザー光または紫外線、赤外線などの強光の照射によって行う（以下、本明細書では一括してレーザー処理と標記する）。加熱処理のみでも {101} に優先的に配向する結晶質シリコン膜を得ることができるが、好ましくは、加熱処理を行いその後レーザー光などの強光の照射を行う方法を適用する。加熱処理後のレーザー処理は、結晶粒内に残される結晶欠陥を修復することができ、作製される結晶の品質を向上させる目的に対して有効な処置となる。

20

【0027】

加熱処理は $450 \sim 1000$ の範囲で行うことが可能であるが、温度の上限は使用する基板の耐熱温度が一つの上限として考慮される。例えば、石英基板を用いる場合には 1000 の熱処理にも耐えるが、ガラス基板の場合にはその歪み点以下が上限温度の一つの根拠となる。例えば、歪み点 667 のガラス基板に対しては、 660 程度が上限となり、好ましくは 600 以下とするのが良い。必要とされる時間は加熱温度や、その後の処理条件（例えばレーザー光を照射する処理の有無など）により若干異なるが、好適には $550 \sim 600$ にて $4 \sim 24$ 時間の加熱処理を行う。また、その後レーザー処理を行う場合には、 $500 \sim 550$ にて $4 \sim 8$ 時間の熱処理を行う。以上の加熱処理は空気中や水素雰囲気中でも良いが、好適には窒素或いは不活性ガス雰囲気中にて行う。

30

【0028】

また、レーザー処理は、波長 400 nm 以下のエキシマレーザーや、YAG または YVO₄ レーザーの第2高調波（波長 532 nm ）～第4高調波（波長 266 nm ）を光源として用いて行う。これらのレーザー光は光学系にて線状またはスポット状に集光し、そのエネルギー密度を $100 \sim 300 \text{ mJ} / \text{cm}^2$ として照射し、上記のように集光したレーザービームを基板の所定の領域に渡って走査させ処理を行う。その他、レーザーの代わりに、ハロゲンランプ、キセノンランプ、水銀ランプ、メタルハライドランプなどを光源としても良い。

40

【0029】

以上のような工程により、本発明における {101} 面の配向率が高い結晶質半導体膜が得られるモデルは、概略以下のように推測することができる。それについて図24を参照しながら説明する。

【0030】

基板2401上に形成された非晶質半導体膜2402に導入されたシリコンの結晶化を助

50

長する元素は、脱水素処理中に速やかに非晶質半導体 2 4 0 2 中に拡散する。そして、当該元素とシリコンが反応してシリサイド 2 4 0 3 が形成され、これが結晶核となりその後の結晶成長に寄与する。例えば、代表的な元素としてニッケルを用いた場合、 $NiSi_x$ が形成される。しかし、 $NiSi_x$ 中にはゲルマニウムが殆ど固溶しないため、非晶質半導体 2 4 0 2 中の $NiSi_x$ は、ゲルマニウムを周囲に排除しつつ移動する。

【 0 0 3 1 】

$NiSi_x$ は特定の配向性を持たないが、非晶質半導体膜の厚さを 1 0 ~ 1 0 0 nm とすると基板表面に対し平行な方向しか殆ど成長することが許されなくなる。この場合、 $NiSi_x$ と結晶シリコンの (1 1 1) 面とが接する界面エネルギーが最も小さいので、結晶質シリコン膜の表面と平行な面は (1 1 0) 面となり、この格子面が優先的に配向する。結晶成長方向が基板表面に対し平行な方向に、しかも柱状に成長する場合には、その柱状結晶を軸とした回転方向には自由度が存在するため、必ずしも (1 1 0) 面が配向するとは限らないため、その他の格子面も析出することになる。

10

【 0 0 3 2 】

$NiSi_x$ から見ると、周囲の非晶質半導体のみに原子半径の大きいゲルマニウムが存在しているため、大きな歪み (引っ張り応力) が発生していることが予想される。この歪みエネルギーにより、核生成の臨界半径を大きくする方向に働く。さらに、この歪み (引っ張り応力) は、 $NiSi_x$ による核の結晶方位に制限を与え、特定の結晶面 (具体的には、{ 1 0 1 } 面) の配向率を高める作用があると推測される。

【 0 0 3 3 】

$NiSi_x$ の構造はホタル石型構造であり、ダイヤモンド型構造のシリコン格子間にニッケル原子を配置した構造となっている。 $NiSi_x$ からニッケル原子が無くなるとシリコンの結晶構造が残ることになる。数々の実験の結果から、ニッケル原子は非晶質シリコン側に移動していくことが判明しており、この理由は非晶質シリコン中の固溶度の方が結晶シリコン中のそれよりも高いためであると考えられる。従って、恰もニッケルが非晶質シリコン中を移動しながら結晶シリコン膜 2 4 0 4 を形成するというモデルを立案することができる。

20

【 0 0 3 4 】

本発明は、結晶質半導体膜の { 1 0 1 } 面の配向を高めるために、シリコンとゲルマニウムから成る非晶質半導体膜にシリコンの結晶化を助長する元素を添加して、加熱処理とレーザー処理を行って結晶化させる。

30

【 0 0 3 5 】

ところで、非晶質半導体膜、具体的には非晶質シリコン膜に 0 . 1 ~ 1 0 原子 % のゲルマニウムを含有させると結晶核の発生密度が低下することが、本発明者により見いだされている。図 1 3 は結晶核の隣接間距離について、 GeH_4 の添加量依存性について調べた結果であり、縦軸はその累積度数を示している。成膜条件として、 SiH_4 と水素で 1 0 % に希釈した GeH_4 の合計流量は 1 0 0 S C C M 一定としたものである。

【 0 0 3 6 】

図 1 3 (A) はシリコンの結晶化を助長する元素として、酢酸ニッケル塩が 3 p p m の水溶液を用いた結果であり、図 1 3 (B) は 1 p p m の結果を示している。 GeH_4 の添加量の増加は、非晶質シリコン中に含まれるゲルマニウム濃度がそれに伴って増えることを意味する。図 1 3 (A)、(B) の結果は、いずれも GeH_4 の添加量が多い方が結晶核の隣接間距離が長くなることを示している。図 1 4 はこの結果を基に、 GeH_4 の添加量に対する結晶核の密度を示している。 GeH_4 の量が増加するに従い、結晶核密度が低下している傾向が示されている。

40

【 0 0 3 7 】

核生成理論の立場からは、体積 V の核が母相中に現れる際のエネルギー変化 G は次式で与えられる。

【 0 0 3 8 】

【 数 1 】

50

$$\Delta G = \Delta G_v \times V + E \times V + \gamma_s \times S$$

【 0 0 3 9 】

ここで、 G_v は単位体積当たりの自由エネルギー変化（負）であり、右辺第1項は核生成の駆動力となる。一方、 E は単位体積当たりの歪みエネルギーであり、 s は単位体積当たりの界面エネルギー（ S は析出した核の表面積）であり、第2項、第3項は核の析出を妨害する方向に働く。これら二つの項があるため、ある臨界半径 r_0 以下の核はエネルギー的に不安定（ G が r と共に増加する）であり、一時的に現れたとしても消滅してしまう。即ち、 r_0 を超えた核のみが安定化することを示している。このことは上記考察において、非晶質シリコン膜中にゲルマニウムが存在することにより核生成の臨界半径を大きくする方向に働くことを裏付けている。

10

【 0 0 4 0 】

次に上述の本発明に基づいて作製される結晶質半導体膜について、その作製条件の一例を示す。表1はプラズマCVD法で作製する非晶質半導体膜の作製条件である。反応ガスは SiH_4 と水素で10%に希釈された GeH_4 を用いる。これらの反応ガスは、形成される非晶質半導体膜に含まれる酸素、窒素、炭素の不純物濃度を低減させるために、 SiH_4 の純度は99.9999%以上のものを、また GeH_4 は窒素、炭化水素化合物が1ppm以下、 CO_2 が2ppm以下の高純度品を用いている。第1の非晶質半導体膜において、シリコンに対するゲルマニウムの含有量を変化させるために、合計流量が一定になるようにして、 SiH_4 と H_2 で10%に希釈した GeH_4 のガス流量の混合比を変化させている。共通条件としては、高周波電力が0.35W/cm²（27MHz）であり、繰り返し周波数10kHz（デューティ比30%）のパルス放電に変調して平行平板型のプラズマCVD装置の陰極に給電する。その他、共通条件として反応圧力33.25Pa、基板温度300℃、電極間隔35mmとする。

20

【 0 0 4 1 】

【表1】

項目		SJ3	SJ2	SJ1	SJ0
SiH ₄ 流量	[sccm]	70	90	95	100
GeH ₄ (H ₂ ベース10%)流量	[sccm]	30	10	5	0
RF power	[W/cm ²]	0.35	←	←	←
パルス周波数	[KHz]	10	←	←	←
Duty	[%]	30	←	←	←
圧力	[Pa]	33.25	←	←	←
基板温度(Tsub)	[℃]	300	←	←	←
電極間隔(GAP)	[mm]	35	←	←	←

30

【 0 0 4 2 】

図9はプラズマCVD装置の一例であり、共通室1120は、ロード・アンロード（L/U）室1110、1115、反応室（1）～反応室（3）111～113、予備室114とゲート弁1122～1127を介して連結されている。基板は、ロード・アンロード（L/U）室1110、1115のカセット1128、1129に装填され、共通室1120の搬送手段1121により各反応室または予備室に搬送される。予備室114では主に基板の予備加熱のみを行い、反応室（1）では窒化シリコン膜や酸化シリコン膜などの絶縁膜の形成、反応室（2）では非晶質半導体膜の成膜の形成を行い、反応室（3）ではシリコンの結晶化を助長する元素をプラズマ処理により添加するように分離されている。このプラズマ処理は、不活性ガスのグロー放電により、ニッケルなどの上記結晶化を助長する元素で形成された陰極からスパッタされる元素を非晶質半導体膜に付着させる処理

40

50

である。このような構成のプラズマCVD装置を用いれば、基板に密接して形成するプロッキング層から非晶質半導体膜、及び非晶質半導体膜の結晶化を助長する元素の添加までを、大気に曝すことなく連続して形成することができる。

【0043】

図10はこのようなプラズマCVD装置の一つの反応室の構成を詳細に説明するものであり、非晶質半導体膜を形成する反応室の一例を示している。反応室501は、高周波電源505が接続する陰極(カソード)502、陽極(アノード)503が設けられた平行平板型である。陰極502はシャワー板となっていて、ガス供給手段506からの反応ガスは、このシャワー板を通して反応室中に供給される。陽極503にはシーズヒーターなどによる加熱手段が設けられ、基板515が設置されている。ガス供給系の詳細は割愛するが、SiH₄やGeH₄などが充填されたシリンダー514、ガスの流量を制御するマスフローコントローラー512、ストップバルブ513などから構成されている。排気手段507は、ゲートバルブ508、自動圧力制御弁509、ターボ分子ポンプ(または複合分子ポンプ)510、ドライポンプ511から成っている。ターボ分子ポンプ(または複合分子ポンプ)510、ドライポンプ511は潤滑油を使用しないもので、油の拡散による反応室内の汚染を完全に無くしている。排気速度は、反応室の容積13Lの反応室に対し、一段目に排気速度300L/秒のターボ分子ポンプ、二段目に排気速度40m³/hのドライポンプを設け、排気系側から有機物の蒸気が逆拡散してくるのを防ぐと共に、反応室の到達真空度を高め、非晶質半導体膜の形成時に不純物元素が膜中に取り込まれることを極力防いでいる。

【0044】

こうしてプラズマCVD法で作製される非晶質半導体膜に含まれる窒素、炭素、酸素のそれぞれの含有量は、二次イオン質量分析法(SIMS)によって測定されている。図11にそのデータを示す。測定に用いた試料は、シリコン基板上にSiH₄のみ(SJ0)、水素で10%に希釈したGeH₄を5SCCM添加した条件(SJ1)、同10SCCM添加した条件(SJ2)の順に積層したものであるが、いずれの成膜条件においても窒素、炭素の含有量は $5 \times 10^{18} / \text{cm}^3$ 未満、酸素の含有量は $1 \times 10^{19} / \text{cm}^3$ 未満である。

【0045】

絶縁表面上に形成する非晶質半導体膜は10~100nmの厚さで形成する。非晶質半導体膜にはシリコンに対して原子半径の大きなゲルマニウムを含有し、結晶核の生成密度を小さくすることができる。図12はこうして得られた非晶質半導体膜のゲルマニウム濃度をSIMSにより測定した結果を示す。シリコンに対してゲルマニウムの含有量は、SJ1で1.5原子%、SJ2では3.5原子%、SJ3では11.0原子%の濃度で含まれている。SiH₄に対するGeH₄の流量比から換算すると、シリコンに対してゲルマニウムは3~4倍の割合で膜中に取り込まれている。これは、SiH₄に対しGeH₄の方がグロー放電にて分解するエネルギーが小さいためである。

【0046】

非晶質半導体膜の結晶化は、シリコンの結晶化を助長する元素としてニッケルを用い、500~600の加熱処理、または加熱処理とレーザー処理を行う。代表的な処理条件として、窒素雰囲気中550にて4時間の加熱処理及びレーザー処理を行う方法がある。ニッケルは酢酸ニッケルを10ppmの濃度で含有する水溶液を用い、スピナーで塗布する。また、レーザー処理はXeClエキシマレーザー(波長308nm)を用い、照射エネルギー密度50~200mJ/cm²、重ね合わせ率95~98%で照射する。レーザー処理は半導体膜が熔融しない条件とし、レーザー光を用いた加熱処理により、未結晶化部分の結晶化や、結晶粒内の欠陥を補修するために行う。

【0047】

図15は結晶質半導体膜のゲルマニウム濃度の分布を示し、図15(A)はレーザー処理無し、図15(B)はレーザー処理有り(471mJ/cm²)、図15(C)はレーザー処理有り(521mJ/cm²)後の状態を示している。いずれにしても、レーザー処

理後のものは、ゲルマニウム濃度が膜の表面側で高くなっている。これは、レーザー光の照射により半導体膜が熔融し、ゲルマニウムが偏析したためである。

【 0 0 4 8 】

偏析現象は、融液中の不純物濃度と、その融液から成長した結晶中の不純物濃度が異なることで認識される。これは、2元系相図において、液相線と固相線が分離していることに対応する。この場合、固化の過程で融液から結晶内に入りにくい不純物は固化後に結晶表面近傍に偏析する。偏析の度合いを表す界面偏析係数は以下の式で定義される。

【 0 0 4 9 】

【数2】

$$k^* \equiv \frac{\text{結晶内の不純物濃度: } C_s}{\text{融液の不純物濃度: } C_L}$$

10

【 0 0 5 0 】

通常の引き上げ法や浮融耐帯法などの場合、固液界面の移動速度は $1 \sim 5 \text{ mm/min}$ である。一方、パルスレーザー光の照射後における固液界面の移動速度（固相成長速度）は、 $1 \sim 10 \text{ m/sec}$ である。従ってパルスレーザー光の照射後におこる固化は、通常の引き上げ法や浮融耐帯法などの場合と比較してその速度が $10^4 \sim 10^5$ 倍となる。固液界面の移動速度が速いほど、融液中原子が拡散するのに十分な時間がなく、原子配列が液相状態のままで凍結することになる。通常の引き上げ法や浮融耐帯法などの場合、 $k^* = k_0$ （ k ：平衡偏析係数または平衡分配係数）になるが、成長界面で非平衡度が大きいほど k^* は k_0 よりずれてくる。このような界面偏析係数 k^* の求め方および k^* の固化速度依存性については、“高速結晶成長 - 半導体のレーザーアニーリング - : 千川純一、佐藤史郎、応用物理 第54巻 第6号 (1985)” で詳しく述べられている。

20

【 0 0 5 1 】

図16はパルスレーザー光を照射した結晶質半導体膜中のゲルマニウム濃度の分布を一方凝固（Normal freezing）の式でフィッティングすることによって、固液界面偏析係数を求めたものである。偏析係数が1の場合には、偏析しないことになるが、シリコン中のゲルマニウムの平衡偏析係数は0.33であることが知られている。図15のデータからパルスレーザー光を照射して熔融 - 固化させた場合には、偏析係数は0.6が求められている。

30

【 0 0 5 2 】

本発明者が試作したTFEにおいて、結晶質半導体膜の表面にゲルマニウムが偏析した状態の試料では良好な特性を得ることができなかった。その理由は種々あると推測されるが、化学量論的組成のずれから生じる欠陥というよりは、むしろ $10 \sim 100$ ナノ秒のパルスレーザー光の照射により瞬間的に起こった熔融 - 固化の過程において、融点の低いゲルマニウムが特定の領域に偏析して、かつ、欠陥を生成したためであると推測することができる。

【 0 0 5 3 】

結晶質シリコン膜で実績のあるように、本来このような欠陥は水素化処理により終端して不活性化させることができるが、ゲルマニウムの場合には水素の離脱開始温度がシリコンの場合より 100 近く低く、よって水素により欠陥を補償する水素化処理が困難である。

40

【 0 0 5 4 】

プラズマにより生成された水素を用いるプラズマ水素化は有効な手段として採用することができる。それ以外の手法として、効果的な水素化の方法は、プラズマCVD法で $200 \sim 300$ 、好ましくは 250 にて窒化シリコン膜または酸化窒化シリコン膜を形成し、その後 410 の加熱処理で窒化シリコン膜中の水素を放出させ、 $250 \sim 350$ の温度で $0.1 \sim 1$ 時間保持する加熱処理を行い、このように2段階に温度を変化させて水素化を行う方法である。

50

【0055】

こうして{101}面に対して高い配向性を示す結晶質半導体膜は、非晶質半導体膜においてゲルマニウムの濃度を0.1~10原子%の範囲で添加し、当該膜中に含まれる酸素を $1 \times 10^{19} / \text{cm}^3$ 未満に、窒素、炭素の元素の濃度を $5 \times 10^{18} / \text{cm}^3$ 未満とし、膜厚を10~100nmの範囲として、基板表面と平行な方向の成長が支配的となるようにして、シリコンの結晶化を助長する元素を添加した後、熔融させることなく加熱処理とレーザー処理を行って結晶化させることで得ることができる。

【0056】

本発明の結晶質半導体膜はこれらの相乗効果により初めて得られるものであり、このような{101}面の配向率の高い結晶質半導体膜はTFTのチャンネル形成領域、光起電力素子の光電変換層など素子の特性を決定付けるチャンネル形成領域に好適に用いることができる。

10

【0057】

結晶の配向率に関して言えば、複数の結晶粒が集合している結晶質半導体において、各結晶粒の結晶方位及びその分布は反射電子回折パターン(EBSP: Electron Backscatter diffraction Pattern)により詳細に求めることができる。EBSPは走査型電子顕微鏡(SEM: Scanning Electron Microscopy)に専用の検出器を設け、一次電子の後方散乱から結晶方位を分析する手法である(以下、この手法を便宜上EBSP法と呼ぶ)。EBSPを用いた結晶半導体膜の評価は、"Microtexture Analysis of Location Controlled Large Si Grain Formed by Exciter-Laser Crystallization Method: R. Ishihara and P. F. A. Alkemade, AMLCD'99 Digest of Technical Papers 1999 Tokyo Japan, pp99-102"に紹介されている。

20

【0058】

この測定方法は、結晶構造を持った試料に電子線が入射すると、後方にも非弾性散乱が起こり、その中には試料中でブラッグ回折による結晶方位に特有の線状パターン(一般に菊地像と呼ばれる)も合わせて観察される。EBSP法は検出器スクリーンに映った菊地像を解析することにより試料の結晶方位を求めている。試料の電子線の当たる位置を移動させつつ方位解析を繰り返す(マッピング測定)ことで、面状の試料について結晶方位または配向の情報を得ることができる。入射電子線の太さは、走査型電子顕微鏡の電子銃のタイプにより異なるが、ショットキー電界放射型の場合、10~20nmの非常に細い電子線が照射される。マッピング測定では、測定点数が多いほど、また測定領域が広いほど、結晶配向のより平均化した情報を得ることができる。実際には、 $100 \times 100 \mu\text{m}^2$ の領域で、1000点(1 μm 間隔)~4000点(0.5 μm 間隔)の程度の測定を行っている。

30

【0059】

マッピング測定により各結晶粒の結晶方位がすべて求まると、膜に対する結晶配向の状態を統計的に表示できる。図23(A)にEBSP法により求められる逆極点図の例を示す。逆極点図は多結晶体の優先配向を表示する際によく用いられるもので、試料のある特定の面(ここでは膜表面)が、どの格子面に一致しているかを集合的に表示したものである。

【0060】

40

図23(A)の扇形状の枠は一般に標準三角形と呼ばれるもので、この中に立方晶系における全ての指数が含まれている。またこの図中における長さは、結晶方位における角度に対応している。たとえば{001}と{101}の間は45度、{101}と{111}の間は35.26度、{111}と{001}の間は54.74度である。また、白抜きの点線は{101}からのずれ角5度及び10度の範囲を示している。

【0061】

図23(A)は、マッピングにおける全測定点(この例では11655点)を標準三角形内にプロットしたものである。{101}付近で点の密度が濃くなっていることがわかる。図23(B)は、このような点の集中度を等高線表示したものである。ここで数値は各結晶粒が完全に無秩序な配向だと仮定した場合、すなわち標準三角形内に点を偏りなく分布

50

させた場合に対する倍率を示しており無次元数である。

【 0 0 6 2 】

このように特定の指数（ここでは{ 1 0 1 }）に優先配向している事がわかった場合、その指数近傍にどの程度の結晶粒が集まっているか、その割合を数値化することで、優先配向の度合いをよりイメージしやすくなる。例えば図 2 3（A）に例示した逆極点図において{ 1 0 1 }からのずれ角 5 度及び 1 0 度の範囲（図中に白点線で示す）に存在する点数の全体に対する割合を配向率として次式により求めて示すことができる。

【 0 0 6 3 】

【数 3】

$$\text{配向比率} = \frac{\text{配向率} = \frac{\text{格子面と膜表面がなす角が許容値以内の測定点の数}}{\text{測定点の全数}}}{\text{測定点の全数}}$$

10

【 0 0 6 4 】

この割合は、次のように説明することもできる。図 2 3（A）のように{ 1 0 1 }付近に分布が集中している場合、実際の膜においては各結晶粒の< 1 0 1 >方位は基板に概略垂直であるが、その周りにやや揺らぎを持って並んでいることが予想される。この揺らぎの角に許容値を 5 度、1 0 度と設け、それより小さいものの割合を数値で示してゆく。以上に説明したように許容ずれ角を 5 度及び 1 0 度と定め、それを満たす結晶粒の割合を表示してゆくことにより配向率を求めることができる。

20

【 0 0 6 5 】

図 2 1 は石英基板上にプラズマ C V D 法で作製した 5 4 n m の非晶質シリコン膜を 6 0 0 にて 2 0 時間の加熱処理により結晶化して得られた結晶質シリコン膜の逆極点図を示している。この試料では{ 1 1 1 }面に強く配向していることがわかる。また、非晶質シリコン膜にニッケルを添加して 5 5 0 にて 4 時間の熱処理により得られた結晶質半導体膜の逆極点図を図 2 2 に示すが、この場合は{ 1 0 1 }面の配向率が 1 2 % であり、その他に{ 0 0 1 }と{ 1 1 1 }の間にある{ 3 1 1 }面に配向している。

【 0 0 6 6 】

図 1 7 は表 1 における S J 2 の条件で作製した非晶質シリコン膜を用い、添加する酢酸ニッケルを含有する水溶液のニッケル濃度を 0 . 1 ~ 3 0 p p m の範囲で変化させて作製した結晶質半導体膜の逆極点図を示している。結晶化は、5 8 0 にて 4 時間の加熱処理を行ったものである。結晶の配向率は{ 1 0 1 }に強く配向して、その他に{ 0 0 1 }と{ 1 1 1 }の間にある{ 3 1 1 }面に配向している傾向が見られる。{ 1 0 1 }の配向率はニッケルの濃度依存性が見られ、低濃度になるに従い配向率が高くなっている。表 2 は図 1 7 の逆極点図より、{ 1 0 1 }配向率のニッケル水溶液濃度をまとめた結果である。図 1 8 は{ 1 0 1 }配向率のニッケル濃度依存性を示すグラフであり、G e H 4 の添加量が 5 S C C M と 1 0 S C C M である場合を示している。配向率は# S G N 1 0 の場合にニッケル濃度と強い相関を示し、0 . 1 p p m のニッケル水溶液濃度において 6 1 % の配向率が得られている。この結果を表 2 に示す。また、参照データとして示す図 2 2 は、G e H 4 を添加しない S J 0 の条件で作製した結晶質半導体膜の逆極点図であり、{ 1 0 1 }

30

40

【 0 0 6 7 】

【表 2】

	Ni水溶液濃度 (ppm)					
	0.1	0.3	1	3	10	30
{101}配向率 (%)	61	60	53	44	30	19

50

【 0 0 6 8 】

表 3 は逆極点図を基にして、各種試料について $\{101\}$ 、 $\{001\}$ 、 $\{111\}$ 、 $\{113\}$ の配向率を、各格子面が膜表面となす角度が 5 度以内、及び 10 度以内の範囲にある割合を求めた結果を示している。表 3 において HPS はニッケルなどを用いないで結晶化させた結晶質半導体膜の配向率であり、 $\{113\}$ と $\{111\}$ の配向率が高く、それぞれ 18 % (10 度以内)、12 % (10 度以内) となっている。また、SJ0 は $\{101\}$ と $\{113\}$ の配向率が高くなっている。 $\{113\}$ は対称性の立場から等価な格子面の数が他と比較して最も多く、ランダムに配向する多結晶体では発生する確率がその分高くなる。

【 0 0 6 9 】

【表 3】

単位%

試料	{101}		{001}		{111}		{113}	
	10°	5°	10°	5°	10°	5°	10°	5°
SJ3	19	1	8	2	7	3	19	5
SJ2	31	14	1	0	3	1	10	3
SJ1	20	6	1	0	3	0	12	3
SJ0	12	3	1	0	7	2	15	3
HPS	4	1	10	3	12	6	18	4

【 0 0 7 0 】

一方、ゲルマニウムを添加した SJ1 ~ 3 においても、試料内の比較において傾向が見られ、膜中に含有するゲルマニウム濃度により結晶の配向が変化することを示している。SJ1、2 で特に注目される傾向は、他の格子面に対して $\{101\}$ 格子面の配向が強く、SJ2 ではずれ角 10 度以内が 31 %、5 度以内でも 14 % となっている。また、SJ1 ではずれ角 10 度以内が 20 %、5 度以内で 6 % となっている。このような $\{101\}$ 格子面に対する高い配向率はゲルマニウムを添加しない他の試料では達成されない新規な効果が得られている。

【 0 0 7 1 】

しかし、SJ3 において、膜中に含有するゲルマニウムの含有量が 11 原子%に増加すると $\{101\}$ 格子面の配向率は低下してしまうことが示されている。また、SJ1 において 1.5 原子%に低下すると配向率が 20 % 低下している。従って、この結果が意味するところは、 $\{101\}$ の配向率を高めるためには非晶質シリコン膜中に含有させるゲルマニウムの濃度には適した範囲があり、その濃度範囲は 0.1 原子%から 10 原子%、好ましくは 1 ~ 5 原子%程度であることがわかる。

【 0 0 7 2 】

勿論、このような $\{101\}$ 格子面に対して高い配向性を示す結晶質半導体膜は、添加するゲルマニウムの濃度を 0.1 ~ 10 原子%の範囲で添加するだけでなく、膜中に含まれる酸素、窒素、炭素の元素の濃度を $1 \times 10^{19} / \text{cm}^3$ 未満にすること、及び膜厚を 20 ~ 100 nm の範囲として、基板表面と平行な方向の成長が支配的となるようにすることの相乗効果により達成される。

【 0 0 7 3 】

さらに、このような結晶質半導体膜の構造を X 線回折から評価した。X 線回折法では、回折角 2θ をスキャンしながら回折強度の測定を行う。このとき強度がピークとなった 2θ の測定からブラッグの式 ($2d \sin \theta = n\lambda$ 、 λ は X 線の波長) 格子面間隔 d を求めることができる。ここで 2θ スキャンを遅くしてピーク位置を精密に求めると、格子に加わっている歪についての情報も得ることができる。

【 0 0 7 4 】

測定は、表 3 の S J 0 で示される結晶質シリコン膜、及びゲルマニウムを含む結晶質シリコン膜について測定を行い、 d 値を比較した。両者とも石英基板を使用した。膜厚は 54 nm、酢酸ニッケルの添加量 10 ppm の水溶液、結晶化 500 にて 1 時間と 580 にて 8 時間の加熱処理で作製したものである。測定は膜に平行な格子面のほか、図 19 示すように試料にあり角を持たせることにより、膜から 60 度の角を持った格子面についても行った。この様子を模式的に図 20 に示す。また、2 の大きい回折を用いたほうが測定精度は向上する。この 2 つの試料で配向の違いにより測定できる回折が異なっていたが、それぞれについて予備測定により 2 の最も大きい回折を調べ、それらについて本測定を行った。本測定に用いた回折は、ゲルマニウムを含む結晶質シリコン膜（試料 A）では (440)、結晶質シリコン膜（試料 B）では (220) である。

10

【0075】

あり角を持たせた場合、2 の値には装置の X 線光学系に特有の系統的なずれが生じる。このずれはわずかであるが、今回のような精密な測定ではその影響が無視できなくなるため、あらかじめ標準試料（無配向のタングステン粉末）を用いてあり角 0 度、60 度で 2 の値の測定を行い、そのときのずれ量を用いて補正を行った。標準試料の測定結果を表 4 に示す。ここでは多結晶試料の本測定における指数と 2 が近い回折を選んでいる。即ち、試料 A では (440) 回折 ($2 = 106$ 度付近) を測定したので、タングステンの (310) 回折 ($2 = 100.628$ 度) で補正を行った。一方、試料 B では (220) 回折 ($2 = 47$ 度付近) を測定したので、タングステンの (110) 回折 ($2 = 40.2444$ 度) で補正を行った。

20

【0076】

【表 4】

測定指数	Psi[°]	2 θ [°]	$\Delta 2\theta$ [°]
310	0	100.628	-0.008
	60	100.62	
110	0	40.2444	0.0254
	60	40.2698	

【0077】

試料 A と試料 B の測定結果を表 5 に示す。あり角 Psi で比較すると、どちらの試料も 0 度に比べ 60 度の場合のほうが d 値は大きく、従って格子が膜に水平方向に伸びた歪を有していることがわかる。格子定数 a に換算して試料間の比較を行うと、試料 A では両者の差は 0.00164 nm であるのに対して、試料 B では 0.00272 nm と、より大きい値になっている。従って非晶質半導体膜の形成時にゲルマニウムを含ませることで、結晶化後の膜の歪を緩和させることができるということが出来る。

30

【0078】

【表 5】

試料	測定指数	Psi[°]	2 θ [°]	2 θ [°] (補正後)	d [nm]	a [nm]	Δa [nm]
A	440	0	106.9092		0.096093	0.54359	0.00164
		60	106.4369	106.4449	0.096384	0.54523	
B	220	0	47.4447		0.191894	0.54276	0.00272
		60	47.2188	47.1934	0.192857	0.54548	

40

【0079】

このような {110} 格子面の配向率の高い結晶質半導体膜は TFT のチャネル形成領域、光起電力素子の光電変換層など素子の特性を決定付けるチャネル形成領域に好適に用いることができる。

【0080】

【実施例】

50

[実施例 1]

図 1 で説明する結晶質半導体膜の作製方法は、ゲルマニウムを含む非晶シリコン膜の全面にシリコンの結晶化を助長する金属元素を添加して結晶化を行う方法である。まず、図 1 (A) において、基板 101 はコーニング社の #1773 ガラス基板に代表されるガラス基板を用いる。基板 101 の表面には、ブロッキング層 102 としてプラズマ CVD 法で SiH_4 と N_2O を用い酸化窒化シリコン膜を 100 nm の厚さに形成する。ブロッキング層 102 はガラス基板に含まれるアルカリ金属がこの上層に形成する半導体膜中に拡散しないために設ける。

【0081】

シリコンとゲルマニウムから成る非晶質半導体膜 103 はプラズマ CVD 法により作製し、 SiH_4 と H_2 で 10% に希釈された GeH_4 ガスを反応室に導入し、グロー放電分解して基板 101 上に堆積させる。その詳細な条件は表 1 に従うが、ここで採用される条件は S J 1 または S J 2 の条件、或いはその中間的な条件である。このシリコンとゲルマニウムから成る非晶質半導体膜 103 の厚さは 50 nm の厚さで形成する。シリコンとゲルマニウムから成る非晶質半導体膜 103 の酸素、窒素、炭素などの不純物を極力低減するために、 SiH_4 は純度 99.999% 以上のものを、 GeH_4 は純度 99.99% 以上のガスを用いる。また、プラズマ CVD 装置の仕様としては、反応室の容積 13 L の反応室に対し、一段目に排気速度 300 L/秒の複合分子ポンプ、二段目に排気速度 40 m³/hr のドライポンプを設け、排気系側から有機物の蒸気が逆拡散してくるのを防ぐと共に、反応室の到達真空度を高め、非晶質半導体膜の形成時に不純物元素が膜中に取り込まれることを極力防いでいる。

【0082】

そして図 1 (B) で示すように、重量換算で 10 ppm のニッケルを含む酢酸ニッケル塩溶液をスピナーで塗布してニッケル含有層 104 を形成する。この場合、当該溶液の馴染みをよくするために、シリコンとゲルマニウムから成る非晶質半導体膜 103 の表面処理として、オゾン含有水溶液で極薄い酸化膜を形成し、その酸化膜をフッ酸と過酸化水素水の混合液でエッチングして清浄な表面を形成した後、再度オゾン含有水溶液で処理して極薄い酸化膜を形成しておく。シリコンの表面は本来疎水性なので、このように酸化膜を形成しておくことにより酢酸ニッケル塩溶液を均一に塗布することができる。

【0083】

次に、500℃にて1時間の加熱処理を行い、シリコンとゲルマニウムから成る非晶質半導体膜中の水素を放出させる。そして、550℃にて4時間に加熱処理を行い結晶化を行う。こうして、図 1 (C) に示す結晶質半導体膜 105 が形成される。

【0084】

図 25 は加熱処理の途中で抜き取った試料の電子顕微鏡写真であり、結晶化の過程で NiSi_x が非晶質半導体中を移動し、その後に結晶質半導体が形成されている様子を示している。

【0085】

また、図 25 に示す *1 ~ *6 の点においてエネルギー分散型 X 線分光分析 (EDX: Energy Dispersion X-ray Spectroscopy) で組成を調べた。その結果を表 6 に示す。非晶質半導体 (*1) にはシリコンとゲルマニウムの存在が確認され、また、 NiSi_x の前後の非晶質半導体 (*2、*4) においてはシリコンとゲルマニウムの他にニッケルの存在が確認されている。しかし、 NiSi_x 中 (*3) にはシリコンとニッケルのみでゲルマニウムが存在していない。 NiSi_x の後ろの結晶質半導体 (*5) においては、シリコンとゲルマニウムのみが観測され、結晶質半導体と非晶質半導体の境界領域 (*6) においても同様な組成となっている。この結果は、上述の結晶化のモデルを裏付けている。

【0086】

【表 6】

測定点	検出元素		
point 1	Si	Ge	
point 2	Si	Ge	Ni
point 3	Si		Ni
point 4	Si	Ge	Ni
point 5	Si	Ge	
point 6	Si	Ge	

【 0 0 8 7 】

10

さらに結晶化率（膜の全体積における結晶成分の割合）を高め、結晶粒内に残される欠陥を補修するために、結晶質半導体膜 2 0 5 に対してレーザー光 2 0 6 を照射するレーザー処理を行う。レーザーは波長 3 0 8 n m にて 3 0 H z で発振するエキシマレーザー光を用いる。当該レーザー光は光学系にて 1 0 0 ~ 3 0 0 m J / c m² に集光し、9 0 ~ 9 5 % のオーバーラップ率をもって半導体膜を溶融させることなくレーザー処理を行う。こうして図 1 (D) に示すシリコンとゲルマニウムから成る結晶質半導体膜 1 0 7 を得ることができる。

【 0 0 8 8 】

[実施例 2]

非晶質半導体膜の結晶化を助長する元素を選択的に形成する方法を図 2 を用いて説明する。図 2 (A) において、基板 1 2 0 は前述のガラス基板または石英基板を採用する。ガラス基板を用いる場合には、実施例 1 と同様にブロッキング層を設ける。

20

【 0 0 8 9 】

シリコンとゲルマニウムから成る非晶質半導体 1 2 1 は、は実施例 1 と同様にプラズマ C V D 法で形成しても良いし、イオン注入法またはイオンドープ法によりゲルマニウムを導入しても良い。また、減圧 C V D 法で、S i₂H₆と G e H₄を 4 5 0 ~ 5 0 0 の温度で分解して形成する方法も採用可能である。

【 0 0 9 0 】

シリコンとゲルマニウムから成る非晶質半導体 1 2 1 上に 1 5 0 n m の厚さの酸化シリコン膜 1 2 2 を形成する。酸化シリコン膜の作製方法は限定されないが、例えば、オルトケイ酸テトラエチル (Tetraethyl Ortho Silicate : T E O S) と O₂ とを混合し、反応圧力 4 0 P a 、基板温度 3 0 0 ~ 4 0 0 とし、高周波 (1 3 . 5 6 M H z) 電力密度 0 . 5 ~ 0 . 8 W / c m² で放電させ形成する。

30

【 0 0 9 1 】

次に、酸化シリコン膜 1 2 2 に開孔部 1 2 3 を形成し、重量換算で 1 0 p p m のニッケルを含む酢酸ニッケル塩溶液を塗布する。これにより、ニッケル含有層 1 2 4 が形成され、ニッケル含有層 1 2 4 は開孔部 1 2 3 の底部のみでゲルマニウムを含む非晶質シリコン膜 1 2 1 と接触する。

【 0 0 9 2 】

図 2 (B) で示す結晶化は、加熱処理の温度 5 0 0 ~ 6 5 0 で 4 ~ 2 4 時間、例えば 5 7 0 にて 1 4 時間の熱処理を行う。この場合、結晶化はニッケルが接した非晶質シリコン膜の部分が最初に結晶化し、そこから基板の表面と平行な方向に結晶化が進行する。こうして形成された結晶質シリコン膜 1 2 5 は棒状または針状の結晶が集合して成り、その各々の結晶は巨視的に見ればある特定の方向性をもって成長している。その後、酸化シリコン膜 2 2 2 を除去すれば結晶質シリコン膜 2 2 5 を得ることができる (図 2 (C)) 。

40

【 0 0 9 3 】

[実施例 3]

実施例 1 、 2 で説明する方法に従い作製される結晶質シリコン膜には結晶化において利用したニッケルに代表される元素が残存している。それは膜中において一様に分布していな

50

いにしろ、平均的な濃度とすれば、 $1 \times 10^{19} / \text{cm}^3$ を越える濃度で残存している。勿論、このような状態でもTFTをはじめ各種半導体装置のチャネル形成領域に用いることが可能であるが、より好ましくは、ゲッタリングにより当該元素を除去することが望ましい。

【0094】

本実施例はゲッタリング方法の一例を図3を用いて説明する。図3(A)において、基板130は実施例1のガラス基板、或いは石英基板が採用される。ガラス基板を用いる場合には、実施例1と同様にブロッキング層を設ける。また、結晶質半導体膜131は実施例1または2のいずれの方法で作製されたものであっても同様に適用される。結晶質半導体膜131の表面には、マスク用の酸化シリコン膜132が150nmの厚さに形成され、開孔部133が設けられ結晶質半導体膜が露出した領域が設けられている。実施例2に従う場合には、図2(A)で示す酸化シリコン膜122をそのまま利用可能であり、図2(B)の工程の後からそのまま本実施例の工程に移行することもできる。そして、イオンドーピング法によりリンを添加して、 $1 \times 10^{19} \sim 1 \times 10^{22} / \text{cm}^3$ の濃度のリン添加領域135を形成する。

10

【0095】

そして、図3(B)に示すように、窒素雰囲気中で550～800℃、5～24時間、例えば600℃にて12時間の熱処理を行うと、リン添加領域135がゲッタリングサイトとして働き、結晶質シリコン膜131に残存していた触媒元素はリン添加領域135に偏析させることができる。

20

【0096】

その後、図3(C)で示すようにマスク用の酸化シリコン膜132と、リンが添加領域135とをエッチングして除去することにより、結晶化の工程で使用した金属元素の濃度が $1 \times 10^{17} / \text{cm}^3$ 未満にまで低減された結晶質半導体膜136を得ることができる。

【0097】

[実施例4]

次に、このようなシリコンとゲルマニウムを成分とする結晶質半導体膜を用いて、TFTを作製する例を示す。図5は本実施例の作製工程を説明する図である。

【0098】

図5(A)において、基板210上にシリコンとゲルマニウムを成分とする結晶質半導体膜212を形成するが、この結晶質半導体膜212は、上記実施例1～3で示す工程により作製される何れかのものが採用される。TFTを作製するに当たっては、素子分離のため所定の大きさにエッチングし、島状に分割しておく。基板210がガラス基板である場合には、ブロッキング層211を設ける。

30

【0099】

絶縁膜213はTFTにおいてゲート絶縁膜として利用されるものであり30～200nmの厚さで形成する。この絶縁膜213はプラズマCVD法により SiH_4 と N_2O とから作製される酸化窒化シリコン膜、或いは TEOS と N_2O とから作製される酸化窒化シリコン膜などで形成する。本実施例では前者を選択し、70nmの厚さに形成する。

【0100】

絶縁膜213上には、タンタル、タングステン、チタン、アルミニウム、モリブデンから選ばれた一種または複数種の元素を成分とする導電性材料でゲート電極214を形成する。

40

【0101】

次に、図5(B)で示すように、TFTのソース及びドレイン領域を形成する一導電型の不純物領域216を形成する。この不純物領域216はイオンドーピング法により形成し、nチャネル型TFTであればリン、砒素に代表される周期律表第15族の元素、pチャネル型TFTであればボロンに代表される周期律表第13族の元素を添加する。

【0102】

その後、プラズマCVD法により作製される窒化シリコン膜、酸化窒化シリコン膜によ

50

り第1の層間絶縁膜217を形成する。第1の層間絶縁膜217はプラズマCVD法で200～300の基板温度で形成し、その後、窒素雰囲気中350～450、好ましくは410の温度で加熱処理を行う。この温度で第1の層間絶縁膜中の水素を放出させ、その後250～350にて0.1～1時間程度保持する加熱処理を行い、結晶質半導体膜の水素化を行う。このような二段階の加熱処理により結晶質半導体膜の水素化を行うことで、特に350以上の温度では水素化しにくいゲルマニウムのダングリングボンド(未結合種)を水素化し、補償することができる。さらに、ソース及びドレイン電極218を形成しTFTを得ることができる。

【0103】

尚、ここではTFTをシングルゲートの構造で示したが、勿論、複数のゲート電極を設けたマルチゲート構造を採用することもできる。

【0104】

本発明で得られるシリコンとゲルマニウムを成分とする結晶質半導体膜は、{101}の配向率が高く、形成されるチャネル形成領域はゲート絶縁膜との界面特性が良好である。また、結晶粒界及び結晶粒内の欠陥密度が低く、高い電界効果移動度を得ることができる。ここでは、TFTをシングルドレインの構造で説明したが、低濃度ドレイン(LDD)構造や、LDDがゲート電極とオーバーラップした構造のTFTを形成することもできる。本発明で作製されるTFTは、アクティブマトリクス型の液晶表示装置やEL表示装置を作製するためのTFTとて、また従来の半導体基板にて作製されるLSIに代わる薄膜集積回路を実現するTFTとして用いることができる。

【0105】

[実施例5]

図4は本発明の結晶質半導体膜を用いて作製される逆スタガ型のTFTの断面図である。逆スタガ型TFTは、ガラスまたは石英などの基板201上にゲート電極260、261が形成されており、シリコンゲルマニウムを成分とする結晶質半導体膜263、264は、ゲート絶縁膜262上に形成されている。結晶質半導体膜263、264は実施例1～3の方法により作製されるいずれの結晶質半導体膜であっても適用可能である。

【0106】

nチャネル型TFT280は結晶質半導体膜263を用いて作製され、チャネル形成領域273とn型不純物(ドナー)をドーピングして作製されるLDD領域274及びソースまたはドレイン領域275が形成されている。pチャネル型TFT281は結晶質半導体膜264を用いて作製され、チャネル形成領域276とp型不純物(アクセプタ)をドーピングして作製されるソースまたはドレイン領域277が形成されている。

【0107】

チャネル形成領域273、276上にはチャネル保護膜265、266が形成され、第1の層間絶縁膜267、第2の層間絶縁膜268を介してソースまたはドレイン電極269～272が形成されている。水素化処理は、第1の層間絶縁膜267を窒化シリコン膜または酸化窒化シリコン膜で形成し、その後、窒素雰囲気中350～450、好ましくは410の温度で加熱処理を行う。この温度で第1の層間絶縁膜中の水素を放出させ、その後250～350にて0.1～1時間程度保持する加熱処理を行い、結晶質半導体膜の水素化を行うことができる。

【0108】

このような逆スタガ型のTFTを用いても、アクティブマトリクス型の液晶表示装置やEL表示装置の駆動回路を形成することができる。それ以外にも、このようなnチャネル型TFTまたはpチャネル型TFTは、画素部を形成するトランジスタに応用することができる。尚、ここではTFTをシングルゲートの構造で示したが、勿論、複数のゲート電極を設けたマルチゲート構造を採用することもできる。このようなTFTは、従来の半導体基板にて作製されるLSIに代わる薄膜集積回路を実現するTFTとして用いることができる。

【0109】

10

20

30

40

50

[実施例 6]

本実施例は、 n チャネル型 T F T と p チャネル型 T F T とを相補的に組み合わせた C M O S 型の T F T を作製する一例について図 6 を用いて説明する。図 6 (A) において、基板 3 0 1 上にゲルマニウムを含有する結晶質シリコン膜を形成する。ゲルマニウムを含有する結晶質シリコン膜は実施例 1 ~ 3 で示す方法により作製されるいずれのものを適用しても良い。T F T を作製するに当たっては、素子分離のため所定の大きさにエッチングし、島状に分割して半導体層 3 3 1 ~ 3 3 3 を形成する。基板 3 0 1 がガラス基板である場合には、ブロッキング層 3 0 2 を設ける。

【 0 1 1 0 】

ブロッキング層 3 0 2 としてプラズマ C V D 法で $S i H_4$ と $N_2 O$ を用い酸化窒化シリコン膜を 5 0 ~ 2 0 0 n m の厚さに形成する。その他の形態として、プラズマ C V D 法で $S i H_4$ と $N H_3$ と $N_2 O$ から作製される酸化窒化シリコン膜を 5 0 n m、 $S i H_4$ と $N_2 O$ から作製される酸化窒化シリコン膜を 1 0 0 n m 積層させた 2 層構造や、或いは、窒化シリコン膜と T E O S (Tetraethyl Ortho Silicate) を用いて作製される酸化シリコン膜を積層させた 2 層構造としても良い。

【 0 1 1 1 】

ブロッキング層 3 0 2 及びその上に形成する非晶質半導体膜はいずれもプラズマ C V D 法で形成することが可能であり、これらの層を連続して、シングルチャンバー方式の C V D 装置において同一反応室中で、或いは、マルチチャンバー方式の C V D 装置において各反応室間を移動させながら連続して形成することができる。いずれにしても、大気解放せずに成膜することでブロッキング層と非晶質半導体膜の界面を清浄にしておくことができる。

【 0 1 1 2 】

絶縁膜 3 3 4 はゲート絶縁膜として利用するものであり、プラズマ C V D 法またはスパッタ法を用い、膜厚を 4 0 ~ 1 5 0 n m の厚さで形成する。本実施例では、7 0 n m の厚さで酸化窒化シリコン膜を用いて形成する。特に、 $S i H_4$ と $N_2 O$ に O_2 を添加させて作製する酸化窒化シリコン膜は膜中の固定電荷密度を低減させることが可能となり、ゲート絶縁膜として好ましい材料である。勿論、ゲート絶縁膜はこのような酸化窒化シリコン膜に限定されるものでなく、酸化シリコン膜や酸化タンタル膜などの絶縁膜を単層または積層構造として用いても良い。

【 0 1 1 3 】

そして、絶縁膜 3 3 4 上にゲート電極を形成するための第 1 導電膜 3 3 5 と第 2 導電膜 3 3 6 とを形成する。本実施例では、第 1 導電膜 3 3 5 を窒化タンタルまたはチタンで 5 0 ~ 1 0 0 n m の厚さに形成し、第 2 導電膜 3 3 6 をタングステンで 1 0 0 ~ 3 0 0 n m の厚さに形成する。これらの材料は、窒素雰囲気中における 4 0 0 ~ 6 0 0 の熱処理でも安定であり、抵抗率が著しく増大することがない。

【 0 1 1 4 】

次に図 6 (B) に示すように、レジストによるマスク 3 3 7 を形成し、ゲート電極を形成するための第 1 のエッチング処理を行う。エッチング方法に限定はないが、好適には I C P (Inductively Coupled Plasma : 誘導結合型プラズマ) エッチング法を用いる。エッチング用ガスに $C F_4$ と $C l_2$ を混合し、0 . 5 ~ 2 P a、好ましくは 1 P a の圧力でコイル型の電極に 5 0 0 W の R F (1 3 . 5 6 M H z) 電力を投入してプラズマを生成して行う。基板側 (試料ステージ) にも 1 0 0 W の R F (1 3 . 5 6 M H z) 電力を投入し、実質的に負の自己バイアス電圧を印加する。 $C F_4$ と $C l_2$ を混合した場合にはタングステン膜、窒化タンタル膜及びチタン膜の場合でも、それぞれ同程度の速度でエッチングすることができる。

【 0 1 1 5 】

上記エッチング条件では、レジストによるマスクの形状と、基板側に印加するバイアス電圧の効果により端部をテーパ形状とすることができる。テーパ部の角度は 1 5 ~ 4 5 ° となるようにする。また、ゲート絶縁膜上に残渣を残すことなくエッチングするために

は、10～20%程度の割合でエッチング時間を増加させると良い。W膜に対する酸化窒化シリコン膜の選択比は2～4（代表的には3）であるので、オーバーエッチング処理により、酸化窒化シリコン膜が露出した面は20～50nm程度エッチングされる。こうして、第1のエッチング処理により第1導電膜と第2導電膜から成る第1形状の導電層338～340（第1の導電層338a～340aと第2導電層338b～340b）を形成する。341はゲート絶縁膜であり、第1の形状の導電層で覆われない領域は20～50nm程度エッチングされ薄くなる。

【0116】

さらに図6（C）に示すように第2のエッチング処理を行う。エッチングはICPEエッチング法を用い、エッチングガスに CF_4 と Cl_2 と O_2 を混合して、1Paの圧力でコイル型の電極に500WのRF電力（13.56MHz）を供給してプラズマを生成する。基板側（試料ステージ）には50WのRF（13.56MHz）電力を投入し、第1のエッチング処理に比べ低い自己バイアス電圧を印加する。このような条件によりタンゲステン膜を異方性エッチングし、第1の導電層である窒化タンタル膜またはチタン膜を残存させるようにする。こうして、第2形状の導電層342～344（第1の導電膜342a～344aと第2の導電膜342b～344b）を形成する。345はゲート絶縁膜であり、第2の形状の導電層342～344で覆われない領域はさらに20～50nm程度エッチングされて膜厚が薄くなる。

【0117】

そして、第1のドーピング処理を行う。本ドーピング処理では、nチャネル型TFETのLDD領域を形成するためにn型の不純物（ドナー）をドーピングする。その方法はイオンドーブ法若しくはイオン注入法で行う。例えば、イオンドーブ法を用い、加速電圧を70～120keVとし、 $1 \times 10^{13} / cm^2$ のドーズ量で行い、第1の不純物領域を形成する。ドーピングは、第2の導電膜342b～344bを不純物元素に対するマスクとして用い、第1の導電膜342a～344aの下側の領域に不純物元素が添加されるようにドーピングする。こうして、第1の導電膜342a～344aと一部が重なる第1の不純物領域346～348が形成される。第1の不純物領域は $1 \times 10^{17} \sim 1 \times 10^{19} / cm^3$ の範囲の濃度で形成する。

【0118】

次に、図6（D）に示すように、レジストでマスク349～351を形成し、第2のドーピング処理を行いう。第2のドーピング処理は、nチャネル型TFETのソースまたはドレイン領域を形成するためにn型の不純物（ドナー）をドーピングする。イオンドーブ法の条件はドーズ量を $1 \times 10^{13} \sim 5 \times 10^{14} / cm^2$ として行う。n型の不純物元素として15族に属する元素、典型的にはリン（P）または砒素（As）を用いる。レジストでマスク349～351は個々にその形状を最適化することが可能であり、第2形状の導電層の外側まで覆う形状のものとして、先に形成した第1の不純物領域と重なるようにすることでLDD領域を形成することができる。こうして、第2の不純物領域352～354を形成する。第2の不純物領域725～729におけるリン（P）濃度は $1 \times 10^{20} \sim 1 \times 10^{21} / cm^3$ の範囲となるようにする。

【0119】

そして、図6（E）に示すように、レジストによるマスク355を形成し、pチャネル型TFETを形成する島状半導体層331にp型の不純物（アクセプタ）をドーピングする。典型的にはボロン（B）を用いる。第3の不純物領域356、357の不純物濃度は $2 \times 10^{20} \sim 2 \times 10^{21} / cm^3$ となるようにし、含有するリン濃度の1.5～3倍のボロンを添加して導電型を反転させる。

【0120】

以上までの工程でそれぞれの島状半導体層に不純物領域が形成される。第2形状の導電層342～344はゲート電極となる。その後、図6（F）に示すように、窒化シリコン膜または酸化窒化シリコン膜から成る保護絶縁膜358をプラズマCVD法で形成する。そして導電型の制御を目的としてそれぞれの島状半導体層に添加された不純物元素を活性化

10

20

30

40

50

する工程を行う。活性化はファーネスアニール炉を用いる熱アニール法で行うことが好ましい。その他に、レーザーアニール法、またはラピッドサーマルアニール法（RTA法）を適用することもできる。熱アニール法では酸素濃度が1ppm以下、好ましくは0.1ppm以下の窒素雰囲気中で400～700、代表的には400～600で行うものであり、本実施例では500で4時間の熱処理を行う。

【0121】

さらに、窒化シリコン膜359を形成し、350～450、好ましくは410の加熱処理を行う。この温度で第1の層間絶縁膜中の水素を放出させ、その後250～350にて0.1～1時間程度保持する加熱処理を行い、結晶質半導体膜の水素化を行う。このような二段階の加熱処理により結晶質半導体膜の水素化を行うことで、特に350以上の温度では水素化しにくいゲルマニウムのダングリングボンド（未結合種）を水素化し、補償することができる。

10

【0122】

層間絶縁膜360は、ポリイミド、アクリルなどの有機絶縁物材料で形成し表面を平坦化する。勿論、プラズマCVD法でTEOS（Tetraethyl Ortho Silicate）を用いて形成される酸化シリコン膜を適用しても良いが、平坦性を高める観点からは前記有機物材料を用いることが望ましい。

【0123】

次いで、コンタクトホールを形成し、アルミニウム（Al）、チタン（Ti）、タンタル（Ta）などを用いて、ソースまたはドレイン配線361～366を形成する。

20

【0124】

pチャネル型TFT370にはチャネル形成領域363、ソース領域またはドレイン領域として機能する第3の不純物領域356、357を有している。nチャネル型TFT371はチャネル形成領域368、第2形状の導電層343から成るゲート電極と重なる第1不純物領域362とソース領域またはドレイン領域として機能する第1不純物領域353を有している。nチャネル型TFT372はチャネル形成領域369、第2形状の導電層344から成るゲート電極と重なる第1不純物領域348a、ゲート電極の外側に形成される第1不純物領域348b、ソース領域またはドレイン領域として機能する第1不純物領域353を有している。第1不純物領域362、348aはゲート電極とオーバーラップするLDD領域であり、ドレイン端に形成される高電界領域を緩和してホットキャリア効果によるTFTに劣化を防ぐ上で効果がある。第1不純物領域348bはLDD領域であり、本実施例で示す工程では、オフ電流値を低減するために最適な寸法を設定することができる。

30

【0125】

以上の工程で、nチャネル型TFTとpチャネル型TFTとを相補的に組み合わせたCMOS型のTFTを得ることができる。本実施例で示す工程は、各TFTに要求される特性を考慮してLDDを設計し、同一基板内において作り分けることができる。このようなCMOS型のTFTは、アクティブマトリクス型の液晶表示装置やEL表示装置の駆動回路を形成することを可能とする。それ以外にも、このようなnチャネル型TFTまたはpチャネル型TFTは、画素部を形成するトランジスタに応用することができる。さらに、従来の半導体基板にて作製されるLSIに代わる薄膜集積回路を実現するTFTとして用いることができる。尚、ここではTFTをシングルゲートの構造で示したが、勿論、複数のゲート電極を設けたマルチゲート構造を採用することもできる。

40

【0126】

また、CMOS回路を組み合わせることで基本論理回路を構成した、さらに複雑なロジック回路（信号分割回路、D/Aコンバータ、オペアンプ、補正回路など）をも構成することができる。さらにはメモリやマイクロプロセッサをも形成することが可能である。

【0127】

[実施例7]

本実施例は、画素部と駆動回路が同一基板上に形成されたモノシリック型の液晶表示装置

50

の構成例を図 7、8 を用いて説明する。画素部におけるスイッチング用の T F T と駆動回路の n チャネル型及び p チャネル型の T F T は、いずれも本発明のゲルマニウムを含む結晶質シリコン膜を用いて活性領域を形成している。ゲルマニウムを含有する結晶質シリコン膜は実施例 1 ~ 3 で示す方法により作製されるいずれのものを適用することができる。

【 0 1 2 8 】

図 7 において、基板 4 0 1 は、好適にはバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板などを用いる。その他に石英基板を用いても良い。ガラス基板を用いる場合にはブロッキング層 4 0 2 が形成される。

【 0 1 2 9 】

画素部 4 4 5 におけるスイッチング用の画素 T F T 4 4 2 と駆動回路 4 4 4 の n チャネル型 T F T 4 4 1 及び p チャネル型 T F T 4 4 0 の構造に限定はないが、本実施例では実施例 6 により作製される T F T を用いて説明する。勿論、実施例 4 または実施例 5 の T F T を採用することも可能である。

【 0 1 3 0 】

駆動回路 4 4 4 には配線 4 0 8、4 1 7 及びソースまたはドレイン配線 4 1 8 ~ 4 2 1 が形成されている。また、画素部 4 4 5 においては、画素電極 4 2 4、ゲート配線 4 2 3、接続電極 4 2 2、ソース配線 4 0 9 が形成されている。

【 0 1 3 1 】

駆動回路 4 4 4 の p チャネル型 T F T 4 4 0 には、半導体層 4 0 3 にチャネル形成領域 4 2 6、ソース領域またはドレイン領域として機能する第 3 不純物領域 4 2 7 を有している。この p チャネル型 T F T 4 5 3 は実施例 6 の p チャネル型 T F T 3 7 0 と同様にして作製することができる。

【 0 1 3 2 】

n チャネル型 T F T 4 4 1 には、半導体層 4 0 4 にチャネル形成領域 4 2 8、第 2 形状の導電層 4 1 1 から成るゲート電極と重なる第 1 不純物領域 4 2 9 とソース領域またはドレイン領域として機能する第 2 不純物領域 4 3 0 を有している。この n チャネル型 T F T 4 4 1 は実施例 6 の n チャネル型 T F T 3 7 1 と同様にして作製することができる。

【 0 1 3 3 】

画素部の n チャネル型 T F T 4 4 2 には、半導体層 4 0 5 にチャネル形成領域 4 3 1、ゲート電極を形成する第 2 形状の導電層 4 1 2 と重なる第 1 不純物領域 4 3 2 a (G O L D 領域)、ゲート電極の外側に形成される第 1 不純物領域 4 3 2 b (L D D 領域) とソース領域またはドレイン領域として機能する第 2 不純物領域 4 3 3、4 3 4、4 3 5 を有している。この n チャネル型 T F T 4 4 2 は実施例 6 の n チャネル型 T F T 3 7 2 と同様にして作製することができる。また、保持容量 4 4 3 の一方の電極として機能する半導体層 4 0 6 は第 6 不純物領域 4 3 7、第 5 不純物領域 4 3 8 と不純物が添加されない領域 4 3 6 が形成されている。

【 0 1 3 4 】

画素部 4 4 5 においては、接続電極 4 2 2 によりソース配線 4 0 9 は、画素 T F T 4 4 2 のソースまたはドレイン領域 4 3 3 と電気的な接続が形成される。また、ゲート配線 4 2 3 は、ゲート電極として機能する第 3 形状の導電層 4 1 2 と電気的な接続が形成される。また、画素電極 4 2 4 は、画素 T F T 4 4 2 のソースまたはドレイン領域 4 3 5 及び保持容量 4 4 3 の一方の電極である半導体層 4 0 6 の不純物領域 4 3 8 と接続している。

【 0 1 3 5 】

図 7 における画素部 4 4 5 の断面図は、図 8 で示す A - A' 線に対応したものである。ゲート電極として機能する第 3 形状の導電層 4 1 2 は隣接する画素の保持容量の一方の電極を兼ね、画素電極 4 5 2 と接続する半導体層 4 5 3 と重なる部分で容量を形成している。また、ソース配線 4 0 7 と画素電極 4 2 4 及び隣接する画素電極 4 5 1 との配置関係は、画素電極 4 2 4、4 5 1 の端部をソース配線 4 0 7 上に設け、重なり部を形成することにより、迷光を遮り遮光性を高めている。

【 0 1 3 6 】

10

20

30

40

50

[実施例 8]

本実施例では実施例 7 で作製した各 T F T から、アクティブマトリクス型の液晶表示装置を作製する一例を示す。図 2 6 では透過型の液晶表示装置を作製するために、画素部 4 4 5 の層間絶縁膜上に透明導電膜で形成した画素電極 6 0 1 が形成されている。画素電極は画素の n チャネル型 T F T 4 4 2 に接続する補助電極 6 0 9、及び保持容量 4 4 3 の補助電極 6 1 0 と接続されている。これらの補助電極とゲート線 6 0 8、接続電極 6 0 7、駆動回路 4 4 4 の各 T F T のソースまたはドレイン配線 6 0 3 ~ 6 0 6、配線 6 0 2 は、フォトレジストまたは感光性ポリイミドまたは感光性アクリルなどからなる有機樹脂 6 1 1 ~ 6 1 9 をマスクとして、その下層に形成されている導電膜をエッチングして形成されている。

10

【 0 1 3 7 】

有機樹脂 6 1 1 ~ 6 1 9 は、配線を形成するための導電膜上に当該有機樹脂材料を全面に塗布し、光露光プロセスにより図 2 7 に示すようにパターン形成されている。その後、オフセット印刷により 5 ~ 2 0 m P a ・ の粘度のポリイミド樹脂層を形成し、2 0 0 ° にて焼成して配向膜を形成している。オフセット印刷により塗布したポリイミド樹脂は、焼成の段階で有機樹脂 6 1 1 ~ 6 1 9 とその下層の配線または電極の段差部にうまく回り込み、その端部を覆うことができる。

その後、液晶を配向させるためラビングを行う。

【 0 1 3 8 】

対向側の基板 6 2 1 には透明導電膜で形成する対向電極 6 2 2 と配向膜 6 2 3 を形成し、画素部 4 4 5 及び駆動回路 4 4 4 が形成されている基板と対向基板 6 2 1 とをシール材 6 2 4 で貼り合わせる。シール材 6 2 4 にはフィラー（図示せず）が混入されていて、このフィラーとスペーサ（図示せず）によって均一な間隔を持って貼り合わされている。その後、両基板の間に液晶 6 2 5 を注入する。液晶材料には公知の液晶材料を用いれば良い。例えば、T N 液晶の他に、電場に対して透過率が連続的に変化する電気光学応答性を示す、無しきい値反強誘電性混合液晶を用いることもできる。この無しきい値反強誘電性混合液晶には、V 字型の電気光学応答特性を示すものもある。このようにして図 2 7 に示すアクティブマトリクス型の液晶表示装置が完成する。

20

【 0 1 3 9 】

[実施例 9]

本実施例は、上記実施例 4 ~ 6 で得られる T F T を用いて E L（エレクトロルミネセンス）表示装置を作製する一例を図 2 7 を用いて説明する。

30

【 0 1 4 0 】

同一の絶縁体上に画素部とそれを駆動する駆動回路を有した発光装置の例（但し封止前の状態）を図 2 7 に示す。なお、駆動回路には基本単位となる C M O S 回路を示し、画素部には一つの画素を示す。この C M O S 回路は実施例 6 に従えば得ることができる。

【 0 1 4 1 】

図 2 7 において、基板 7 0 0 は絶縁体であり、その上には n チャネル型 T F T 7 0 1、p チャネル型 T F T 7 0 2、p チャネル型 T F T からなるスイッチング T F T 7 0 3 および n チャネル型 T F T からなる電流制御 T F T 7 0 4 が形成されている。これらの T F T のチャンネル形成領域は、本発明に基づき作製される結晶質半導体膜で形成され、その具体的な作製方法は実施例 1 ~ 3 に示されている。

40

【 0 1 4 2 】

n チャネル型 T F T 7 0 1 および p チャネル型 T F T 7 0 2 は実施例 6 を参照すれば良いので省略する。また、スイッチング T F T 7 0 3 はソース領域およびドレイン領域の間に二つのチャンネル形成領域を有した構造（ダブルゲート構造）となっている。なお、本実施例はダブルゲート構造に限定されることなく、チャンネル形成領域が一つ形成されるシングルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。

【 0 1 4 3 】

また、電流制御 T F T 7 0 4 のドレイン領域 7 0 5 の上には第 2 層間絶縁膜 7 0 7 が設け

50

られる前に、第1層間絶縁膜706にコンタクトホールが設けられている。これは第2層間絶縁膜707にコンタクトホールを形成する際に、エッチング工程を簡単にするためである。第2層間絶縁膜707にはドレイン領域705に到達するようにコンタクトホールが形成され、ドレイン領域705に接続された画素電極708が設けられている。画素電極708はEL素子の陰極として機能する電極であり、周期表の1族もしくは2族に属する元素を含む導電膜を用いて形成されている。本実施例では、リチウムとアルミニウムとの化合物からなる導電膜を用いる。

【0144】

次に、713は画素電極708の端部を覆うように設けられた絶縁膜であり、本明細書中ではバンクと呼ぶ。バンク713は珪素を含む絶縁膜もしくは樹脂膜で形成すれば良い。樹脂膜を用いる場合、樹脂膜の比抵抗が $1 \times 10^6 \sim 1 \times 10^{12} \text{ m}$ (好ましくは $1 \times 10^8 \sim 1 \times 10^{10} \text{ m}$) となるようにカーボン粒子もしくは金属粒子を添加すると、成膜時の絶縁破壊を抑えることができる。

【0145】

また、EL素子709は画素電極(陰極)708、EL層711および陽極712からなる。陽極712は、仕事関数の大きい導電膜、代表的には酸化物導電膜が用いられる。酸化物導電膜としては、酸化インジウム、酸化スズ、酸化亜鉛もしくはそれらの化合物を用いれば良い。なお、本明細書中では発光層に対して正孔注入層、正孔輸送層、正孔阻止層、電子輸送層、電子注入層もしくは電子阻止層を組み合わせた積層体をEL層と定義する。

【0146】

尚、ここでは図示しないが陽極712を形成した後、EL素子709を完全に覆うようにしてパッシベーション膜を設けることは有効である。パッシベーション膜としては、炭素膜、窒化珪素膜もしくは窒化酸化珪素膜を含む絶縁膜からなり、該絶縁膜を単層もしくは組み合わせた積層で用いる。

【0147】

[実施例10]

本発明の半導体装置は、各種多様の電子機器の表示装置や各種集積回路、或いは、従来の集積回路に代わる回路用途に応用することができる。このような半導体装置には、携帯情報端末(電子手帳、モバイルコンピュータ、携帯電話等)、ビデオカメラ、スチルカメラ、パーソナルコンピュータ、テレビ、プロジェクター等が挙げられる。それらの一例を図28～図30に示す。

【0148】

図28(A)は携帯電話であり、表示用パネル2701、操作用パネル2702、接続部2703から成り、表示用パネル2701には液晶表示装置またはEL表示装置に代表される表示装置2704、音声出力部2705、アンテナ2709などが設けられている。操作パネル2702には操作キー2706、電源スイッチ2702、音声入力部27058などが設けられている。本発明は表示装置2904及びそれに付随する半導体集積回路を形成することができる。

【0149】

図28(B)はビデオカメラであり、本体9101、液晶表示装置またはEL表示装置に代表される表示装置9102、音声入力部9103、操作スイッチ9104、バッテリー9105、受像部9106から成っている。本発明は表示装置9102及びそれに付随する半導体集積回路に適用することができる。

【0150】

図28(C)はモバイルコンピュータ或いは携帯型情報端末であり、本体9201、カメラ部9202、受像部9203、操作スイッチ9204、液晶表示装置またはEL表示装置に代表される表示装置9205で構成されている。本発明は半導体装置は表示装置9205及びそれに付随する半導体集積回路に適用することができる。

【0151】

図28(D)はテレビ受像器であり、本体9401、スピーカ9402、液晶表示装置またはEL表示装置に代表される表示装置9403、受信装置9404、増幅装置9405等で構成される。本発明は表示装置9403及びそれに付随する半導体集積回路に適用することができる。

【0152】

図28(E)は携帯書籍であり、本体9501、液晶表示装置またはEL表示装置に代表される表示装置9502、9503、記憶媒体9504、操作スイッチ9505、アンテナ9506から構成されており、ミニディスク(MD)やDVDに記憶されたデータや、アンテナで受信したデータを表示するものである。本発明は表示装置9502、9503や、記憶媒体9504及びそれに付随する半導体集積回路に適用することができる。

10

【0153】

図29(A)はパーソナルコンピュータであり、本体9601、画像入力部9602、液晶表示装置またはEL表示装置に代表される表示装置9603、キーボード9604で構成される。本発明は表示装置9601や、内蔵する各種集積回路に適用することができる。

【0154】

図29(B)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレーヤーであり、本体9701、液晶表示装置またはEL表示装置に代表される表示装置9702、スピーカ部9703、記録媒体9704、操作スイッチ9705で構成される。なお、この装置は記録媒体としてDVD(Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示装置9702や、内蔵する各種集積回路に適用することができる。

20

【0155】

図29(C)はデジタルカメラであり、本体9801、液晶表示装置またはEL表示装置に代表される表示装置9802、接眼部9803、操作スイッチ9804、受像部(図示しない)で構成される。本発明は表示装置9802や、内蔵する各種集積回路に適用することができる。

【0156】

図30(A)はフロント型プロジェクターであり、投射装置3601、スクリーン3602で構成される。本発明は投射装置3601やその他の信号制御回路に適用することができる。

30

【0157】

図30(B)はリア型プロジェクターであり、本体3701、投射装置3702、ミラー3703、スクリーン3704で構成される。本発明は投射装置3702やその他の信号制御回路に適用することができる。

【0158】

尚、図30(C)は、図30(A)及び図30(B)中における投射装置3601、3702の構造の一例を示した図である。投射装置3601、3702は、光源光学系3801、ミラー3802、3804~3806、ダイクロイックミラー3803、プリズム3807、液晶表示装置3808、位相差板3809、投射光学系3810で構成される。投射光学系3810は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図30(C)中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

40

【0159】

また、図30(D)は、図30(C)中における光源光学系3801の構造の一例を示した図である。本実施例では、光源光学系3801は、リフレクター3811、光源3812、レンズアレイ3813、3814、偏光変換素子3815、集光レンズ3816で構成される。なお、図30(D)に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差

50

を調節するフィルム、I Rフィルム等の光学系を設けてもよい。

【0160】

ここでは図示しなかったが、本発明はその他にもナビゲーションシステムをはじめ冷蔵庫、洗濯機、電子レンジ、固定電話機、ファクシミリなどに組み込む表示装置としても適用することも可能である。このように本発明の適用範囲はきわめて広く、さまざまな製品に適用することができる。

【0161】

【発明の効果】

以上のとおり、本発明の結晶質半導体膜を用いて半導体装置の活性領域を形成することができる。特に、薄膜トランジスタのチャネル形成領域を形成するのに適している。このよ
10
うな結晶質半導体膜を用いたTFTは、アクティブマトリクス型の液晶表示装置やEL表示装置を作製するためのTFTとて、また従来の半導体基板にて作製されるLSIに代わる薄膜集積回路を実現するTFTとして用いることができる。

【図面の簡単な説明】

【図1】 本発明の結晶質半導体膜の作製方法を説明する図。

【図2】 本発明の結晶質半導体膜の作製方法を説明する図。

【図3】 本発明の結晶質半導体膜の作製方法を説明する図。

【図4】 本発明の結晶質半導体膜を用いた逆スタガ型のTFTの構造を説明する断面図。
。

【図5】 本発明の結晶質半導体膜を用いてTFTを作製する工程を説明する図。
20

【図6】 本発明の結晶質半導体膜を用いてCMOS構造のTFTを作製する工程を説明する図。

【図7】 本発明の結晶質半導体膜を用いた表示装置の構造を説明する断面図。

【図8】 画素部における画素構造の上面図。

【図9】 本発明に用いるプラズマCVD装置の構成を示す図。

【図10】 本発明に用いるプラズマCVD装置の反応室の構成を示す図。

【図11】 SIMSにより測定されたSiH₄、GeH₄、H₂ガスより作製された試料のC、N、O濃度を示すグラフ。

【図12】 SIMSにより測定された結晶質半導体膜中のGe濃度分布を示すグラフ。

【図13】 結晶核の隣接間距離を示す累積度数グラフ。
30

【図14】 GeH₄の流量と結晶核発生密度との関係を示すグラフ。

【図15】 パルスレーザー光を照射した結晶質半導体膜中におけるゲルマニウムの分布をSIMSにより求めたグラフ。

【図16】 結晶質半導体膜中のゲルマニウム濃度の分布を一方向凝固(Normal freezing)の式でフィッティングすることによって固液界面偏析係数を求めた図。

【図17】 EBSF法により求められる本発明の結晶質半導体膜の逆極点図。

【図18】 Ni水溶液濃度と{101}配向率の関係を示すグラフ。

【図19】 X線回折測定と試料あおり角を説明する図。

【図20】 試料あおり角と、回折に寄与する格子面を説明する図。

【図21】 石英基板上にプラズマCVD法で作製した54nmの非晶質シリコン膜を6
00 にて20時間の加熱処理により結晶化して得られた結晶質シリコン膜の逆極点図。
40

【図22】 非晶質シリコン膜にニッケルを添加して550 にて4時間の熱処理により得られた結晶質半導体膜の逆極点図。

【図23】 EBSF法で得られる逆極点図の一例(模式図)。

【図24】 NiSi_xを核とした結晶化のモデルを説明する図。

【図25】 NiSi_xを核とした結晶化の様子を示す電子顕微鏡写真。

【図26】 本発明の結晶質半導体膜を用いた液晶表示装置の構造を説明する断面図。

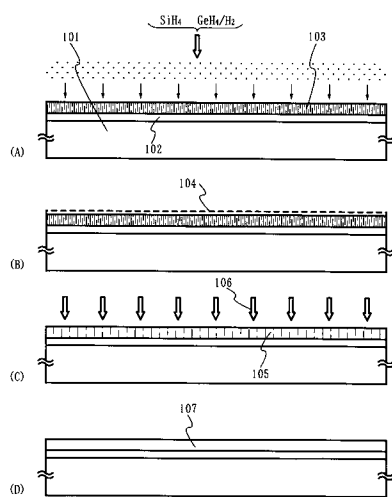
【図27】 本発明の結晶質半導体膜を用いたEL表示装置の構造を説明する断面図。

【図28】 半導体装置の一例を示す図。

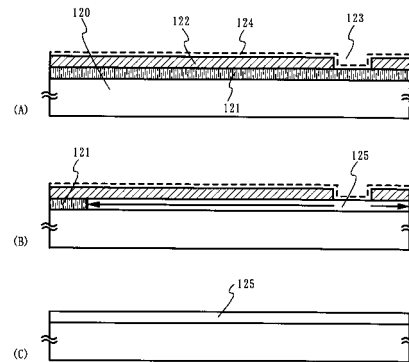
【図29】 半導体装置の一例を示す図。
50

【図 30】 プロジェクターの一例を示す図。

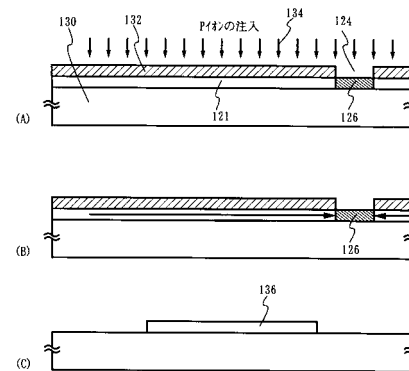
【図 1】



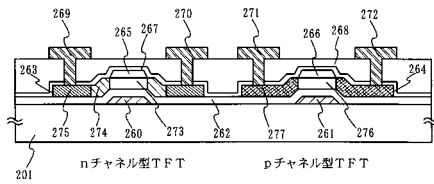
【図 2】



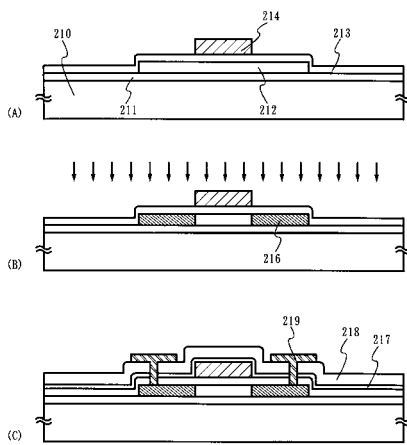
【図 3】



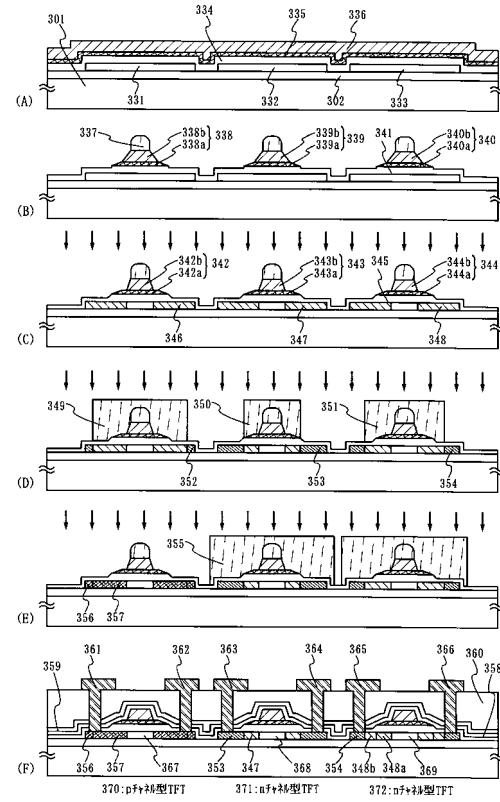
【図 4】



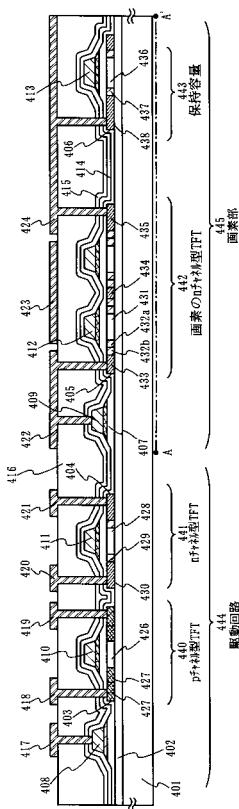
【図 5】



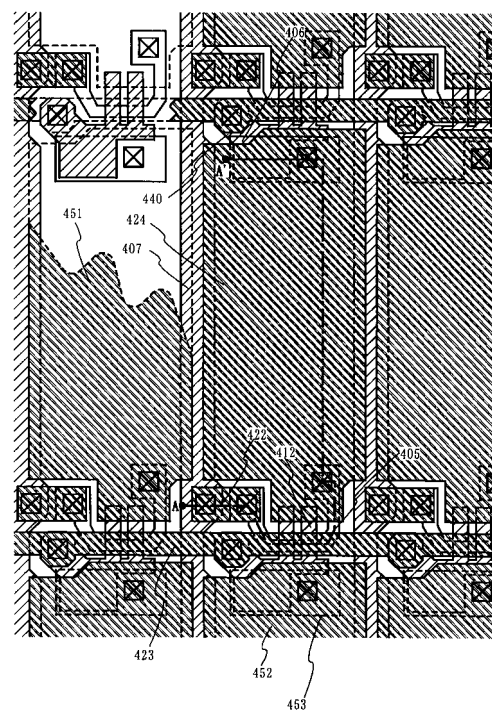
【図 6】



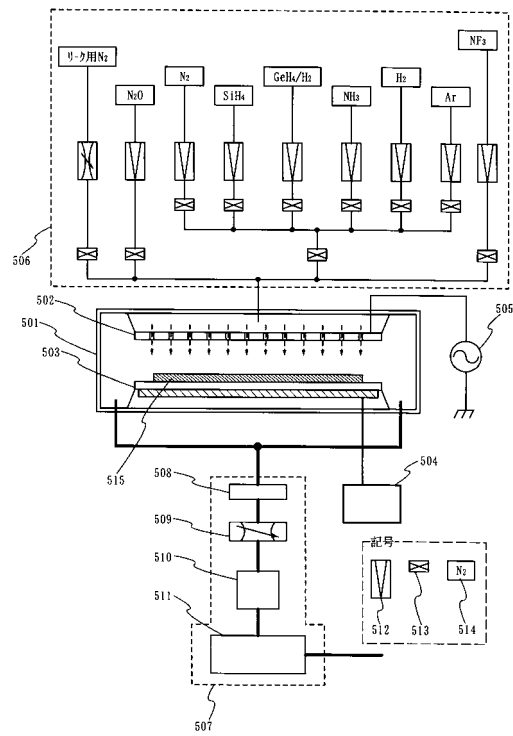
【図 7】



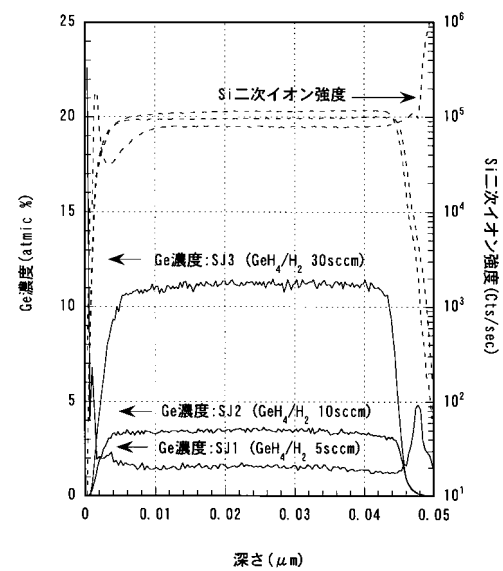
【図 8】



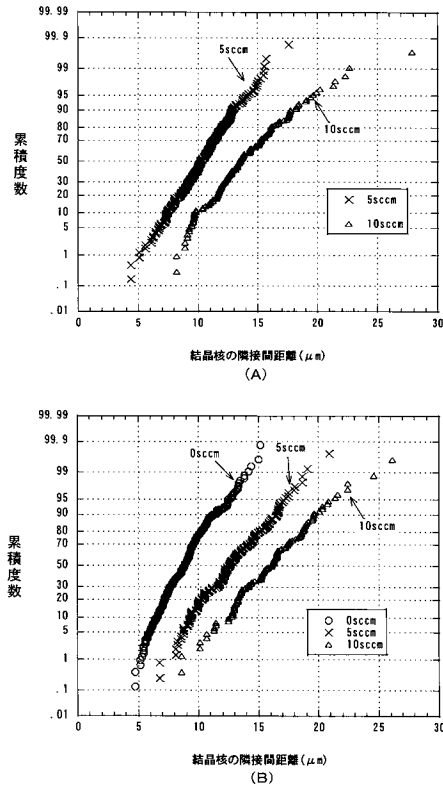
【 図 1 0 】



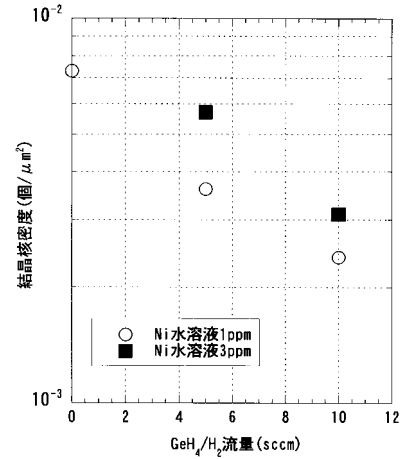
【 図 1 2 】



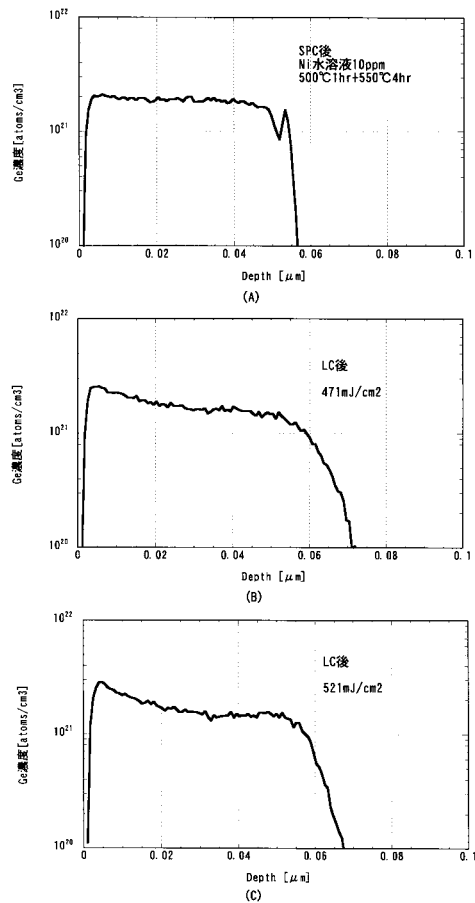
【図 13】



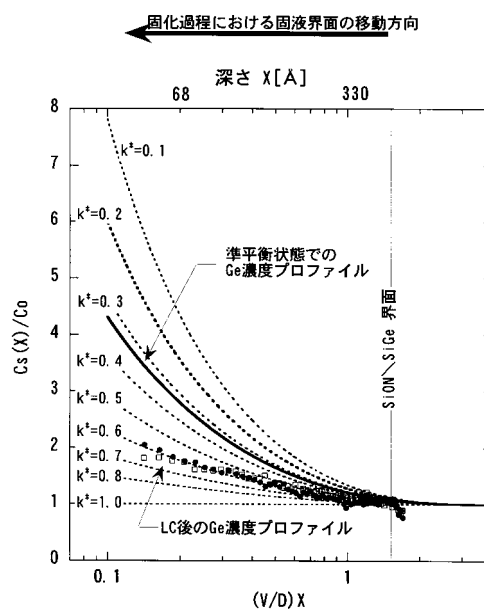
【図 14】



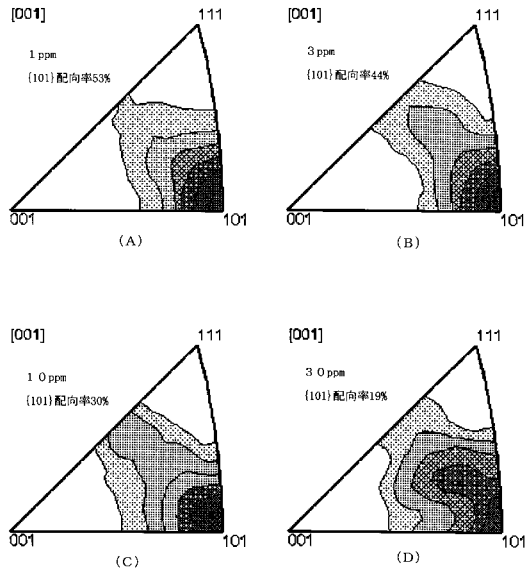
【図 15】



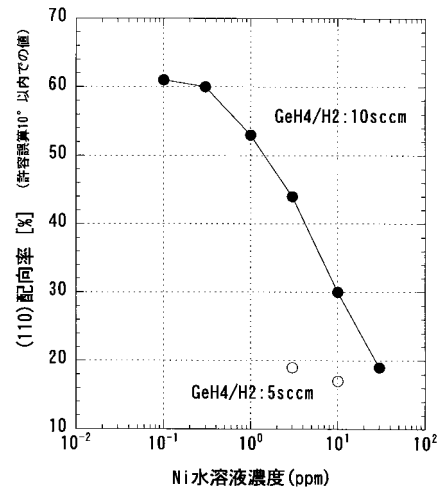
【図 16】



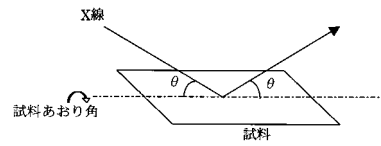
【図 17】



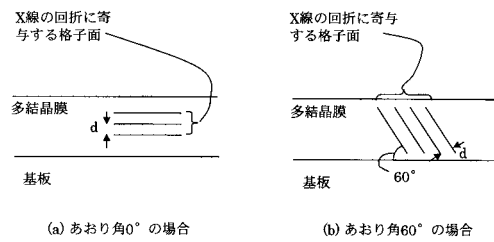
【図 18】



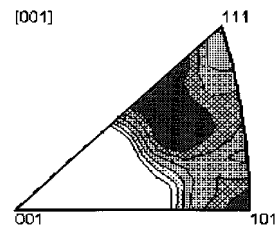
【図 19】



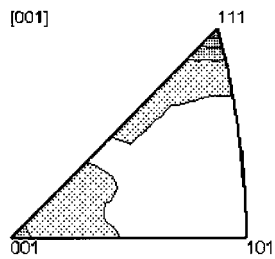
【図 20】



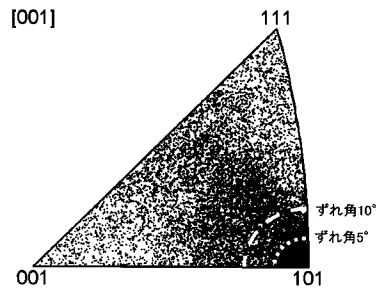
【図 22】



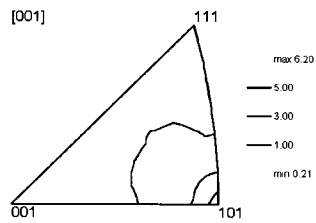
【図 21】



【図 23】

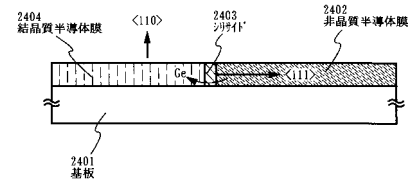


(A) マッピング測定における全測定点のプロット

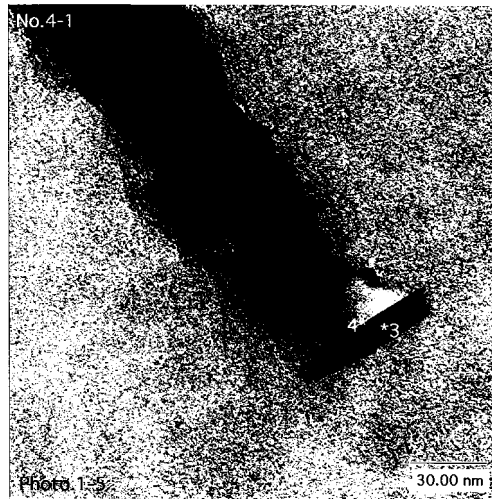


(B) 特定指数への配向の集中度を等高線表示した例

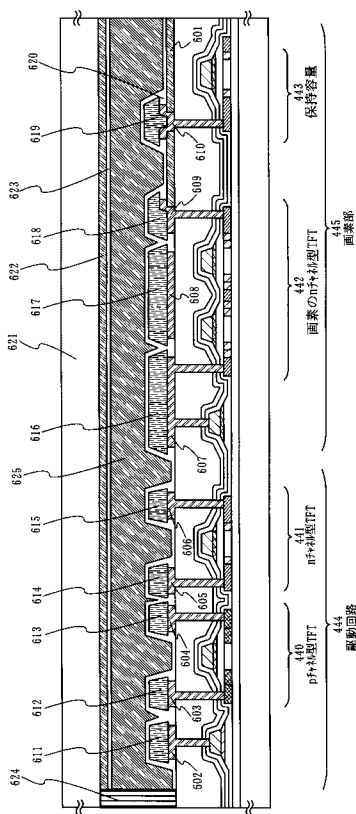
【図 24】



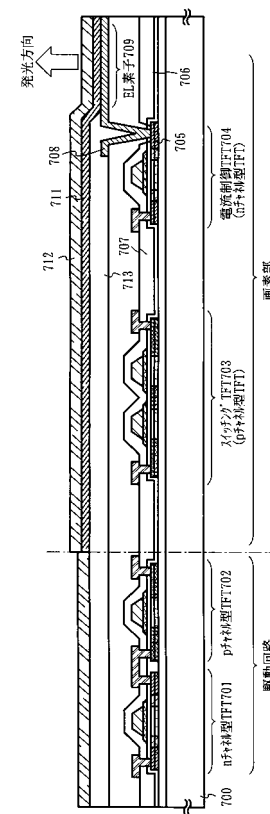
【図 25】



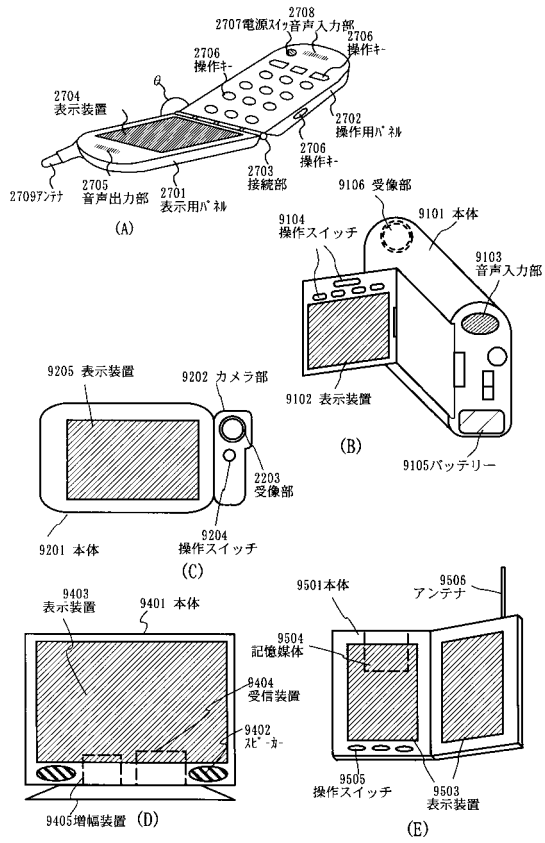
【図 26】



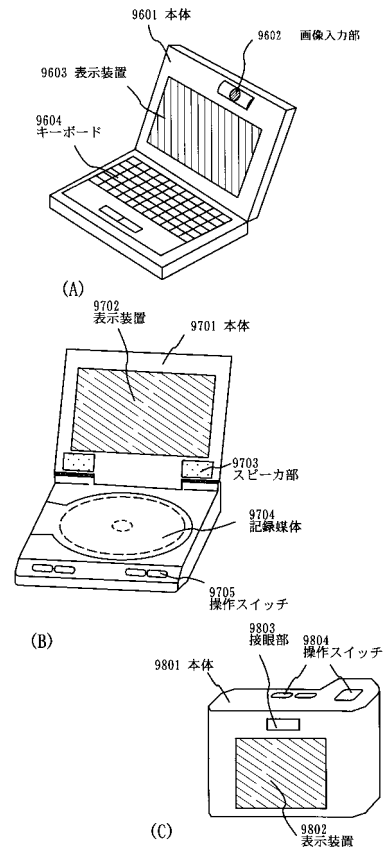
【図 27】



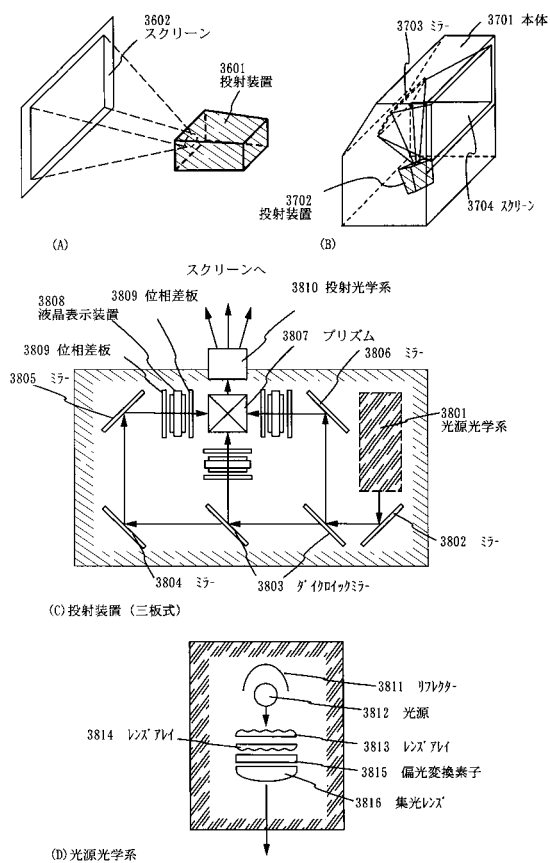
【図 28】



【図 29】



【図 30】



フロントページの続き

- (72)発明者 浅見 勇臣
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内
- (72)発明者 高野 圭恵
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内
- (72)発明者 志知 武司
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内
- (72)発明者 小久保 千穂
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内
- (72)発明者 一條 充弘
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内
- (72)発明者 鳥海 聡志
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内
- (72)発明者 大槻 高志
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

審査官 太田 一平

- (56)参考文献 特開平 0 8 - 2 1 3 6 3 4 (J P , A)
特開 2 0 0 2 - 0 9 4 0 7 7 (J P , A)
特開 2 0 0 0 - 1 1 4 1 7 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H01L 21/20
H01L 21/336
H01L 29/786