

發明專利說明書 200539338

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：P411153P

※ 申請日期：P4-4-12

※IPC 分類：H01L

21/3-4

一、發明名稱：(中文/英文)

半導體裝置之製造方法

A MANUFACTURING METHOD OF A SEMICONDUCTOR DEVICE

二、申請人：(共1人)

姓名或名稱：(中文/英文)

日商瑞薩科技股份有限公司

RENESAS TECHNOLOGY CORP.

代表人：(中文/英文)

伊藤 達

ITO, SATORU

住居所或營業所地址：(中文/英文)

日本國東京都千代田區丸內二丁目4番1號

4-1, MARUNOUCHI 2-CHOME, CHIYODA-KU, TOKYO, JAPAN

國 籍：(中文/英文)

日本 JAPAN

三、發明人：(共 4 人)

姓 名：(中文/英文)

1. 植松 俊英

2. 宮崎 忠一

3. 阿部 由之

4. 木村 稔

● 國 籍：(中文/英文)

1.-4.均日本 JAPAN

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 日本；2004年05月20日；特願2004-150048

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明關於半導體裝置之製造技術，特別有關於半導體裝置製造之薄型化。

【先前技術】

一般的半導體裝置製造之後段工序例如為如下：首先，將膠帶貼於半導體晶圓之主面上後，切削半導體晶圓之背面，並進一步施以研磨。接著，剝離半導體晶圓主面上之膠帶後，將切割膠帶貼在半導體晶圓之背面後，將半導體晶圓主面之切割區域抵住切割板而切割半導體晶圓，分割成一顆顆的半導體晶片。之後，以吸具真空吸引之狀態來取放切割膠帶上之半導體晶片，裝入輸送盤之槽穴內，或搭載於指定之基板上。

對於上述般之半導體裝置製造之後段工序，例如記載於特開2003-303921號公報，揭示包含上述半導體晶圓主面上貼上膠帶之工序至上述取放工序的後段工序(參照專利文獻1)。

此外，關於晶圓切割技術，例如記載於特開平7-74131號公報，揭示在利剛膠帶貼於晶圓表面之狀態下，研磨或蝕刻晶圓背面後，一面監看晶圓表面上之切割線一面由晶圓背面進行晶圓切割之技術(參照專利文獻2)。

[專利文獻1]特開2003-03921號公報

[專利文獻2]特開平7-74131號公報

【發明內容】

然而，近年來，隨著對半導體裝置輕薄短小之要求，正在推動構成半導體裝置之半導體晶片的薄型化。例如稱為SIP(System In Package)之半導體裝置中，由於具有累積複數片半導體晶片之構造，因此被要求半導體晶片之薄型化。然而，本發明人發現隨著此種半導體晶片之薄型化的要求，在半導體裝置製造之後段工序產生以下之課題。

首先，在上述背面磨削及研磨工序中，半導體晶圓之厚度逐漸由以往削薄至220至280 μm 左右之薄型半導體晶圓被進一步削薄至其一半左右之100 μm 或其以下厚度的極薄之半導體晶圓，然而，被貼在半導體晶圓主面上之膠帶由考慮隨後膠帶剝離之容易性之觀點等無法變得太厚，因此如上述半導體晶圓愈來愈薄的話，背面磨削及研磨工序後之半導體晶圓無法僅靠貼於其主面上之膠帶獲得充分之支撐，對其後之工序的半導體晶圓之輸送變得困難。更詳細地說明，由於膠帶之剛性比半導體晶圓低，因此背面磨削及研磨工序後之半導體晶圓會隨著貼上之膠帶一起翹曲，從而在其輸送中發生半導體晶圓破裂之問題。此外，亦有在貼換成切割膠帶時半導體破裂之問題。半導體裝置之製造工序中，為了藉增加可由1片半導體晶圓取得之半導體晶片數量來提升半導體裝置之良率，半導體晶圓之直徑有愈來愈大的趨勢，然而，上述問題隨著半導體晶圓之大口徑化而愈來愈顯著。

此外，目前，在上述背面磨削及研磨工序中，磨削研磨裝置係以半導體晶圓背面之高度與固定半導體晶圓之座台

上面之高度的差辨識磨削研磨對象之厚度。亦即，磨削研磨裝置所辨識之磨削研磨對象物之厚度並非僅半導體晶圓之厚度，而為半導體晶圓厚度及膠帶厚度之和。因此，會有如果膠帶厚度之精度有誤差的話，半導體晶圓厚度之精度亦會發生誤差之問題。尤其，隨著半導體晶圓愈變愈薄，半導體晶圓主面上所貼的膠帶的相對厚度增加，使得該膠帶之厚度精度之誤差會更加地表面化，而有半導體晶圓之磨削精度或研磨精度降低之問題。

此外，在上述切割工序後之半導體晶片之拾取工序中，為了易於取出半導體晶片，而由半導體晶片背面以頂針加以頂起，然而，因為半導體晶片薄，因此有時會因頂針之頂起而破裂的情況。

再者，將切割工序後之半導體晶片藉夾頭拾取而裝入運送盤的槽內時，為了消弭半導體晶片因吸盤作用而難以由夾頭脫離的情形，有時會由夾頭向外逆向噴射空氣的情形，然而，因受此時之空氣的影響，會有已經裝入輸送盤之其他槽內的其他半導體晶片飛出槽外之問題。此外，輸送中之輸送盤中，半導體晶片會上下左右移動而碰上輸送盤之槽內壁面，如果半導體晶片薄的話，亦有易於破裂或缺角之問題。

本發明之目的在於提供一種可提升薄型半導體裝置之可靠性的技術。

此外，本發明之目的在於提供一種可提升薄型半導體晶圓之良率的技術。

本發明上述及其他目的及新穎特徵由本說明書之記述及附圖當可明白。

本案所揭示之發明中，具代表性者概要簡單說明如下。

亦即，本發明具有在將具有框體部之膠帶貼於半導體主面之狀態下，磨削及研磨半導體晶圓之背面後，在貼有上述膠帶之狀態下，切斷半導體晶圓，分割成半導體晶片之工序。更具體而言，本發明具有準備具有主面及其相反面之背面的半導體晶圓，在上述半導體晶圓主面上形成半導體晶片，在上述半導體晶圓主面上貼上外周設有框體之膠帶，在上述半導體晶圓主面上貼有上述膠帶之狀態下，磨削上述半導體晶圓之背面後加以研磨，在上述半導體晶圓主面貼有上述膠帶的狀態下，切斷上述半導體晶圓，分割成上述半導體晶片後，取出上述半導體晶片之工序。

本案所揭示之發明中，具代表性者可得到之成效簡單說明如下。

亦即，藉由在將具有框體部之膠帶貼於半導體晶圓主面之狀態下，磨削及研磨半導體晶圓之背面後，在貼有上述膠帶之狀態下，切斷半導體晶圓而分割成半導體晶片，可抑制或防止在後段工序時薄半導體晶圓及半導體晶片之品質惡化，從而可提升薄型半導體裝置之可靠性。

此外，藉由以具有框體部之膠帶貼在半導體晶圓主面上之狀態輸送半導體晶圓，可抑制或防止半導體晶圓破裂之問題，因此，可提升薄型半導體裝置之產率。

【實施方式】

以下之實施方式中，基於方便上有其必要時，會分割成複數段或實施方式來加以說明，然而，除有特別明示的情況外，此等彼此並非沒有關係，一方為另一方之一部分或全部的變形例、詳細、補充說明等之關係。此外，在以下實施方式中，如提及元件之數字等(個數、數值、量、範圍等)時，除了有特別明示的情況及原理上明顯會被限制在特定數字的狀況等之外，並不限於該特定之數字，亦可為特定數字以下及以下。再者，以下的實施方式中，其構成元件(亦包含元件工序等)，除有特別明示的情況及原理上明顯為必須的狀況等之外，當然並非為必須者。同樣地，在以下之實施方式中，提及構成元件等之形狀、位置關係等時，除有特別明示的情況及原理上明顯為必須如此的情況等之外，包含實質上近似或類似於該形狀者等。上述內容亦適用於上述數值及範圍。此外，為說明本實施方式之所有圖式中，具同一作用者標示相同之符號，並省略其重覆之說明。以下，依圖式詳細說明本發明之實施方式。

(第一實施方式)

對於本第一實施方式的半導體裝置之製造方法，依圖1之流程圖，藉圖2至圖28來說明。

首先，前段工序100中，準備好例如直徑300 mm左右之平面約略圓形之半導體晶圓(以下單稱晶圓)，在其主面形成複數個半導體晶片(以下單稱晶片)。前段工序100亦被稱為晶圓處理、擴散工序或晶圓應用，指在晶圓主面上形成晶片(元件及電路)，直至成為可藉測試機等進行電性測試之狀

態為止的工序。前段工序中，包含：成膜工序、雜質導入(擴散或離子植入)工序、光蝕刻工序、蝕刻工序、金屬化工序、洗淨工序及各工序間之檢查工序等。圖2係前段工序100後之晶圓1W主面之整體平面圖，圖3係圖2之X1-X1線之剖面圖。晶圓1W主面上，例如有平面四角形的複數個晶片1C介各自周圍的切割區域CR而做配置。晶圓1W之半導體基板(以下單稱基板)1S例如由矽(Si)單晶所形成，其主面上形成有元件及配線層1L。在此階段之晶圓1W之厚度(基板1S厚度及配線層1L厚度之總和)，例如約為775 μm 。符合N表示切口。

圖4係圖2之晶圓1W的一例之主要部分放大平面圖，圖5係圖4之X2-X2線之剖面圖。配線層1L上形成有：層間絕緣膜1Li、配線1L1、1L2、焊接墊(外部端子；以下單稱墊)1LB、測試用墊1LBt、及保護膜1LP。層間絕緣膜1Li由例如二氧化矽(SiO_2 等)之無機類絕緣膜所形成。配線1L1、1L2及墊1LB、1LBt由例如鋁等之金屬膜形成。被覆在最上面之配線1L2及墊1LB、1LBt上之保護膜1LP由例如包含氧化矽般之無機系絕緣膜及聚醯亞胺樹脂般之有機系絕緣膜的積層膜所形成。此保護膜1LP的有機系絕緣膜被疊層成在晶圓1W主面最上面露出的狀態。此保護膜1LP之一部分上形成有開口部2，由此有墊1LB、1LBt之一部分露出。墊1LB被沿著晶片1C外圍並排配置。測試用墊1LBt則被配置於晶片1C之切割區域CR。

圖6係圖2之晶圓1W之他例之主要部分放大平面圖，圖7

係圖6之X3-X3線之剖面圖。在此例中，墊1LB上，介以底層金屬UBM形成有凸塊電極BMP。凸塊電極BMP由例如鉛(Pb)-錫(Sn)或金(Au)等之焊錫材料所形成。此外，凸塊電極BMP亦可由無鉛(Sn-Ag(銀)-Cu(銅))成分之焊錫材料形成。

接著，在圖1的測試工序101中，將測試機連接於晶圓1W之各晶片1C的墊1LB及切割區域CR之測試用墊1LBt，進行各種電氣特性檢查。此測試工序亦被稱為G/W(Good chip/wafer)檢查工序，作為電性判定在晶圓1W上形成之各晶片1C之良否的測試工序。

接著在圖1之後段工序102為上述測試工序101後的工序，直至晶片1C被裝入封裝體而完成為止之工序，其包含：背面加工工序102A、晶片分割工序102B及組裝工序102C。

首先，背面加工工序102A中，將膠帶貼於晶圓1W的主面上(工序102A1)。圖8係晶圓1W被貼之器具3之整體平面圖，圖9係圖8之X4-X4線之剖面圖，圖10係圖8之他例之X4-X4線之剖面圖。圖8以虛線顯示半導體晶圓1W的主面半導體晶片1C之情形。器具3具有膠帶3a及環(框體)3b。膠帶3a之膠帶底3a1由例如具柔軟性之塑膠材料所形成，其主面上形成有接著層3a2。膠帶3a藉該接著層3a2牢固地被貼在晶圓晶圓1W的主面上。膠帶3a之厚度(膠帶底3a1厚度及接著層3a2厚度之總和)太厚的話，會使之後的操作及膠帶3a之剝離變得困難，因此，使用例如約130至210 μm 薄者。作為此膠帶3a，以使用例如UV膠帶為佳。UV膠帶為接著層3a2之材料使用紫外線(UV)硬化性樹脂的黏貼膠帶，具有強力

黏接力，並且具有如照射紫外線的話，接著層3a2之黏接力會急遽減弱之特性。

本第一實施方式中，此膠帶3a之外側貼有具剛性之環3b。環3b為具有將膠帶3a支撐成不會撓曲之作用的補強構件。由此補強之觀點來看，環3b以藉由例如不鏽鋼等之金屬來形成為佳，惟藉由厚度設定成具有與金屬相同程度之硬度的塑膠材料來形成亦可。環3b之外周上形成有切口部3b1、3b2。此切口部3b1、3b2除了在器具3之裝卸時及器具3與載置器具3之製造裝置進行定位時使用之外，亦使用作為將器具3固定於製造裝置時勾部。在本第一實施方式中，在後述的時機時亦會使用到器具3，因此，器具3之各部(亦包含切口部3b1、3b2)之尺寸及形狀被設定成能於背面加工及晶圓分割時共用。圖9中顯示了環3b被貼在膠帶3a主面上的情況，圖10中顯示環3b被貼在膠帶3a背面(與晶圓貼合面相反側之面)上之情況。如圖9所示，在環3b被貼在膠帶3a之主面上的情況中，可使環3b之貼合用之接著層僅為單面(膠帶3a主面之接著層3a2)。環3b亦可於先貼於膠帶3a上後再貼上晶圓1W，亦可在膠帶3a貼上晶圓1W後貼上。

接著，將環3b貼在膠帶3a上，在支撐強度提升的狀態下，測定晶圓1W之厚度(工序102A2)。圖11係顯示晶圓1W厚度測定之一例的情形之剖面圖，圖12係顯示圖11之晶圓1W厚度測定時之主要部分放大平面圖。在此，以保持晶圓1W之器具3置於背面加工裝置之吸附上著真空吸附而固定的狀態下，使用紅外線(Infra red：以下稱為IR攝影機)攝影機

5a來測定晶圓1W背面之高度H1、膠帶3a主面之高度H2。藉此，可測定晶圓1W的實際厚度、及膠帶3a厚度之誤差(± 7 至 $8\text{ }\mu\text{m}$ 左右)，決定正確的磨削量及研磨量。

之後，如圖13所示，使磨削研磨工具6及吸附座4旋轉，依上述磨削量及研磨量來對晶圓1W背面依序進行磨削處理及研磨處理(工序102A3、102A4)。藉此，如圖14所示，使晶圓1W之厚度成為例如 $100\text{ }\mu\text{m}$ 以下(在此例如為約 $90\text{ }\mu\text{m}$)極薄的厚度。在當晶片厚度變薄而成為 $100\text{ }\mu\text{m}$ 以下時，因為上述磨削處理對晶圓1W背面所致之損傷及應力，晶片的抗折強度會降低，易於發生晶片因為安裝晶片時之壓力而破裂的不良情形，因此，為了避免上述般之不良情形發生，在消弭晶圓1W背面上之損傷及應力上，此時之研磨處理會為重要關鍵之處理。作為研磨處理，除了使用研磨墊及二氧化矽之研磨方法及化學機械研磨(Chemical Mechanical Polishing: CMP)法之外，亦可使用例如硝酸與氟酸之蝕刻法。

上述般之背面加工工序後，解除吸附座4之真空吸引狀態，將保持極薄之晶圓1W的器具3由背面加工裝置取出。此時，在本第一實施方式中，即使晶圓1W被處理成極薄，藉由環3b可牢固地支撐膠帶3a，因此，使得極薄之晶圓1W的裝卸及輸送變得容易。此外，可在該裝卸及輸送時，防止晶圓1W破裂及翹曲。從而，可確保晶圓1W之品質。因此，在本第一實施方式中，亦可在背面加工後之階段，使極薄之晶圓1W保持在器具3的狀態下，運送出貨至其他製造工

廠(例如組裝工廠)，委託背面加工後之晶圓切割及組裝(工序103A)。

接著，進行晶片分割工序102B。在此，首先，將保持有極薄之晶圓1W的器具3直接輸送至切割裝置，如圖15般地，載置於切割裝置之吸附座7上。亦即，通常，必須有在背面加工後剝離貼於晶圓1W主面上之膠帶，並在晶圓1W背面貼上切割膠帶(晶圓貼片)的工序，惟在本第一實施方式中，可削除該晶圓貼片工序，因此，可簡化半導體裝置之製造工序。從而，可縮短半導體裝置之製造時間。此外，由於可不需要切割膠帶，因此，可減低材料費用，降低半導體裝置之成本。

接著，本第一實施方式中，乃以晶圓1W主面上貼有膠帶3a之狀態來進行切割，因此，在真空吸引住器具3的狀態下，由晶圓1W背面，藉由IR攝影機5b來辨識晶圓1W主面上之圖案(晶片1C及切割區域CR之圖案)(工序102B1)。此時，在本第一實施方式中，晶圓1W非常地薄，因此，可充分地觀察到晶圓1W主面上之圖案的樣子。之後，依以IR攝影機5b得到之圖案資訊，實施切割線(切割區域CR)之定位(位置修正)而進行切割(工序102B2)。作為切割方式，可採用刀片切割方式及潛行(stealth)切割方式。

圖16及圖17例示刀片切割方式的情形。亦即，如圖16所示，將高速旋轉的切割刀8自背面押頂切割區域CR切割晶圓1W，並如圖17所示，分割成各個晶片1C。

圖18及19例示潛行切割方式的情形。即，如圖18所示，

藉由雷射產生部9射出之雷射光由晶圓1W背面沿著切割區域CR進行照射，在晶圓1W內部形成改質層後，如圖19所示，在器具3載置於載置座10的狀態下，藉由將環3b向箭頭A所示方向壓下而將膠帶3a向箭頭B所示方向延伸，以上述改質層為基點而以較小的力量切割晶圓1W，分割成一個個的晶片1C。作為雷射光，可例示的有對晶圓1W具有透明波長之NIR(近紅外線)雷射。在上述刀片切割方式的情況中，如晶圓1W愈來愈薄的話，在切割時易於發生碎片，晶片之抗折強度會降低，因此，基於確保晶片1C品質之觀點，必須被迫以低速(例如每秒60 mm左右或依晶圓1W之厚度而更低)進行處理。相對於此，在潛行切割方式的情況中，為了避免對晶圓1W表面造成損傷而僅切割內部，因此，可極力抑制存在於晶片1C表面的碎片。因此，可提升晶片1C之抗折強度。此外，可進行例如每秒300 mm之高速的切割處理，因此，可提高產率。此外，上述般的晶圓1W主面之切割區域CR上，存在有紅外線無法穿透之測試用墊1LBt，因此，由晶圓1W主面側照射雷射光的話，測試用墊1LBt會構成阻礙，有時有無法順利地處理該部分之加工(改質層之形成)的情況。相對於此，本第一實施方式中，乃由並不存在測試用墊1LBt等般之金屬的晶圓1W背面側照射雷射光，因此，不會發生上述般之不良情形而良好地形成改質層，從而良好地切斷晶圓1W。

在此，本第一實施方式中，在上述般之切割後之階段，亦可將極薄之複數個晶片1C以器具3保持等狀態下，運送至

其他製造工廠(例如組裝工廠),委託進行切割工序後之組裝(工序103B)。

接著,進行組裝工序102C。在此,將保持複數個晶片1C之器具3輸往取放裝置。圖20顯示被載置於取放裝置之器具3的主要部分放大剖面圖。膠帶3a之背面側上有頂銷11被設置成可上下移動之狀態。此外,晶片1C背面上方有吸具12被設置成可上下左右移動之狀態。作為吸具12,所使用的為平口吸具,惟亦可使用角錐吸具。在此取放工序中,如圖21所示,在真空吸引膠帶3a背面的狀態下,藉由頂銷11由膠帶3a背面頂起晶片1C。此時,作為膠帶3a所使用的為上述UV膠帶的情況中,藉由將紫外線照射在膠帶3a之接著層3a2,可使接著層3a2硬化而減弱接著力。在此狀態下,藉由吸具12真空吸引半導體晶片1C,如圖22所示般地,取放晶片1C(工序102C1)。

然而,晶片1C變薄的話,即使使用UV膠帶,頂銷11之頂壓力仍有時會造成晶片1C破裂及取放失誤的情況。在此情況中,亦可如以下所示。圖23係載置於取放裝置之器具3之主要部分放大平面圖。在此,膠帶3a背面側設有多突起吸附元件13。在此情況中,如圖24所示,藉由經多突起吸附元件13之吸引孔由膠帶3a背面加以真空吸引,將晶片1C主面與膠帶3a主面的接觸狀態由面接觸改為點接觸。藉此,可減少晶片1C與膠帶3a之接觸面積。在此狀態中,如圖25所示般地,將晶片1C藉由吸具12來加以取放(工序102C1)。藉此,即使為極薄之晶片1C,亦能使其不發生破裂等的情

況下取放。在此情況中，即使作為膠帶3a未使用UV膠帶，亦可簡易地取放晶片1C，惟使用UV膠帶，在取放時將紫外線照射於膠帶3a之接著層3a2來降低接著性，可使晶片1C之取放更為容易。

接著，將如上所述般地取放之晶片1C，以既有之反轉裝置反轉晶片1C而使其主面朝上後，如圖26所示般地，藉由吸具12，移至例如印刷線路基板15之晶片安裝區域。印刷線路基板15之晶片安裝區域中，有例如銀(Ag)漿料等之接著材料16被塗布成矩陣狀之分散狀態。除了印刷線路基板15之外，亦有將晶片1C安裝於引腳框之焊接墊(晶片搭載部)上的情況。此外，亦可將取放之晶片1C裝入輸送盤而出貨至其他製造工廠(例如組裝工廠)，委託此工序後之組裝(工序103C)。對於此種之輸送盤會於後述。接著，如圖27所示，以晶片1C之背面朝向印刷線路基板15之晶片安裝區域的狀態，將晶片1C載置於晶片安裝區域，以適當之方向加以擦洗，並適度地擠壓晶片1C而使接著材料16延展至晶片1C背面整體。之後，使接著材料16硬化以將晶片1C固定於印刷線路基板15上海工序102C2)。之後，如圖28所示，將晶片1C主面上之墊1LB及印刷線路基板15之電極以焊接線(以下簡稱接線)17加以連接(工序102C3)。之後，利用轉換模子法，藉由由環氧樹脂等之塑膠材料形成之封裝體來封裝晶片1C(工序102C4)。在如上述圖6及圖7所示般地晶片1C具有凸塊電極BMP的情況中，上述取放工序102C1中，乃將晶片1C以其主面朝下之狀態來移至印刷線路基板15之

晶片安裝區域，將晶片1C之凸塊電極BMP與晶片安裝區域之電極以漿料材暫時固定後，藉由迴流處理(熱硬化處理)而使晶片1C之凸塊電極BMP與印刷線路基板15之電極固接(覆晶接合)。之後，在晶片1C與印刷線路基板15之相向面間充填墊料後，將晶片1C如同上述般地加以封裝(工序104C4)。

圖29顯示有本第一實施方式之半導體裝置之製造方法所製造之半導體裝置20之剖面圖之一例。此半導體裝置20被構成在單一封裝體內建構出所需功能之系統的SIP(System In Package)構造。構成此半導體裝置20的印刷線路基板15的背面上，有複數個凸塊電極21被配置成矩陣狀。此外，印刷線路基板15的主面上，積層有複數個薄型晶片1C1至1C3(1C)。最下層之晶片1C1介其主面之凸塊電極BMP而安裝於印刷線路基板15之主面上。此晶片1C1之主面上，形成有例如CPU(Central Processing Unit；中央處理器)及DSP(Digital Signal Processor；數位信號處理器)等之邏輯電路。此晶片1C1背面上，介以晶片附著膜22，安裝有晶片1C2。晶片1C2的主面上，形成有例如SRAM(Static Random Access Memory；靜態隨機存取記憶體)及快閃記憶體等之記憶電路。此晶片1C2主面上之墊1LB介以接線17而與印刷線路基板15主面上之電極電性連接。此晶片1C2主面上，介以隔層23及晶片附著膜22，安裝有晶片1C3。此晶片1C3上，形成有例如SRAM及快閃記憶體等之記憶電路，晶片1C3主面上之墊1LB介以接線17而與印刷線路基板15主面

上之電極電性連接。此般之晶片1C1至1C3及接線17被由例如環氧樹脂所形成之封裝體24所封裝。依上述之本第一實施方式的半導體裝置之製造方法，可形成如圖29所示之晶片1C1至1C3般之多段積層，實現具有SIP構造之半導體裝置20的薄型化。此外，可提升具有SIP構造之半導體裝置20的可靠性。

本第一實施方式中，乃以在厚度測定前將環3b貼於膠帶3a為例，惟在背面磨削工序之前，將環3b貼於膠帶3a即可。

(第二實施方式)

在本第二實施方式中，說明薄型晶片用之輸送盤。圖30顯示一般的輸送盤90之主要部分剖面圖。隨著晶片1C之薄型化，輸送盤90之槽穴90a亦考慮到產品保護性而愈來愈淺，惟槽穴90a太淺的話，在由槽穴90a存取晶片1C時，該存取作業會影響到已經裝入其周圍之槽穴90a內的其他晶片1C，導致其他晶片1C跑出槽穴90a外的問題。圖31所示的便為一例，顯示將晶片1C裝入輸送盤90之槽穴90a內的情形。一般，在將晶片1C裝入輸送盤90之槽穴90a內時，乃將晶片1C以吸具12(在此例示的為角錐吸具)真空吸引的狀態，移動至輸送盤90之指定之槽穴90a的位置後，解除吸具12的真空吸引狀態而使晶片1C落下而裝入指定之槽穴90a內。然而，隨著晶片1C之薄型化的進展，如成為100 μm 左右以下之厚度的話，不僅晶片1C會變輕，藉由吸盤作用、靜電作用或晶片1C主面的聚醯亞胺樹脂之黏著性，僅僅解除吸具12之真空狀態，愈來愈易發生晶片1C未脫離吸具

12，或難以脫離而無法順利裝入槽穴90a內等之問題。為此，在將晶片1C裝入槽穴90a時，如圖31的箭頭所示，乃藉由逆向噴射空氣，使晶片1C由吸具12脫離，從而裝入指定的槽穴90a內。然而，不僅輸送盤90之槽穴90a淺，加上晶片1C薄且輕，因此，受到來自吸具12之空氣氣流的影響，會發生已經裝入其周圍之其他槽穴90a內之其他晶片1C飛出槽穴90a之問題。為此，似可考慮相對於晶片1C之厚度來加深槽穴90a之深度。在此情況中，晶片1C存取時的問題會消失，惟單純地加深槽穴90a的話，如圖32所示，在將晶片1C裝入輸送盤90之狀態中，由晶片1C主面至與其相向之輸送盤90之背面(頂面)為止的距離Z1會變長，結果在輸送中晶片1C變得易於上下移動及轉動，因此，會發生晶片1C受損及產生碎片等之問題，或發生因晶片1C之移動導致輸送盤90之內壁面一部分被削到而產生異物的問題。

為此，在本第二實施方式中，將說明可防止薄型之晶片1C在進出輸出盤(以下單稱盤)時對周圍的晶片1C帶來不良影響，且可防止在晶片1C輸送中晶片1C上下移動或轉動的輸送盤。此外，輸送包含工序間之輸送、其他為了出貨之輸送等為了種種目的所為之輸送。

圖33係本第二實施方式之盤27之主面的整體平面圖，圖34係圖33之盤27之背面的整體平面圖，圖35係圖33及圖34的X5-X5線之剖面圖，圖36係圖33至圖35之盤27在取下膠帶時之樣子的剖面圖。

本第二實施方式之盤27係輸送薄型之晶片1C時使用之容

器。此盤27之外觀為例如在一個角部形成有標記用之倒角部27a的平面約略正方形的薄板狀，該外形尺寸為例如縱向50 mm左右、橫向50 mm左右、高度4 mm左右。盤27之構成材料由例如AAS(丙烯氰-丙烯-苯乙烯)樹脂、ABS(丙烯氰-丁二烯-苯乙烯)樹脂、或PS(聚苯乙烯)樹脂等之絕緣材料所形成，基於減低靜電帶電來抑制或防止對晶片之靜電破壞的觀點，含有例如親水性聚合物。作為此靜電破壞對策，雖然亦可在盤27中添加了炭黑、或在盤27上形成導體圖案，惟在添加親水性聚合物時，相較於添加炭黑，後衛減低異物的發生，此外，相較於導體圖案的形成，形成方法更為容易，從而可減低盤27之成本。此盤27之主面及背面的中央，形成有貫通該主面及背面的開口部27b，膠帶27c被貼成塞住該開口部27b。膠帶27c具有膠帶底27c1及在其主面上形成之接著層27c2。

接著，圖37顯示的為在上述盤27內裝入晶片1C而重疊兩層時之盤27的主面之整體平面圖，圖38顯示的為圖37之X6-X6線之剖面圖。

在此例如了兩片盤27在各自之盤27之標記用倒角部27a之位置對準的狀態下，下層之盤27之主面的凸部上有上層之盤27之背面上之凹部嵌合而在盤27之厚度方向穩定地堆疊的情形。

各盤27之膠帶27c之主面上，藉由膠帶27c之接著層27c2貼有例如4×4個晶片1C。亦即，晶片1C被載置成其主面(形成有元件及配線之面)面向上層之盤27的背面，且晶片1C之

背面(未形成元件及配線之面)接著於下層之盤27之膠帶27c之主面上的狀態。因此，晶片1C進出時，該作用並不會對已經裝入盤27內之其他晶片1C帶來不良影響。此外，在輸送晶片1C時，晶片1C被貼於膠帶27c上而被固定，不會上下移動或轉動，因此，不僅不會發生碎屑等，亦不會因為晶片1C移動致使盤27被切削而發生異物。從而，可確保晶片1C之品質。

膠帶27c例如由UV膠帶形成，在將晶片1C由盤27取放時，乃藉由將紫外線照射於膠帶27c之接著層27c2上，使該接著層27c2之接著性降低。藉此，可簡易地由盤27取出晶片1C。上述背面加工及切割時使用之膠帶3a有必要具有可承受背面加工及切割時之機械應力的強力接著性，惟此盤27之膠帶27c的情況，僅需比上述膠帶3a低的接著力即可，因此，即使晶片1C薄，藉由紫外線照射來降低接著力，可簡易地取放晶片1C而不致使其破裂。

此外，如圖39所示，亦可由膠帶27c背面藉由真空吸引手段28吸引膠帶27c，使晶片1C背面與膠帶27c主面的接觸狀態會由面接觸變成點接觸之構造。藉此，晶片1C與膠帶27c之接觸面積會減少，因此，可在不會使晶片1C破裂的情形下，更容易地加以取放。在此情況中，即使作膠帶27c未使用UV膠帶，亦可簡易地取放晶片1C，惟使用UV膠帶，並在取放時對膠帶27c之接著層27c2照射紫外線而使接著性降低，便可更進一步提升取放晶片1C之簡易性。此外，晶片1C之取放後的組裝則與上述第一實施方式相同，因此省

略其說明。

此外，膠帶27c被裝成可自由拆裝的狀態。藉由每次輸送時貼換膠帶27c，可避免膠帶27c上附著之異物附著於晶片1C的問題。從而，可確保晶片1C輸送中之品質。

此外，藉由膠帶27c以透明材料來形成，被貼上膠帶27c之晶片1C背面可介膠帶27c來檢查。

接著，說明本第二實施方式之晶片1C之裝入盤27的方法之一例。

圖40及圖41顯示將薄型的晶片1C裝入盤27之工序時的盤27之主要部分剖面圖。首先，如圖40所示，將晶片1C在被吸具12真空吸引的狀態下，移至盤27之膠帶27c的主面上的指定位置。在此，乃將晶片1C主面朝向吸具12之真空吸附面的狀態來吸引晶片1C。接著，解除吸具12的真空吸引狀態。如上述般地，當晶片1C之厚度變薄成為100 μm 左右的話，不僅晶片1C會變輕，加上藉由吸盤作用、靜電作用或晶片1C主面的聚醯亞胺樹脂之黏著性，僅僅解除吸具12之真空狀態，晶片1C並不會脫離吸具12。因此，在本第二實施方式中，如圖41所示般地，亦將空氣向晶片1C側輕輕地逆向噴射。藉此，將晶片1C貼於載置於膠帶27c之指定位置上之膠帶27c。此時，在本第二實施方式中，已經裝入盤27之其他晶片1C被貼於膠帶27c而固定，因此，由上述吸具12逆向噴射之空氣氣流即使流竄至已經裝好之其他晶片1C，亦不會使其他晶片1C移動。

接著，說明在晶片1C輸送中檢查晶片1C背面之方法的一

例。圖42顯示了晶片1C之背面檢查的情形。在檢查晶片1C背面上有無碎屑及異物等之背面檢查之際，乃由圖38之狀態將盤27如圖42所示般地加以反轉，由箭頭指示方向來檢查晶片1C之背面。晶片1C乃保持在被貼於膠帶27c之狀態。檢查結束後，再度反轉盤27而回到原來圖38之狀態。圖30所示之盤90的情況中，在進行同樣的背面檢查後，使盤90回到原來的狀態時，不僅因為晶片1C薄且輕，加上吸盤作用、靜電作用或晶片1C主面的聚醯亞胺樹脂之黏著性，有時會有晶片1C一直貼在上層之盤90的背面(頂面)的情況。為此，在將晶片1C由盤90取放出來的階段中，在上述原來之狀態下，將上層之盤90取下時，會有下層之盤90的槽穴90a內不存在晶片1C而無法取放晶片1C的問題。相對於此，在本第二實施方式中，晶片1C之背面檢查時，晶片1C亦被貼於盤27之主面的膠帶27a而被固定，因此，在使盤27回到原來的狀態時，晶片1C不會保持貼在上層之盤27的背面(頂面)上。從而，將晶片1C由盤27取放的階段中，在上述原狀態下取下上層之盤27時，不會發生下層之盤27內不存在晶片1C之異常情形，因此，可良好地取放晶片1C。

(第三實施方式)

在本第三實施方式中，將說明圖1之晶圓厚度測定工序102A2之變形例。圖43顯示了本第三實施方式之晶圓厚度測定工序之說明圖。

本第三實施方式中，預先在下線時以厚度測定器30測量了晶圓1W之厚度，並將該資料傳送至背面加工裝置。背面

加工裝置中，檢測出吸附座上之晶圓1W之背面的高度，考量上述晶圓1W之厚度測量值而磨削及研磨必要量。在本第三實施方式的情況中，可不需要昂貴的IR攝影機。

(第四實施方式)

本第四實施方式中，將說明圖1之晶圓厚度測定工序102A2之其他變形例。圖44顯示了本第四實施方式之晶圓厚度測定工序之說明圖。

在本第四實施方式中，乃將膠帶3a之厚度以IR攝影機5a或厚度測定器30來直接測量，並將該資料傳送至背面加工裝置。背面加工裝置中，檢測出吸附座4上之晶圓1W之背面的高度，由該檢測值及上述膠帶3a之厚度，計算出晶圓1W之厚度。然後，以吸附座4的上面作為零基準值而磨削及研磨必要量。

(第五實施方式)

在本第五實施方式中，說明在晶圓背面貼上晶片附著膜之情況中的切割處理。圖45至圖47所示的為本第五實施方式之半導體裝置之製造工序中之晶圓1W之剖面圖。

首先，如圖45所示，在晶圓1W背面貼上晶片附著膜22。此晶片附著膜22乃在例如具有接著作用之環氧樹脂、聚醯亞胺等之樹脂材料內充填導電性墊料而成者，其為為了將晶片固定於引腳框及配線基板上的接合材。接著，依與上述第一實施方式同樣地得到之晶圓1W主面上之圖案資料進行切割處理。在進行此切割處理之際，例如使用雙軸切割機，藉由1軸刀片如圖46所示般地切斷晶片附著膜22後，

以刀寬(切割寬度)比上述1軸刀片窄的2軸刀片如圖47所示般地切割晶圓1W。在切割晶片附著膜22之際，亦可使用雷射光。依上述般之第五實施方式，可備妥背面貼有晶片附著膜22之晶片1C。

以上，依實施方式具體說明了本發明人所為之發明，惟本發明並不限於上述實施方式，在不脫離該要旨的範圍內，當可有種種變更。

以上說明中，主要說明本發明人所為之發明適用於其背景之運用領域的半導體裝置之製造方法時的情況，惟並不限於此而可有種種適用方式，例如可適用於微機械之製造方法。

本發明可適用於半導體裝置之製造業。

【圖式簡單說明】

圖1係本發明之一實施方式的半導體裝置之製造工序之流程圖。

圖2係圖1之前段工序後之半導體晶圓主面之整體平面圖。

圖3係圖2之X1-X1線之剖面圖。

圖4係圖2之半導體晶圓之一例之主要部分放大平面圖。

圖5係圖4之X2-X2線之剖面圖。

圖6係圖2之半導體晶圓之他例之主要部分放大平面圖。

圖7係圖6之X3-X3線之剖面圖。

圖8係被貼在半導體晶圓上之器具之整體平面圖。

圖9係圖8之X4-X4線之剖面圖。

圖 10 係圖 8 之他例的 X2-X2 線之剖面圖。

圖 11 係顯示半導體晶圓之厚度測定之一例的情形之剖面圖。

圖 12 係圖 11 之半導體晶圓之厚度測定時之主要部分放大平面圖。

圖 13 係半導體晶圓之背面加工工序之說明圖。

圖 14 係半導體晶圓之背面加工工序之說明圖。

圖 15 係半導體晶圓主面之圖案辨識工序之說明圖。

圖 16 係半導體晶圓之切割工序之說明圖。

圖 17 係接續圖 16 之半導體晶圓之切割工序之說明圖。

圖 18 係半導體晶圓之其他切割工序之說明圖。

圖 19 係接續圖 18 之半導體晶圓之切割工序之說明圖。

圖 20 係半導體晶片之取放工序之說明圖。

圖 21 係接續圖 20 之半導體晶片之取放工序之說明圖。

圖 22 係接續圖 21 之半導體晶片之取放工序之說明圖。

圖 23 係半導體晶片之取放工序之他例之說明圖。

圖 24 係接續圖 23 之半導體晶片之取放工序之說明圖。

圖 25 係接續圖 24 之半導體晶片之取放工序之說明圖。

圖 26 係半導體晶片之晶片附著工序之說明圖。

圖 27 係接續圖 26 之半導體晶片之晶片附著工序之說明圖。

圖 28 係接續圖 27 之晶片附著工序之打線工序之說明圖。

圖 29 係以本發明之一實施方式的半導體裝置之製造方法所製造之半導體裝置之一例之剖面圖。

圖 30 係一般的輸送盤之主要部分剖面圖。

圖 31 係圖 30 之輸送盤之不良情形之說明圖。

圖 32 係圖 30 之輸送盤之不良情形之說明圖。

圖 33 係本發明之其他實施方式的半導體裝置之製造方法中使用之輸送盤的主面之整體平面圖。

圖 34 係圖 33 之輸送盤背面之整體平面圖。

圖 35 係圖 33 及圖 34 之 X5-X5 線之剖面圖。

圖 36 係圖 33 至圖 35 之輸送盤的取下膠帶時之樣子之剖面圖。

圖 37 係在圖 33 之輸送盤內裝入半導體晶片並疊成兩層時之輸送盤主面之整體平面圖。

圖 38 係圖 37 之 X6-X6 線之剖面圖。

圖 39 係輸送盤之膠帶構造的變形例之主要部分放大剖面圖。

圖 40 係半導體晶片裝入輸送盤之工序時的輸送盤之主要部分剖面圖。

圖 41 係接續圖 40 之將半導體晶片裝入輸送盤之工序時的輸送盤之主要部分剖面圖。

圖 42 係為了說明被裝入輸送盤之半導體晶片的背面檢查之說明圖。

圖 43 係本發明之其他實施方式的半導體裝置之製造工序中的半導體晶圓厚度測定工序之說明圖。

圖 44 係本發明之另一其他實施方式的半導體裝置之製造工序中的半導體晶圓厚度測定工序之說明圖。

圖 45 係本發明之其他實施方式的半導體裝置之製造工序中的半導體晶圓之剖面圖。

圖 46 係接續圖 45 的半導體裝置之製造工序中的半導體晶圓之剖面圖。

圖 47 係接續圖 46 的半導體裝置之製造工序中的半導體晶圓之剖面圖。

【主要元件符號說明】

1W	半導體晶圓
1C	半導體晶片
1S	半導體基板
1L	配線層
1Li	層間絕緣膜
1L1、1L2	配線
1LB	焊接墊
1LBt	測試用焊接墊
1LP	保護膜
2	開口部
3	器具
3a	膠帶底
3a1	膠帶底
3a2	接著層
3b	環(框體)
3b1、3b2	切口部
4	吸附座

5a、5b	紅外線攝影機
6	磨削研磨工具
7	吸附座
8	切割刀
9	雷射產生部
10	載置座
11	頂銷
12	吸具
13	多突起吸附元件
15	印刷線路基板
16	接著材料
17	焊接線
20	半導體裝置
21	凸塊電極
22	晶片附著膜
23	隔板
24	封裝體
27	輸送盤
27a	倒角部
27b	開口部
27c	膠帶
27c1	膠帶底
27c2	接著層
28	真空吸引手段

30	厚度測定器
90	輸送盤
90a	槽穴
N	切口
UMB	底層金屬
BMP	凸塊電極

五、中文發明摘要：

本發明係使薄型半導體裝置之可靠性提升。

本發明以將外周貼有環3b之膠帶3a貼在半導體晶圓1W主面上之狀態，磨削及研磨半導體晶圓1W之背面，使半導體晶圓1W變薄。之後，不剝離該附有環3b之膠帶3a而在貼於半導體1W主面的狀態下，將半導體晶圓1W搬送至切割裝置，由半導體晶圓1W背面側進行切割處理，將半導體晶圓1W分割成半導體晶片。藉此，可使藉由背面加工而薄型化之半導體晶圓1W之處理變得簡易。此外，在由背面加工工序轉移至切割工序時，由於不需要換貼膠帶，因此可簡化製造工序。

六、英文發明摘要：

十、申請專利範圍：

1. 一種半導體裝置之製造方法，其特徵為具有以下工序：

(a)準備具有主面及其相反面之背面的半導體晶圓之工序；

(b)在上述半導體晶圓之主面上，形成具有半導體元件之半導體晶片之工序；

(c)在上述半導體晶圓之主面上，貼上外周設有框體之膠帶之工序；

(d)在上述半導體晶圓之主面上貼有上述膠帶的狀態下，磨削上述半導體晶圓之背面後進行研磨之工序；

(e)在上述半導體晶圓之主面上貼有上述膠帶的狀態下，切斷上述半導體晶圓，分割成上述半導體晶片之工序；

(f)取出上述(e)工序後之半導體晶片之工序。

2. 如請求項1之半導體裝置之製造方法，其中在上述(d)工序之前，具有測定貼在上述膠帶上之上述半導體晶圓的厚度之工序。

3. 如請求項1之半導體裝置之製造方法，其中上述(e)工序具有以下工序：

(e1)辨識上述半導體晶圓主面之切斷區域之工序；

(e2)在上述(e1)工序後，由上述半導體晶圓背面將切斷刀放在上述切斷區域上而切斷上述半導體晶圓之工序。

4. 如請求項3之半導體裝置之製造方法，其中在上述(e1)工序中，使用紅外線攝影機由上述半導體晶圓背面來辨識

上述半導體晶圓主面之切斷區域。

5. 如請求項1之半導體裝置之製造方法，其中上述(e)工序具有以下工序：

(e1)辨識上述半導體晶圓主面之切斷區域之工序；

(e2)利用由上述(e1)工序所得到之切斷區域之圖案資料，由上述半導體晶圓背面對切斷區域照射雷射，在上述半導體晶圓內部形成改質層之工序；

(e3)藉由拉伸上述膠帶，切斷上述半導體晶圓之工序。

6. 如請求項5之半導體裝置之製造方法，其中上述(e1)工序中，使用紅外線攝影機由上述半導體晶圓背面辨識上述半導體晶圓主面之切斷區域。

7. 如請求項1之半導體裝置之製造方法，其中上述(e)工序具有以下工序：

(e1)辨識上述半導體晶圓主面之切斷區域之工序；

(e2)在上述半導體晶圓背面上形成晶片附著層之工序；

(e3)在上述(e1)工序後，將第一切斷刀放在上述半導體晶圓之切斷區域之上述晶片附著層上而加以切斷之工序；

(e4)利用由上述(e1)工序所得到之切斷區域的圖案資料，由上述半導體晶圓背面將比上述第一切斷刀其寬度更窄之第二切斷刀放在切斷區域上，切斷上述半導體晶圓之工序。

8. 如請求項1之半導體裝置之製造方法，其中上述(f)工序中，將上述膠帶由與貼有上述半導體晶圓主面之面相反

的背面側吸取，在將上述膠帶主面與上述半導體晶片主面之接觸狀態由面接觸改變成點接觸的狀態下，取出上述半導體晶片。

9. 如請求項1之半導體裝置之製造方法，其中具有：

(g)在上述(f)工序取出上述半導體晶片後，貼於輸送盤之黏接膠帶上之工序；

(h)在將上述半導體晶片貼於上述輸送盤之黏接膠帶上之狀態，輸送至所希望地方之工序。

10. 如請求項9之半導體裝置之製造方法，其中上述輸送盤之黏接膠帶具有照射紫外線，黏接性降低之特性。

11. 如請求項9之半導體裝置之製造方法，其中上述輸送盤之黏接膠帶在自由裝卸之狀態貼於上述輸送盤上。

12. 如請求項9之半導體裝置之製造方法，其中上述輸送盤之黏接膠帶為透明。

13. 如請求項1之半導體裝置之製造方法，其中具有(g)在上述(f)工序取出上述半導體晶片後，安裝於所希望之基板上之工序。

14. 如請求項1之半導體裝置之製造方法，其中上述(d)工序後之半導體晶圓之厚度為100 μm 或比100 μm 薄。

15. 一種半導體裝置之製造方法，其特徵為具有：

(a)準備具有主面及其相反面之背面的半導體晶圓之工序；

(b)在上述半導體晶圓主面上，形成具有半導體元件之半導體晶片之工序；

(c)在上述半導體晶圓主面上，貼上外周設有框體之膠帶之工序；

(d)在上述半導體晶圓主面上貼有上述膠帶的狀態下，磨削上述半導體晶圓之背面後進行研磨之工序；

(e)將上述(d)工序後之半導體晶圓在其主面上貼有上述膠帶的狀態下，出貨至外部之工序。

16. 如請求項15之半導體裝置之製造方法，其中在上述外部具有：

(f)在上述半導體晶圓主面上貼有上述膠帶的狀態下，切斷上述半導體晶圓，分割成上述半導體晶片之工序；

(g)取出上述(f)工序後之半導體晶片之工序。

17. 一種半導體裝置之製造方法，其特徵為具有：

(a)準備具有主面及其相反面之背面的半導體晶圓之工序；

(b)在上述半導體晶圓主面上，形成具有半導體元件之半導體晶片之工序；

(c)在上述半導體晶圓主面上，貼上外周設有框體之膠帶之工序；

(d)在上述半導體晶圓主面上貼有上述膠帶的狀態下，磨削上述半導體晶圓之背面後進行研磨之工序；

(e)在上述半導體晶圓主面上貼有上述膠帶的狀態下，切斷上述半導體晶圓，分割成上述半導體晶片之工序；

(f)將上述(e)工序後之半導體晶圓在其主面貼有上述膠帶的狀態下，出貨至外部之工序。

18. 如請求項17之半導體裝置之製造方法，其中

在上述外部，具有(g)取出上述(f)工序後之半導體晶片後，安裝於所希望之基板上之工序。

19. 一種半導體裝置之製造方法，其特徵為具有以下工序：

(a)準備具有主面及其相反面之背面的半導體晶圓之工序；

(b)在上述半導體晶圓主面上，形成具有半導體元件之半導體晶片之工序；

(c)磨削上述半導體晶圓之背面後進行研磨之工序；

(d)切斷上述半導體晶圓，分割成上述半導體晶片之工序；

(e)取出上述(d)工序後之半導體晶片，貼於輸送盤之黏接膠帶上之工序；

(f)將上述半導體晶片在貼於上述輸送盤之黏接膠帶上的狀態下，輸送至所希望地方之工序。

20. 如請求項19之半導體裝置之製造方法，其中上述(e)工序具有將上述(d)工序後之半導體晶片藉由真空吸附手段吸附的狀態下，移至上述輸送盤之所希望位置後，解除上述真空吸附手段之真空吸引狀態，代之逆向噴射空氣，藉此使上述半導體晶片由上述真空吸附手段分離而落下至上述輸送盤之黏接膠帶側之工序。

21. 如請求項19之半導體裝置之製造方法，其中上述輸送盤之黏接膠帶具有照射紫外線，黏接性降低之特性。

22. 如請求項19之半導體裝置之製造方法，其中上述輸送盤

之黏接膠帶在自由裝卸之狀態貼於上述輸送盤上。

23. 如請求項19之半導體裝置之製造方法，其中上述輸送盤之黏接膠帶為透明，經由上述輸送盤之上述黏接膠帶檢查上述半導體晶片之背面。
24. 如請求項19之半導體裝置之製造方法，其中具有在由上述輸送盤取出上述半導體晶片後，安裝於所希望之基板上之工序。
25. 如請求項19之半導體裝置之製造方法，其中上述半導體晶片之主面上形成有聚醯亞胺樹脂膜。
26. 如請求項19之半導體裝置之製造方法，其中上述(c)工序後之半導體晶圓之厚度為100 μm 或比100 μm 薄。

十一、圖式：

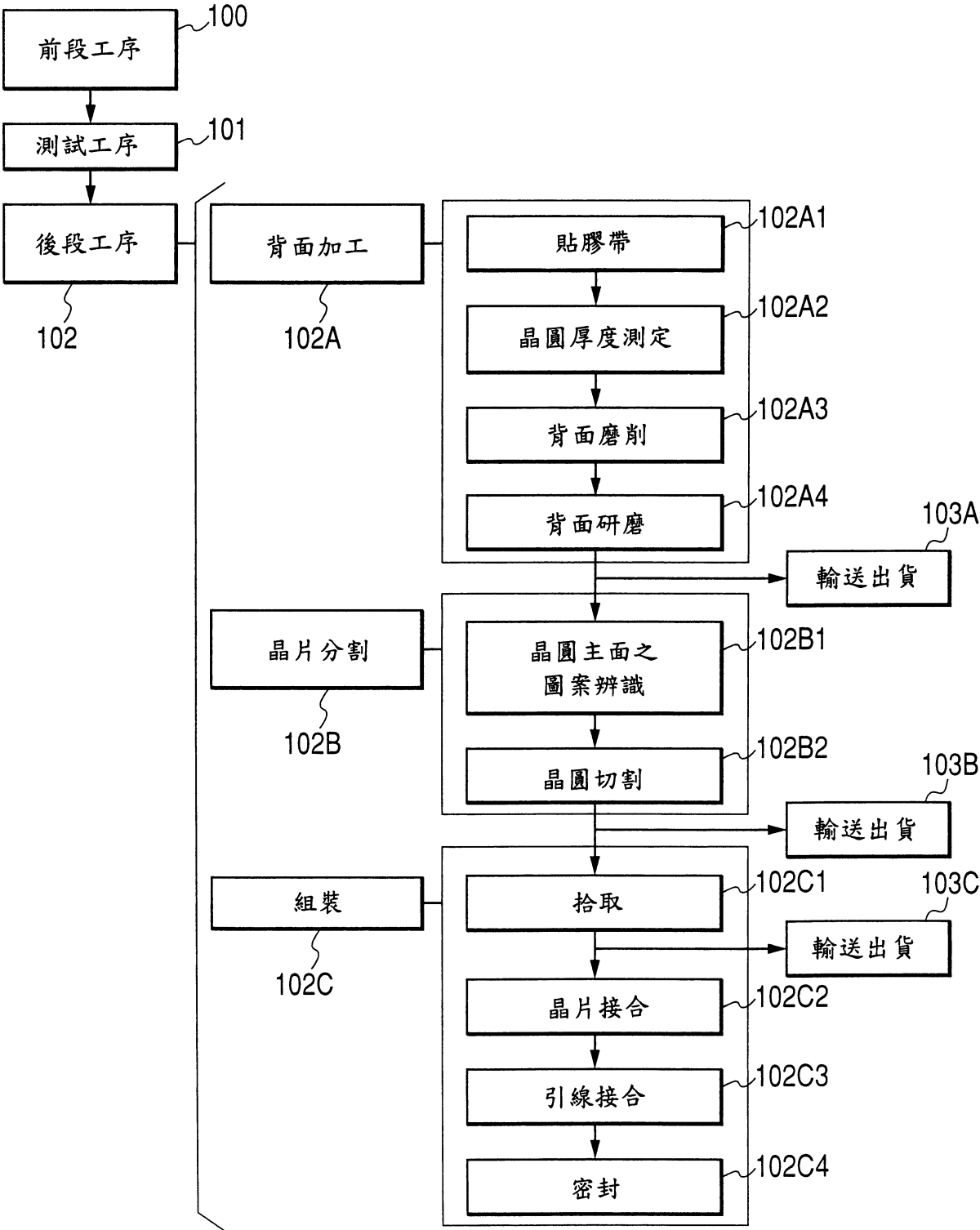


圖 1

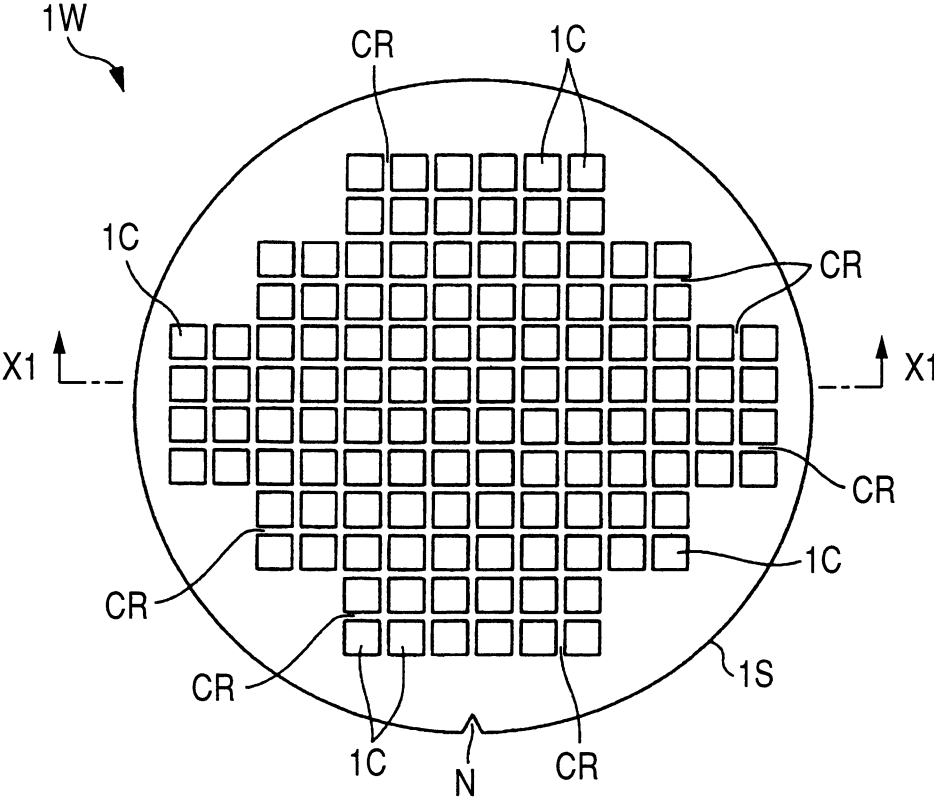


圖 2

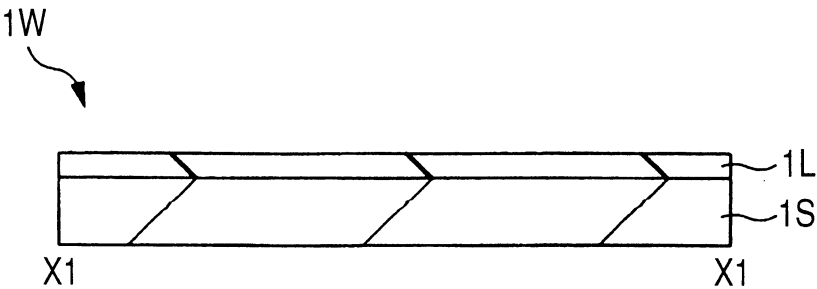


圖 3



圖 5



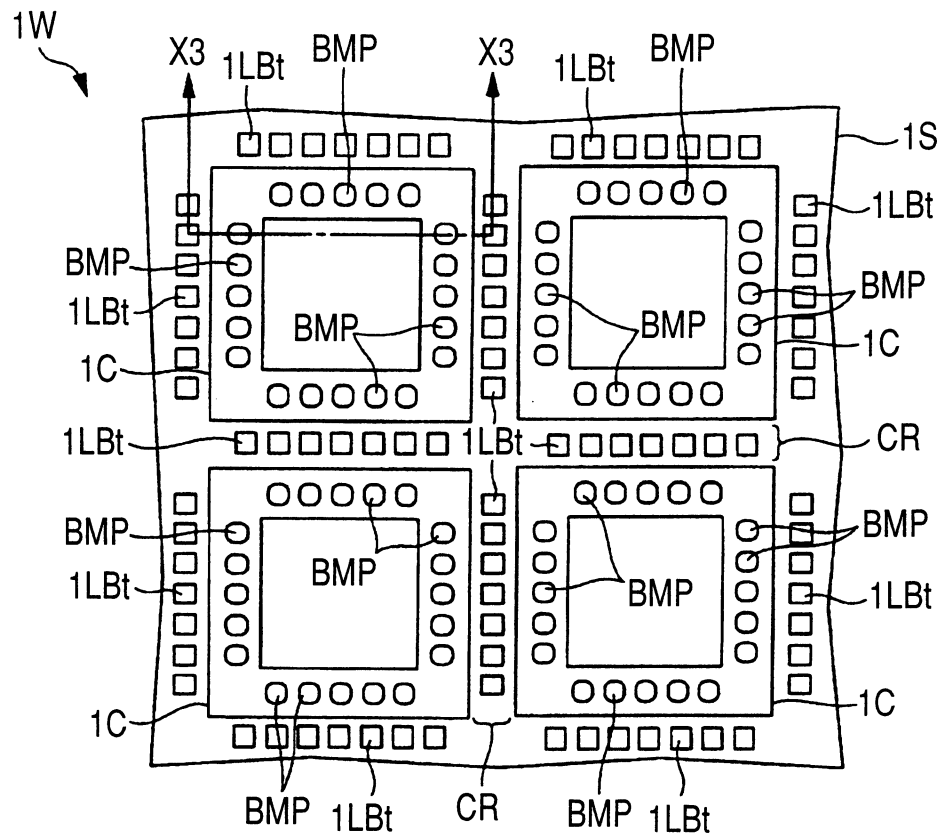


圖 6

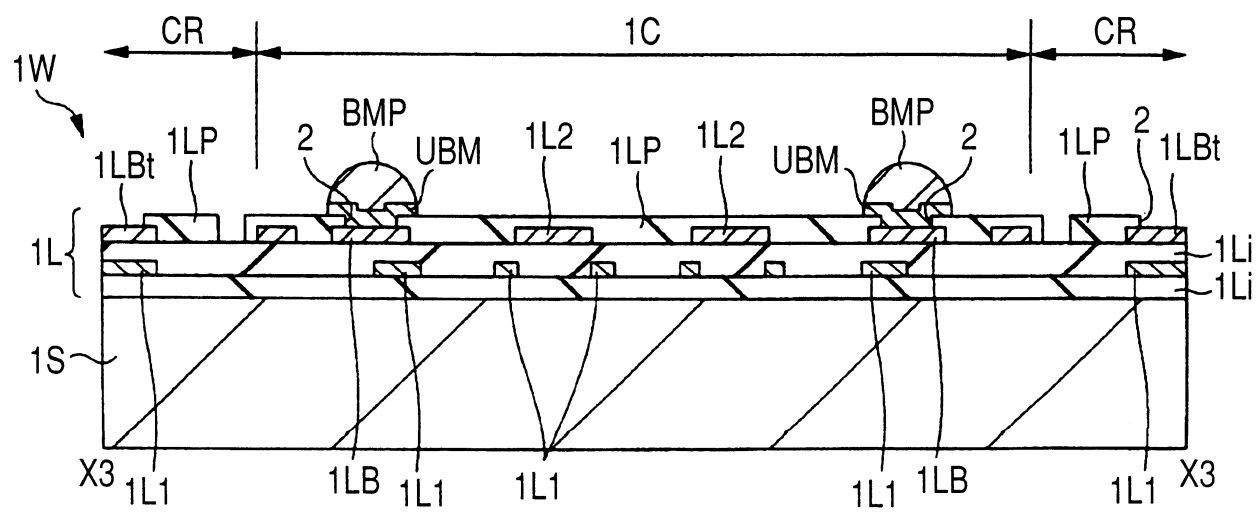


圖 7

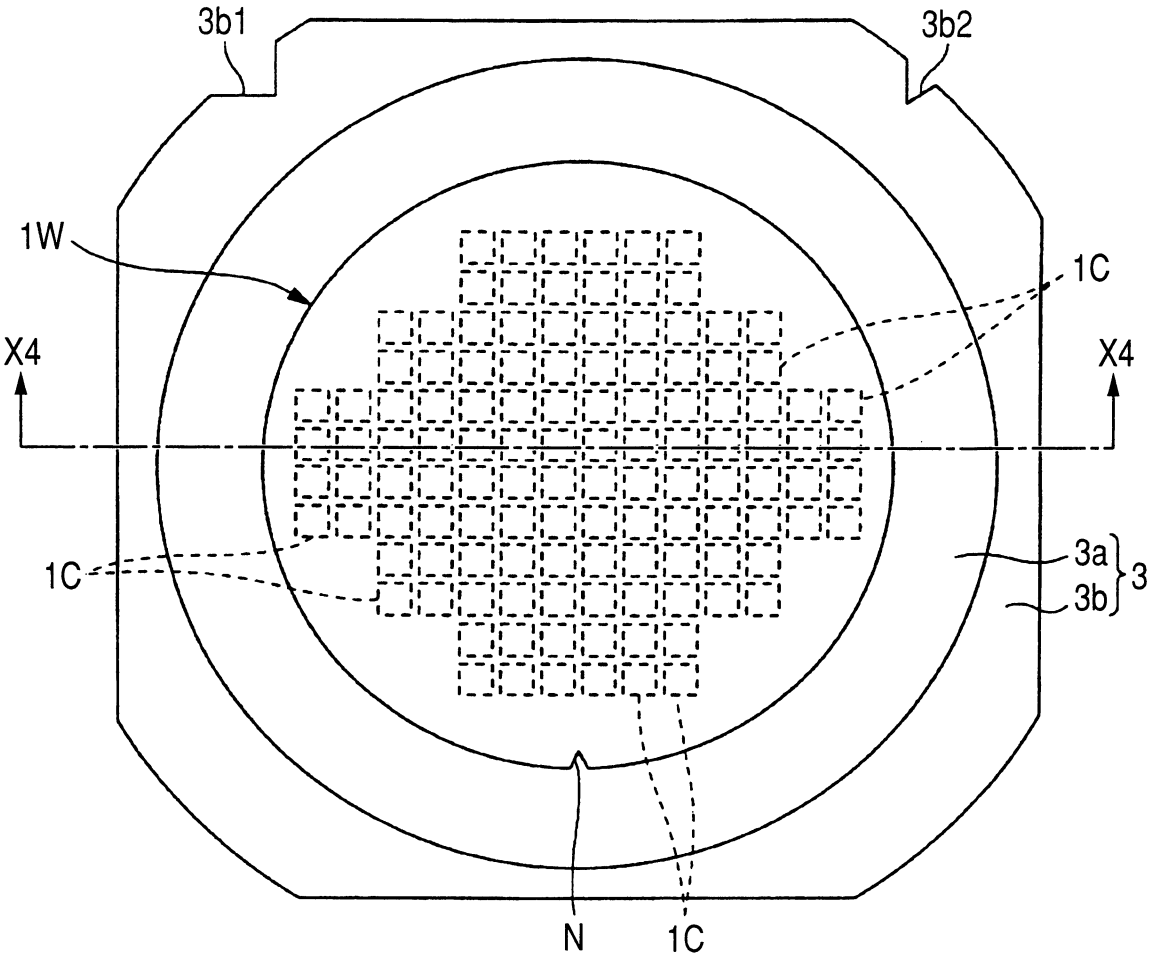


圖 8

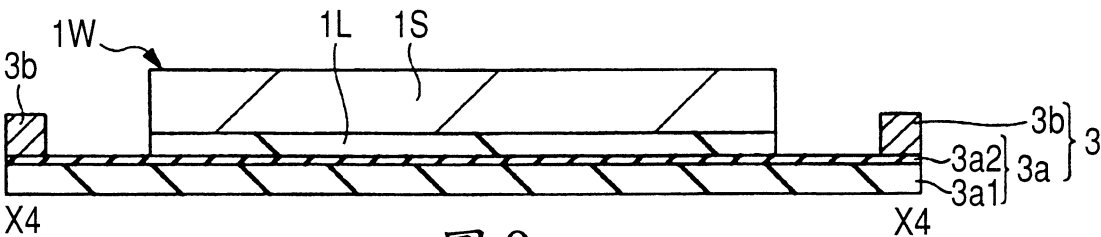


圖 9

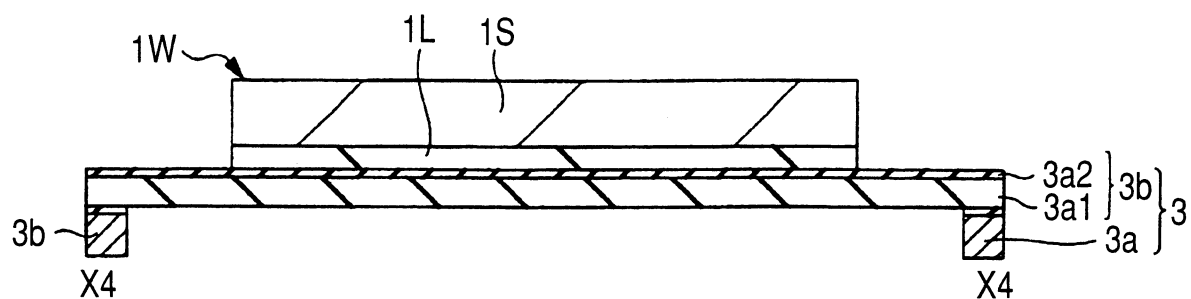


圖 10

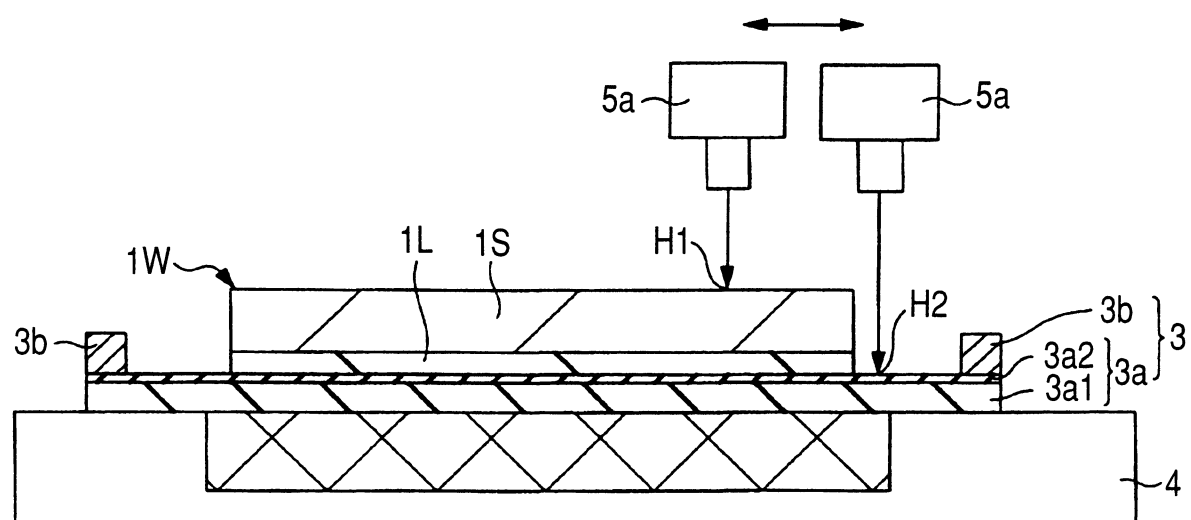


圖 11

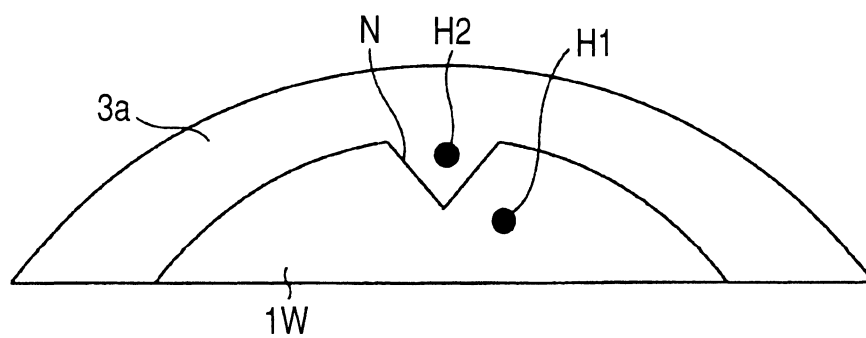


圖 12

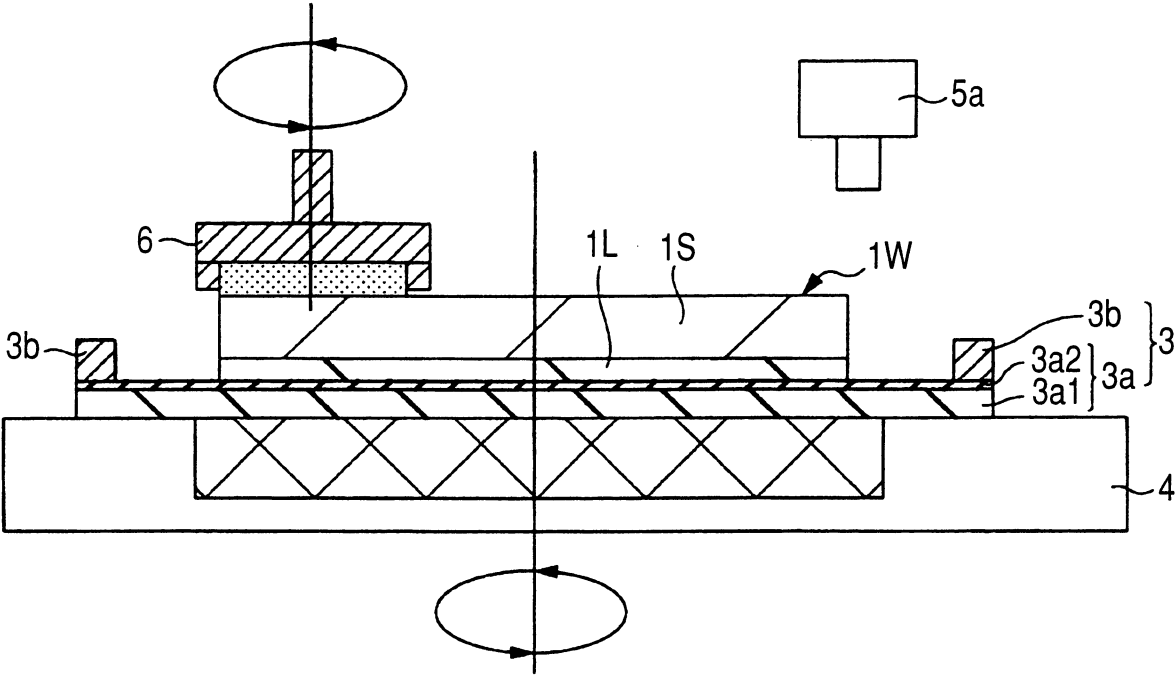


圖 13

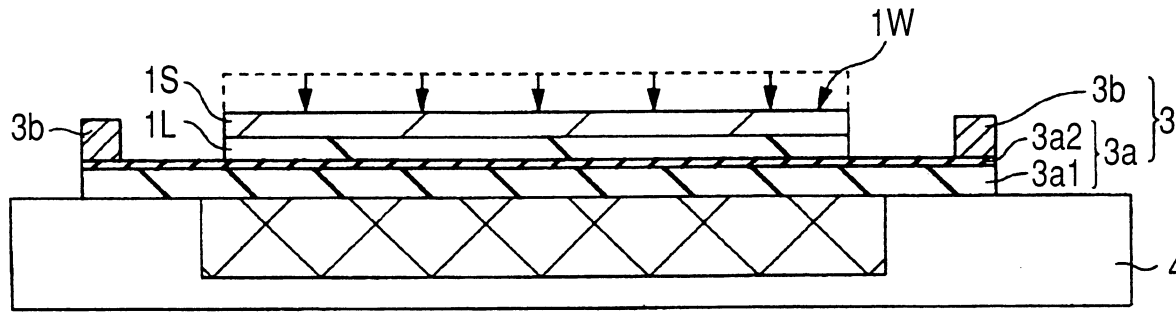


圖 14

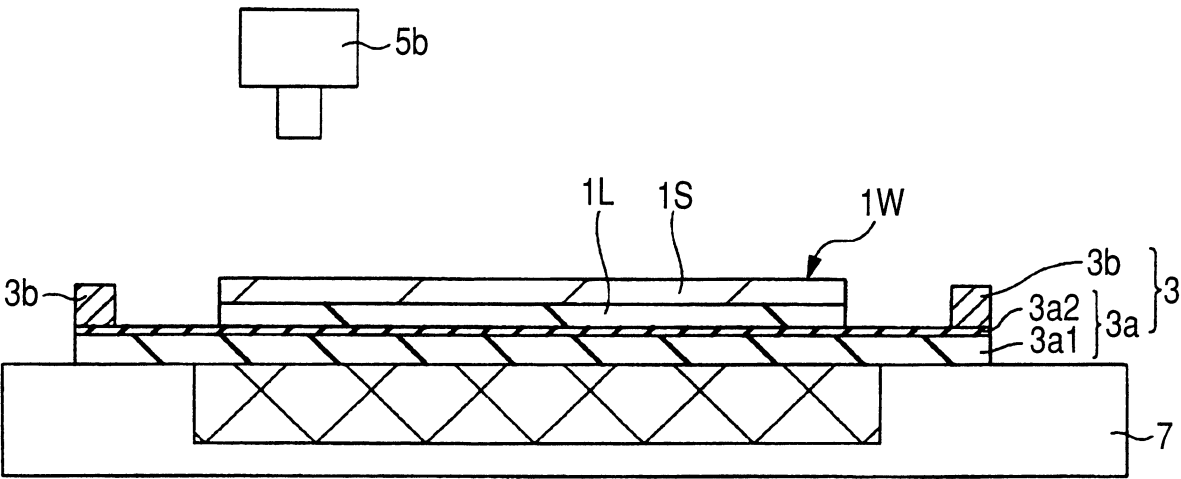


圖 15

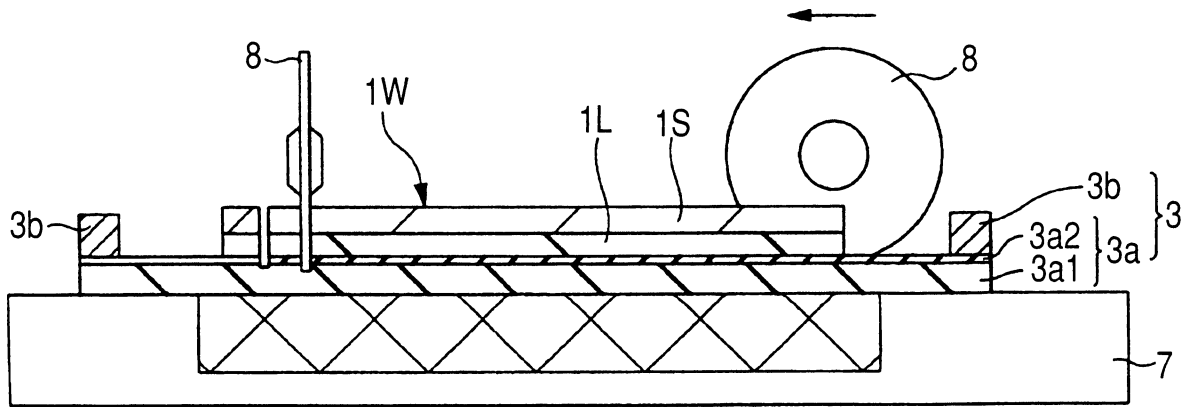


圖 16

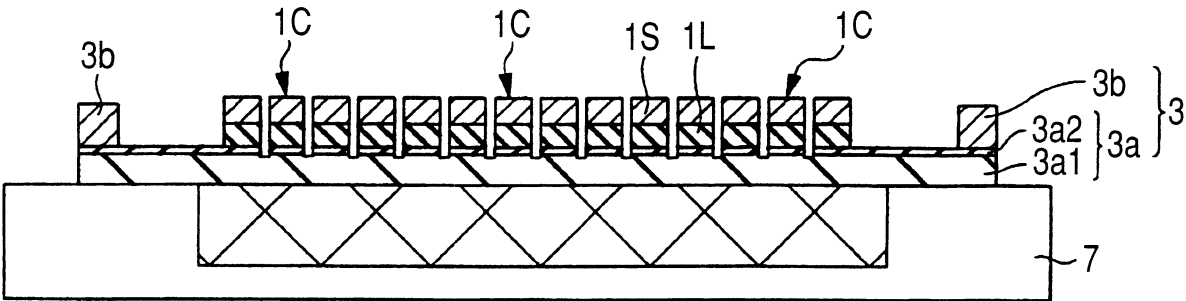


圖 17

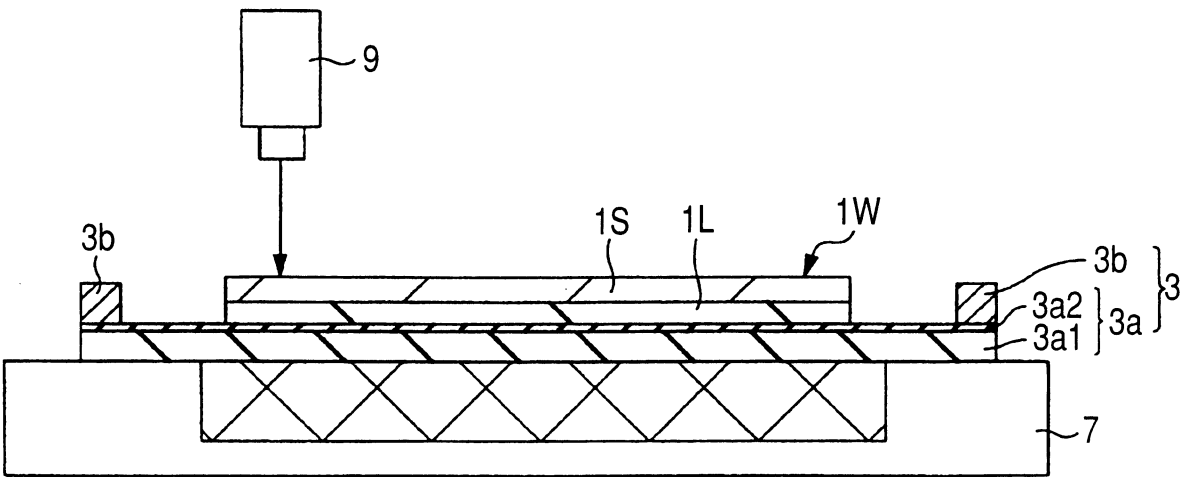


圖 18

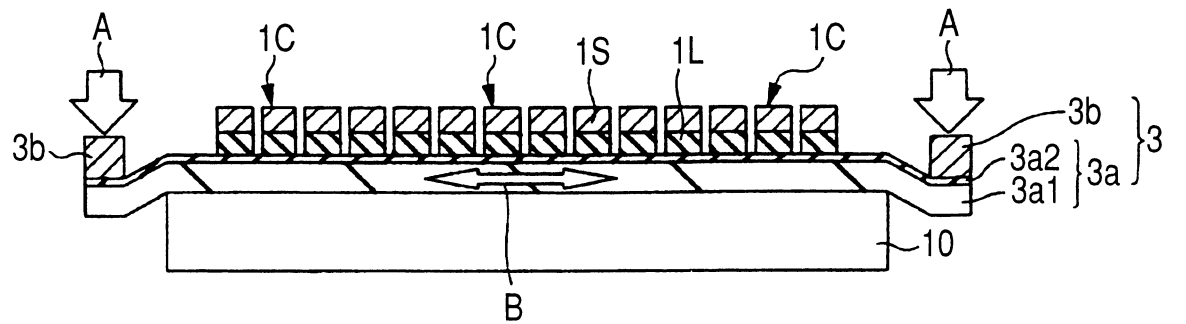


圖 19

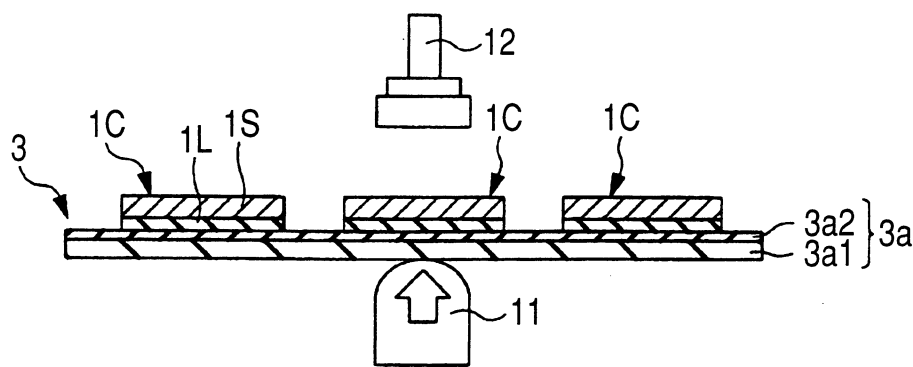


圖 20

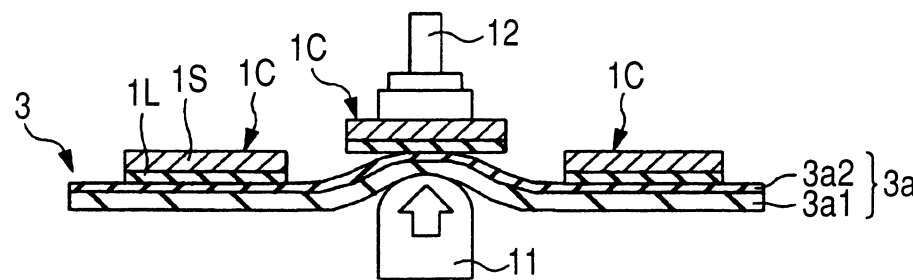


圖 21

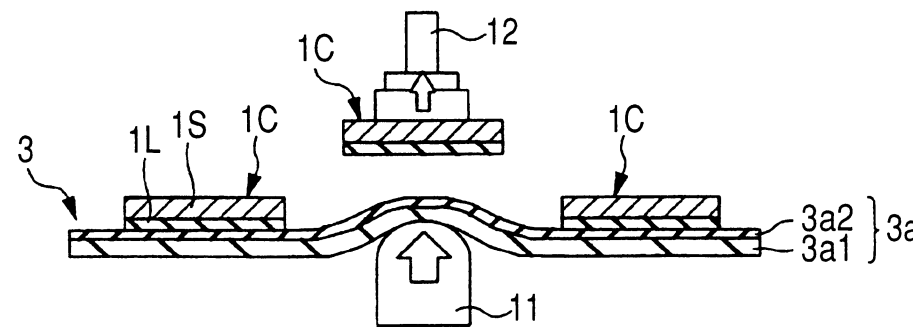


圖 22

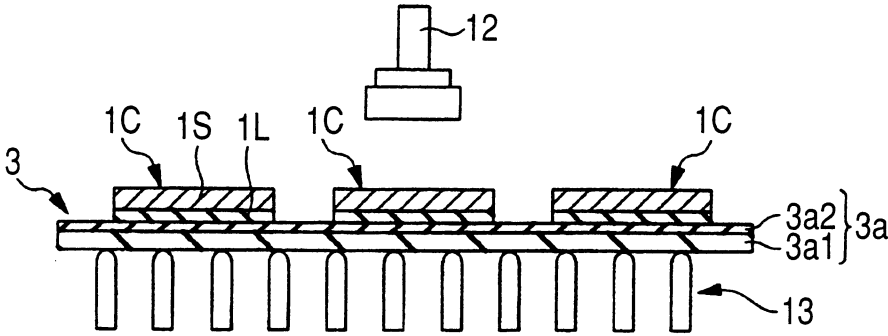


圖 23

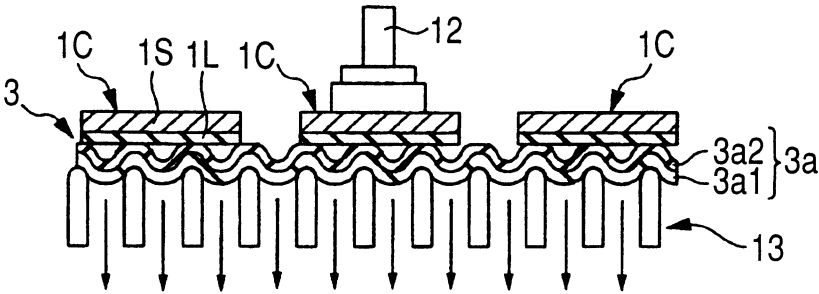


圖 24

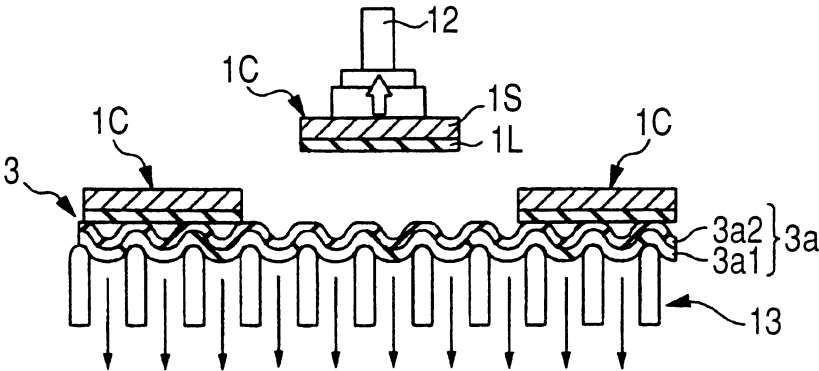


圖 25

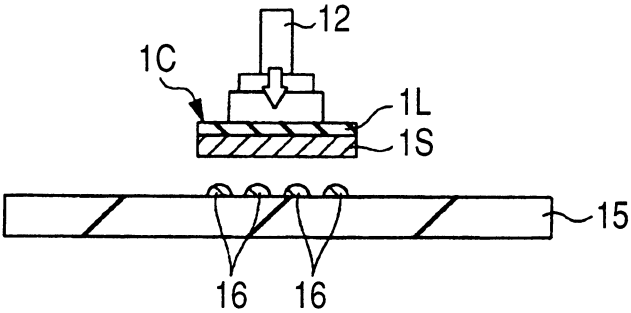


圖 26

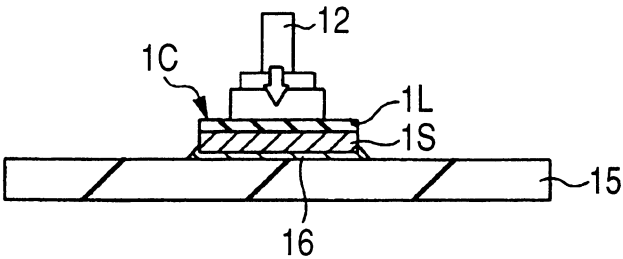


圖 27

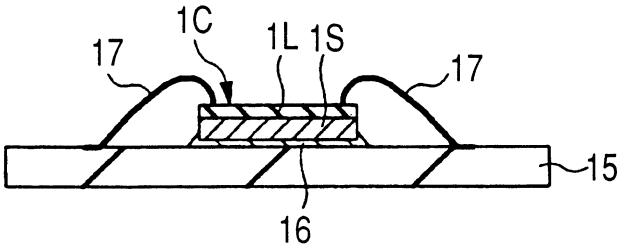


圖 28

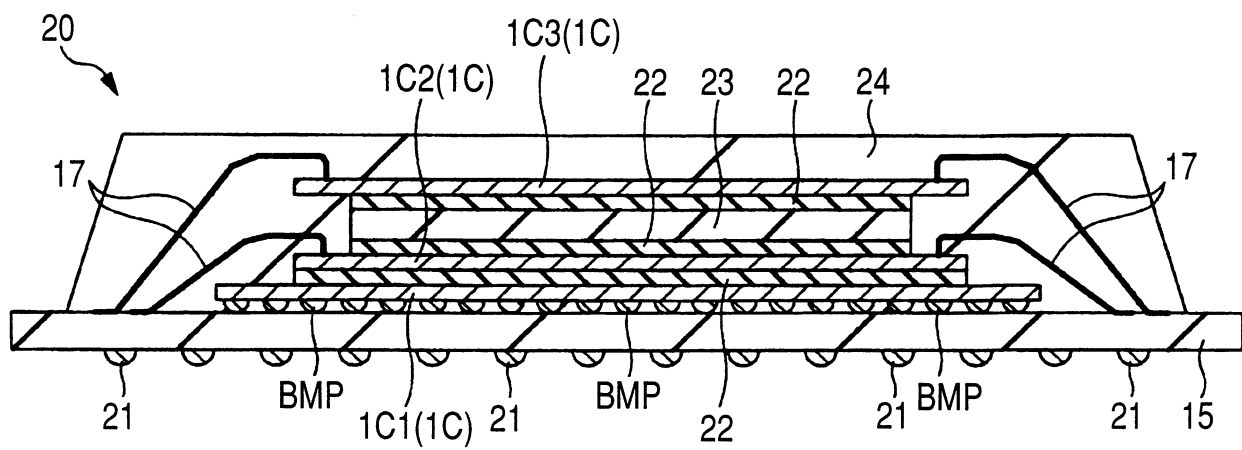


圖 29

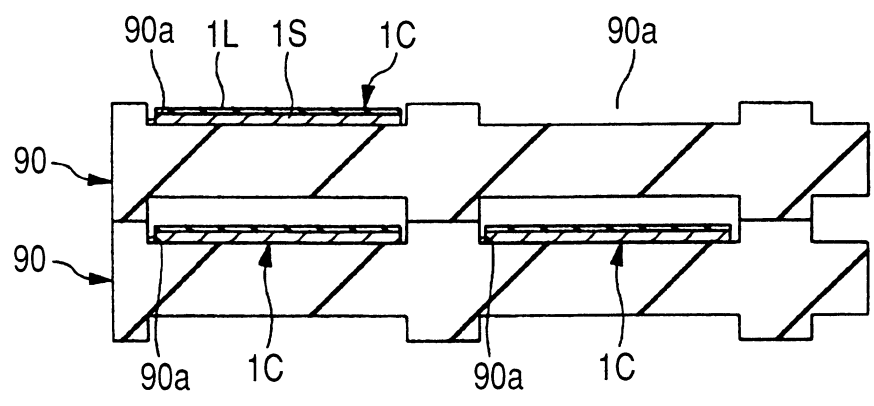


圖 30

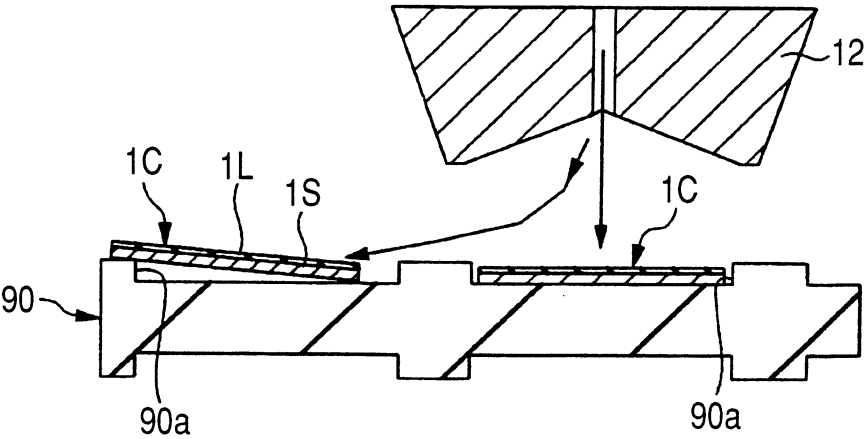


圖 31

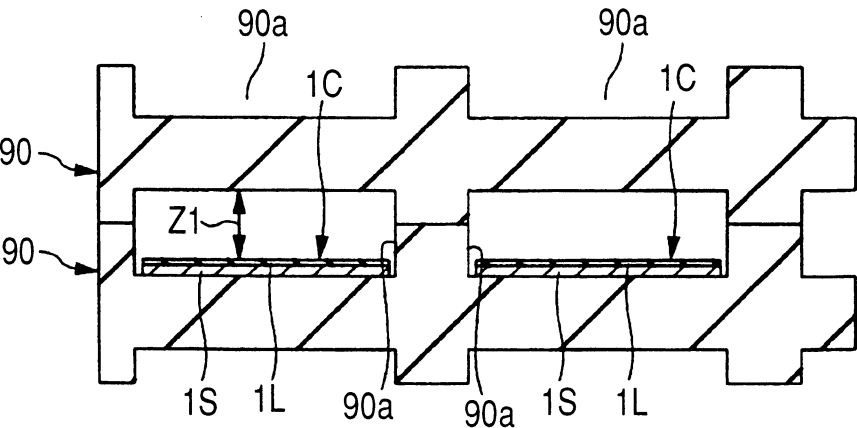


圖 32

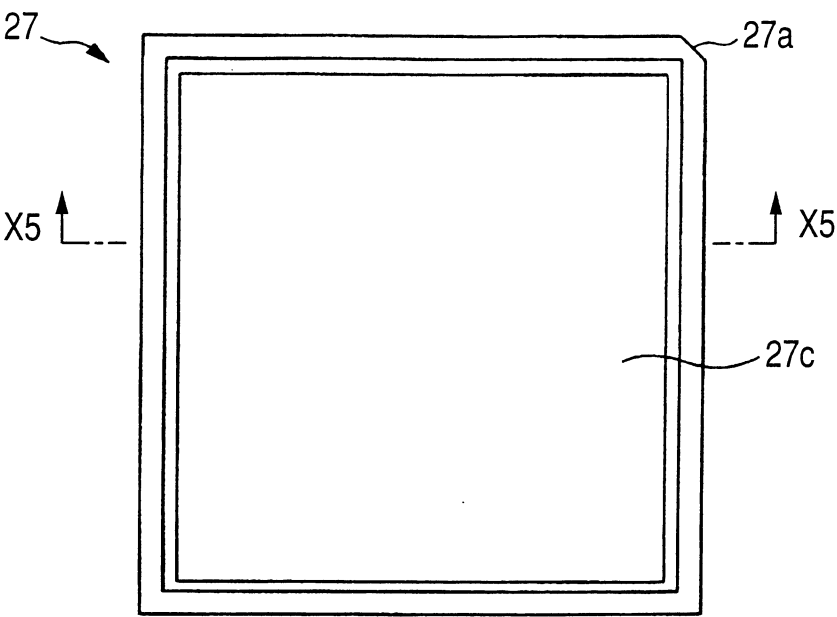


圖 33

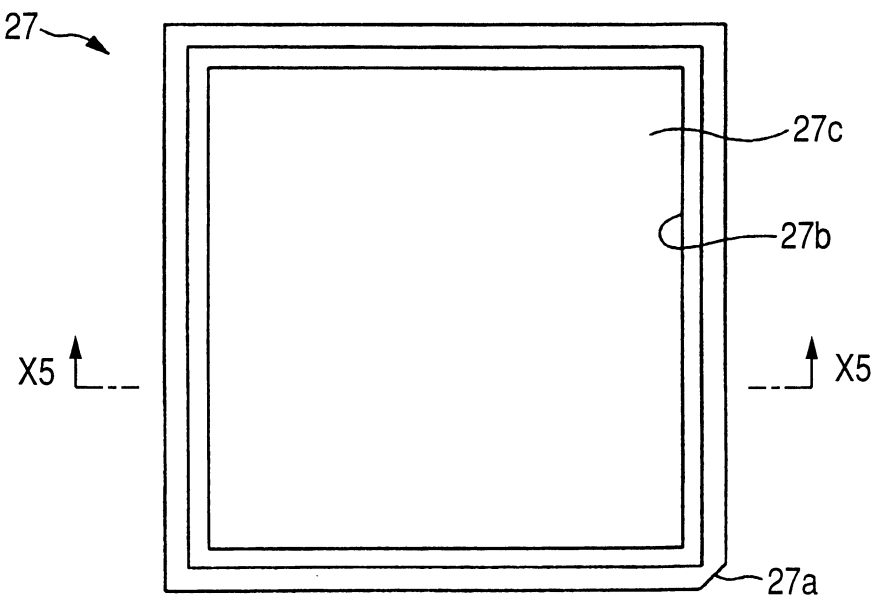


圖 34

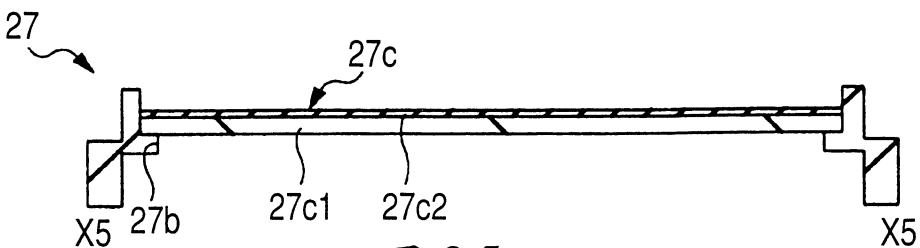


圖 35

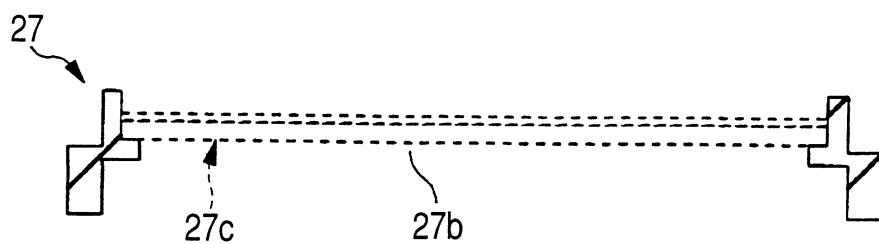


圖 36

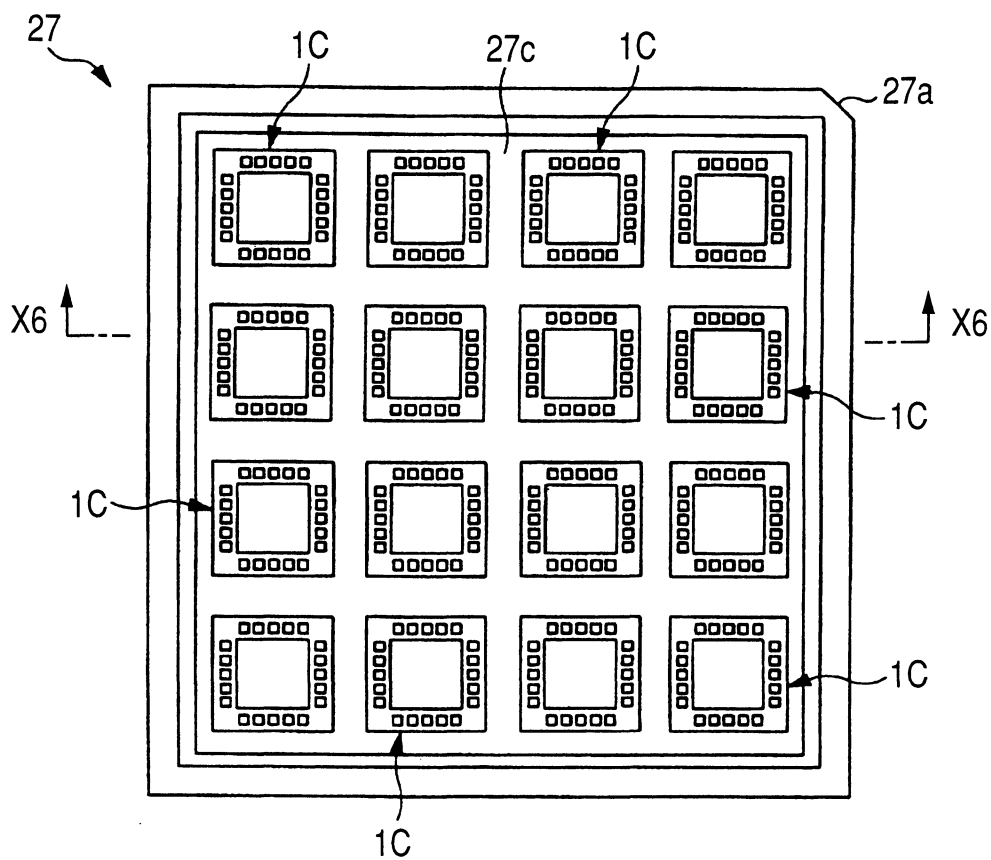


圖 37

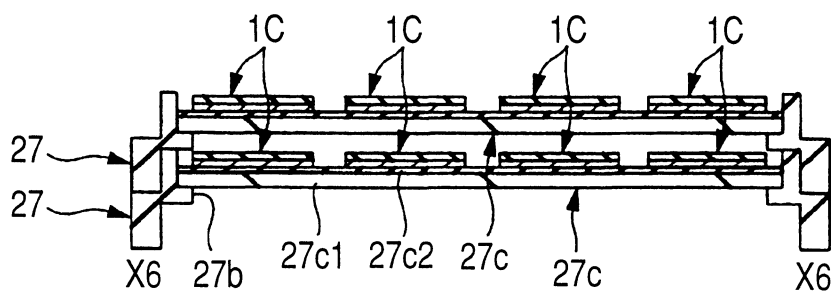


圖 38

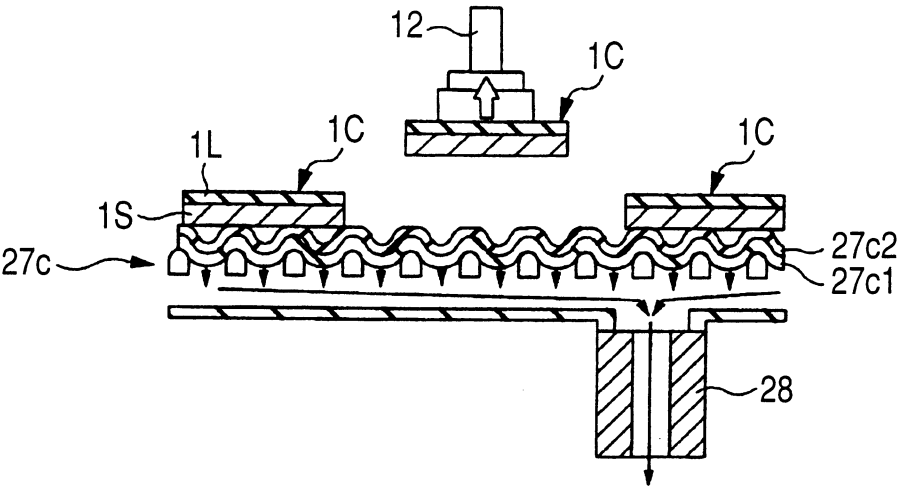


圖 39

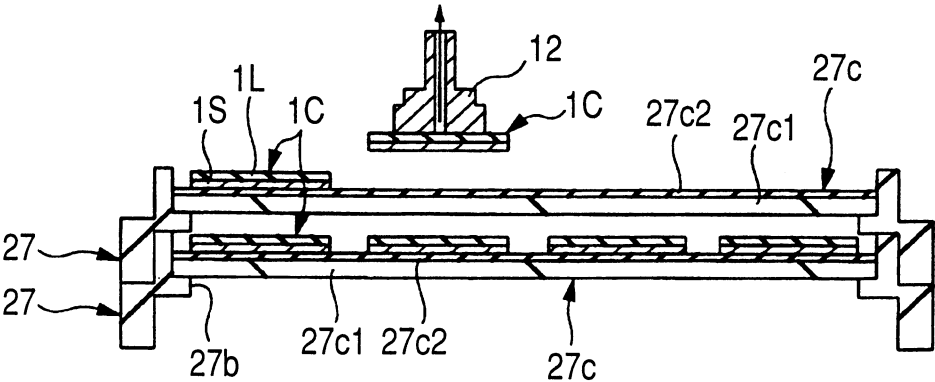


圖 40

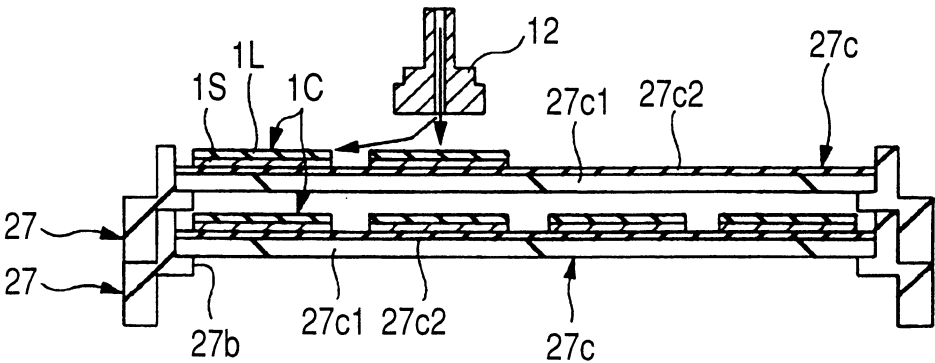


圖 41

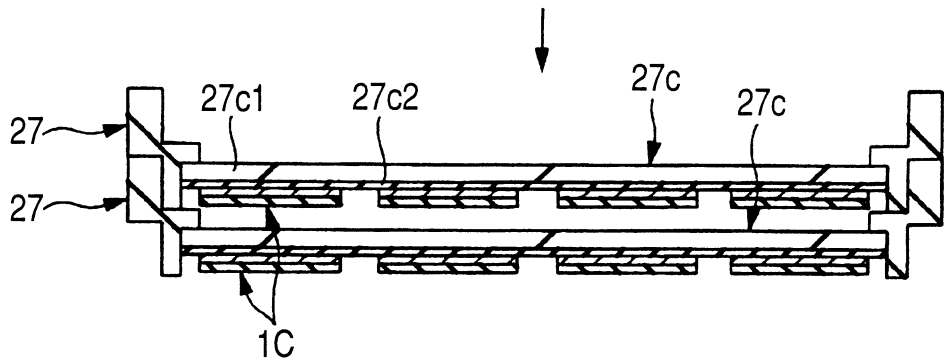


圖 42

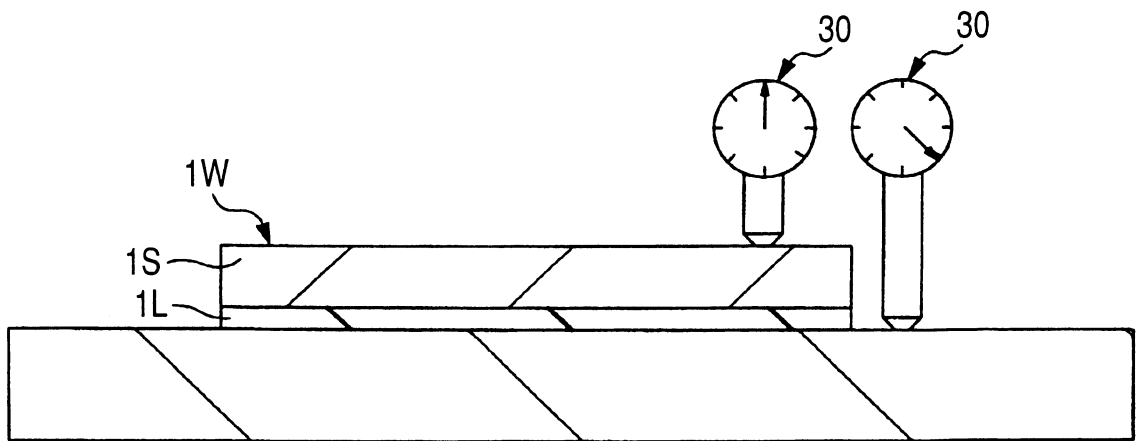


圖 43

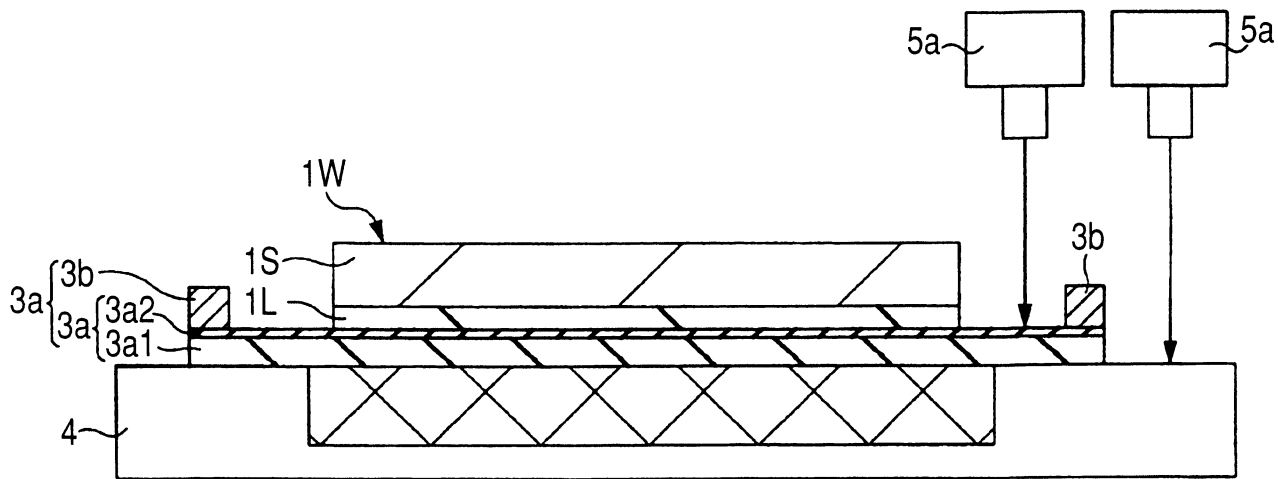


圖 44

七、指定代表圖：

(一)本案指定代表圖為：第 (13) 圖。

(二)本代表圖之元件符號簡單說明：

1L	配線層
1S	半導體基板
1W	半導體晶圓
3	器具
3a	膠帶底
3b	環(框體)
3a1	膠帶底
3a2	接著層
4	吸附座
5a	紅外線攝影機
6	磨削研磨工具

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)