

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年12月29日(29.12.2022)



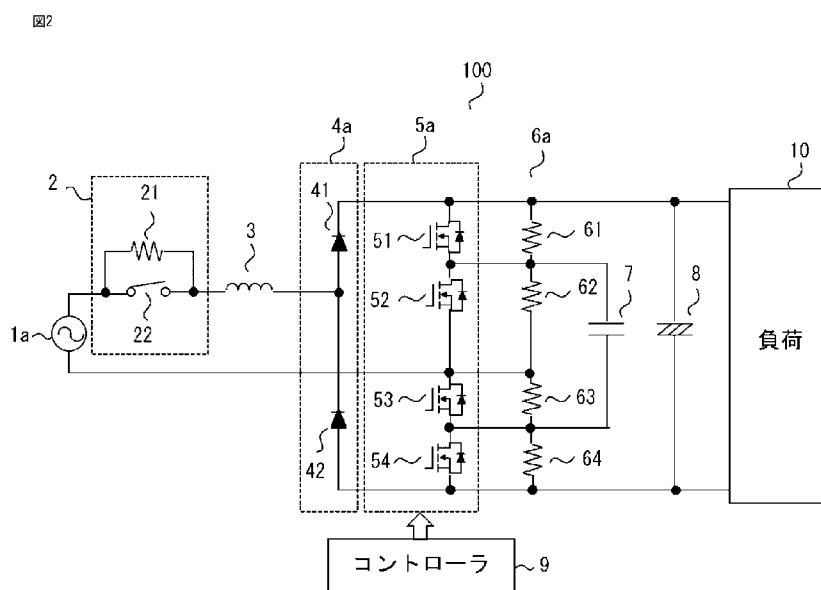
(10) 国際公開番号

WO 2022/269662 A1

- (51) 国際特許分類:
H02M 7/12 (2006.01)
- (21) 国際出願番号: PCT/JP2021/023333
- (22) 国際出願日: 2021年6月21日(21.06.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者: 石川 秀太 (ISHIKAWA Shuta); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 豊田基(TOYODA Hajime); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 松崎 公洋(MATSUZAKI Koyo); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人: 弁理士法人 ぱるも 特許事務所(PALMO PATENT FIRM, P.C.); 〒6610033 兵庫県尼崎市南武庫之荘3丁目35番8号 Hyogo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH,

(54) Title: POWER CONVERSION DEVICE

(54) 発明の名称: 電力変換装置



9 Controller
10 Load

(57) Abstract: This power conversion device comprises: a rectifying circuit (4) which is connected to an AC power source (1) and which rectifies an input voltage from the AC power source (1); a leg circuit (5) which is connected to the rectifying circuit (4) and which has an upper leg composed of a plurality of semiconductor elements (51, 52) connected in series and a lower leg composed of a plurality of semiconductor elements (53, 54) connected in series, wherein the upper leg and the lower leg are connected in series and at least the plurality of semiconductor elements (53, 54) of the lower leg are switching



WO 2022/269662 A1

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

elements; a balance resistor (6) which is connected in parallel to the semiconductor elements (51-54) of the leg circuit (5); at least one charging and discharging capacitor (7) which is connected between the connection point of the semiconductor elements (51, 52) of the upper leg and the connection point of the semiconductor elements (53, 54) of the lower leg; a smoothing capacitor 8 which is connected to the output of the leg circuit (5); and an inrush prevention circuit (2) which is provided between the AC power source (1) and the leg circuit (5) and which comprises a current limiting resistor (21).

(57) 要約 : 交流電源 (1) に接続されて交流電源 (1) からの入力電圧を整流する整流回路 (4) と、整流回路 (4) に接続され、直列接続された複数の半導体素子 (51、52) から成る上レグおよび直列接続された複数の半導体素子 (53、54) から成る下レグを有し、上レグおよび下レグは直列接続され、少なくとも下レグの複数の半導体素子 (53、54) がスイッチング素子であるレグ回路 (5) と、レグ回路 (5) の半導体素子 (51-54) に並列に接続されたバランス抵抗 (6) と、上レグの半導体素子 (51、52) の接続点と下レグの半導体素子 (53、54) の接続点との間に接続された少なくとも1つの充放電コンデンサ (7) と、レグ回路 (5) の出力に接続された平滑コンデンサ 8 と、交流電源 (1) とレグ回路 (5) との間に設けられた、電流制限抵抗 (21) を備える突入防止回路 (2) と、を備える。

明 細 書

発明の名称：電力変換装置

技術分野

[0001] 本願は、電力変換装置に関するものである。

背景技術

[0002] 高効率な電力変換器の回路方式として、充放電コンデンサの充放電を利用してマルチレベルの直流電力を出力する電力変換装置が知られている。マルチレベルコンバータは、非定常時に各半導体素子に印加される電圧が直流母線電圧の半分にならないことから、低耐圧の素子を適用することができないという問題があった。

[0003] この問題に対して、入力側の直流電源と接続するリアクトルと、スイッチング素子と、スイッチング素子のオンオフにより充放電される充放電コンデンサと、充電放電経路を与えるダイオードと、各スイッチング素子、ダイオードと並列に接続されたバランス用抵抗と、出力電圧平滑用コンデンサとを備える電力変換装置が開示されている（例えば、特許文献1）。

先行技術文献

特許文献

[0004] 特許文献1：特開2014-33553号公報

発明の概要

発明が解決しようとする課題

[0005] 特許文献1の電力変換装置では、停止中においては、過電圧が抑制できるが、電源投入時の初期充電において、半導体素子に過電圧が印加される課題がある。

[0006] 本願は、上記のような課題を解決するための技術を開示するものであり、電源投入時の初期充電、動作中、停止中において過電圧を抑制できる電力変換装置の提供を目的とする。

課題を解決するための手段

[0007] 本願に開示される電力変換装置は、交流電源に接続されて交流電源からの入力電圧を整流する整流回路と、整流回路に接続され、直列接続された複数の半導体素子から成る上レグおよび直列接続された複数の半導体素子から成る下レグを有し、上レグおよび下レグは直列接続され、少なくとも下レグの複数の半導体素子がスイッチング素子であるレグ回路と、レグ回路の半導体素子に並列に接続されたバランス抵抗と、上レグの半導体素子の接続点と下レグの半導体素子の接続点との間に接続された少なくとも1つの充放電コンデンサと、レグ回路の出力に接続された平滑コンデンサと、交流電源とレグ回路との間に設けられた、電流制限抵抗を備える突入防止回路と、を備えるものである。

発明の効果

[0008] 本願に開示される電力変換装置によれば、電源投入時の初期充電、動作中、停止中において過電圧を抑制できる。

図面の簡単な説明

[0009] [図1]実施の形態1に係る電力変換装置の基本構成図である。

[図2]実施の形態1に係る電力変換装置の回路構成図である。

[図3]実施の形態1に係る電力変換装置の比較例の初期充電時の動作波形である。

[図4]実施の形態1に係る電力変換装置の比較例の初期充電時の動作波形である。

[図5]実施の形態1に係る電力変換装置の電流制限抵抗の変化に対する平滑コンデンサの初期充電時の電圧波形である。

[図6]実施の形態1に係る電力変換装置の平滑コンデンサの容量の変化に対する平滑コンデンサの初期充電時の電圧波形である。

[図7]実施の形態1に係る電力変換装置のバランス抵抗の変化に対する平滑コンデンサの初期充電時の電圧波形である。

[図8]実施の形態1に係る電力変換装置の充放電コンデンサの容量の変化に対する平滑コンデンサの初期充電時の電圧波形である。

[図9]実施の形態 1 に係る電力変換装置の過電圧度合指標の変化に対する初期充電時の動作波形である。

[図10]実施の形態 1 に係る電力変換装置の過電圧度合指標の変化に対する初期充電時の動作波形である。

[図11]実施の形態 1 に係る電力変換装置の過電圧度合指標の変化に対する初期充電時の動作波形である。

[図12]実施の形態 1 に係る電力変換装置の過電圧度合指標の変化に対する初期充電時の動作波形である。

[図13]実施の形態 1 に係る電力変換装置の過電圧度合指標の変化に対する半導体スイッチング素子に印加される最大電圧をプロットしたグラフである。

[図14]実施の形態 2 に係る電力変換装置の回路構成図である。

[図15]実施の形態 2 に係る電力変換装置の別方式 1 の回路構成図である。

[図16]実施の形態 2 に係る電力変換装置の別方式 2 の回路構成図である。

[図17]実施の形態 3 に係る電力変換装置の回路構成図である。

[図18]実施の形態 3 に係る電力変換装置の別方式の回路構成図である。

[図19]実施の形態 3 に係る電力変換装置の過電圧度合指標の変化に対する初期充電時の動作波形である。

[図20]実施の形態 3 に係る電力変換装置の過電圧度合指標の変化に対する初期充電時の動作波形である。

[図21]実施の形態 3 に係る電力変換装置の過電圧度合指標の変化に対する初期充電時の動作波形である。

[図22]実施の形態 3 に係る電力変換装置の過電圧度合指標の変化に対する初期充電時の動作波形である。

[図23]実施の形態 3 に係る電力変換装置の過電圧度合指標の変化に対する半導体スイッチング素子に印加される最大電圧をプロットしたグラフである。

[図24]実施の形態 4 に係る電力変換装置の回路構成図である。

[図25]実施の形態 4 に係る電力変換装置の 3 抵抗方式と 4 抵抗方式の充放電コンデンサの初期充電特性を比較した図である。

[図26]実施の形態5に係る電力変換装置の回路構成図である。

[図27]実施の形態5に係る電力変換装置の過電圧度合指標の変化に対する半導体スイッチング素子に印加される最大電圧をプロットしたグラフである。

[図28]電力変換装置のコントローラのハードウェア構成例のブロック図である。

発明を実施するための形態

[0010] 実施の形態1.

実施の形態1は、単相交流電源からの入力電圧を整流する1アームのみのダイオード整流回路と、2個の半導体スイッチング素子が直列接続された上レグと下レグとを備えるレグ回路と、レグ回路の各半導体スイッチング素子に並列に接続されたバランス抵抗と、上レグの半導体スイッチング素子の接続点と下レグの半導体スイッチング素子の接続点との間に接続された充放電コンデンサと、レグ回路の出力に接続された平滑コンデンサと、単相交流電源と1アームのみのダイオード整流回路間に電流制限抵抗を備える突入防止回路と、リアクトルを備える電力変換装置に関するものである。

[0011] 以下、実施の形態1に係る電力変換装置の構成および動作について、電力変換装置の基本構成図である図1、電力変換装置の回路構成図である図2、比較例の初期充電時の動作波形である図3、図4、電流制限抵抗の変化に対する平滑コンデンサの初期充電時の電圧波形である図5、平滑コンデンサの容量の変化に対する平滑コンデンサの初期充電時の電圧波形である図6、バランス抵抗の変化に対する平滑コンデンサの初期充電時の電圧波形である図7、充放電コンデンサの容量の変化に対する平滑コンデンサの初期充電時の電圧波形である図8、過電圧度合指標の変化に対する初期充電時の動作波形である図9－図12、および過電圧度合指標の変化に対する半導体スイッチング素子に印加される最大電圧をプロットしたグラフである図13に基づいて説明する。

[0012] 実施の形態1の電力変換装置100の構成を図2に基づいて説明する前に、実施の形態1および実施の形態2以降の電力変換装置にも共通する基本構

成を図1に基づいて説明する。

電力変換装置1000は、交流電源1を入力とし、電流制限抵抗を備えた突入防止回路2、整流回路4、レグ回路5、バランス抵抗6、充放電コンデンサ7、平滑コンデンサ8を備え、出力には負荷10が接続されている。

ここで、整流回路4は交流電源1の交流を直流に変換する。レグ回路5は、半導体素子の直列回路からなる上レグおよび下レグを備える。

バランス抵抗6は、レグ回路5の半導体素子に並列に接続されている。具体的な接続方法は、各実施の形態において説明する。充放電コンデンサ7は、上レグ内の半導体素子の接続点と下レグ内の半導体素子の接続点との間に少なくとも1つ接続されている。

平滑コンデンサ8は、レグ回路5の出力に接続されており、この平滑コンデンサ8に負荷10が接続されている。

ここで半導体素子は半導体スイッチング素子とダイオードを含む。

なお、突入防止回路2の設置位置については、交流電源1が三相交流電源の場合は、整流回路4の後に設置する構成とする。

通常、電力変換装置では、入力側にリアクトルが設置され、レグ回路を駆動するためのコントローラが必要である。しかし、本願の目的である「電力変換器の電源投入時の初期充電、動作中、停止中において過電圧を抑制できる電力変換装置の提供する」とは、直接関係しないため、図1の基本構成では除いている。

また、交流電源1および負荷10は、電力変換装置1000の構成要素ではないが、密接に関係するために、区別しないで説明している。

[0013] 次に、図2に示す電力変換装置100の構成について説明する。

電力変換装置100は、単相交流電源1aを入力とし、電流制限抵抗21とスイッチ22を備えた突入防止回路2、リアクトル3、ダイオード41、42を備えた1アームのみのダイオード整流回路4a、上レグに半導体スイッチング素子51、52の直列回路および下レグに半導体スイッチング素子53、54の直列回路を備えたレグ回路5a、抵抗61、62、63、64

を備えたバランス抵抗6 a、充放電コンデンサ7、平滑コンデンサ8を備え、出力には負荷10が接続されている。さらに、電力変換装置100は、レグ回路5 aを駆動するためのコントローラ9を備えている。

図2に示したように2つのダイオード4 1、4 2で構成された1アームのみ（単相交流の1端のみ）の整流回路を、1アームのみのダイオード整流回路4 aと記載している。後の実施の形態で説明する単相交流に対しては4つのダイオードで構成するブリッジ整流回路4 bと記載し、三相交流に対しては6つのダイオードで構成するブリッジ整流回路4 cと記載して区別している。

バランス抵抗については、まとめて総称している場合はバランス抵抗6 aと記載し、個別でいう場合は、例えばバランス抵抗6 1と記載する。

[0014] 1アームのみのダイオード整流回路4 aのダイオード4 1のアノードとダイオード4 2のカソードとの接続点がリアクトル3を介して単相交流電源1 aの一端に接続されている。レグ回路5 aの上レグと下レグの接続点が単相交流電源1 aの他端に接続されている。1アームのみのダイオード整流回路4 aのダイオード4 1のカソードがレグ回路5 aの直流母線に正極側に接続され、ダイオード4 2のアノードがレグ回路5 aの直流母線に負極側に接続されている。

バランス抵抗6 1～6 4はそれぞれ半導体スイッチング素子5 1～5 4に並列に接続されている。充放電コンデンサ7は、半導体スイッチング素子5 2、5 3の直列回路に並列に、すなわちバランス抵抗6 2、6 3の直列回路に並列に接続されている。平滑コンデンサ8はレグ回路5 aの出力に接続されており、負荷10がこの出力に接続されている。

[0015] 電流制限抵抗2 1はPTC (Positive Temperature Coefficient) サーミスタおよびNTC (Negative Temperature Coefficient) サーミスタで代替できる。半導体スイッチング素子5 1～5 4はMOSFET (Metal-Oxide-Semiconductor Field-Effect Tra

nsistor)で記載しているが、IGBT(Insulated-Gate-Bipolar-Transistor)に置き換えることもできる。また、SiCおよびGaNといった新材料の半導体スイッチング素子で構成してもよい。

[0016] 電力変換装置100では、初期充電動作時はスイッチ22をOFFとする。後で詳細を説明する初期充電動作が完了した時点で、スイッチ22をONとして、電流制限抵抗21をバイパスする。その後、コントローラ9からの駆動信号で半導体スイッチング素子51~54を動作させる。

[0017] コントローラ9からの駆動信号で半導体スイッチング素子51~54を適切にスイッチング制御することで、電源電流を正弦波状で且つ、電源力率をほぼ1にできる。さらに充放電コンデンサ7と平滑コンデンサ8を任意の電圧値に制御することができる。

特に、充放電コンデンサ7の電圧値を平滑コンデンサ8の電圧値の1/2にすることで、3レベル出力にすることが可能である。3レベル出力にすることで、一般的な2レベルの電力変換器と比べて、リアクトル3のインダクタンス値を小さくすることで、且つ半導体スイッチング素子51~54のスイッチング時の損失を減らすことができる。

[0018] バランス抵抗61、62、63、64は、同じ抵抗値を適用すると過電圧抑制効果が高く、ここではバランス抵抗61、62、63、64の抵抗の平均値を R_f とする。

さらに電流制限抵抗21の抵抗値を R_0 、充放電コンデンサ7の静電容量を C_f 、平滑コンデンサ8の静電容量を C_0 とする。

なお、以降の説明では、特に区別する必要がない限り、「バランス抵抗61、62、63、64の抵抗の平均値 R_f 」を「バランス抵抗の抵抗値 R_f 」と記載する。

また、抵抗の単位は Ω 、静電容量の単位は μF で表して、計算する。

[0019] ここで、図2に示す電力変換装置100の通常時の動作について説明する。図2に示す電力変換装置100では、交流電源1より出力される交流電圧

が正および負に従って動作を切り替える。

交流電源 1 より出力される交流電圧が正である場合には、上レグの半導体スイッチング素子 5 1、5 2 をオンオフさせる。これにより、電流が充放電コンデンサ 7 に流れ、充放電コンデンサ 7 を充電する経路、および放電する経路、ならびに、電流が充放電コンデンサ 7 に流れない経路を切り替える。この切り替えにより、交流電源 1 からの入力電圧を昇圧して平滑コンデンサ 8 側に出力する。

また、交流電源 1 より出力される交流電圧が正である場合には、下レグの半導体スイッチング素子 5 3、5 4 をオンオフさせる。これにより、先に説明した経路の切り替えを行い、交流電源 1 からの入力電圧を昇圧して平滑コンデンサ 8 側に出力する。

なお、通常時の動作は以上説明したものに限られない。

[0020] 次に、充放電コンデンサ 7 と平滑コンデンサ 8 の電源投入時の初期充電動作について、図 3～図 13 に基づいて説明する。

最初に比較例の初期充電動作について説明する。回路定数は、電流制限抵抗の抵抗値 $R_0 = 10 \Omega$ 、バランス抵抗の抵抗値 $R_f = 100 k \Omega$ 、平滑コンデンサ 8 の静電容量 $C_0 = 1000 \mu F$ 、充放電コンデンサ 7 の静電容量 $C_f = 10 \mu F$ とした。

[0021] 電源投入時の初期充電動作波形を図 3、図 4 に示す。時間 0 において電源投入したときの動作波形である。

図 3 は全体波形であり、F 3 a は交流電源 1 の電源電圧、F 3 b は平滑コンデンサ 8 の電圧（実線）と充放電コンデンサ 7 の電圧（点線）、F 3 c は半導体スイッチング素子 5 1 の両端電圧、F 3 d は半導体スイッチング素子 5 4 の両端電圧である。

なお、図 3 の F 3 a、F 3 c、F 3 d の実際の波形はもっと詰まって正弦波状であることが判別できないが、図 3 では波形をわかりやすくするために粗くしている。

[0022] 図 4 は拡大波形であり、電源投入直後の動作を拡大したものである。図 3

のF 3 a～F 3 dに対応している。具体的には、F 4 aは交流電源1の電源電圧、F 4 bは平滑コンデンサ8の電圧（実線）と充放電コンデンサ7の電圧（点線）、F 4 cは半導体スイッチング素子5 1の両端電圧、F 4 dは半導体スイッチング素子5 4の両端電圧である。

[0023] 電源投入後、平滑コンデンサ8はすぐに充電されるが、充放電コンデンサ7はすぐには充電されない。平滑コンデンサ8と充放電コンデンサ7の差の電圧が半導体スイッチング素子5 1および半導体スイッチング素子5 4に印加される。

電源投入動作時に印加される電圧がオーバーシュートしており、過電圧となる期間が発生する。このような状態が生じると、半導体スイッチング素子を低耐圧で構成することができず、高効率化、コスト低減の面で不利な構成となる。

[0024] 過電圧現象を解決するためには、平滑コンデンサ8の充電時間を遅くするか、充放電コンデンサ7の充電時間を早くして、電圧オーバーシュートを抑制していく必要がある。

ここで、初期充電時の過電圧を抑制する方法について説明する。

[0025] 平滑コンデンサ8の充電スピードは、 R_0 と C_0 の積である（1）式の係数 K_0 で表すことができる。

$$K_0 = R_0 * C_0 \quad (1)$$

係数 K_0 が大きくなると、充電時間が長くなり、係数 K_0 が小さくなると充電時間が短くなる。電流制限抵抗の抵抗値 $R_0 = 10 \Omega$ （実線）、 $R_0 = 30 \Omega$ （点線）、 $R_0 = 50 \Omega$ （一点鎖線）としたときの平滑コンデンサ8の充電波形を比較したものを図5に示す。

電流制限抵抗の抵抗値 R_0 以外の回路定数は3つの条件は同じ定数であり、バランス抵抗の抵抗値 $R_f = 100 k \Omega$ 、平滑コンデンサ8の静電容量 $C_0 = 1000 \mu F$ 、充放電コンデンサ7の静電容量 $C_f = 10 \mu F$ としている。

電流制限抵抗の抵抗値 R_0 を大きくすれば、 K_0 が大きくなるため、平滑

コンデンサ 8 の充電時間が長くなっていることがわかる。

[0026] また、平滑コンデンサ 8 の静電容量 C_0 を大きくしても充電時間は遅くできる。平滑コンデンサ 8 の静電容量 $C_0 = 1000 \mu\text{F}$ (実線)、 $C_0 = 3000 \mu\text{F}$ (点線)、 $C_0 = 5000 \mu\text{F}$ (一点鎖線) としたときの平滑コンデンサ 8 の充電波形を比較したものを図 6 に示す。

平滑コンデンサ 8 の静電容量 C_0 以外の回路定数は 3 つの条件とも同じ定数であり、電流制限抵抗の抵抗値 $R_0 = 10 \Omega$ 、バランス抵抗の抵抗値 $R_f = 100 \text{ k}\Omega$ 、充放電コンデンサ 7 の静電容量 $C_f = 10 \mu\text{F}$ としている。平滑コンデンサ 8 の静電容量 C_0 を大きくしても、係数 K_0 が大きくなるため、平滑コンデンサ 8 の充電時間が長くなっていることがわかる。

[0027] 係数 K_0 が同じ値になれば、電流制限抵抗の抵抗値 R_0 および平滑コンデンサ 8 の静電容量 C_0 の値が違っていても充電時間は同じなる。

[0028] また充放電コンデンサ 7 の充電スピードは、バランス抵抗の抵抗値 R_f と充放電コンデンサ 7 の静電容量 C_f の積である (2) 式の係数 K_f で表すことができる。

$$K_f = R_f * C_f \quad (2)$$

係数 K_f が大きくなると、充電時間が長くなり、係数 K_f が小さくなると充電時間が短くなる。

バランス抵抗の抵抗値 $R_f = 10 \text{ k}\Omega$ (実線)、 $R_f = 30 \text{ k}\Omega$ (点線)、 $R_f = 50 \text{ k}\Omega$ (一点鎖線) としたときの充放電コンデンサ 7 の充電波形を比較したものを図 7 に示す。

バランス抵抗の抵抗値以外の回路定数は 3 つの条件とも同じ定数であり、電流制限抵抗の抵抗値 $R_0 = 10 \Omega$ 、平滑コンデンサ 8 の静電容量 $C_0 = 1000 \mu\text{F}$ 、充放電コンデンサ 7 の静電容量 $C_f = 10 \mu\text{F}$ としている。

バランス抵抗の抵抗値 R_f を大きくすれば、係数 K_f が大きくなるため、充電時間が長くなっていることがわかる。

なお、バランス抵抗の抵抗値 R_f を小さくし過ぎると充電時間は短くなるが、バランス抵抗の損失が大きくなる点に留意する必要がある。

[0029] また、充放電コンデンサ7の静電容量 C_f を大きくしても充電時間は遅くでき、充放電コンデンサ7の静電容量 $C_f = 10 \mu F$ 、 $C_f = 30 \mu F$ 、 $C_f = 50 \mu F$ としたときの充放電コンデンサ7の充電波形を比較したものを図8に示す。

充放電コンデンサ7の静電容量以外の回路定数は3つの条件とも同じ定数であり、電流制限抵抗の抵抗値 $R_0 = 10 \Omega$ 、バランス抵抗の抵抗値 $R_f = 10 k \Omega$ 、平滑コンデンサ8の静電容量 $C_0 = 1000 \mu F$ としている。

充放電コンデンサ7の静電容量 C_f を大きくしても、係数 K_f が大きくなるため、充電時間が長くなっていることがわかる。

[0030] 係数 K_f が同じ値であれば、バランス抵抗の抵抗値 R_f および充放電コンデンサ7の静電容量 C_f の値が違っていても充電時間は同じなる。

[0031] 係数 K_0 を小さくすることで、平滑コンデンサ8の充電スピードをコントロールでき、係数 K_f を小さくすることで、充放電コンデンサ7の充電スピードをコントロールできる。

[0032] 以上説明したように、本実施の形態1の電力変換装置100の回路構成において、初期充電時に半導体スイッチング素子51～54に印加される過電圧を抑制するためには、係数 K_f を小さく、係数 K_0 を大きくするのが効果的である。

ここで、過電圧度合いの指標は、(3)式の係数 K_m で表すことができる。

$$K_m = K_f / K_0 \quad (3)$$

過電圧度合いの指標である係数 K_m によって、平滑コンデンサ8と充放電コンデンサ7の充電時間のバランスを表現することができる。係数 K_m が小さいほど、充放電コンデンサ7の初期充電時のオーバーシュートを抑制できる。

[0033] 係数 $K_m = 100$ (比較例)、 $K_m = 20$ 、 $K_m = 7.5$ 、 $K_m = 3$ にしたときの平滑コンデンサ8、充放電コンデンサ7の充電特性を示したものを図9～図12に示す。

図9は係数 $K_m = 100$ 、図10は係数 $K_m = 20$ 、図11は係数 $K_m = 7.5$ 、図12は係数 $K_m = 3$ に対応する。

図9～図12において、F9a (F10a、F11a、F12a) の実線は平滑コンデンサ8の電圧、点線は充放電コンデンサ7の電圧を表している。

図9～図12において、F9b (F10b、F11b、F12b) は平滑コンデンサ8の電圧と充放電コンデンサ7の電圧の差の電圧を表している。この差の電圧が半導体スイッチング素子51、54に印加される。

[0034] 比較例の係数 $K_m = 100$ では、 300V を超えていた電圧が、係数 K_m を小さくすると、オーバーシュート電圧が抑制される結果が得られている。

[0035] 本実施の形態1の単相交流電源1aの交流電圧のピーク値が 374V であるため、平滑コンデンサ8の電圧の収束値は 374V 、充放電コンデンサ7の電圧の収束値は 187V となる。

係数 $K_m = 20$ の条件では、半導体スイッチング素子印加電圧のピーク値が 280V となり、半導体スイッチング素子印加電圧のオーバーシュートが $280 / 187 = 1.5$ 倍まで小さくなった。半導体スイッチング素子印加電圧のピーク値が抑えられており、実施の形態1の電力変換装置100の効果が確認できる。

[0036] さらに、係数 $K_m = 7.5$ まで小さくすることで、半導体スイッチング素子印加電圧のピーク値が 234V となり、オーバーシュートは $234 / 187 = 1.25$ 倍まで小さくなり、さらに実施の形態1の電力変換装置100の効果が確認できる。

さらに、係数 $K_m = 3$ まで小さくすることで、ほぼ半導体スイッチング素子印加電圧のオーバーシュートは確認できなくなり、実施の形態1の電力変換装置100の効果が最大限に発揮できる。

[0037] 以上の解析は、係数 K_m を小さくするため電流制限抵抗の抵抗値 R_0 を大きくすることで、平滑コンデンサ8の充電スピードを遅らせて、半導体スイッチング素子印加電圧のオーバーシュートを抑制した。

しかし、バランス抵抗の抵抗値 R_f を小さくして、充放電コンデンサ 7 の充電スピードを早めることでも、半導体スイッチング素子印加電圧のオーバーシュートを抑制できる。

[0038] また、平滑コンデンサ 8 の静電容量 C_0 および充放電コンデンサ 7 の静電容量 C_f を調整して充電時間を調整することも可能ではある。しかし、コンデンサ容量は変換器自体の動作に影響し、コンデンサは抵抗に比べて高価な部品であるため、抵抗に比較して選定の自由度は小さい。

[0039] 係数 K_m と半導体スイッチング素子印加電圧のピーク値をグラフ化すると図 13 に示す関係が得られる。

図 13 において、横軸は係数 K_m であり、縦軸は半導体スイッチング素子両端最大電圧 [V] である。

係数 K_m が小さいほどピーク電圧は抑制できることは明らかである。

[0040] バランス抵抗 61、62、63、64 は同じ抵抗値にするのが実施の形態 1 の電力変換装置 100 の効果が大きくなる。しかし、バランス抵抗の抵抗値が 10%、20% ばらついたとしてもその効果は十分得られる。

[0041] 実施の形態 1 の電力変換装置において、半導体スイッチング素子 51、54 が初期充電時に過電圧になることを抑制した。

実施の形態 1 における電力変換装置 100 において、初期充電時において過電圧を抑制できるようになり、半導体スイッチング素子をより低耐圧のもので構成できる。このため、コスト増加を抑え、高効率の半導体スイッチング素子を選択することができ、より高効率の電力変換器を構成することができる。

[0042] 以上説明したように、実施の形態 1 の電力変換装置は、単相交流電源からの入力電圧を整流する 1 アームのみのダイオード整流回路と、2 個の半導体スイッチング素子が直列接続された上レグと下レグとを備えるレグ回路と、レグ回路の各半導体スイッチング素子に並列に接続されたバランス抵抗と、上レグの半導体スイッチング素子の接続点と下レグの半導体スイッチング素子の接続点との間に接続された充放電コンデンサと、レグ回路の出力に接続

された平滑コンデンサと、単相交流電源と1アームのみのダイオード整流回路間に電流制限抵抗を備える突入防止回路と、リアクトルを備えるものである。

したがって、実施の形態1の電力変換装置は、電源投入時の初期充電、動作中、停止中において過電圧を抑制できる。

[0043] 実施の形態2.

実施の形態2の電力変換装置は、1アームのみのダイオード整流回路の代わりにブリッジ整流回路を備える構成としたものである。

[0044] 実施の形態2に係る電力変換装置の構成および動作について、電力変換装置の構成図である図14、および別方式の回路構成図である図15、図16に基づいて、実施の形態1との差異を中心に説明する。

実施の形態2の図14～図16において、実施の形態1と同一あるいは相当部分は、同一の符号を付している。

なお、実施の形態1と区別するために、電力変換装置200、201、202としている。

[0045] 実施の形態2と実施の形態1との差異は、2つのダイオードを備えた1アームのみのダイオード整流回路4aを4つのダイオードを備えたブリッジ整流回路4bに変更したことである。ブリッジ整流回路4bを用いることで交流から直流へ変換している。このため、単相交流電源1a、ブリッジ整流回路4b、およびレグ回路5a間の接続が変更になっている。

[0046] 電力変換装置200は、単相交流電源1aを入力とし、電流制限抵抗21とスイッチ22を備えた突入防止回路2、リアクトル3、ブリッジ整流回路4b、上レグに半導体スイッチング素子51、52の直列回路および下レグに半導体スイッチング素子53、54の直列回路を備えたレグ回路5a、抵抗61、62、63、64を備えたバランス抵抗6a、充放電コンデンサ7、平滑コンデンサ8を備え、出力には負荷10が接続されている。さらに、電力変換装置200は、レグ回路5aを駆動するためのコントローラ9を備えている。

[0047] ブリッジ整流回路4 bの入力には、リアクトル3を介して単相交流電源1 aが接続されている。ブリッジ整流回路4 bの出力は、レグ回路5 aの半導体スイッチング素子5 3、5 4の直列回路で構成された下レグに並列に接続されている。

レグ回路5 aとバランス抵抗6 1～6 4、充放電コンデンサ7、および平滑コンデンサ8の接続は、実施の形態1と同じであるため、説明は省略する。

[0048] 実施の形態2の図1 4の構成においても、平滑コンデンサ8と充放電コンデンサ7の充電特性は実施の形態1と同様な特性となるため、実施の形態1で説明した機能、動作が適用できる。

[0049] また図1 4の回路構成の変形したものとして、図1 5および図1 6に示す回路方式においても、実施の形態2の電力変換装置2 0 0の機能、動作と同様である。

電力変換装置2 0 1は、図1 5に示すように、半導体スイッチング素子5 1、5 2をダイオード5 1 a、5 2 aに置き換えた構成である。

実施の形態2では、ブリッジ整流回路4 bを用いたことで、半導体スイッチング素子5 1、5 2は半導体スイッチング素子でなくても、図1 4の電力変換装置2 0 0と同様の動作が可能である。

半導体スイッチング素子5 1、5 2で構成するよりも、ダイオード5 1 a、5 2 aで構成した方が、より低コストで構成できる利点がある。

[0050] また、電力変換装置2 0 2は、図1 6に示すように突入防止回路2とリアクトル3をブリッジ整流回路4 bの出力側に移動させたものである。このような回路方式としても、電力変換装置2 0 0、2 0 1と機能、動作は変わらない。

[0051] 実施の形態2の電力変換装置2 0 0において、半導体スイッチング素子5 1（ダイオード5 1 a）、半導体スイッチング素子5 4が初期充電時に過電圧になることを抑制できる。

実施の形態2の電力変換装置2 0 0において、初期充電時において過電圧

を抑制できるようになり、半導体スイッチング素子をより低耐圧のもので構成できる。このため、コスト増加を抑え、高効率の素子を選択することができ、より高効率の電力変換器を構成することができる。

[0052] 以上説明したように、実施の形態2の電力変換装置は、1アームのみのダイオード整流回路の代わりにブリッジ整流回路を備える構成としたものである。

したがって、実施の形態2の電力変換装置は、電源投入時の初期充電、動作中、停止中において過電圧を抑制できる。

[0053] 実施の形態3.

実施の形態3の電力変換装置は、交流電源として三相交流電源を用いたものである。

[0054] 実施の形態3に係る電力変換装置の構成および動作について、電力変換装置の回路構成図である図17、別方式の回路構成図である図18、過電圧度合指標の変化に対する初期充電時の動作波形である図19～図22、および過電圧度合指標の変化に対する半導体スイッチング素子に印加される最大電圧をプロットしたグラフである図23に基づいて、実施の形態1、2との差異を中心に説明する。

実施の形態3の図17、図18において、実施の形態1、2と同一あるいは相当部分は、同一の符号を付している。

なお、実施の形態1、2と区別するために、電力変換装置300、301としている。

[0055] 実施の形態3と実施の形態2との差異は、単相交流電源を三相交流電源に変更したことである。6つのダイオードを備えるブリッジ整流回路4cを用いることで三相交流から直流へ変換している。このため、三相交流電源1b、突入防止回路2、リアクトル3、ブリッジ整流回路4c、およびレグ回路5aの接続が変更になっている。

[0056] 電力変換装置300は、三相交流電源1bを入力とし、ブリッジ整流回路4c、電流制限抵抗21とスイッチ22を備えた突入防止回路2、リアクト

ル3、上レグに半導体スイッチング素子51、52の直列回路および下レグに半導体スイッチング素子53、54の直列回路を備えたレグ回路5a、抵抗61、62、63、64を備えたバランス抵抗6a、充放電コンデンサ7、平滑コンデンサ8を備え、出力には負荷10が接続されている。さらに、電力変換装置300は、レグ回路5aを駆動するためのコントローラ9を備えている。

[0057] 三相交流電源1bの三相交流はブリッジ整流回路4cで直流に変換され、突入防止回路2およびリアクトル3を介して、レグ回路5aの半導体スイッチング素子53、54の直列回路で構成された下レグに並列に接続されている。

レグ回路5aとバランス抵抗61～64、充放電コンデンサ7、および平滑コンデンサ8の接続は、実施の形態1、2と同じであるため、説明は省略する。

[0058] 図18は、電力変換装置300の別方式である電力変換装置301の回路構成を示している。実施の形態2で説明したようにブリッジ整流回路4cを用いて交流を直流に変換しているため、レグ回路5aの上レグの半導体スイッチング素子51、51をダイオード51a、52aに変更することができる。レグ回路5bとしても、電力変換装置301の機能、動作は、電力変換装置300と同じである。

[0059] 実施の形態3では、電源が単相交流電源から三相交流電源に変わっているため、平滑コンデンサ8および充放電コンデンサ7の充電スピードが異なる。

三相交流電源になると、ブリッジ整流回路4cの出口の直流電圧が、単相交流電源に比べて平均値が大きくなる。このため、平滑コンデンサ8の充電時間が早くなる。従って実施の形態1、実施の形態2と比較して、有効な係数 K_m の値が変わってくる。

[0060] 係数 $K_m = 100$ （比較例）、 $K_m = 10$ 、 $K_m = 3.7$ 、 $K_m = 1.5$ にしたときの平滑コンデンサ8、充放電コンデンサ7の充電特性を示したも

のを図19～図22に示す。

[0061] 図19は係数 $K_m = 100$ 、図20は係数 $K_m = 10$ 、図21は係数 $K_m = 3.7$ 、図22は係数 $K_m = 1.5$ に対応する。

図19～図22において、F19a (F20a、F21a、F22a) の実線は平滑コンデンサ8の電圧、点線は充放電コンデンサ7の電圧を表している。

図19～図22において、F19b (F20b、F21b、F22b) は平滑コンデンサ8の電圧と充放電コンデンサ7の電圧の差の電圧を表している。この差の電圧が半導体スイッチング素子51 (ダイオード51a)、半導体スイッチング素子54に印加される。

[0062] 比較例の係数 $K_m = 100$ では、 $300V$ を超えていた電圧が、係数 K_m を小さくすると、オーバーシュート電圧が抑制される結果が得られている。

[0063] 実施の形態3の三相交流電源の交流電圧のピーク値が $374V$ であるため、平滑コンデンサ8の電圧の収束値は $374V$ 、充放電コンデンサ7の電圧の収束値は $187V$ となる。

係数 $K_m = 10$ の条件では、充放電コンデンサ7の電圧のピーク値が $280V$ となり、半導体スイッチング素子印加電圧のオーバーシュートが $280 / 187 = 1.5$ 倍まで小さくなっている。半導体スイッチング素子印加電圧のピーク値が抑えられており、実施の形態3の電力変換装置300の効果が確認できる。

[0064] さらに、係数 $K_m = 3.7$ まで小さくすることで、半導体スイッチング素子印加電圧のピーク値が $234V$ となり、電圧のオーバーシュートは $234 / 187 = 1.25$ 倍と小さくなり、さらに実施の形態3の電力変換装置300の効果が確認できる。

さらに、係数 $K_m = 1.5$ まで小さくすることで、ほぼ半導体スイッチング素子印加電圧のオーバーシュートは確認できなくなり、実施の形態3の電力変換装置300の効果が最大限に発揮できる。

[0065] 係数 K_m と半導体スイッチング素子印加電圧のピーク値をグラフ化すると

図 2 3 に示す関係が得られる。

図 2 3 において、横軸は係数 K_m であり、縦軸は半導体スイッチング素子両端最大電圧 [V] である。

係数 K_m が小さいほどピーク電圧は抑制できることは明らかである。実施の形態 1 と比較して、係数 K_m を $1/2$ にすると、実施の形態 1 と同様な効果が得られることがわかる。

[0066] 実施の形態 3 の電力変換装置において、半導体スイッチング素子 5 1 (ダイオード 5 1 a)、半導体スイッチング素子 5 4 が初期充電時に過電圧になることを抑制した。

実施の形態 3 における電力変換装置 3 0 0 において、初期充電時において過電圧を抑制できるようになり、半導体スイッチング素子をより低耐圧のもので構成できる。このためコスト増加を抑え、高効率の素子を選択することができ、より高効率の電力変換器を構成することができる。

[0067] 以上説明したように、実施の形態 3 の電力変換装置は、交流電源として三相交流電源を用いたものである。

したがって、実施の形態 3 の電力変換装置は、電源投入時の初期充電、動作中、停止中において過電圧を抑制できる。

[0068] 実施の形態 4 .

実施の形態 4 の電力変換装置は、バランス抵抗を 3 抵抗方式に変更したものである。

[0069] 実施の形態 4 に係る電力変換装置の構成および動作について、電力変換装置の回路構成図である図 2 4、および電力変換装置の 3 抵抗方式と 4 抵抗方式の充放電コンデンサの初期充電特性を比較した図である図 2 5 に基づいて、実施の形態 1 との差異を中心に説明する。

実施の形態 4 の図 2 4 において、実施の形態 1 と同一あるいは相当部分は、同一の符号を付している。

なお、実施の形態 1 と区別するために、電力変換装置 4 0 0 としている。

[0070] 実施の形態 4 においては、実施の形態 1 との差異は、バランス抵抗を 4 抵

抗方式から3抵抗方式に変更したことである。具体的には、4個のバランス抵抗61～64から3個のバランス抵抗61、64、65に変更した。

[0071] 電力変換装置400は、単相交流電源1aを入力とし、電流制限抵抗21とスイッチ22を備えた突入防止回路2、リアクトル3、1アームのみのダイオード整流回路4a、上レグに半導体スイッチング素子51、52の直列回路および下レグに半導体スイッチング素子53、54の直列回路を備えたレグ回路5a、バランス抵抗61、64、65を備えたバランス抵抗6b、充放電コンデンサ7、平滑コンデンサ8を備え、出力には負荷10が接続されている。さらに、電力変換装置400は、レグ回路5aを駆動するためのコントローラ9を備えている。

[0072] レグ回路5a、バランス抵抗6b、充放電コンデンサ7との接続について説明する。

半導体スイッチング素子51に並列にバランス抵抗61が接続され、半導体スイッチング素子54に並列にバランス抵抗64が接続されている。半導体スイッチング素子52、53の直列回路に並列にバランス抵抗65が接続されている。

充放電コンデンサ7は、半導体スイッチング素子52、53の直列回路およびバランス抵抗65に並列に接続されている。

単相交流電源1a、突入防止回路2、リアクトル3、1アームのみのダイオード整流回路4a、レグ回路5aの接続は、実施の形態1と同じであるため、説明は省略する。

なお、バランス抵抗61、64とバランス抵抗65を区別する必要がある場合は、バランス抵抗61、64を個別バランス抵抗と記載し、バランス抵抗65を共通バランス抵抗と記載する。

[0073] バランス抵抗を3抵抗方式に変更した実施の形態4の電力変換装置400においても、係数 K_m を小さく設定すれば、半導体スイッチング素子印加電圧のオーバーシュートを抑制できる。

[0074] バランス抵抗61、64とバランス抵抗65の値の関係によって、充放電

コンデンサ 7 の電圧と平滑コンデンサ 8 電圧との差異は変化する。

バランス抵抗 6 1、6 4 の値に対して、バランス抵抗 6 5 の値を 2 倍に設定すれば、充放電コンデンサ 7 の電圧は平滑コンデンサ 8 の電圧の $1/2$ になると推察される。

[0075] 電流制限抵抗の抵抗値 $R_0 = 10 \Omega$ 、バランス抵抗の抵抗値 $R_f = 10 k\Omega$ 、充放電コンデンサ 7 の静電容量 $C_f = 10 \mu F$ 、平滑コンデンサ 8 の静電容量 $C_0 = 1000 \mu F$ と設定し、充放電コンデンサ 7 の電圧の収束値を調査した結果を図 2 5 に示す。

図 2 5 において、実線は 4 抵抗方式に対応し、点線は 3 抵抗方式に対応している。

バランス抵抗が 4 抵抗方式の場合 $187 V$ だった充放電コンデンサ 7 の電圧の収束値が、3 抵抗方式の場合は $210 V$ まで上昇している。これは、交流電源側から充放電コンデンサ 7 に充電することが影響している。なお、図 2 5 の 4 抵抗方式の曲線（実線）は図 8 の $10 \mu F$ （実線）の曲線と同一である。

[0076] 充放電コンデンサ 7 の電圧を平滑コンデンサの $1/2$ にしたい場合は、バランス抵抗 6 5 の値をバランス抵抗 6 1、6 4 に対して約 1.5 倍に設定すれば、充放電コンデンサ 7 の電圧は平滑コンデンサ 8 の電圧の $1/2$ になる。

ただし、このように設定した場合、交流電源側がブレーカーなどによって遮断された場合は、充放電コンデンサ 7 の電圧は平滑コンデンサ 8 の電圧の $1/2$ にならない問題が生じる。

[0077] したがって、電源投入時および電源遮断時の両方の条件を考慮する必要な用途には、実施の形態 1 から実施の形態 3 までのように、バランス抵抗を 4 つ使用する 4 抵抗方式にした方が、過電圧を抑制する効果は高くなる。

[0078] 実施の形態 2、3 の電力変換装置の構成においても、バランス抵抗を 4 抵抗方式から 3 に 3 抵抗方式に変更することができる。

実施の形態 3 で三相交流電源を適用した場合は、充放電コンデンサ 7 の電

圧を平滑コンデンサ 8 の電圧の $1/2$ にしたい場合は、バランス抵抗 6 5 の値をバランス抵抗 6 1、6 4 に対して約 1.1 倍に設定すれば、充放電コンデンサ 7 の電圧は平滑コンデンサ 8 の電圧の $1/2$ になる。

[0079] 実施の形態 4 の電力変換装置 4 0 0 は、バランス抵抗 6 1、6 4 に対して、バランス抵抗 6 5 の値を 2 倍にすることで、4 抵抗方式の実施の形態 1 の電力変換装置に比較して、半導体スイッチング素子 5 1、5 4 にかかるピーク電圧の低減効果は小さくなるが、ピーク電圧は抑えることができる。このため、半導体スイッチング素子 5 1、5 4 が初期充電時に過電圧になることを抑制できる。

[0080] 実施の形態 4 の電力変換装置 4 0 0 は、初期充電時に過電圧を抑制できるようになり、半導体スイッチング素子をより低耐圧のもので構成できる。このため、コスト増加を抑え、高効率の素子を選択することができ、より高効率の電力変換器を構成することができる。

さらに実施の形態 4 の電力変換装置 4 0 0 ではバランス抵抗の個数を 3 個で構成できるため、より低コストで電力変換装置を構成することができる。

[0081] 以上説明したように、実施の形態 4 の電力変換装置は、バランス抵抗を 3 抵抗方式に変更したものである。

したがって、実施の形態 4 の電力変換装置は、電源投入時の初期充電、動作中、停止中において過電圧を抑制できる。

[0082] 実施の形態 5.

実施の形態 5 の電力変換装置は、レグ回路において、上レグ、下レグの半導体スイッチング素子を 3 直列としたものである。

[0083] 実施の形態 5 に係る電力変換装置の構成および動作について、電力変換装置の構成図である図 2 6、および過電圧度合指標の変化に対する半導体スイッチング素子に印加される最大電圧をプロットしたグラフである図 2 7 に基づいて、実施の形態 1 との差異を中心に説明する。

実施の形態 5 の図 2 6 において、実施の形態 1 と同一あるいは相当部分は、同一の符号を付している。

なお、実施の形態1と区別するために、電力変換装置500としている。

[0084] 実施の形態5においては、実施の形態1との差異は、レグ回路5cの上レグ、下レグの直列半導体スイッチング数をそれぞれ3個としたものである。この構成の変更に伴い、バランス抵抗および充放電コンデンサの数も増やしている。

[0085] 電力変換装置500は、単相交流電源1aを入力とし、電流制限抵抗21とスイッチ22を備えた突入防止回路2、リアクトル3、1アームのみのダイオード整流回路4a、上レグに半導体スイッチング素子56、51、52の直列回路および下レグに半導体スイッチング素子53、54、57の直列回路を備えたレグ回路5c、抵抗66、61、62、63、64、67を備えたバランス抵抗6c、充放電コンデンサ7、7a、平滑コンデンサ8を備え、出力には負荷10が接続されている。さらに、電力変換装置500は、レグ回路5cを駆動するためのコントローラ9を備えている。

[0086] レグ回路5c、バランス抵抗6c、充放電コンデンサ7、7aとの接続について説明する。

上レグについては、半導体スイッチング素子56、51、52のそれぞれに、バランス抵抗66、61、62が並列に接続されている。下レグについては、半導体スイッチング素子53、54、57のそれぞれに、バランス抵抗63、64、67が並列に接続されている。

充放電コンデンサ7は、半導体スイッチング素子52、53の直列回路に、すなわちバランス抵抗62、63の直列回路に並列に接続されている。

充放電コンデンサ7aは、半導体スイッチング素子51、52、53、54の直列回路に、すなわちバランス抵抗61、62、63、64の直列回路に並列に接続されている。

単相交流電源1a、突入防止回路2、リアクトル3、1アームのみのダイオード整流回路4a、レグ回路5cの接続は、基本的に実施の形態1と同じであるため説明は省略する。

[0087] 実施の形態5の電力変換装置500では、平滑コンデンサ8と充放電コン

デンサ7、7aの充電時間のバランスが崩れたときに、半導体スイッチング素子に過電圧が印加される。バランスが崩れたとき、特に過電圧が印加されやすい半導体スイッチング素子は、上レグの一番上の半導体スイッチング素子56と下レグの一番下の半導体スイッチング素子57である。半導体スイッチング素子56、57には、平滑コンデンサ8と充放電コンデンサ7aの差の電圧が印加される。この電圧のオーバーシュートを抑える必要がある。

[0088] バランス抵抗66、61、62、63、64、67は、同じ抵抗値を適用すると過電圧抑制効果が高く、ここではバランス抵抗66、61、62、63、64、67の抵抗の平均値を R_f とする。

充放電コンデンサ7、充放電コンデンサ7aの静電容量を別々の値に設定することも可能であるが、ここでは同値とし、 C_f とする。さらに電流制限抵抗21の抵抗値を R_0 、平滑コンデンサの静電容量を C_0 とする。

[0089] 実施の形態1と同じ手法で、係数 K_f 、 K_0 、 K_m を定義することができる。

過電圧度合いの指標である係数 K_m と半導体スイッチング素子56、57に印加される最大電圧についてプロットしたグラフを図27に示す。

図27において、横軸は係数 K_m であり、縦軸は半導体スイッチング素子両端最大電圧[V]である。

図27において、実線は実施の形態5の電力変換装置500の上レグ、下レグ各半導体スイッチング素子3直列の場合である。点線は実施の形態1の電力変換装置100の上レグ、下レグ各半導体スイッチング素子2直列の場合である。

[0090] 係数 $K_m=3$ くらいまでは同様な値となるが、半導体スイッチング素子3直列の場合は、スイッチング素子に印加される電圧は平滑コンデンサ8の電圧の $1/3$ になるため、さらに係数 K_m を下げていくと、電圧のオーバーシュートは抑えられていく。

[0091] 以上、実施の形態1の図1の回路構成を上レグ、下レグを半導体スイッチ

ング素子 3 直列にした場合について説明した。実施の形態 2、3 の回路構成である図 14～図 16、図 17、図 18 の回路構成についても半導体スイッチング素子 3 直列にすることもできる。

なお、整流回路 4 にブリッジ整流回路 4 b または 4 c を使用した場合は、実施の形態 2 の電力変換装置 201（図 15）、202（図 16）、実施の形態 3 の電力変換装置 301（図 18）のように上レグの半導体スイッチング素子をダイオードに変更することができる。

[0092] 実施の形態 4 のようにバランス抵抗を減らした場合でも、半導体スイッチング素子の直列数を増やすことができる。この場合、図 26 において、バランス抵抗 62、63 を 1 個のバランス抵抗に置き換えることでバランス抵抗の数が 5 個に削減できる。

[0093] また、実施の形態 5 では上レグ、下レグの半導体スイッチング素子を 3 直列にした場合について説明したが、上レグ、下レグの半導体スイッチング素子を 4 直列、5 直列にすることもできる。

[0094] 実施の形態 5 の電力変換装置 500 において、上レグ、下レグの半導体スイッチング素子の直列数を増やした場合においても、初期充電時に半導体スイッチング素子に過電圧が印加されることを抑制した。

実施の形態 5 における電力変換装置 500 において、初期充電時において過電圧を抑制できるようになり、半導体スイッチング素子をより低耐圧のもので構成できる。このため、コスト増加を抑え、高効率の半導体スイッチング素子を選択することができ、より高効率の電力変換装置を構成することができる。

[0095] 以上説明したように、実施の形態 5 の電力変換装置は、レグ回路において、上レグ、下レグの半導体スイッチング素子を 3 直列としたものである。

したがって、実施の形態 5 の電力変換装置は、電源投入時の初期充電、動作中、停止中において過電圧を抑制できる。

[0096] ここで、電力変換装置のコントローラ 9 のハードウェアの一例を図 28 に示す。図 28 に示すようにプロセッサ 2000 と記憶装置 2001 から構成

される。記憶装置は図示していないが、ランダムアクセスメモリ等の揮発性記憶装置と、フラッシュメモリ等の不揮発性の補助記憶装置とを備える。

また、フラッシュメモリの代わりにハードディスクの補助記憶装置を備えてもよい。プロセッサ2000は、記憶装置2001から入力されたプログラムを実行する。この場合、補助記憶装置から揮発性記憶装置を介してプロセッサ2000にプログラムが入力される。また、プロセッサ2000は、演算結果等のデータを記憶装置2001の揮発性記憶装置に出力してもよいし、揮発性記憶装置を介して補助記憶装置にデータを保存してもよい。

[0097] 本願は、様々な例示的な実施の形態及び実施例が記載されているが、1つ、または複数の実施の形態に記載された様々な特徴、態様、及び機能は特定の実施の形態の適用に限られるものではなく、単独で、または様々な組合せで実施の形態に適用可能である。

従って、例示されていない無数の変形例が、本願に開示される技術の範囲内において想定される。例えば、少なくとも1つの構成要素を変形する場合、追加する場合または省略する場合、さらには、少なくとも1つの構成要素を抽出し、他の実施の形態の構成要素と組合せる場合が含まれるものとする。

符号の説明

[0098] 1 交流電源、1 a 単相交流電源、1 b 三相交流電源、2 突入防止回路、2 1 電流制限抵抗、2 2 スイッチ、3 リアクトル、4 整流回路、4 a 1アームのみのダイオード整流回路、4 b, 4 c ブリッジ整流回路、4 1, 4 2 ダイオード、5, 5 a, 5 b, 5 c レグ回路、5 1, 5 2, 5 3, 5 4, 5 6, 5 7 半導体スイッチング素子、5 1 a, 5 2 a ダイオード、6, 6 a, 6 b, 6 c バランス抵抗、6 1, 6 2, 6 3, 6 4, 6 5, 6 6, 6 7 バランス抵抗、7, 7 a 充放電コンデンサ、8 平滑コンデンサ、9 コントローラ、10 負荷、100, 200, 201, 202, 300, 301, 400, 500, 1000 電力変換装置、2000 プロセッサ、2001 記憶装置。

請求の範囲

- [請求項1] 交流電源に接続されて前記交流電源からの入力電圧を整流する整流回路と、
前記整流回路に接続され、直列接続された複数の半導体素子から成る上レグおよび直列接続された複数の半導体素子から成る下レグを有し、前記上レグおよび前記下レグは直列接続され、少なくとも前記下レグの複数の前記半導体素子がスイッチング素子であるレグ回路と、
前記レグ回路の前記半導体素子に並列に接続されたバランス抵抗と、
前記上レグの前記半導体素子の接続点と前記下レグの前記半導体素子の接続点との間に接続された少なくとも1つの充放電コンデンサと、
前記レグ回路の出力に接続された平滑コンデンサと、
前記交流電源と前記レグ回路との間に設けられた、電流制限抵抗を備える突入防止回路と、
を備える電力変換装置。
- [請求項2] 前記交流電源は、単相交流電源であり、
前記整流回路は、1アームのみのダイオード整流回路であり、
前記バランス抵抗は、前記レグ回路の各前記半導体素子に並列に接続されている、
請求項1に記載の電力変換装置。
- [請求項3] 前記交流電源は、単相交流電源であり、
前記整流回路は、ブリッジ整流回路であり、
前記バランス抵抗は、前記レグ回路の各前記半導体素子に並列に接続されている、
請求項1に記載の電力変換装置。
- [請求項4] 前記交流電源は、単相交流電源であり、
前記整流回路は、1アームのみのダイオード整流回路であり、
前記バランス抵抗は、前記上レグの最下部の前記半導体素子と前記下レグの最上部の前記半導体素子に並列に接続された1つの共通 balan

ス抵抗と、

前記共通バランス抵抗が接続された前記半導体素子以外の前記上レグの各前記半導体素子および前記下レグの各前記半導体素子に並列に接続された個別バランス抵抗とから成る、請求項 1 に記載の電力変換装置。

[請求項5]

前記交流電源は、単相交流電源であり、

前記整流回路は、ブリッジ整流回路であり、

前記バランス抵抗は、前記上レグの最下部の前記半導体素子と前記下レグの最上部の前記半導体素子に並列に接続された 1 つの共通バランス抵抗と、

前記共通バランス抵抗が接続された前記半導体素子以外の前記上レグの各前記半導体素子および前記下レグの各前記半導体素子に並列に接続された個別バランス抵抗とから成る、請求項 1 に記載の電力変換装置。

[請求項6]

前記交流電源は、三相交流電源であり、

前記整流回路は、ブリッジ整流回路であり、

前記バランス抵抗は、前記レグ回路の各前記半導体素子に並列に接続されている、

請求項 1 に記載の電力変換装置。

[請求項7]

前記交流電源は、三相交流電源であり、

前記整流回路は、ブリッジ整流回路であり、

前記バランス抵抗は、前記上レグの最下部の前記半導体素子と前記下レグの最上部の前記半導体素子に並列に接続された 1 つの共通バランス抵抗と、

前記共通バランス抵抗が接続された前記半導体素子以外の前記上レグの各前記半導体素子および前記下レグの各前記半導体素子に並列に接続された個別バランス抵抗とから成る、請求項 1 に記載の電力変換装置。

- [請求項8] 前記バランス抵抗の抵抗値の平均値と前記充放電コンデンサの容量値の積は、前記電流制限抵抗の抵抗値と前記平滑コンデンサの容量値の積の20倍以下の定数に設定されている請求項2または請求項3に記載の電力変換装置。
- [請求項9] 前記バランス抵抗の抵抗値の平均値と前記充放電コンデンサの容量値の積は、前記電流制限抵抗の抵抗値と前記平滑コンデンサの容量値の積の10倍以下の定数に設定されている請求項6に記載の電力変換装置。
- [請求項10] 前記交流電源は、単相交流電源であり、
前記整流回路は、2つのダイオードが直列接続されたダイオード整流回路であり、
前記単相交流電源の一端が前記2つのダイオードの接続点に接続され、
前記単相交流電源の他端が前記レグ回路の前記上レグと前記下レグとの接続点に接続されている、
請求項1に記載の電力変換装置。

[図1]

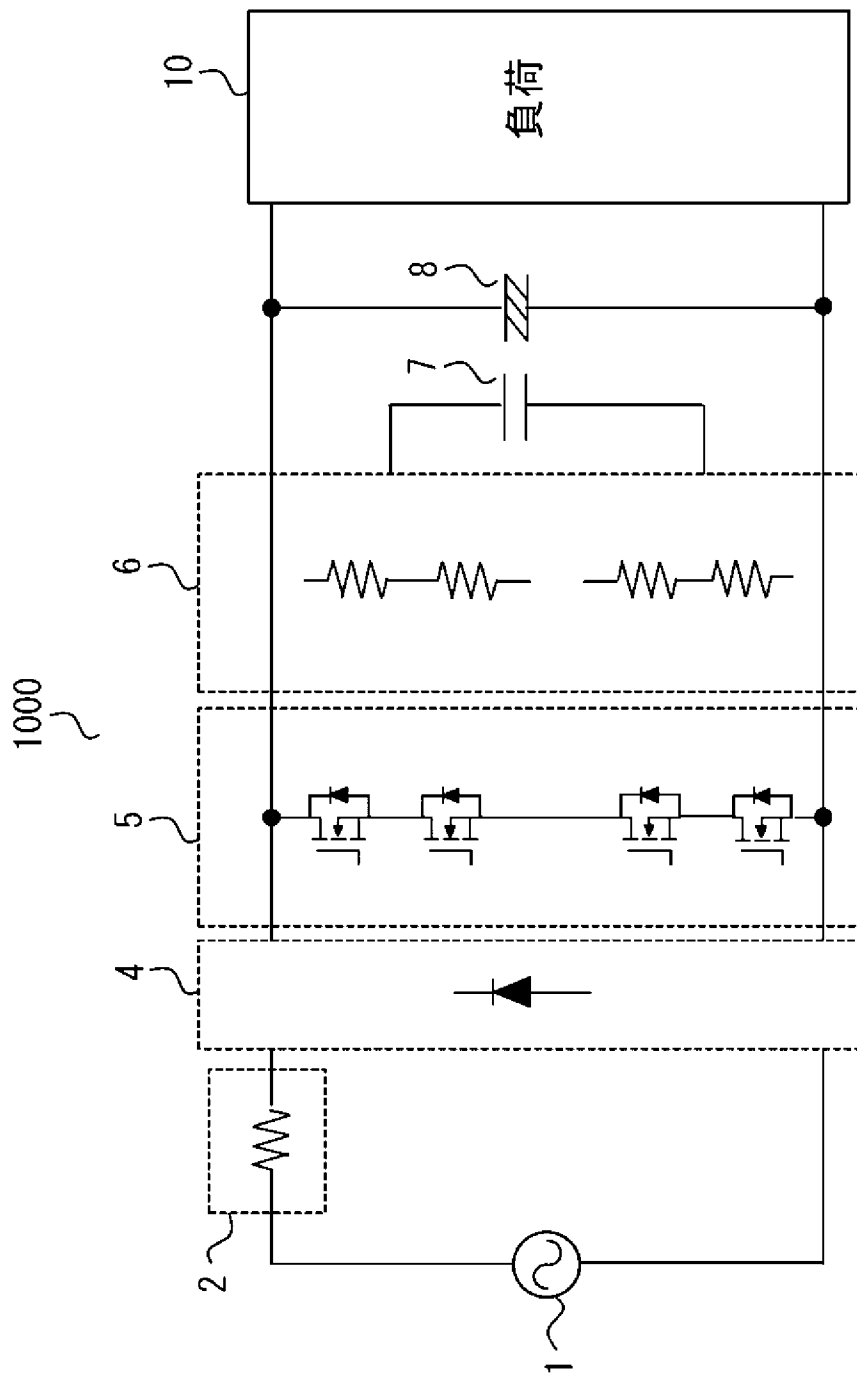


図1

[図2]

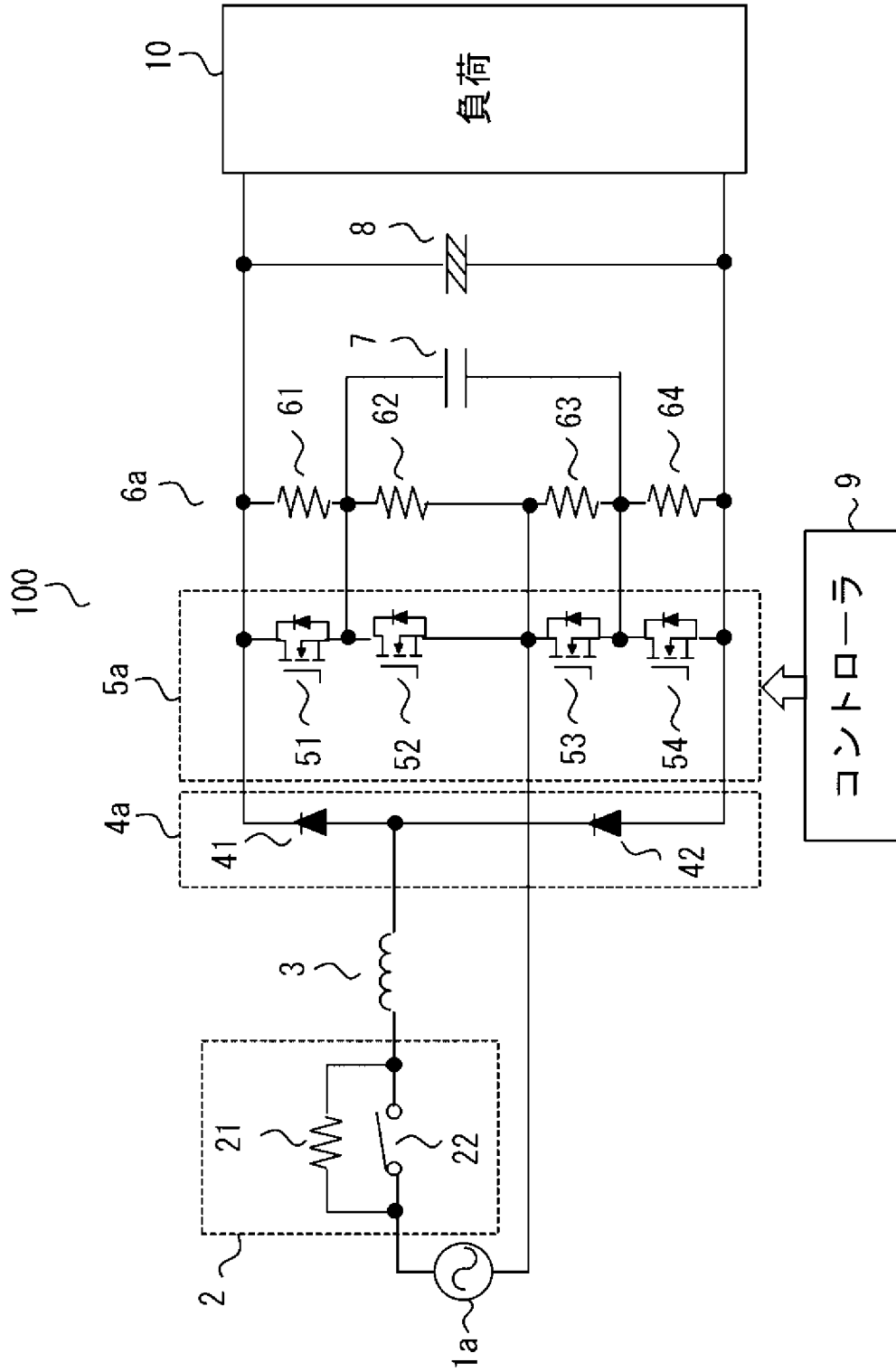
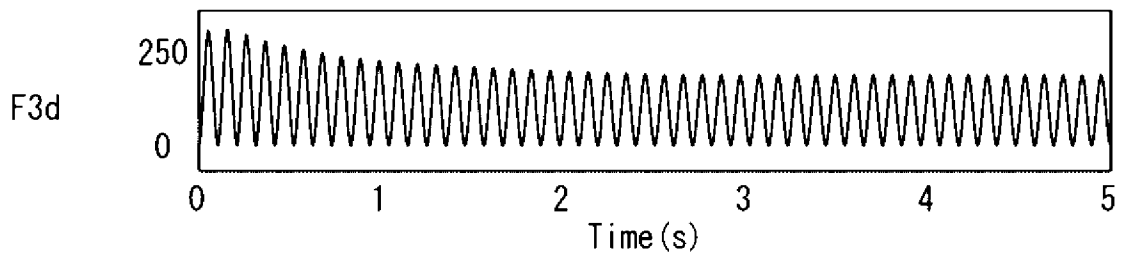
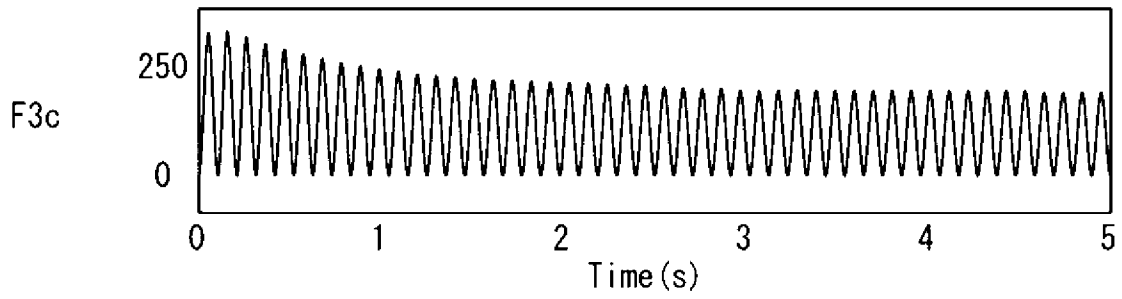
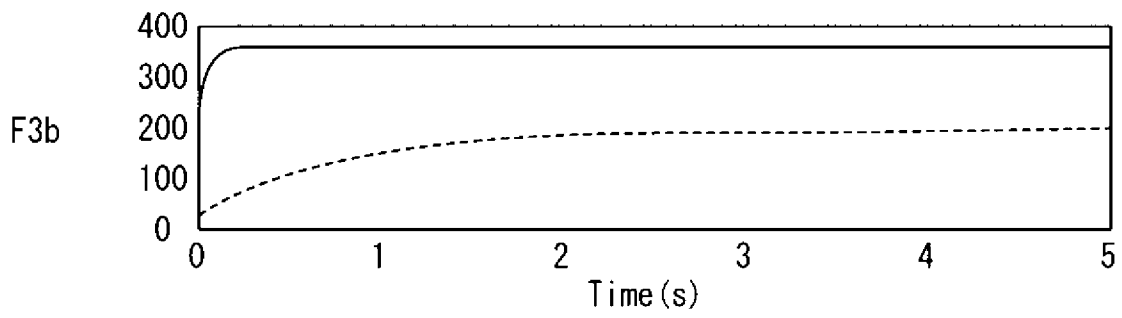
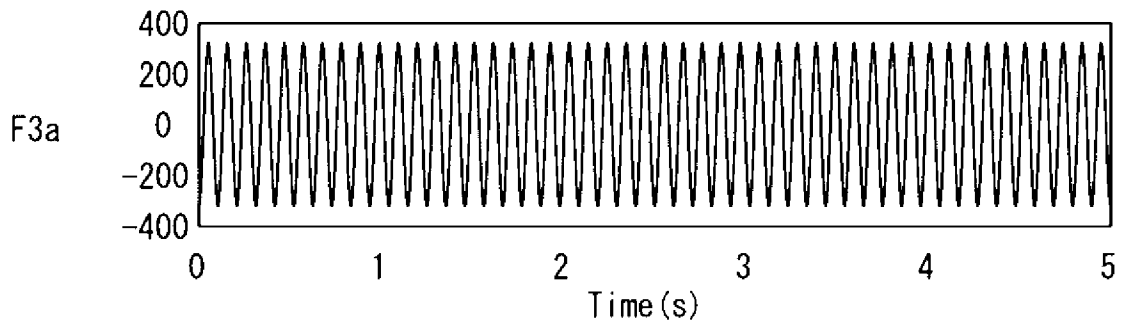
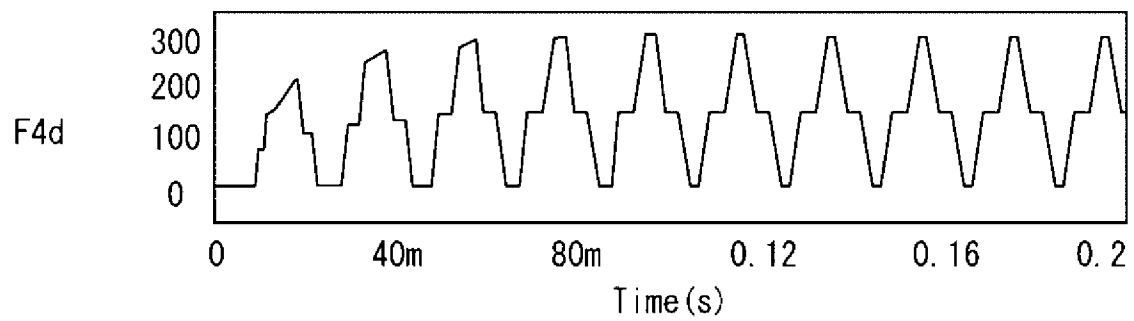
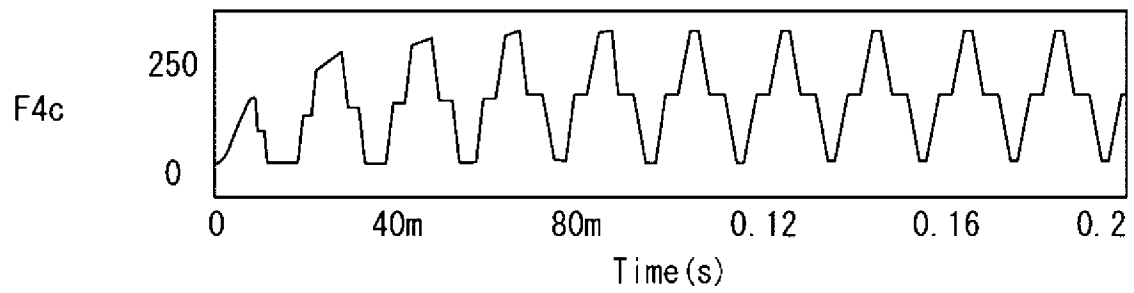
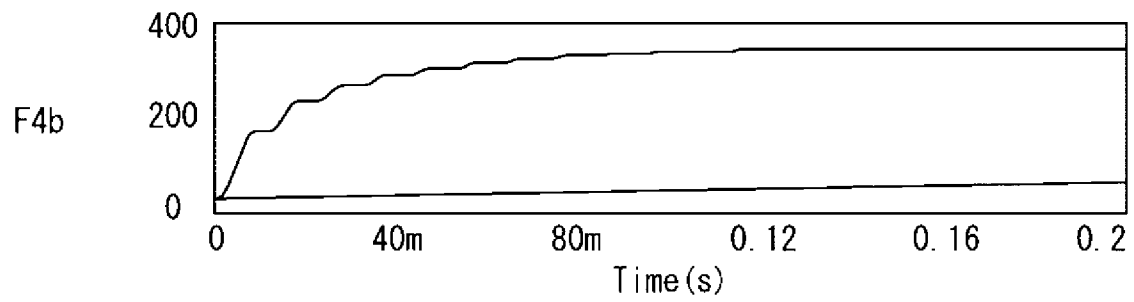
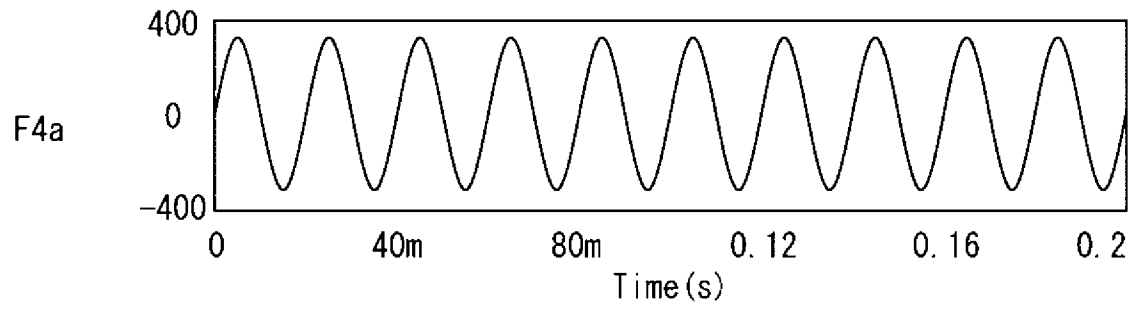


図2

[] 3 3

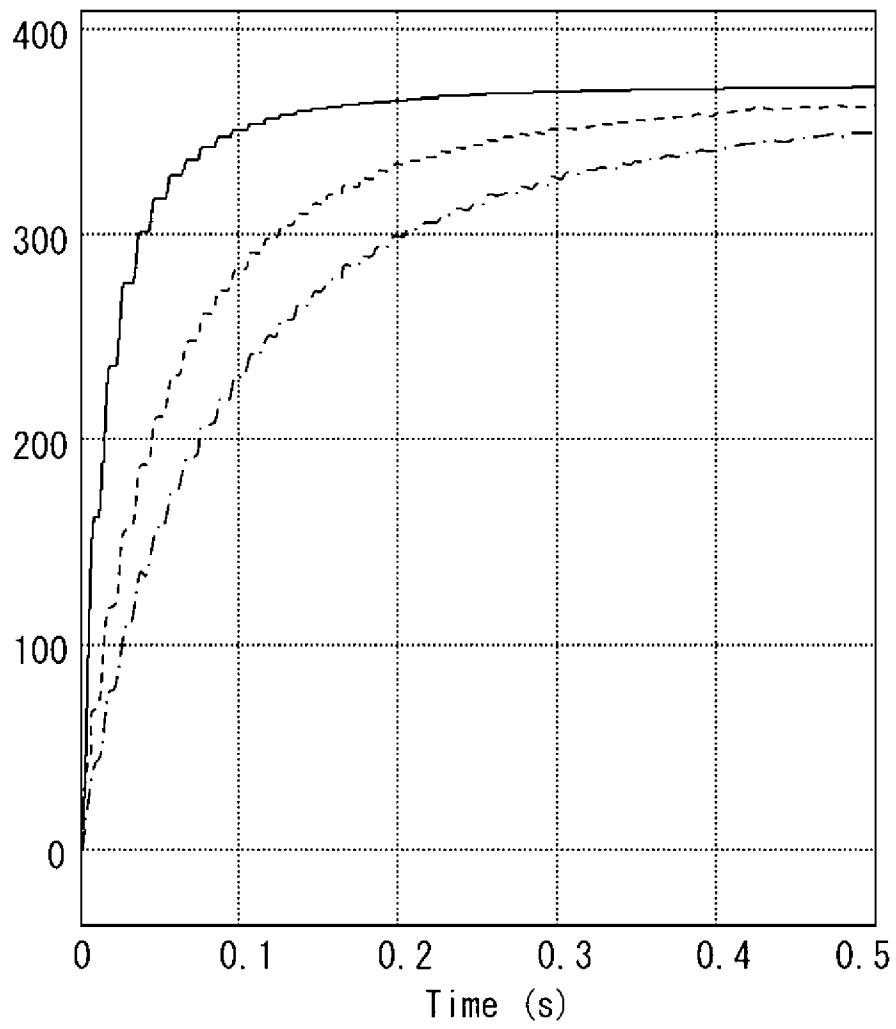
[図4]

図4



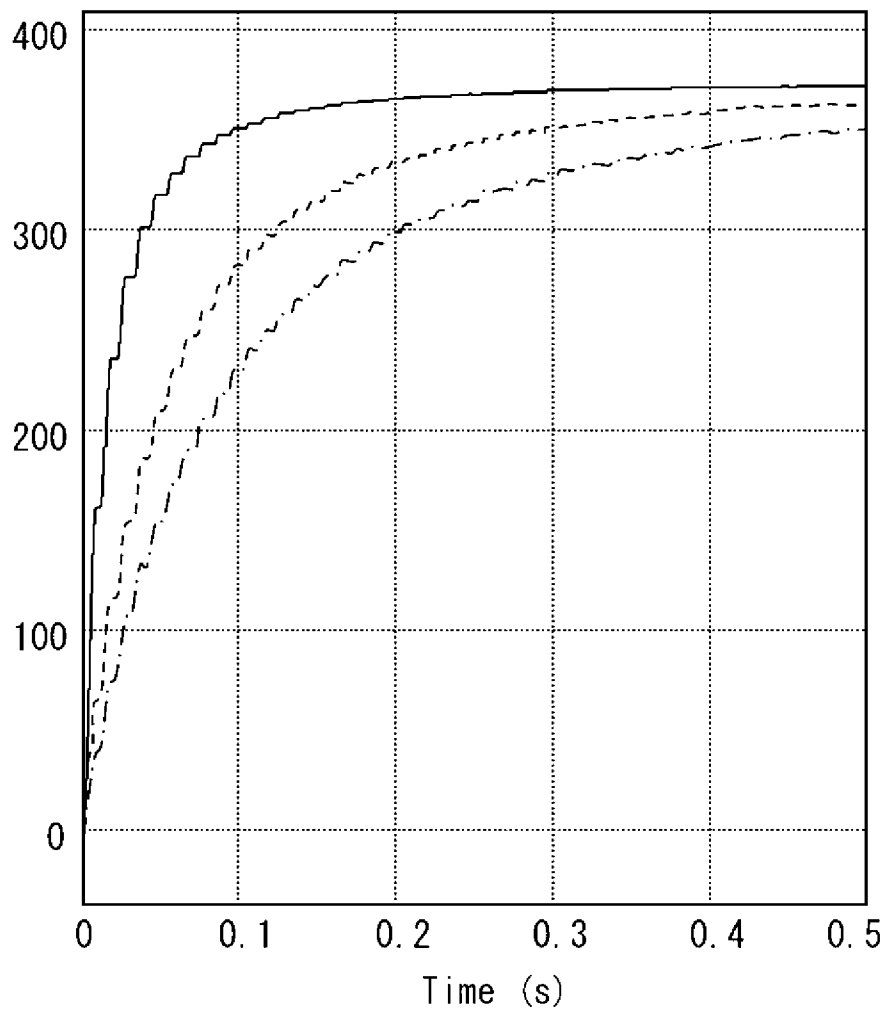
[図5]

図5



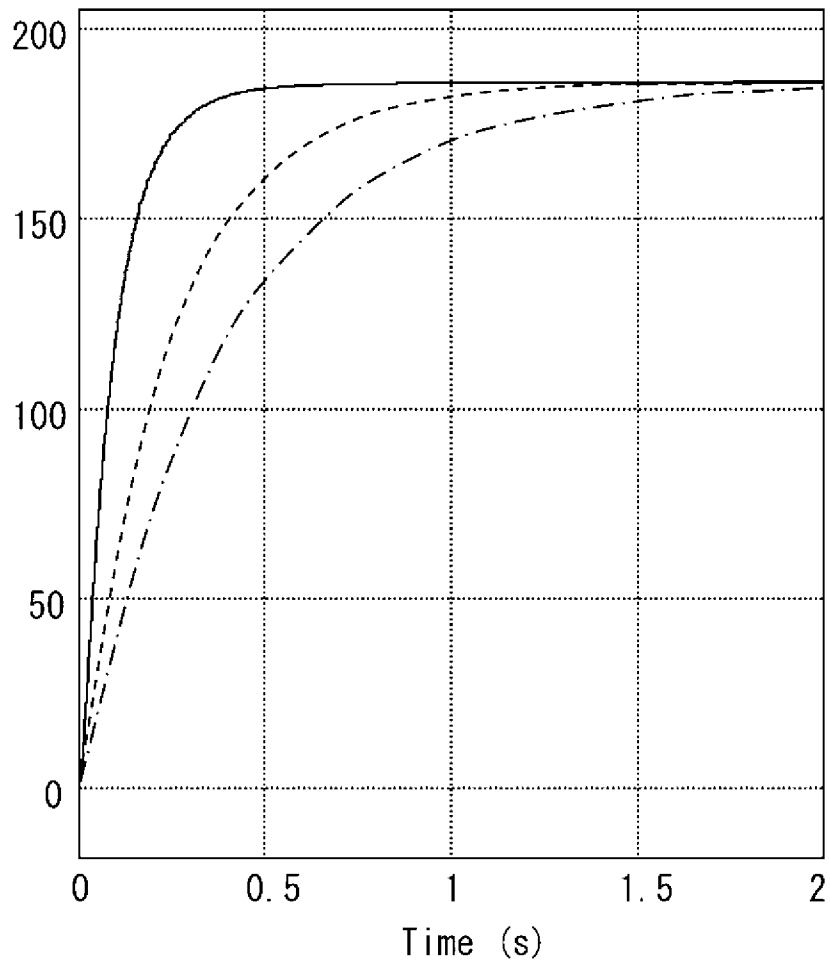
[図6]

図6



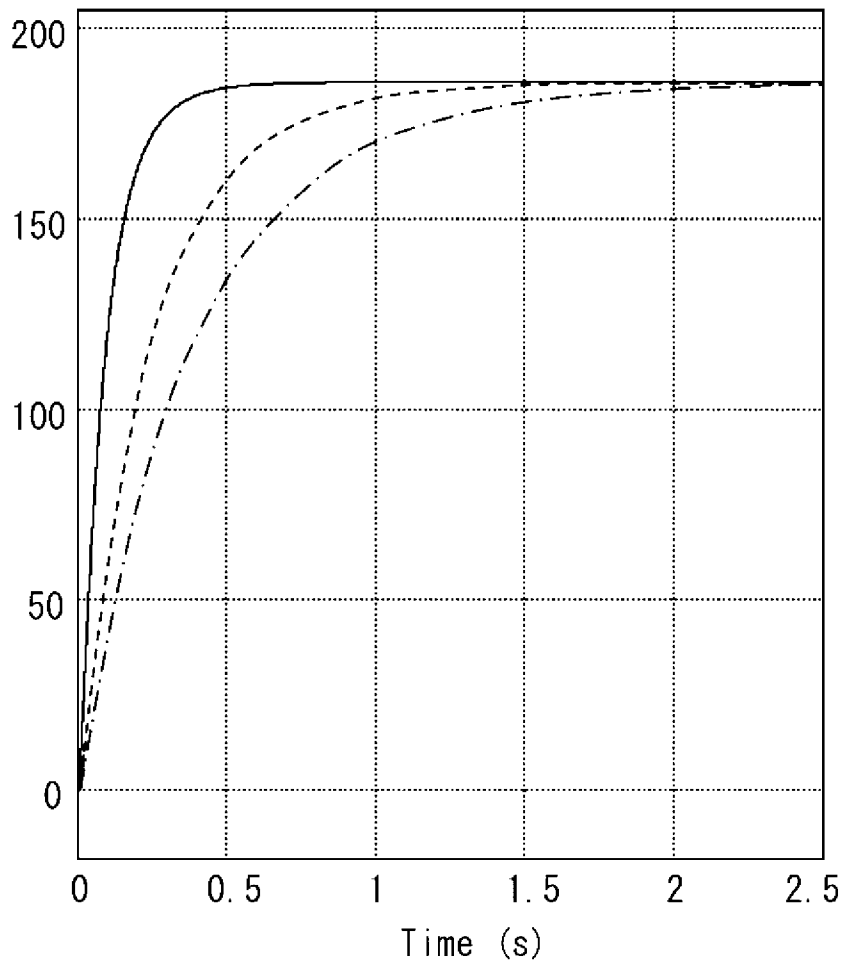
[図7]

図7



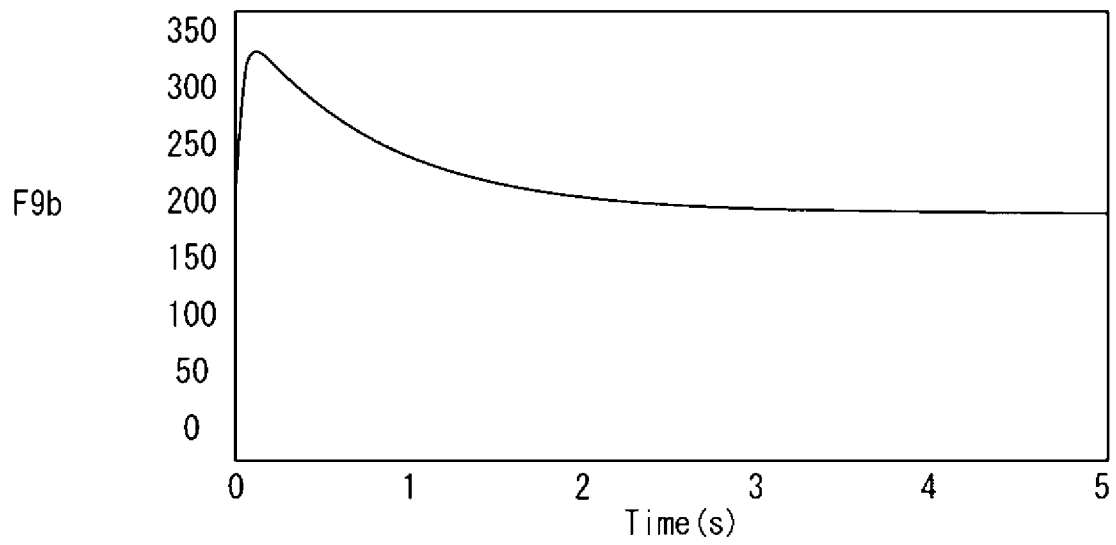
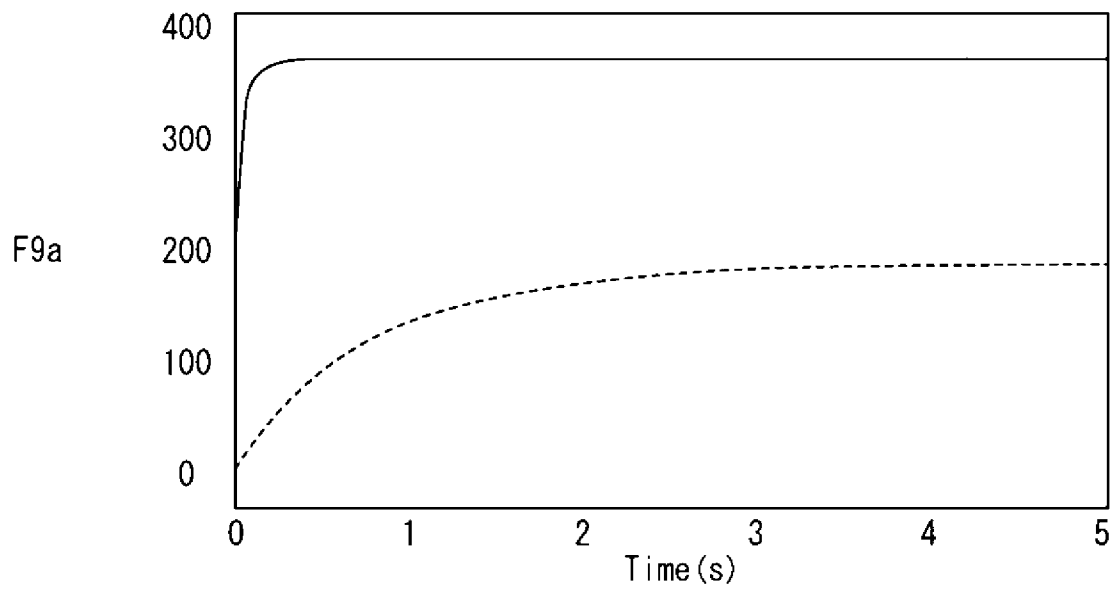
[図8]

図8



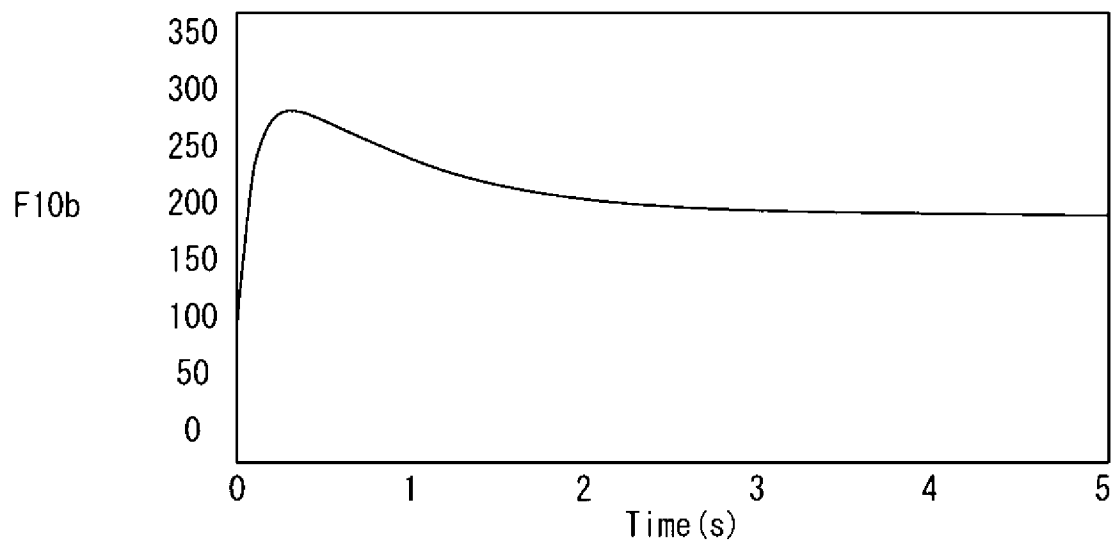
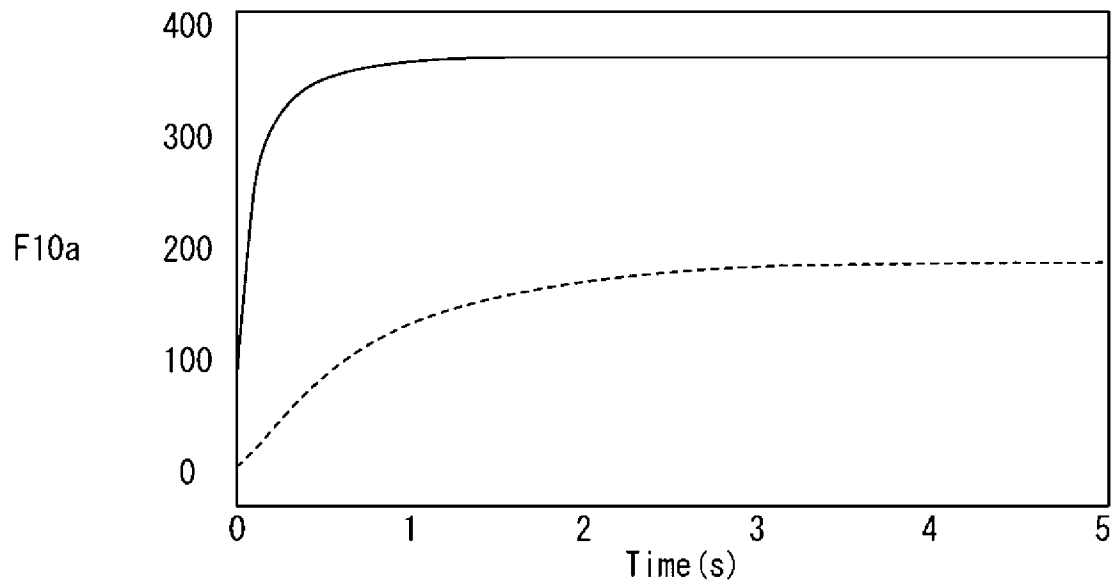
[図9]

図9



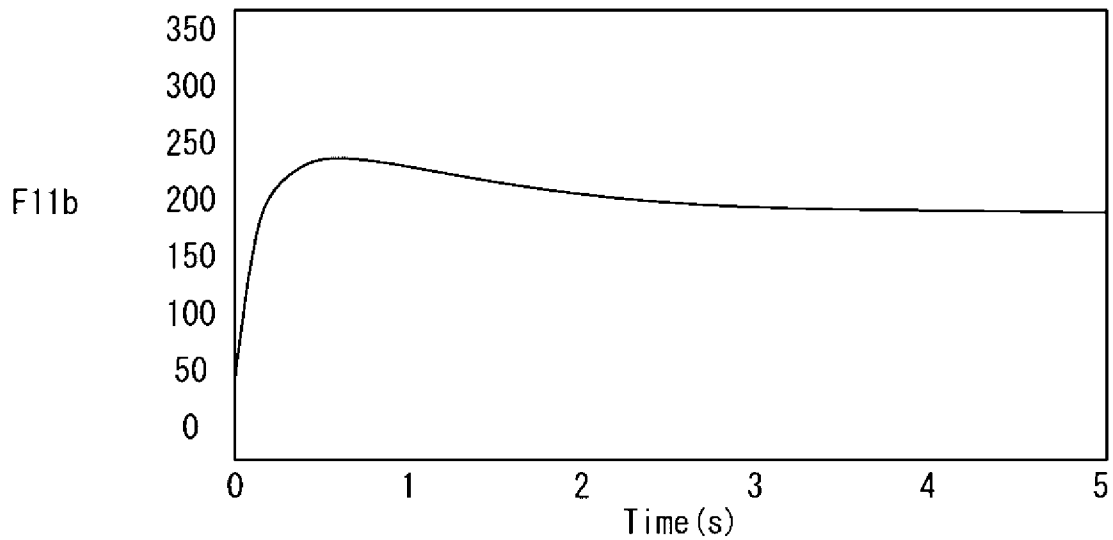
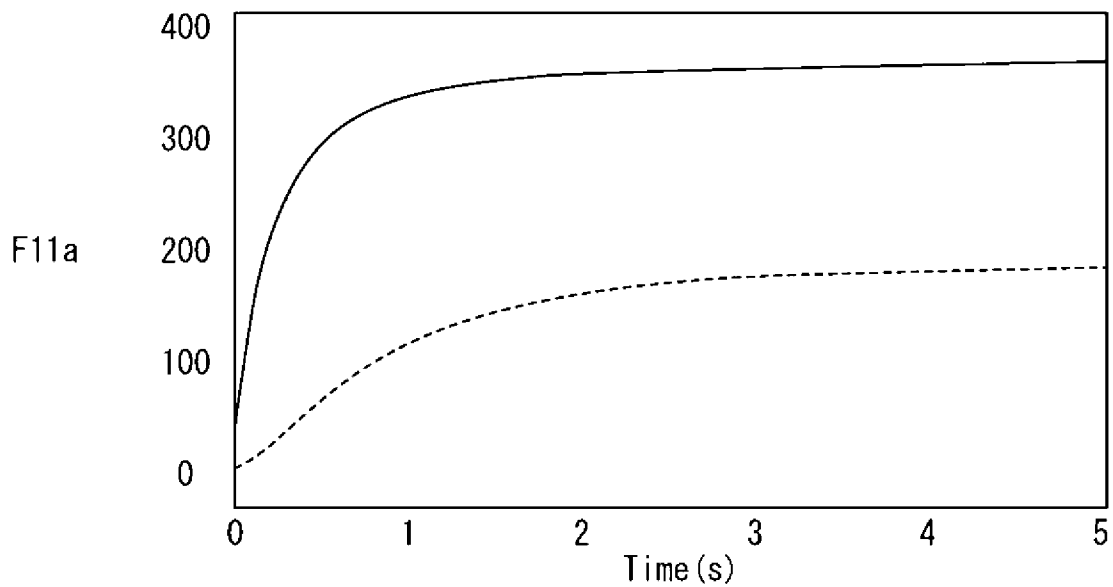
[図10]

図10



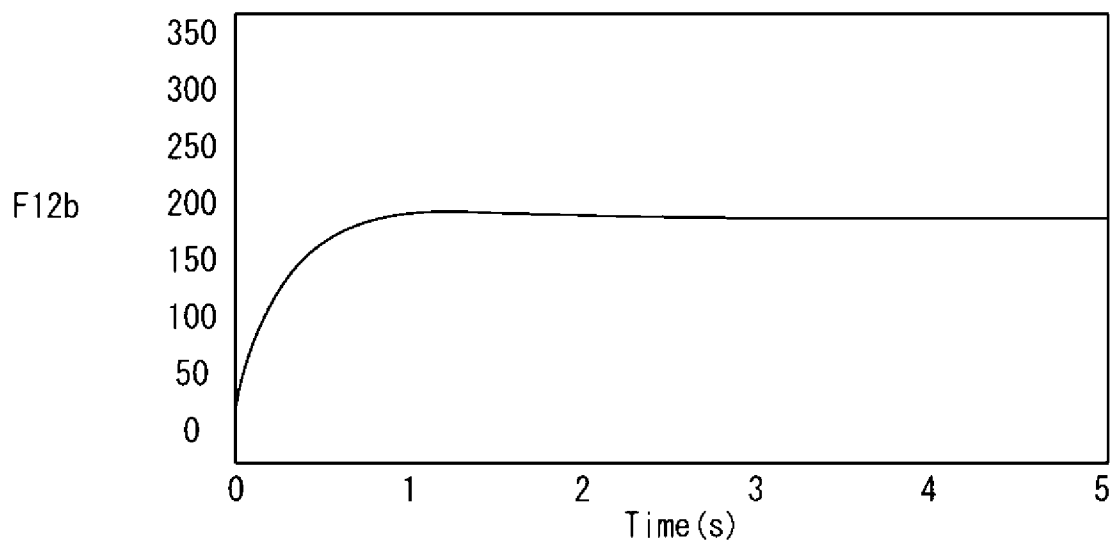
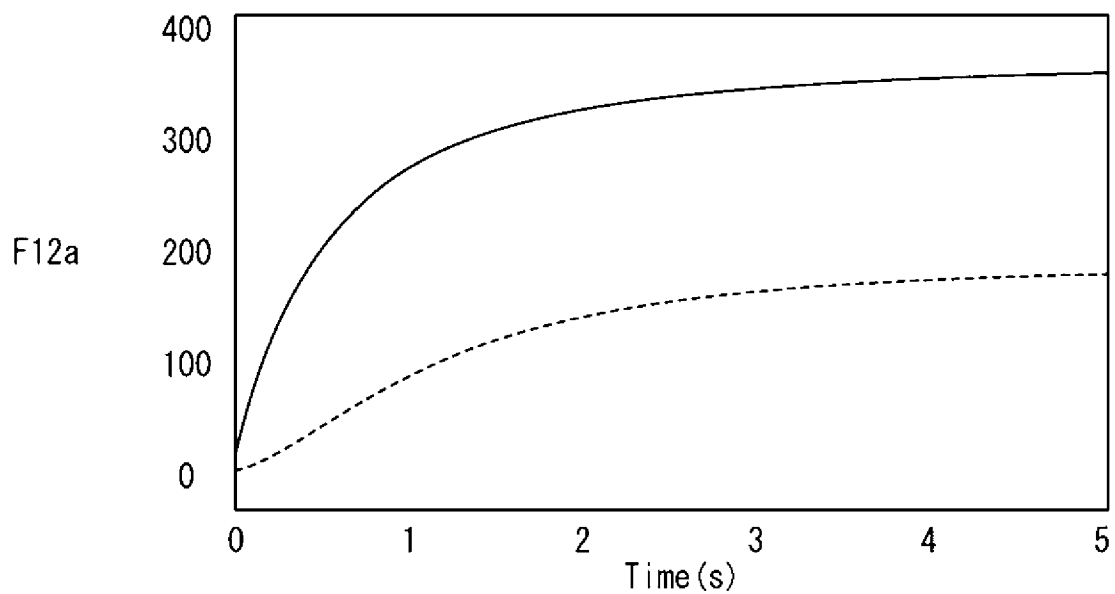
[図11]

図11



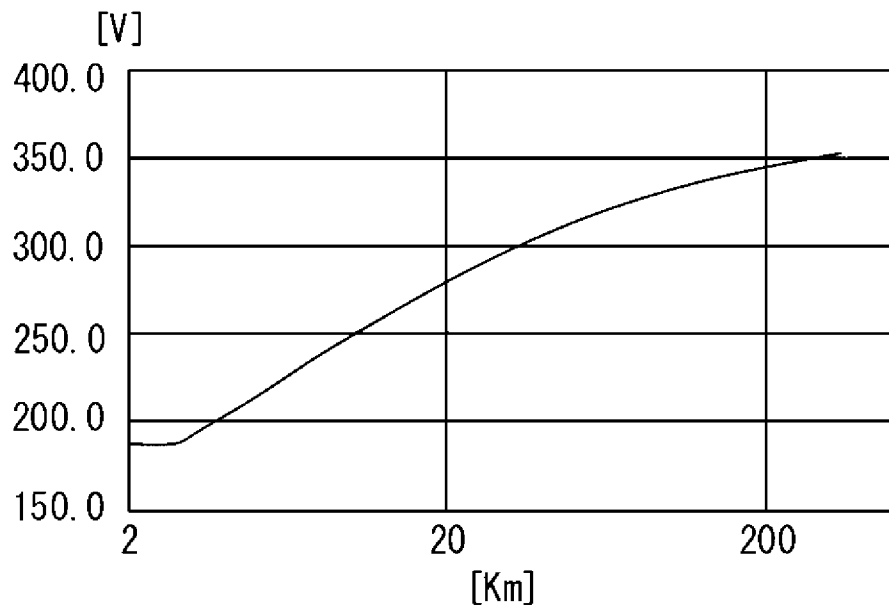
[図12]

図12



[図13]

図13



[図14]

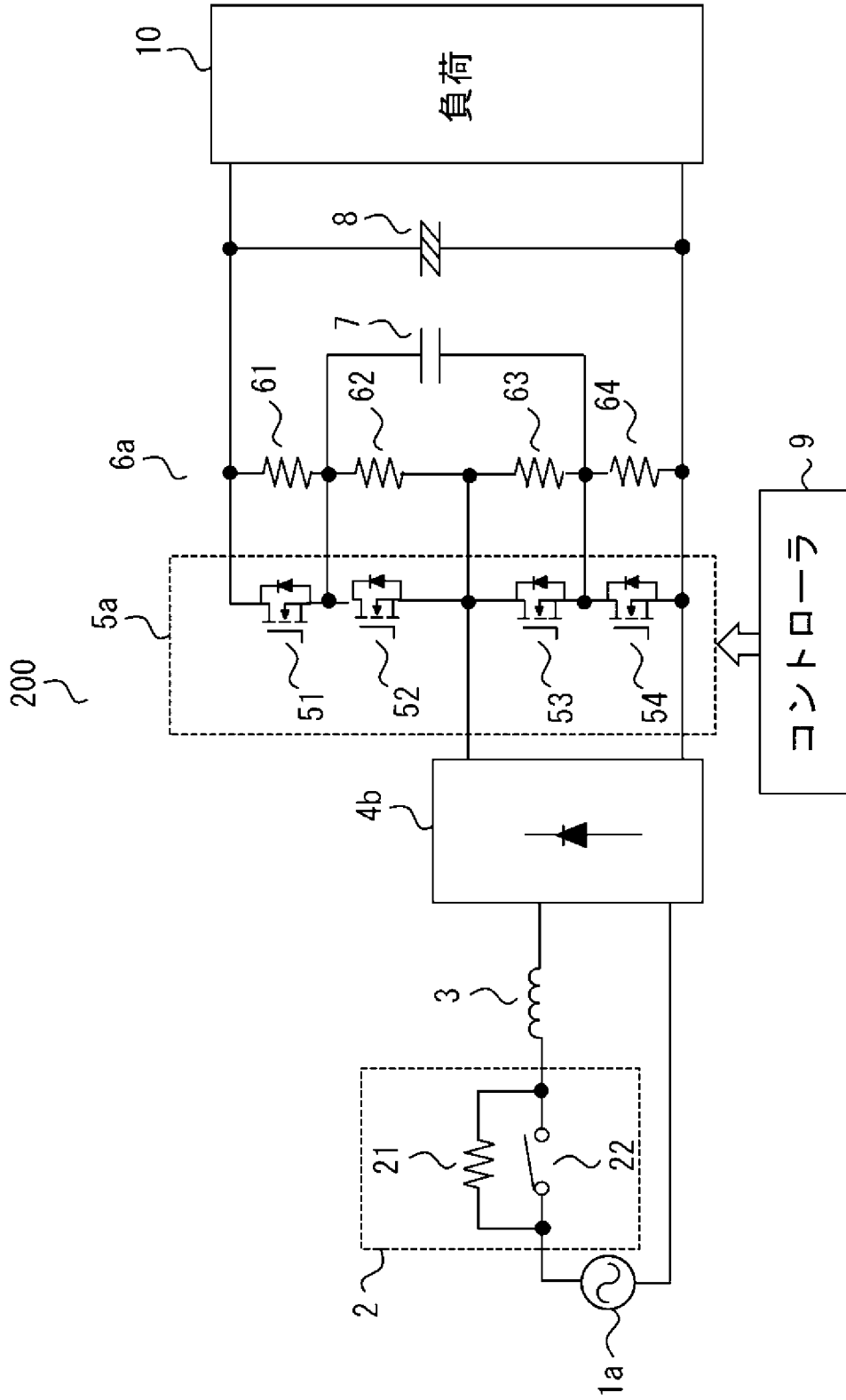


図14

[図15]

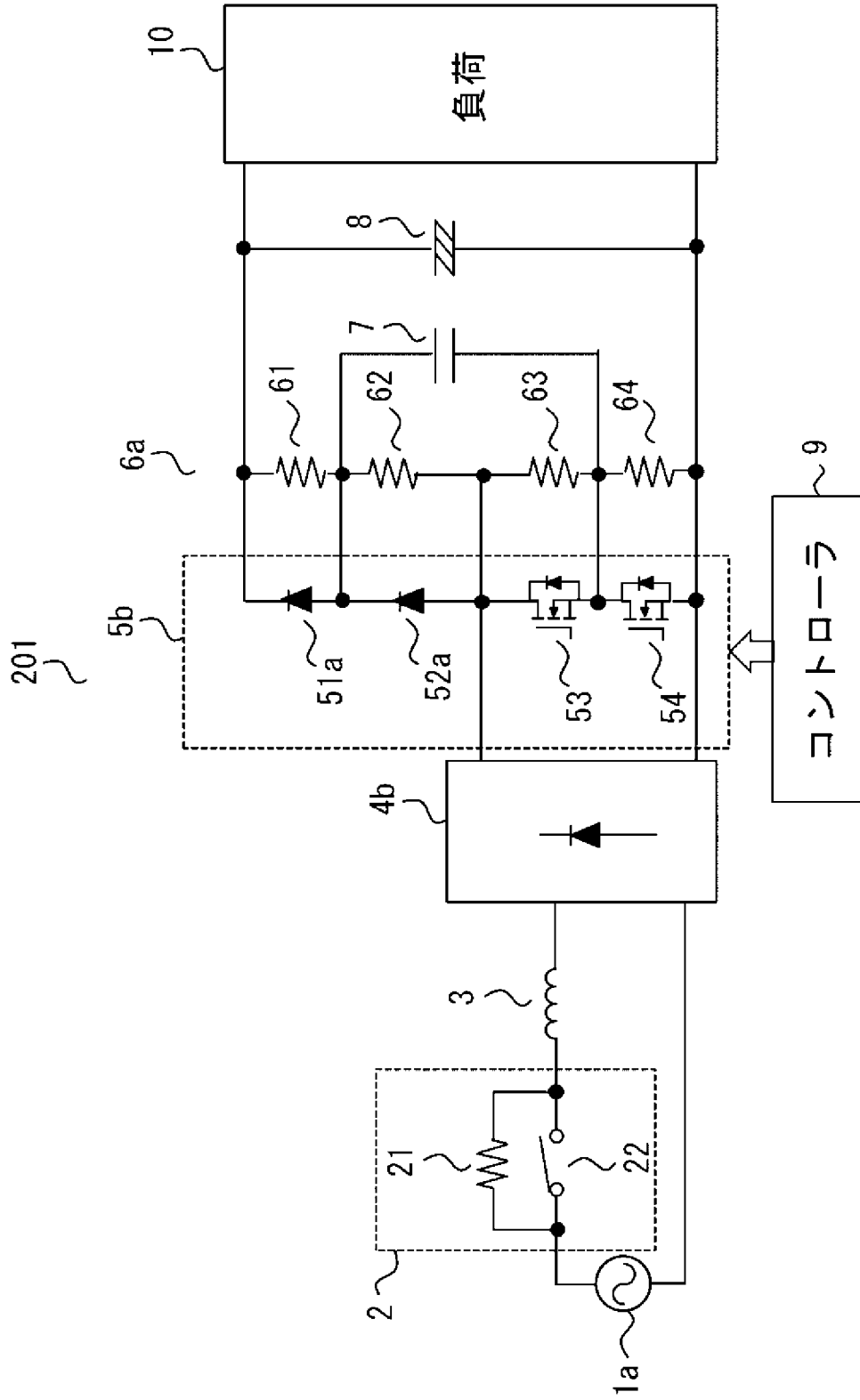


図15

[図16]

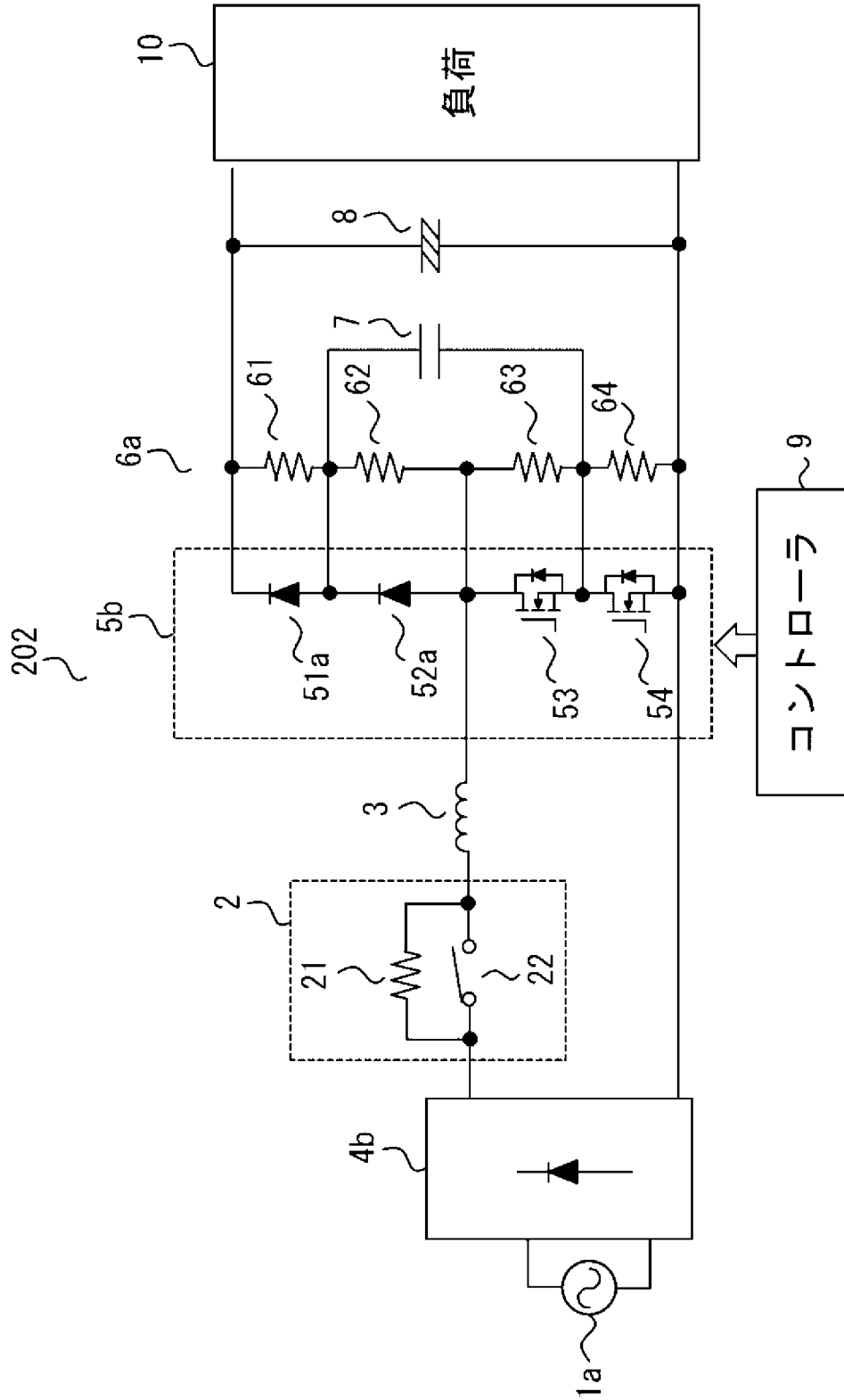


図16

[図17]

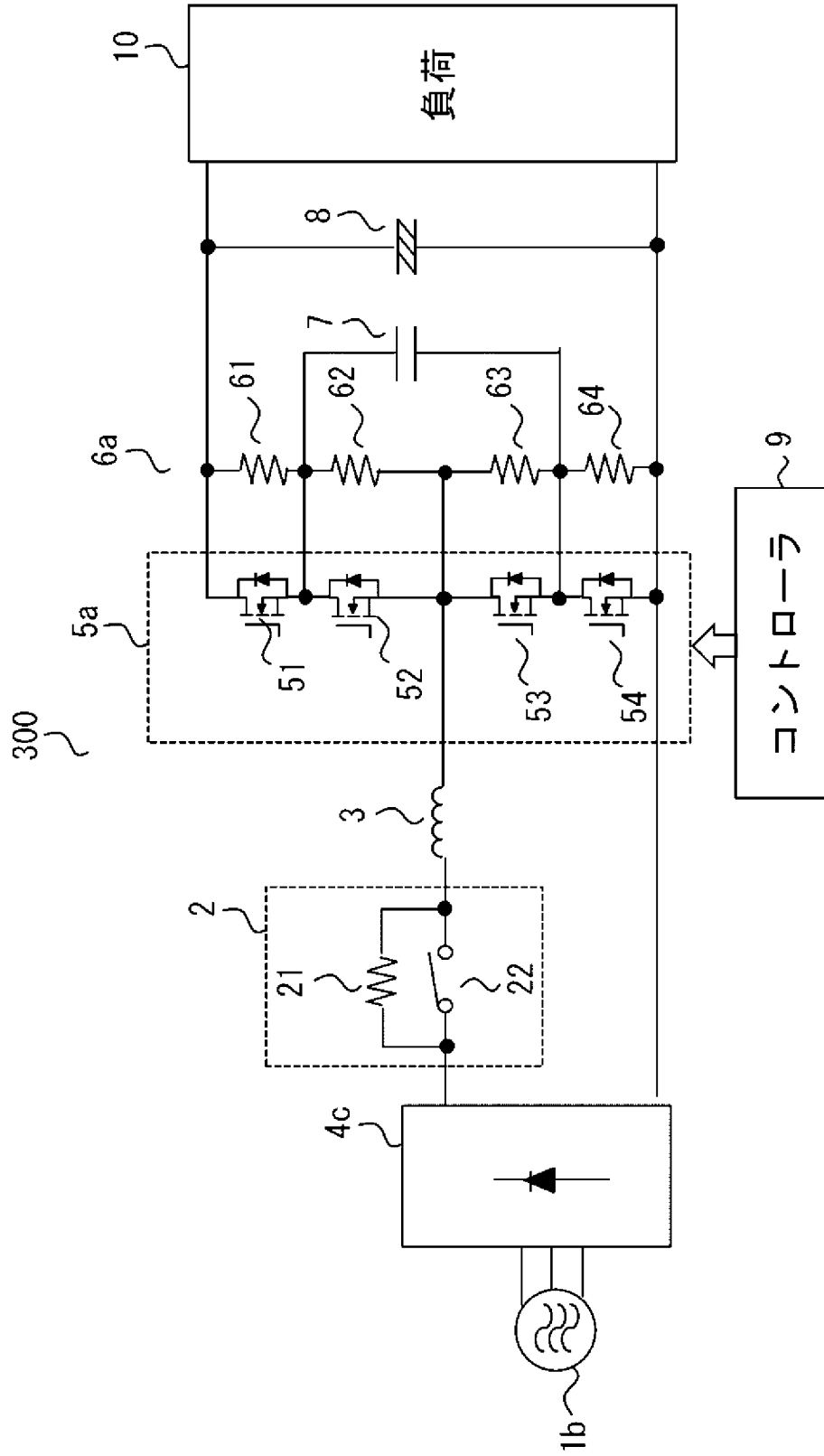


図17

[図18]

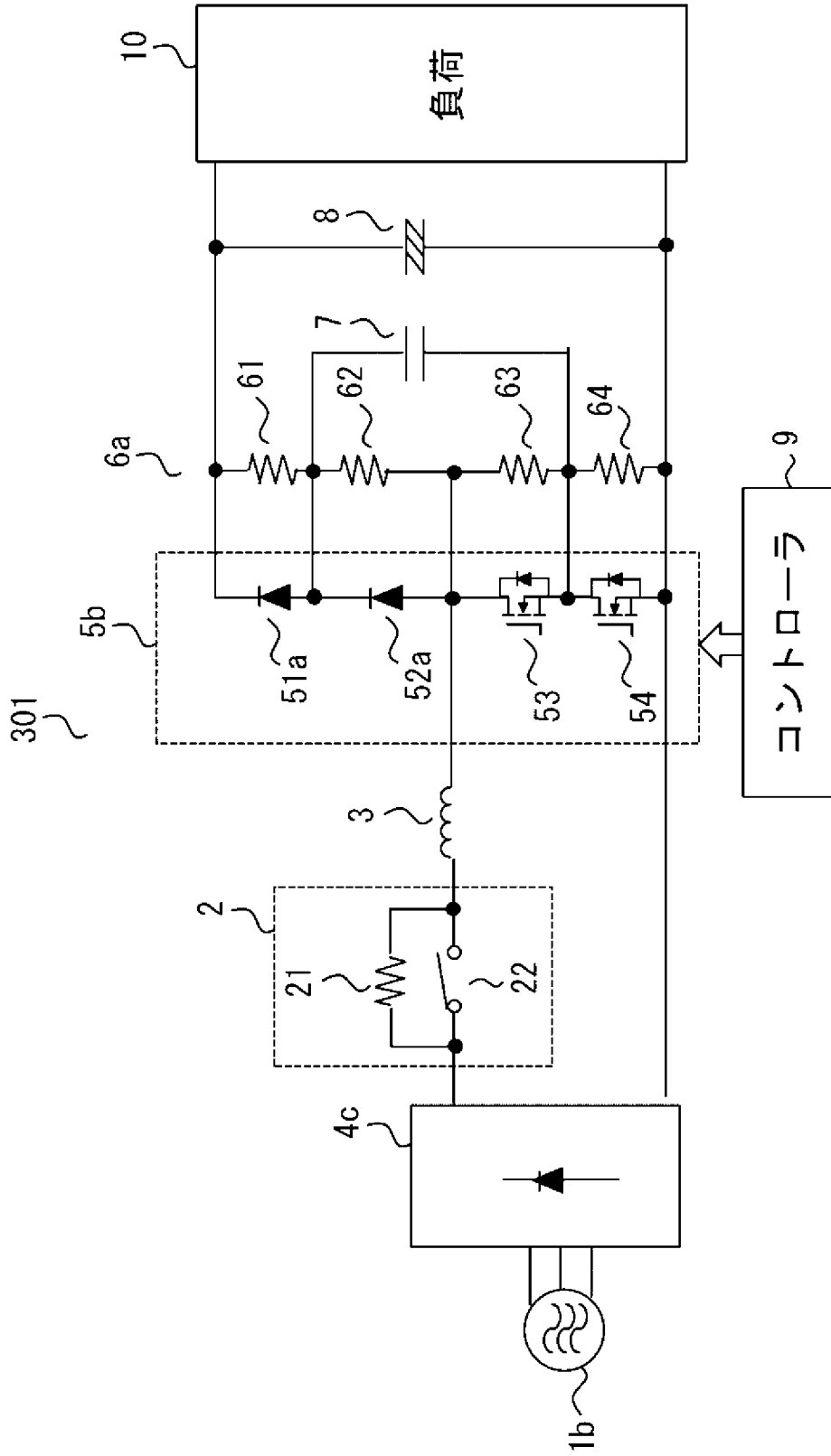
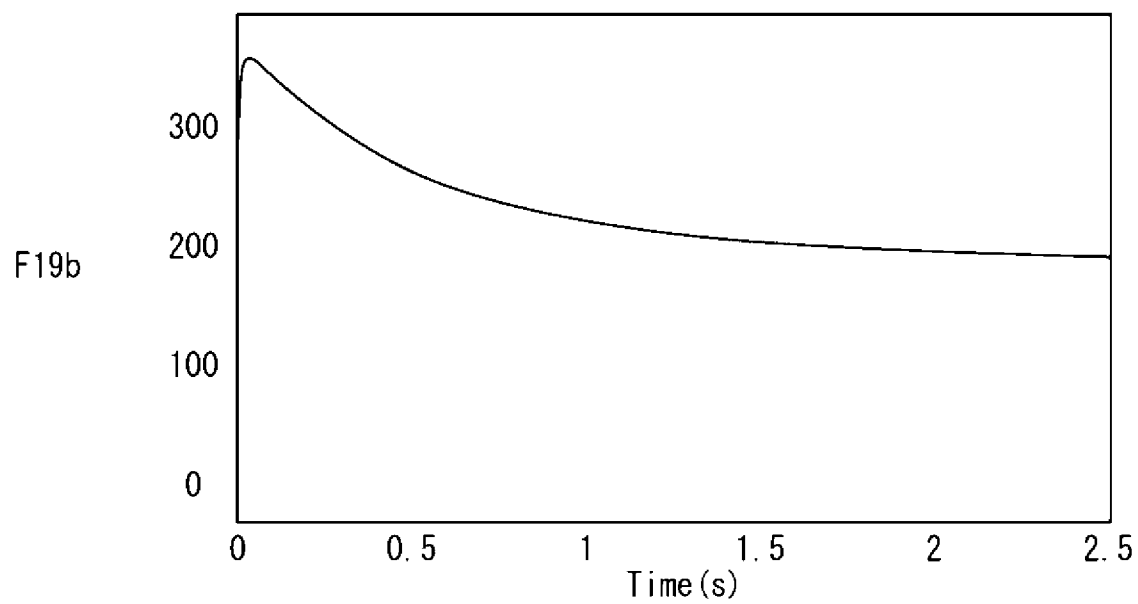
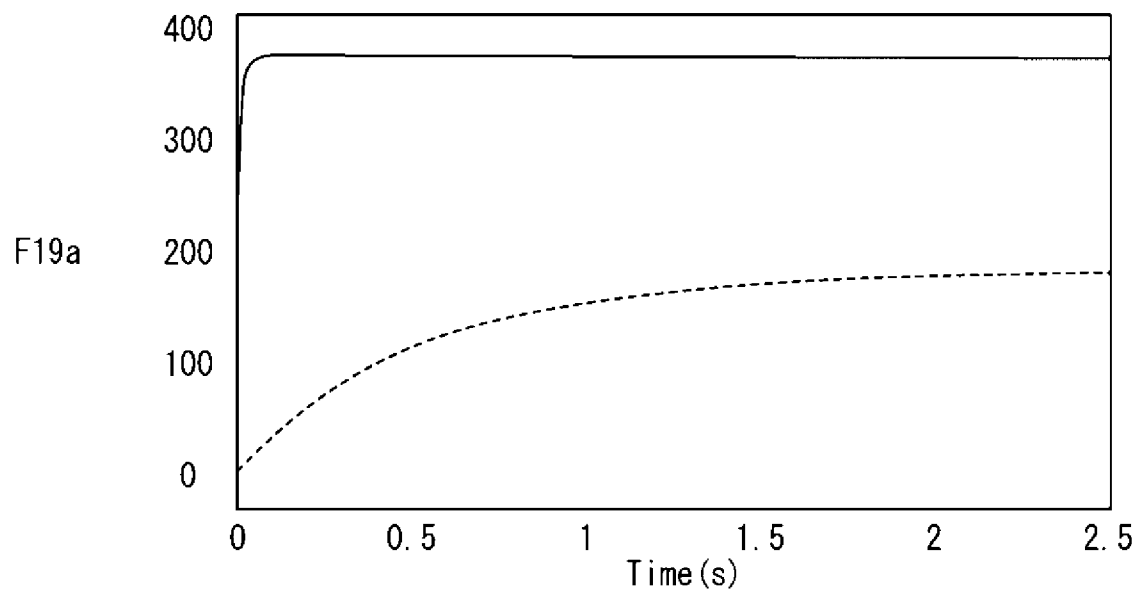


図18

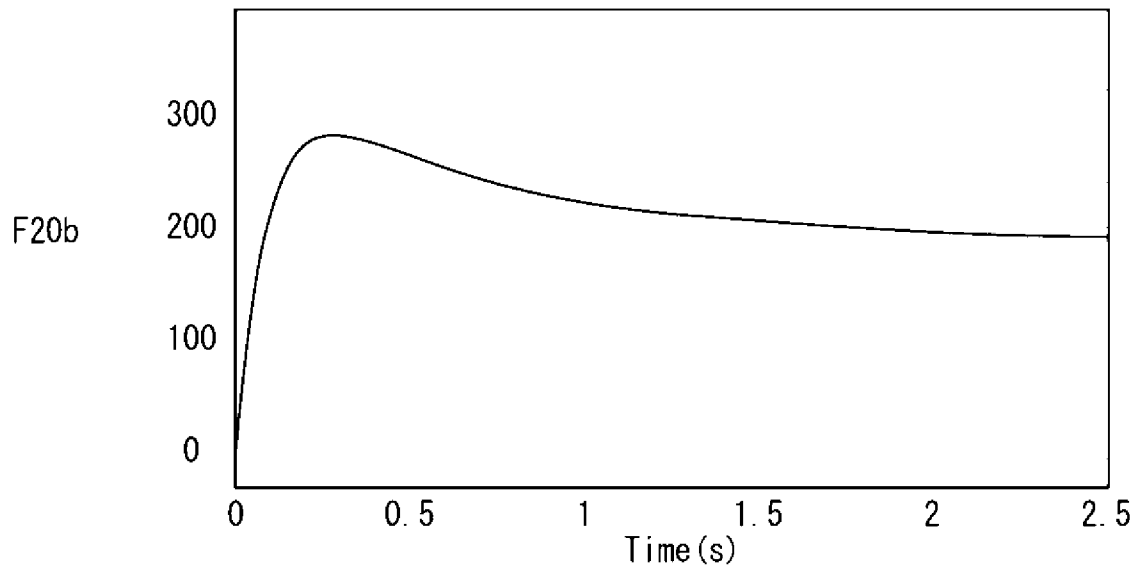
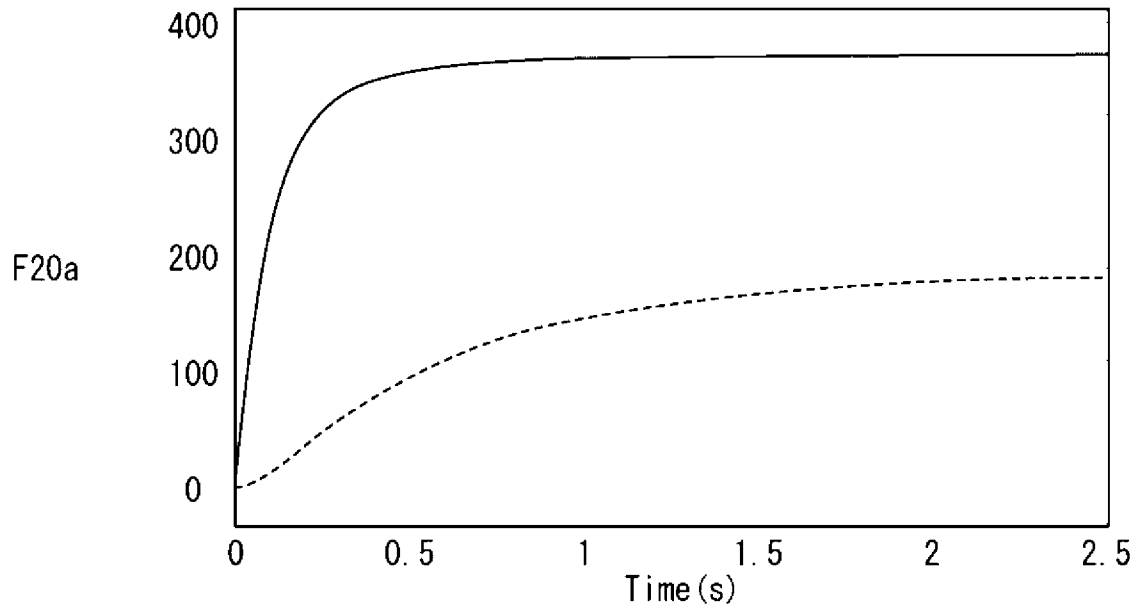
[図19]

図19



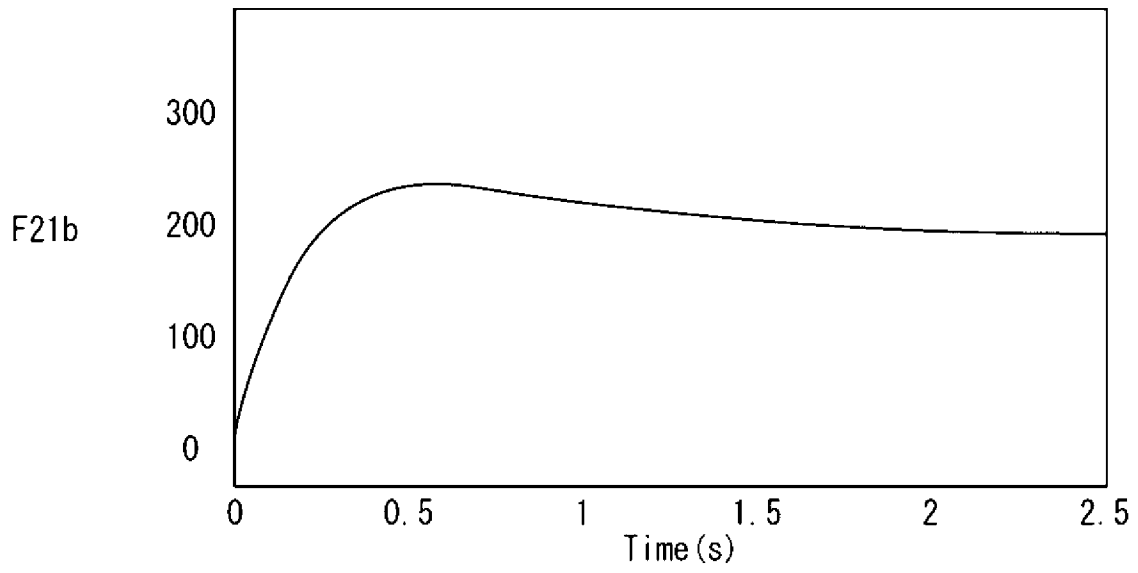
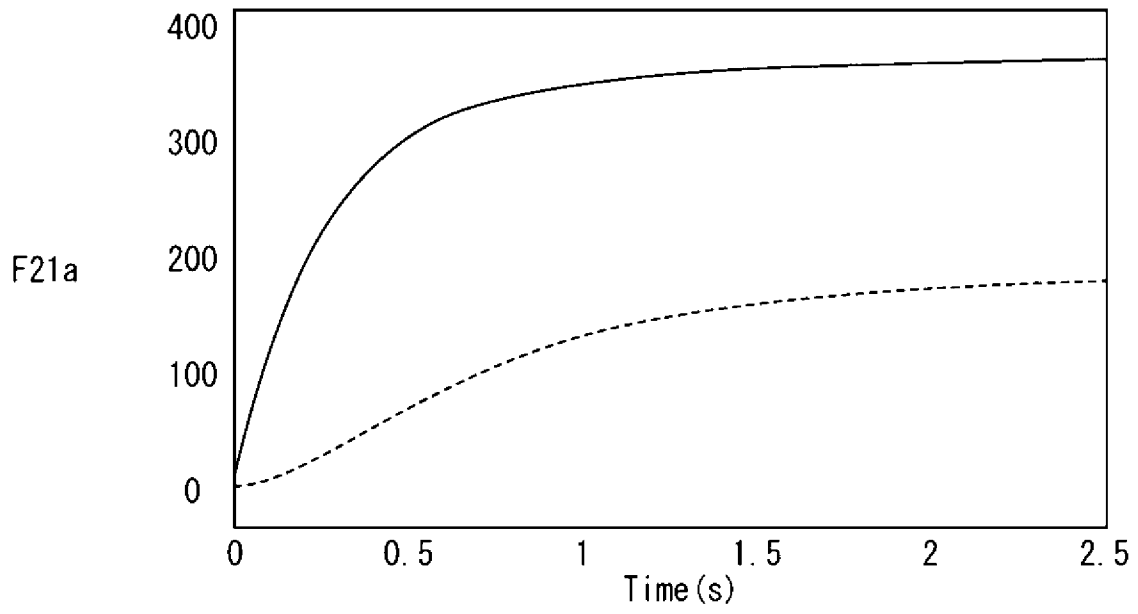
[図20]

図20



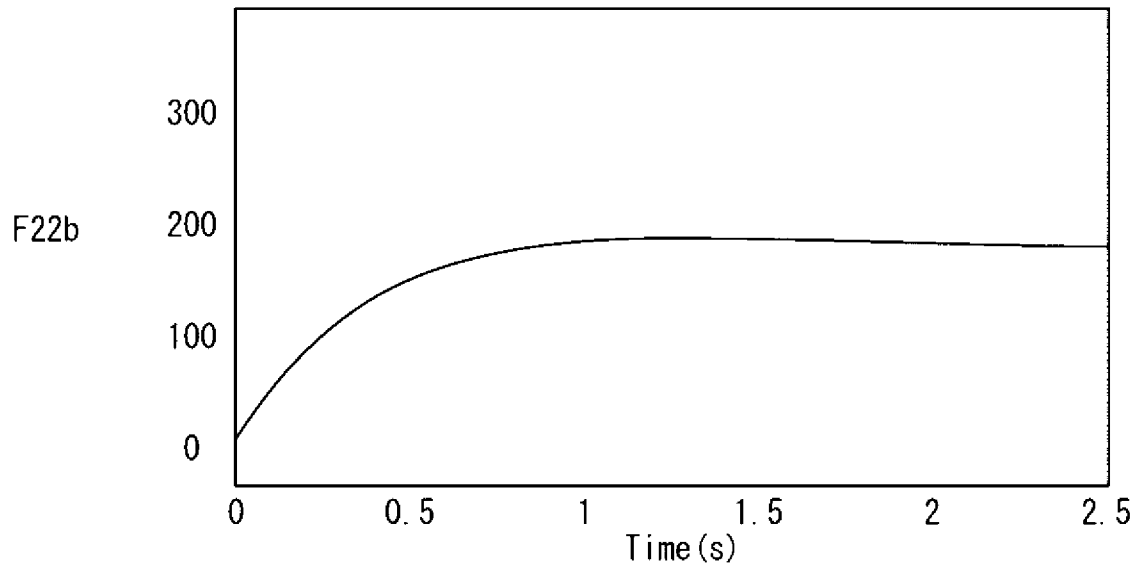
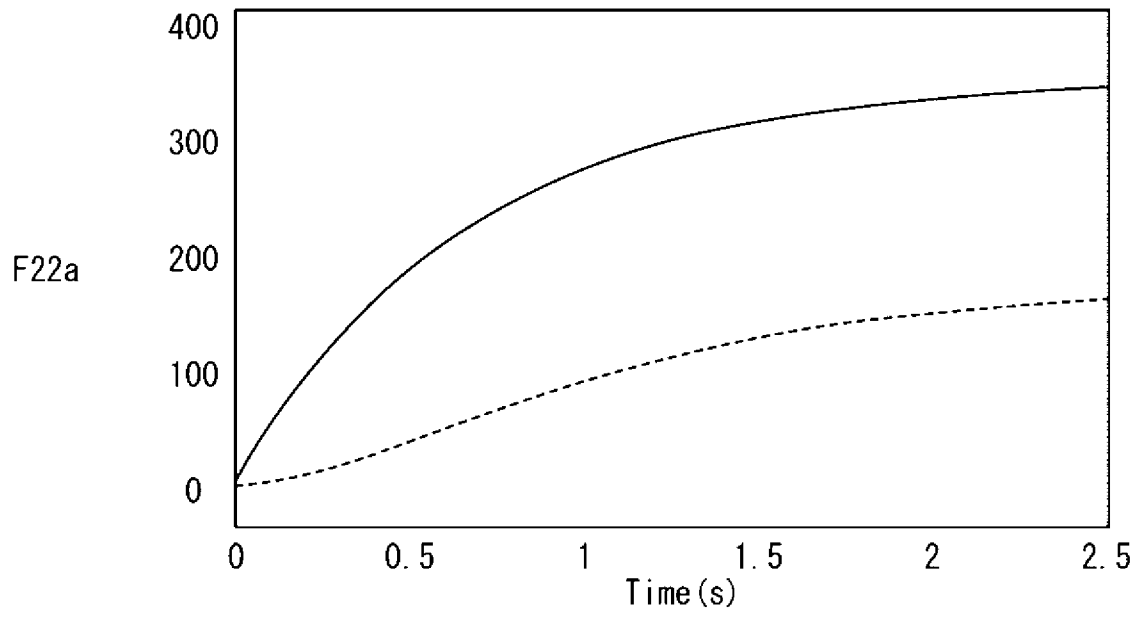
[図21]

図21



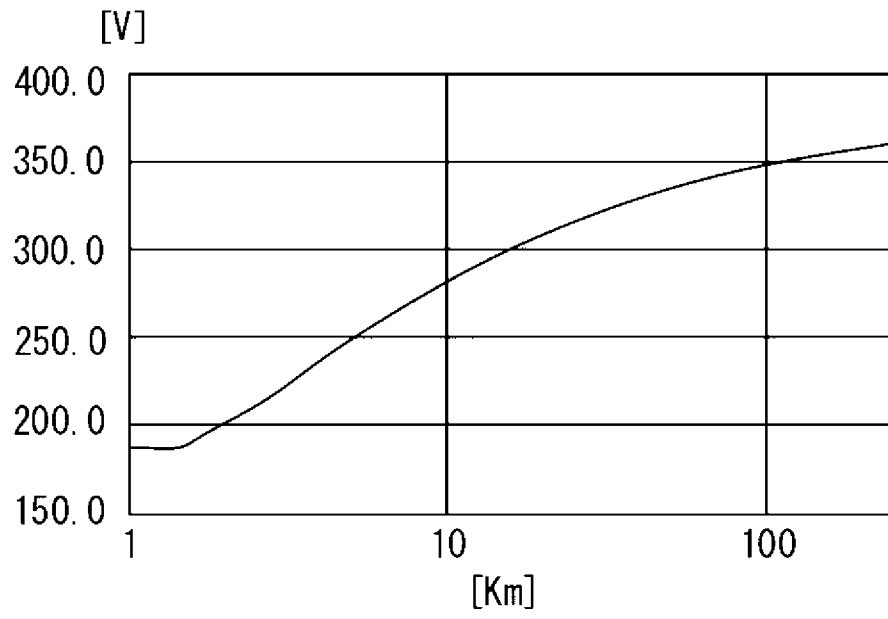
[図22]

図22



[図23]

図23



[図24]

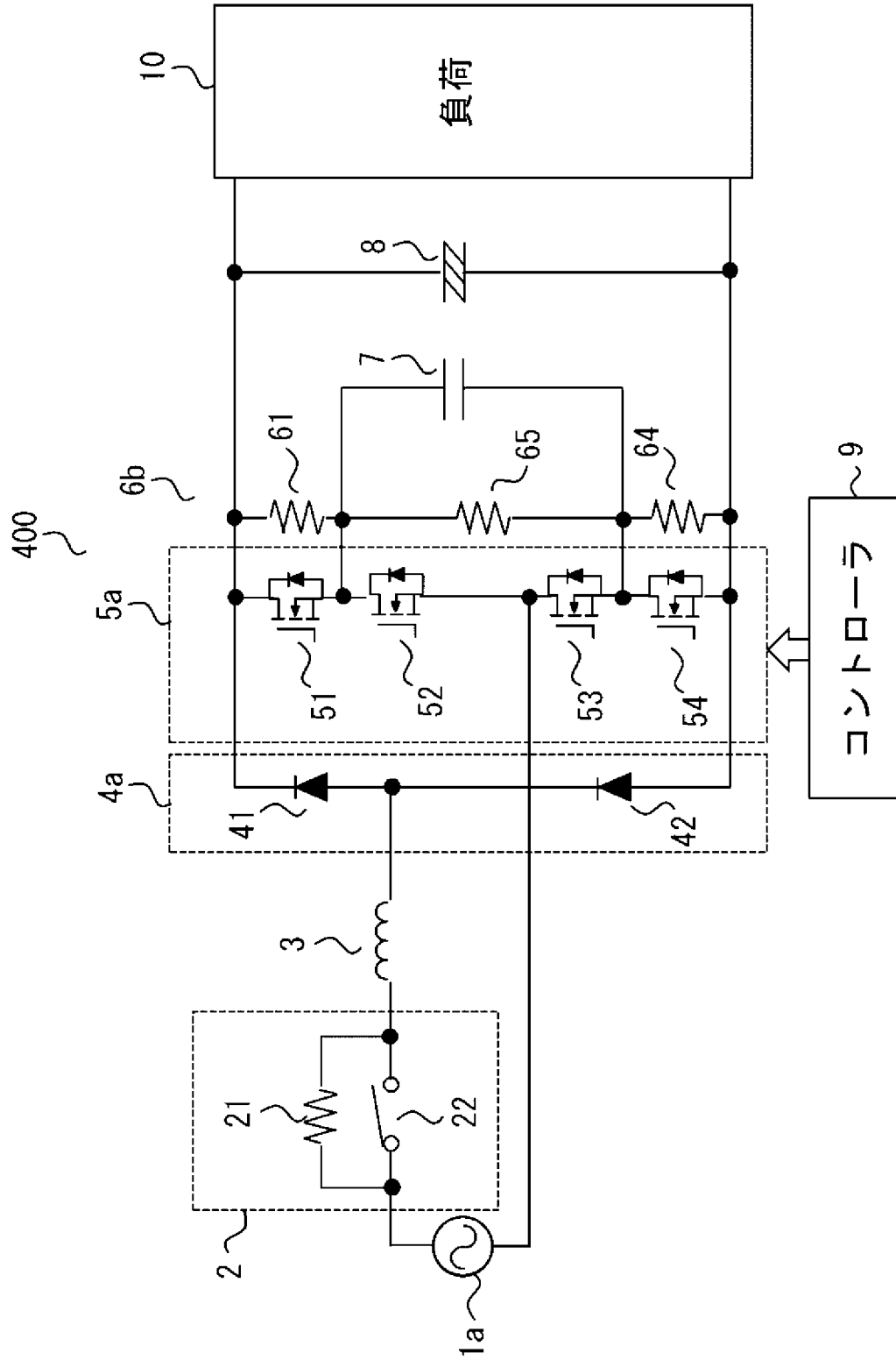
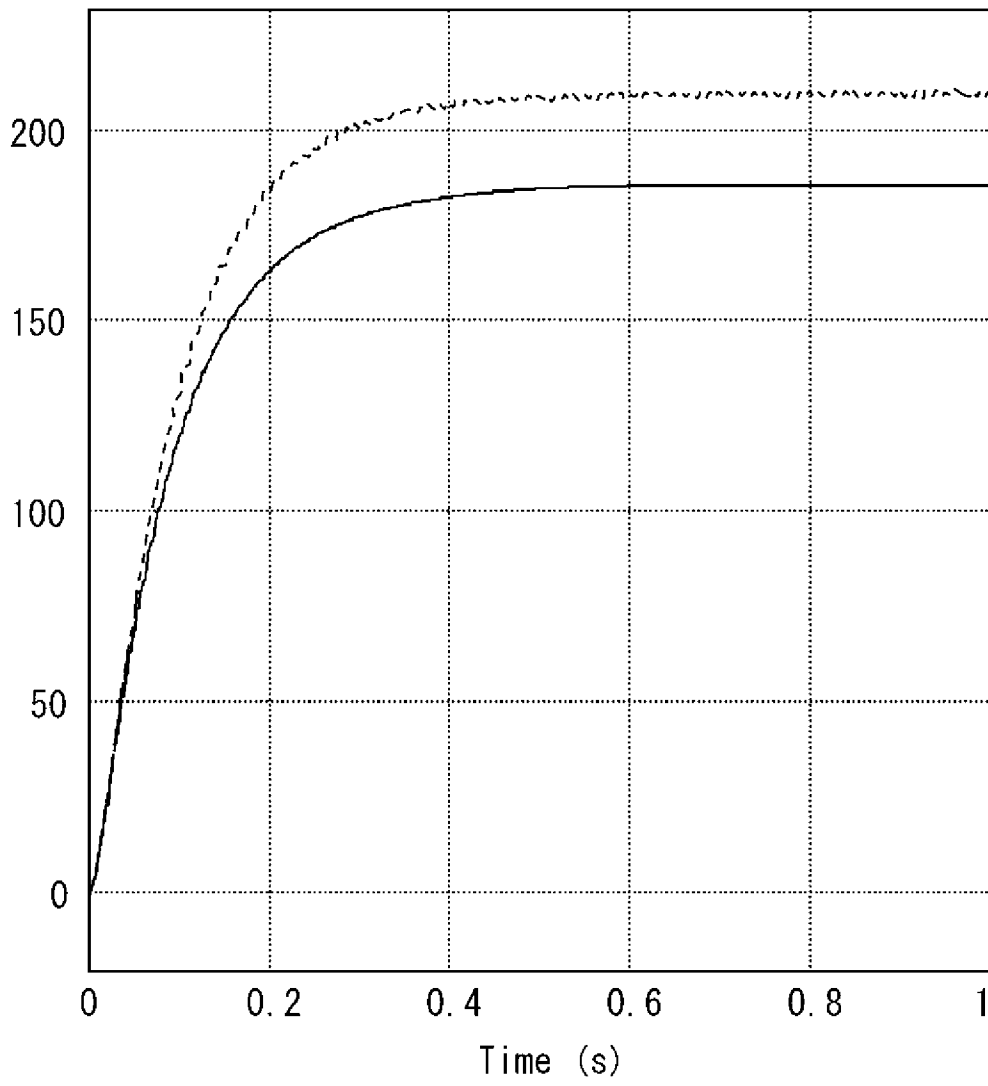


図24

[図25]

図25



[図26]

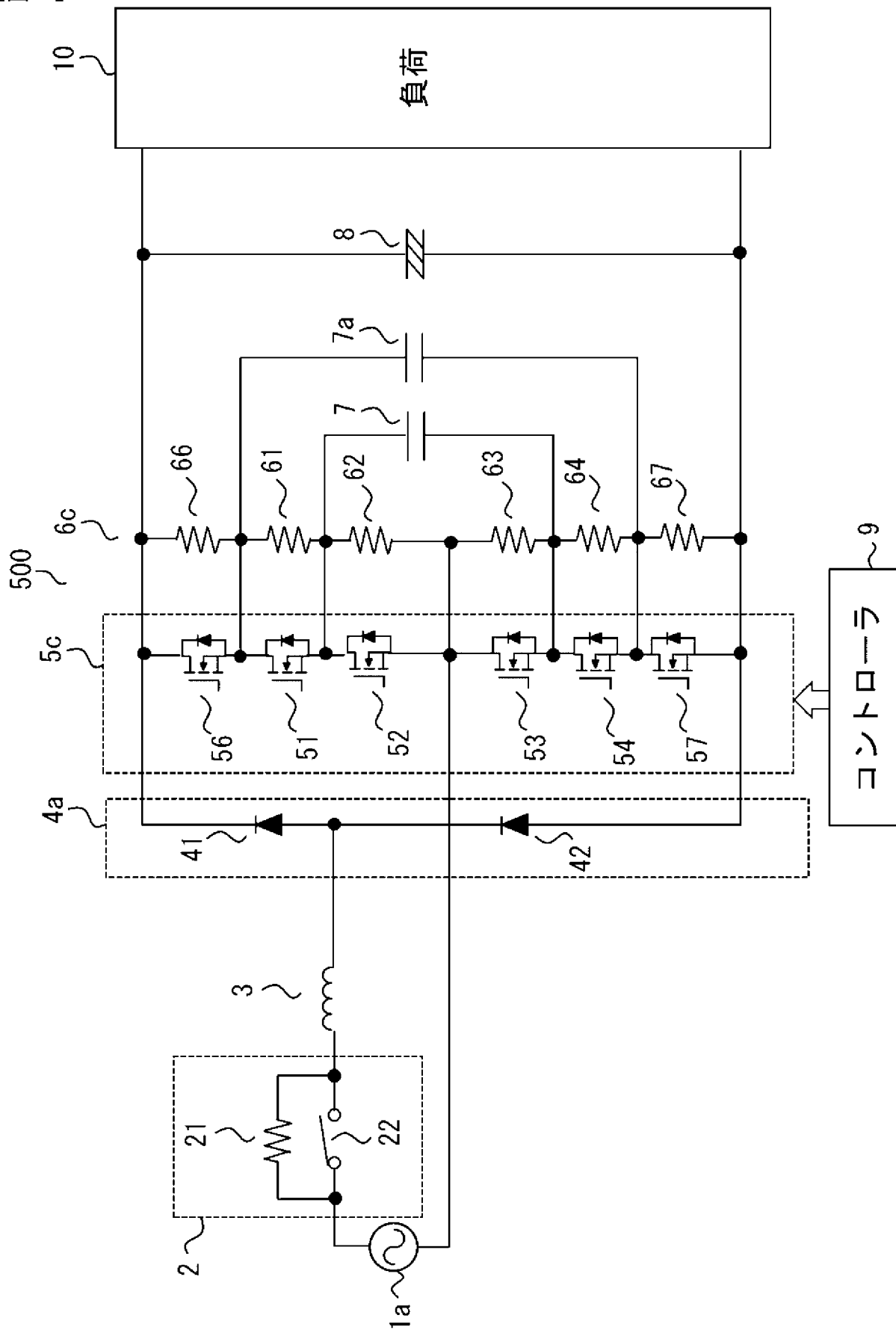
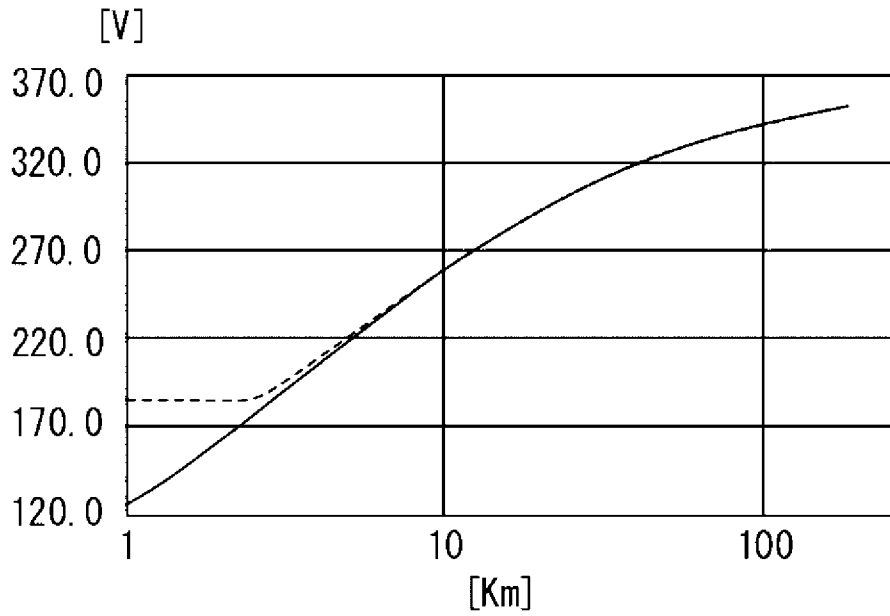


図26

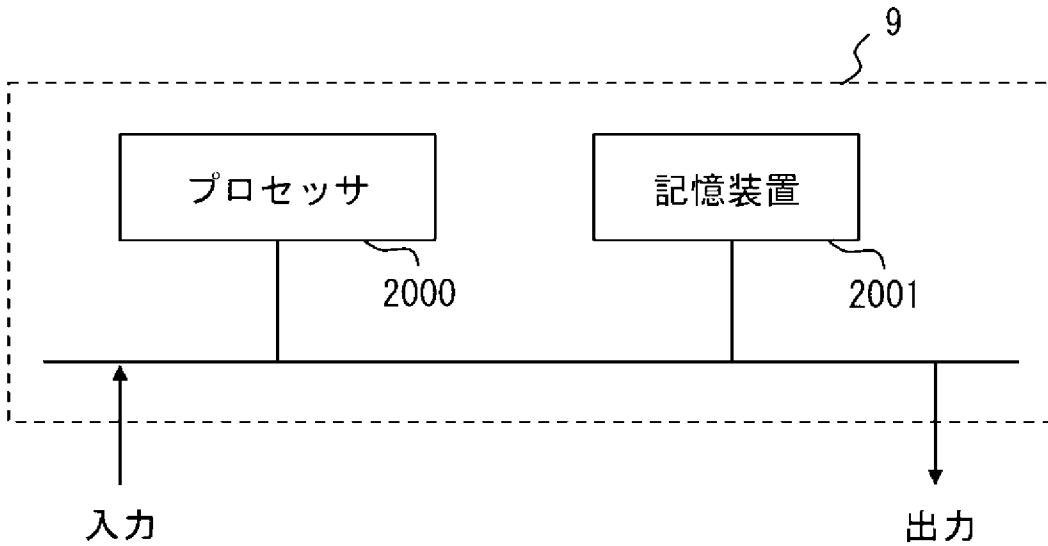
[図27]

図27



[図28]

図28



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/023333

A. CLASSIFICATION OF SUBJECT MATTER

H02M 7/12(2006.01)i
FI: H02M7/12 H

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M1/00-7/98

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2020/121469 A1 (MITSUBISHI ELECTRIC CORP) 18 June 2020 (2020-06-18) paragraphs [0010]-[0014], fig. 1, embodiment 1, paragraphs [0094], [0095], fig. 43, embodiment 3	1-10
Y	WO 2019/123716 A1 (MITSUBISHI ELECTRIC CORP) 27 June 2019 (2019-06-27) paragraphs [0057]-[0064], fig. 12, 13, embodiment 3	1-10
Y	WO 2019/224863 A1 (MITSUBISHI ELECTRIC CORPORATION) 28 November 2019 (2019-11-28) paragraph [0012], fig. 1	1-10

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search
18 August 2021 (18.08.2021)

Date of mailing of the international search report
31 August 2021 (31.08.2021)

Name and mailing address of the ISA/
 Japan Patent Office
 3-4-3, Kasumigaseki, Chiyoda-ku,
 Tokyo 100-8915, Japan

Authorized officer

 Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/023333

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
WO 2020/121469 A1	18 Jun. 2020	(Family: none)	
WO 2019/123716 A1	27 Jun. 2019	(Family: none)	
WO 2019/224863 A1	28 Jun. 2019	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 7/12(2006.01)i FI: H02M7/12 H		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H02M1/00-7/98 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2020/121469 A1（三菱電機株式会社）18.06.2020（2020-06-18） 段落[0010]-[0014]，第1図，実施の形態1，段落[0094]，[0095]，第43図，実施の形態3	1-10
Y	WO 2019/123716 A1（三菱電機株式会社）27.06.2019（2019-06-27） 段落[0057]-[0064]，第12，13図，実施の形態3	1-10
Y	WO 2019/224863 A1（三菱電機株式会社）28.11.2019（2019-11-28） 段落[0012]，第1図	1-10
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 18.08.2021	国際調査報告の発送日 31.08.2021	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 土井 悠生 5G 1595 電話番号 03-3581-1101 内線 3526	

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2021/023333

引用文献	公表日	パテントファミリー文献	公表日
WO 2020/121469 A1	18.06.2020	(ファミリーなし)	
WO 2019/123716 A1	27.06.2019	(ファミリーなし)	
WO 2019/224863 A1	28.11.2019	(ファミリーなし)	