



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년02월16일
 (11) 등록번호 10-1014613
 (24) 등록일자 2011년02월08일

(51) Int. Cl.
H04N 5/50 (2006.01)
 (21) 출원번호 10-2003-0066639
 (22) 출원일자 2003년09월25일
 심사청구일자 2008년09월19일
 (65) 공개번호 10-2004-0027417
 (43) 공개일자 2004년04월01일
 (30) 우선권주장
 10/256,878 2002년09월27일 미국(US)
 (56) 선행기술조사문헌
 WO0227924 A2
 US4481673 A
 전체 청구항 수 : 총 19 항

(73) 특허권자
툼슨 라이센싱
 프랑스 92130 이씨레플리노 루 잔다르크 1-5
 (72) 발명자
퓨젤, 마이클에이.
 미국, 인디애나46060, 노블스빌, 크릭로드20925
 (74) 대리인
김학수, 문경진

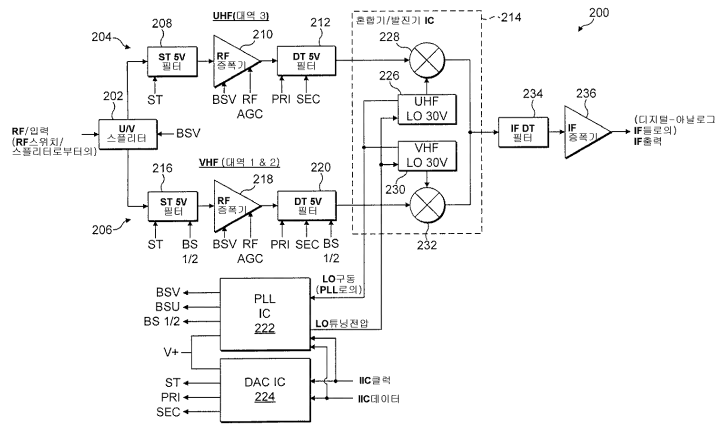
심사관 : 오석환

(54) TV 신호 튜너용 전자식 조정 시스템

(57) 요약

TV 신호 튜너용 전자식 조정 시스템은 각각의 신호 처리 설비의 각각의 제 1 및 제 2 신호 처리 회로들에 대한 각각의 제 1 및 제 2 제어 신호들을 발생시키기 위해 제 1 및 제 2 제어기들을 이용하고, 이러한 제 1 및 제 2 신호 처리 회로들은 각각의 제 1 및 제 2 제어 신호들에 응답하는 각각의 제 1 및 제 2 튜닝 가능한 소자들을 가진다. 제 1 제어 신호의 편이 범위는 제 2 제어 신호의 편이 범위보다 높다.

대표도



특허청구의 범위

청구항 1

RF 신호의 소스;

신호 출력 포인트;

상기 RF 신호의 소스와 상기 신호 출력 포인트 사이에 결합되고, 제 1 및 제 2 신호 처리 회로를 각각 포함하는 신호 처리 설비로서, 상기 제 1 및 제 2 신호 처리 회로는 각각 제 1 및 제 2 튜닝 가능한 소자들을 포함하는, 신호 처리 설비;

제 1 제어 신호를 발생시키기 위해, 상기 제 1 튜닝 가능한 소자에 결합된 제 1 제어기; 및

제 2 제어 신호를 발생시키기 위해, 상기 제 2 튜닝 가능한 소자에 결합된 제 2 제어기를 포함하고,

상기 제 1 제어 신호의 편이 범위(deviation range)는 상기 제 2 제어 신호의 편이 범위보다 높은 것을 특징으로 하는 튜닝 설비.

청구항 2

제 1항에 있어서,

상기 제 2 신호 처리 회로는 제 1 주파수 대역 신호 처리 회로와 제 2 주파수 대역 처리 회로를 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 3

제 1항에 있어서,

상기 제 1 신호 처리 회로는 발진기 회로를 포함하며, 제 2 신호 처리회로는 RF 튜닝 회로를 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 4

제 1항에 있어서,

상기 제 1 제어기는 위상 동기 루프를 포함하고, 상기 제 2 제어기는 디지털-아날로그 변환기를 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 5

제 1항에 있어서,

상기 제 1 튜닝 가능한 소자는 상기 제 1 제어 신호에 응답하는 제 1 및 제 2 국부 발진 회로를 포함하고, 상기 제 2 튜닝 가능한 소자는 상기 제 2 제어 신호에 응답하는 제 1 및 제 2 튜닝 가능한 필터 소자들을 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 6

제 5항에 있어서,

상기 제 1 튜닝 가능한 필터 소자들은 선택된 주파수를 통과시키기 위해, 제 1의 단일 튜닝된 튜닝 가능한 필터와 상기 제 2 제어 신호의 상기 편이 범위에 응답하는 제 1의 2중 튜닝된 튜닝 가능한 필터를 포함하고, 상기 제 2의 튜닝 가능한 필터 소자들은 선택된 주파수를 통과시키기 위해, 제 2의 단일 튜닝된 튜닝 가능한 필터와 상기 제 2 제어 신호의 상기 편이 범위에 응답하는 제 2의 2중 튜닝된 튜닝 가능한 필터를 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 7

제 6항에 있어서,

상기 제 1 및 제 2의 단일 튜닝된 튜닝 가능한 필터들은 각각 상기 제 2 제어 신호의 상기 편이 범위에 응답하는 바랙터를 포함하고, 상기 제 1 및 제 2의 2중 튜닝된 튜닝 가능한 필터들은 각각 상기 제 2 제어 신호의 상기 편이 범위에 개별적으로 응답하는 2개의 바랙터들을 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 8

RF 신호의 수신 수단;

신호 출력 수단;

상기 RF 신호 수신 수단과 상기 신호 출력 수단 사이에 결합되고, RF 신호 처리용 제 1 RF 신호 처리 수단과 RF 신호 처리용 제 2 RF 신호 처리 수단을 각각 포함하는 RF 신호 처리 수단으로서, 상기 제 1 RF 신호 처리 수단은 RF 신호를 튜닝하기 위한 제 1 RF 신호 튜닝 수단을 포함하고, 상기 제 2 RF 신호 처리 수단은 RF 신호를 튜닝하기 위한 제 2 RF 신호 튜닝 수단을 포함하는, RF 신호 처리 수단;

RF 신호를 튜닝하기 위해 상기 제 1 RF 신호 튜닝 수단에 결합된 제 1 제어 신호를 발생시키는 제 1 제어 수단; 및

RF 신호를 튜닝하기 위해 상기 제 2 RF 신호 튜닝 수단에 결합된 제 2 제어 신호를 발생시키는 제 2 제어 수단을 포함하고,

상기 제 2 제어 수단의 편이 범위는 상기 제 1 제어 수단의 편이 범위보다 높은 것을 특징으로 하는 튜닝 설비.

청구항 9

제 8항에 있어서,

RF 신호 처리용 상기 제 1 RF 신호 처리 수단은 제 1 주파수 대역 신호 처리용 수단과, 제 2 주파수 대역 신호 처리용 수단을 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 10

제 8항에 있어서,

RF 신호 처리용 상기 제 2 RF 신호 처리 수단은 혼합 수단(mixing means)을 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 11

제 8항에 있어서,

상기 제 2 제어 수단은 위상 동기 루프 수단을 포함하고 상기 제 1 제어 수단은 디지털-아날로그 변환기를 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 12

제 8항에 있어서,

RF 신호를 튜닝하기 위한 상기 제 2 RF 신호 튜닝 수단은 상기 제 2 제어 신호에 응답하는 국부 발진기 신호를 발생시키는 제 1 및 제 2 국부 발진기 신호 발생 수단을 포함하고, RF 신호를 튜닝하기 위한 상기 제 1 RF 신호 튜닝 수단은 RF 신호를 튜닝 가능하게 필터링하는 제 1 및 제 2 튜닝 가능한 필터 수단을 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 13

제 12항에 있어서,

RF 신호를 튜닝 가능하게 필터링하는 상기 제 1 튜닝 가능한 필터 수단은, 선택된 주파수를 통과시키기 위해 제 1의 단일 튜닝된 튜닝 가능한 필터 수단과, 상기 제 1 제어 신호의 상기 편이 범위에 응답하는 제 1의 2중 튜닝된 튜닝 가능한 필터 수단을 포함하고, RF 신호를 튜닝 가능하게 필터링하는 상기 제 2 튜닝 가능한 필터 수단은, 선택된 주파수를 통과시키기 위해 제 2의 단일 튜닝된 튜닝 가능한 필터 수단과, 상기 제 1 제어 신호의 상

기 편이 범위에 응답하는 제 2의 2중 튜닝된 튜닝 가능한 필터 수단을 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 14

제 13항에 있어서,

상기 제 1 및 제 2의 단일 튜닝된 튜닝 가능한 필터 수단은 각각 상기 제 1 제어 신호의 상기 편이 범위에 응답하는 하나의 바랙터를 포함하고, 상기 제 1 및 제 2의 2중 튜닝된 튜닝 가능한 필터 수단은 각각 상기 제 1 제어 신호의 상기 편이 범위에 개별적으로 응답하는 2개의 바랙터들을 각각 포함하는 것을 특징으로 하는 튜닝 설비.

청구항 15

TV 신호 수신기에서,

복수의 RF 신호를 수신하는 단계;

제 1 제어기에 의해 제 1 편이 범위를 가지는 제 1 제어 신호를 발생시키는 단계;

상기 RF 신호들중 선택된 하나를 얻기 위해 상기 제 1 제어 신호에 따라 복수의 RF 신호를 튜닝하는 단계;

제 2 제어기에 의해 제 1 편이 범위보다 높은 제 2 편이 범위를 가지는 제 2 제어 신호를 발생시키는 단계;

제 2 제어 신호에 따라 국부 발진기 신호를 발생시키는 단계; 및

IF 신호를 발생시키기 위해 상기 RF 신호들중 선택된 하나와 상기 국부 발진기 신호를 혼합하는 단계를 포함하는 것을 특징으로 하는 튜닝 방법.

청구항 16

제 15항에 있어서,

제 1 제어기에 의해 제 1 편이 범위를 가지는 제 1 제어 신호를 발생시키는 단계는 디지털-아날로그 변환기를 포함하는 제 1 제어기에 의해 제 1 편이 범위를 가지는 제 1 제어 신호를 발생시키는 단계를 포함하는 것을 특징으로 하는 튜닝 방법.

청구항 17

제 15항에 있어서,

제 2 제어기에 의해 제 2 편이 범위를 가지는 제 2 제어 신호를 발생시키는 단계는 위상 동기 루프를 포함하는 제 2 제어기에 의해 제 2 편이 범위를 가지는 제 2 제어 신호를 발생시키는 단계를 포함하는 것을 특징으로 하는 튜닝 방법.

청구항 18

제 15항에 있어서,

상기 제 1 제어 신호에 따라 복수의 RF 신호를 튜닝하는 단계는 제 1 및 제 2의 단일 튜닝된 튜닝 가능한 필터 중 하나와 2중 튜닝된 튜닝 가능한 필터 쌍들을 통해 상기 제 1 제어 신호에 따른 상기 RF 신호들중 하나를 선택하는 단계를 포함하는 것을 특징으로 하는 튜닝 방법.

청구항 19

제 18항에 있어서,

제 1 및 제 2의 단일 튜닝된 튜닝 가능한 필터중 하나와 2중 튜닝된 튜닝 가능한 필터 쌍들을 통해, 상기 제 1 제어 신호에 따른 상기 RF 신호들중 하나를 선택하는 단계는, 하나의 바랙터 다이오드를 통한 제 1 및 제 2 단일 튜닝된 튜닝 가능한 필터 중 하나와, 2중 바랙터 다이오드 쌍들을 통한 2중 튜닝된 튜닝 가능한 필터를 통해 상기 제 1 제어 신호에 따른 상기 RF 신호들중 하나를 선택하는 단계를 포함하는 것을 특징으로 하는 튜닝 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0028] 본 발명은 TV 신호 튜너들에 관한 것으로, 특히 TV 신호 튜너용 전자식 조정 시스템에 관한 것이다.
- [0029] 전체는 아니라 하더라도 대부분의 TV 신호 수신기들은 특정 TV 신호(채널)를 선택하기 위한 튜너를 포함한다. 선택된 채널에 기초한 전압 신호를 이용하는 TV 신호 튜너용 전자식 조정 시스템이 개발되고 있다. 본질적으로, 튜닝될 선택된 채널은 튜닝 전압 제어기에 채널 선택 신호를 제공한다.
- [0030] 전자식 조정은 지금까지 항상 TV 신호 튜너의 무선 주파수 튜닝 회로와 TV 신호 튜너의 국부 발진기 회로가 동일한 전압 제어기/공급기 상에서 실행되는 것을 요구해 왔다. 그러나, 전자식 조정 시스템들은 무선 주파수 튜닝 회로와 국부 발진기 회로 모두를 실행시키기 위해, 전압 제어기에 의해 발생된 고전압을 수신하고 이용하도록, 고전압의 바랙터 다이오드들을 이용한다.
- [0031] 따라서, 적어도 회로의 일부에 대해서는 저전압의 바랙터 다이오드들을 이용하는 TV 신호 수신기용의 전자식 조정 시스템을 가지는 것이 더 바람직하다.
- [0032] 또한, 무선 주파수 튜닝 회로와 국부 발진기 회로가 독립적으로 제어되는 전자식 조정 시스템을 가지는 것이 바람직하다.

발명이 이루고자 하는 기술적 과제

- [0033] 본 발명에 의하면, 튜닝 설비가 제공된다. 이러한 튜닝 설비는 RF 신호들을 수신하는 수단, 신호를 출력하는 수단, RF 신호 수신용 수단과 신호 출력 수단 사이에 결합된 RF 신호 처리 수단을 포함하고, 상기 RF 신호처리 수단은 RF 신호 처리용 제 1 수단과 RF 신호 처리용 제 2 수단을 각각 포함한다. RF 신호 처리용 제 1 및 제 2 수단은 각각 RF 신호들을 튜닝하기 위한 제 1 및 제 2 수단을 포함한다. 또한, 튜닝 설비는 튜닝용 제 1 수단에 결합된 제 1 제어 신호를 발생시키는 제 1 제어 수단과 튜닝용 제 2 수단에 결합된 제 2 제어 신호를 발생시키는 제 2 제어 수단을 포함한다. 제 1 제어 수단의 편이 범위는 제 2 제어 수단의 편이 범위보다 높다.

발명의 구성 및 작용

- [0034] 한 형태로, 특히 TV 신호 튜너용 튜닝 설비는 신호 처리 설비의 각각의 제 1 및 제 2 신호 처리 회로들에 대한 각각의 제 1 및 제 2 제어 신호 발생용으로 제 1 및 제 2 제어기들을 이용하고, 이러한 제 1 및 제 2 신호 처리 회로들은 각각의 제 1 및 제 2 제어 신호들에 응답하는 제 1 및 제 2 튜닝 가능한 소자들을 각각 가진다. 제 1 제어 신호의 편이 범위는 제 2 제어 신호의 편이 범위보다 높다. 한 형태로, 제 1 및 제 2 신호 처리 회로들은 상이한 주파수 대역들에 응답한다. 제 1 및 제 2 제어기들은 제 1 및 제 2 전압 제어기들일 수 있고, 한 형태로, 제 1 및 제 2 전압 제어기들은 튜닝 제어기 및 디지털-아날로그 변환기일 수 있다. 제 1 및 제 2 신호 처리 회로들은 무선 주파수 튜닝 회로와 무선 주파수 튜닝 회로용의 국부 발진기 회로일 수 있다. 무선 주파수 회로는 저전압 디지털-아날로그 변환기에 의해 공급되는 제 1 전압 범위(편이 범위)에 걸쳐 동작하는 제 1 튜닝 가능한 소자의 일부로서 저전압 바랙터들을 이용할 수 있다. 국부 발진기 회로는, 제 1 전압 범위보다 높고 위상 동기 루프(phase lock loop)에 의해 공급되는 제 2 전압 범위(편이 범위)에 걸쳐 동작하는 제 2 튜닝 가능한 소자의 일부로서 더 높은 전압 바랙터들을 이용할 수 있다.
- [0035] 이제 도면을 참조하면, 도 1에는 본 발명의 양상에 따라 130으로 표시된 디지털-아날로그 변환기 시스템의 간략화된 블럭도 표현이 나타나 있다. 디지털-아날로그 변환기 시스템(130)은 디지털-아날로그 변환기(DAC; 100)와 모드 제어기(132)를 포함한다. DAC(100)는 임의의 유형의 DAC를 나타낸다. DAC(100)는 보통 집적 회로(IC)이지만, 반드시 IC일 필요는 없다. 더욱이, 모드 제어기(132)가 DAC(100)와 분리된 것으로 나타나지만, DAC(100)와 통합될 수도 있다는 것을 인식해야 한다. 그러므로, DAC 시스템(130)은 IC의 모든 부분이 될 수 있다.
- [0036] DAC(100)는 DAC(100)가 동작하도록 하기에 적합한 동작 전압이나 전압 공급을 수신하도록 동작하는 전압 공급 입력(102)을 가진다. DAC(100)의 전압 공급 입력(102)에 제공된 전압 공급의 전압은 IC의 성질에 따라 변화할 수 있다. 하지만, 통상 이러한 전압은 5 또는 12V이다. 물론, DAC(100){또는 DAC 시스템(130)}이 집적된 IC 형태

인 경우의 DAC 시스템}은 상이할 수 있다.

[0037] DAC(100)는 또한 기준 전압(V_{ref})을 수신하도록 동작하는 기준 전압 입력{104; (V_{ref})}을 가진다. 기준 전압(V_{ref})은 DAC(100)가 출력할 최대 전압을 설정한다. N-비트의 디지털 워드(데이터)를 수신하도록 동작하는 데이터 입력(106)이 제공된다. N-비트의 디지털 워드는 특정의 아날로그 전압으로 변환된다. 각각의 상이한 N-비트의 디지털 워드는 상이한 아날로그 전압을 제공한다. DAC(100)는 세트 또는 소정의 N-비트의 디지털 워드를 수용하도록 구성된다. 예컨대, DAC(100)는 3비트의 디지털-아날로그 변환기일 수 있는데, 이는 DAC(100)가 000부터 111까지의 3비트의(즉, $N=3$) 디지털 워드만을 수용한다는 것을 의미한다. 입력 데이터는 단일 데이터 입력(106)이 있을 경우의 직렬로 입력될 수 있다. 한편, 입력 데이터는 병렬로 입력될 수도 있다. 병렬 입력일 경우에는, 각 데이터 비트에 대해 존재하는 개별 라인이 있을 수 있다. 예컨대, 3비트의 디지털-아날로그 변환기(3비트의 워드 또는 데이터를 받는)는 3개의 개별 데이터 입력(106)들을 가질 수 있다. 비트수는 통상 DAC의 해상도(resolution)를 결정한다. 통상, 해상도는 $1/(2^N-1)$ 로 표현된다.

[0038] DAC(100)는 기준 전압 입력(104)을 통한 기준 전압(최대치로서)과 데이터 입력(106)을 통한 입력 데이터(N비트의 디지털 워드)에 종속되는 아날로그 출력 전압을 제공하는 아날로그 전압 출력(110)을 구비한다. DAC(100)는 디지털 입력 워드가 0부터 2^N-1 까지 변할 때 0부터 최대 기준 전압까지 선형으로 변하는 아날로그 전압 출력(110)으로 아날로그 출력 전압을 제공한다. 또, DAC(100)는 아날로그 출력의 크기가 또한 어떤 아날로그 입력에 비례하는 승산(multiplying) DAC일 수 있다. DAC(100)는 클럭 신호를 수신하도록 동작하는 클럭 입력(124)도 가진다. 또한, DAC(100)는 접지 연결(126)을 통해 대지에 연결되거나 결합한다.

[0039] 본 발명의 양상에 따라, 기준 전압 입력(104)과 기준 전압(V_{cc}) 사이에 모드 제어기(132)가 연결된다. 이러한 모드 제어기(132)는 기준 전압(V_{cc})에 연결된 것으로 도시된 기준 전압 입력(134)을 가진다. 모드 제어기(132)는 2가지 상태들 또는 모드들로 동작한다. 첫번째 상태에서, 모드 제어기(132)는 기준 전압(V_{cc})에 해당하는 최대 출력 전압까지 제 1 해상도에서 DAC(100)가 동작하도록 한다. 두번째 상태에서는, 모드 제어기가 최대 출력 전압(즉, V_{cc} 의 1%까지)을 감소시키고, 반면에 DAC(100)의 해상도를 증가시킨다. 모드 제어기(132) 또한 접지된다.

[0040] 이제, 도 2를 참조하면, 블럭 형태로 도시된 모드 제어기(132)의 다양한 소자들을 가지는 DAC 시스템(130)이 도시되어 있다. 특히, 한 형태에서 모드 제어기(132)는 전압 배분 회로/로직(136) 및 스위치/스위칭 회로/로직(138)을 포함한다. 전압 배분 회로/로직(136)은 기준 전압 입력(134)을 통해 기준 전압 소스(V_{cc})에 연결된다. 스위치/스위칭 회로/로직(138)은 접지되고 2가지 상태들 또는 모드들로 동작한다. 제 1 상태 또는 모드는 개방 회로 조건이고, 제 2 상태 또는 모드는 폐쇄 회로 조건이다.

[0041] 전압 배분 회로/로직(136)은 스위치/스위칭 회로/로직(138)과 연관되어 동작하며, 스위치/스위칭 회로/로직(138)이 제 1 상태(개방 회로)에 있을 때, 전압 배분 회로/로직(136)은 제 1 해상도에서 아날로그 전압 출력(110)에서의 아날로그 출력 전압으로서의 기준 전압 입력(104)에 제공된 100%의 최대 기준 전압(V_{cc})을 제공하도록 동작한다. 또한, 전압 배분 회로/로직(136)은 스위치/스위칭 회로/로직(138)과 연관되어 동작하며, 스위치/스위칭 회로/로직(138)이 제 2 상태(폐쇄 회로)에 있을 때, 전압 배분 회로/로직(136)은 제 1 해상도보다 높은 제 2 해상도에서 아날로그 전압 출력(110)에서의 아날로그 출력 전압으로서 기준 전압 입력(104)에 제공된 1%의 최대 기준 전압(V_{cc})을 제공하도록 동작한다.

[0042] 전압 배분 회로/로직(136)이 DAC(100){특히, 기준 전압 입력(V_{ref} ; 104)}에 제공하는 최대 기준 전압(V_{cc})의 백분율은 전압 배분 회로/로직(136)의 회로에 의해 결정된다. 제 1 해상도는 다음 식에 의해 계산된다:

[0043] $1/(2^N-1)$

[0044] 한편, 제 2 해상도는 다음 식에 의해 계산된다:

[0045] $1/(2^{N+1}-1)$

[0046] 이들 2개의 식으로부터, 해상도는 2배가 됨을 알 수 있다. 사실, 제 2 해상도는 실제로 DAC(100)에 대한 입력 데이터 워드의 소정의 비트 크기에 따라 제 1 해상도의 2배보다 약간 크다. 예컨대, DAC(100)가 3 비트 DAC라면 제 1 해상도는 1/7(즉, 0부터 최대 기준 전압까지 7단계가 있다)이고, 따라서, 제 2 해상도는 1/15(즉, 0부터

최대 기준 전압의 백분율까지 15단계가 있다)이다. 하기에 기술한 바와 같이, 최대 아날로그 출력 전압으로서 제공되는 기준 전압(최대 기준 전압)의 백분율은 회로 소자 값들에 의해 결정된다. 이는 제어점 또는 전환점 (switchover)으로 부른다. 본 발명은 하나의 제어점에 대해 기술될 것이지만, 많은 제어점들이 있을 수 있고 또는 연속적으로 변할 수 있는 제어점도 있을 수 있다.

[0047] 본 DAC 시스템은 효율적으로 증가되는 제 2 해상도를 제공한다는 점을 주목해야 한다. 이러한 점에서, 효율적, 정수 및/또는 분수 해상도와 같은 용어들이 해상도의 증가를 가리키는데 사용될 수 있다. 따라서, 본 DAC 시스템은 DAC, DAC 구조, 또는 DAC 시스템의 분수 또는 백분율 범위에 걸쳐서 해상도의 효율적인 증가를 제공한다. 달리 기술하면, 본 발명은 전체 동작 범위에 걸쳐 DAC, DAC 구조, 또는 DAC 시스템에 해상도 비트의 절반 또는 백분율 또는 분수 동작 범위에 대한 1 비트의 해상도를 제공하는 것과 마찬가지로이다.

[0048] 도 3을 참조하면, 모드 제어기(132)를 나타내는 예시적인 회로도도 도시되어 있다. 특히, 전압 배분 회로/로직 (136)이 분압기(140)로 나타나 있다. 예시적인 실시예에서, 분압기(140)는 제 1 저항(R1)과 제 2 저항(R2)으로 이루어진다. 제 1 저항(R1)은 기준 전압(V_{cc})에 결합된다. 기준 전압(V_{cc})은, 예컨대 10V가 될 수 있다. 제 2 저항(R2)은 여기서 스위치(SW1)를 포함하는 스위칭 회로(138)에 결합된다. 스위치(SW1)는 스위치 제어 라인(148)에 제공되는 스위치 제어 신호에 의해 제어된다. 스위치(SW1)는 번갈아 접지된다. 스위치 제어 신호는 스위치 (SW1)를 열고 닫는다.

[0049] 분압기(140) 또한 DAC(100)의 기준 전압(V_{ref}) 입력(104)에 연결된다. 특히, DAC(100)의 기준 전압(V_{ref}) 입력 (104)은 제 1 저항(R1)과 제 2 저항(R2) 사이에 연결된다. 동작시, 도 3에 도시된 바와 같이 스위치(SW1)가 열린 위치(개방 회로)에 있을 때 DAC(100)의 기준 전압(V_{ref}) 입력(104)에 제공되는 전압은 제 1 저항(R1)에 걸리는 전압이다. 제 1 저항(R1)에 걸리는 전압은 기준 전압(V_{ref})이 V_{cc}와 같은 기준 전압 공급(V_{cc})이다. 스위치 (SW1)가 닫힌 위치(폐쇄 회로)에 있을 때 DAC(100)의 기준 전압(V_{ref}) 입력(104)에 제공되는 전압은 하기 식으로 주어지는 바와 같이, 제 1 저항(R1)과 제 2 저항(R2)으로 나뉘어 걸리는 전압이다.

[0050] $R1/(R1+R2)$.

[0051] DAC(100)에 공급되는 기준 전압은 저항(R1, R2)들의 값에 따라 결정된다. 따라서, 최대 아날로그 출력 전압은 스위치(SW1)가 닫혀있을 때 R1과 R2의 값들에 따라 결정된다.

[0052] R1 = R2일 때, R1+R2는 R1+R1으로 바뀌어 2R1이 된다. 그러므로, 식 $R1/(R1+R2)$ 은 $R1/2R1$ 으로 되어 1/2이 된다. 따라서, R1 = R2일 때 DAC(100)에 제공된 최대 기준 전압 또는 제어점(및 최대 아날로그 출력 전압)은 기준 전압 공급(V_{cc})의 1/2 또는 50%이다. 대개, R1 < R2이면 제어점은 1/2V_{cc} 또는 50%V_{cc}보다 작다. R1 > R2이면 제어점은 1/2V_{cc} 또는 50%V_{cc}보다 크다.

[0053] 저항(R1, R2)들은 통상 둘다 일정한 값(Ohms)으로 고정되거나 둘다 변할 수도 있고 또는 하나는 고정되고 다른 하나는 원하는 대로 변할 수 있다. 이런 식으로, 제어점 또는 DAC(100)에 제공된 기준 전압은 저항(R1, R2)들의 값들이 고정된 경우에는 고정되기 보다는 조절될 수 있다. 따라서, DAC(100)에 제공된 최대 기준 전압은 기준 전압 공급의 0을 넘은 값에서부터 100%까지의 값이 될 수 있다.

[0054] 도 4를 참조하면, 150으로 표시되는 디지털-아날로그 변환기(DAC) 시스템의 또다른 실시예가 도시되어 있다. 이 실시예에서, 모드 제어기(132)가 DAC(100)와 통합된 것이 점선으로 표시되어 있다. 그러나, 이러한 모드 제어기 (132)는 DAC(100)와 통합되거나 통합되지 않을 수 있다는 것을 인식해야 한다. DAC 시스템(150)은 DAC(100)가 제 1 데이터 출력(1)인 아날로그 전압 출력(110₁), 제 2 데이터 출력(2)인 아날로그 전압 출력(110₂) 및 제 3 데이터 출력(3)인 아날로그 전압 출력(110₃)을 가진다는 점을 제외하고는 상술한 바와 같은 DAC 시스템(130)과 동일한 방식으로 동작한다. 각각의 아날로그 출력 전압(110₁, 110₂ 및 110₃)은 디지털 입력 워드에 대해 개별적 이나 같은 아날로그 전압 출력을 제공한다. 또한, DAC 시스템(150)은 기준 전압에 대해서는 전압(V_{cc})을, DAC(100)에 대해서는 동작 전압을 이용한다.

[0055] 도 5는 3비트의 디지털 입력 데이터의 함수로서 출력 전압을 나타내는 3비트의 DAC를 가지는 본 DAC 시스템의 그래프(142)를 나타낸다. 출력 전압은 최소값인 0V부터 최대값인 V_{max}까지 될 수 있고, 여기서 V_{max}는 디지털 입력 워드가 000부터 111까지 변할 때, 모드 제어기(132)에 제공되는 기준 전압에 해당하는 값이면 어떠한 전압 이라도 될 수 있다. V_{max}는 또한 스위치(SW1)가 열린 상태일 때, DAC(100)에 제공된 기준 전압에 해당한다. 그

래프(142)에서, 전압(V_{ref1})은 스위치(SW1)가 닫혀있고 분압기(140)가 작용할 때의 제어점 또는 최대 기준 전압의 백분율에 해당한다.

- [0056] 그래프(142)에 도시된 예에서, 라인(144)은 스위치(SW1)가 열린 위치에 있을 때의 아날로그 출력 전압을 나타낸다. 디지털 입력 워드 000에 대해서, 아날로그 전압 출력은 0V이다. 디지털 입력 워드가 111로 진행하면, 아날로그 출력 전압은 최대값인 V_{max} 로 증가한다(즉, 기준 전압의 100%). 라인(144)의 해상도는 "X"로 표시된다.
- [0057] 라인(146)은 스위치(SW1)가 닫힌 위치에 있을 때의 아날로그 출력 전압을 나타낸다. 디지털 입력 워드 000에 대해서, 아날로그 전압 출력은 0V이다. 디지털 입력 워드가 111로 진행하면, 아날로그 출력 전압은 V_{ref1} 의 최대값까지 증가한다(즉, 식 $R1/(R1+R2)$ 에 따라 기준 전압의 백분율). 라인(146)의 해상도는 "2X"로 표시된다. 라인(146)의 기울기가 라인(144)의 기울기보다 완만한 것을 알 수 있고, 이는 0V부터 최대 아날로그 출력 전압(V_{max})까지의 스텝 또는 디지털 입력 워드(해상도)당 전압 증가분보다 0V부터 최대 아날로그 출력 전압(V_{ref1})까지의 스텝(step) 또는 디지털 입력 워드(해상도)당 전압 증가분이 적다는 것을 가리킨다.
- [0058] 따라서, 본 DAC 시스템은 N비트 DAC의 스위칭된 해상도를 제공한다. 특히, 본 DAC 시스템은 기존의 N비트 DAC를 이용하거나 N비트용 DAC 구조를 제공하면서 DAC의 1% 전압 범위에 걸쳐 N+1비트의 해상도를 실현할 수 있게 한다. 3비트의 예를 들면, R2R 사다리(ladder) 네트워크 DAC는 종점(endpoint)들을 포함하는 8개의 개별 사다리 점들을 제공한다(또는 8개의 개별 사다리 점들처럼 행동한다). 만약 4비트 해상도의 DAC가 필요하다면, 사다리 점들의 갯수가 16개가 될 필요가 있다. 본 발명에서, 특정 또는 주어진 범위에 대해서 4비트 실행을 구현하기 위해서는 3비트의 DAC 구조가 사용될 수 있다.
- [0059] 이제, 도 6을 참조하면 상술한 DAC 시스템을 사용하는 200으로 표시된 TV 신호 수신기(TV 신호) 튜너용 예시적인 전자식 조정 시스템의 블럭도가 도시되어 있다. 하지만, 여기에 기술된 DAC 시스템이 상기 전자식 조정 시스템(200)에 반드시 사용될 필요는 없다. 전자식 조정 시스템(200)은 RF TV 신호 소스로부터 무선 주파수(RF) TV 신호들(RF 신호들 또는 입력)을 수신하고 중간 주파수(IF) 출력을 제공하도록 작동한다. 특히, 이러한 전자식 조정 시스템(200)은 선택된 TV 채널에 따라, VHF(좀더 구체적으로는, 2개의 VHF 대역, 대역 1과 대역 2)와 UHF TV 신호들과 같은 RF TV 신호들의 몇몇 대역들을 수신하고, 선택된 TV 채널에 따라 IF TV 채널 신호를 제공한다.
- [0060] RF 신호들은 RF 입력 스위치 또는 스플리터(splitter)를 통해 제공될 수 있는 케이블 TV, 안테나 등과 같은 RF 신호 소스로부터 수신된다. 수신된 RF 신호들은 VHF 대역들로부터 UHF 대역을 분리시키도록 동작하는 U/V(UHF/VHF) 스플리터(202)로 입력된다. U/V 스플리터(202)는 선택된 채널이 VHF 대역 TV 신호일 때는 제어 신호 BSV(대역 선택 VHF)를 수신한다. 제어 신호 BSV는 여기서 PLL IC의 형태로 도시된 위상 동기 루프(PLL; 222)에 의해 발생된다. 제어 신호 BSV는 채널 선택 신호에 응답하여 PLL(222)에 의해 발생된 전압이다.
- [0061] 전자식 조정 시스템(200)은 UHF 처리부(204), VHF 처리부(206), 혼합기/발진기부(214), PLL(222) 및 디지털-아날로그 변환기(DAC; 224)를 가진다. UHF 처리부(204)는 채널 선택에 응답하여 특정 UHF 채널(특히 TV 신호)을 튜닝하도록 작동한다. VHF 처리부(206)는 채널 선택에 응답하여 특정 VHF 대역(여기서는 2개의 VHF 대역들중 하나) 내의 특정 VHF 채널(특정 TV 신호)을 튜닝하도록 동작한다.
- [0062] UHF 처리부(204)는 U/V 스플리터(202)에 연결되는 단일 튜닝된(ST) 필터(208)를 포함하고 이를 통해 U/V 스플리터(202)의 출력을 수신한다. 특히, UHF 신호들은 U/V 스플리터(202)로부터의 단일 튜닝된 필터(208)에 의해 수신된다. 본 발명의 양상에 따라, 단일 튜닝된 필터(208)는 0 내지 5V의 범위에 걸쳐 동작한다. 특히, 단일 튜닝된 필터(208)는 0 내지 5V의 연속적인 아날로그 전압에 걸쳐 동작한다. ST로 표시되는 0 내지 5V 신호가 DAC(224)로부터 수신된다. DAC(224)는 채널 선택 신호에 응답하여 0 내지 5V 신호(즉, 연속적인 아날로그 0 내지 5V 신호) ST를 발생시킨다. 전압 신호 ST는 단일 튜닝된 필터(208)로 하여금 선택된 채널을 튜닝하도록 한다.
- [0063] 단일 튜닝된 필터(208)의 출력이 RF 증폭기(amp)에 제공된다. RF 증폭기(210)는 TV 신호 수신기에 의해 발생된 RF AGC(자동 이득 제어; automatic gain control) 신호에 따라 단일 튜닝된 필터(208)로부터의 RF UHF 신호를 증폭하도록 동작한다. 또한, RF 증폭기(210)는 PLL(222)에 의해 발생된 UHF 대역 선택 신호(BSU)를 수신하도록 동작한다. UHF 대역 선택 신호(BSU)는 채널 선택 신호에 응답하여 PLL에 의해 발생된다. 대역 선택 신호(BSU)는 본질적으로 RF 증폭기(210)에 대한 온/오프 신호이다.
- [0064] RF 증폭기(210)의 출력이 2중 튜닝된(DT) 필터(212)에 제공된다. 본 발명의 양상에 따라, 2중 튜닝된 필터(21

2)는 0 내지 5V 범위에 걸쳐 동작한다. 특히, 2중 튜닝된 필터(212)는 0 내지 5V의 연속적인 아날로그 전압에 걸쳐 동작한다. PRI로 표시되는 0 내지 5V 신호가 DAC(224)로부터 수신된다. DAC(224)는 채널 선택 신호에 응답하여 0 내지 5V 신호(즉, 연속적인 아날로그 0 내지 5V 신호) PRI를 발생시킨다. PRI 전압 신호는 2중 튜닝된 필터(212)의 제 1 부로 하여금 선택된 채널을 튜닝하도록 한다. SEC로 표시되는 0 내지 5V 신호 또한 DAC(224)로부터 수신된다. DAC(224)는 채널 선택 신호에 응답하여 0 내지 5V 신호(즉, 연속적인 아날로그 0 내지 5V 신호) SEC를 발생시킨다. 전압 신호 SEC는 2중 튜닝된 필터(212)의 제 2 부로 하여금 선택된 채널을 튜닝하도록 한다.

[0065] 2중 튜닝된 필터(212)의 출력이 IC의 형태로 도시된 혼합기/발진기에 제공된다. 혼합기와 발진기는 분리될 수 있지만, 결합된 것으로 도시되어 있다는 점을 인식해야 한다. 특히, 2중 튜닝된 필터(212)의 출력이 혼합기(228)에 제공된다. UHF 국부 발진기(L0; 226)는 혼합기(228)에 연결된 출력을 가진다. UHF L0(226)는 PLL(22)로부터 국부 발진기(L0) 튜닝 전압 신호를 수신하여 튜닝된 국부 발진기 신호를 발생시키도록 동작한다. L0 튜닝 전압 신호는 채널 선택 신호에 응답하여 PLL에 의해 발생된다. L0 튜닝 전압 신호는 0 내지 30V의 아날로그 전압 신호이다. UHF L0(226) 또한 L0 구동 신호의 형태로 PLL(222)로 피드백을 제공한다.

[0066] UHF 혼합기(228)는 2중 튜닝된 필터(212)의 출력 신호(선택된 채널)와, UHF L0(226)으로부터의 튜닝된 UHF 국부 발진기 신호를 결합 또는 혼합한다. 혼합기(228)의 출력이 2중으로 튜닝된 중간 주파수(IF) 필터(234)에 제공된다. 2중으로 튜닝된 IF 필터(234)는 그것의 출력을 IF 증폭기(amp; 236)에 제공한다. 그 다음, IF 증폭기(236)로부터 증폭된 IF 신호(선택된 TV 채널)가 TV 신호 수신기의 다양한 디지털 및 아날로그 IF 소자들(미도시)이나 기타 소자들에 IF 출력으로서 제공된다.

[0067] VHF 처리부(206)는 U/V 스플리터(202)에 연결되는 단일 튜닝된(ST) 필터(216)를 포함하여 U/V 스플리터(202)의 출력을 수신한다. 특히, VHF 신호들은 U/V 스플리터(202)로부터 단일 튜닝된 필터(216)에 의해 수신된다. 본 발명의 양상에 따라, 단일 튜닝된 필터(216)는 0 내지 5V의 범위에 걸쳐 동작한다. 특히, 단일 튜닝된 필터(216)는 0 내지 5V의 연속적인 아날로그 전압에 걸쳐 동작한다. ST로 표시되는 0 내지 5V의 신호는 DAC(224)로부터 수신된다. DAC(224)는 채널 선택 신호에 응답하여 0 내지 5V 신호(즉, 연속적인 아날로그 0 내지 5V 신호) ST를 발생시킨다. 전압 신호 ST는 단일 튜닝된 필터(216)로 하여금 선택된 채널을 튜닝하도록 한다.

[0068] 또한, 단일 튜닝된 필터(216)는 PLL(222)로부터 발생된 대역 선택 신호(BS 1/2)를 수신하도록 동작한다. 대역 선택 신호(BS 1/2)는 2개의 VHF 대역들중 하나를 선택한다. 특히, 대역 선택 신호(BS 1/2)는 채널 선택 신호로부터 유도된 온/오프 전압 신호이다.

[0069] 단일 튜닝된 필터(216)의 출력은 RF 증폭기(amp; 218)에 제공된다. RF 증폭기(218)는 TV 신호 수신기에 의해 발생된 RF AGC(자동 이득 제어) 신호에 따라 단일 튜닝된 필터(216)로부터의 RF VHF 신호를 증폭하도록 동작한다. RF 증폭기(218)는 또한 PLL(222)에 의해 발생된 VHF 대역 선택 신호(BSV)를 수신하도록 동작한다. VHF 대역 선택 신호(BSV)는 채널 선택 신호에 응답하여 PLL에 의해 발생된다. 대역 선택 신호(BSV)는 본질적으로 RF 증폭기(218)에 대한 온/오프 신호이다.

[0070] RF 증폭기(218)의 출력은 2중 튜닝된(DT) 필터(220)에 제공된다. 본 발명의 양상에 따라, 2중 튜닝된 필터(220)는 0 내지 5V 범위에 걸쳐 동작한다. 특히, 2중 튜닝된 필터(220)는 0 내지 5V의 연속적인 아날로그 전압에 걸쳐 동작한다. PRI로 표시되는 0 내지 5V의 신호는 DAC(224)로부터 수신된다. DAC(224)는 채널 선택 신호에 응답하여 0 내지 5V 신호(즉, 연속적인 아날로그 0 내지 5V 신호) PRI를 발생시킨다. 전압 신호 PRI는 2중 튜닝된 필터(220)의 제 1 부로 하여금 선택된 채널을 튜닝하도록 한다. SEC로 표시되는 0 내지 5V 신호 또한 DAC(224)로부터 수신된다. DAC(224)는 채널 선택 신호에 응답하여 0 내지 5V 신호(즉, 연속적인 아날로그 0 내지 5V 신호) SEC를 발생시킨다. 전압 신호 SEC는 2중 튜닝된 필터(220)의 제 2 부로 하여금 선택된 채널을 튜닝하도록 한다.

[0071] 또한, 2중 튜닝된 필터(220)는 PLL(222)로부터 발생된 대역 선택 신호(BS 1/2)를 수신하도록 동작한다. 대역 선택 신호(BS 1/2)는 2개의 VHF 대역들중 하나를 선택한다. 특히, 대역 선택 신호(BS 1/2)는 채널 선택 신호로부터 유도된 온/오프 전압 신호이다. 대역 선택 신호(BS 1/2)는 단일 튜닝된 필터(216)에 제공되는 것과 동일한 것이다.

[0072] 2중 튜닝된 필터(220)의 출력이 IC의 형태로 도시된 혼합기/발진기에 제공된다. 혼합기부와 발진기부는 분리될 수 있지만, 결합된 것으로 도시되어 있다는 점을 인식해야 한다. 특히, 2중 튜닝된 필터(220)의 출력이 혼합기(232)에 제공된다. VHF 국부 발진기(L0; 230)는 혼합기(232)에 연결된 출력을 가진다. VHF L0(230)는 PLL(22

2)로부터 국부 발진기(LO) 튜닝 전압 신호를 수신하여 튜닝된 국부 발진기 신호를 발생시키도록 동작한다. LO 튜닝 전압 신호는 채널 선택 신호에 응답하여 PLL에 의해 발생된다. LO 튜닝 전압 신호는 0 내지 30V의 아날로그 전압 신호이다. VHF LO(230) 또한 LO 구동 신호의 형태로 PLL(222)로 피드백을 제공한다.

[0073] VHF 혼합기(232)는 2중 튜닝된 필터(220)의 출력 신호(선택된 채널)와, VHF LO(230)으로부터의 튜닝된 VHF 국부 발진기 신호를 결합 또는 혼합한다. 혼합기(232)의 출력이 2중으로 튜닝된 중간 주파수(IF) 필터(234)에 제공된다. 2중으로 튜닝된 IF 필터(234)는 그것의 출력을 IF 증폭기(amp; 236)에 제공한다. 그 다음, IF 증폭기(236)로부터 증폭된 IF 신호(선택된 TV 채널)가 TV 신호 수신기의 다양한 디지털 및 아날로그 IF 소자들(미도시)이나 기타 소자들에 IF 출력으로서 제공된다.

[0074] 채널 선택 신호는 통상, 반드시 그런 것은 아니지만, 사용자 입력에 응답하여 전자식 조정 시스템(200)을 가지는 TV 신호 수신기에 의해 발생된다. 채널 선택 신호는 DAC(224)와 PLL(222)에 제공된다. 한편, 채널 선택 신호를 제공하는 다른 방식들을 고려해 보면, 전자식 조정 시스템(200)은 I²C(또는 IIC) 구성/프로토콜을 이용하는 것으로 나타낸다. 그러한 점에서, I²C의 라인과 I²C의 데이터 라인이 DAC(224)와 PLL(222)에 연결된 것으로 도시되어 있다. PLL(222)과 DAC(224) 모두 DAC(224)의 경우 5V이며, PLL(222)의 경우, 30V인 0 내지 최대 전압에 걸쳐 연속적인 아날로그 전압 신호를 발생시킨다.

[0075] 더욱이, 여기에 소개된 전자식 조정 시스템 또는 전자 튜너는 RF(무선 주파수)부용으로 5V의 바랙터와 LO(국부 발진기)용으로 30V 바랙터를 사용하는 것으로 기술되고 있지만, 다른 전압의 바랙터도 사용될 수 있다는 점을 인식해야 한다. 본 발명의 원리에 따라, RF부용의 전압 공급(및 바랙터(들))과 LO부용의 전압 공급(및 바랙터(들))은 좀 다르다. 이러한 차이점은 그 자체로서, RF부용 전압 공급 및 바랙터(들)(즉, 바랙터 전압 용량)이 LO부용 전압 공급 및 바랙터(들)(즉, 바랙터 전압 용량)보다 작다는 것을 명시하고 있다. 그러므로, 예컨대, RF부는 12V 공급/바랙터(들)을 사용하는데 반해, LO부는 33V 공급/바랙터(들)을 사용할 수 있다. 또한, 공급 및/또는 바랙터 전압은 서로간의 함수일 수도 아닐 수도 있다.

[0076] 도 7을 참조하면, 도 6의 전자식 조정 시스템(200)의 블록도에 대한 예시적인 회로도도 도시되어 있다. 도 7의 회로는 도 6에 대하여 기술된 방식으로 작용하고 있음을 인식해야 한다. 그러므로, 회로(200)의 특정 부분만 특별히 기술될 것이다. 먼저, RF IN이 스플리터(202), 특히 커패시터(C0)와 인덕터(L0)에 의해 나누어진다. UHF부는 커패시터(C0)를 통해 분기하고, VHF부는 인덕터(L0)를 통해 분기한다. 저항(R0)은 전하 강화 보호/제거 및/또는 경감 보호를 제공한다. 저항(R0)은 인덕터(L0)와 결합하고 접지된다.

[0077] 상술한 바와 같이, UHF부(204)는 바랙터 전압 제어되는 단일 튜닝된 필터(208)를 가진다. 단일 튜닝된 필터(208)는 직렬 연결된 인덕터(L8, L9)들 및 이들과 병렬 연결된 저전압(즉, 0 내지 5V) 바랙터(바랙터 다이오드; VR7)와 커패시터(C7)를 포함한다. 직렬 연결된 인덕터(L8, L9)들 및 이들과 병렬 연결된 바랙터(VR7)와 커패시터(C7)는 접지된다. 튜닝 전압 신호(ST)가 저항(R4)을 통해 바랙터(VR7)와 커패시터(C7) 사이의 노드에 제공된다. 단일 튜닝된 필터(208)는 바랙터(VR7)에 인가된 전압에 기초하여 전기적인 특성들을 변경시킨다. 이러한 방식으로, 단일 튜닝된 필터(208)는 입력 전압 신호(ST)에 기초하여 특정의 UHF 채널을 튜닝할 수 있다.

[0078] 단일 튜닝된 필터(208)는 커패시터(C9)를 통해 RF 증폭기(210)에 결합된다. 증폭기(210)는 2중(dual) 게이트 N 채널 금속 산화물 반도체(MOS) 전계 효과 트랜지스터(FET) T2를 포함한다. 커패시터(C9)는 트랜지스터(T2)의 하나의 게이트에 결합되고 트랜지스터(T2)의 다른 게이트는 RF AGC 신호를 수신한다. 트랜지스터(T2)의 소스는 접지된다. 인덕터(L10)가 트랜지스터(T2)의 드레인(drain)에 결합된다. 인덕터(L10)는 적절할 때, UHF 대역 선택(BSU) 신호를 수신하기 위해, PLL(222)에 결합된다. BSU 신호를 인가하거나 인가하지 않음에 따라, 증폭기는 작동하거나 작동하지 않게 되어, 신호를 통과시키는 도통인 상태 또는 신호를 통과시키지 않는 비도통인 상태가 되게 한다. RF 증폭기(210)는 커패시터(C10)를 통해 2중 튜닝된 필터(212)에 결합된다.

[0079] 2중 튜닝된 필터(212)는 각각의 인덕터(L11, L12)들을 통해, 제 2 단(252)과 상호 컨덕턴스 관계에 있는 제 1 단(250)을 포함한다. 제 1 단(250)은 바랙터(VR8)와 커패시터(C11)가 직렬 연결이 되도록 한쪽 단은 커패시터(C10)에 다른쪽 단은 커패시터(C11)에 결합되는 저전압(0 내지 5V) 바랙터(VR8)를 포함한다. 직렬 연결된 바랙터(VR8)와 커패시터(C11)는 인덕터(L11)와 병렬 연결되어 있다. 튜닝 전압 신호(PRI)가 저항(R5)을 통해 바랙터(VR8)와 커패시터(C11) 사이의 노드에 제공된다. 제 1 단(250)은 바랙터(VR8)에 인가되는 전압에 기초하여 전기적인 특성이 변한다.

[0080] 2중 튜닝된 필터(212)는 각각의 인덕터(L11, L12)들을 통해, 제 1 단(250)과 상호 컨덕턴스 관계에 있는 제 2 단(252)을 포함한다. 제 2 단(252)은 바랙터(VR9)와 커패시터(C12)가 직렬 연결이 되도록 한쪽 단은 인덕터

(L12)에 다른쪽 단은 커패시터(C12)에 결합되는 저전압(0 내지 5V) 바랙터(VR9)를 포함하고, 바랙터(VR9)와 커패시터(C12)는 인덕터(L12)와 병렬 연결되어 있다. 튜닝 전압 신호(SEC)가 저항(R6)을 통해 바랙터(VR9)와 커패시터(C12) 사이의 노드에 제공된다. 제 2 단(252)은 바랙터(VR9)에 인가되는 전압에 기초하여 전기적인 특성이 변한다. 이러한 방식으로 2중 튜닝된 필터(212)는 입력 전압 신호들(PRI, SEC)에 기초하여 특정의 UHF 채널을 튜닝할 수 있다. 2중 튜닝된 필터(212)의 출력은 커패시터(C13)를 통해 혼합기/발진기 IC(214)에 제공된다.

[0081] 상술한 바와 같이, VHF부(206)는 바랙터 전압 제어되는 단일 튜닝된 필터(216)를 가진다. 단일 튜닝된 필터(216)는 인덕터(L1)를 포함한다. 저전압(즉, 0 내지 5V) 바랙터(바랙터 다이오드; VR1)는 바랙터(VR1)와 커패시터(C1)가 직렬로 연결되도록 한쪽 단은 인덕터(L1)에 다른쪽 단은 커패시터(C1)에 결합된다. 직렬 연결된 바랙터(VR1)와 커패시터(C1)는 직렬 연결된 인덕터(L2, L3)들과 병렬 연결되어 있다. 커패시터(C1)와 인덕터(L3)는 접지되어 있다. 튜닝 전압 신호(ST)는 저항(R1)을 통해 바랙터(VR1)와 커패시터(C1) 사이의 노드에 제공된다. 단일 튜닝된 필터(216)는 바랙터(VR1)에 인가된 전압에 기초하여 전기적인 특성들이 변한다. 이러한 방식으로, 단일 튜닝된 필터(216)는 입력 전압 신호(ST)에 기초하여 특정 VHF 채널을 튜닝할 수 있다.

[0082] 또한, 단일 튜닝된 필터(216)는 그것의 대역 튜닝을 변경시키기 위해, 대역 선택 신호(BS1)에 응답한다. 단일 튜닝된 필터(216)는 또한 커패시터(C2)와 직렬로 연결된 저전압(0 내지 5V) 바랙터(VR2)를 포함한다. 신호(BS1)는 바랙터(VR2)와 커패시터(C2) 사이에 인가된다. 직렬 연결된 바랙터(VR2)와 커패시터(C2)는 인덕터(L3)와 병렬 연결되어 있다.

[0083] 단일 튜닝된 필터(216)는 커패시터(C8)를 통해, RF 증폭기(218)와 결합되어 있다. 증폭기(218)는 2중(dual) 게이트 N 채널 금속 산화물 반도체(MOS) 전계 효과 트랜지스터(FET) T1을 포함한다. 커패시터(C8)는 트랜지스터(T1)의 하나의 게이트에 결합되고, 트랜지스터(T1)의 다른 게이트는 RF AGC 신호를 수신한다. 트랜지스터(T1)의 소스는 접지된다. 인덕터(L4)가 트랜지스터(T1)의 드레인에 결합된다. 인덕터(L4)는 적절할 때, VHF 대역 선택(BSV) 신호를 수신하기 위해, PLL(222)에 결합된다. BSV 신호를 인가하거나 인가하지 않음에 따라, 증폭기는 작동하거나 작동하지 않게 되어, 신호를 통과시키는 도통인 상태 또는 신호를 통과시키지 않는 비도통인 상태가 되게 한다. RF 증폭기(218)는 2중 튜닝된 필터(220)에 결합된다.

[0084] 2중 튜닝된 필터(220)는 각각 인덕터(L4, L6)들과 인덕터(L5, L7)들의 2개 세트의 인덕터를 통해 제 2 단(256)과 상호 컨덕턴스 관계에 있는 제 1 단(254)을 포함한다. 제 1 단(254)은 바랙터(VR3)와 커패시터(C3)가 직렬 연결이 되도록 한쪽 단은 증폭기(218)에 다른쪽 단은 커패시터(C3)에 결합되는 저전압(0 내지 5V) 바랙터(VR3)를 포함한다. 직렬 연결된 바랙터(VR3)와 커패시터(C3)는 역시 직렬 연결된 인덕터(L4, L5)들과 병렬 연결되어 있다. 튜닝 전압 신호(PRI)가 저항(R2)을 통해 바랙터(VR3)와 커패시터(C3) 사이의 노드에 제공된다. 제 1 단(254)은 바랙터(VR3)에 인가되는 전압에 기초하여 전기적인 특성이 변한다.

[0085] 또한, 2중 튜닝된 필터(220)의 제 1 단(254)은 그것의 대역 튜닝을 변경시키기 위해 대역 선택 신호(BS1)에 응답한다. 제 1 단(254) 또한 커패시터(C4)와 직렬 연결된 저전압(0 내지 5V) 바랙터(VR4)를 포함한다. 신호(BS1)는 바랙터(VR4)와 커패시터(C4) 사이에 인가된다. 직렬 연결된 바랙터(VR4)와 커패시터(C4)는 인덕터(L5)와 병렬로 연결되어 있다.

[0086] 2중 튜닝된 필터(220)는 인덕터(L4, L6)들과 인덕터(L5, L7)들의 각 인덕터 쌍들을 통해 제 1 단(254)과 상호 컨덕턴스 관계에 있는 제 2 단(256)을 포함한다. 제 2 단(256)은 바랙터(VR6)와 커패시터(C6)가 직렬 연결이 되고 직렬 연결된 바랙터(VR6)와 커패시터(C6)는 인덕터(L6, L7)들과 병렬 연결이 되도록 한쪽 단은 인덕터(L6)에 다른쪽 단은 커패시터(C6)에 결합되는 저전압(0 내지 5V) 바랙터(VR6)를 포함한다. 튜닝 전압 신호(SEC)가 저항(R3)을 통해 바랙터(VR6)와 커패시터(C6) 사이의 노드에 제공된다. 제 2 단(256)은 바랙터(VR6)에 인가되는 전압에 기초하여 전기적인 특성이 변한다.

[0087] 또한, 2중 튜닝된 필터(220)의 제 2 단(256)은 그것의 대역 튜닝을 변경시키기 위해 대역 선택 신호(BS1)에 응답한다. 제 2 단(256)은 또한 커패시터(C5)와 직렬 연결된 저전압(0 내지 5V) 바랙터(VR5)를 포함한다. 신호(BS1)는 바랙터(VR5)와 커패시터(C5) 사이에 인가된다. 직렬 연결된 바랙터(VR5)와 커패시터(C5)는 인덕터(L7)와 병렬로 연결되어 있다. 이러한 방식으로, 2중 튜닝된 필터(220)는 입력 전압 신호(PRI, SEC)들과 대역 선택 신호(BS1)에 기초하여 특정 대역의 특정 VHF 채널을 튜닝할 수 있다. 2중 튜닝된 필터(220)의 출력은 커패시터(C7)를 통해 혼합기/발진기 IC(214)에 제공된다.

[0088] 혼합기/발진기 IC(214)는 어느 국부 발진기가 이용될지를 선택하기 위해 BSV나 BSU 제어 신호들을 수신한다. 또한, PLL(222)은 채널 선택 신호로부터 유도된 튜닝 전압이 UHF 국부 발진기(L0) 튜닝부(238)와 VHF 국부 발진기

(L0) 튜닝부(240)에 제공되도록, 혼합기/발전기(214)에 결합된다. UHF LO 튜닝부(238)는 채널 선택에 기초하여 튜닝을 제공하도록 동작한다. VHF LO 튜닝부(240)는 채널 선택에 기초하여 튜닝을 제공하도록 동작한다.

[0089] UHF LO 튜닝부(238)는 커패시터(C14)와 직렬 연결된 고전압(0 내지 30V) 바랙터(VR10)를 포함한다. 직렬 연결된 바랙터(VR10)와 커패시터(C14)는 인덕터(L13)와 병렬 연결되어 있다. PLL(222)로부터의 0 내지 30볼트의 튜닝 신호가 저항(R9)을 통해, 바랙터(VR10)와 커패시터(C14) 사이의 노드에 제공된다. 이는 UHF 튜닝을 위해, 혼합기/발전기(214)에 튜닝된 신호를 제공한다.

[0090] VHF LO 튜닝부(240)는 커패시터(C15)와 직렬 연결된 고전압(0 내지 30V) 바랙터(VR11)를 포함한다. 직렬 연결된 바랙터(VR11)와 커패시터(C15)는 인덕터 쌍(L14, L15)과 병렬 연결되어 있다. PLL(222)로부터의 0 내지 30볼트의 튜닝 신호가 저항(R10)을 통해, 바랙터(VR11)와 커패시터(C15) 사이의 노드에 제공된다. 인덕터 쌍(L14, L15) 사이에 대역 선택 회로가 연결되어 대역 선택 신호(BS1)에 응답하여 동작한다. 대역 선택 신호(BS1)는 바랙터(VR12)와 커패시터(C16) 사이에 제공된다. 이는 VHF 튜닝을 위해, 혼합기/발전기(214)에 튜닝된 신호를 제공한다.

발명의 효과

[0091] 상술한 바와 같이, 해당 DAC 시스템은 바랙터 다이오드들(바랙터들)의 튜닝 특성들로 인해 TV 신호 수신기(TV 신호) 튜너용의 예시적인 전자식 조정 시스템에 사용되는 것이 바람직하다. 특히, 바랙터 다이오드의 튜닝 특성들은 그것이 더 낮은 전압 범위에서 좀더 신속한 커패시턴스(및 주파수)의 변화를 가지도록 한다. 그 결과, 이러한 신속한 변화는 필요한 해상도를 조절한다(즉, 더 높은 해상도). 그러나, 더 높은 전압 범위에서는, 더 낮은 해상도를 고려하여 그 변화가 더 완만하다. 더 높은 해상도의 DAC(즉, 더 많은 비트들)가 사용될 수 있지만, 그러한 DAC는 더 비싸다. 더욱이, 더 높은 해상도의 DAC는 더 높은 전압들(및 튜닝 대역 내의 주파수들)에서 해상도가 떨어지게 된다. 따라서, 본 발명의 스위칭된 해상도 DAC는 더 낮은 해상도의 DAC를 사용하게 하고 필요한 범위에서만 높은 해상도의 장점을 얻게 한다.

[0092] 본 발명은 바람직한 디자인을 가지는 것으로 기술되었지만, 본 발명은 상세한 설명의 정신과 범위 내에서는 더 수정될 수 있다. 그러므로, 본원 발명은 그것의 일반적인 원리를 이용하여 본 발명의 개조의 어떠한 변형과 사용도 다 포괄하는 것이다. 또한, 본원 발명은 그것이 속하는 분야에서 공지되고 관습이 된 것이고 첨부된 청구범위의 한계 내에 있는 것이라면 상세한 설명으로부터 벗어난 것이라도 포괄하는 것이다.

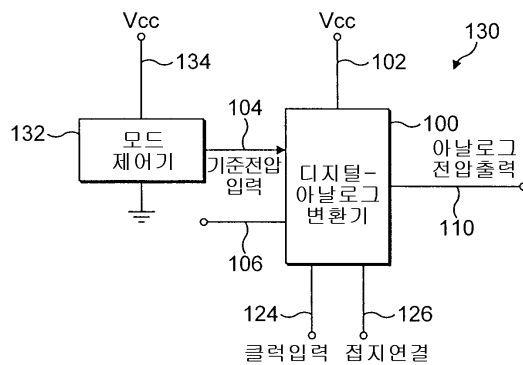
도면의 간단한 설명

- [0001] 도 1은 본 발명의 원리들에 의한 디지털-아날로그 변환기 시스템의 간략화된 블럭도.
- [0002] 도 2는 특히 모드 제어기의 블럭도를 나타내는 도 1의 디지털-아날로그 변환기 시스템의 블럭도.
- [0003] 도 3은 모드 제어기의 회로도를 나타내는 도 1의 디지털-아날로그 변환기 시스템을 나타내는 도면.
- [0004] 도 4는 디지털-아날로그 변환기 시스템의 또다른 실시예.
- [0005] 도 5는 모드 제어기가 있을 때와 없을 때의 3비트 디지털-아날로그 변환기에 대한 출력 전압 대 입력 코드의 그래프.
- [0006] 도 6은 디지털-아날로그 변환기 시스템이 사용될 수 있는 TV 신호 튜너에 대한 전자식 조정 시스템의 블럭도.
- [0007] 도 7은 도 6의 전자식 조정 시스템의 예시적인 회로도.
- [0008] 전 도면에 걸쳐 동일한 부호는 동일한 부분을 가리킨다.
- [0009] ※도면의 주요 부분에 대한 간단한 설명※
- [0010] 100 : 디지털-아날로그 변환기(DAC) 102 : 전압 공급 입력
- [0011] 104 : 기준 전압 입력 106 : 데이터 입력
- [0012] 110 : 아날로그 전압 출력 124 : 클럭 입력
- [0013] 126 : 접지 연결 130 : 디지털-아날로그 변환기 시스템
- [0014] 132 : 모드 제어기 134 : 기준 전압 입력

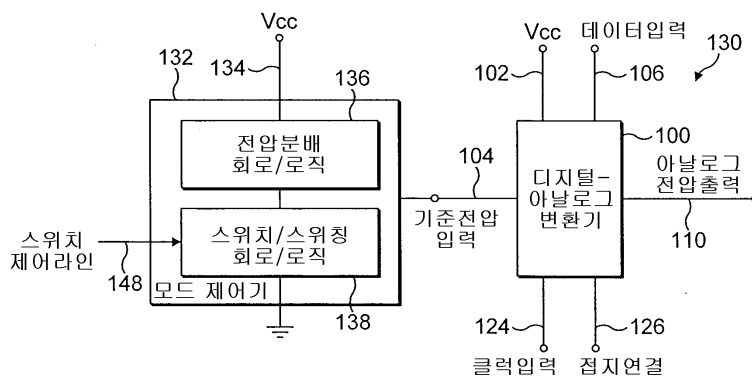
[0015]	136 : 전압 배분 회로/로직	138 : 스위치/스위칭 회로/로직
[0016]	140 : 분압기	142 : 그래프
[0017]	144, 146 : 라인	148 : 스위치 제어 라인
[0018]	200 : 전자식 조정 시스템	202 : U/V 스플리터
[0019]	204 : UHF 처리부	206 : VHF 처리부
[0020]	208, 216 : 단일 튜닝된 필터	210, 218 : RF 증폭기
[0021]	212 : 2중 튜닝된 필터	214 : 혼합기/발진기부
[0022]	220 : 2중 튜닝된 필터	222 : 위상 동기 루프(PLL)
[0023]	224 : 디지털-아날로그 변환기(DAC)	226 : UHF 국부 발진기
[0024]	228, 232 : 혼합기	230 : VHF 국부 발진기
[0025]	234 : 중간 주파수 필터	236 : 중간 주파수 증폭기
[0026]	238 : UHF 국부 발진기(LO) 튜닝부	240 : VHF 국부 발진기(LO) 튜닝부
[0027]	250, 254 : 제 1 단	252, 256 : 제 2 단

도면

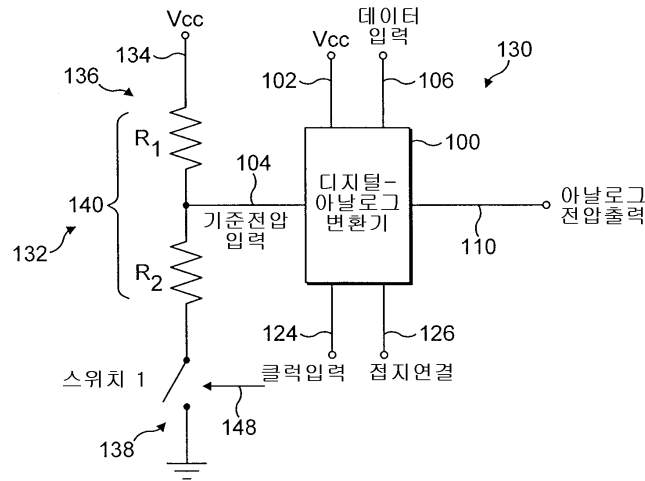
도면1



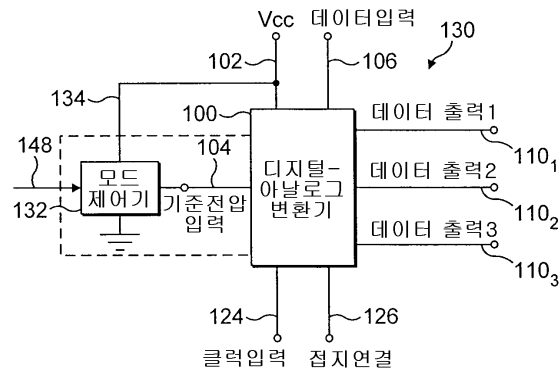
도면2



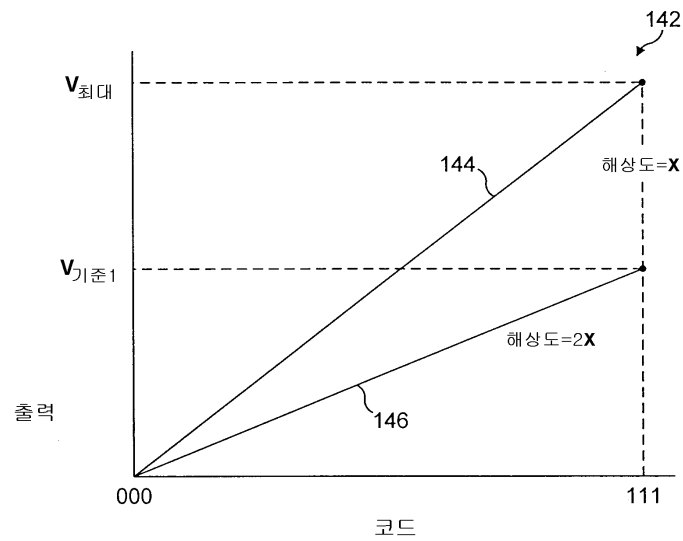
도면3



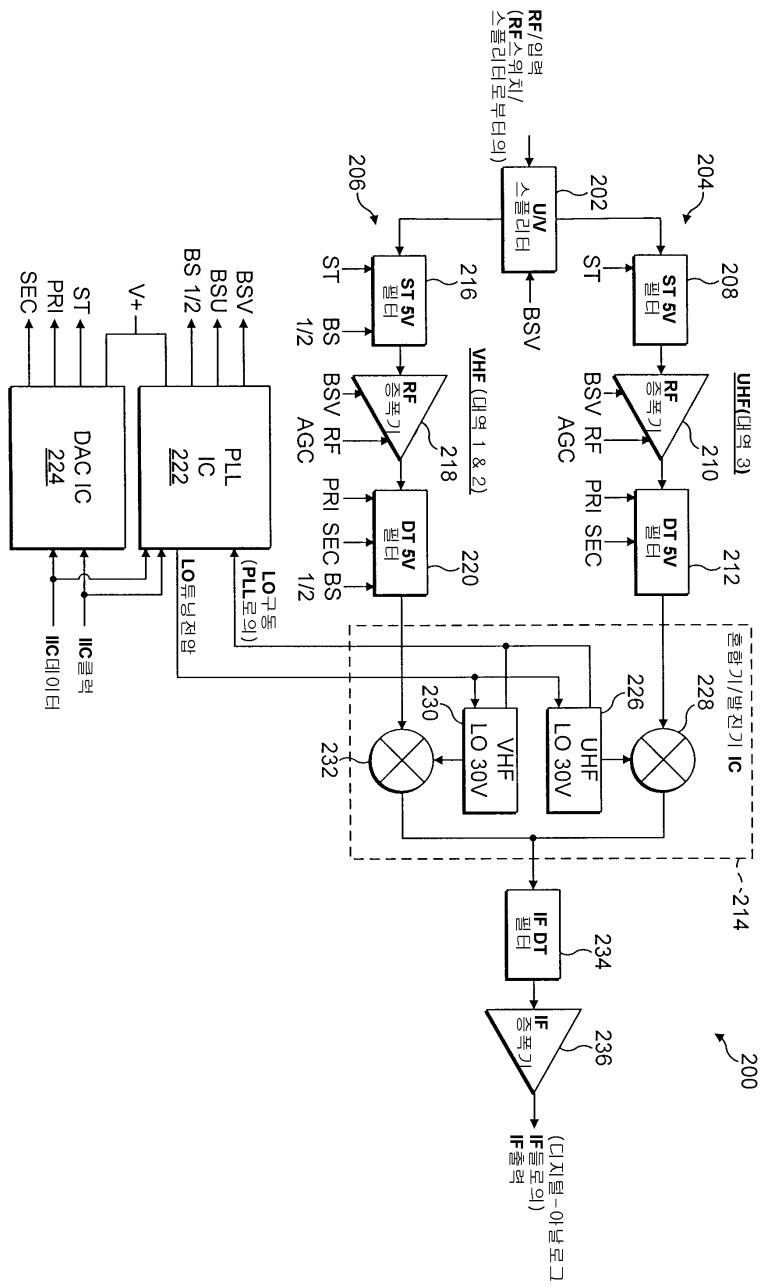
도면4



도면5



도면6



도면7

