



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

240 937

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 28 08 84
(21) PV 6475-84

(51) Int. Cl.⁷
G 06 F 3/00

(40) Zveřejněno 16 07 85
(45) Vydáno 01 10 87

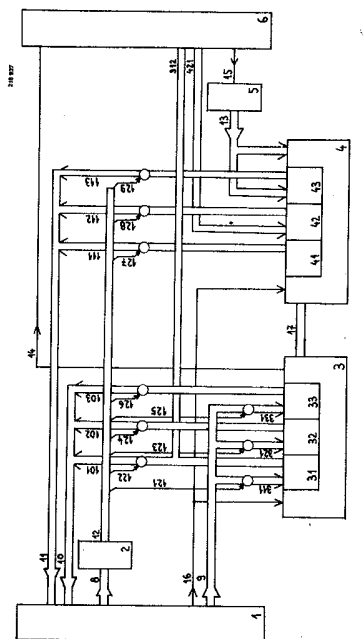
(75)
Autor vynálezu

SÝKORA VLADISLAV ing.;
KUPKA JIŘÍ ing., PRAHA

(54)

Zapojení universální stykové jednotky připojení
paměti na pružném disku

Řešení se týká připojení paměti na pružném disku k procesoru. Podstata řešení spočívá ve vzájemném propojení procesoru, dekódéru adres registru, bloku zpracování zapisovaných dat, bloku zpracování čtených dat, bloku oddělení hodin a dat a paměti na pružném disku. Řešení může být použito zejména v periferních zařízeních číslicových systému, která používají paměti s pružným diskem s frekvenční modulací záznamu nebo s modifikovanou frekvenční modulací záznamu.



Vynález se týká připojení paměti na pružném disku k procesoru. Společně s procesorem tak tvoří řídicí jednotku.

Dosud známá zapojení neumožňují připojit k procesoru paměť na malém pružném disku, kde malý pružný disk je na všech stopách kódován metodou modifikované frekvenční modulace - (MFM) a každá stopa může obsahovat různý počet sektorů o různé délce, při jediném napájecím napětí, autonomní generaci zabezpečovacích znaků cyklické kontroly a jednoduché možnosti záměny paměti na malém pružném disku za paměť na pružném disku, kde pružný disk je na všech stopách kódován metodou frekvenční modulace - (FM) a každá stopa obsahuje různý počet sektorů o různé délce.

Tyto nedostatky odstraňuje zapojení universální stykové jednotky podle vynálezu, která umožňuje připojit k procesoru paměť na malém pružném disku, kde malý pružný disk je na všech stopách kódován metodou modifikované frekvenční modulace a každá stopa může obsahovat různý počet sektorů o různé délce, při jediném napájecím napětí, autonomní generaci zabezpečovacích znaků cyklické kontroly a jednoduché možnosti záměny paměti na malém pružném disku za paměť na pružném disku, kde pružný disk je na všech stopách kódován metodou frekvenční modulace a každá stopa obsahuje různý počet sektorů o různé délce.

Podstata zapojení universální stykové jednotky připojení paměti na pružném disku, skládajícího se z dekodéru adres registru, z bloku zpracování zapisovaných dat, z bloku zpracování čtených dat a z bloku oddělení hodin a dat, spočívá v tom, že tyto bloky jsou propojeny tak, že procesor je spojen sběrnicí s dekodérem adres registru, dále je procesor spojen vedením výstupu z aritmetickologické jednotky přes hradlo spojené se vstupní adresou se vstupem registru obsluhy paměti na pružném disku

bloku zpracování zapisovaných dat, dále je procesor spojen vedením výstupu z aritmetickologické jednotky přes hradlo spojené se vstupní adresou se vstupem bloku zpracování zapisovaných dat, dále je procesor spojen vedením výstupu z aritmetickologické jednotky přes hradlo spojené se vstupní adresou se vstupem registru zpracovaných dat bloku zpracování zapisovaných dat, dále je procesor spojen vedením FM/MFM jednak s blokem zpracování zapisovaných dat, jednak s blokem zpracování čtených dat, dále je procesor spojen vedením sběrnice bloku zpracování zapisovaných dat přes člen logického součtu s hradlovaným výstupem registru obsluhy paměti na pružném disku bloku zpracování zapisovaných dat, dále je procesor spojen vedením sběrnice bloku zpracování zapisovaných dat přes člen logického součtu s hradlovaným výstupem registru řízení zpracování čtených dat bloku zpracování zapisovaných dat, dále je procesor spojen vedením sběrnice bloku zpracování zapisovaných dat přes člen logického součtu s hradlovaným výstupem registru zpracovaných dat bloku zpracování zapisovaných dat, dále je procesor spojen vedením sběrnice bloku zpracování čtených dat přes člen logického součtu s hradlovaným výstupem registru řízení zpracování čtených dat bloku zpracování čtených dat, dále je procesor spojen vedením sběrnice bloku zpracování čtených dat přes člen logického součtu s hradlovaným výstupem registru signálů z paměti mechaniky pružného disku bloku zpracování čtených dat, dále je procesor spojen vedením přes člen logického součtu s hradlovaným výstupem registru čtených dat bloku zpracování čtených dat, dále je dekódér adres registru spojen vedením vstupních a výstupních adres přes vstupní adresu registru obsluhy paměti na pružném disku, s hradlem vedení výstupu z aritmetickologické jednotky na vstup registru obsluhy paměti na pružném disku bloku zpracování zapisovaných dat, dále je dekódér adres registru spojen vedením vstupních a výstupních adres přes výstupní adresu registru obsluhy paměti na pružném disku, s hradlem vytvářejícím hradlovaný výstup registru obsluhy paměti na pružném disku bloku zpracování zapisovaných dat, dále je dekódér adres registru spojen vedením vstupních a výstupních adres přes vstupní adresu registru řízení zpracování čtených dat, s hradlem vedení výstupu z aritmetickologické jednotky na vstup registru řízení zpracování čtených dat bloku zpracování zapisovaných dat, dále je dekódér adres registru spojen vedením vstupních a výstupních adres přes

výstupní adresu registru řízení zpracování čtených dat bloku zpracování zapisovaných dat s hradlem vytvářejícím hradlovaný výstup registru řízení zpracování čtených dat bloku zpracování zapisovaných dat, dále je dekódér adres registru spojen vedením vstupních a výstupních adres přes vstupní adresu registru zpracovaných dat, s hradlem vedení výstupu z aritmetickologické jednotky na vstup registru zpracovaných dat bloku zpracování zapisovaných dat, dále je dekódér adres registru spojen vedením vstupních a výstupních adres přes výstupní adresu registru řízení zpracování čtených dat s hradlem vytvářejícím hradlovaný výstup registru zpracovaných dat bloku zpracování zapisovaných dat, dále je dekódér adres registru spojen vedením vstupních a výstupních adres přes výstupní adresu registru řízení zpracování čtených dat s hradlem vytvářejícím hradlovaný výstup registru řízení zpracování čtených dat bloku zpracování čtených dat, dále je dekódér adres registru spojen vedením vstupních a výstupních adres přes výstupní adresu registru signálu z paměti mechaniky pružného disku s hradlem vytvářejícím hradlovaný výstup registru signálu z paměti mechaniky pružného disku bloku zpracování čtených dat a konečně je dekódér adres registru spojen vedením vstupních a výstupních adres přes výstupní adresu registru čtených dat s hradlem vytvářejícím hradlovaný výstup registru čtených dat bloku zpracování čtených dat, dále je blok zpracování zapisovaných dat spojen skupinovým vedením s blokem zpracování čtených dat, dále je paměť na pružném disku spojena vedením zapisovaných dat s blokem zpracování zapisovaných dat, dále je paměť na pružném disku spojena vedením s výstupem registru obsluhy paměti na pružném disku bloku zpracování zapisovaných dat, dále je paměť na pružném disku spojena vedením s registrem signálu z paměti mechaniky pružného disku bloku zpracování čtených dat a konečně je paměť na pružném disku spojena vedením čteného signálu s blokem oddělení hodin a dat, dále je blok oddělení hodin a dat spojen vedením oddělených hodin a dat s blokem zpracování čtených dat a konečně s registrem čtených dat bloku zpracování čtených dat.

Vynález přináší tu výhodu, že umožňuje připojit k procesoru paměť na malém pružném disku, kde malý pružný disk je na všech stopách kódován metodou modifikované frekvenční modulace a každá stopa může obsahovat různý počet sektorů o různé délce,

autonomní generaci zabezpečovacích znaků cyklické kontroly a jednoduché možnosti záměny paměti na malém pružném disku za paměť na pružném disku, kde pružný disk je na všech stopách kódován metodou frekvenční modulace a každá stopa obsahuje různý počet sektorů o různé délce. Toto zapojení vyžaduje jediné napájecí napětí.

Na připojeném výkresu je názorně postupně návazně zapojení bloků 2 až 5 univerzální stykové jednotky připojení paměti na pružném disku k procesoru 1 a k paměti 6 na pružném disku tak, jak je předmětem vynálezu.

Řídící jednotka se skládá z procesoru 1 a z univerzální stykové jednotky připojení paměti na pružném disku, která se skládá z dekóderu 2 adres registru, z bloku 3 zpracování zapisovaných dat, z bloku 4 zpracování čtených dat a z bloku 5 oddělení hodin a dat.

Zapojení univerzální stykové jednotky připojení paměti na pružném disku podle vynálezu je provedeno tak, že se skládá z dekóderu 2 adres registru, z bloku 3 zpracování zapisovaných dat, bloku 4 zpracování čtených dat a z bloku 5 oddělení hodin a dat a tyto bloky jsou propojeny tak, že procesor 1 je spojen sběrnicí 8 s dekóderem 2 adres registru, dále je procesor 1 spojen vedením 9 výstupu z aritmetickologické jednotky přes hradlo spojené se vstupní adresou 121 se vstupem 311 registru 31 obsluhy paměti na pružném disku bloku 3 zpracování zapisovaných dat, dále je procesor 1 spojen vedením 9 výstupu z aritmetickologické jednotky přes hradlo spojené se vstupní adresou 123 se vstupem 321 bloku 3 zpracování zapisovaných dat, dále je procesor 1 spojen vedením 9 výstupu z aritmetickologické jednotky přes hradlo spojené se vstupní adresou 125 se vstupem 331 registru 33 zpracovaných dat bloku 3 zpracování zapisovaných dat, dále je procesor 1 spojen vedením 16 FM/MFM jednak s blokem 3 zpracování zapisovaných dat, jednak s blokem 4 zpracování čtených dat, dále je procesor 1 spojen vedením 10 sběrnice bloku zpracování zapisovaných dat přes člen logického součtu s hradlovaným výstupem 101 registru 31 obsluhy paměti na pružném disku bloku 3 zpracování zapisovaných dat, dále je procesor 1 spojen vedením 10 sběrnice bloku zpracování zapisovaných dat přes člen logického součtu s hradlo-

PŘEDMĚT VYNÁLEZU

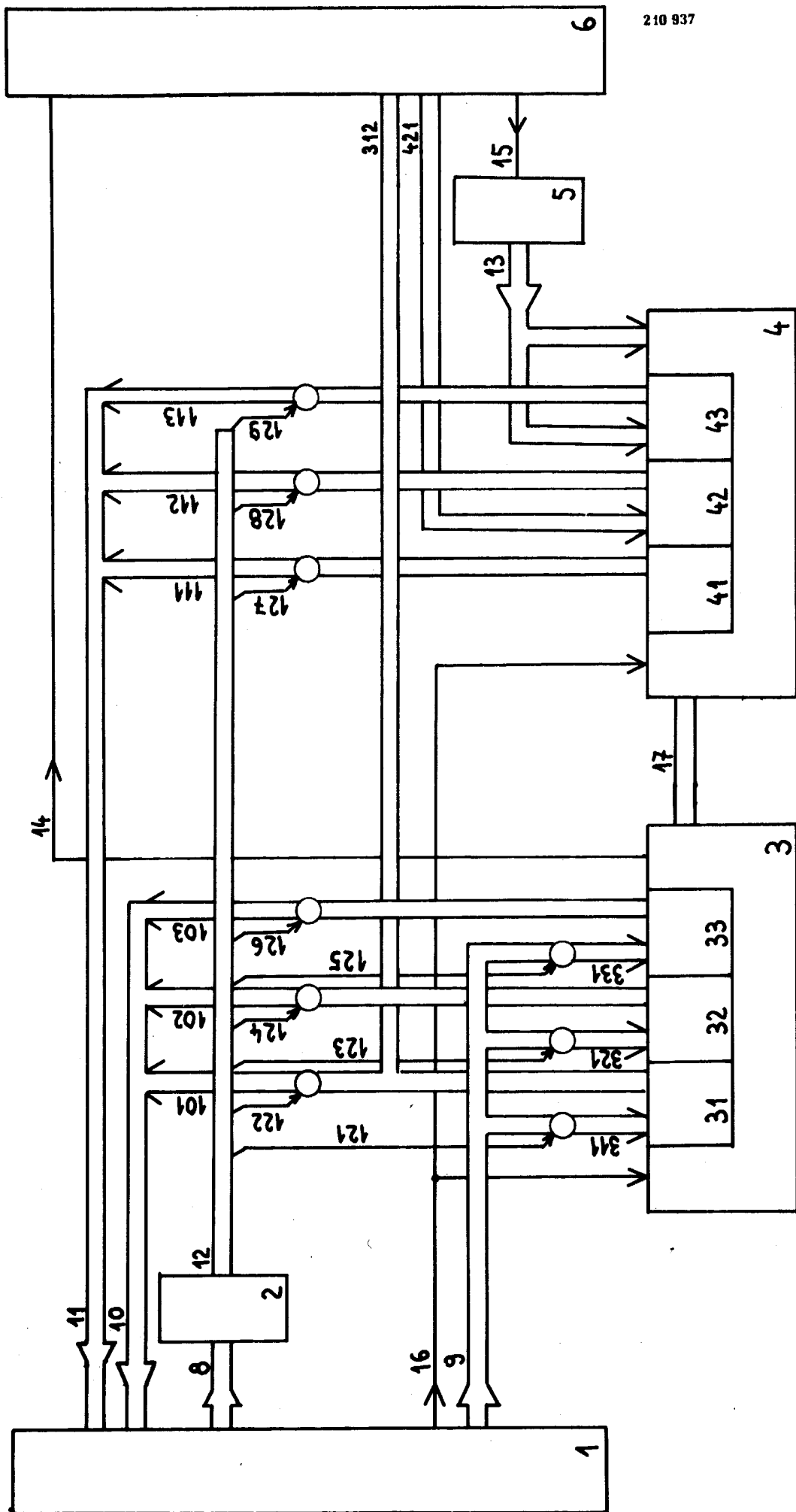
240 937

Zapojení univerzální stykové jednotky připojení paměti na pružném disku, skládající se z dekodéru adres registru, z bloku zpracování zapisovaných dat, bloku zpracování čtených dat a z bloku oddělení hodin a dat, v y z n a č u j í c í s e t í m , že procesor (1) je spojen sběrnicí (8) s dekodérem (2) adres registru, dále je procesor (1) spojen vedením (9) výstupu z aritmetickologické jednotky přes hradlo spojené se vstupní adresou (121) se vstupem (311) registru (31) obsluhy paměti na pružném disku bloku (3) zpracování zapisovaných dat, dále je procesor (1) spojen vedením (9) výstupu z aritmetickologické jednotky přes hradlo spojené se vstupní adresou (123) se vstupem (321) bloku (3) zpracování zapisovaných dat, dále je procesor (1) spojen vedením (9) výstupu z aritmetickologické jednotky přes hradlo spojené se vstupní adresou (125) se vstupem (331) registru (33) zpracovaných dat bloku (3) zpracování zapisovaných dat, dále je procesor (1) spojen vedením (16) FM/MFM jednak s blokem (3) zpracování zapisovaných dat, jednak s blokem (4) zpracování čtených dat, dále je procesor (1) spojen vedením (10) sběrnicí bloku zpracování zapisovaných dat přes člen logického součtu s hradlovaným výstupem (101) registru (31) obsluhy paměti na pružném disku bloku (3) zpracování zapisovaných dat, dále je procesor (1) spojen vedením (10) sběrnicí bloku zpracování zapisovaných dat přes člen logického součtu s hradlovaným výstupem (102) registru (32) řízení zpracování čtených dat bloku (3) zpracování zapisovaných dat, dále je procesor (1) spojen vedením (10) sběrnicí bloku zpracování zapisovaných dat přes člen logického součtu s hradlovaným výstupem (103) registru (33) zpracovaných dat bloku (3) zpracování zapisovaných dat, dále je procesor (1) spojen vedením (11) sběrnicí bloku zpracování čtených dat, přes člen logického součtu s hradlovaným výstupem (111) registru (41) řízení zpracování čtených dat bloku (4) zpracování čtených dat, dále je procesor (1) spojen vedením (11) sběrnicí bloku zpracování čtených dat přes člen logického součtu s hradlovaným výstupem (112) registru (42) signálů z paměti mechaniky pružného disku bloku (4) zpracování čtených dat, dále je procesor (1) spojen vedením (11) přes člen logického součtu s hradlovaným výstupem (113) registru (43) čtených dat bloku (4) zpracování čtených dat, dále je dekodér (2) adres registru spojen vedením (12) vstupních a výstupních

adres, přes vstupní adresu (121) registru (31) obsluhy paměti na pružném disku, s hradlem vedení (9) výstupu z aritmeticko-logické jednotky na vstup (311) registru (31) obsluhy paměti na pružném disku bloku (3) zpracování zapisovaných dat, dále je dekódér (2) adres registru spojen vedením (12) vstupních a výstupních adres přes výstupní adresu (122) registru (31) obsluhy paměti na pružném disku, s hradlem vytvářejícím hradlovaný výstup (101) registru (31) obsluhy paměti na pružném disku bloku (3) zpracování zapisovaných dat, dále je dekódér (2) adres registru spojen vedením (12) vstupních a výstupních adres přes vstupní adresu (123) registru (32) řízení zpracování čtených dat, s hradlem vedení (9) výstupu z aritmetickologické jednotky na vstup (321) registru (32) řízení zpracování čtených dat bloku (3) zpracování zapisovaných dat, dále je dekódér (2) adres registru spojen vedením (12) vstupních a výstupních adres přes výstupní adresu (124) registru (32) řízení zpracování čtených dat bloku 3 zpracování zapisovaných dat s hradlem vytvářejícím hradlovaný výstup (102) registru (32) řízení zpracování čtených dat bloku (3) zpracování zapisovaných dat, dále je dekódér (2) adres registru spojen vedením (12) vstupních a výstupních adres přes vstupní adresu (125) registru (33) zpracovaných dat, s hradlem vedení (9) výstupu z aritmetickologické jednotky na vstup (331) registru (33) zpracovaných dat bloku (3) zpracování zapisovaných dat, dále je dekódér (2) adres registru spojen vedením (12) vstupních a výstupních adres přes výstupní adresu (126) registru (32) řízení zpracování čtených dat s hradlem vytvářejícím hradlovaný výstup (103) registru (33) zpracovaných dat bloku (3) zpracování zapisovaných dat, dále je dekódér adres registru spojen vedením (12) vstupních a výstupních adres přes výstupní adresu (127) registru (41) řízení zpracování čtených dat s hradlem vytvářejícím hradlovaný výstup (111) registru (41) řízení zpracování čtených dat bloku (4) zpracování čtených dat, dále je dekódér (2) adres registru spojen vedením (12) vstupních a výstupních adres přes výstupní adresu (128) registru (42) signálu z paměti mechaniky pružného disku s hradlem vytvářejícím hradlovaný výstup (112) registru (42) signálu z paměti mechaniky pružného disku bloku (4) zpracování čtených dat a konečně je dekódér (2) adres registru spojen vedením (12) vstupních a výstupních adres přes výstupní adresu (129) registru (43) čtených dat

s hradlem vytvářejícím hradlovaný výstup (113) registru (43) čtených dat bloku (4) zpracování čtených dat, dále je blok (3) zpracování zapisovaných dat spojen skupinovým vedením (17) s blokem (4) zpracování čtených dat, dále je paměť (6) na pružném disku spojena vedením (14) zapisovaných dat s blokem (3) zpracování zapisovaných dat, dále je paměť (6) na pružném disku spojena vedením (312) s výstupem registru (31) obsluhy paměti na pružném disku bloku (3) zpracování zapisovaných dat, dále je paměť (6) na pružném disku spojena vedením (421) s registrem (42) signálu z paměti mechaniky pružného disku bloku (4) zpracování čtených dat a konečně je paměť (6) na pružném disku spojena vedením (15) čteného signálu s blokem (5) oddělení hodin a dat, dále je blok (5) oddělení hodin a dat spojen vedením (13) oddělených hodin a dat s blokem (4) zpracování čtených dat a konečně s registrem (43) čtených dat bloku (4) zpracování čtených dat.

1 výkres



210 937

Qbr. 2