

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年7月26日(26.07.2018)



(10) 国際公開番号

WO 2018/135161 A1

(51) 国際特許分類:
H04N 5/378 (2011.01) H04N 5/374 (2011.01)
H01L 27/146 (2006.01)

(21) 国際出願番号: PCT/JP2017/043718

(22) 国際出願日: 2017年12月6日(06.12.2017)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2017-009410 2017年1月23日(23.01.2017) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番1号 Kanagawa (JP).

(72) 発明者: 皆川 佑輔 (MINAGAWA, Yusuke);
〒2430014 神奈川県厚木市旭町四丁目1番1

号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 秋下 徹(AKISHITA, TORU); 〒2430014 神奈川県厚木市旭町四丁目1番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

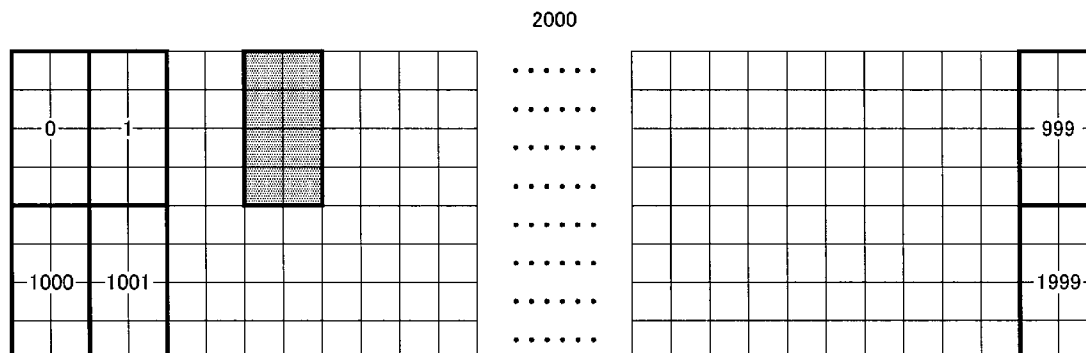
(74) 代理人: 亀谷 美明, 外 (KAMEYA, Yoshiaki et al.); 〒1600004 東京都新宿区四谷3-1-3 第一富澤ビル はづき国際特許事務所 四谷オフィス Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,

(54) Title: INFORMATION PROCESSING DEVICE, INFORMATION PROCESSING METHOD, AND RECORDING MEDIUM

(54) 発明の名称: 情報処理装置、情報処理方法、及び記録媒体

【図15】



(57) Abstract: [Problem] To generate a value that is characteristic to a solid-state imaging device by making use of the physical features of the solid-state imaging device. [Solution] An information processing device provided with: a specification unit for specifying at least one or more blocks among a plurality of blocks that are set by partitioning the pixels included in at least some of pixel areas in which a plurality of pixels are arrayed, each of the blocks including at least one or more pixels; and a generation unit for generating a characteristic value on the basis of the pixel values of the pixels included in the specified block and the dispersion of the pixel values of the pixels between the plurality of blocks.

[続葉有]

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

(57) 要約: 【課題】固体撮像装置の物理的特徴を利用して、当該固体撮像装置に固有の値を生成する。【解決手段】複数の画素が配列された画素領域のうち少なくとも一部の領域に含まれる前記画素を区分することで設定された、それぞれが少なくとも1以上の前記画素を含む複数のブロックのうち、少なくとも1以上の前記ブロックを特定する特定部と、特定された前記ブロックに含まれる前記画素の画素値と、複数の前記ブロック間における前記画素の前記画素値のばらつきと、に基づき、固有値を生成する生成部と、を備える、情報処理装置。

明 細 書

発明の名称： 情報処理装置、情報処理方法、及び記録媒体

技術分野

[0001] 本開示は、情報処理装置、情報処理方法、及び記録媒体に関する。

背景技術

[0002] 固体撮像装置として、CMOS (Complementary Metal Oxide Semiconductor) 等のMOS型イメージセンサに代表される増幅型固体撮像装置が知られている。また、CCD (Charge Coupled Device) イメージセンサに代表される電荷転送型固体撮像装置が知られている。これら固体撮像装置は、デジタルスチルカメラ、デジタルビデオカメラなどに広く用いられている。近年、カメラ付き携帯電話やPDA (Personal Digital Assistant) などのモバイル機器に搭載される固体撮像装置としては、電源電圧が低く、消費電力の観点などからMOS型イメージセンサが多く用いられている。例えば、特許文献1には、このような固体撮像装置を適用したデジタルカメラの一例が開示されている。

[0003] MOS型の固体撮像装置は、単位画素が光電変換部となるフォトダイオードと複数の画素トランジスタで形成され、この複数の単位画素が2次元アレイ状に配列された画素アレイ（画素領域）と、周辺回路領域を有して構成される。複数の画素トランジスタは、MOSトランジスタで形成され、転送トランジスタ、リセットトランジスタ、増幅トランジスタの3トランジスタ、あるいは選択トランジスタを加えた4トランジスタで構成される。

先行技術文献

特許文献

[0004] 特許文献1：特開2004-173154号公報

発明の概要

発明が解決しようとする課題

[0005] ところで、近年では、所謂PUF (Physically Unclonable Function)

と呼ばれる、複製困難な物理的特徴を利用してデバイスに固有の値を出力する技術が注目されている。このような、PUFを利用して生成されるデバイスに固有の値は、複製が困難であるという特性から、例えば、個々のデバイスを識別するための識別子（ID）としての利用や、所謂鍵情報（例えば、暗号化の鍵）としての利用が期待されている。

[0006] そこで、本開示では、固体撮像装置の物理的特徴を利用して、当該固体撮像装置に固有の値を生成することが可能な、情報処理装置、情報処理方法、及び記録媒体について提案する。

課題を解決するための手段

[0007] 本開示によれば、複数の画素が配列された画素領域のうち少なくとも一部の領域に含まれる前記画素を区分することで設定された、それぞれが少なくとも1以上の前記画素を含む複数のブロックのうち、少なくとも1以上の前記ブロックを特定する特定部と、特定された前記ブロックに含まれる前記画素の画素値と、複数の前記ブロック間における前記画素の前記画素値のばらつきと、に基づき、固有値を生成する生成部と、を備える、情報処理装置が提供される。

[0008] また、本開示によれば、コンピュータが、複数の画素が配列された画素領域のうち少なくとも一部の領域に含まれる前記画素を区分することで設定された、それぞれが少なくとも1以上の前記画素を含む複数のブロックのうち、少なくとも1以上の前記ブロックを特定することと、特定された前記ブロックに含まれる前記画素の画素値と、複数の前記ブロック間における前記画素の前記画素値のばらつきと、に基づき、固有値を生成することと、を含む、情報処理方法が提供される。

[0009] また、本開示によれば、コンピュータに、複数の画素が配列された画素領域のうち少なくとも一部の領域に含まれる前記画素を区分することで設定された、それぞれが少なくとも1以上の前記画素を含む複数のブロックのうち、少なくとも1以上の前記ブロックを特定することと、特定された前記ブロックに含まれる前記画素の画素値と、複数の前記ブロック間における前記画

素の前記画素値のばらつきと、に基づき、固有値を生成することと、を実行させるプログラムが記録された記録媒体が提供される。

発明の効果

[0010] 以上説明したように本開示によれば、固体撮像装置の物理的特徴を利用して、当該固体撮像装置に固有の値を生成することが可能な、情報処理装置、情報処理方法、及び記録媒体が提供される。

[0011] なお、上記の効果は必ずしも限定的なものではなく、上記の効果とともに、または上記の効果に代えて、本明細書に示されたいずれかの効果、または本明細書から把握され得る他の効果が奏されてもよい。

図面の簡単な説明

[0012] [図1]本開示の一実施形態に係る固体撮像装置の構成の一例を示す概略構成図である。

[図2]本開示に係る技術を適用し得る積層型の固体撮像装置の構成例の概要を示す図である。

[図3]積層型の固体撮像装置23020の第1の構成例を示す断面図である。

[図4]積層型の固体撮像装置23020の第2の構成例を示す断面図である。

[図5]積層型の固体撮像装置23020の第3の構成例を示す断面図である。

[図6]本開示に係る技術を適用し得る積層型の固体撮像装置の他の構成例を示す図である。

[図7]本開示の一実施形態に係る固体撮像装置の一部の機能構成の一例を示すブロック図である。

[図8]本開示の一実施形態に係る単位画素の回路構成の一例を示した図である。

[図9]本開示の第1の実施形態に係る固体撮像素子の機能構成例を示す説明図である。

[図10A]同実施形態に係るクリップ回路の回路構成例を示す説明図である。

[図10B]同実施形態に係る基準信号生成部、電流源及びコンパレータの回路構成例を示す説明図である。

[図11A]同実施形態に係る固有情報を生成する際における動作をタイミングチャートで示す説明図である。

[図11B]同実施形態に係る固有情報を生成する際における動作をタイミングチャートで示す説明図である。

[図11C]同実施形態に係る固有情報を生成する際における動作をタイミングチャートで示す説明図である。

[図11D]同実施形態に係る固有情報を生成する際における動作をタイミングチャートで示す説明図である。

[図11E]同実施形態に係る固有情報を生成する際における動作をタイミングチャートで示す説明図である。

[図11F]同実施形態に係る固有情報を生成する際における動作をタイミングチャートで示す説明図である。

[図11G]同実施形態に係る固有情報を生成する際における動作をタイミングチャートで示す説明図である。

[図11H]同実施形態に係る固有情報を生成する際における動作をタイミングチャートで示す説明図である。

[図12]同実施形態に係る固体撮像素子の機能構成例を示す説明図である。

[図13]同実施形態に係る固体撮像素子の動作例を示す流れ図である。

[図14]本開示の第2の実施形態に係るPUF値の生成に係る技術の一例について説明するための説明図である。

[図15]同実施形態に係るPUF値の生成に係る技術の一例について説明するための説明図である。

[図16]同実施形態に係るPUF値の生成に係る技術の一例について説明するための説明図である。

[図17]同実施形態に係るPUF値の生成方法の一例について説明するための説明図である。

[図18]同実施形態に係るPUF値の生成方法の一例について説明するための説明図である。

[図19]同実施形態に係る固体撮像装置の機能構成の一例を示したブロック図である。

[図20]同実施形態に係る固体撮像装置の一連の処理の流れの一例について示したフローチャートである。

[図21]同実施形態に係る固体撮像装置 1 の一連の処理の流れの一例について示したフローチャートである。

[図22]生体認証に応用する場合の撮像装置の概略的な機能構成の一例を示すブロック図である。

[図23]生体認証に応用する場合の撮像装置の概略的な機能構成の他の一例を示すブロック図である。

[図24]生体認証に応用する場合の撮像装置の概略的な機能構成の他の一例を示すブロック図である。

[図25]生体認証システムの概略的なシステム構成の一例を示すブロック図である。

[図26]生体認証システムを構成する撮像装置の概略的な機能構成の一例を示すブロック図である。

[図27]生体認証システムを構成するサーバの概略的な機能構成の一例を示すブロック図である。

[図28]車両制御システムの概略的な構成の一例を示すブロック図である。

[図29]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0013] 以下に添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

[0014] なお、説明は以下の順序で行うものとする。

1. 固体撮像装置の構成例

1. 1. 概略構成

- 1. 2. 機能構成
- 1. 3. 単位画素の回路構成
- 2. PUFの概要
- 3. 第1の実施形態
 - 3. 1. 構成例
 - 3. 2. 動作例
- 4. 第2の実施形態
 - 4. 1. 基本思想
 - 4. 2. PUF値の生成方法
 - 4. 3. 機能構成
 - 4. 4. 処理
 - 4. 5. 評価
- 5. 応用例
 - 5. 1. 生体認証への応用例
 - 5. 2. 生体認証システムへの応用例
 - 5. 3. 移動体への応用例
- 6. むすび

[0015] <<1. 固体撮像装置の構成例>>

本実施形態に係る固体撮像装置の一構成例について以下に説明する。

[0016] <1. 1. 概略構成>

図1に、本開示の一実施形態に係る固体撮像装置の構成の一例として、CMOS固体撮像装置の概略構成を示す。このCMOS固体撮像装置は、各実施の形態の固体撮像装置に適用される。本例の固体撮像装置1は、図1に示すように、半導体基板11、例えばシリコン基板に複数の光電変換部を含む画素2が規則的に2次元アレイ状に配列された画素アレイ（いわゆる画素領域）3と、周辺回路部とを有して構成される。画素2は、光電変換部となる例えばフォトダイオードと、複数の画素トランジスタ（いわゆるMOSトランジスタ）を有して成る。複数の画素トランジスタは、例えば転送トランジ

スタ、リセットトランジスタ及び増幅トランジスタの3つのトランジスタで構成することができる。その他、選択トランジスタ追加して4つのトランジスタで構成することもできる。なお、単位画素の等価回路の一例については別途後述する。画素2は、1つの単位画素として構成することができる。また、画素2は、共有画素構造とすることもできる。この共有画素構造は、複数のフォトダイオードと、複数の転送トランジスタと、共有する1つのフローティングディフュージョンと、共有する1つずつの他の画素トランジスタとから構成される。すなわち、共有画素では、複数の単位画素を構成するフォトダイオード及び転送トランジスタが、他の1つずつの画素トランジスタを共有して構成される。

[0017] 周辺回路部は、垂直駆動回路4と、カラム信号処理回路5と、水平駆動回路6と、出力回路7と、制御回路8などを有して構成される。

[0018] 制御回路8は、入力クロックと、動作モードなどを指令するデータを受け取り、また固体撮像装置の内部情報などのデータを出力する。すなわち、制御回路8では、垂直同期信号、水平同期信号及びマスタクロックに基づいて、垂直駆動回路4、カラム信号処理回路5及び水平駆動回路6などの動作の基準となるクロック信号や制御信号を生成する。そして、これらの信号を垂直駆動回路4、カラム信号処理回路5及び水平駆動回路6等に入力する。

[0019] 垂直駆動回路4は、例えばシフトレジスタによって構成され、画素駆動配線を選択し、選択された画素駆動配線に画素を駆動するためのパルスを供給し、行単位で画素を駆動する。すなわち、垂直駆動回路4は、画素アレイ3の各画素2を行単位で順次垂直方向に選択走査し、垂直信号線9を通して各画素2の光電変換部となる例えばフォトダイオードにおいて受光量に応じて生成した信号電荷に基づく画素信号をカラム信号処理回路5に供給する。

[0020] カラム信号処理回路5は、画素2の例えば列ごとに配置されており、1行分の画素2から出力される信号を画素列ごとにノイズ除去などの信号処理を行う。すなわちカラム信号処理回路5は、画素2固有の固定パターンノイズを除去するためのCDSや、信号増幅、AD変換等の信号処理を行う。カラ

ム信号処理回路 5 の出力段には水平選択スイッチ（図示せず）が水平信号線 10 との間に接続されて設けられる。

[0021] 水平駆動回路 6 は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路 5 の各々を順番に選択し、カラム信号処理回路 5 の各々から画素信号を水平信号線 10 に出力させる。

[0022] 出力回路 7 は、カラム信号処理回路 5 の各々から水平信号線 10 を通して順次に供給される信号に対し、信号処理を行って出力する。例えば、バッファリングだけする場合もあるし、黒レベル調整、列ばらつき補正、各種デジタル信号処理などが行われる場合もある。入出力端子 12 は、外部と信号のやりとりをする。

[0023] また、図 2 は、本開示に係る技術を適用し得る積層型の固体撮像装置の構成例の概要を示す図である。

[0024] 図 2 の A は、非積層型の固体撮像装置の概略構成例を示している。固体撮像装置 23010 は、図 2 の A に示すように、1 枚のダイ（半導体基板）23011 を有する。このダイ 23011 には、画素がアレイ状に配置された画素領域 23012 と、画素の駆動その他の各種の制御を行う制御回路 23013 と、信号処理するためのロジック回路 23014 とが搭載されている。

[0025] 図 2 の B 及び C は、積層型の固体撮像装置の概略構成例を示している。固体撮像装置 23020 は、図 2 の B 及び C に示すように、センサダイ 23021 とロジックダイ 23024 との 2 枚のダイが積層され、電氣的に接続されて、1 つの半導体チップとして構成されている。

[0026] 図 2 の B では、センサダイ 23021 には、画素領域 23012 と制御回路 23013 が搭載され、ロジックダイ 23024 には、信号処理を行う信号処理回路を含むロジック回路 23014 が搭載されている。

[0027] 図 2 の C では、センサダイ 23021 には、画素領域 23012 が搭載され、ロジックダイ 23024 には、制御回路 23013 及びロジック回路 23014 が搭載されている。

- [0028] 図3は、積層型の固体撮像装置23020の第1の構成例を示す断面図である。
- [0029] センサダイ23021には、画素領域23012となる画素を構成するPD（フォトダイオード）や、FD（フローティングディフュージョン）、Tr（MOS FET）、及び、制御回路23013となるTr等が形成される。さらに、センサダイ23021には、複数層、本例では3層の配線23110を有する配線層23101が形成される。なお、制御回路23013（となるTr）は、センサダイ23021ではなく、ロジックダイ23024に構成することができる。
- [0030] ロジックダイ23024には、ロジック回路23014を構成するTrが形成される。さらに、ロジックダイ23024には、複数層、本例では3層の配線23170を有する配線層23161が形成される。また、ロジックダイ23024には、内壁面に絶縁膜23172が形成された接続孔23171が形成され、接続孔23171内には、配線23170等と接続される接続導体23173が埋め込まれる。
- [0031] センサダイ23021とロジックダイ23024とは、互いの配線層23101及び23161が向き合うように貼り合わされ、これにより、センサダイ23021とロジックダイ23024とが積層された積層型の固体撮像装置23020が構成されている。センサダイ23021とロジックダイ23024とが貼り合わされる面には、保護膜等の膜23191が形成されている。
- [0032] センサダイ23021には、センサダイ23021の裏面側（PDに光が入射する側）（上側）からセンサダイ23021を貫通してロジックダイ23024の最上層の配線23170に達する接続孔23111が形成される。さらに、センサダイ23021には、接続孔23111に近接して、センサダイ23021の裏面側から1層目の配線23110に達する接続孔23121が形成される。接続孔23111の内壁面には、絶縁膜23112が形成され、接続孔23121の内壁面には、絶縁膜23122が形成される。そして、接続孔23111及び23121内には、接続導体23113及び23123がそれぞれ埋め込まれる。接続導体23113と接続導体23123とは、センサダイ23021の裏面側で電氣的に接続され、これにより、センサダイ23021とロジックダイ23024とが、配線層23101、接続孔23121、接続孔23111、及び、配線層23161を介して、電氣的に接続される。

[0033] 図4は、積層型の固体撮像装置23020の第2の構成例を示す断面図である。

[0034] 固体撮像装置23020の第2の構成例では、センサダイ23021に形成する1つの接続孔23211によって、センサダイ23021（の配線層23101（の配線23110））と、ロジックダイ23024（の配線層23161（の配線23170））とが電氣的に接続される。

[0035] すなわち、図4では、接続孔23211が、センサダイ23021の裏面側からセンサダイ23021を貫通してロジックダイ23024の最上層の配線23170に達し、且つ、センサダイ23021の最上層の配線23110に達するように形成される。接続孔23211の内壁面には、絶縁膜23212が形成され、接続孔23211内には、接続導体23213が埋め込まれる。上述の図3では、2つの接続孔23111及び23121によって、センサダイ23021とロジックダイ23024とが電氣的に接続されるが、図4では、1つの接続孔23211によって、センサダイ23021とロジックダイ23024とが電氣的に接続される。

[0036] 図5は、積層型の固体撮像装置23020の第3の構成例を示す断面図である。

[0037] 図5の固体撮像装置23020は、センサダイ23021とロジックダイ23024とが貼り合わされる面に、保護膜等の膜23191が形成されていない点で、センサダイ23021とロジックダイ23024とが貼り合わされる面に、保護膜等の膜23191が形成されている図3の場合と異なる。

[0038] 図5の固体撮像装置23020は、配線23110及び23170が直接接触するように、センサダイ23021とロジックダイ23024とを重ね合わせ、所要の加重をかけながら加熱し、配線23110及び23170を直接接合することで構成される。

[0039] 図6は、本開示に係る技術を適用し得る積層型の固体撮像装置の他の構成例を示す断面図である。

[0040] 図6では、固体撮像装置23401は、センサダイ23411と、ロジックダイ23412と、メモリダイ23413との3枚のダイが積層された3層の積層構造になっている。

[0041] メモリダイ23413は、例えば、ロジックダイ23412で行われる信号処理において一時的に必要となるデータの記憶を行うメモリ回路を有する。

- [0042] 図6では、センサダイ23411の下に、ロジックダイ23412及びメモリダイ23413が、その順番で積層されているが、ロジックダイ23412及びメモリダイ23413は、逆順、すなわち、メモリダイ23413及びロジックダイ23412の順番で、センサダイ23411の下に積層することができる。
- [0043] なお、図6では、センサダイ23411には、画素の光電変換部となるPDや、画素Trのソース／ドレイン領域が形成されている。
- [0044] PDの周囲にはゲート絶縁膜を介してゲート電極が形成され、ゲート電極と対のソース／ドレイン領域により画素Tr23421、画素Tr23422が形成されている。
- [0045] PDに隣接する画素Tr23421が転送Trであり、その画素Tr23421を構成する対のソース／ドレイン領域の一方がFDになっている。
- [0046] また、センサダイ23411には、層間絶縁膜が形成され、層間絶縁膜には、接続孔が形成される。接続孔には、画素Tr23421、及び、画素Tr23422に接続する接続導体23431が形成されている。
- [0047] さらに、センサダイ23411には、各接続導体23431に接続する複数層の配線23432を有する配線層23433が形成されている。
- [0048] また、センサダイ23411の配線層23433の最下層には、外部接続用の電極となるアルミパッド23434が形成されている。すなわち、センサダイ23411では、配線23432よりもロジックダイ23412との接着面23440に近い位置にアルミパッド23434が形成されている。アルミパッド23434は、外部との信号の入出力に係る配線の一端として用いられる。
- [0049] さらに、センサダイ23411には、ロジックダイ23412との電氣的接続に用いられるコンタクト23441が形成されている。コンタクト23441は、ロジックダイ23412のコンタクト23451に接続されるとともに、センサダイ23411のアルミパッド23442にも接続されている。
- [0050] そして、センサダイ23411には、センサダイ23411の裏面側（上側）からアルミパッド23442に達するようにパッド孔23443が形成されている。
- [0051] 本開示に係る技術は、以上のような固体撮像装置に適用することができる

。

[0052] なお、図3～図6を参照して説明した例において、各種配線には、例えば、銅（Cu）配線が用いられる。また、以降では、図5に示すように、互いに積層されるセンサダイ間において配線間（例えば、図5に示す配線23110及び23170間）を直接接合する構成を「Cu－Cu接合」とも称する。

[0053] <1. 2. 機能構成>

続いて、図7を参照して、本開示の一実施形態に係る固体撮像装置の機能構成の一例について説明する。図7は、本開示の一実施形態に係る固体撮像装置の一部の機能構成の一例を示すブロック図である。図7に示される固体撮像装置1は、例えば、CMOS（Complementary Metal Oxide Semiconductor）イメージセンサやCCD（Charge Coupled Device）イメージセンサ等の、被写体を撮像し、撮像画像のデジタルデータを得る撮像素子である。

。

[0054] 図7に示されるように、固体撮像装置1は、制御部101、画素アレイ部111、選択部112、A/D変換部（ADC（Analog Digital Converter））113、及び定電流回路部114を有する。

[0055] 制御部101は、固体撮像装置1の各部を制御し、画像データ（画素信号）の読み出し等に関する処理を実行させる。

[0056] 画素アレイ部111は、フォトダイオード等の光電変換素子を有する画素構成が行列（アレイ）状に配置される画素領域である。画素アレイ部111は、制御部101に制御されて、各画素で被写体の光を受光し、その入射光を光電変換して電荷を蓄積し、所定のタイミングにおいて、各画素に蓄積された電荷を画素信号として出力する。

[0057] 画素121および画素122は、その画素アレイ部111に配置される画素群の中の、上下に隣接する2画素を示している。画素121および画素122は、互いに同じカラム（列）の連続する行の画素である。図7の例の場合、画素121および画素122に示されるように、各画素の回路には、光電変換素子並びに4つのトランジスタが用いられている。なお、各画素の回

路の構成は、任意であり、図7に示される例以外であってもよい。

[0058] 一般的な画素アレイには、カラム（列）毎に、画素信号の出力線が設けられる。画素アレイ部111の場合、1カラム（列）毎に、2本（2系統）の出力線が設けられる。1カラムの画素の回路は、1行おきに、この2本の出力線に交互に接続される。例えば、上から奇数番目の行の画素の回路が一方の出力線に接続され、偶数番目の行の画素の回路が他方の出力線に接続される。図7の例の場合、画素121の回路は、第1の出力線（VSL1）に接続され、画素122の回路は、第2の出力線（VSL2）に接続される。

[0059] なお、図7においては、説明の便宜上、1カラム分の出力線のみ示されているが、実際には、各カラムに対して、同様に2本ずつ出力線が設けられる。各出力線には、そのカラムの画素の回路が1行おきに接続される。

[0060] 選択部112は、画素アレイ部111の各出力線をADC113の入力に接続するスイッチを有し、制御部101に制御されて、画素アレイ部111とADC113との接続を制御する。つまり、画素アレイ部111から読み出された画素信号は、この選択部112を介してADC113に供給される。

[0061] 選択部112は、スイッチ131、スイッチ132、およびスイッチ133を有する。スイッチ131（選択SW）は、互いに同じカラムに対応する2本の出力線の接続を制御する。例えば、スイッチ131がオン（ON）状態になると、第1の出力線（VSL1）と第2の出力線（VSL2）が接続され、オフ（OFF）状態になると切断される。

[0062] 詳細については後述するが、固体撮像装置1においては、各出力線に対してADCが1つずつ設けられている（カラムADC）。したがって、スイッチ132およびスイッチ133がともにオン状態であるとする、スイッチ131がオン状態になれば、同カラムの2本の出力線が接続されるので、1画素の回路が2つのADCに接続されることになる。逆に、スイッチ131がオフ状態になると、同カラムの2本の出力線が切断されて、1画素の回路が1つのADCに接続されることになる。つまり、スイッチ131は、1つ

の画素の信号の出力先とするADC（カラムADC）の数を選択する。

[0063] 詳細については後述するが、このようにスイッチ131が画素信号の出力先とするADCの数を制御することにより、固体撮像装置1は、そのADCの数に応じてより多様な画素信号を出力することができる。つまり、固体撮像装置1は、より多様なデータ出力を実現することができる。

[0064] スイッチ132は、画素121に対応する第1の出力線（VSL1）と、その出力線に対応するADCとの接続を制御する。スイッチ132がオン（ON）状態になると、第1の出力線が、対応するADCの比較器の一方の入力に接続される。また、オフ（OFF）状態になるとそれらが切断される。

[0065] スイッチ133は、画素122に対応する第2の出力線（VSL2）と、その出力線に対応するADCとの接続を制御する。スイッチ133がオン（ON）状態になると、第2の出力線が、対応するADCの比較器の一方の入力に接続される。また、オフ（OFF）状態になるとそれらが切断される。

[0066] 選択部112は、制御部101の制御に従って、このようなスイッチ131～スイッチ133の状態を切り替えることにより、1つの画素の信号の出力先とするADC（カラムADC）の数を制御することができる。

[0067] なお、スイッチ132やスイッチ133（いずれか一方もしくは両方）を省略し、各出力線と、その出力線に対応するADCとを常時接続するようにしてもよい。ただし、これらのスイッチによって、これらの接続・切断を制御することができるようにすることにより、1つの画素の信号の出力先とするADC（カラムADC）の数の選択の幅が広がる。つまり、これらのスイッチを設けることにより、固体撮像装置1は、より多様な画素信号を出力することができる。

[0068] なお、図7においては、1カラム分の出力線に対する構成のみ示されているが、実際には、選択部112は、カラム毎に、図7に示されるのと同様の構成（スイッチ131～スイッチ133）を有している。つまり、選択部112は、各カラムについて、制御部101の制御に従って、上述したのと同様の接続制御を行う。

[0069] ADC 113は、画素アレイ部111から各出力線を介して供給される画素信号を、それぞれA/D変換し、デジタルデータとして出力する。ADC 113は、画素アレイ部111からの出力線毎のADC（カラムADC）を有する。つまり、ADC 113は、複数のカラムADCを有する。1出力線に対応するカラムADCは、比較器、D/A変換器（DAC）、およびカウンタを有するシングルスロープ型のADCである。

[0070] 比較器は、そのDAC出力と画素信号の信号値とを比較する。カウンタは、画素信号とDAC出力が等しくなるまで、カウント値（デジタル値）をインクリメントする。比較器は、DAC出力が信号値に達すると、カウンタを停止する。その後カウンタ1, 2によってデジタル化された信号をDATA1およびDATA2より固体撮像装置1の外部に出力する。

[0071] カウンタは、次のA/D変換のためデータ出力後、カウント値を初期値（例えば0）に戻す。

[0072] ADC 113は、各カラムに対して2系統のカラムADCを有する。例えば、第1の出力線（VSL1）に対して、比較器141（COMP1）、DAC 142（DAC1）、およびカウンタ143（カウンタ1）が設けられ、第2の出力線（VSL2）に対して、比較器151（COMP2）、DAC 152（DAC2）、およびカウンタ153（カウンタ2）が設けられている。図示は省略しているが、ADC 113は、他のカラムの出力線に対しても同様の構成を有する。

[0073] ただし、これらの構成の内、DACは、共通化することができる。DACの共通化は、系統毎に行われる。つまり、各カラムの互いに同じ系統のDACが共通化される。図7の例の場合、各カラムの第1の出力線（VSL1）に対応するDACがDAC 142として共通化され、各カラムの第2の出力線（VSL2）に対応するDACがDAC 152として共通化されている。なお、比較器とカウンタは、各出力線の系統毎に設けられる。

[0074] 定電流回路部114は、各出力線に接続される定電流回路であり、制御部101により制御されて駆動する。定電流回路部114の回路は、例えば、

MOS (Metal Oxide Semiconductor) トランジスタ等により構成される。この回路構成は任意であるが、図 7 においては、説明の便宜上、第 1 の出力線 (VSL1) に対して、MOS トランジスタ 161 (LOAD1) が設けられ、第 2 の出力線 (VSL2) に対して、MOS トランジスタ 162 (LOAD2) が設けられている。

[0075] 制御部 101 は、例えばユーザ等の外部から要求を受け付けて読み出しモードを選択し、選択部 112 を制御して、出力線に対する接続を制御する。また、制御部 101 は、選択した読み出しモードに応じて、カラム ADC の駆動を制御したりする。さらに、制御部 101 は、カラム ADC 以外にも、必要に応じて、定電流回路部 114 の駆動を制御したり、例えば、読み出しのレートやタイミング等、画素アレイ部 111 の駆動を制御したりする。

[0076] つまり、制御部 101 は、選択部 112 の制御だけでなく、選択部 112 以外の各部も、より多様なモードで動作させることができる。したがって、固体撮像装置 1 は、より多様な画素信号を出力することができる。

[0077] なお、図 7 に示す各部の数は、不足しない限り任意である。例えば、各カラムに対して、出力線が 3 系統以上設けられるようにしてもよい。また、図 7 に示した、ADC 132 から出力される画素信号の並列数や、ADC 132 自体の数を増やすことで、外部に並列して出力される画素信号の数を増やしてもよい。

[0078] 以上、図 7 を参照して、本開示の一実施形態に係る固体撮像装置の機能構成の一例について説明した。

[0079] <1. 3. 単位画素の回路構成>

続いて、図 8 を参照して、単位画素の回路構成の一例について説明する。図 8 は、本開示の一実施形態に係る単位画素の回路構成の一例を示した図である。図 8 に示すように、本開示の一実施形態に係る単位画素 121 は、光電変換部、例えばフォトダイオード PD と、4 つの画素トランジスタとを含む。4 つの画素トランジスタは、例えば、転送トランジスタ Tr11、リセットトランジスタ Tr12、増幅トランジスタ Tr13、及び選択トランジ

スタTr14である。これらの画素トランジスタは、例えば、nチャンネルのMOSトランジスタにより構成され得る。

[0080] 転送トランジスタTr11は、フォトダイオードPDのカソードとフローティングディフュージョン部FDとの間に接続される。フォトダイオードPDで光電変換され、ここに蓄積された信号電荷（ここでは、電子）を、ゲートに転送パルス ϕ TRGが与えられることによってフローティングディフュージョン部FDに転送する。なお、参照符号Cfdは、フローティングディフュージョン部FDの寄生容量を模式的に示している。

[0081] リセットトランジスタTr12は、電源VDDにドレインが、フローティングディフュージョン部FDにソースがそれぞれ接続される。そして、フォトダイオードPDからフローティングディフュージョン部FDへの信号電荷の転送に先立って、ゲートにリセットパルス ϕ RSTが与えられることによってフローティングディフュージョン部FDの電位をリセットする。

[0082] 増幅トランジスタTr13は、フローティングディフュージョン部FDにゲートが、電源VDDにドレインが、選択トランジスタTr14のドレインにソースがそれぞれ接続される。増幅トランジスタTr13は、リセットトランジスタTr12によってリセットした後のフローティングディフュージョン部FDの電位をリセットレベルとして選択トランジスタTr14に出力する。さらに増幅トランジスタTr13は、転送トランジスタTr11によって信号電荷を転送した後のフローティングディフュージョン部FDの電位を信号レベルとして選択トランジスタTr14に出力する。

[0083] 選択トランジスタTr14は、例えば、増幅トランジスタTr13のソースにドレインが、垂直信号線9にソースがそれぞれ接続される。そして選択トランジスタTr14のゲートに選択パルス ϕ SELが与えられることによってオン状態となり、増幅トランジスタTr13から出力される信号を垂直信号線9に出力する。なお、この選択トランジスタTr14については、電源VDDと増幅トランジスタTr13のドレインとの間に接続した構成を採用することも可能である。

[0084] なお、本実施形態に係る固体撮像装置 1 を、積層型の固体撮像装置として構成する場合には、例えば、フォトダイオード及び複数の MOS トランジスタ等の素子が、図 2 の B または C におけるセンサダイ 23021 に形成される。また、転送パルス、リセットパルス、選択パルス、電源電圧は、図 2 の B または C におけるロジックダイ 23024 から供給される。また、選択トランジスタのドレインに接続される垂直信号線 9 から後段の素子は、選択トランジスタのドレインに接続される垂直信号線 9 から後段の素子は、ロジック回路 23014 に構成されており、ロジックダイ 23024 に形成される。

[0085] 以上、図 8 を参照して、単位画素の回路構成の一例について説明した。

[0086] << 2. PUF の概要 >>

続いて、PUF (Physically Unclonable Function) の概要について説明する。PUF は、複製困難な物理的特徴を利用してデバイスに固有の値を出力する関数である。PUF の一例として、Arbiter PUF、SRAM PUF、Glitch PUF 等が挙げられる。

[0087] 例えば、Arbiter PUF は、2 つの経路を通して Arbiter と呼ばれる回路に到着する信号の遅延差を利用して、そのデバイスに固有の値を出力する技術である。また、SRAM PUF は、SRAM (Static Random Access Memory) に電源を入れた直後の初期値の差異を利用して、そのデバイスに固有の値を出力する技術である。また、Glitch PUF は、論理回路を構成する各ゲートの入出力信号間の遅延関係によって発生するグリッチ (Glitch) と呼ばれる現象を利用して、そのデバイスに固有の値を出力する技術である。

[0088] このような PUF を利用して生成されるデバイスに固有の値は、複製が困難であるという特性から、例えば、個々のデバイスを識別するための識別子 (ID) としての利用や、所謂鍵情報 (例えば、暗号化の鍵) としての利用が期待されている。

[0089] 以上、PUF の概要について説明した。なお、以降の説明においては、上記 PUF を利用して生成されたデバイスに固有の値を「PUF 値」とも称す

る。

[0090] <<3. 第1の実施形態>>

第1の実施形態として、内部で暗号化処理を完結させる固体撮像素子について説明する。従来、固体撮像素子に固有の固有情報に基づき、撮像装置の内部で暗号キーを生成する技術は存在していた。しかし、固体撮像素子から固有情報を出し、固体撮像素子とは別の機能ブロックで暗号化すると、暗号化に用いられる固有情報が流出する可能性がある。

[0091] そこで、第1の実施形態では、固有情報を外部に出力せずに、固有情報を用いた暗号化処理を内部で完結させる固体撮像素子について説明する。

[0092] <3. 1. 構成例>

図9は、本開示の第1の実施形態に係る固体撮像素子の機能構成例を示す説明図である。図9に示したのは、固有情報を用いた暗号化処理を内部で完結させる固体撮像装置1の機能構成例である。以下、図9を用いて本開示の第1の実施形態に係る固体撮像素子の機能構成例について説明する。

[0093] 図9に示したように、本開示の第1の実施形態に係る固体撮像装置1は、駆動制御部210と、撮像部212及び固有情報生成部214を含む、所定の行及び列からなる画素アレイ部211と、クリップ回路215と、基準信号生成部216と、電流源217と、検出部218と、固有値計算部220と、暗号化部222と、通信制御部224と、を含んで構成される。

[0094] 駆動制御部210は、所定の入力クロック及びデータに基づいて、後述の撮像部212や固有情報生成部214を駆動させるための信号を生成して、撮像部212や固有情報生成部214を駆動させる。駆動制御部210は、例えば、図1を用いて説明した固体撮像装置1の構成における制御回路8、垂直駆動回路4、水平駆動回路6を含みうる。また駆動制御部210は、図2に示した制御回路23013に設けられ得る。

[0095] 駆動制御部210は、画素アレイ部211を駆動させる際に、撮像部212の駆動と、固有情報生成部214の駆動とを切り替える機能を有していても良い。駆動制御部210が撮像部212の駆動と、固有情報生成部214

の駆動とを切り替える機能を有することで、撮像部 212 と固有情報生成部 214 との回路との共通化が可能となる。また駆動制御部 210 が撮像部 212 の駆動と固有情報生成部 214 の駆動とを切り替える機能を有することで、固有情報を生成するための特別な素子を必要とせず、固有値が解析されにくくなる。

[0096] また駆動制御部 210 は、画素アレイ部 211 における、画像を出力する際に駆動させる素子と、素子固有情報を検出するために駆動させる素子とを分ける機能を有していても良い。駆動制御部 210 が、画像を出力する際に駆動させる素子と、素子固有情報を検出するために駆動させる素子とを分ける機能を有することで、素子固有情報が流出されなくなる。

[0097] また駆動制御部 210 は、素子固有情報を検出するための駆動の際は、画像を出力する際の駆動とは異なるバイアス電流で駆動するよう制御しても良い。駆動制御部 210 が、素子固有情報を検出するための駆動の際は、画像を出力する際の駆動とは異なるバイアス電流で駆動するよう制御することで、安定して固有値を得るのに適した駆動が可能となる。具体的には、例えば図 7 に示した回路における MOS トランジスタ 161 (LOAD 1)、MOS トランジスタ 162 (LOAD 2) の駆動を、素子固有情報を検出するための駆動の際と、画像を出力するための駆動の際とで変化させる。MOS トランジスタ 161 (LOAD 1)、MOS トランジスタ 162 (LOAD 2) の駆動を変化させることで、増幅トランジスタ AMP に出てくる特性を変化させることができる。駆動制御部 210 が、温度に応じたバイアス電流で素子固有情報を検出するための駆動を行うよう制御することで、より安定して固有値を得るのに適した駆動が可能となる。

[0098] 駆動制御部 210 は、画像を出力する際の駆動とは異なるバイアス電流で素子固有情報を検出するための駆動を行う際は、固体撮像装置 1 のチップ温度に応じたバイアス電流で駆動するよう制御しても良い。

[0099] 画素アレイ部 211 は、所定の行及び列からなる単位画素が配列されており、ソースフォロワ回路でデータを出力するよう構成されている。

[0100] 撮像部 212 は、複数の光電変換部を含む画素が 2 次元アレイ状に配列された画素アレイを有しており、駆動制御部 210 により駆動されてアナログ信号を出力する。撮像部 212 における各画素の回路構成は例えば図 8 に示したものである。

[0101] 固有情報生成部 214 は、例えば撮像部 212 において設けられている画素と同じ構成を有する回路が一次元に配列されており、駆動制御部 210 により駆動されてアナログ信号を出力する。固有情報生成部 214 として形成される回路は、撮像部 212 において設けられている画素と略同一の製造工程で作製されても良い。また駆動制御部 210 は、撮像部 212 の駆動と、固有情報生成部 214 の駆動とを切り替えても良い。

[0102] 固有情報生成部 214 は、画素アレイにおけるオプティカルブラック（OPB）領域に設けられる画素であってもよい。固有情報生成部 214 として構成される回路における各素子は、製造時に物理的なばらつきを有する。本開示の第 1 の実施形態に係る固体撮像装置 1 は、この固有情報生成部 214 が出力するアナログ信号を、固有の複製できない情報（素子固有情報）の基とする。

[0103] 固有情報生成部 214 が出力するアナログ信号の生成元の一例を挙げる。以下の説明では、固有情報生成部 214 が図 7 や図 8 に示した画素 121 と同様の構成を有しているものとして説明する。

[0104] （フォトダイオード PD）

フォトダイオード PD には、製造時の結晶欠陥に起因するノイズ成分がある。結晶欠陥は暗電流のばらつきを引き起こす。結晶欠陥は固定パターンノイズとして現れる。

[0105] （選択トランジスタ SEL）

選択トランジスタ SEL には、閾値電圧 V_{th} のばらつきに起因するノイズ成分がある。閾値電圧 V_{th} のばらつきは、酸化膜、チャネル幅、チャネル長、不純物等の構造的なものに起因する。閾値電圧 V_{th} のばらつきは固定パターンノイズとして現れる。

[0106] (リセットトランジスタ RST)

リセットトランジスタ RST にも、閾値電圧 V_{th} のばらつきに起因するノイズ成分がある。閾値電圧 V_{th} のばらつきは、酸化膜、チャネル幅、チャネル長、不純物等の構造的なものに起因する。閾値電圧 V_{th} のばらつきは固定パターンノイズとして現れる。

[0107] (フローティングディフュージョン部 FD)

フローティングディフュージョン部 FD には、製造時の結晶欠陥に起因するノイズ成分がある。結晶欠陥は暗電流のばらつきを引き起こす。結晶欠陥は固定パターンノイズとして現れる。リセットトランジスタ RST がオンからオフに切り替わる際に、フローティングディフュージョン部 FD には kTC ノイズ (リセットノイズ) が現れる。この kTC ノイズは一時的に生じるものである。リセットトランジスタ RST がオンからオフに切り替わる際に、フローティングディフュージョン部 FD にはフィードスルーが現れる。このフィードスルーは寄生容量のばらつきやしきい値に起因するものであり、固定パターンノイズとして現れる。

[0108] (増幅トランジスタ AMP)

増幅トランジスタ AMP にも、閾値電圧 V_{th} のばらつきに起因するノイズ成分がある。閾値電圧 V_{th} のばらつきは、酸化膜、チャネル幅、チャネル長、不純物等の構造的なものに起因する。閾値電圧 V_{th} のばらつきは固定パターンノイズとして現れる。また増幅トランジスタ AMP には、オーバドライブ電圧に起因するノイズ成分、熱雑音に起因するノイズ成分、 $1/f$ 雑音に起因するノイズ成分、ランダムテレグラフノイズ (RTN) に起因するノイズ成分がある。RTN は酸化膜中の欠陥による電荷のトラップ・デトラップに起因すると考えられている。酸化膜中の欠陥の有無は固有のばらつきであるが、観測されるのは 2 値又は多値の時間的な信号レベル変動である。

[0109] これらのノイズ成分が、信号線 (VSL) を介して後段の検出部 218 に伝達される。通常の駆動時には、これらのノイズ成分のうち、信号の転送の

前後で変化しないノイズ成分はCDS処理により除去されることになる。本実施形態では、固体撮像装置1は、固有値を生成する際には、これらのノイズ成分を除去するのではなく、固有値の基となる素子固有情報として用いる。固有情報生成部214が出力するアナログ信号に含まれるノイズ成分を固有値の基とすることで、固体撮像装置1は、解析されにくい固有値の生成を可能とする。

[0110] 固有情報生成部214は、例えば外部からの光が届かない位置（遮光された位置）に設けられ得る。固有情報生成部214が遮光された位置に設けられることで、固体撮像装置1は、外光の影響を受けずに安定した固有情報の生成を可能とする。また固有情報生成部214は、撮像部212の画素アレイの列数と同じ数の回路を1または複数行有していても良い。また固有情報生成部214は、駆動制御部210からの制御信号により動作する行選択スイッチを設けていても良い。

[0111] クリップ回路215は、画素アレイ部211の列数と同じくn列配列される回路であり、画素アレイ部211のソースフォロワ回路と並列に接続されるソースフォロワ回路である。クリップ回路215は、列ごとの出力線の電圧（VSL電圧）が所定の範囲となるようにクリップする機能を有する。

[0112] 図10Aは、クリップ回路215の回路構成例を示す説明図である。クリップ回路215は、画素と並列に、出力線VSLに接続された、行選択可能なソースフォロワ回路である。クリップ回路215は、それぞれの出力線VSLに対応して、トランジスタCLPSEL、CLPAMPを備える。トランジスタCLPSELは、線形動作するトランジスタであり、トランジスタCLPAMPのソースと出力線VSLとを接続する制御を行う。当該制御はクリップ選択パルスによって行われる。トランジスタCLPAMPは、飽和動作するトランジスタであり、画素の増幅トランジスタAMPと同様に、電流源によりバイアス電流を流すと入力に応じた信号を出力する。入力はクリップ電圧で与えられ、通常は1V～2V程度の中間電位である。

[0113] 選択状態では、出力線VSLに接続されるソースフォロワ（選択行の画素

）の出力電圧がクリップ電圧に応じて出力される電圧よりも低くなると、クリップ回路 215 に優先的にバイアス電流が流れるようになる。結果、選択行の画素のソースフォロワ出力は機能しなくなり、クリップ電圧に応じた出力レベルに出力線 VSL の電圧がクリップされる。クリップ電圧は列ごとの単位クリップ回路に共通の DC 電圧が供給されるが、このとき、画素ソースフォロワと同様に、個々にしきい値ばらつきやオーバドライブ電圧がばらつく。

[0114] 基準信号生成部 216 は、クリップ回路 215 が列ごとに出力する VSL 電圧を平均化して出力する。電流源 217 は、定電流を流し、VSL 電圧を出力するための回路であり、電流制御電圧生成部 219 によって駆動される。電流源 217 は n 列配列され、単位画素内の増幅トランジスタとソースフォロワ回路を形成する。電流制御電圧生成部 219 は、バンドギャップリファレンス回路により、電流源 217 の電流値が温度に依存しないよう、電流制御電圧を生成する。

[0115] 検出部 218 は、固有情報生成部 214 が出力するアナログ信号をデジタル信号に変換する信号処理を行う。検出部 218 は、コンパレータ 231 と、DA 変換器 232 と、カウンタ 233 と、を含む。コンパレータ 231 は、電流源 217 が出力する VSL 電圧と、DA 変換器 232 が出力する参照波形とを比較して電圧を時間に変換する。コンパレータ 231 は、入力側に設けられる入力容量と、コンパレータ 231 の入出力を短絡するスイッチとを備える。DA 変換器 232 は、コンパレータ 231 に供給する参照波形を生成する。カウンタ 233 は、コンパレータ 231 の出力が反転するまでカウントし、時間をカウント数に変換する機能を有する。

[0116] 検出部 218 は、変換後のデジタル信号を固有値計算部 220 に出力する。検出部 218 は、アナログ信号をデジタル信号に変換する機能に加え、2つの入力信号に対して差分処理する機能と、検出部 218 自身で発生するばらつきを除去する機能を備える。検出部 218 自身で発生するばらつきを除去する機能を備えることで、固有情報生成部 214 からの信号に余計にば

らつきを加えないため、固有値の基となる信号の品質を高めることが可能となる。また検出部 218 は、固有情報生成部 214 が出力するアナログ信号に対して列並列処理を行ってもよく、画素並列処理を行ってもよい。

[0117] 検出部 218 は、信号線の電位をクランプする容量と、当該容量の一端を基準電位に設定するためのスイッチを備えてもよい。具体的には、図 7 に示した ADC 113 の、比較器 141、151 の入力側に設けられる容量素子の一端と、比較器 141、151 の出力側とを接続するスイッチを備えていても良い。当該スイッチによって容量素子の一端と、比較器 141、151 の出力側とが接続されることで、比較器 141、151 に含まれるトランジスタの内、ダイオード接続されるトランジスタが発生することになる。これにより、信号線の電位をクランプする容量の一端が所定の基準電位に設定されるので、アナログ領域でのばらつきの除去が可能となる。また検出部 218 は、AD 変換後のデジタル値を差分処理してもよい。検出部 218 は、AD 変換後のデジタル値を差分処理によって、デジタル領域でのばらつきの除去が可能となる。

[0118] また検出部 218 は、後述するようにクランプのレベルをシフトさせる機能を有していてもよい。検出部 218 は、クランプのレベルをシフトさせることで、アナログ値からデジタル値への変換の際に、所定の基準を中心としたアナログ値の分布を最適なものとすることができる。アナログ値の分布を最適なものとするすることで、固有情報生成部 214 が出力する固有情報を損失無く得ることが可能となる。

[0119] 検出部 218 が複数配列されている場合、それぞれの検出部 218 は、検出部 218 にそれぞれ入力される信号と、複数の検出部 218 に共通の基準信号との差分を取る機能を有していてもよい。この場合、複数の検出部 218 に共通の基準信号は、検出部 218 にそれぞれ入力される信号の平均と略同一であってもよい。

[0120] 固有情報生成部 214 と検出部 218 との間には、固有情報生成部 214 が出力する固有情報を一時的に保持するためのメモリ、特にアナログメモリ

が設けられても良い。アナログメモリとしては、以下で説明するように信号線の寄生容量であっても良い。また、固有情報生成部214と複数の検出部218との間にそれぞれアナログメモリが設けられる場合、アナログメモリ間を短絡させるスイッチが設けられても良い。固有情報の生成が容易になると共に、アナログメモリ間を短絡させて平均化することで、それぞれのアナログメモリに保持された固有情報は消去される。

[0121] 図10Bは、基準信号生成部216、電流源217及びコンパレータ231の回路構成例を示す説明図である。図10Bには、 $(n-1)$ 番目の出力線VSL $(n-1)$ 、 n 番目の出力線VSL (n) 、 $(n+1)$ 番目の出力線VSL $(n+1)$ が示されている。

[0122] 出力線VSL $(n-1)$ には、基準信号生成部216としてスイッチ251a、252aが設けられており、出力線VSL $(n-1)$ には寄生容量253aが存在する。出力線VSL (n) には、基準信号生成部216としてスイッチ251b、252bが設けられており、出力線VSL (n) には寄生容量253bが存在する。出力線VSL $(n+1)$ には、基準信号生成部216としてスイッチ251c、252cが設けられており、出力線VSL $(n+1)$ には寄生容量253cが存在する。

[0123] 電流源217として、スイッチ252aの一端にトランジスタ261aが、スイッチ252bの一端にトランジスタ261bが、スイッチ252cの一端にトランジスタ261cが、それぞれ接続される。

[0124] 出力線VSL $(n-1)$ には、コンパレータ231として入力容量271a、272a、スイッチ273a、274a、コンパレータ275aが存在する。出力線VSL (n) には、コンパレータ231として入力容量271b、272b、スイッチ273b、274b、コンパレータ275bが存在する。出力線VSL $(n+1)$ には、コンパレータ231として入力容量271c、272c、スイッチ273c、274c、コンパレータ275cが存在する。

[0125] 図11Aは、固有情報を生成する際における、基準信号生成部216、電

流源 2 1 7 及びコンパレータ 2 3 1 の動作をタイミングチャートで示す説明図である。以下では、出力線 V S L (n - 1) 上に、または出力線 V S L (n - 1) に沿って設けられる各素子の動作について説明する。

[0126] 時刻 t 1 で 1 水平読み出し期間がスタートする。この時点で行選択信号 ϕ S E L がハイになり、行選択が始まる。この時点ではリセットトランジスタ R S T がオン状態であるので、フローティングディフュージョン部 F D の電圧は V D D に固定されている。これによりフローティングディフュージョン部 F D のばらつきは除去される。また固有情報を生成する際に、転送パルス ϕ T R G はローで固定される。転送パルス ϕ T R G がローで固定されることで転送トランジスタ T R G がオフとなり、フォトダイオード P D のばらつきを除去することが出来る。

[0127] また、時刻 t 1 では電流源 2 1 7 を切り離すための電流源切り離しパルスがハイであり、スイッチ 2 5 2 a がオンとなっている。また時刻 t 1 では、V S L 電圧を平均化する V S L 平均化パルスがローであり、スイッチ 2 5 1 a がオフとなっている。これにより、ソースフォロワ動作していても、ソースフォロワ毎のばらつき情報が出力線 V S L に出力される。

[0128] 時刻 t 2 で、行選択信号（選択パルス） ϕ S E L と、電流源切り離しパルスが同時にローになり、列ごとの V S L 電圧が、V S L の寄生容量 2 5 3 a に保持される。また時刻 t 2 で、V S L 平均化パルスがハイになり、各列の V S L 電圧が平均化される。この平均化された V S L 電圧が基準信号となる。

[0129] 時刻 t 3 の時点で、コンパレータ 2 7 5 a の内部オフセットと、V S L 電圧及び参照波形の差分が、入力容量 2 7 2 a に充電され、コンパレータ 2 7 5 a の動作点が初期化される。

[0130] 時刻 t 4 で、短絡パルスがローになり、スイッチ 2 7 3 a、2 7 4 a がオフになる。これにより、スイッチ 2 7 3 a、2 7 4 a での k T C ノイズとフィードスルーばらつきが発生する。

[0131] 時刻 t 5 ~ t 6 が 1 回目の A D 変換期間（A D C 期間 1）である。この期

間において、D A変換器232は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ275aは、その参照波形を用いて基準信号をA D変換する。D A変換器232は参照波形をシフトする機能を有しても良い。すなわち、D A変換器232はクランプレベルをシフトする機能を有していてもよい。D A変換器232は参照波形をシフトすることで、カウンタ233の出力にオフセットを付けることが出来る。このA D C期間1では、コンパレータ275aの反転遅延、参照波形の遅延、カウンタのクロック遅延が発生している。なお図11Aにおいて三角形が示しているのは、コンパレータ275aの反転タイミングである。

[0132] 時刻t6でA D C期間1が終わると、行選択信号 ϕ SELがハイに、電流源切り離しパルスがハイに、VSL平均化パルスがローになる。すなわち、スイッチ251aがオフとなり、スイッチ252aがオンとなっている。これにより、ソースフォロワ動作していても、ソースフォロワ毎のばらつき情報（増幅トランジスタの出力のばらつき）が出力線VSLに出力される。

[0133] 時刻t7～t8が2回目のA D変換期間（A D C期間2）である。この期間においても、D A変換器232は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ275aは、その参照波形を用いて基準信号をA D変換する。ここで、変換後のデジタル値には、時刻t4で生じたスイッチ273a、274aでのkTCノイズとフィードスルーばらつきと、A D C期間1で生じたコンパレータ275aの反転遅延、参照波形の遅延、カウンタのクロック遅延が、同じく含まれる。なお図11Aにおいて三角形が示しているのは、コンパレータ275aの反転タイミングである。

[0134] そこで、A D C期間2が終わると、A D C期間1でのカウンタ233のカウント値と、A D C期間2でのカウンタ233のカウント値との差分処理を行う。この差分処理によって、検出部218で生じるばらつきを除去することが出来る。従って、素子固有情報に、検出部218で生じるばらつきが含まれることを防ぐことができる。

[0135] またA D C期間1において、カウンタ233の出力にオフセットを付けて

いるので、上記差分処理が行われても、固有情報生成部 214 によるばらつきが欠損することは無い。固有情報生成部 214 によるばらつきは、基準信号を中心に正規分布する。従って、オフセットが無いと固有情報生成部 214 によるばらつきに負値が発生し、0 以下の値が全て 0 となってしまう。

[0136] AD変換の際の参照波形の傾きは、所望のデジタル値が得られるように調整（アナログゲイン調整）されるのが望ましい。また、素子固有情報の読み出しの際には、通常の読み出しに対して、電流源の電流（ドレイン電流 I_d ）を小さくしてもよい。オーバドライブ電圧は、 $2 \times I_d / g_m$ で求まるが、ばらつきもオーバドライブ電圧に比例するので、ドレイン電流 I_d を小さくすると、ソースフォロウに含まれるオーバドライブ電圧のばらつき成分が相対的に小さくなる。つまり、主に増幅トランジスタ AMP のしきい値のばらつきの情報が検出できる。また、素子固有情報の読み出しの際には、通常の読み出しに対して、電流源の電流（ドレイン電流 I_d ）を大きくしてもよい。電流源の電流を大きくすることで、ソースフォロウに含まれるばらつき情報の内、オーバドライブ電圧のばらつき成分を相対的に大きくすることも出来る。

[0137] テンポラルノイズとして、増幅トランジスタ AMP の熱雑音、 $1/f$ ノイズ、RTN、周辺回路の熱雑音が含まれるが、これらは、複数回の読み出しを行って加算（平均）すれば、抑圧することができる。

[0138] 経時劣化を抑えるために、固体撮像装置 1 は、以下の条件で、駆動制御することが望ましい。ホットキャリア注入を考慮し、動作時の電流は小さいことが望ましい。すなわちバイアス電流は小さくなるように制御することが望ましい。また同様にホットキャリア注入を考慮し、動作時間が短いことが望ましい。たとえば起動時やリクエスト時のみ駆動するよう制御することが望ましい。また同様にホットキャリア注入を考慮し、不使用時は電流を流さないことが望ましい。すなわち、不使用時には選択トランジスタ SEL をオフにすることが望ましい。また酸化膜の破壊を考慮し、不使用時は、対象素子のゲートとソースまたはドレインとの電圧差が小さいことが望ましい。すな

わち、不使用時にはリセットトランジスタ RST をオンすることが望ましい。また基板ホットキャリア注入を考慮し、固有情報生成部 214 は、遮光されていることが望ましい。

[0139] 選択パルス ϕ_{SEL} のハイレベルの電位は VDD (2.7V) 程度としてもよいが、中間電位 (およそ 1V ~ 1.5V 程度) としてもよい。選択トランジスタ SEL のドレインソース間の電位差 (VDS) をとり飽和動作させればソースフォロワとなる。例えば、選択トランジスタ SEL のドレイン電圧を 2.7V として、選択トランジスタ SEL のドレイン側 (増幅トランジスタ AMP のソース側) は通常 2.2V 程度である。これに対して、選択トランジスタ SEL の VDS を充分に取れば (少なくとも数百 ~ 700mV 程度の差があれば) 飽和動作させることが出来る。これにより、選択トランジスタ SEL のゲート電圧に応じた出力が出力線 VSL に伝達される。選択トランジスタ SEL も増幅トランジスタ AMP と同様、飽和動作させると、しきい値とオーバドライブ電圧とが素子ごとにばらつくので、選択トランジスタ SEL のしきい値とオーバドライブ電圧のばらつきを検出することができる。この際、非選択行の画素とクリップ回路 215 は、選択スイッチがオフされており、読み出しに関与しない。

[0140] 電流制御電圧生成部 219 は、電流制御電圧を ADC 期間 1 と ADC 期間 2 とで異なる電圧で駆動することにより、オーバドライブ電圧を変化させることができる。このときのオーバドライブ電圧の変化量がばらつくので、オーバドライブ電圧の変化量を素子固有情報として検出できる。

[0141] 図 11B は、固有情報を生成する際における、基準信号生成部 216、電流源 217 及びコンパレータ 231 の動作をタイミングチャートで示す説明図である。以下では、出力線 VSL (n-1) 上に、または出力線 VSL (n-1) に沿って設けられる各素子の動作について説明する。図 11A のタイミングチャートとは、電流源切り離しパルス、VSL 平均化パルスが常にローレベルである点で異なっている。

[0142] 時刻 t1 で 1 水平読み出し期間がスタートする。この時点で行選択信号 ϕ

S E L がハイになり、行選択が始まる。この時点ではリセットトランジスタ R S T がオン状態であるので、フローティングディフュージョン部 F D の電圧は V D D に固定されている。これによりフローティングディフュージョン部 F D のばらつきは除去される。また固有情報を生成する際に、転送パルス ϕ T R G はローで固定される。転送パルス ϕ T R G がローで固定されることで転送トランジスタ T R G がオフとなり、フォトダイオード P D のばらつきを除去することが出来る。

[0143] 時刻 t_2 の時点で、コンパレータ 275 a の内部オフセットと、V S L 電圧及び参照波形の差分が、入力容量 272 a に充電され、コンパレータ 275 a の動作点が初期化される。

[0144] 時刻 t_3 で、短絡パルスがローになり、スイッチ 273 a、274 a がオフになる。これにより、スイッチ 273 a、274 a での k T C ノイズとフィードスルーばらつきが発生する。

[0145] 時刻 $t_4 \sim t_5$ が 1 回目の A D 変換期間 (A D C 期間 1) である。この期間において、D A 変換器 232 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 275 a は、その参照波形を用いて基準信号を A D 変換する。この A D C 期間 1 では、コンパレータ 275 a の反転遅延、参照波形の遅延、カウンタのクロック遅延が発生している。なお図 11 B において三角形が示しているのは、コンパレータ 275 a の反転タイミングである。

[0146] 続いて時刻 t_6 の時点で、電流制御電圧生成部 219 は、バイアス電流が大きくなるように電流制御電圧を制御する。

[0147] 時刻 $t_7 \sim t_8$ が 2 回目の A D 変換期間 (A D C 期間 2) である。この期間においても、D A 変換器 232 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 275 a は、その参照波形を用いて基準信号を A D 変換する。ここで、変換後のデジタル値には、時刻 t_4 で生じたスイッチ 273 a、274 a での k T C ノイズとフィードスルーばらつきと、A D C 期間 1 で生じたコンパレータ 275 a の反転遅延、参照波形の遅延、カウン

タのクロック遅延が、同じく含まれる。なお図 1 1 Bにおいて三角形が示しているのは、コンパレータ 2 7 5 a の反転タイミングである。

[0148] そこで、ADC 期間 2 が終わると、ADC 期間 1 でのカウンタ 2 3 3 のカウント値と、ADC 期間 2 でのカウンタ 2 3 3 のカウント値との差分処理を行う。この差分処理によって、検出部 2 1 8 で生じるばらつきを除去することが出来る。ADC 期間 1 と ADC 期間 2 では、バイアス電流値が異なるだけなので、しきい値情報はキャンセルされ、オーバドライブ電圧の成分の抽出が可能となる。ここで、トランジスタの利得係数 β は、 $(W/L) \times \mu \times C_{ox}$ である。W はゲート幅、L はゲート長、 μ は電子の移動度、 C_{ox} は単位面積当たりの酸化膜容量である。また相互インダクタンス g_m は、ほぼ $2^{1/2} \times \beta \times I_d$ である。従ってオーバドライブ電圧は $2 \times I_d / g_m = (2 \times I_d / \beta)^{1/2}$ である。 β は素子固有のばらつきを持つので、バイアス電流と素子ばらつきに応じた出力が得られる。 β の中には移動度 μ が含まれており、移動度 μ には温度特性が含まれる。従って、後述するように温度に応じてバイアス電流や参照波形の傾き及びシフト量を調整することで、温度による特性変化を緩和し、適切なレンジで AD 変換を行うことが可能となる。固体撮像装置 1 の動作温度では格子散乱が支配的なため、移動度の温度特性は、絶対温度 $T^{-3/2}$ に依存する。

[0149] 図 1 1 B に示したタイミングチャートで動作させる場合でも、選択パルス ϕ_{SEL} のハイレベルの電位は V_{DD} (2.7 V) 程度としてもよいが、中間電位 (およそ 1 V ~ 1.5 V 程度) としてもよい。選択トランジスタ SEL のドレインソース間の電位差 (V_{DS}) をとり飽和動作させればソースフォロワとなる。

[0150] RTN は、時間変動する成分でもあるが、発生する素子が決まっている (FPN 成分)。従って、 RTN の検出も可能である。

[0151] 一般に、 RTN は、欠陥準位への電子の捕獲または放出過程で発生し、振幅が大きいために 2 値または多値の出力を発生させる。 RTN の検出は、通常は時間的な変化を含むため、連続的に観測するか、複数回のサンプリング

によって行われる。ここで、時間的な変化とは、欠陥の持つエネルギー準位と、画素の増幅トランジスタAMPのチャネル電子のフェルミ準位との差によって発生する時定数を持ち、2値または複数の状態が任意のタイミングで発生することを指す。

[0152] 図11Cは、固有情報を生成する際における、基準信号生成部216、電流源217及びコンパレータ231の動作をタイミングチャートで示す説明図である。以下では、出力線VSL ($n-1$) 上に、または出力線VSL ($n-1$) に沿って設けられる各素子の動作について説明する。

[0153] 時刻 t_1 で1水平読み出し期間がスタートする。この時点で行選択信号 ϕ_{SEL} がハイになり、行選択が始まる。この時点ではリセットトランジスタRSTがオン状態であるので、フローティングディフュージョン部FDの電圧はVDDに固定されている。これによりフローティングディフュージョン部FDのばらつきは除去される。また固有情報を生成する際に、転送パルス ϕ_{TRG} はローで固定される。転送パルス ϕ_{TRG} がローで固定されることで転送トランジスタTRGがオフとなり、フォトダイオードPDのばらつきを除去することが出来る。

[0154] 時刻 t_2 の時点で、コンパレータ275aの内部オフセットと、VSL電圧及び参照波形の差分が、入力容量272aに充電され、コンパレータ275aの動作点が初期化される。

[0155] 時刻 t_3 で、短絡パルスがローになり、スイッチ273a、274aがオフになる。これにより、スイッチ273a、274aでのkTCノイズとフィードスルーばらつきが発生する。

[0156] 時刻 $t_4 \sim t_5$ が1回目のAD変換期間(ADC期間1)である。この期間において、DA変換器232は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ275aは、その参照波形を用いて基準信号をAD変換する。このADC期間1では、コンパレータ275aの反転遅延、参照波形の遅延、カウンタのクロック遅延が発生している。なお図11Cにおいて三角形が示しているのは、コンパレータ275aの反転タイミングである

。

[0157] 続いて時刻 t_6 の時点で、電流制御電圧生成部 219 は、バイアス電流が大きくなるように電流制御電圧を制御する。

[0158] 時刻 $t_7 \sim t_8$ が 2 回目の A/D 変換期間（A/D 期間 2）である。この期間においても、D/A 変換器 232 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 275a は、その参照波形を用いて基準信号を A/D 変換する。ここで、変換後のデジタル値には、時刻 t_4 で生じたスイッチ 273a、274a での kTC ノイズとフィードスルーばらつきと、A/D 期間 1 で生じたコンパレータ 275a の反転遅延、参照波形の遅延、カウンタのクロック遅延が、同じく含まれる。なお図 11C において三角形が示しているのは、コンパレータ 275a の反転タイミングである。

[0159] そこで、A/D 期間 2 が終わると、A/D 期間 1 でのカウンタ 233 のカウント値と、A/D 期間 2 でのカウンタ 233 のカウント値との差分処理を行う。この差分処理によって、検出部 218 で生じるばらつきを除去することが出来る。また、この差分処理によって RTN が発生したかどうかのデータを取得することができる。このデータ取得を複数回行うことで、画素の増幅トランジスタ AMP ごとの RTN の発生頻度を評価することができる。したがって、増幅回路の持つ熱雑音や $1/f$ で発生する電圧振幅よりも大きな電圧振幅を持つ場合に、それを検出できた素子のアドレスを素子固有情報として持つことが可能である。この場合、RTN は、上述したようにエネルギー差に基づいて時定数に変化する、すなわち検出確率が変わるので、温度ごとのアドレスのテーブルを持つことが望ましい。

[0160] 図 11C に示したタイミングチャートで動作させる場合でも、選択パルス ϕ_{SEL} のハイレベルの電位は VDD（2.7V）程度としてもよいが、中間電位（およそ 1V～1.5V 程度）としてもよい。選択トランジスタ SEL のドレインソース間の電位差（VDS）をとり飽和動作させればソースフォロワとなる。

[0161] 上述したように、クリップ回路 215 もソースフォロワ回路であり、図 1

1 Aに示した動作と同様の動作で素子固有情報を得ることが出来る。

[0162] 図11Dは、固有情報を生成する際における、クリップ回路215、基準信号生成部216、電流源217及びコンパレータ231の動作をタイミングチャートで示す説明図である。以下では、出力線VSL ($n-1$) 上に、または出力線VSL ($n-1$) に沿って設けられる各素子の動作について説明する。

[0163] 図11Dのタイミングチャートでは、画素は全行非選択とする。すなわち行選択信号 ϕ SELはローで固定されている。他の画素駆動用のパルスの状態は任意である。時刻 t_1 で1水平読み出し期間がスタートする。この時点でクリップ選択パルス ϕ CLPSELがハイになりクリップ回路215が選択される。また短絡パルスがハイになり、スイッチ273a、274aが接続される。電流源217を切り離すためのスイッチ252aがオンであり、VSL電圧を平均化するスイッチ251aがオフなので、ソースフォロフ動作しており、クリップ回路215のソースフォロフごとのばらつき情報（トランジスタCLPAMPの出力のばらつき）が出力線VSLに出力される。

[0164] 時刻 t_2 の時点で、クリップ選択パルス ϕ CLPSELと電流源切り離しパルスを同時にローにする。これによりVSL電圧が寄生容量253aに保持される。ここでVSL電圧の平均化が行われるので、各列のVSL電圧が平均化される。この平均化されたVSL電圧が基準信号となる。

[0165] 時刻 t_3 の時点で、コンパレータ275aの内部オフセットと、VSL電圧及び参照波形の差分が、入力容量272aに充電され、コンパレータ275aの動作点が初期化される。

[0166] 時刻 t_4 で、短絡パルスがローになり、スイッチ273a、274aがオフになる。これにより、コンパレータ275aの動作点の初期化が終了する。また、スイッチ273a、274aがオフになることでスイッチ273a、274aでのkTCノイズとフィードスルーばらつきが発生する。

[0167] 時刻 $t_5 \sim t_6$ が1回目のAD変換期間（ADC期間1）である。この期間において、DA変換器232は参照波形を直線状に所定の傾きで変化させ

る。そしてコンパレータ 275 a は、その参照波形を用いて基準信号を A/D 変換する。D/A 変換器 232 は参照波形をシフトする機能を有しても良い。すなわち、D/A 変換器 232 はクランプレベルをシフトする機能を有していてもよい。D/A 変換器 232 は参照波形をシフトすることで、カウンタ 233 の出力にオフセットを付けることが出来る。この A/D 期間 1 では、コンパレータ 275 a の反転遅延、参照波形の遅延、カウンタのクロック遅延が発生している。なお図 11D において三角形が示しているのは、コンパレータ 275 a の反転タイミングである。

[0168] 時刻 t_6 の時点でクリップ選択パルス ϕ_{CLPSEL} がハイになりクリップ回路 215 が選択される。この時点で電流源 217 を切り離すためのスイッチ 252 a がオンであり、V_{SL} 電圧を平均化するスイッチ 251 a がオフなので、ソースフォロワ動作しており、クリップ回路 215 のソースフォロワごとのばらつき情報（トランジスタ CLPAMP の出力のばらつき）が出力線 V_{SL} に出力される。

[0169] 時刻 $t_7 \sim t_8$ が 2 回目の A/D 変換期間（A/D 期間 2）である。この期間においても、D/A 変換器 232 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 275 a は、その参照波形を用いて基準信号を A/D 変換する。ここで、変換後のデジタル値には、時刻 t_4 で生じたスイッチ 273 a、274 a での kTC ノイズとフィードスルーばらつきと、A/D 期間 1 で生じたコンパレータ 275 a の反転遅延、参照波形の遅延、カウンタのクロック遅延が、同じく含まれる。なお図 11D において三角形が示しているのは、コンパレータ 275 a の反転タイミングである。

[0170] そこで、A/D 期間 2 が終わると、A/D 期間 1 でのカウンタ 233 のカウント値と、A/D 期間 2 でのカウンタ 233 のカウント値との差分処理を行う。この差分処理によって、検出部 218 で生じるばらつきを除去することが出来る。従って、素子固有情報に、検出部 218 で生じるばらつきが含まれることを防ぐことができる。

[0171] また A/D 期間 1 において、カウンタ 233 の出力にオフセットを付けて

いるので、上記差分処理が行われても、固有情報生成部214によるばらつきが欠損することは無い。固有情報生成部214によるばらつきは、基準信号を中心に正規分布する。従って、オフセットが無いと固有情報生成部214によるばらつきに負値が発生し、0以下の値が全て0となってしまう。

[0172] 図11Dに示したタイミングチャートで動作させる場合で、トランジスタCLPAMPではなく、トランジスタCLPSELを飽和させればソースフォロワ回路となる。トランジスタCLPSELを選択するパルスのハイレベルの電位はVDD(2.7V)程度としてもよいが、中間電位(およそ1V~1.5V程度)としてもよい。トランジスタCLPSELのドレインソース間の電位差(VDS)をとり飽和動作させればソースフォロワとなる。例えば、トランジスタCLPSELのドレイン電圧を2.7Vとして、トランジスタCLPSELのドレイン側(トランジスタCLPAMPのソース側)は通常2.2V程度である。これに対して、トランジスタCLPSELのVDSを充分に取れば(少なくとも数百~700mV程度の差があれば)飽和動作させることが出来る。これによりトランジスタCLPSELのゲート電圧に応じた出力が出力線VSLに伝達される。トランジスタCLPSELもトランジスタCLPAMPと同様、飽和動作させると、しきい値とオーバドライブ電圧とが素子ごとにばらつくので、トランジスタCLPSELのしきい値とオーバドライブ電圧のばらつきを検出することができる。

[0173] 電流制御電圧生成部219は、電流制御電圧をADC期間1とADC期間2とで異なる電圧で駆動することにより、トランジスタCLPAMPのオーバドライブ電圧を変化させることができる。このときのオーバドライブ電圧の変化量がばらつくので、オーバドライブ電圧の変化量を素子固有情報として検出できる。

[0174] 図11Eは、固有情報を生成する際における、クリップ回路215、基準信号生成部216、電流源217及びコンパレータ231の動作をタイミングチャートで示す説明図である。以下では、出力線VSL(n-1)上に、または出力線VSL(n-1)に沿って設けられる各素子の動作について説

明する。図 1 1 D のタイミングチャートとは、電流源切り離しパルス、V S L 平均化パルスが常にローレベルである点で異なっている。

[0175] 図 1 1 E のタイミングチャートでは、画素は全行非選択とする。すなわち行選択信号 ϕ S E L はローで固定されている。他の画素駆動用のパルスの状態は任意である。時刻 t_1 で 1 水平読み出し期間がスタートする。この時点でクリップ選択パルス ϕ C L P S E L がハイになりクリップ回路 2 1 5 が選択される。また短絡パルスがハイになり、スイッチ 2 7 3 a、2 7 4 a が接続される。

[0176] 時刻 t_2 の時点で、コンパレータ 2 7 5 a の内部オフセットと、V S L 電圧及び参照波形の差分が、入力容量 2 7 2 a に充電され、コンパレータ 2 7 5 a の動作点が初期化される。

[0177] 時刻 t_3 で、短絡パルスがローになり、スイッチ 2 7 3 a、2 7 4 a がオフになる。これにより、コンパレータ 2 7 5 a の動作点の初期化が終了する。また、スイッチ 2 7 3 a、2 7 4 a がオフになることでスイッチ 2 7 3 a、2 7 4 a での k T C ノイズとフィードスルーばらつきが発生する。

[0178] 時刻 $t_4 \sim t_5$ が 1 回目の A D 変換期間 (A D C 期間 1) である。この期間において、D A 変換器 2 3 2 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 2 7 5 a は、その参照波形を用いて基準信号を A D 変換する。この A D C 期間 1 では、コンパレータ 2 7 5 a の反転遅延、参照波形の遅延、カウンタのクロック遅延が発生している。なお図 1 1 E において三角形が示しているのは、コンパレータ 2 7 5 a の反転タイミングである。

[0179] 続いて時刻 t_6 の時点で、電流制御電圧生成部 2 1 9 は、バイアス電流が大きくなるように電流制御電圧を制御する。

[0180] 時刻 $t_7 \sim t_8$ が 2 回目の A D 変換期間 (A D C 期間 2) である。この期間においても、D A 変換器 2 3 2 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 2 7 5 a は、その参照波形を用いて基準信号を A D 変換する。ここで、変換後のデジタル値には、時刻 t_4 で生じたスイッチ

273a、274aでのkTCノイズとフィードスルーばらつきと、ADC期間1で生じたコンパレータ275aの反転遅延、参照波形の遅延、カウンタのクロック遅延が、同じく含まれる。なお図11Eにおいて三角形が示しているのは、コンパレータ275aの反転タイミングである。

[0181] そこで、ADC期間2が終わると、ADC期間1でのカウンタ233のカウント値と、ADC期間2でのカウンタ233のカウント値との差分処理を行う。この差分処理によって、検出部218で生じるばらつきを除去することが出来る。ADC期間1とADC期間2では、バイアス電流値が異なるだけなので、しきい値情報はキャンセルされ、オーバドライブ電圧の成分の抽出が可能となる。ここで、トランジスタの利得係数 β は、 $(W/L) \times \mu \times C_{ox}$ である。Wはゲート幅、Lはゲート長、 μ は電子の移動度、 C_{ox} は単位面積当たりの酸化膜容量である。また相互インダクタンス g_m は、ほぼ $2^{1/2} \times \beta \times I_d$ である。従ってオーバドライブ電圧は $2 \times I_d / g_m = (2 \times I_d / \beta)^{1/2}$ である。 β は素子固有のばらつきを持つので、バイアス電流と素子ばらつきに応じた出力が得られる。 β の中には移動度 μ が含まれており、移動度 μ には温度特性が含まれる。従って、後述するように温度に応じてバイアス電流や参照波形の傾き及びシフト量を調整することで、温度による特性変化を緩和し、適切なレンジでAD変換を行うことが可能となる。固体撮像装置1の動作温度では格子散乱が支配的なため、移動度の温度特性は、絶対温度 $T^{-3/2}$ に依存する。

[0182] 図11Eに示したタイミングチャートで動作させる場合で、トランジスタCLPAMPではなく、トランジスタCLPSELを飽和させればソースフォロワ回路となる。トランジスタCLPSELを選択するパルスのハイレベルの電位はVDD（2.7V）程度としてもよいが、中間電位（およそ1V～1.5V程度）としてもよい。

[0183] トランジスタCLPAMPで、上述したようなRTNの検出も可能である。トランジスタCLPAMPでRTNを検出する際、クリップ電圧は中間電位（例えば1.5V～VDD程度）としておく。

[0184] 図 1 1 F は、固有情報を生成する際における、クリップ回路 2 1 5、基準信号生成部 2 1 6、電流源 2 1 7 及びコンパレータ 2 3 1 の動作をタイミングチャートで示す説明図である。以下では、出力線 $V_{SL}(n-1)$ 上に、または出力線 $V_{SL}(n-1)$ に沿って設けられる各素子の動作について説明する。

[0185] 図 1 1 F のタイミングチャートでは、画素は全行非選択とする。すなわち行選択信号 ϕ_{SEL} はローで固定されている。他の画素駆動用のパルスの状態は任意である。時刻 t_1 で 1 水平読み出し期間がスタートする。この時点でクリップ選択パルス ϕ_{CLPSEL} がハイになりクリップ回路 2 1 5 が選択される。また短絡パルスがハイになり、スイッチ 2 7 3 a、2 7 4 a が接続される。

[0186] 時刻 t_2 の時点で、コンパレータ 2 7 5 a の内部オフセットと、 V_{SL} 電圧及び参照波形の差分が、入力容量 2 7 2 a に充電され、コンパレータ 2 7 5 a の動作点が初期化される。

[0187] 時刻 t_3 で、短絡パルスがローになり、スイッチ 2 7 3 a、2 7 4 a がオフになる。これにより、コンパレータ 2 7 5 a の動作点の初期化が終了する。また、スイッチ 2 7 3 a、2 7 4 a がオフになることでスイッチ 2 7 3 a、2 7 4 a での kTC ノイズとフィードスルーばらつきが発生する。

[0188] 時刻 $t_4 \sim t_5$ が 1 回目の AD 変換期間 (ADC 期間 1) である。この期間において、 DA 変換器 2 3 2 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 2 7 5 a は、その参照波形を用いて基準信号を AD 変換する。この ADC 期間 1 では、コンパレータ 2 7 5 a の反転遅延、参照波形の遅延、カウンタのクロック遅延が発生している。なお図 1 1 F において三角形が示しているのは、コンパレータ 2 7 5 a の反転タイミングである。

[0189] 時刻 $t_6 \sim t_7$ が 2 回目の AD 変換期間 (ADC 期間 2) である。この期間においても、 DA 変換器 2 3 2 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 2 7 5 a は、その参照波形を用いて基準信号を A

D変換する。ここで、変換後のデジタル値には、時刻 t_4 で生じたスイッチ 273a、274a での kTC ノイズとフィードスルーばらつきと、ADC 期間 1 で生じたコンパレータ 275a の反転遅延、参照波形の遅延、カウンタのクロック遅延が、同じく含まれる。なお図 11F において三角形が示しているのは、コンパレータ 275a の反転タイミングである。

[0190] そこで、ADC 期間 2 が終わると、ADC 期間 1 でのカウンタ 233 のカウント値と、ADC 期間 2 でのカウンタ 233 のカウント値との差分処理を行う。この差分処理によって、検出部 218 で生じるばらつきを除去することが出来る。また、この差分処理によって RTN が発生したかどうかのデータを取得することができる。このデータ取得を複数回行うことで、トランジスタ CLPAMP ごとの RTN の発生頻度を評価することができる。したがって、増幅回路の持つ熱雑音や $1/f$ で発生する電圧振幅よりも大きな電圧振幅を持つ場合に、それを検出できた素子のアドレスを素子固有情報として持つことが可能である。この場合、RTN は、上述したようにエネルギー差に基づいて時定数が増える、すなわち検出確率が変化する、温度ごとのアドレスのテーブルを持つことが望ましい。

[0191] 図 11F に示したタイミングチャートで動作させる場合で、トランジスタ CLPAMP ではなく、トランジスタ CLPSEL を飽和させればソースフォロワ回路となる。トランジスタ CLPSEL を選択するパルスのハイレベルの電位は V_{DD} (2.7V) 程度としてもよいが、中間電位 (およそ 1V ~ 1.5V 程度) としてもよい。

[0192] 固体撮像装置 1 は、コンパレータ 275a のフィードスルーばらつきを素子固有情報とすることもできる。

[0193] 図 11G は、固有情報を生成する際における、クリップ回路 215、基準信号生成部 216、電流源 217 及びコンパレータ 231 の動作をタイミングチャートで示す説明図である。以下では、出力線 $V_{SL}(n-1)$ 上に、または出力線 $V_{SL}(n-1)$ に沿って設けられる各素子の動作について説明する。

- [0194] 図 1 1 G のタイミングチャートでは、画素は全行非選択とする。すなわち行選択信号 ϕ_{SEL} はローで固定されている。他の画素駆動用のパルスの状態は任意である。時刻 t_1 で 1 水平読み出し期間がスタートする。この時点でクリップ選択パルス ϕ_{CLPSEL} がハイになりクリップ回路 2 1 5 が選択される。また短絡パルスがハイになり、スイッチ 2 7 3 a、2 7 4 a が接続される。
- [0195] 時刻 t_2 の時点で、コンパレータ 2 7 5 a の内部オフセットと、 V_{SL} 電圧及び参照波形の差分が、入力容量 2 7 2 a に充電され、コンパレータ 2 7 5 a の動作点が初期化される。
- [0196] 時刻 $t_3 \sim t_4$ が 1 回目の A/D 変換期間（A/D 期間 1）である。この期間において、D/A 変換器 2 3 2 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 2 7 5 a は、その参照波形を用いて基準信号を A/D 変換する。この A/D 期間 1 では、コンパレータ 2 7 5 a の反転遅延、参照波形の遅延、カウンタのクロック遅延が発生している。なお図 1 1 G において三角形が示しているのは、コンパレータ 2 7 5 a の反転タイミングである。
- [0197] 時刻 t_5 で、短絡パルスがローになり、スイッチ 2 7 3 a、2 7 4 a がオフになる。これにより、コンパレータ 2 7 5 a の動作点の初期化が終了する。また、スイッチ 2 7 3 a、2 7 4 a がオフになることでスイッチ 2 7 3 a、2 7 4 a での kTC ノイズとフィードスルーばらつきが発生する。
- [0198] 時刻 $t_6 \sim t_7$ が 2 回目の A/D 変換期間（A/D 期間 2）である。この期間においても、D/A 変換器 2 3 2 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 2 7 5 a は、その参照波形を用いて基準信号を A/D 変換する。ここで、変換後のデジタル値には、時刻 t_4 で生じたスイッチ 2 7 3 a、2 7 4 a での kTC ノイズとフィードスルーばらつきと、A/D 期間 1 で生じたコンパレータ 2 7 5 a の反転遅延、参照波形の遅延、カウンタのクロック遅延が、同じく含まれる。なお図 1 1 G において三角形が示しているのは、コンパレータ 2 7 5 a の反転タイミングである。

- [0199] そこで、ADC期間2が終わると、ADC期間1でのカウンタ233のカウント値と、ADC期間2でのカウンタ233のカウント値との差分処理を行う。この差分処理によって、スイッチ273a、274aでのkTCノイズとフィードスルーばらつきが検出される。
- [0200] スイッチ273a、274aでのkTCノイズとフィードスルーばらつきの検出を複数回行って平均化することでkTCノイズが抑圧され、フィードスルーばらつき（FPN成分）を抽出することが出来る。
- [0201] 固体撮像装置1は、カラムADCのフィードスルーばらつきを素子固有情報とすることもできる。
- [0202] 図11Hは、固有情報を生成する際における、クリップ回路215、基準信号生成部216、電流源217及びコンパレータ231の動作をタイミングチャートで示す説明図である。以下では、出力線VSL（n-1）上に、または出力線VSL（n-1）に沿って設けられる各素子の動作について説明する。
- [0203] 時刻t1で1水平読み出し期間がスタートする。この時点で行選択信号 ϕ SELがハイになり、行選択が始まる。この時点ではリセットトランジスタRSTがオン状態であるので、フローティングディフュージョン部FDの電圧はVDDに固定されている。これによりフローティングディフュージョン部FDのばらつきは除去される。また固有情報を生成する際に、転送パルス ϕ TRGはローで固定される。転送パルス ϕ TRGがローで固定されることで転送トランジスタTRGがオフとなり、フォトダイオードPDのばらつきを除去することが出来る。また短絡パルスがハイになり、スイッチ273a、274aが接続される。
- [0204] 時刻t2の時点で、コンパレータ275aの内部オフセットと、VSL電圧及び参照波形の差分が、入力容量272aに充電され、コンパレータ275aの動作点が初期化される。
- [0205] 時刻t3で、短絡パルスがローになり、スイッチ273a、274aがオフになる。これにより、スイッチ273a、274aでのkTCノイズとフ

ィードスルーばらつきが発生する。

[0206] 時刻 $t_4 \sim t_5$ が 1 回目の A/D 変換期間 (ADC 期間 1) である。この期間において、D/A 変換器 232 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 275a は、その参照波形を用いて基準信号を A/D 変換する。この ADC 期間 1 では、コンパレータ 275a の反転遅延、参照波形の遅延、カウンタのクロック遅延が発生している。なお図 11H において三角形が示しているのは、コンパレータ 275a の反転タイミングである。

[0207] 時刻 t_6 でリセットトランジスタ RST がオン状態であるので、フローティングディフュージョン部 FD の電圧に、kTC ノイズ (テンポラル成分) とリセットフィードスルーノイズ (FPN 成分) が保持される。

[0208] 時刻 $t_7 \sim t_8$ が 2 回目の A/D 変換期間 (ADC 期間 2) である。この期間においても、D/A 変換器 232 は参照波形を直線状に所定の傾きで変化させる。そしてコンパレータ 275a は、その参照波形を用いて基準信号を A/D 変換する。ここで、変換後のデジタル値には、時刻 t_4 で生じたスイッチ 273a、274a での kTC ノイズとフィードスルーばらつきと、ADC 期間 1 で生じたコンパレータ 275a の反転遅延、参照波形の遅延、カウンタのクロック遅延が、同じく含まれる。なお図 11H において三角形が示しているのは、コンパレータ 275a の反転タイミングである。

[0209] そこで、ADC 期間 2 が終わると、ADC 期間 1 でのカウンタ 233 のカウント値と、ADC 期間 2 でのカウンタ 233 のカウント値との差分処理を行う。この差分処理によって、検出部 218 で生じるばらつきが除去され、フローティングディフュージョン部 FD に保持された kTC ノイズとリセットフィードスルーノイズが検出される。この kTC ノイズとリセットフィードスルーノイズの検出を複数回行って平均化することで kTC ノイズが抑圧され、リセットフィードスルーばらつき (FPN 成分) を抽出することが出来る。

[0210] フォトダイオード PD の欠陥も素子固有情報とすることができる。フォト

ダイオードPDの欠陥は、通常の駆動で読み出すことが出来る。通常の駆動でフォトダイオードPDの欠陥を読み出す際に、光信号及びフローティングディフュージョン部FDの欠陥情報も同時に読み出される。これら以外のFPN成分及びフローティングディフュージョン部FDをリセットする際のkTCノイズは、CDS処理により除去される。フローティングディフュージョン部FDの欠陥情報は、なるべく検出期間が短くなるように駆動されており、かつ欠陥補正されるので除外する。光信号があるとフォトダイオードPDの欠陥情報を抽出しにくいので、フォトダイオードPDの欠陥を素子固有情報とする場合は、遮光状態でフォトダイオードPDの信号が蓄積されていることが望ましい。フォトダイオードPDの欠陥を素子固有情報とする場合は、遮光されている画素（オプティカルブラック画素）のフォトダイオードPDを用いても良い。

[0211] フォトダイオードPDの欠陥による暗信号は、時間依存をもつため、できるだけ長くシャッタ時間を設定し、信号蓄積することが望ましい。また、フォトダイオードPDは、一般的に、HAD構造（Hole Accumulated Diode構造）をしており、Hole（正孔）で囲まれるように形成され、駆動される。駆動においては、転送トランジスタのチャネルが蓄積状態（ピニング状態）になるように負バイアスが印加される。このようにすることで、転送トランジスタの近傍の欠陥による暗信号が小さく抑えられる。

[0212] 信号が非常に小さい、あるいは欠陥数が非常に小さい場合は、信号蓄積時に、転送トランジスタのオフ時の電位を正の方向の中間電位に設定することで、ピニング状態から空乏状態に変えるとよい。転送トランジスタ近傍の欠陥による暗出力が発生する。このようにすることで、フォトダイオードPDおよび転送トランジスタ近傍の欠陥情報を検出することができ、たとえば、欠陥として扱われる所望のしきい値レベル以上の画素アドレスを、素子固有情報として扱うことができる。

[0213] これらの欠陥情報は温度特性（活性化エネルギーが0.55 eV～1.1

e V程度)を持つため、出力を安定させるためには、温度情報をもとに、蓄積時間、アナログゲインを適切に設定するとともに、欠陥ごとに温度補正テーブルをもち、補正することが望ましい。

[0214] 固有値計算部220は、検出部218から送られるデジタル信号に基づき、固体撮像装置1に固有の値(固有値)を計算する。固有値計算部220は、固有値として所定のビット長を有する値を生成する。固有値計算部220による固体撮像装置1の固有値の計算方法の一例については後に詳述する。固有値計算部220は、固体撮像装置1の固有値を計算すると、その固有値を暗号化部222に送る。固有値計算部220が生成した固有値は、暗号化部222における暗号化処理で用いられるシード、または鍵そのものとなり得る。

[0215] 固有値計算部220は、複数の素子固有情報のうち、どの素子固有情報を採用するかを選択しても良い。固有値計算部220は、素子固有情報を選択する際に、素子固有情報に基づいた演算によってどの素子固有情報を採用するかを選択してもよく、乱数によって素子固有情報を採用するかを選択してもよい。また素子固有情報を選択する際の選択条件は、不揮発性メモリに記憶されていても良い。不揮発性メモリへの選択条件の書き込みは一度だけ行われても良い。不揮発性メモリへの書き込みのタイミングは、例えば検査時、出荷時、最初の使用時など、があり得る。固有値計算部220は、比較的情報量の少ない素子固有情報を含めて、固体撮像装置1のチップ内で発生するあらゆる製造ばらつきに基づく素子固有情報を用いて、繰り返して固有値を算出することが出来る。すなわち、素子固有情報の情報量を増やすことが出来る。

[0216] また固有値計算部220は、固有情報生成部214が生成した素子固有情報のうち、複数の素子固有情報を組み合わせて固有値を計算しても良い。複数の素子固有情報を組み合わせて固有値を計算することで、どのように固有値を算出したかが解析されにくくなる。

[0217] また、固有値計算部220が生成した固有値は一時的にメモリに格納され

ていても良い。固有値計算部 220 が生成した固有値をメモリに格納することで、固有値の算出タイミングを解析されにくくなる。すなわち、固体撮像装置 1 は、暗号化のリクエストのタイミングで固有値を生成するのではなく、予め生成しておいた固有値を、暗号化のリクエストに応じて使用してもよい。固体撮像装置 1 は、例えば、通常の撮像時の駆動を行ってから所定時間経過した後に固有値を計算してもよい。また固体撮像装置 1 は、暗号化のリクエストのタイミングではなく、固有値を生成するリクエストを受けたタイミングで固有値を生成してもよい。

[0218] また固有値計算部 220 は、同一の駆動条件で得られた固有値を平均化しても良い。同一の駆動条件で得られた固有値を平均化することで、時間方向のノイズを抑圧することができる。

[0219] 暗号化部 222 は、固有値計算部 220 が生成した固有値を用いて、データの暗号化処理を実行する。暗号化部 222 は、例えば図 2 に示したロジック回路 23014 に設けられ得る。具体的には、暗号化部 222 は、固有値計算部 220 が生成した固有値をシードまたは鍵そのものとして用いてデータの暗号化処理を行う。暗号化の対象となるのは、固有値そのもの、画像情報、画像情報に基づく特徴量、などがありうる。固有値計算部 220 が生成した固有値を用いて暗号化処理を行うことで、固体撮像装置 1 は、データを極めてセキュアに暗号化することが出来る。

[0220] 通信制御部 224 は、データを固体撮像装置 1 の外部に送信する。通信制御部 224 は、撮像データを出力する場合と、暗号化部 222 が暗号化したデータを出力する場合とで異なる処理を行っても良い。

[0221] 図 9 に示した固体撮像装置 1 の構成のうち、少なくとも、固有情報を処理する経路は、固体撮像装置 1 の表面に現れないように形成される。例えば、固有情報を処理する経路は、最表層を含むより上層のメタルで覆われるように配置される。固有情報を処理する経路は所定のシールド層で覆われても良く、VDD または VSS の配線で覆われても良い。固有情報を処理する経路としては、例えば固有情報生成部 214 と、検出部 218 と、固有値計算部

２２０と、暗号化部２２２と、が含まれる。また固有情報を処理する経路には、固有情報をモニタするためのパッドが設けられないように、固体撮像装置１が形成される。このように固体撮像装置１が形成されることで、暗号化処理に用いられる固体撮像装置１の固有情報の外部への流出が妨げられるだけでなく、固有情報を解析しようとする固体撮像装置１の破壊が避けられず、結果として固有情報の解析が不可能となる。また、本実施形態に係る固体撮像装置１は、固有情報を内部で保持せず、固有情報を都度生成し、生成した固有情報に基づく固有値を用いた暗号化処理を行っている。従って、本実施形態に係る固体撮像装置１は、極めてセキュアな暗号化処理を実施することが可能となる。

[0222] 本実施形態に係る固体撮像装置１は、固有情報を内部で保持していないので、固有情報に基づき生成される固有値が生成の度に変化しては、暗号化されたデータの復号が不可能になってしまう。従って、固有値はいつ計算しても同じ値となることが求められる。従って、本実施形態に係る固体撮像装置１は、固有情報生成部２１４が設けられているチップの温度に応じて固有情報生成部２１４が出力する信号に基づいて固有値計算部２２０が計算した固有値を補正する機能を設けても良い。また本実施形態に係る固体撮像装置１は、固有情報生成部２１４が設けられているチップの温度を検出する機能を設けても良い。

[0223] 図１２は、本実施形態に係る固体撮像装置１の別の機能構成例を示す説明図である。図１２には、図９に示した固体撮像装置１の構成に加え、チップ温度検出部２２６と、信号補正部２２８と、が設けられている構成が示されている。

[0224] チップ温度検出部２２６は、固有情報生成部２１４が設けられているチップの温度を検出する。チップ温度検出部２２６は、検出したチップの温度の情報を信号補正部２２８に送る。信号補正部２２８は、チップ温度検出部２２６が検出した固有情報生成部２１４が設けられているチップの温度に基づいて、固有値計算部２２０が計算した固有値を補正する。信号補正部２２８

は、温度に応じた補正値が格納されたテーブルを保持し、チップ温度検出部 226 が検出した温度に基づいて補正値を決定しても良い。

[0225] <3. 2. 動作例>

続いて、本実施形態に係る固体撮像装置の動作例を説明する。図 13 は、本実施形態に係る固体撮像装置の動作例を示す流れ図である。図 13 に示したのは、固体撮像装置 1 が固有値を計算し、その固有値を用いた暗号化処理を行う際の動作例である。

[0226] 固体撮像装置 1 は、まず固有値の基となる、アナログの固有情報を生成する（ステップ S201）。アナログの固有情報は、駆動制御部 210 が固有情報生成部 214 を駆動させることによって生成される。

[0227] アナログの固有情報を生成すると、続いて固体撮像装置 1 は、アナログの固有情報をデジタル値に変換する（ステップ S202）。アナログの固有情報のデジタル値への変換は、検出部 218 が行う。検出部 218 によるアナログの固有情報のデジタル値への変換処理は上述した通りである。

[0228] アナログの固有情報をデジタル値に変換すると、続いて固体撮像装置 1 は、変換後のデジタル値を用いて、固体撮像装置 1 の固有値を計算する（ステップ S203）。固体撮像装置 1 の固有値の計算は、固有値計算部 220 が行う。

[0229] 固体撮像装置 1 の固有値の計算を行うと、続いて固体撮像装置 1 は、固有値を用いたデータの暗号化処理を行う（ステップ S204）。固有値を用いたデータの暗号化処理は、暗号化部 222 が行う。

[0230] 本実施形態に係る固体撮像装置 1 は、上述の一連の動作を実行することで、固有情報を外部に出力せずに、固有情報を用いた暗号化処理を内部で完結させることが可能となる。本実施形態に係る固体撮像装置 1 は、外部に流出されることのない固有情報を用いた暗号化処理を行うことで、重要な情報を極めて安全に暗号化して出力することが出来る。

[0231] <<4. 第 2 の実施形態>>

続いて、本開示の第 2 の実施形態として、上述した固体撮像装置 1 の物理

的特徴（即ち、ハードウェア的な特徴）を利用した、当該固体撮像装置 1 に固有の複製困難な固有値（即ち、PUF 値）の生成に係る技術の一例について説明する。

[0232] <4. 1. 基本思想>

まず、PUF に求められる特性について説明したうえで、本実施形態に係る PUF 値の生成に係る技術の基本的な思想について概要を説明する。

[0233] 前述したように、PUF は、複製困難な物理的特徴を利用してデバイスに固有の値を出力する関数である。このような PUF を利用して生成されるデバイスに固有の値（即ち、PUF 値）を、例えば、個々のデバイスを識別するための識別子や、暗号化処理等の鍵情報として利用することを想定した場合には、当該 PUF 値の特性として、再現性及び個体差が求められる。

[0234] ここで、再現性とは、温度や電圧等の各種状態の変化やデバイス自体の経年劣化等の条件が、PUF 値の生成及び再計算時に変化したとしても、所定の入力に対してその都度同じ出力を得られる特性を示している。即ち、理想的には、上記のような条件の変化が生じたとしても、所定の入力に対して同じ出力がその都度完全に再現できることが望ましい。一方で、PUF 値の生成及び再計算に際し、誤り訂正符号等の技術を応用することも可能である。この場合には、その都度得られる出力のばらつきが、誤り訂正符号等により訂正可能な範囲内であれば、当該出力の再現性は必ずしも完全ではなくてもよい。

[0235] また、個体差としては、デバイスごとに生成される PUF 値により、個々のデバイスを区別できる程度に、複数のデバイス間において当該 PUF 値に十分な差が生じることが望ましい。本実施形態においては、個体差として、例えば、128 bit のエントロピーを確保できることが望ましい。

[0236] 以上のような前提から、本実施形態においては、固体撮像装置 1 の各画素 2 を構成する各トランジスタのうち増幅トランジスタ T_{r13} を対象として、当該増幅トランジスタ T_{r13} の閾値電圧 V_{th} のばらつきを PUF 値の生成に利用する。より具体的には、トランジスタの閾値電圧は、ゲート酸化

膜の膜厚、トランジスタのサイズ、イオンインプランテーション (ion implantation) 等のように、製造過程においてデバイスごとのばらつきを与える要素が多く存在する。そのため、上述した個体差の要求特性を満たすことが可能である。また、増幅トランジスタ T_{r13} は、画素 2 を構成する各トランジスタの中でも比較的后段に位置するため、複合的な要因の影響をより受けにくい傾向にある。このような特性から、上述した再現性の要求特性についても満たすことが可能となる。また、閾値電圧 V_{th} のばらつきについては、例えば、所謂閾値電圧 V_{th} の補償を行う過程において、画素 2 からの画素信号（換言すると、画素値）の出力結果として取得することが可能である。

[0237] また、本実施形態においては、固体撮像装置 1 の各画素 2 のうち、より安定して動作する画素 2 の特性を利用して PUF 値が生成されるとよい。具体的な一例として、画素領域 3（換言すると、撮像面）のうち所謂 OPB (Optical Black) 領域の少なくとも一部の領域に含まれる画素 2 の特性を、PUF 値の生成に利用してもよい。

[0238] 例えば、図 14 は、本実施形態に係る PUF 値の生成に係る技術の一例について説明するための説明図であり、固体撮像装置 1 の画素領域 3 の構成の一例について示している。図 14 に示すように、本実施形態に係る固体撮像装置 1 の画素領域 3 は、例えば、有効画素領域 R501 と、OPB 領域 R503 とを含む。

[0239] 有効画素領域 R501 は、固体撮像装置 1 の画素領域 3 のうち、レンズ等の光学系を介して被写体像が結像する領域に相当する。即ち、固体撮像装置 1 の画素領域 3 のうち、有効画素領域 R501 に含まれる画素 2 から読み出された画素信号（換言すると、画素値）に基づく画像信号が、画像の撮像結果として出力されることとなる。

[0240] OPB 領域 R503 は、有効画素領域 R501 の近傍に設けられ、メタル等により遮光された領域である。OPB 領域 R503 に含まれる画素 2 は、例えば、黒レベルを補正するための基準となる画素信号のレベルの測定に利

用される。具体的には、OPB領域R503に含まれる画素2から出力される画素信号のレベルを測定することにより、光が入射していない状態における暗電流や読み出しノイズの影響を含んだ信号のレベル（オフセット量）を認識することが可能となる。そのため、有効画素領域R501中の画素2から読み出された画像信号に対して、OPB領域R503中の画素2から出力される画素信号のレベルの測定値（即ち、オフセット量）を減算することで、理想的には黒レベルを0に補正することが可能となる。

[0241] 以上のように、OPB領域R503に含まれる画素2は、メタル等により遮光されているという特性から、レンズ等の光学系を介して入射する光の影響を受けにくい。このような特性から、OPB領域R503に含まれる画素2からは、有効画素領域R501に含まれる画素2に比べて、受光結果として比較的安定した出力を得ることが可能である。即ち、OPB領域R503に含まれる画素2の特性を利用することは、有効画素領域R501に含まれる画素2の特性を利用する場合に比べて、PUF値の再現性の要件を満たすという観点からもより有効である。

[0242] また、OPB領域R503に含まれる画素2から出力される画素信号は、画像の撮像結果としては出力されない。そのため、撮像結果として得られる画像の解析結果から、OPB領域R503に含まれる画素2の特性を推測することは困難である。即ち、OPB領域R503に含まれる画素2の特性がPUF値の生成に利用されたとしても、撮像結果として得られる画像の解析結果から当該PUF値を推測することは困難となる。

[0243] また、OPB領域R503に含まれる画素2は、必ずしも常時動作させる必要はないため、有効画素領域R501に含まれる画素2に比べて劣化がしづらい。そのため、PUF値の生成に利用するデバイスの特性として、信頼性の観点からもより有効である。

[0244] また、OPB領域R503は、既存の固体撮像装置1に既に設けられている領域である。そのため、当該OPB領域R503に含まれる画素2の特性をPUF値の生成に利用することで、当該PUF値を生成するための専用の

領域や専用のデバイスを設ける必要がなくなる。

[0245] 例えば、図 1 4 に示す例では、O P B 領域 R 5 0 3 に含まれる画素 2 のうち、参照符号 R 5 0 5 で示された領域に含まれる画素 2 の特性が、P U F 値の生成に利用される。

[0246] 以上、P U F に求められる特性について説明したうえで、本実施形態に係る P U F 値の生成に係る技術の基本的な思想について概要を説明した。

[0247] < 4. 2. P U F 値の生成方法 >

続いて、本実施形態に係る固体撮像装置 1 における、P U F 値の生成方法の概要について説明する。

[0248] 本実施形態に係る固体撮像装置 1 では、所定の領域（例えば、O P B 領域）に含まれる画素が、それぞれが 1 以上の画素を含む複数のブロックに区分されている。このような構成の基で、本実施形態に係る固体撮像装置 1 では、当該複数のブロックのうち、所定の条件に応じて特定される 1 以上のブロックが、P U F 値の生成に利用される。例えば、図 1 5 は、本実施形態に係る P U F 値の生成に係る技術の一例について説明するための説明図であり、上記ブロックの一例について示している。具体的には、図 1 5 に示す例では、2 0 0 0 × 8 の画素を、それぞれが 2 × 4 の画素を含むブロックに区分しており、この場合には、ブロック数は 2 0 0 0 となる。

[0249] なお、所定の領域に含まれる画素を複数のブロックに区分する場合には、所謂 A M P 回路等のような所定の回路を共有する複数の画素が共通のブロックに含まれるように、各ブロックが規定されるとよい。このような構成とすることで、各ブロックに含まれる画素は、当該画素からの出力信号（即ち、画素値）のばらつきのうち、当該画素間で共有する回路に起因するばらつきが同じ傾向を示すようになる。

[0250] また、本実施形態に係る固体撮像装置 1 では、各ブロックに含まれる 1 以上の画素それぞれの画素値に基づき、当該ブロックに対応する画素値が算出される。具体的な一例として、各ブロックに含まれる 1 以上の画素それぞれの画素値の合計が、当該ブロックに対応する画素値として設定されてもよい

。例えば、図15に示す例において、各画素の画素値が10ビットで示される場合には、1つのブロックが 2×4 の画素を含むため、ブロックごとに算出される当該ブロックに対応する画素値は、13ビットの値として表現することが可能となる。なお、以降では、ブロックごとに算出される当該ブロックに対応する画素値を、単に「ブロックごとの画素値」とも称する。また、画素それぞれの画素値が「第1の画素値」に相当し、ブロックごとの画素値が「第2の画素値」に相当する。なお、各ブロックが1つの画素を含むように規定された場合については、ブロックごとの画素値は、画素ごとの画素値に相当することとなる。

[0251] 以上のような構成の基で、本実施形態に係る固体撮像装置1では、上述のように規定された複数のブロックのうち、ブロックごとの画素値が、当該複数のブロック間における当該画素値の平均を含む所定の範囲に含まれないブロックを、PUF値の生成に利用する。例えば、図16は、本実施形態に係るPUF値の生成に係る技術の一例について説明するための説明図であり、複数のブロック間におけるブロックごとの画素値の分布の一例を示している。また、図16において、参照符号D510は、複数のブロック間におけるブロックごとの画素値の平均値を示している。

[0252] 図16に示すように、ブロックごとの画素値の分布は、複数のブロック間における当該画素値の平均D510を基準とした所謂正規分布を示す傾向にある。このような構成の基で、本実施形態に係る固体撮像装置1では、平均D510より大きい画素値を示すブロックについては、PUF値を生成するための値として「1」を設定し、当該平均D510より小さい画素値を示すブロックについては「0」を設定する。

[0253] 一方で、ブロックごとの画素値は、ランダムノイズ等の影響により、その都度（例えば、フレームごとに）変化する可能性がある。そのため、例えば、画素値が平均値D510の近傍の値を示すブロックについては、フレームごとに、平均D510より大きい値を示す場合（即ち、PUF値を生成するための値として「1」が設定される場合）や、当該平均D510より小さい値

を示す場合（即ち、PUF値を生成するための値として「0」が設定される場合）がある。このような特性を鑑み、本実施形態に係る固体撮像装置1においては、ブロックごとの画素値が、平均値D510を含む所定の範囲R511に含まれるブロックについては、PUF値生成の利用対象からは除外する。換言すると、ブロックごとの画素値が範囲R511に含まれないブロック、即ち、当該画素値が範囲R513及びR515のいずれかに含まれるブロックが、PUF値生成の利用対象として特定される。即ち、PUF値を生成するための値として、画素値が範囲R513に含まれるブロックには「0」が設定され、画素値が範囲R515に含まれるブロックには「1」が設定されることとなる。

[0254] なお、図16に示す範囲R511については、例えば、複数のブロック間における、ブロックごとの画素値の標準偏差 σ に応じて設定されるとよい。この場合には、ブロックごとの画素値と、ブロック間における当該画素値の平均D510と、の間の差の絶対値（即ち、ブロックごとの画素値と平均D510との間の距離）が、所定の閾値以上となるブロックが、PUF値生成の利用対象として特定されることとなる。

[0255] ここで、ブロック内における各画素の画素値の標準偏差を σ' とした場合に、当該標準偏差 σ' は、ブロック間におけるブロックごとの画素値の標準偏差 σ の例えば約1/20程度となることがある。その際、ブロックごとの画素値と平均D510との間の距離の閾値を、例えば、 0.3σ 近傍に設定するとよい。この場合には、ブロックごとの画素値と平均D510との間の距離が当該閾値を超えるブロックにおいて、当該画素値に応じて設定される値が「0」と「1」との間で変化するためには、当該画素値のばらつきが $6\sigma'$ を超える必要があることとなる。

[0256] このような特性から、本実施形態に係る固体撮像装置1では、画素値が平均値D510の近傍の値を示すブロックについてはPUF値生成の利用対象から除外し、画素値と平均値D510との間の距離が閾値以上となるブロックをPUF値生成の利用対象とする。

[0257] なお、図 1 6 に示す範囲 R 5 1 1 がより狭く設定されるほど、P U F 値生成の利用対象の候補となり得るブロックの数がより多くなる一方で、生成される P U F 値の誤りが発生する確率がより高くなる傾向にある。これに対して、当該範囲 R 5 1 1 がより広く設定されるほど、P U F 値生成の利用対象の候補となり得るブロックの数がより少なくなる一方で、生成される P U F 値の誤りが発生する確率をより低く抑えることが可能となる。そのため、例えば、P U F 値生成の利用対象から除外する範囲 R 5 1 1 については、生成される P U F 値に許容される誤り率に応じて設定されてもよい。

[0258] なお、P U F 値生成の利用対象として特定されたブロックの情報自体は、所謂秘密情報のような保護対象となる情報（機密性を有する情報）ではないため、例えば、固体撮像装置 1 内の所定の記憶領域（例えば、不揮発性の記憶領域）に記憶させておけばよい。

[0259] 次いで、図 1 6 ～図 1 8 を参照して、ブロックごとの画素値に応じて、固体撮像装置 1 に固有の値（即ち、P U F 値）を算出する方法の一例について説明する。例えば、図 1 7 及び図 1 8 は、本実施形態に係る P U F 値の生成方法の一例について説明するための説明図である。

[0260] 図 1 7 において、参照符号 D 5 1 1 は、図 1 5 を参照して説明したように、所定の領域に含まれる画素が区分された複数のブロックを模式的に示している。また、参照符号 D 5 1 1 で示された各ブロックに提示された数値は、当該ブロックに対応する画素値が、画素値の平均を含む所定の範囲（即ち、図 1 6 に示す範囲 R 5 1 1 ）に含まれるか否かを示している。

[0261] 即ち、本実施形態に係る固体撮像装置 1 は、所定の開始位置から各ブロックについて、ブロックごとの画素値が、画素値の平均を含む所定の範囲 R 5 1 1 に含まれるか否かを逐次判定し、判定結果に応じて当該ブロックに対して「0」または「1」の値を関連付ける。例えば、図 1 7 の参照符号 D 5 1 1 に示す例では、画素値が範囲 R 5 1 1 に含まれるブロックに対して「0」が関連付けられており、画素値が範囲 R 5 1 1 に含まれない（即ち、範囲 R 5 1 3 または R 5 1 5 に含まれる）ブロックに対して「1」を関連付けられ

ている。以上のようにして、固体撮像装置 1 は、ブロックごとの画素値が範囲 R 5 1 1 に含まれないブロックの数（即ち、「1」が関連付けられたブロックの数）が所定のビット長以上特定されるまで、上記判定を逐次実行する。そして、固体撮像装置 1 は、「1」が関連付けられたブロックの位置を、所定の記憶領域に記憶させておく。なお、「1」が関連付けられたブロックが、PUF 値生成の利用対象となる。

[0262] 次いで、固体撮像装置 1 は、図 1 7 に示すように、ブロックごとの画素値が範囲 R 5 1 1 に含まれないブロックの当該画素値を、ブロック間における画素値の平均 D 5 1 0 と比較することで、当該ブロックに対応する PUF 値を生成するための値（以降では、「ビット値」とも称する）を特定する。具体的には、固体撮像装置 1 は、対象となるブロックのうち、ブロックごとの画素値が平均 D 5 1 0 より小さいブロックについてはビット値として「0」を設定し、当該画素値が平均 D 5 1 0 より大きいブロックについてはビット値として「1」を設定する。例えば、図 1 7 において、参照符号 D 5 1 3 は、PUF 値生成の利用対象となるブロックそれぞれについて設定されたビット値を模式的に示している。

[0263] 以上のようにして、固体撮像装置 1 は、所定のビット長分以上のビット値を確保し、当該ビット値を連結することで PUF 値を生成する。なお、固体撮像装置 1 は、PUF 値の生成に際し、確保した一連のビット値のうち一部のビット値を利用して、別途再計算された PUF 値の誤りを訂正するための誤り訂正符号（ECC : Error-Correcting Code）を算出し、所定の記憶領域に記憶させてもよい。この場合には、誤り訂正符号の算出に利用されるビット値が確保されるように、PUF 値生成の利用対象となるブロックが多めに特定されるとよい。

[0264] また、PUF 値を使用する場合には、固体撮像装置 1 は、所定の記憶領域に記憶された情報に基づき当該 PUF 値を再計算する。即ち、固体撮像装置 1 は、当該記憶領域に記憶された情報に基づき、PUF 値生成の利用対象となるブロックを特定し、当該ブロックに対応する画素値（即ち、ブロックご

との画素値)を読み出す。そして、固体撮像装置1は、特定したブロックに対応する画素値を、ブロック間における画素値の平均D510と比較することで、当該ブロックに対応するビット値を特定し、特定したビット値を連結することでPUF値を再度生成すればよい。また、このとき固体撮像装置1は、所定の記憶領域にPUF値の誤りを訂正するための誤り訂正符号が記憶されている場合には、当該誤り訂正符号に基づき再度生成したPUF値の誤り訂正を実行すればよい。

[0265] 以上のようにして生成(算出)されたPUF値は、例えば、固体撮像装置1を識別するための識別子や、固体撮像装置1内で生成された所定の情報を暗号化するための鍵情報として利用することが可能である。

[0266] なお、PUF値の生成に利用するブロックごとの画素値として、複数回の撮像間におけるブロックごとの画素値の平均が利用されてもよい。このような構成とすることで、ランダムノイズ等によるブロックごとの画素値のばらつきの影響を低減することが可能となる(換言すると、当該ブロックごとの画素値の誤り率を低減する可能となる)。

[0267] 以上、図15～図18を参照して、本実施形態に係る固体撮像装置1における、PUF値の生成方法の概要について説明した。

[0268] <4. 3. 機能構成>

続いて、本実施形態に係る固体撮像装置1の機能構成の一例について、特に、当該固体撮像装置1に固有のPUF値の生成及び再計算に係る部分に着目して説明する。例えば、図19は、本実施形態に係る固体撮像装置1の機能構成の一例を示したブロック図である。なお、図19では、本実施形態に係る固体撮像装置1の特徴をよりわかりやすくするために、当該固体撮像装置1に固有のPUF値の生成に係る構成が示されており、その他の構成については図示を省略している。

[0269] 図19に示すように、本実施形態に係る固体撮像装置1は、センサ部511と、情報処理部512と、記憶部513とを含む。

[0270] センサ部511は、図1を参照して説明した画素アレイ3に相当し、被写

体からの光を電気信号に光電変換する。

[0271] 情報処理部 512 は、固体撮像装置 1 に固有の PUF 値の生成に関する各種処理を実行する。図 19 に示すように、情報処理部 512 は、例えば、ブロック特定部 514 と、固有情報取得部 515 と、固有値演算部 516 とを含む。なお、情報処理部 512 の各構成の動作については、PUF 値を生成する場合と、PUF 値を再計算する場合と、に分けてそれぞれ説明する。まず、PUF 値を生成する場合に着目して、関連する構成の動作について説明する。

[0272] ブロック特定部 514 は、センサ部 511 を構成する複数の画素のうち、少なくとも一部の領域（例えば、OPB 領域）に含まれる画素が区分された複数のブロックの中から、所定の条件に応じて、PUF 値生成の利用対象となる 1 以上のブロックを特定する。具体的な一例として、ブロック特定部 514 は、ブロックごとの画素値が、複数のブロック間における当該画素値の平均を含む所定の範囲に含まれるか否かに応じて、PUF 値生成の利用対象となるブロックを特定してもよい。そして、ブロック特定部 514 は、特定したブロックに関する情報を、後述する記憶部 513 に記憶させる。なお、ブロック特定部 514 が、「特定部」の一例に相当する。

[0273] 固有情報取得部 515 は、上記所定の領域（例えば、OPB 領域）に含まれる画素が区分された複数のブロックのうち、PUF 値生成の利用対象となる所定数以上のブロックから、ブロックごとの画素値を固有情報として取得する。なお、このとき固有情報取得部 515 は、記憶部 513 に記憶された情報に基づき、PUF 値生成の利用対象となるブロックを特定してもよい。そして、固有情報取得部 515 は、PUF 値生成の利用対象となる所定数以上のブロックそれぞれから取得された固有情報（即ち、ブロックごとの画素値）を、固有値演算部 516 に出力する。

[0274] 固有値演算部 516 は、PUF 値生成の利用対象となる所定数以上のブロックそれぞれから取得された固有情報を固有情報取得部 515 から取得し、取得した当該固有情報に基づき PUF 値を生成する。具体的な一例として、

固有値演算部 516 は、ブロックごとに取得された固有情報が所定の閾値（例えば、ブロック間における画素値の平均）よりも大きいか否かに応じて、当該ブロックに対応するビット値を特定し、ブロックごとに特定されたビット値を連結することで PUF 値を生成してもよい。なお、固有値演算部 516 が、デバイスに固有の値を生成（算出）する「生成部」の一例に相当する。

[0275] また、固有値演算部 516 は、PUF 値を生成した際に、ブロックごとに特定されたビット値のうち一部のビット値を利用することで、別途再計算される PUF 値の誤りを訂正するための誤り訂正符号を算出し、当該誤り訂正符号を記憶部 513 に記憶させてもよい。

[0276] 以上のようにして、固有値演算部 516 は、PUF 値を生成し、生成した当該 PUF 値を所定の出力先に出力する。

[0277] 記憶部 513 は、固体撮像素子 1 内の各構成が各種処理を実行するための各種情報を一時的または恒久的に保持する。記憶部 513 は、例えば、電源を供給しなくても記憶内容を保持することが可能な不揮発性の記録媒体（例えば、メモリ等）により構成され得る。記憶部 513 には、例えば、PUF 値生成の利用対象となるブロックに関する情報が記憶されてもよい。また、記憶部 513 には、PUF 値の誤りを訂正するための誤り訂正符号が記憶されてもよい。

[0278] 続いて、PUF 値を再計算する場合に着目して、関連する構成の動作について説明する。

[0279] 固有情報取得部 515 は、PUF 値の生成時と同様に、PUF 値生成の利用対象となる所定数以上のブロックから、ブロックごとの画素値を固有情報として取得する。そして、固有情報取得部 515 は、PUF 値生成の利用対象となる所定数以上のブロックそれぞれから取得された固有情報を、固有値演算部 516 に出力する。

[0280] 固有値演算部 516 は、PUF 値の生成時と同様に、固有情報取得部 515 から取得したブロックごとの固有情報に基づき PUF 値を再計算する。ま

た、このとき固有値演算部 5 1 6 は、記憶部 5 1 3 に P U F 値の誤りを訂正するための誤り訂正符号が記憶されている場合には、当該誤り訂正符号に基づき再計算した P U F 値の誤り訂正を行ってもよい。そして、固有値演算部 5 1 6 は、再計算した P U F 値を所定の出力先に出力する。

[0281] 以上、図 1 9 を参照して、本実施形態に係る固体撮像装置 1 の機能構成の一例について、特に、当該固体撮像装置 1 に固有の P U F 値の生成及び再計算に係る部分に着目して説明した。

[0282] < 4 . 4 . 処理 >

続いて、本実施形態に係る固体撮像装置 1 の一連の処理の流れの一例として、当該固体撮像装置 1 に固有の P U F 値の生成及び再計算に係る処理についてそれぞれ説明する。

[0283] まず、図 2 0 を参照して、P U F 値の生成に係る処理の一例について説明する。図 2 0 は、本実施形態に係る固体撮像装置 1 の一連の処理の流れの一例について示したフローチャートであり、P U F 値の生成に係る処理の流れについて示している。

[0284] 図 2 0 に示すように、まず固体撮像装置 1 (ブロック特定部 5 1 4) は、センサ部 5 1 1 を構成する複数の画素のうち、所定の領域に含まれる画素が区分された複数のブロックの中から、P U F 値生成の利用対象とする所定数以上 (少なくとも 1 以上) のブロックを特定する (S 5 0 1)。そして、固体撮像装置 1 は、特定したブロックに関する情報 (例えば、当該ブロックの位置を示す情報) を、所定の記憶領域に記憶させる (S 5 0 3)。

[0285] 次いで、固体撮像装置 1 (固有情報取得部 5 1 5) は、所定の記憶領域に記憶された情報に基づき、P U F 値生成の利用対象として特定したブロックから、ブロックごとの画素値を固有情報として取得する。そして、固体撮像装置 1 (固有値演算部 5 1 6) は、利用対象となる所定数以上のブロックそれぞれから取得した固有情報に基づき P U F 値を生成する。具体的な一例として、固体撮像装置 1 は、ブロックごとに取得した固有情報が所定の閾値よりも大きいか否かに応じて、当該ブロックに対応するビット値を特定し、ブ

ロックごとに特定されたビット値を連結することでPUF値を生成してもよい（S507）。

[0286] また、固体撮像装置1（固有値演算部516）は、ブロックごとに特定されたビット値のうち一部のビット値を利用することで、別途再計算されるPUF値の誤りを訂正するための誤り訂正符号を算出してもよい。この場合には、固体撮像装置1は、算出した誤り訂正符号を所定の記憶領域に記憶できればよい（S507）。

[0287] 以上のようにして、PUF値が生成され、生成された当該PUF値が所定の出力先に出力される。

[0288] 以上、図20を参照して、PUF値の生成に係る処理の一例について説明した。

[0289] 次いで、図21を参照して、PUF値の再計算に係る処理の一例について説明する。図21は、本実施形態に係る固体撮像装置1の一連の処理の流れの一例について示したフローチャートであり、PUF値の再計算に係る処理の流れについて示している。

[0290] 図21に示すように、まず固体撮像装置1（固有情報取得部515）は、所定の記憶領域に記憶された情報に基づき、PUF値生成の利用対象となるブロックの位置を特定する（S511）。

[0291] 次いで、固体撮像装置1（固有情報取得部515）は、PUF値生成の利用対象として特定したブロックから、ブロックごとの画素値を固有情報として取得する。そして、固体撮像装置1（固有値演算部516）は、PUF値の生成時と同様に、利用対象となる所定数以上のブロックそれぞれから取得した固有情報に基づきPUF値を再計算する（S513）。

[0292] また、固体撮像装置1（固有情報取得部515）は、所定の記憶領域にPUF値の誤りを訂正するための誤り訂正符号が記憶されている場合には、当該誤り訂正符号に基づき再計算したPUF値の誤り訂正を行ってもよい（S515）。

[0293] 以上のようにして、PUF値が再計算され、再計算された当該PUF値が

所定の出力先に出力される。

[0294] 以上、図 21 を参照して、PUF 値の再計算に係る処理の一例について説明した。

[0295] <4. 5. 評価>

以上説明したように、本実施形態に係る固体撮像装置 1 は、複数の画素が配列された撮像面のうち少なくとも一部の領域（例えば、OPB 領域）に含まれる画素を区分することで設定された複数のブロックのうち、少なくとも 1 以上のブロックを PUF 値生成の対象として特定する。なお、各ブロックは、少なくとも 1 以上の画素を含む。そして、固体撮像装置 1 は、特定されたブロックに含まれる画素の画素値と、複数のブロック間における画素の画素値のばらつきと、に基づき、当該固体撮像装置 1 に固有の値（即ち、PUF 値）を生成する。

[0296] 以上のような構成により、固体撮像装置 1 に固有の値が、複製困難な当該固体撮像装置 1 の物理的特徴（即ち、ハードウェア的な特徴）を利用して生成されることとなる。そのため、当該固有の値を、例えば、個々のデバイスを識別するための識別子や、暗号化処理等の鍵情報として利用することが可能である。また、上述した構成に基づき固体撮像装置 1 に固有の値が生成されることで、当該固有の値を、上記識別子や上記鍵情報として利用する場合に、当該識別子や当該鍵情報に要求される再現性や個体差の条件を十分に満たすことが可能である。

[0297] なお、上述した例はあくまで一例であり、画素 2 ごとに検出可能な物理的特徴であり、かつ、当該 PUF 値に要求される再現性や個体差の条件を満たすことが可能であれば、当該物理的特徴は、必ずしも増幅トランジスタ T_{r13} の閾値電圧 V_{th} のばらつきのみには限定されない。例えば、画素 2 を構成する各トランジスタのうち、増幅トランジスタ T_{r13} 以外の他のトランジスタの物理的特徴を利用してもよいし、当該物理的特徴は、必ずしも閾値電圧 V_{th} のばらつきのみには限定されない。具体的な一例として、所謂 RTS (Random Telegraph Signal) 等のような、デバイスに起因して発生

するノイズの検出結果が、PUF値の生成に利用されてもよい。

[0298] <<5. 応用例>>

続いて、本開示に係る固体撮像装置の応用例について説明する。

[0299] <5. 1. 生体認証への応用例>

本開示に係る技術の応用例として、本開示の一実施形態に係る固体撮像装置1を、所謂生体情報を利用した生体認証に応用した場合の一例について説明する。お、本設営において「生体情報」とは、例えば、虹彩、指紋、静脈、顔、手形、声紋、脈波および網膜等の人体の特徴を表す情報のことをいうものとする。

[0300] (構成例1：固体撮像装置内で生体認証を行う構成の一例)

まず、図22を参照して、本応用例に係る固体撮像装置を適用した撮像装置の機能構成の一例について、特に、当該固体撮像装置内で生体認証を行う場合の一例に説明する。図22は、本開示に係る技術の一応用例について説明するための説明図であり、本応用例に係る撮像装置の概略的な機能構成の一例を示すブロック図である。

[0301] 図22に示すように、本応用例に係る撮像装置710aは、固体撮像素子711aと、メインプロセッサ731aとを含む。

[0302] 固体撮像素子711aは、前述した本開示の一実施形態に係る固体撮像装置1に相当する。図22に示すように、固体撮像素子711aは、センサ部712と、情報処理部713と、記憶部719と、情報出力部720とを含む。また、図22では図示を省略しているが、固体撮像素子711aは、外部との設定値の送受信を行うレジスタインタフェースを備えてもよい。ここで、「外部」とは、イメージセンサで生成された画像情報を保存する記録媒体、その画像情報を伝送するネットワーク、並びに、その画像情報を処理するメインプロセッサやデジタルカメラなどの撮像装置本体、パーソナルコンピュータ(PC)、携帯端末、ゲーム機器、FeLiCa(登録商標)などの非接触型ICカード、およびUSBメモリ等のことをいう。

[0303] センサ部712は、図1を参照して説明した画素アレイ3に相当し、被写

体からの光を電気信号に光電変換する。

[0304] 情報処理部 7 1 3 a は、取得した情報に必要なに応じて処理を行う。図 2 2 に示すように、情報処理部 7 1 3 a は、例えば、画像情報取得部 7 1 4 と、生体情報取得部 7 1 5 と、生体判別部 7 4 1 と、生体認証部 7 4 2 と、固有情報取得部 7 1 6 と、固有値演算部 7 1 7 と、暗号化処理部 7 1 8 とを含む。

[0305] 画像情報取得部 7 1 4 は、利用者が撮像した被写体の光に基づいて、センサ部 7 1 2 で光電変換された電気信号をアナログ信号からデジタル信号へ変換するアナログデジタル変換（A/D 変換）して、画像情報を取得する。

[0306] 生体情報取得部 7 1 5 は、利用者の生体認証を行うために撮像した被写体の光に基づいて、センサ部 7 1 2 で光電変換された電気信号を A/D 変換して、生体情報を取得する。

[0307] 固有情報取得部 7 1 6 は、固体撮像素子 7 1 1 を構成するデバイスに固有の情報（以下、「固有情報」とも称する）を取得する。例えば、固有情報取得部 7 1 6 は、第 2 の実施形態として前述したように、センサ部 7 1 2 を構成する複数の画素のうち、少なくとも一部の領域（例えば、OPB 領域）に含まれる 1 以上の画素の画素値を固有情報として取得してもよい。また、このとき、固有情報取得部 7 1 6 は、例えば、後述する記憶部 7 1 9 にあらかじめ保持された情報に基づき、固有情報の取得対象となる画素、または、1 以上の画素を含むブロックを特定してもよい。

[0308] 固有値演算部 7 1 7 は、固有情報取得部 7 1 6 により取得された固有情報を入力として、所定の関数（例えば、前述した PUF）に基づき、固体撮像素子 7 1 1 に固有の値を生成（または、算出）する。具体的な一例として、固有値演算部 7 1 7 は、第 2 の実施形態として前述したように、固有情報として取得された所定の画素の画素値を入力として、固体撮像素子 7 1 1 に固有の PUF 値を生成してもよい。

[0309] 生体判別部 7 5 1 は、生体情報取得部 7 1 5 により取得された生体情報が、利用者を認証できるものであるか否かを判別する。

- [0310] 生体認証部 7 5 2 は、利用者を認証できるものであると判別された生体情報と、所定の記憶領域（例えば、後述する記憶部 7 1 9）に記憶されている参照情報とを比較して、利用者が利用適格を有する者であるか否かを認証する。なお、当該参照情報は、例えば、固有値演算部 7 1 7 により生成された固体撮像素子 7 1 1 に固有の値（例えば、PUF 値）に基づき暗号化されていてもよい。この場合には、生体認証部 7 5 2 は、固有値演算部 7 1 7 から当該固体撮像素子 7 1 1 に固有の値を取得し、取得した当該値に基づき参照情報を復号してもよい。
- [0311] 暗号化処理部 7 1 8 は、利用適格を有する者であると認証された生体認証情報を暗号化して暗号情報を生成し、その暗号情報を情報出力部 7 2 0 に送信する。なお、当該暗号化のための鍵情報については、例えば、固有値演算部 7 1 7 により生成された固体撮像素子 7 1 1 に固有の値（例えば、PUF 値）に基づき暗号化されていてもよい。この場合には、暗号化処理部 7 1 8 は、固有値演算部 7 1 7 から当該固体撮像素子 7 1 1 に固有の値を取得し、取得した当該値に基づき当該鍵情報を復号してもよい。
- [0312] 情報出力部 7 2 0 は、情報処理部 7 1 3 a から出力される各種情報を、固体撮像素子 7 1 1 a の外部に出力するものであり、例えば、出力切替部 7 2 1 と、画像情報出力部 7 2 2 とを含む。
- [0313] 出力切替部 7 2 1 は、情報処理部 7 1 3 a から入力された情報の種類に応じて、どの情報を固体撮像素子 7 1 1 a の外部に出力するかの切り替えを行う。すなわち、出力先を切り替えるスイッチの役割を持っている。固体撮像素子 7 1 1 a が出力切替部 7 2 1 を備えることにより、利用者は、以下に示す画像情報を出力するのか、または暗号情報を出力するのか、を選択することができる。
- [0314] 例えば、出力切替部 7 2 1 は、暗号情報を出力すると選択した場合に、暗号化処理部 7 1 8 で生成された暗号情報（例えば、暗号化された生体認証情報）が、レジスタインタフェース（図示を省略する）等を介してメインプロセッサ 7 3 1 a に送信されるように制御する。

[0315] 画像情報出力部 7 2 2 は、出力切替部 7 2 1 で画像情報を出力すると選択された場合に、画像情報取得部 7 1 4 により取得された画像情報を受信し、当該画像情報を固体撮像素子 7 1 1 a の外部に出力する。

[0316] メインプロセッサ 7 3 1 a は、画像情報または暗号情報を固体撮像素子 7 1 1 a から受信し、受信した情報の種別に応じて各種処理を実行する。図 2 2 に示すように、メインプロセッサ 7 3 1 a は、主制御部 7 3 2 と、画像情報入力部 7 3 3 と、現像処理部 7 3 4 とを含む。

[0317] 主制御部 7 3 2 は、撮像装置 7 1 0 a の各構成の動作を制御する。例えば、主制御部 7 3 2 は、固体撮像素子 7 1 1 a に各機能を実行させるために、当該固体撮像素子 7 1 1 a に対して当該機能に応じた制御信号を送信する。また、主制御部 7 3 2 は、メインプロセッサ 7 3 1 a の各機能を実現するために、当該メインプロセッサ 7 3 1 a 内の各部に対して当該機能に応じた制御信号を送信する。

[0318] 画像情報入力部 7 3 3 は、主制御部 7 3 2 からの制御信号に応じて、固体撮像素子 7 1 1 a から出力される画像情報を取得する。

[0319] 現像処理部 7 3 4 は、主制御部 7 3 2 からの制御信号に応じて、画像情報入力部 7 3 3 が固体撮像素子 7 1 1 a から取得した画像情報に基づき、出力画像の現像処理を行う。

[0320] 以上、図 2 2 を参照して、本応用例に係る固体撮像装置を適用した撮像装置の機能構成の一例について、特に、当該固体撮像装置内で生体認証を行う場合の一例に説明した。

[0321] (構成例 2 : 生体情報を暗号化して出力する構成の一例)

次いで、図 2 3 を参照して、本応用例に係る固体撮像装置を適用した撮像装置の機能構成の一例について、特に、当該固体撮像装置が取得した生体情報に対して暗号化処理を施して外部に出力する場合の一例について説明する。図 2 3 は、本開示に係る技術の一応用例について説明するための説明図であり、本応用例に係る撮像装置の概略的な機能構成の他の一例を示すブロック図である。なお、本説明では、図 2 3 に示す撮像装置 7 1 0 b の機能構成

について、特に、図 2 2 を参照して説明した撮像装置 7 1 0 a と異なる部分に着目して説明し、当該撮像装置 7 1 0 a と実質的に同様の部分については、詳細な説明は省略する。

[0322] 図 2 3 に示すように、本応用例に係る撮像装置 7 1 0 b は、固体撮像素子 7 1 1 b と、メインプロセッサ 7 3 1 b とを含む。なお、固体撮像素子 7 1 1 b 及びメインプロセッサ 7 3 1 b は、図 2 2 に示す撮像装置 7 1 0 a における固体撮像素子 7 1 1 a 及びメインプロセッサ 7 3 1 a に相当する。なお、図 2 3 に示す例では、特徴をよりわかりやすくするために、主に、生体情報を対象とした処理に関する構成について示しており、上述した画像情報を対象とした処理に関する構成の図示については省略している。そのため、例えば、図 2 3 に示す例においても、図 2 2 に示す例と同様に、画像情報取得部 7 1 4、出力切替部 7 2 1、画像情報出力部 7 2 2、画像情報入力部 7 3 3 等の構成を含んでもよい。

[0323] 図 2 3 に示すように、固体撮像素子 7 1 1 b は、センサ部 7 1 2 と、情報処理部 7 1 3 b と、暗号情報出力部 7 2 3 と、記憶部 7 1 9 とを含む。また、情報処理部 7 1 3 b は、例えば、生体情報取得部 7 1 5 と、固有情報取得部 7 1 6 と、固有値演算部 7 1 7 と、暗号化処理部 7 1 8 とを含む。なお、センサ部 7 1 2、記憶部 7 1 9、生体情報取得部 7 1 5、固有情報取得部 7 1 6、及び固有値演算部 7 1 7 は、図 2 2 に示す撮像装置 7 1 0 a におけるセンサ部 7 1 2、記憶部 7 1 9、生体情報取得部 7 1 5、固有情報取得部 7 1 6、及び固有値演算部 7 1 7 と実質的に同様である。

[0324] 暗号化処理部 7 1 8 は、生体情報取得部 7 1 5 により取得された生体情報（例えば、虹彩、指紋、静脈、顔、手形、声紋、脈波および網膜等の画像情報）を暗号化して暗号情報を生成し、その暗号情報を暗号情報出力部 7 2 3 に送信する。なお、当該暗号化のための鍵情報については、例えば、固有値演算部 7 1 7 により生成された固体撮像素子 7 1 1 に固有の値（例えば、PUF 値）に基づき暗号化されていてもよい。この場合には、暗号化処理部 7 1 8 は、固有値演算部 7 1 7 から当該固体撮像素子 7 1 1 に固有の値を取得

し、取得した当該値に基づき当該鍵情報を復号してもよい。

[0325] 暗号情報出力部 7 2 3 は、暗号化処理部 7 1 8 により生体情報に対して暗号化処理が施されることで生成された暗号情報を受信し、当該暗号情報を固体撮像素子 7 1 1 b の外部に出力する。

[0326] メインプロセッサ 7 3 1 b は、主制御部 7 3 2 と、暗号情報入力部 7 3 6 と、現像処理部 7 3 4 と、生体認証部 7 3 5 とを含む。

[0327] 主制御部 7 3 2 は、撮像装置 7 1 0 b の各構成の動作を制御する。例えば、主制御部 7 3 2 は、固体撮像素子 7 1 1 b に各機能を実行させるために、当該固体撮像素子 7 1 1 b に対して当該機能に応じた制御信号を送信する。また、主制御部 7 3 2 は、メインプロセッサ 7 3 1 b の各機能を実現するために、当該メインプロセッサ 7 3 1 b 内の各部に対して当該機能に応じた制御信号を送信する。

[0328] 暗号情報入力部 7 3 6 は、主制御部 7 3 2 からの制御信号に応じて、固体撮像素子 7 1 1 b から出力される暗号情報を取得する。

[0329] 現像処理部 7 3 4 は、主制御部 7 3 2 からの制御信号に応じて、暗号情報入力部 7 3 6 が固体撮像素子 7 1 1 b から取得した暗号情報を復号し、復号結果として得られる生体情報（画像情報）に基づき、生体認証に利用される出力画像の現像処理を行う。なお、暗号情報の復号のための鍵情報については、当該暗号情報の生成に利用された鍵情報と同様のものが事前に取得され、所定の記憶領域に記憶されていればよい。そして、現像処理部 7 3 4 は、現像処理の結果として得られる出力画像を、生体認証部 7 3 5 に出力する。

[0330] 生体認証部 7 3 5 は、現像処理部 7 3 4 から出力される出力画像が、利用者を認証できるものであるか否かを判別する。生体認証部 7 3 5 は、利用者を認証できるものであると判別された出力画像（換言すると、生体情報）と、所定の記憶領域に記憶されている参照情報とを比較して、利用者が利用適格を有する者であるか否かを認証する。

[0331] 以上、図 2 3 を参照して、本応用例に係る固体撮像装置を適用した撮像装置の機能構成の一例について、特に、当該固体撮像装置が取得した生体情報

に対して暗号化処理を施して外部に出力する場合の一例について説明した。

[0332] (構成例3：生体情報を暗号化して出力する構成の他の一例)

次いで、図24を参照して、本応用例に係る固体撮像装置を適用した撮像装置の機能構成の一例について、特に、当該固体撮像装置が取得した生体情報に対して暗号化処理を施して外部に出力する場合の他の一例について説明する。図24は、本開示に係る技術の一応用例について説明するための説明図であり、本応用例に係る撮像装置の概略的な機能構成の他の一例を示すブロック図である。なお、本説明では、図24に示す撮像装置710cの機能構成について、特に、図23を参照して説明した撮像装置710bと異なる部分に着目して説明し、当該撮像装置710bと実質的に同様の部分については、詳細な説明は省略する。

[0333] 図24に示すように、本応用例に係る撮像装置710cは、固体撮像素子711cと、メインプロセッサ731cとを含む。なお、固体撮像素子711c及びメインプロセッサ731cは、図23に示す撮像装置710bにおける固体撮像素子711b及びメインプロセッサ731bに相当する。なお、図24に示す例では、特徴をよりわかりやすくするために、主に、生体情報を対象とした処理に関する構成について示しており、上述した画像情報を対象とした処理に関する構成の図示については省略している。そのため、例えば、図24に示す例においても、図22に示す例と同様に、画像情報取得部714、出力切替部721、画像情報出力部722、画像情報入力部733等の構成を含んでもよい。

[0334] 図24に示すように、固体撮像素子711cは、センサ部712と、情報処理部713cと、暗号情報出力部723と、記憶部719とを含む。また、情報処理部713cは、例えば、生体情報取得部715と、固有情報取得部716と、固有値演算部717と、暗号化処理部718とを含む。

[0335] なお、図24に示す例では、生体情報取得部715により取得された生体情報に暗号化処理を施すための鍵情報として、固有値演算部717により生成された固体撮像素子711cに固有の値（例えば、PUF値）が使用され

る点で、図 24 に示す例と異なる。即ち、図 24 に示す固体撮像素子 711c は、暗号化処理部 718 の動作が、図 23 に示す固体撮像素子 711b と異なり、その他の構成については、当該固体撮像素子 711b と実質的に同様である。

[0336] 即ち、暗号化処理部 718 は、生体情報取得部 715 により取得された生体情報を、固有値演算部 717 により生成された固体撮像素子 711c に固有の値を鍵情報として暗号化することで暗号情報を生成し、その暗号情報を暗号情報出力部 723 に送信する。

[0337] また、暗号情報出力部 723 は、暗号化処理部 718 により生体情報に対して暗号化処理が施されることで生成された暗号情報を受信し、当該暗号情報を固体撮像素子 711c の外部に出力する。

[0338] 暗号情報入力部 736 は、主制御部 732 からの制御信号に応じて、固体撮像素子 711c から出力される暗号情報を取得する。

[0339] 現像処理部 734 は、主制御部 732 からの制御信号に応じて、暗号情報入力部 736 が固体撮像素子 711c から取得した暗号情報を復号し、復号結果として得られる生体情報（画像情報）に基づき、生体認証に利用される出力画像の現像処理を行う。なお、暗号情報の復号のための鍵情報、即ち、固体撮像素子 711c に固有の値（例えば、PUF 値）については、事前に取得され、所定の記憶領域に記憶されていればよい。そして、現像処理部 734 は、現状処理の結果として得られる出力画像を、生体認証部 735 に出力する。

[0340] なお、以降の処理については、図 23 を参照して説明した撮像装置 710b と同様である。

[0341] 以上のように、図 24 に示す固体撮像素子 711c においては、生体情報の暗号化に利用する鍵情報自体を、当該固体撮像素子 711c の記憶領域に記憶させる必要がなくなる。そのため、図 24 に示す固体撮像素子 711c に依れば、図 23 を参照して説明した固体撮像素子 711b に比べて、生体情報の保護に関するセキュリティ性をさらに向上させることが可能となる。

[0342] 以上、図 2 4 を参照して、本応用例に係る固体撮像装置を適用した撮像装置の機能構成の一例について、特に、当該固体撮像装置が取得した生体情報に対して暗号化処理を施して外部に出力する場合の他の一例について説明した。

[0343] < 5. 2. 生体認証システムへの応用例 >

続いて、本開示に係る技術の応用例として、本開示の一実施形態に係る固体撮像装置 1 により取得された生体情報がネットワークを介してサーバに転送され、当該サーバにおいて生体認証が実行される、所謂生体認証システムへの応用例について説明する。

[0344] (システム構成)

まず、図 2 5 を参照して、本応用例に係る生体認証システムの概略的なシステム構成の一例について説明する。図 2 5 は、本開示に係る技術の一応用例について説明するための説明図であり、生体認証システムの概略的なシステム構成の一例を示すブロック図である。

[0345] 図 2 5 に示すように、本応用例に係る生体認証システム 8 0 0 は、撮像装置 8 1 0 と、サーバ 8 5 0 とを含む。また、生体認証システム 8 0 0 は、端末装置 8 9 0 を含んでもよい。撮像装置 8 1 0 と、サーバ 8 5 0 と、端末装置 8 9 0 とは、所定のネットワーク N 8 8 0 を介して互いに情報を送受信可能に構成されている。なお、撮像装置 8 1 0 と、サーバ 8 5 0 と、端末装置 8 9 0 とを接続するネットワーク N 8 8 0 の種別は特に限定されない。例えば、ネットワーク N 8 8 0 は、インターネット、専用線、L A N (Local Area Network)、または、W A N (Wide Area Network) 等により構成されていてもよい。また、ネットワーク N 8 8 0 は、無線のネットワークにより構成されていてもよく、有線のネットワークにより構成されていてもよい。また、ネットワーク N 8 8 0 は、複数のネットワークを含んでもよく、少なくとも一部が有線のネットワークとして構成されていてもよい。また、各装置間を接続するネットワークが個別に設定されていてもよい。具体的な一例として、撮像装置 8 1 0 とサーバ 8 5 0 とを接続するネットワークと、サー

バ８５０と端末装置８９０とを接続するネットワークとが、互いに異なるネットワークとして構成されていてもよい。

[0346] このような構成に基づき、本応用例に係る生体認証システム８００は、例えば、撮像装置８１０により被写体を撮像することで得られる生体情報が、当該撮像装置８１０からサーバ８５０に送信され、当該サーバ８５０により当該生体情報に基づく生体認証が実行される。そして、サーバ８５０は、例えば、当該生体認証の結果に応じて各種処理を実行し、当該処理の実行結果を、生体認証の結果に基づき特定した利用者の端末装置８９０（例えば、スマートフォン等）に送信する。このような構成により、利用者は、撮像装置８１０による撮像結果に基づく生体認証の結果に応じて実行された各種処理の結果を、自身が保持する端末装置８９０により確認することが可能となる。

[0347] 続いて、本応用例に係る生体認証システム８００に含まれる各装置のうち、特に、撮像装置８１０及びサーバ８５０それぞれの機能構成の一例について以下に説明する。

[0348] （撮像装置８１０の機能構成）

まず、図２６を参照して、本応用例に係る撮像装置８１０の機能構成の一例について説明する。図２６は、本開示に係る技術の一応用例について説明するための説明図であり、生体認証システムを構成する撮像装置８１０の概略的な機能構成の一例を示すブロック図である。

[0349] 図２６に示すように、本応用例に係る撮像装置８１０は、固体撮像素子８１１と、メインプロセッサ８３１と、通信部８４１とを含む。

[0350] 通信部８４１は、撮像装置８１０が、所定のネットワークを介して他の装置との間で各種情報の送受信を行うための構成である。通信部８４１は、例えば、無線のネットワークを介して外部装置との間で各種情報の送受信を行う場合には、通信アンテナ、ＲＦ（Radio Frequency）回路、ベースバンドプロセッサ等を含み得る。なお、以降の説明では、撮像装置８１０の各構成が、他の装置との間で情報の送受信を行う場合には、特に説明が無い場合に

は、当該通信部 8 4 1 を介して当該情報の送受信が行われるものとする。

[0351] 固体撮像素子 8 1 1 は、前述した本開示の一実施形態に係る固体撮像装置 1 に相当する。図 2 6 に示すように、固体撮像素子 8 1 1 は、センサ部 8 1 2 と、情報処理部 8 1 3 と、記憶部 8 1 9 と、情報出力部 8 2 0 とを含む。また、図 2 6 では図示を省略しているが、固体撮像素子 8 1 1 は、外部との設定値の送受信を行うレジスタインタフェースを備えてもよい。ここで、「外部」とは、イメージセンサで生成された画像情報を保存する記録媒体、その画像情報を伝送するネットワーク、並びに、その画像情報を処理するメインプロセッサやデジタルカメラなどの撮像装置本体、パーソナルコンピュータ（P C）、携帯端末、ゲーム機器、FeLiCa（登録商標）などの非接触型 IC カード、および U S B メモリ等のことをいう。

[0352] センサ部 8 1 2 は、図 1 を参照して説明した画素アレイ 3 に相当し、被写体からの光を電気信号に光電変換する。

[0353] 情報処理部 8 1 3 は、取得した情報に必要なに応じて処理を行う。図 2 6 に示すように、情報処理部 8 1 3 は、例えば、画像情報取得部 8 1 4 と、生体情報取得部 8 1 5 と、固有情報取得部 8 1 6 と、固有値演算部 8 1 7 と、暗号化処理部 8 1 8 とを含む。なお、画像情報取得部 8 1 4、生体情報取得部 8 1 5、固有情報取得部 8 1 6、及び固有値演算部 8 1 7 は、図 2 2 を参照して説明した画像情報取得部 7 1 4、生体情報取得部 7 1 5、固有情報取得部 7 1 6、及び固有値演算部 7 1 7 と同様のため、詳細な説明や省略する。

[0354] 暗号化処理部 8 1 8 は、生体情報取得部 8 1 5 により取得された利用者の生体情報に対して、所定の条件に基づく暗号化処理を施すことで暗号情報を生成し、当該暗号情報を情報出力部 8 2 0 に送信する。このとき、暗号化処理部 8 1 8 は、例えば、固有値演算部 8 1 7 により生成された、固体撮像素子 8 1 1 に固有の値（例えば、P U F 値）を暗号化の鍵として利用してもよい。また、暗号化処理部 8 1 8 は、暗号化の鍵として、既存の暗号化方式で利用される鍵情報（例えば、共通鍵等）を利用してもよい。なお、既存の暗号化方式で利用される鍵情報が利用される場合には、固体撮像素子 8 1 1 に

固有の値を生成するための構成（例えば、固有情報取得部 816 及び固有値演算部 817）については、必ずしも設けられていなくてもよい。

[0355] 記憶部 819 は、電源を供給しなくても記憶内容を保持することが可能な不揮発性の記録媒体（例えば、メモリ等）により構成され、固体撮像素子 811 内の各構成が各種処理を実行するための各種情報を一時的または恒久的に保持する。例えば、記憶部 819 には、固有情報取得部 816 が、固有情報の取得対象となる画素（または、1 以上の画素を含むブロック）を特定するための情報があらかじめ保持されていてもよい。

[0356] 情報出力部 820 は、情報処理部 813 から出力される各種情報を、固体撮像素子 811 の外部に出力するものであり、例えば、出力切替部 821 と、画像情報出力部 822 と、暗号情報出力部 823 とを含む。

[0357] 出力切替部 821 は、情報処理部 813 から入力された情報の種類に応じて、どの情報を固体撮像素子 811 の外部に出力するか切り替えを行う。すなわち、出力先を切り替えるスイッチの役割を持っている。固体撮像素子 811 が出力切替部 821 を備えることにより、画像情報取得部 814 により取得された画像情報と、生体情報取得部 815 により取得された生体情報が暗号化された暗号情報と、のいずれを出力するかを選択的に切り替えることが可能となる。

[0358] 画像情報出力部 822 は、出力切替部 821 で画像情報を出力すると選択された場合に、画像情報取得部 814 により取得された画像情報を受信し、当該画像情報を固体撮像素子 811 の外部に出力する。

[0359] また、暗号情報出力部 823 は、出力切替部 821 で暗号情報を出力すると選択された場合に、暗号化処理部 818 により生体情報に対して暗号化処理が施されることで生成された暗号情報を受信し、当該暗号情報を固体撮像素子 811 の外部に出力する。

[0360] メインプロセッサ 831 は、画像情報または暗号情報を固体撮像素子 811 から受信し、受信した情報の種別に応じて各種処理を実行する。図 26 に示すように、メインプロセッサ 831 は、主制御部 832 と、画像情報入力

部 8 3 3 と、現像処理部 8 3 4 と、暗号情報入力部 8 3 5 と、暗号情報転送部 8 3 6 とを含む。

[0361] 主制御部 8 3 2 は、撮像装置 8 1 0 の各構成の動作を制御する。例えば、主制御部 8 3 2 は、固体撮像素子 8 1 1 に各機能を実行させるために、当該固体撮像素子 8 1 1 に対して当該機能に応じた制御信号を送信する。また、主制御部 8 3 2 は、メインプロセッサ 8 3 1 の各機能を実現するために、当該メインプロセッサ 8 3 1 内の各部に対して当該機能に応じた制御信号を送信する。

[0362] 画像情報入力部 8 3 3 は、主制御部 8 3 2 からの制御信号に応じて、固体撮像素子 8 1 1 から出力される画像情報を取得する。

[0363] 現像処理部 8 3 4 は、主制御部 8 3 2 からの制御信号に応じて、画像情報入力部 8 3 3 が固体撮像素子 8 1 1 から取得した画像情報に基づき、出力画像の現像処理を行う。また、現像処理部 8 3 4 は、現像処理により取得された出力画像を、所定のネットワークを介して接続された他の装置（例えば、図 2 5 に示すサーバ 8 5 0 や端末装置 8 9 0）に送信してもよい。

[0364] 暗号情報入力部 8 3 5 は、主制御部 8 3 2 からの制御信号に応じて、固体撮像素子 8 1 1 から出力される暗号情報を取得する。

[0365] 暗号情報転送部 8 3 6 は、主制御部 8 3 2 からの制御信号に応じて、暗号情報入力部 8 3 5 が固体撮像素子 8 1 1 から取得した暗号情報を、所定のネットワークを介して接続された所定の装置（例えば、サーバ 8 5 0 等）に転送する。

[0366] なお、図 2 6 に示した構成はあくまで一例であり、上述した撮像装置 8 1 0 の各機能が実現可能であれば、当該撮像装置 8 1 0 の構成は必ずしも図 2 6 に示す例には限定されない。

[0367] 例えば、図 2 6 に示す例では、画像情報出力部 8 2 2 と暗号情報出力部 8 2 3 とが個別に設けられているが、画像情報出力部 8 2 2 と暗号情報出力部 8 2 3 とが一体的に構成されていてもよい。即ち、固体撮像素子 8 1 1 から出力される情報がどの種類の情報であるかをメインプロセッサ 8 3 1 が判別

し、出力される当該情報の種類に応じて処理を選択的に切り替えることが可能であれば、画像情報と暗号情報とのそれぞれを出力する出力部が共通化されていてもよい。また、この場合には、画像情報入力部 833 と暗号情報入力部 835 とが一体的に構成されていてもよい。

[0368] また、図 26 に示す撮像装置 810 の各構成のうち、一部の構成が当該撮像装置 810 の外部に外付けされていてもよい。

[0369] 以上、図 26 を参照して、本応用例に係る撮像装置 810 の機能構成の一例について説明した。

[0370] (サーバ 850 の機能構成)

続いて、図 27 を参照して、本応用例に係るサーバ 850 の機能構成の一例について説明する。図 27 は、本開示に係る技術の一応用例について説明するための説明図であり、生体認証システムを構成するサーバ 850 の概略的な機能構成の一例を示すブロック図である。

[0371] 図 27 に示すように、本応用例に係るサーバ 850 は、通信部 851 と、情報処理部 852 と、記憶部 857 とを含む。

[0372] 通信部 851 は、サーバ 850 が、所定のネットワークを介して他の装置との間で各種情報の送受信を行うための構成である。通信部 851 は、例えば、無線のネットワークを介して外部装置との間で各種情報の送受信を行う場合には、通信アンテナ、RF 回路、ベースバンドプロセッサ等を含み得る。なお、以降の説明では、サーバ 850 の各構成が、他の装置との間で情報の送受信を行う場合には、特に説明が無い場合には、当該通信部 851 を介して当該情報の送受信が行われるものとする。

[0373] 情報処理部 852 は、他の装置から送信される暗号情報を復号し、復号結果として得られる生体情報に基づき生体認証を実行する。また、情報処理部 852 は、当該生体認証の結果に応じて、各種処理を実行時してもよい。図 27 に示すように、情報処理部 852 は、例えば、復号処理部 853 と、生体判別部 854 と、生体認証部 855 と、処理実行部 856 とを含む。

[0374] 復号処理部 853 は、他の装置（例えば、撮像装置 810）から送信され

る暗号情報に対して、当該暗号情報の送信元に対応する鍵情報に基づき復号処理を施すことで、暗号化された元となる情報（例えば、上述した生体情報）を復号する。

[0375] なお、暗号情報の復号に使用される当該鍵情報としては、例えば、前述したPUF値のように、送信元となる装置のデバイス（例えば、固体撮像素子811）ごとに固有の値が利用されてもよい。なお、デバイスごとに固有の値については、当該デバイスの製造時等にあらかじめ生成されたものが、復号処理部853が読み出し可能な領域（例えば、後述する記憶部857）に記憶されていればよい。

[0376] また、他の一例として、暗号情報の復号に使用される当該鍵情報として、既存の暗号化方式で利用される鍵情報（例えば、共通鍵等）が利用されてもよい。

[0377] 生体判別部854は、取得した生体情報が利用者を認証できるものであるか否かを判別する。

[0378] 生体認証部855は、利用者を認証できるものであると判別された生体情報と、所定の記憶領域（例えば、後述する記憶部857）に記憶されている参照情報とを比較して、利用者が利用適格を有する者であるか否かを認証する。

[0379] 処理実行部856は、サーバ850が提供する各種機能（例えば、アプリケーション）を実行する。例えば、処理実行部856は、生体認証部855による生体認証の結果に応じて、所定のアプリケーションを所定の記憶部（例えば、後述する記憶部857）から抽出し、抽出したアプリケーションを実行してもよい。また、処理実行部856は、当該生体認証の結果に応じて利用者を特定し、アプリケーションの実行結果に応じた情報を、特定した利用者に対応する端末装置890に送信してもよい。

[0380] 記憶部857は、サーバ850内の各構成が各種処理を実行するための各種情報を一時的または恒久的に保持する。記憶部857は、例えば、電源を供給しなくても記憶内容を保持することが可能な不揮発性の記録媒体（例え

ば、メモリ等）により構成され得る。また、記憶部 857 は、少なくとも一部が揮発性の記録媒体により構成されていてもよい。

[0381] 具体的な一例として、記憶部 857 には、撮像装置 810 から送信される暗号情報を復号するための鍵となる情報が保持されていてもよい。当該情報としては、例えば、撮像装置 810（より具体的には、固体撮像素子 811）ごとにあらかじめ生成された固有値（例えば、PUF 値）を示す情報が挙げられる。

[0382] また、他の一例として、記憶部 857 には、生体認証時における生体情報の比較対象となる参照情報が保持されていてもよい。また、記憶部 857 には、各種アプリケーションを実行するためのデータ（例えば、ライブラリ）や各種設定等を管理するための管理データ等が保持されていてもよい。

[0383] なお、図 27 に示した構成はあくまで一例であり、上述したサーバ 850 の各機能が実現可能であれば、当該サーバ 850 の構成は必ずしも図 27 に示す例には限定されない。具体的な一例として、図 27 に示すサーバ 850 の各構成のうち、一部の構成が当該サーバ 850 の外部に外付けされていてもよい。また、他の一例として、上述したサーバ 850 の各機能が、複数の装置による分散処理により実現されてもよい。

[0384] 以上、図 27 を参照して、本応用例に係るサーバ 850 の機能構成の一例について説明した。

[0385] （評価）

以上のように、本応用例に係る生体認証システム 800 においては、撮像装置 810 の固体撮像素子 811 により取得された生体情報は、暗号化処理が施された暗号情報として当該固体撮像素子 811 の外部に出力される。そのため、固体撮像素子 811 の外部の構成については、撮像装置 810 内のデバイスであったとしても、復号のための鍵情報を保持していない場合には、当該固体撮像素子 811 から出力される暗号情報を復号することが困難となる。即ち、上述した生体認証システム 800 においては、固体撮像素子 811 により取得された生体情報は、当該固体撮像素子 811 から出力された

サーバ８５０で受信されるまでの経路において暗号化情報として伝搬されることとなる。

[0386] また、生体情報の暗号化には、PUF値のように、複製困難な物理的特徴を利用して生成（または、算出）された、個々の固体撮像素子８１１に固有の値を鍵情報として利用することが可能である。

[0387] 以上のような構成により、本応用例に係る生体認証システム８００に依れば、撮像装置８１０による撮像結果として取得される利用者の生体情報の保護に関するセキュリティ性をより向上させることが可能となる。

[0388] <５．３．移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0389] 図２８は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0390] 車両制御システム１２０００は、通信ネットワーク１２００１を介して接続された複数の電子制御ユニットを備える。図２８に示した例では、車両制御システム１２０００は、駆動系制御ユニット１２０１０、ボディ系制御ユニット１２０２０、車外情報検出ユニット１２０３０、車内情報検出ユニット１２０４０、及び統合制御ユニット１２０５０を備える。また、統合制御ユニット１２０５０の機能構成として、マイクロコンピュータ１２０５１、音声画像出力部１２０５２、及び車載ネットワークＩ／Ｆ（interface）１２０５３が図示されている。

[0391] 駆動系制御ユニット１２０１０は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット１２０１０は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角

を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0392] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0393] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0394] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0395] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合

い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0396] マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0397] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0398] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0399] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図28の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいて

もよい。

[0400] 図29は、撮像部12031の設置位置の例を示す図である。

[0401] 図29では、車両12100は、撮像部12031として、撮像部12101, 12102, 12103, 12104, 12105を有する。

[0402] 撮像部12101, 12102, 12103, 12104, 12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102, 12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。撮像部12101及び12105で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0403] なお、図29には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112, 12113は、それぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0404] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0405] 例えば、マイクロコンピュータ12051は、撮像部12101ないし1

2104 から得られた距離情報を基に、撮像範囲 12111 ないし 12114 内における各立体物までの距離と、この距離の時間的变化（車両 12100 に対する相対速度）を求めることにより、特に車両 12100 の進行路上にある最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0406] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 12051 は、車両 12100 の周辺の障害物を、車両 12100 のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 12051 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 12061 や表示部 12062 を介してドライバに警報を出力することや、駆動系制御ユニット 12010 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0407] 撮像部 12101 ないし 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 ないし 12104 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われ

る。マイクロコンピュータ 12051 が、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

[0408] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部 12031 に適用され得る。具体的には、図 1 に示す固体撮像装置 1 は、撮像部 12031 に適用され得る。撮像部 12031 に対して本開示に係る技術を適用することにより、例えば、撮像部 12031 により取得された各種情報（例えば、撮像結果として得られる画像情報等）を、当該撮像部 12031 の内部で、デバイス（固体撮像装置）に固有の情報に基づき暗号化を施すことが可能となる。これにより、例えば、撮像部 12031 により取得された情報の保護に関するセキュリティ性をより向上させることが可能となる。

[0409] <<6. むすび>>

以上、添付図面を参照しながら本開示の好適な実施形態について詳細に説明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本開示の技術的範囲に属するものと了解される。

[0410] また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記の効果とともに、または上記の効果に代えて、本明細書の記載から当業者には明らかな他の効果を奏しうる。

[0411] なお、以下のような構成も本開示の技術的範囲に属する。

(1)

複数の画素が配列された画素領域のうち少なくとも一部の領域に含まれる前記画素を区分することで設定された、それぞれが少なくとも 1 以上の前記画素を含む複数のブロックのうち、少なくとも 1 以上の前記ブロックを特定する特定部と、

特定された前記ブロックに含まれる前記画素の画素値と、複数の前記ブロック間における前記画素の前記画素値のばらつきと、に基づき、固有値を生成する生成部と、

を備える、情報処理装置。

(2)

前記特定部は、前記ブロックに含まれる 1 以上の前記画素それぞれの前記画素値である第 1 の画素値に基づき算出される、当該ブロックに対応する第 2 の画素値が、複数の前記ブロック間における前記第 2 の画素値の平均を含む所定の範囲に含まれない前記ブロックを特定する、前記 (1) に記載の情報処理装置。

(3)

前記生成部は、特定された前記ブロックに対応する前記第 2 の画素値に基づき、前記固有値を生成する、前記 (2) に記載の情報処理装置。

(4)

前記生成部は、特定された前記ブロックに対応する前記第 2 の画素値と、前記平均と、の比較結果に応じて、前記固有値を生成するための少なくとも一部の値を決定する、前記 (3) に記載の情報処理装置。

(5)

前記所定の範囲は、複数の前記ブロック間における前記第 2 の画素値のばらつきに応じて設定される、前記 (2) ~ (4) のいずれか一項に記載の情報処理装置。

(6)

前記所定の範囲は、生成される前記固有値の誤り訂正の設定に応じて規定される、前記 (2) ~ (5) のいずれか一項に記載の情報処理装置。

(7)

前記一部の領域は、OPB (Optical Black) 領域の少なくとも一部の領域である、前記(1)～(6)のいずれか一項に記載の情報処理装置。

(8)

前記ブロックは、前記領域に含まれる前記画素を、所定の回路を共有する1以上の前記画素ごとに区分することで設定される、前記(1)～(7)のいずれか一項に記載の情報処理装置。

(9)

前記固有値は、特定された前記ブロックに含まれる前記画素の、所定のトランジスタの閾値電圧の特性に応じた前記画素値に基づき生成される、前記(1)～(8)のいずれか一項に記載の情報処理装置。

(10)

前記画素は、光電変換素子の電荷をフローティングディフュージョンに転送する転送トランジスタと、前記フローティングディフュージョンの電位を受けて信号線に出力する増幅トランジスタと、前記フローティングディフュージョンの電位を制御するリセットトランジスタと、の少なくとも3つのトランジスタを有し、

前記固有値は、前記増幅トランジスタの前記閾値電圧の特性に応じた前記画素値に基づき生成される、

前記(9)に記載の情報処理装置。

(11)

前記生成部は、前記画素の前記画素値として、複数回の撮像間における当該画素の画素値の平均値を使用し、前記固有値を生成する、前記(1)～(10)のいずれか一項に記載の情報処理装置。

(12)

生成された前記固有値を鍵情報として、所望の情報に対して暗号化処理を施す暗号化処理部を含む、前記(1)～(11)のいずれか一項に記載の情報処理装置。

(13)

前記固有値は、識別子として外部に出力される、前記(1)～(12)のいずれか一項に記載の情報処理装置。

(14)

コンピュータが、

複数の画素が配列された画素領域のうち少なくとも一部の領域に含まれる前記画素を区分することで設定された、それぞれが少なくとも1以上の前記画素を含む複数のブロックのうち、少なくとも1以上の前記ブロックを特定することと、

特定された前記ブロックに含まれる前記画素の画素値と、複数の前記ブロック間における前記画素の前記画素値のばらつきと、に基づき、固有値を生成することと、

を含む、情報処理方法。

(15)

コンピュータに、

複数の画素が配列された画素領域のうち少なくとも一部の領域に含まれる前記画素を区分することで設定された、それぞれが少なくとも1以上の前記画素を含む複数のブロックのうち、少なくとも1以上の前記ブロックを特定することと、

特定された前記ブロックに含まれる前記画素の画素値と、複数の前記ブロック間における前記画素の前記画素値のばらつきと、に基づき、固有値を生成することと、

を実行させるプログラムが記録された記録媒体。

符号の説明

- | | | |
|--------|---|--------|
| [0412] | 1 | 固体撮像装置 |
| | 2 | 画素 |
| | 3 | 画素アレイ |
| | 4 | 垂直駆動回路 |

- 5 カラム信号処理回路
- 6 水平駆動回路
- 7 出力回路
- 8 制御回路
- 9 垂直信号線
- 10 水平信号線
- 11 半導体基板
- 12 入出力端子

請求の範囲

- [請求項1] 複数の画素が配列された画素領域のうち少なくとも一部の領域に含まれる前記画素を区分することで設定された、それぞれが少なくとも1以上の前記画素を含む複数のブロックのうち、少なくとも1以上の前記ブロックを特定する特定部と、
- 特定された前記ブロックに含まれる前記画素の画素値と、複数の前記ブロック間における前記画素の前記画素値のばらつきと、に基づき、固有値を生成する生成部と、
- を備える、情報処理装置。
- [請求項2] 前記特定部は、前記ブロックに含まれる1以上の前記画素それぞれの前記画素値である第1の画素値に基づき算出される、当該ブロックに対応する第2の画素値が、複数の前記ブロック間における前記第2の画素値の平均を含む所定の範囲に含まれない前記ブロックを特定する、請求項1に記載の情報処理装置。
- [請求項3] 前記生成部は、特定された前記ブロックに対応する前記第2の画素値に基づき、前記固有値を生成する、請求項2に記載の情報処理装置。
- [請求項4] 前記生成部は、特定された前記ブロックに対応する前記第2の画素値と、前記平均と、の比較結果に応じて、前記固有値を生成するための少なくとも一部の値を決定する、請求項3に記載の情報処理装置。
- [請求項5] 前記所定の範囲は、複数の前記ブロック間における前記第2の画素値のばらつきに応じて設定される、請求項2に記載の情報処理装置。
- [請求項6] 前記所定の範囲は、生成される前記固有値の誤り訂正の設定に応じて規定される、請求項2に記載の情報処理装置。
- [請求項7] 前記一部の領域は、O P B (Optical Black) 領域の少なくとも一部の領域である、請求項1に記載の情報処理装置。
- [請求項8] 前記ブロックは、前記領域に含まれる前記画素を、所定の回路を共有する1以上の前記画素ごとに区分することで設定される、請求項1

に記載の情報処理装置。

[請求項9] 前記固有値は、特定された前記ブロックに含まれる前記画素の、所定のトランジスタの閾値電圧の特性に応じた前記画素値に基づき生成される、請求項1に記載の情報処理装置。

[請求項10] 前記画素は、光電変換素子の電荷をフローティングディフュージョンに転送する転送トランジスタと、前記フローティングディフュージョンの電位を受けて信号線に出力する増幅トランジスタと、前記フローティングディフュージョンの電位を制御するリセットトランジスタと、の少なくとも3つのトランジスタを有し、

前記固有値は、前記増幅トランジスタの前記閾値電圧の特性に応じた前記画素値に基づき生成される、

請求項9に記載の情報処理装置。

[請求項11] 前記生成部は、前記画素の前記画素値として、複数回の撮像間における当該画素の画素値の平均値を使用し、前記固有値を生成する、請求項1に記載の情報処理装置。

[請求項12] 生成された前記固有値を鍵情報として、所望の情報に対して暗号化処理を施す暗号化処理部を含む、請求項1に記載の情報処理装置。

[請求項13] 前記固有値は、識別子として外部に出力される、請求項1に記載の情報処理装置。

[請求項14] コンピュータが、
複数の画素が配列された画素領域のうち少なくとも一部の領域に含まれる前記画素を区分することで設定された、それぞれが少なくとも1以上の前記画素を含む複数のブロックのうち、少なくとも1以上の前記ブロックを特定することと、

特定された前記ブロックに含まれる前記画素の画素値と、複数の前記ブロック間における前記画素の前記画素値のばらつきと、に基づき、固有値を生成することと、

を含む、情報処理方法。

[請求項15]

コンピュータに、

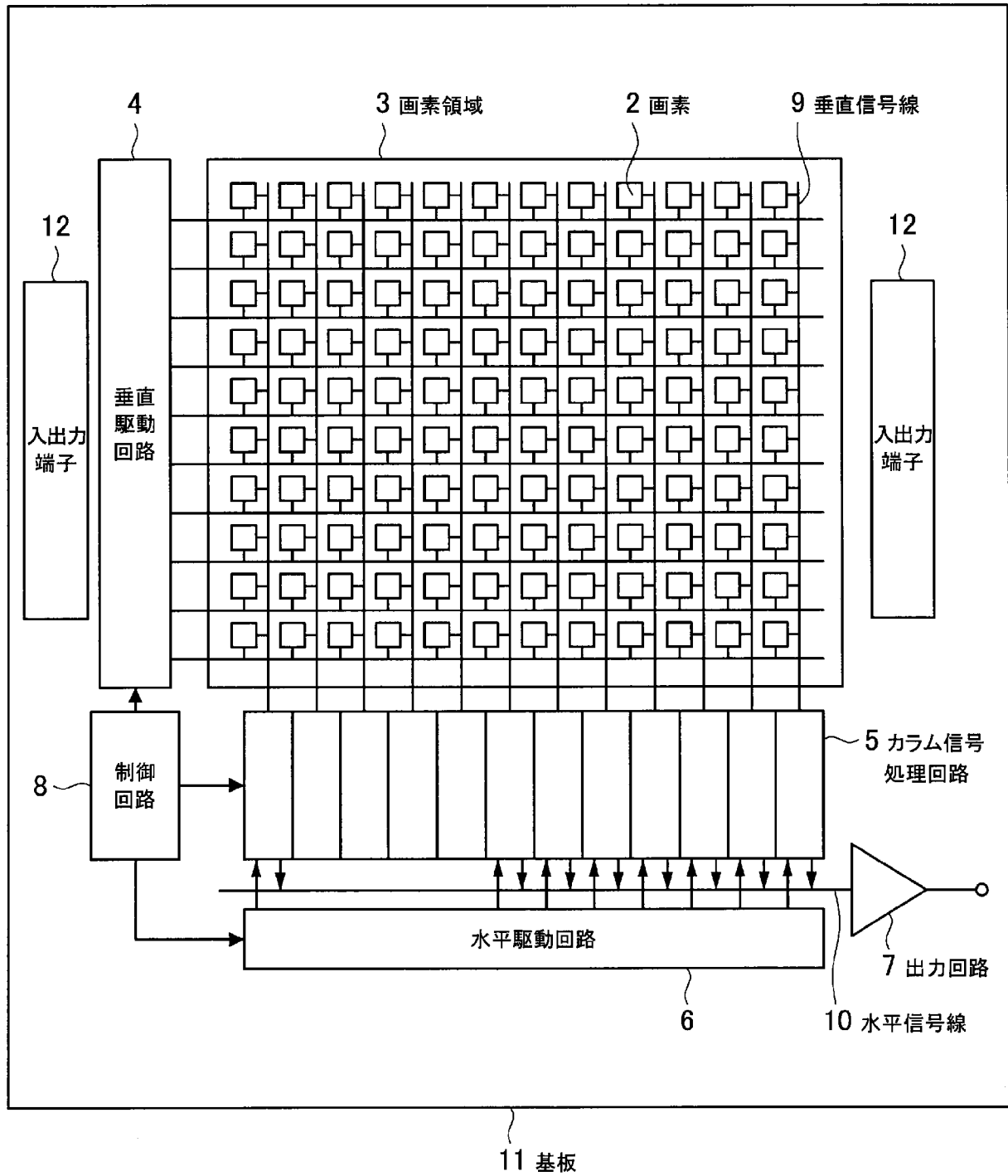
複数の画素が配列された画素領域のうち少なくとも一部の領域に含まれる前記画素を区分することで設定された、それぞれが少なくとも1以上の前記画素を含む複数のブロックのうち、少なくとも1以上の前記ブロックを特定することと、

特定された前記ブロックに含まれる前記画素の画素値と、複数の前記ブロック間における前記画素の前記画素値のばらつきと、に基づき、固有値を生成することと、

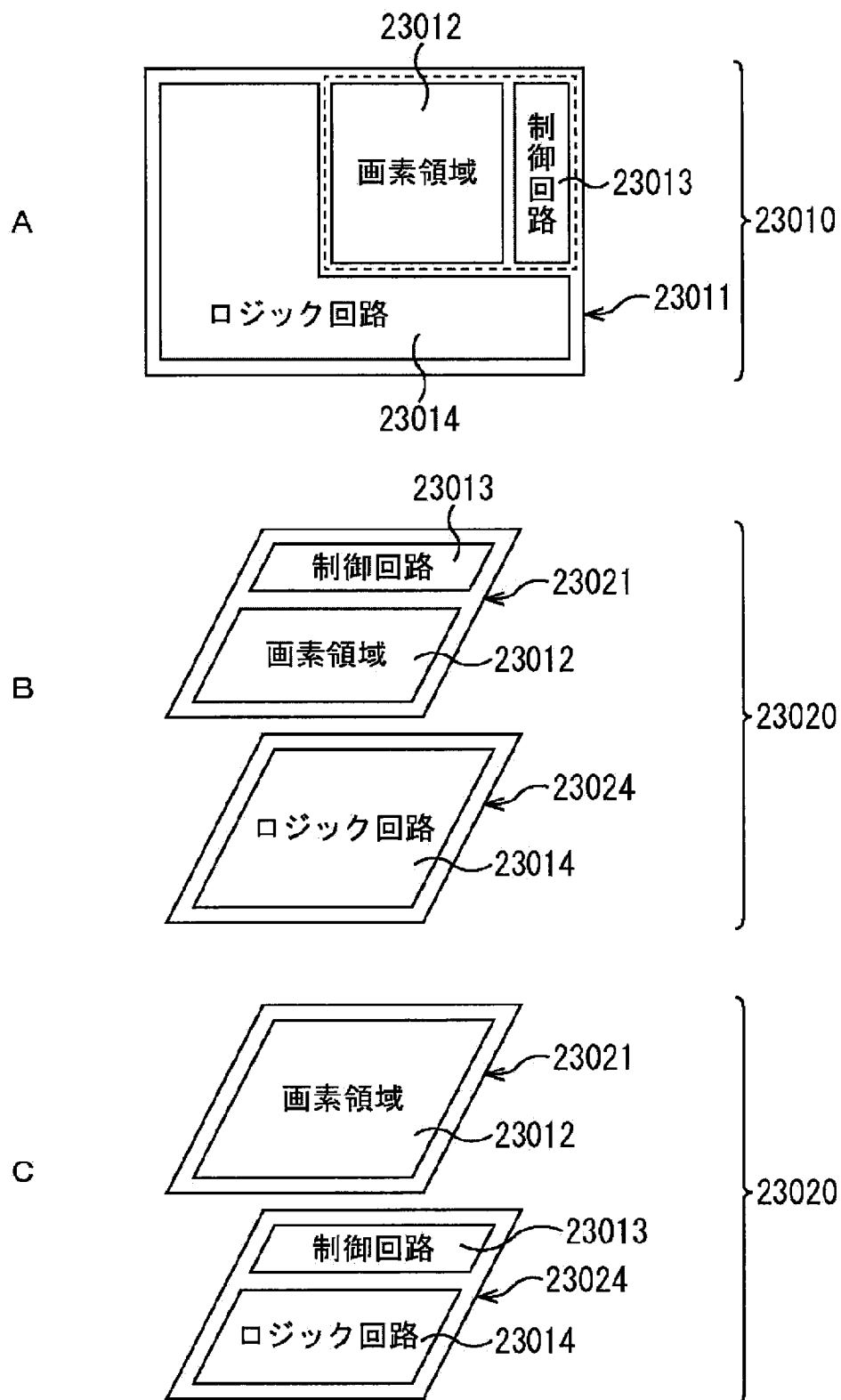
を実行させるプログラムが記録された記録媒体。

[図1]

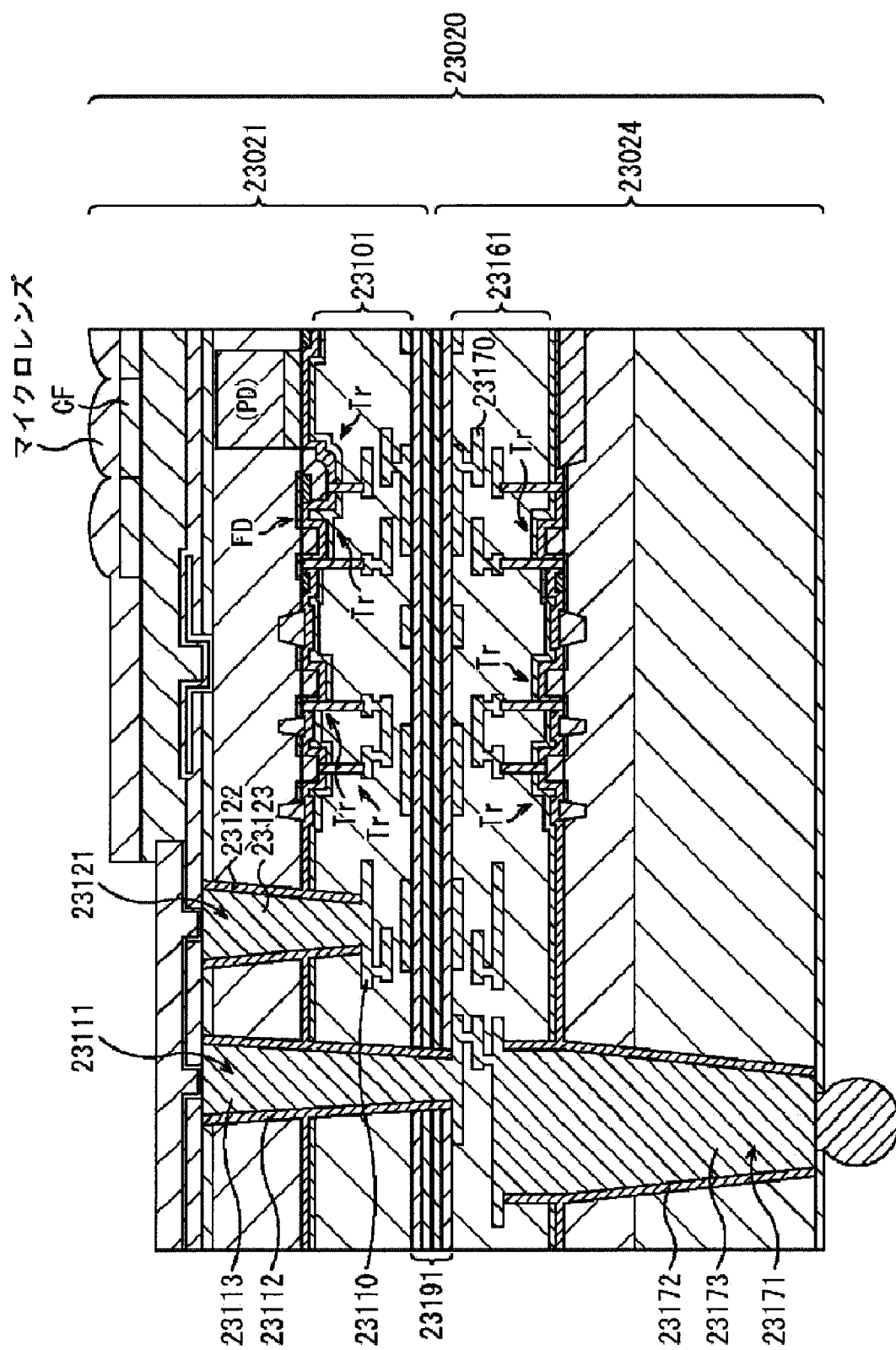
1 固体撮像装置



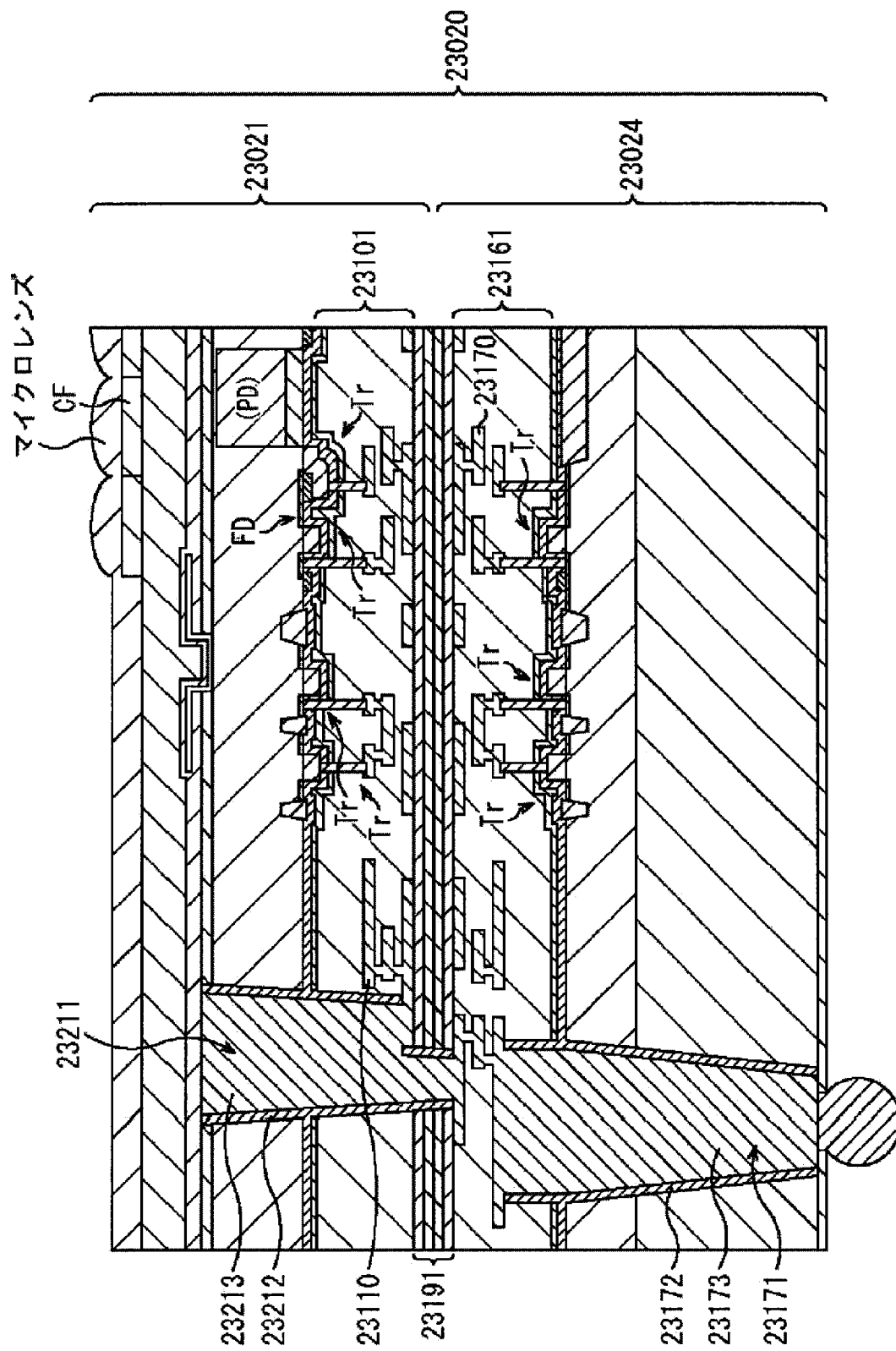
[図2]



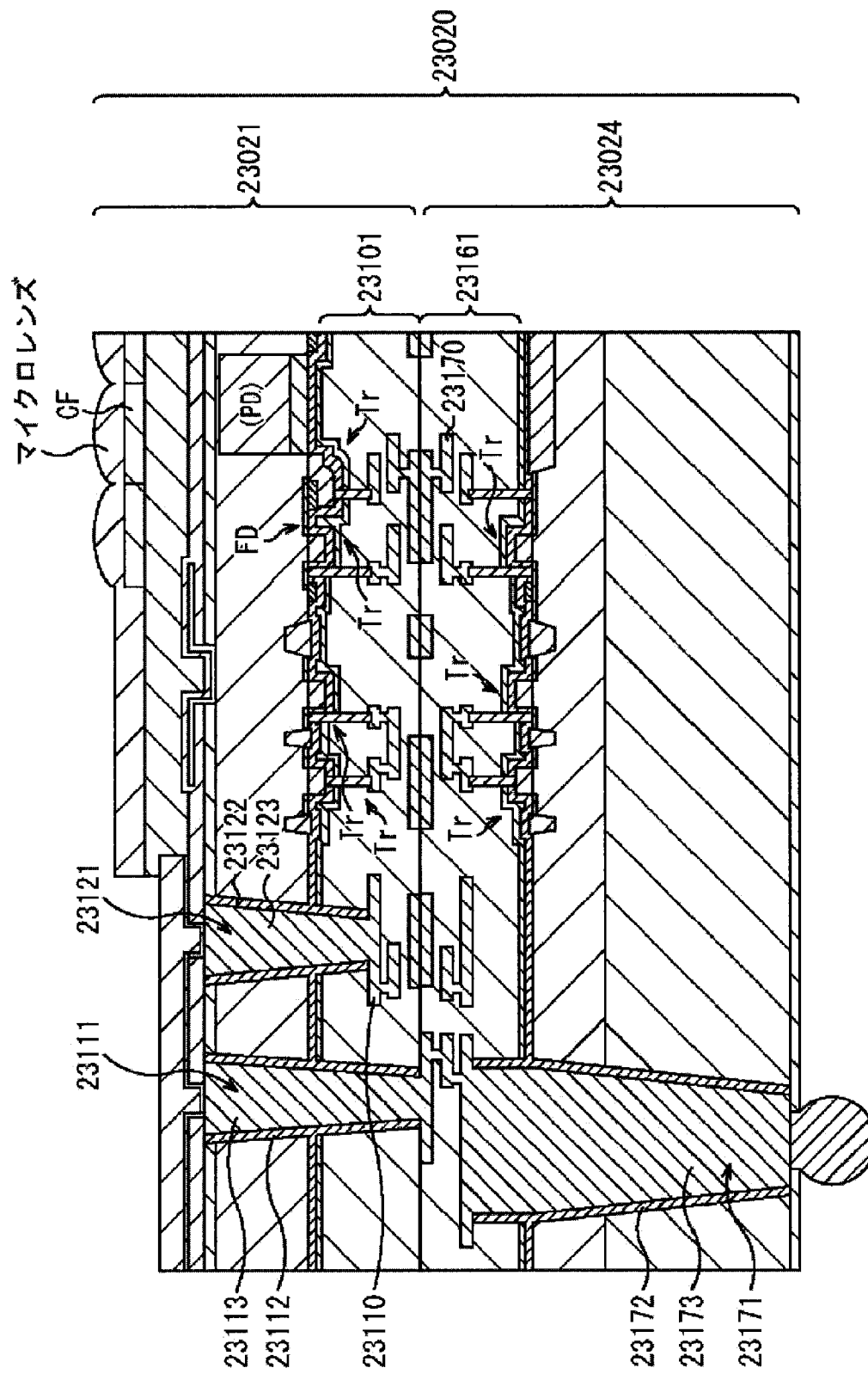
[図3]



[図4]

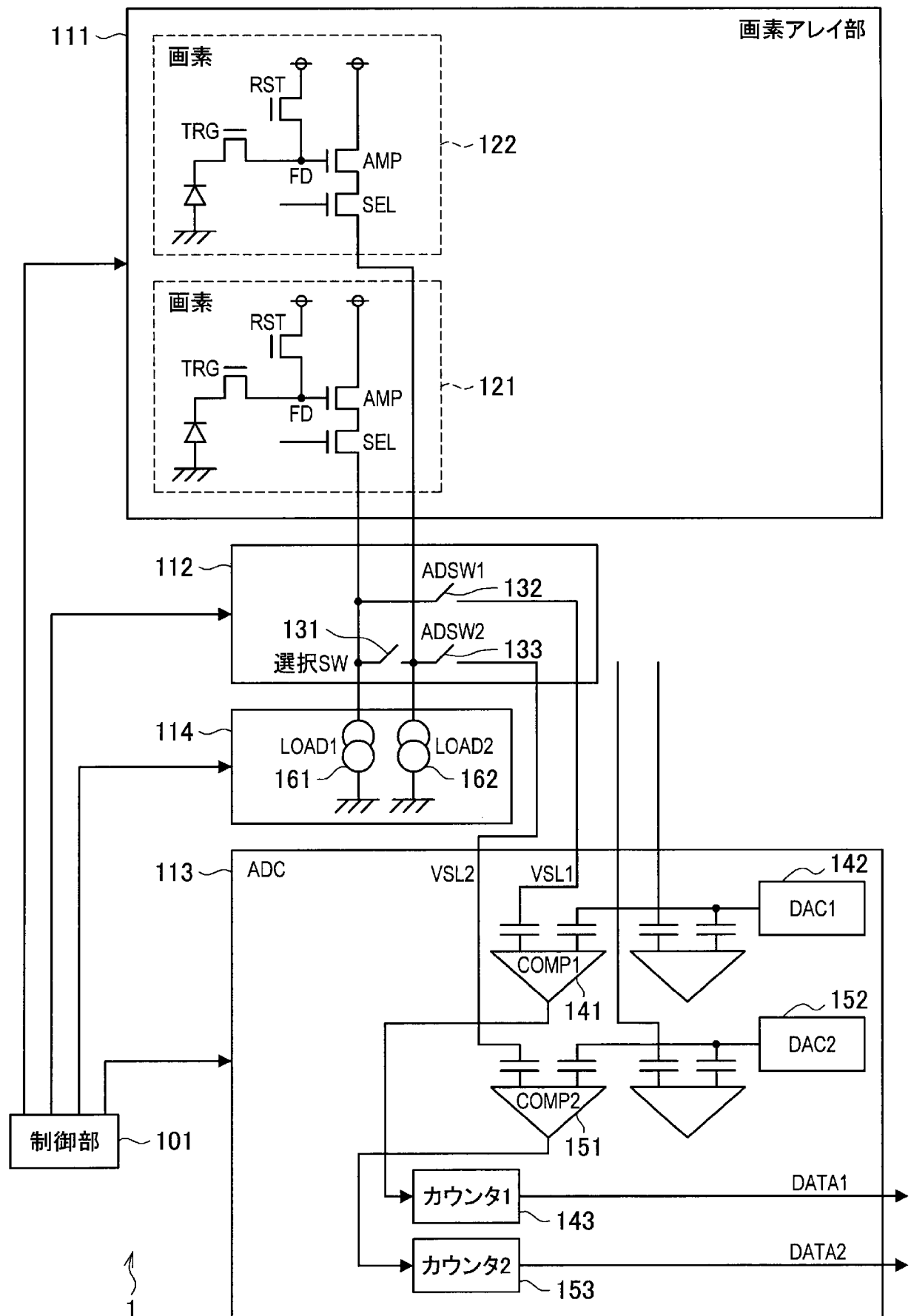


[図5]

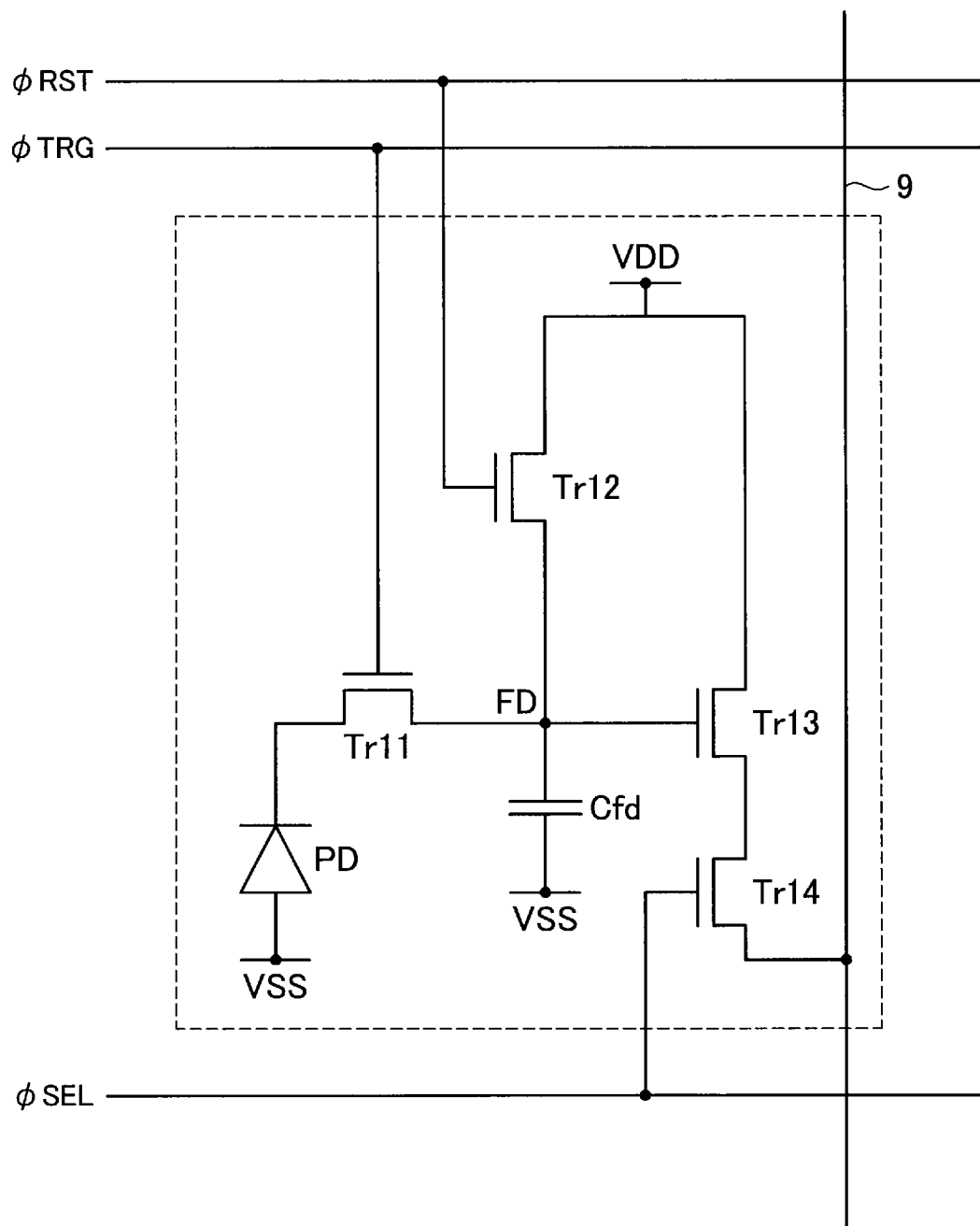


[illegible]

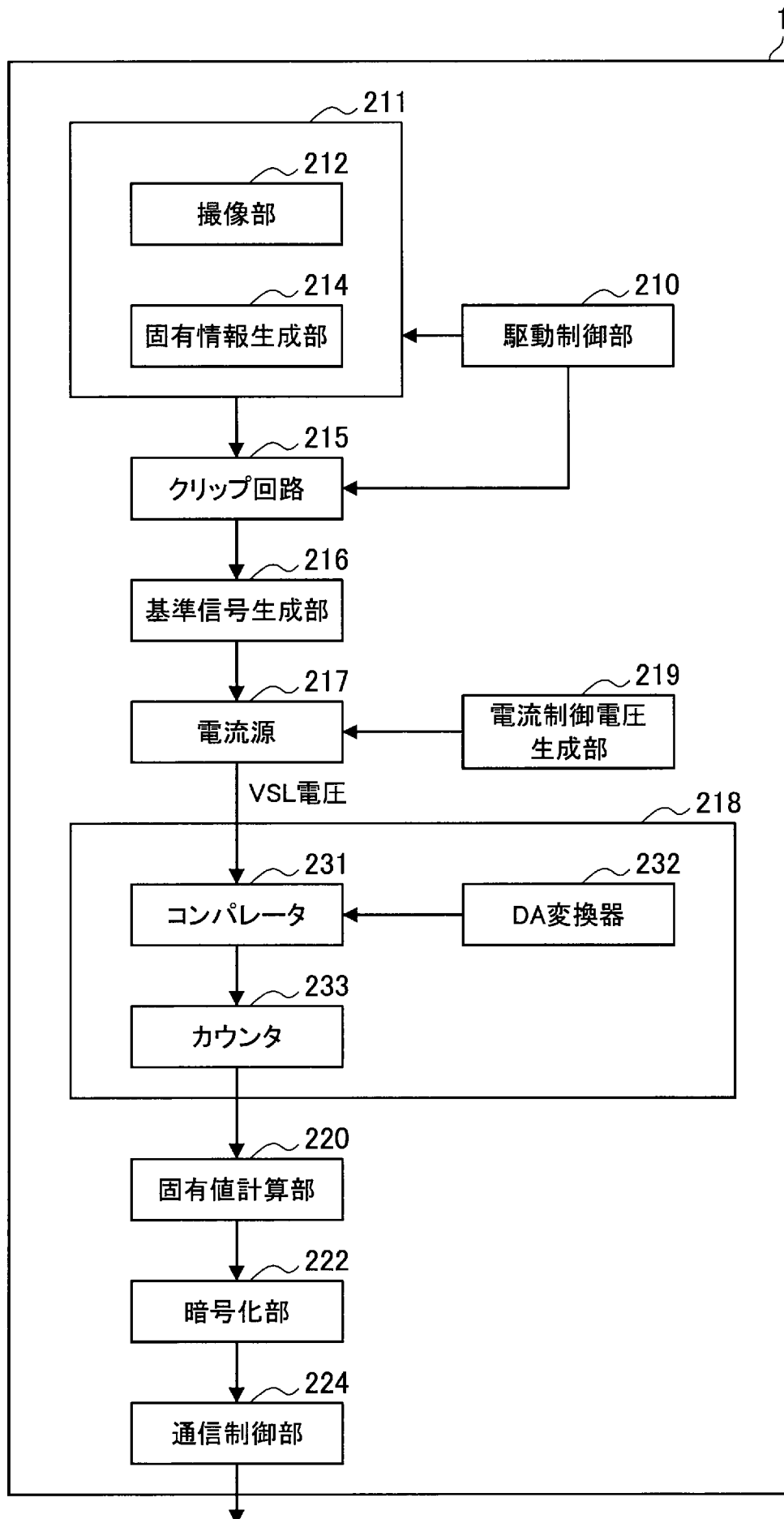
[図7]



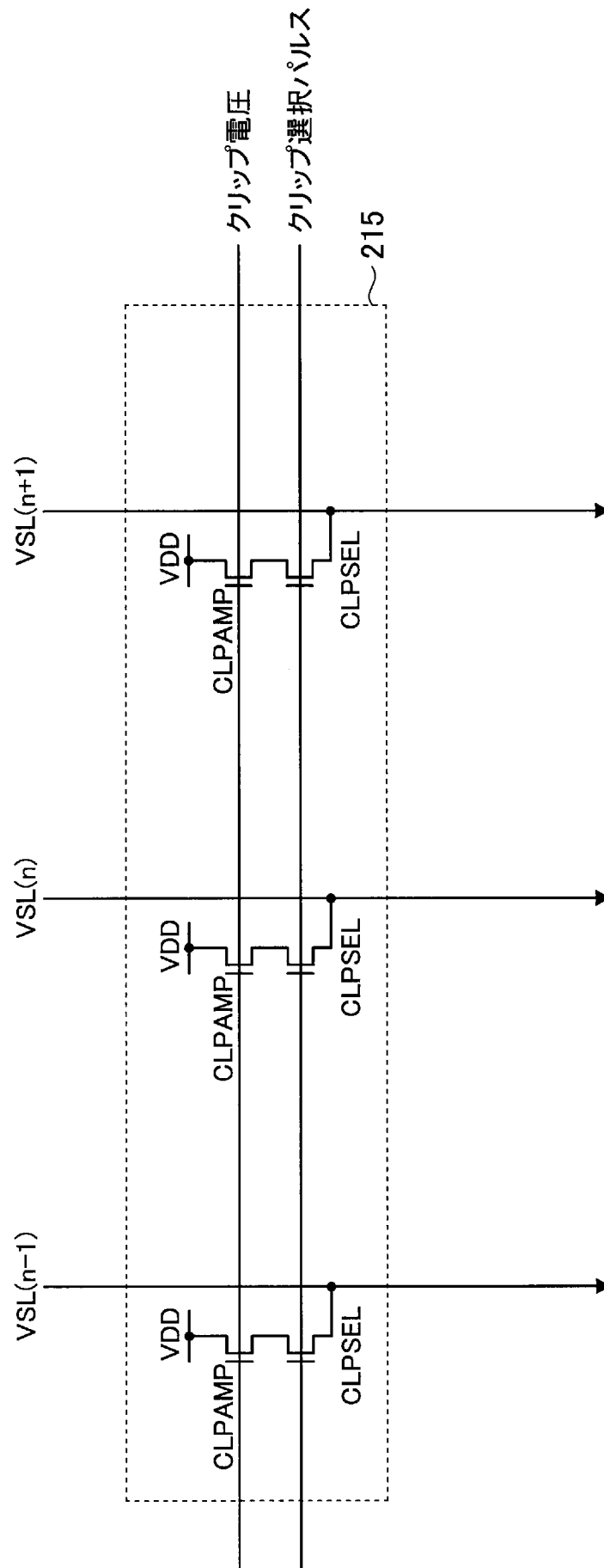
[図8]

121

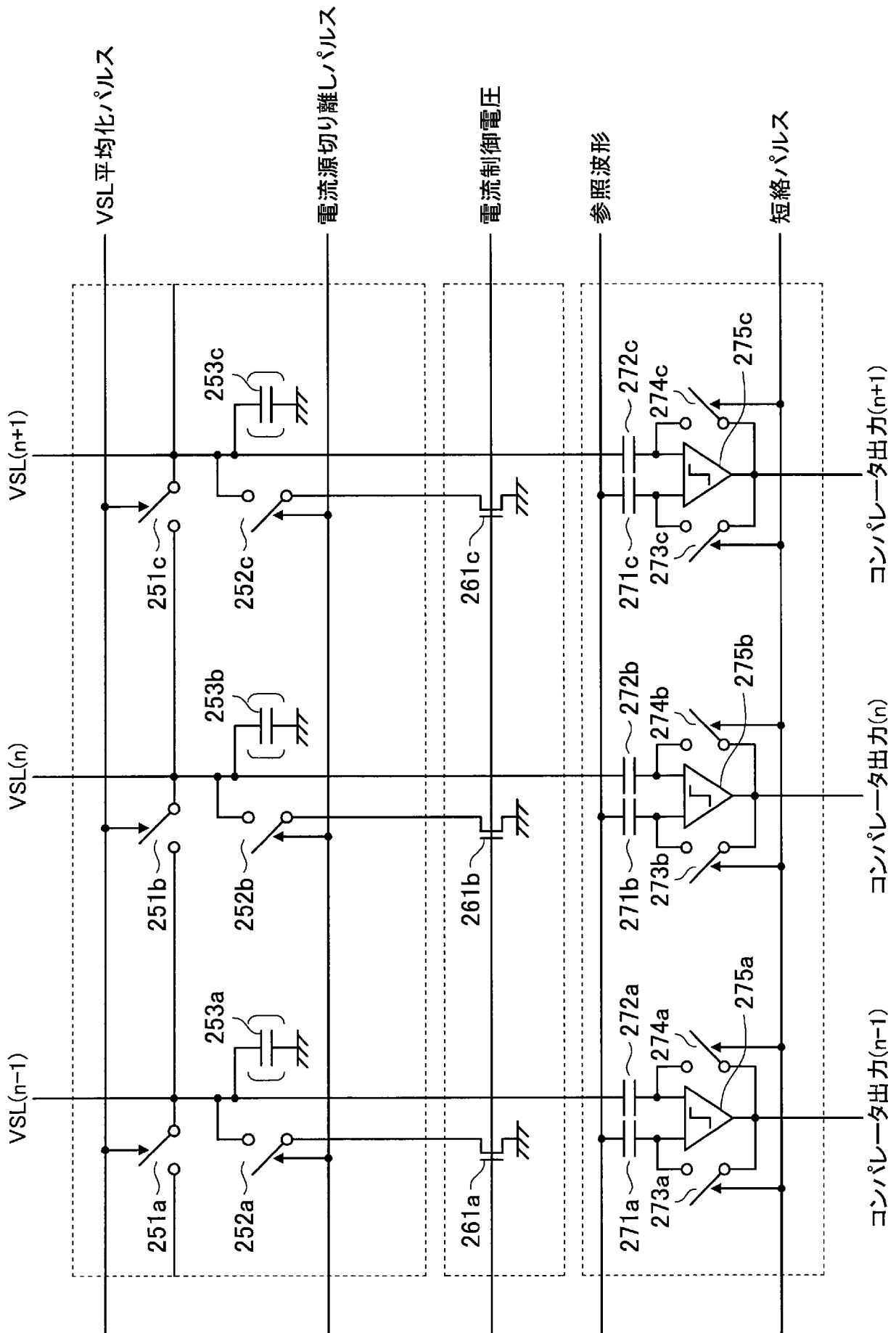
[図9]



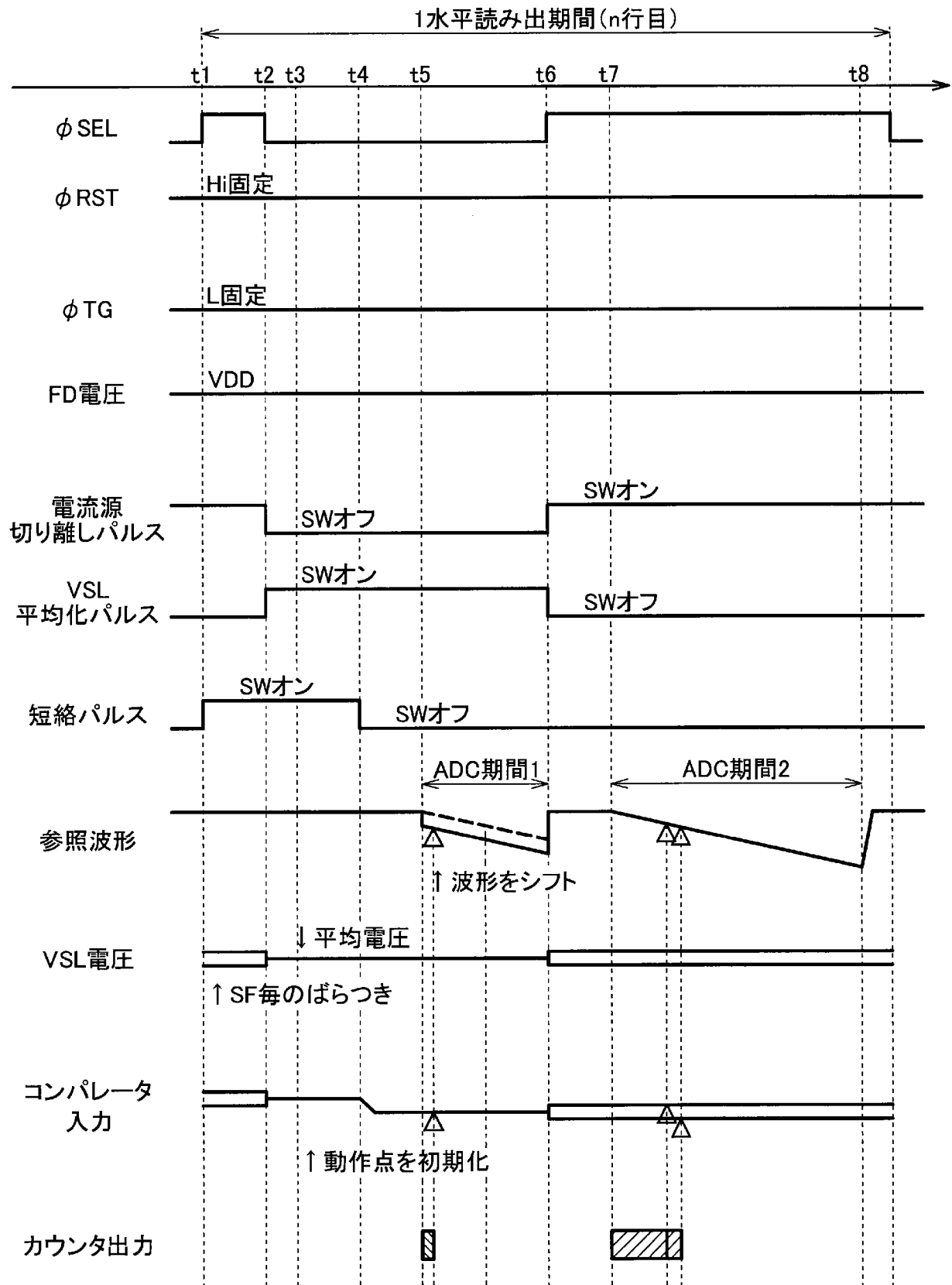
[図10A]



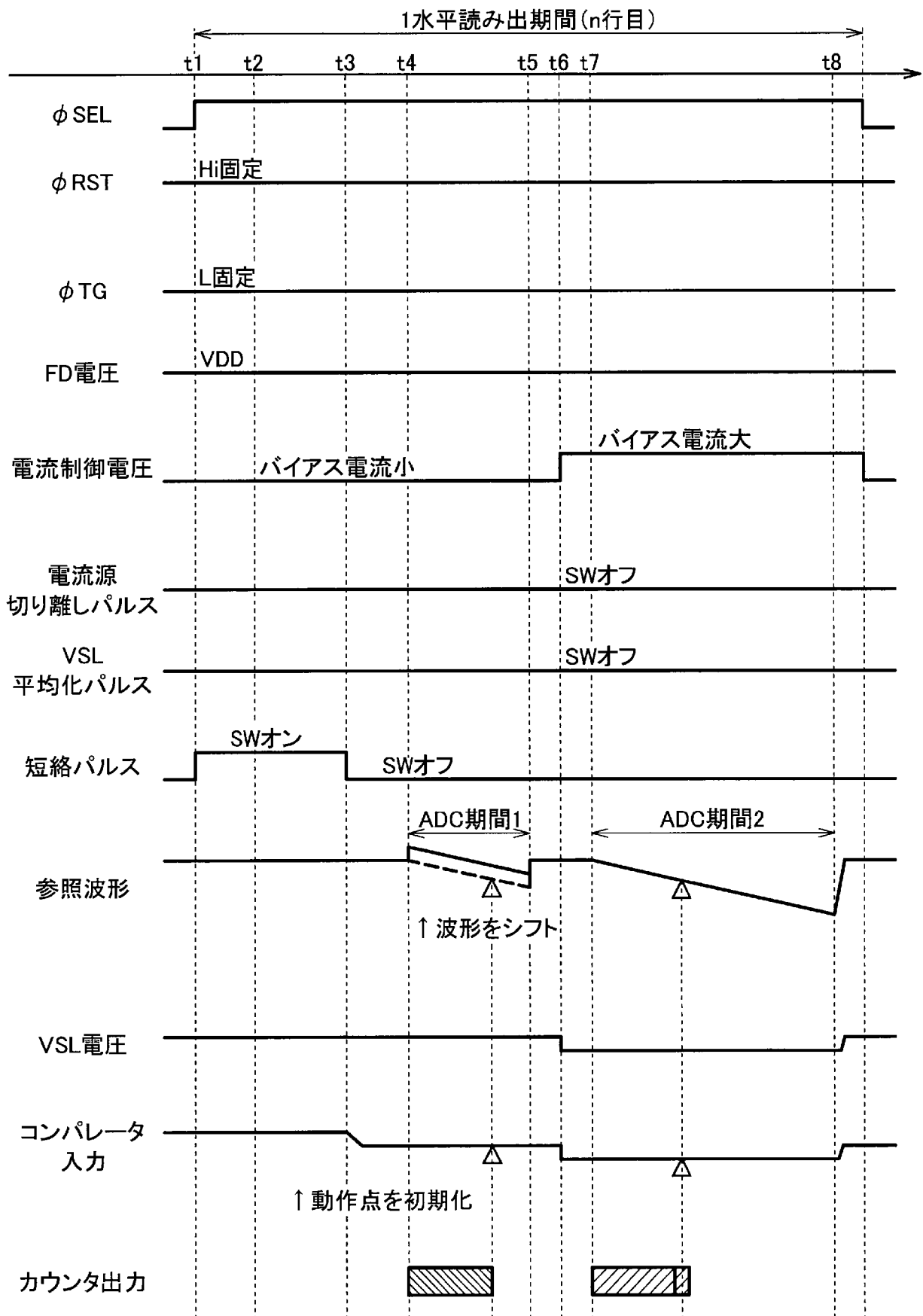
[図10B]



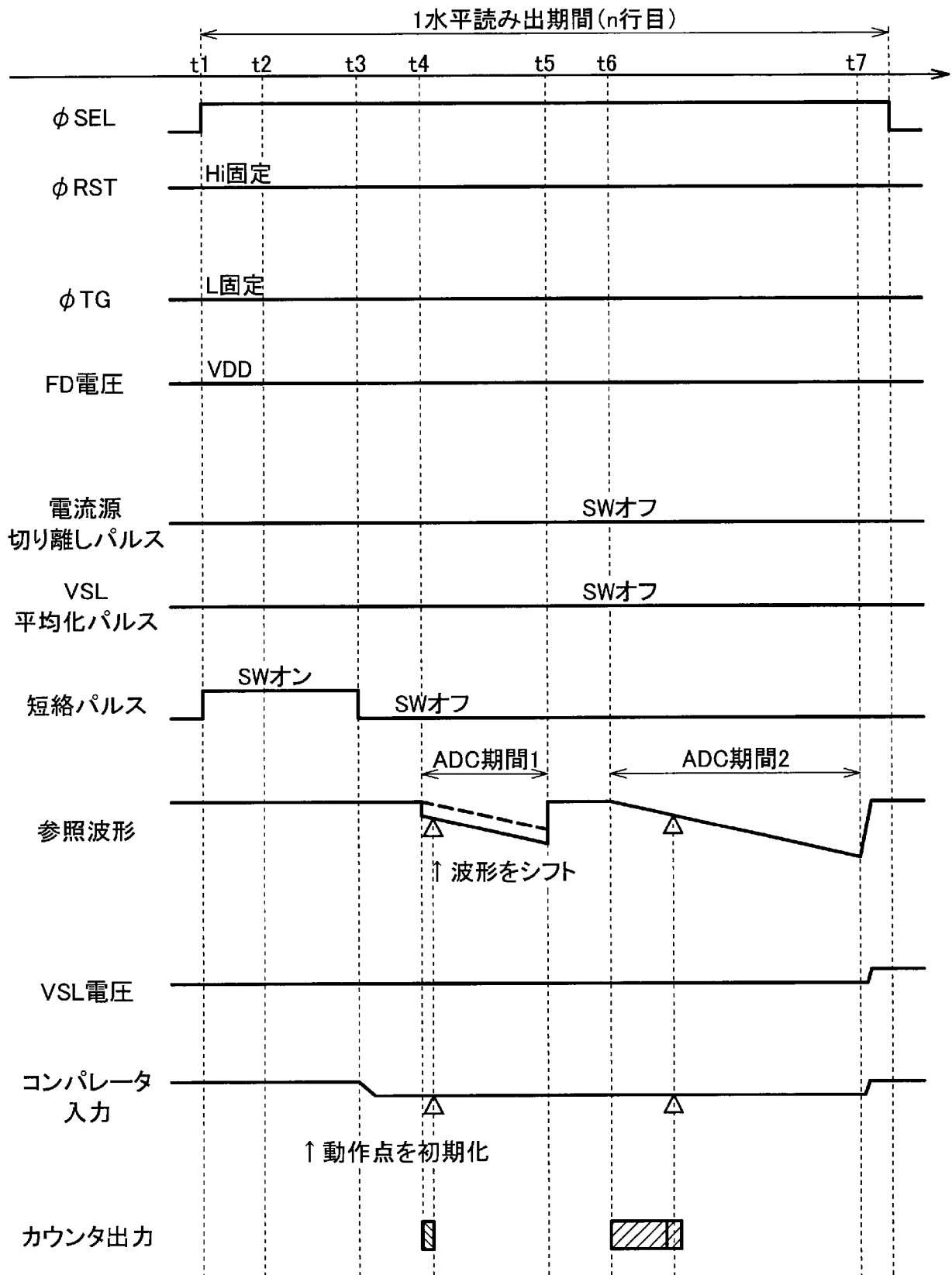
[図11A]



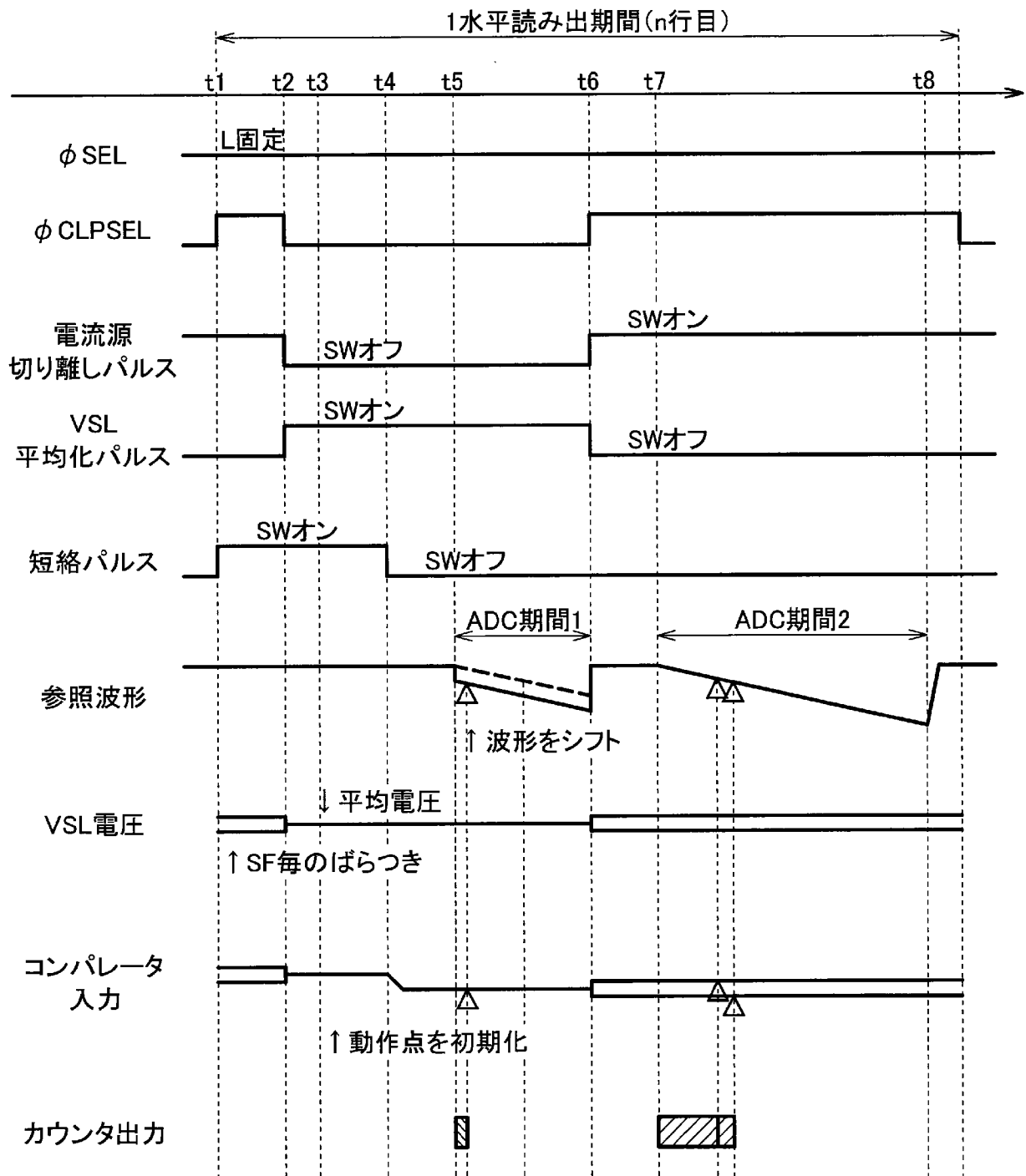
[図11B]



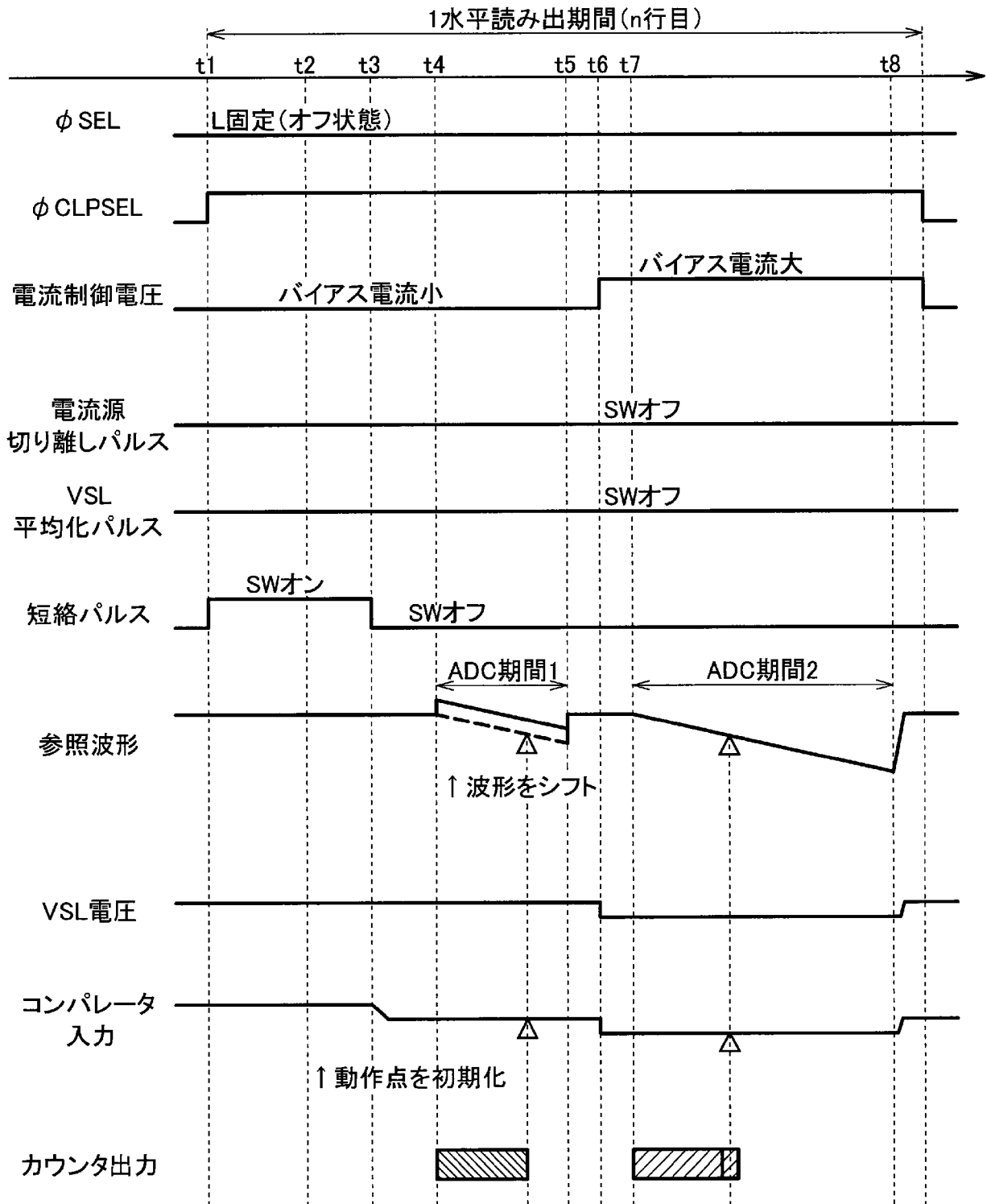
[図11C]



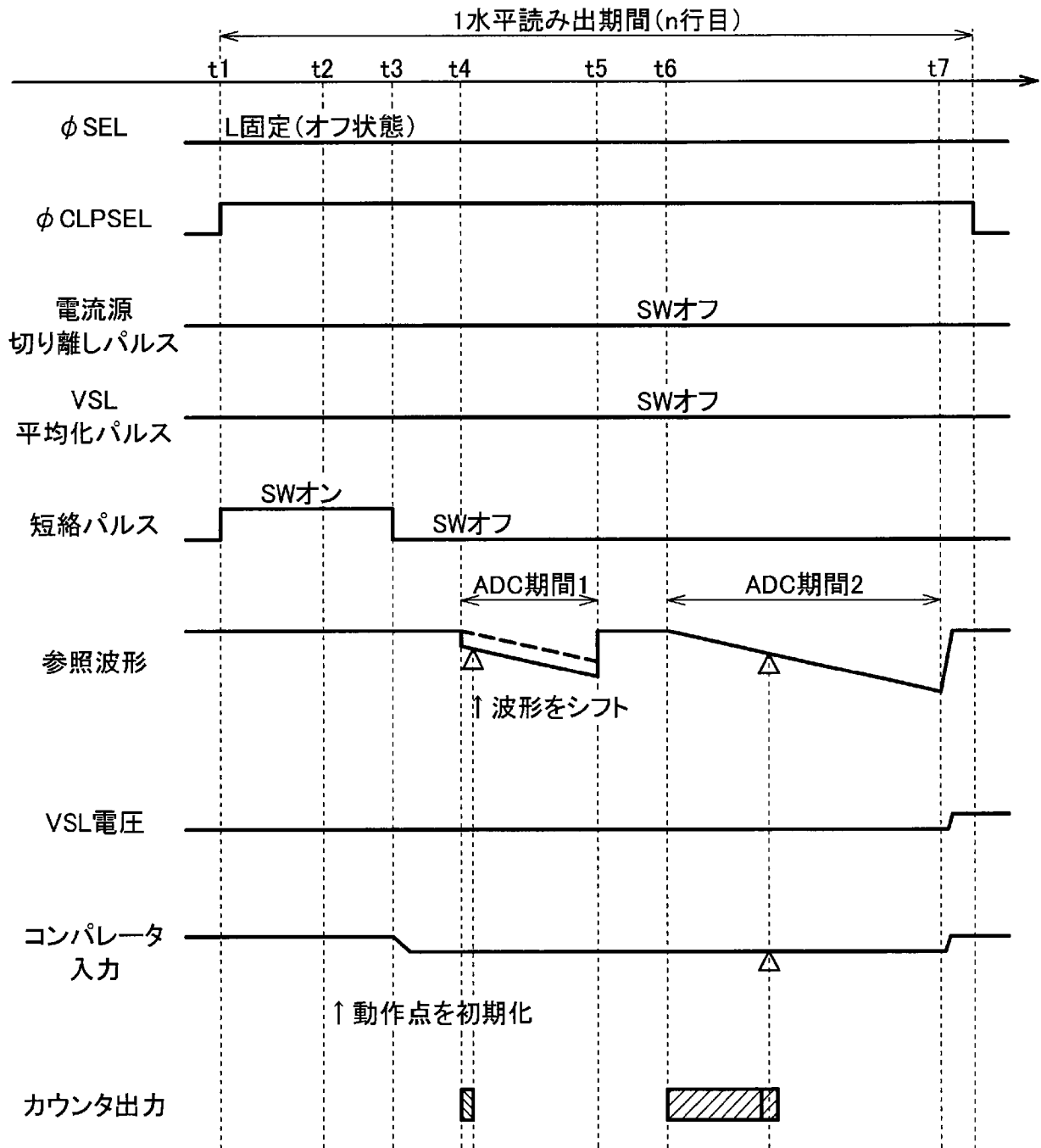
[図11D]



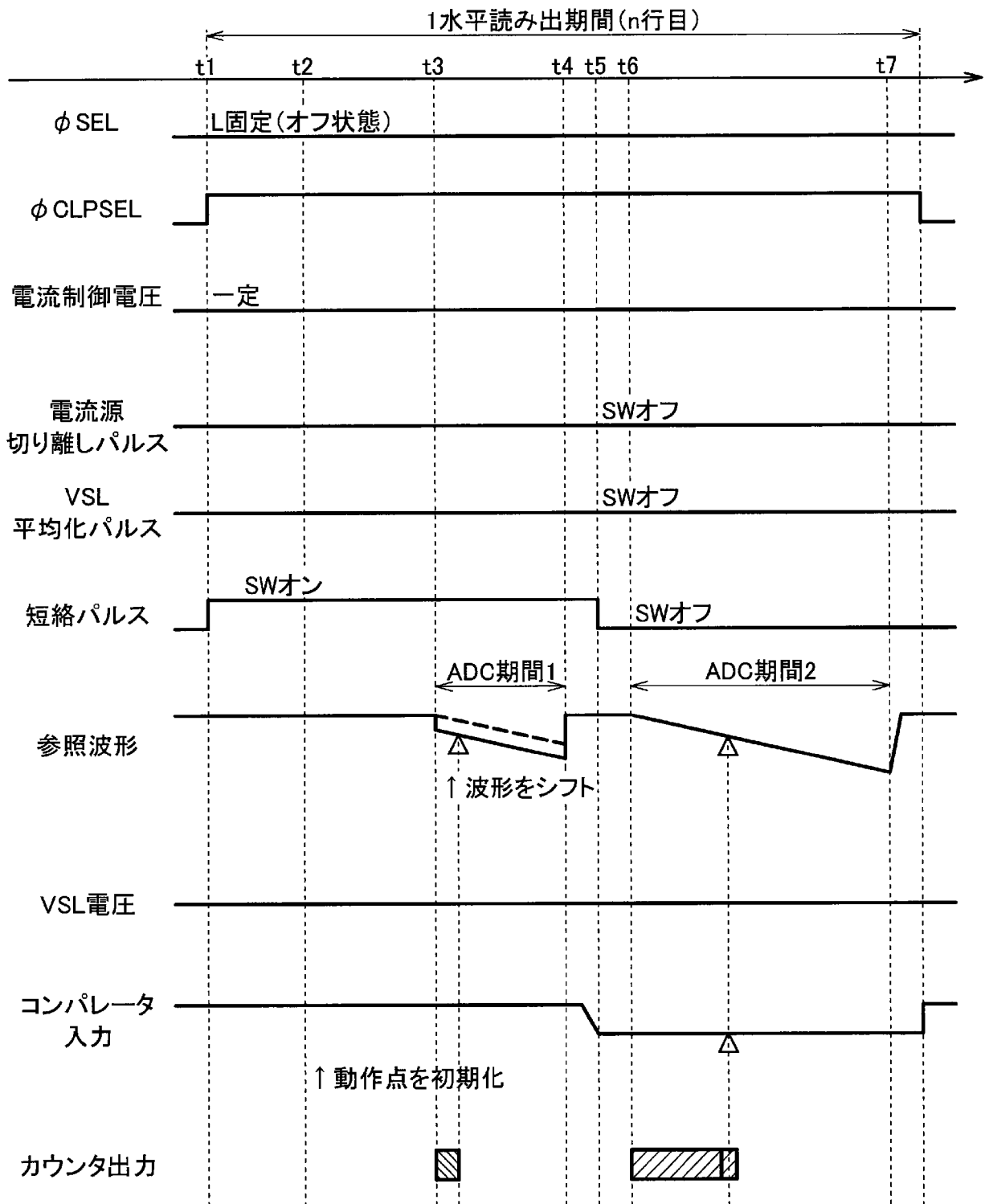
[図11E]



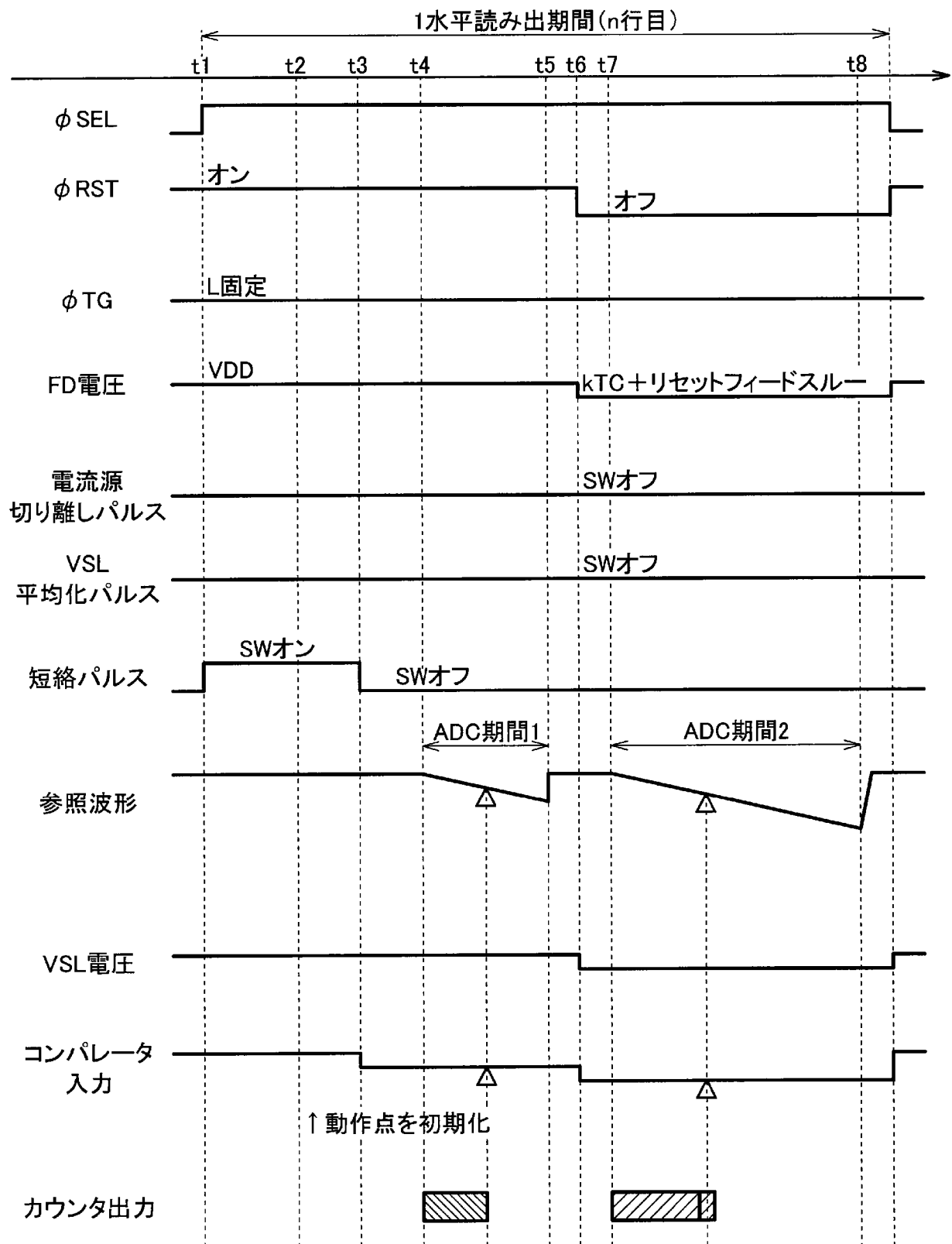
[図11F]



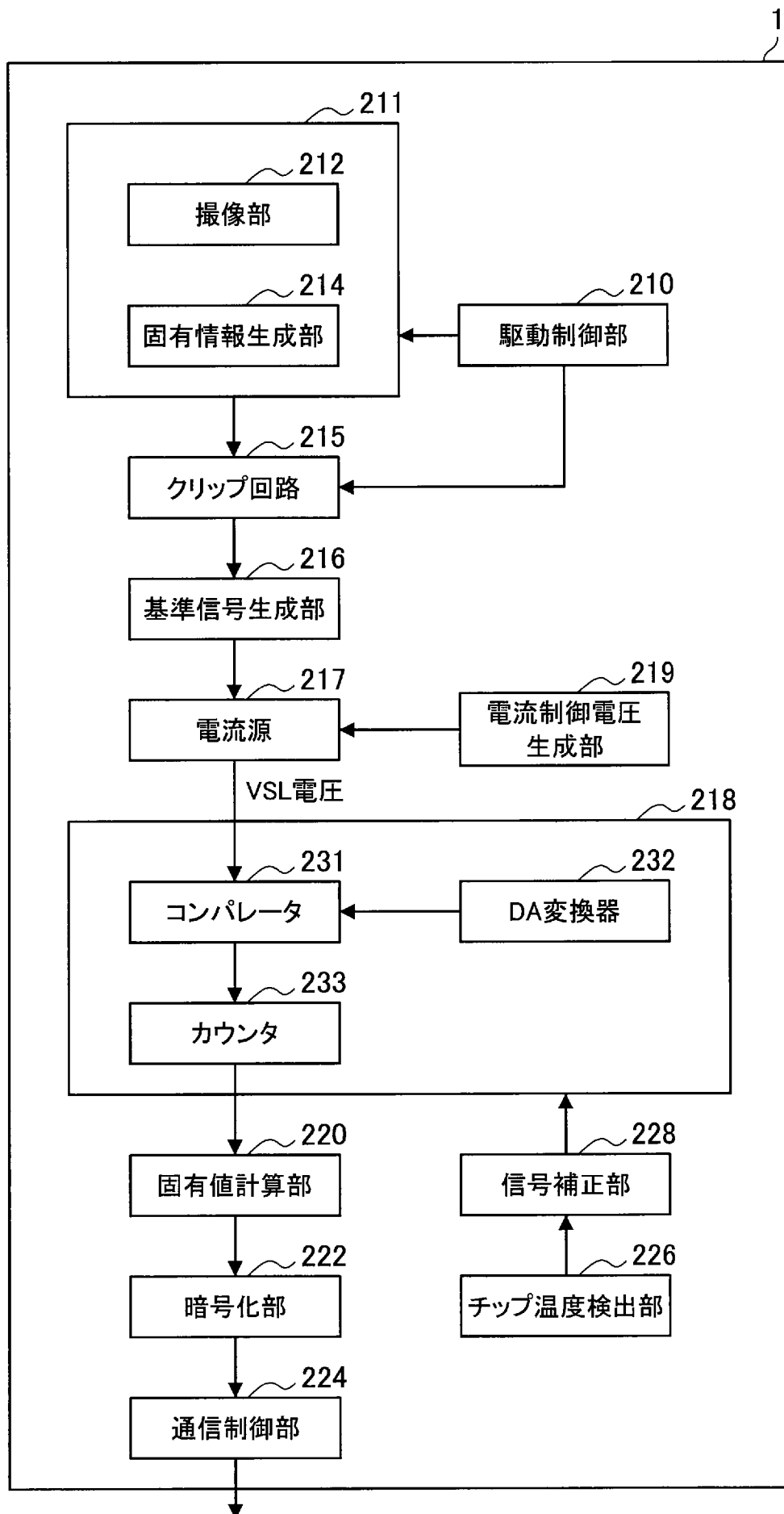
[図11G]



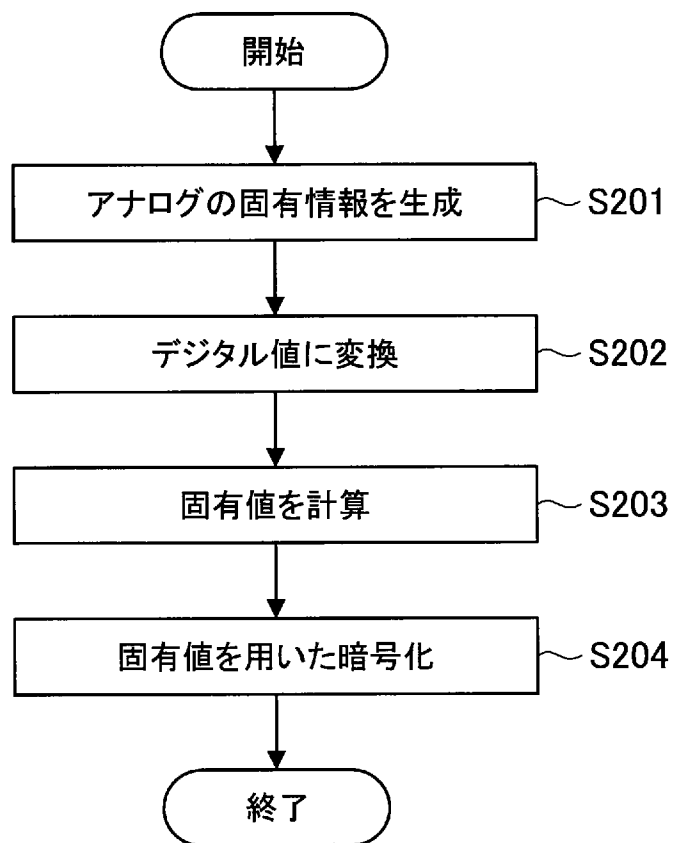
[図11H]



[図12]

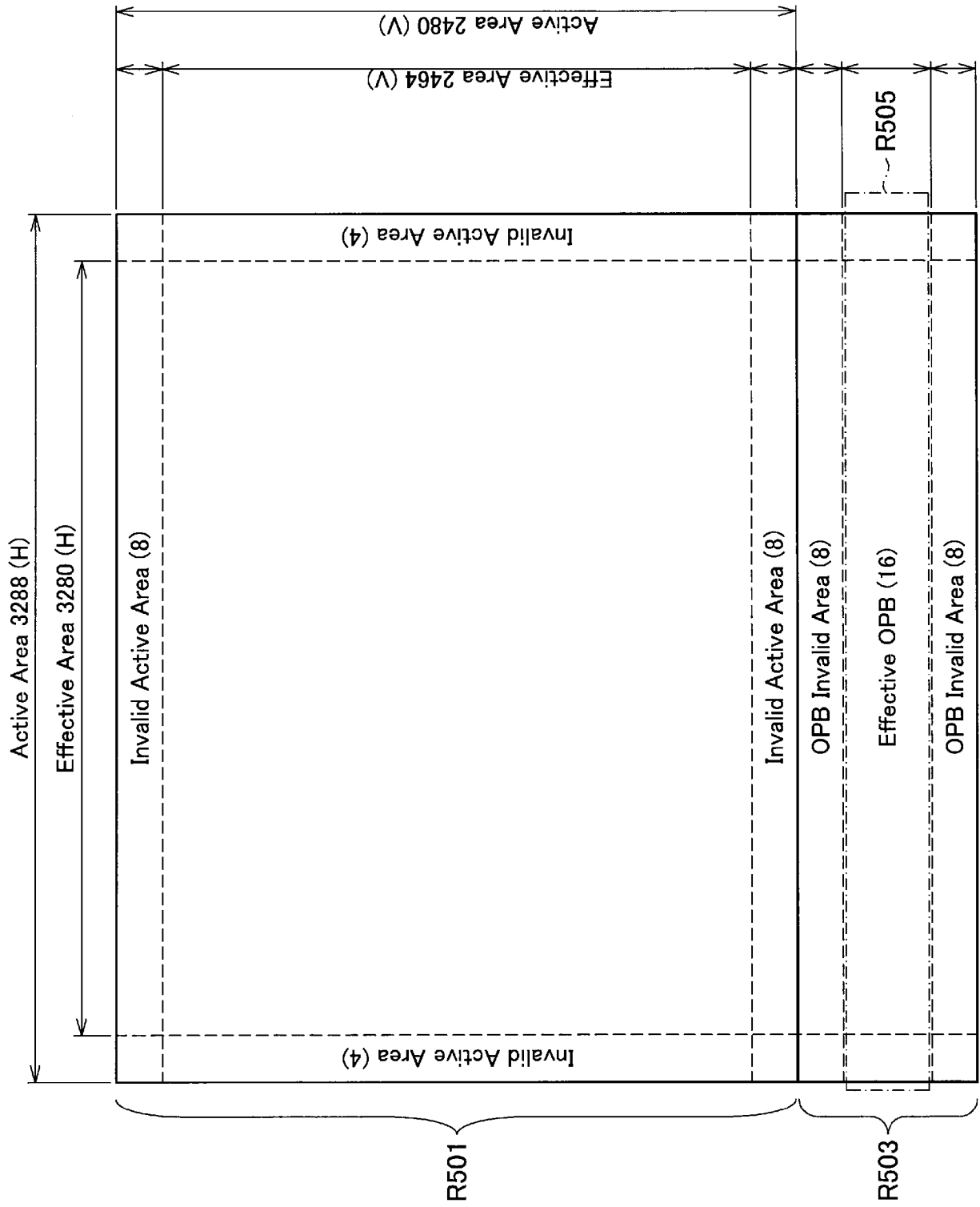


[図13]

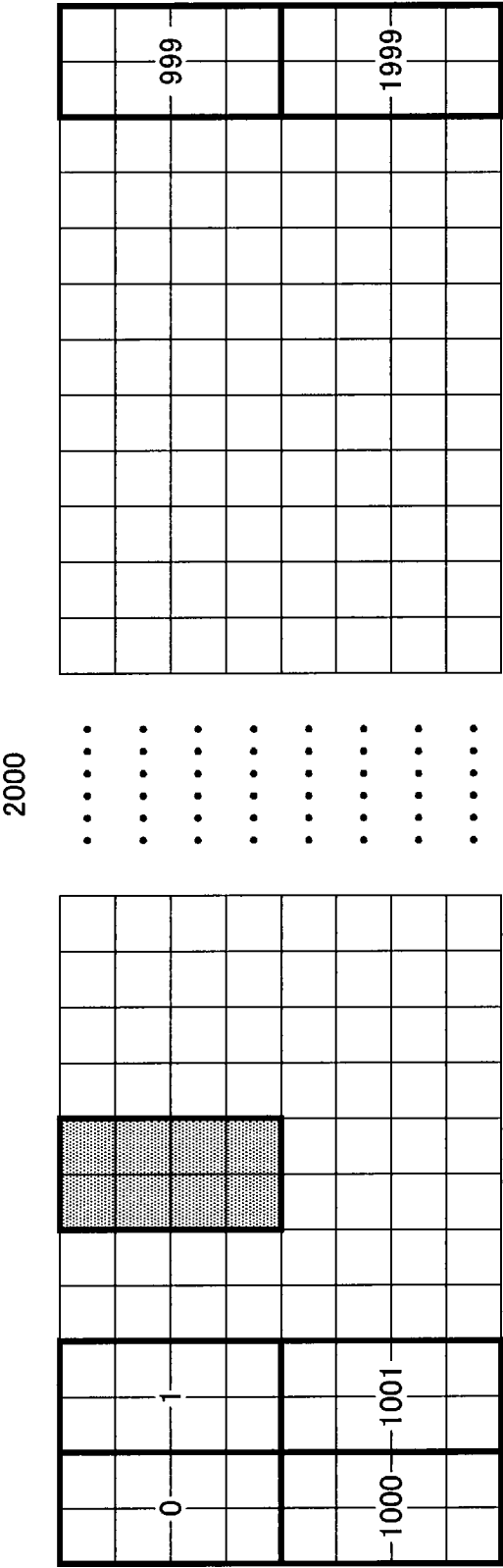


[図14]

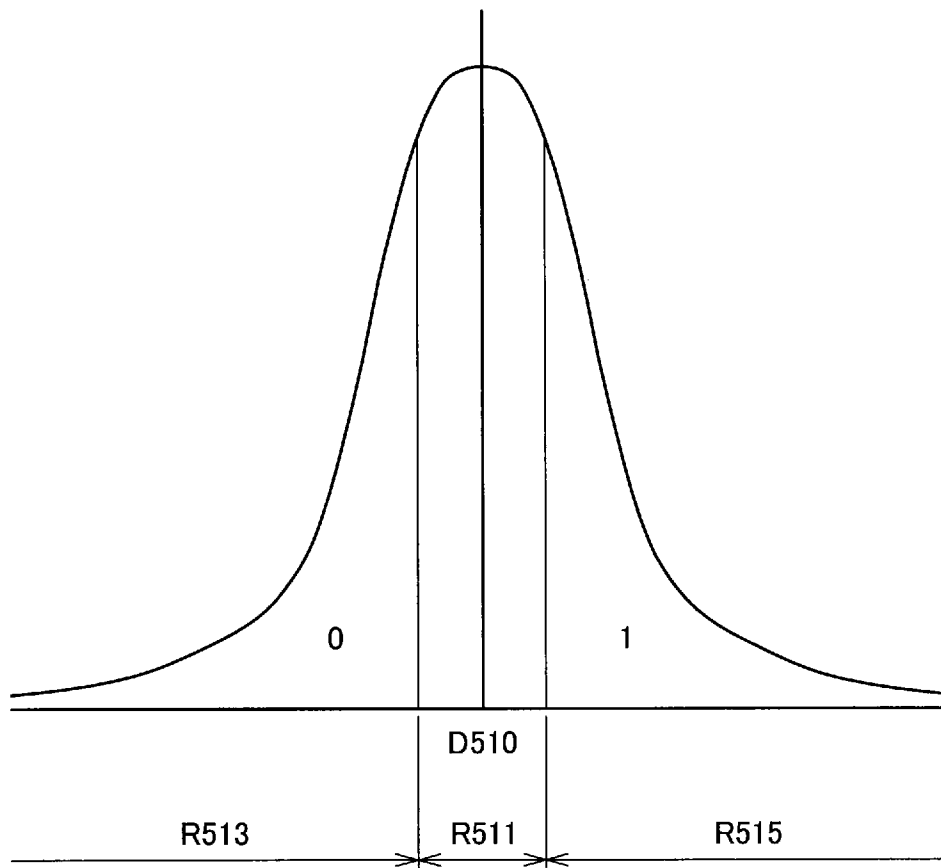
3



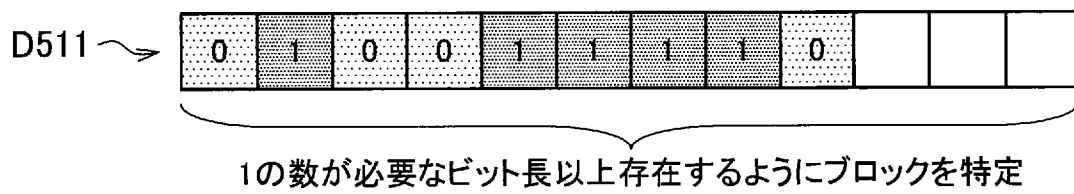
[図15]



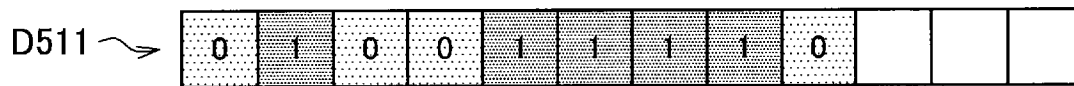
[図16]



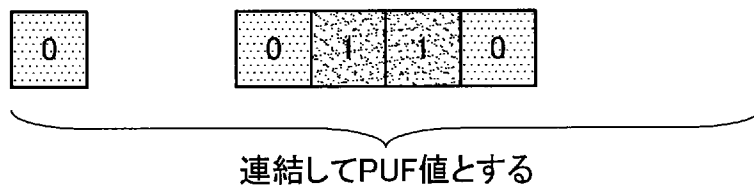
[図17]



[図18]

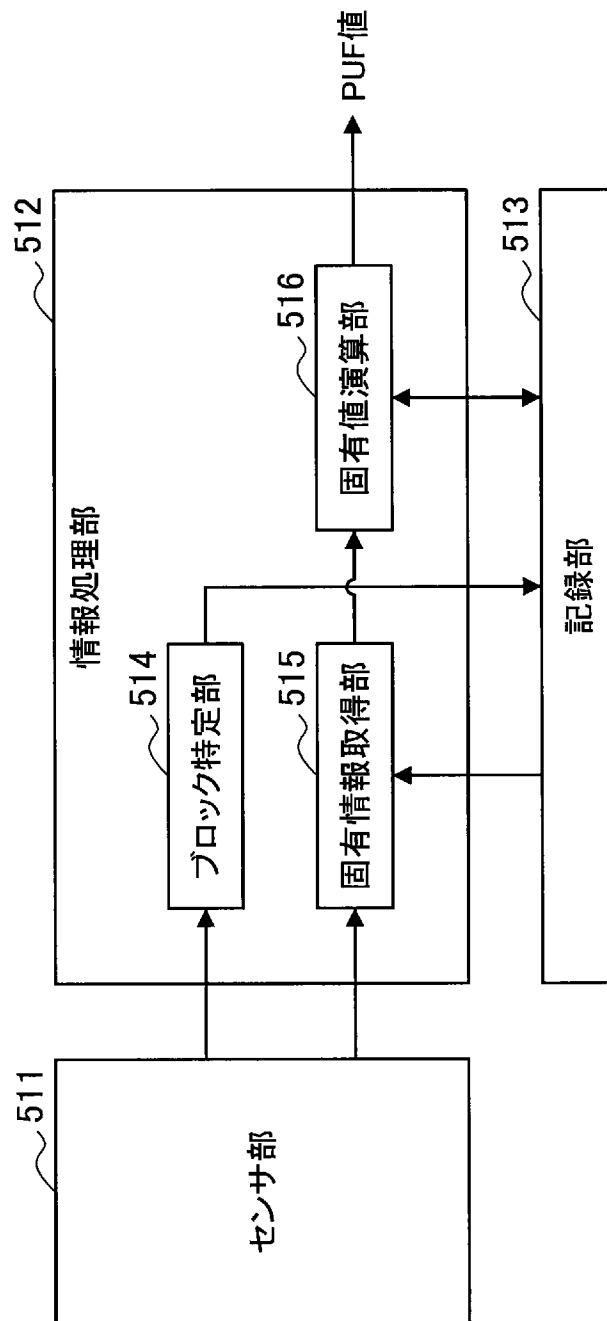


D513

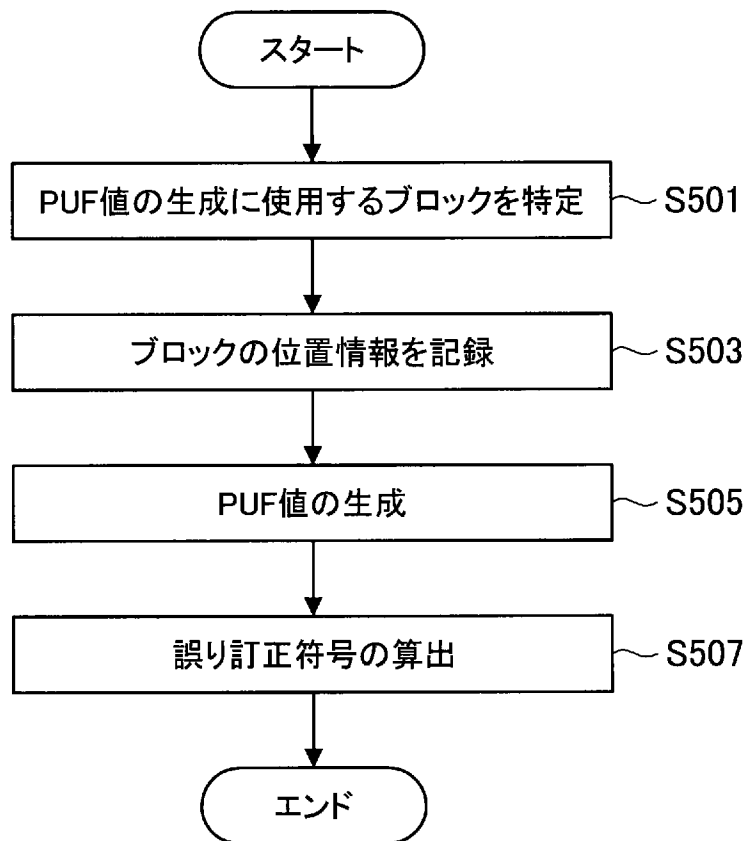


[図19]

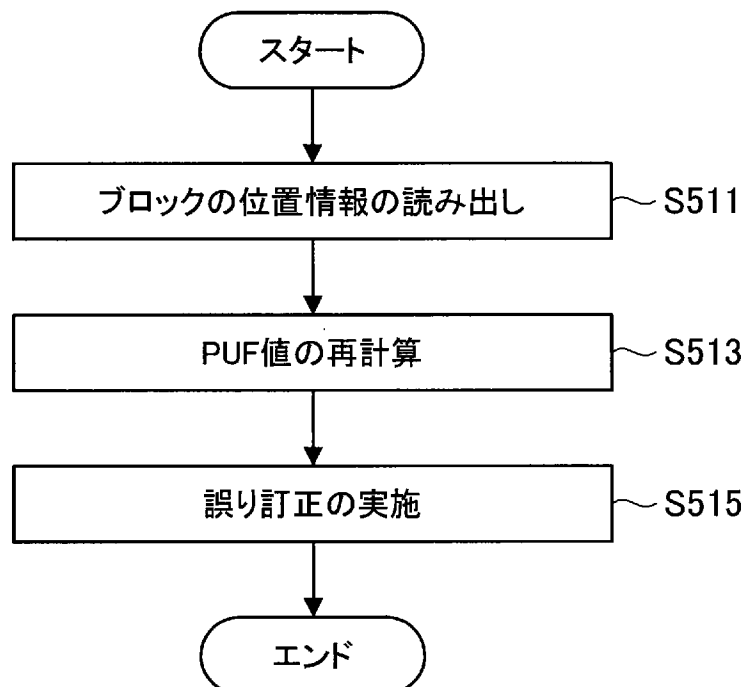
1



[図20]

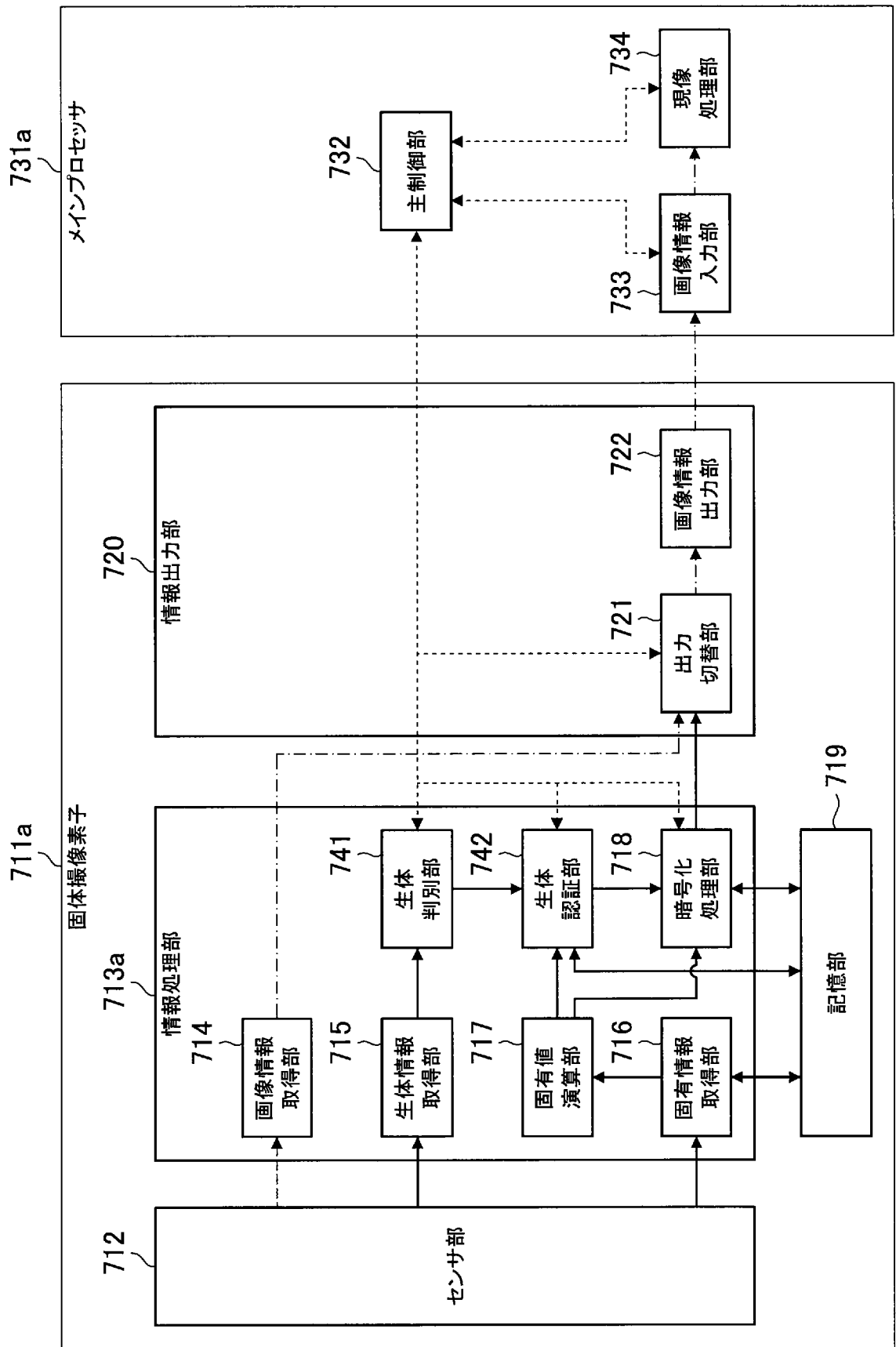


[図21]



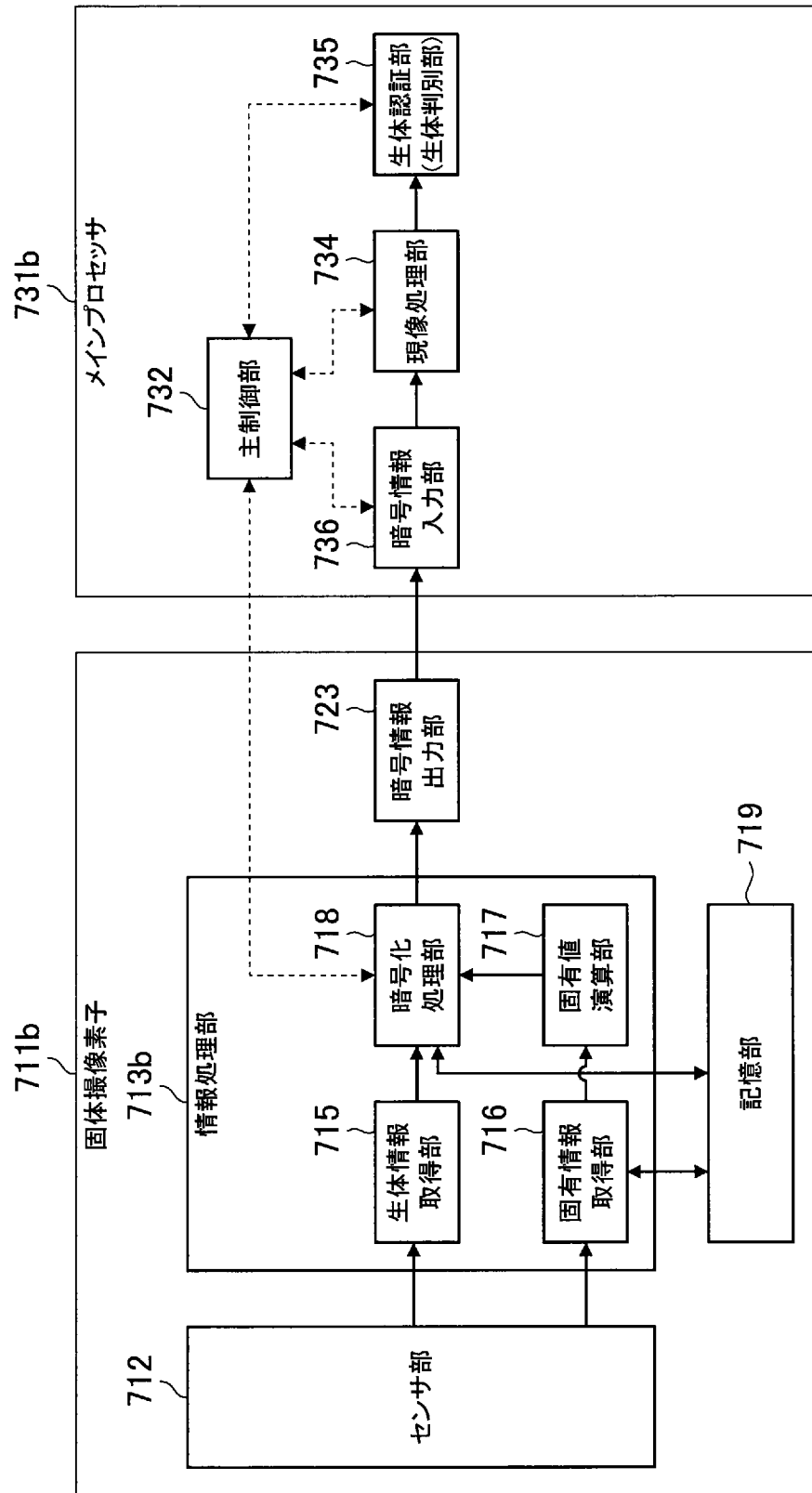
[図22]

710a



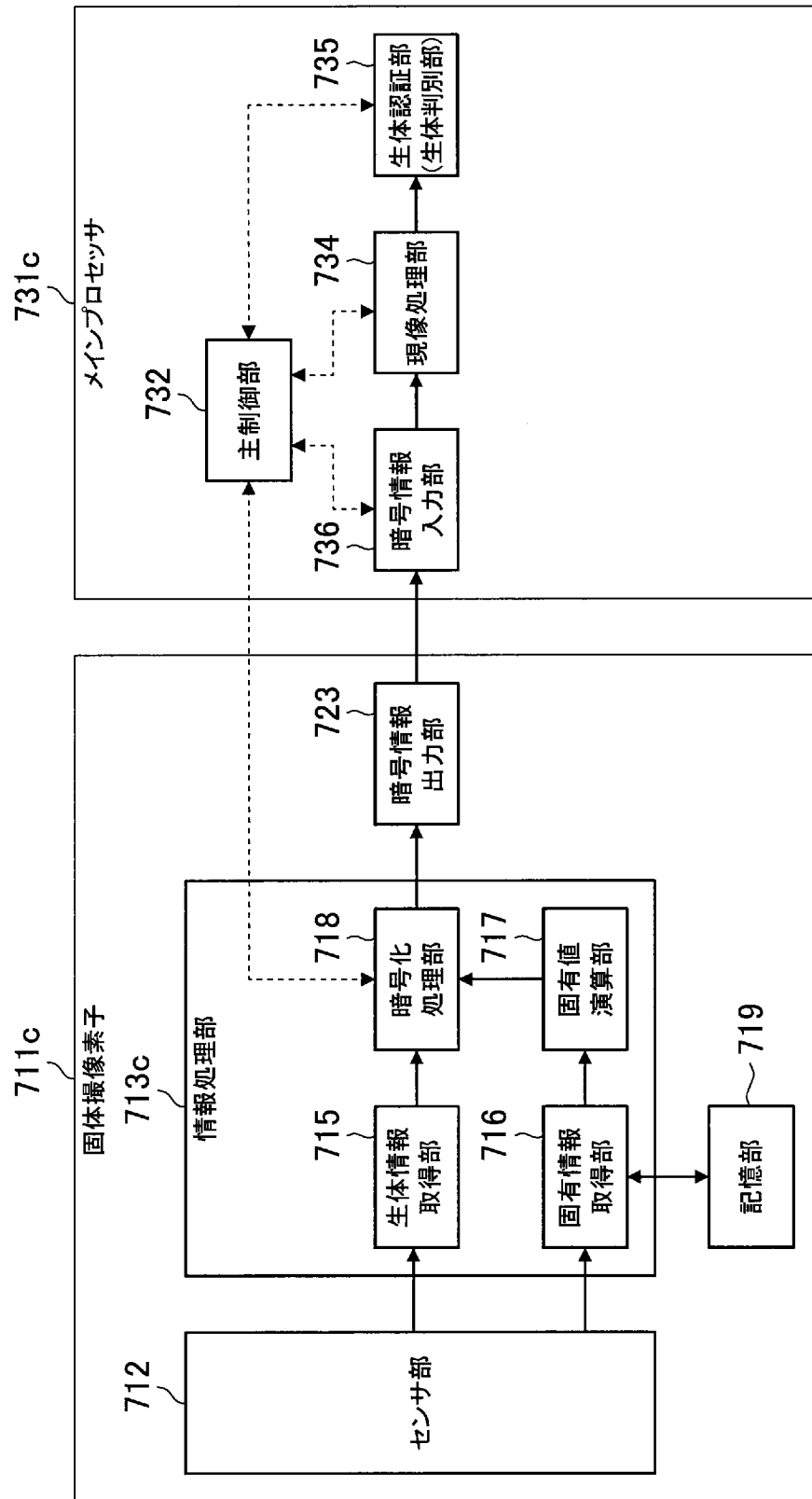
[図23]

710b

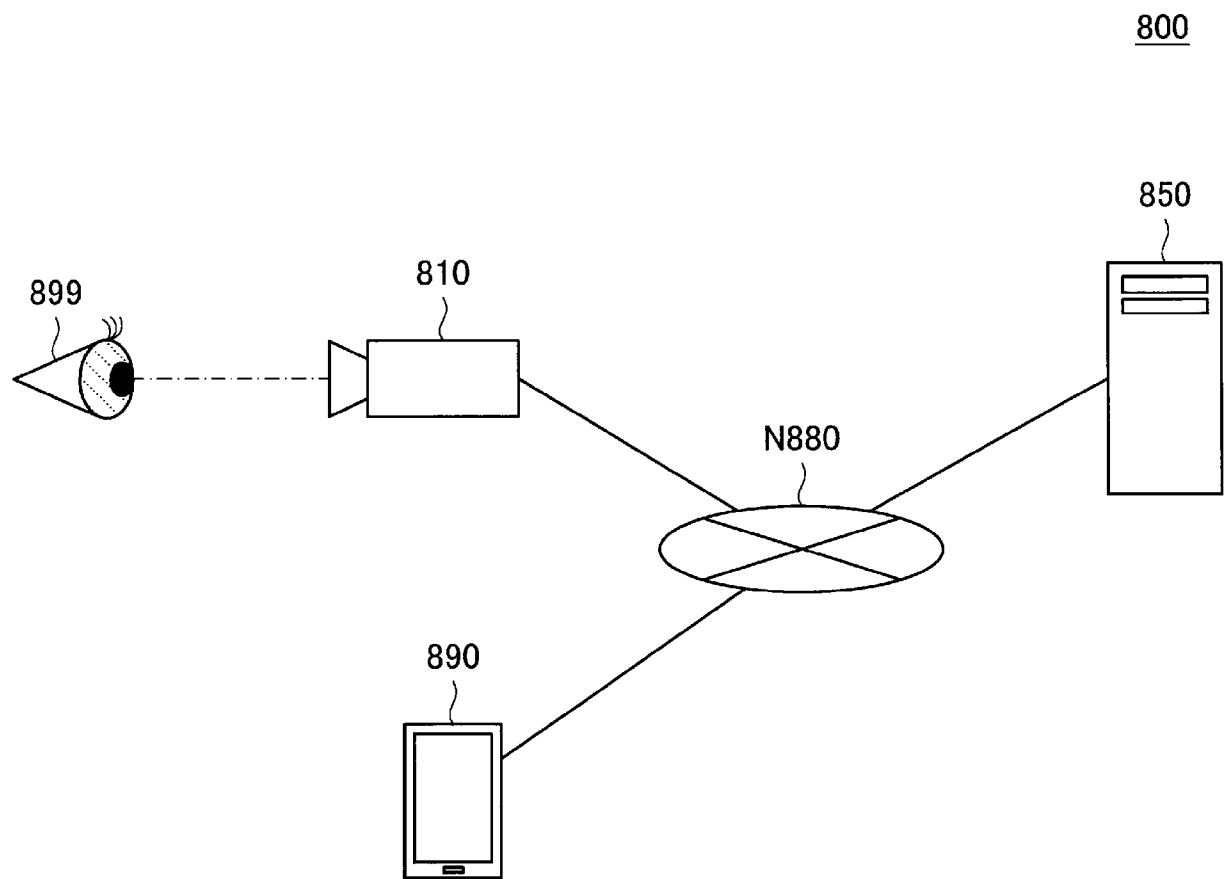


[図24]

710c

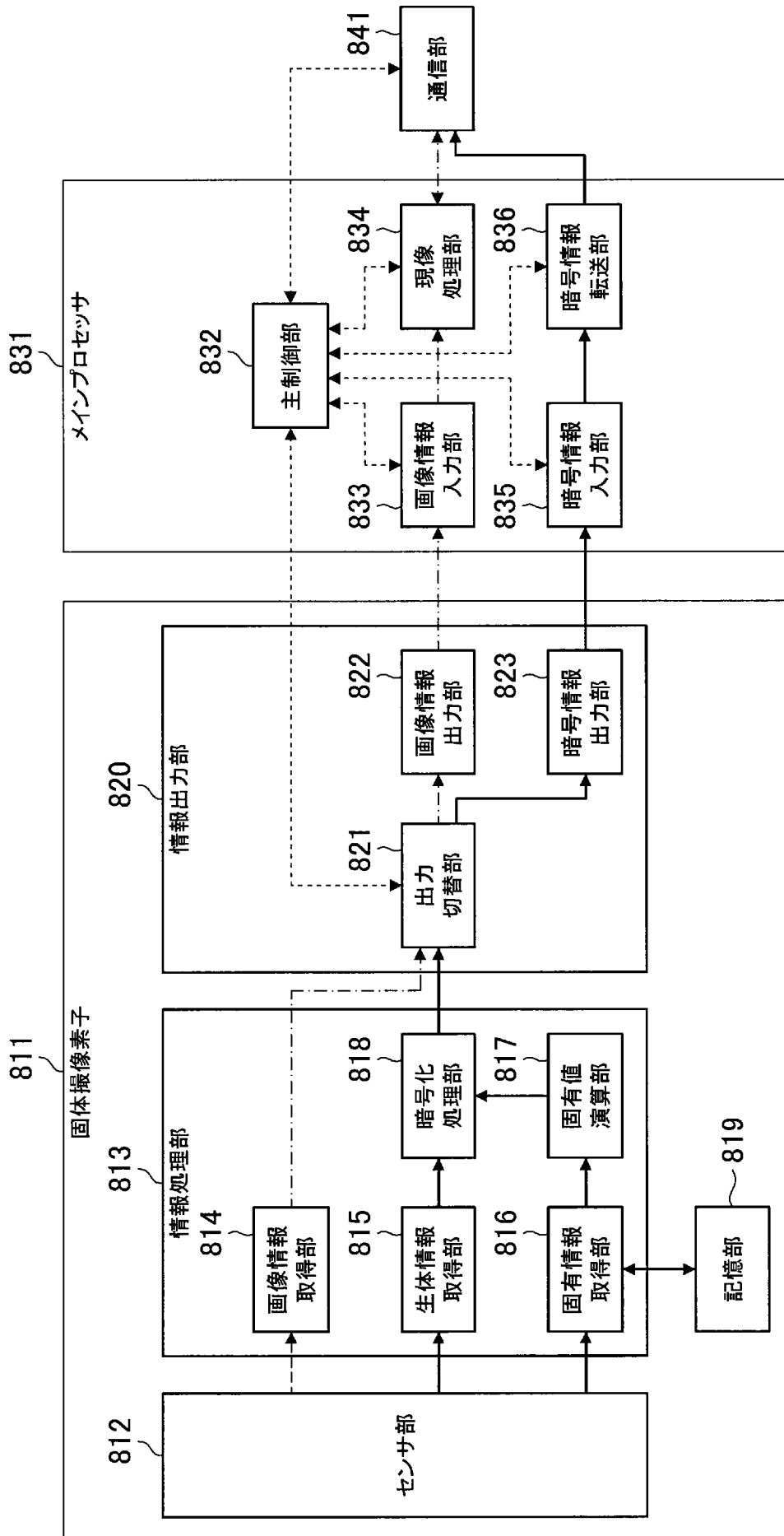


[図25]

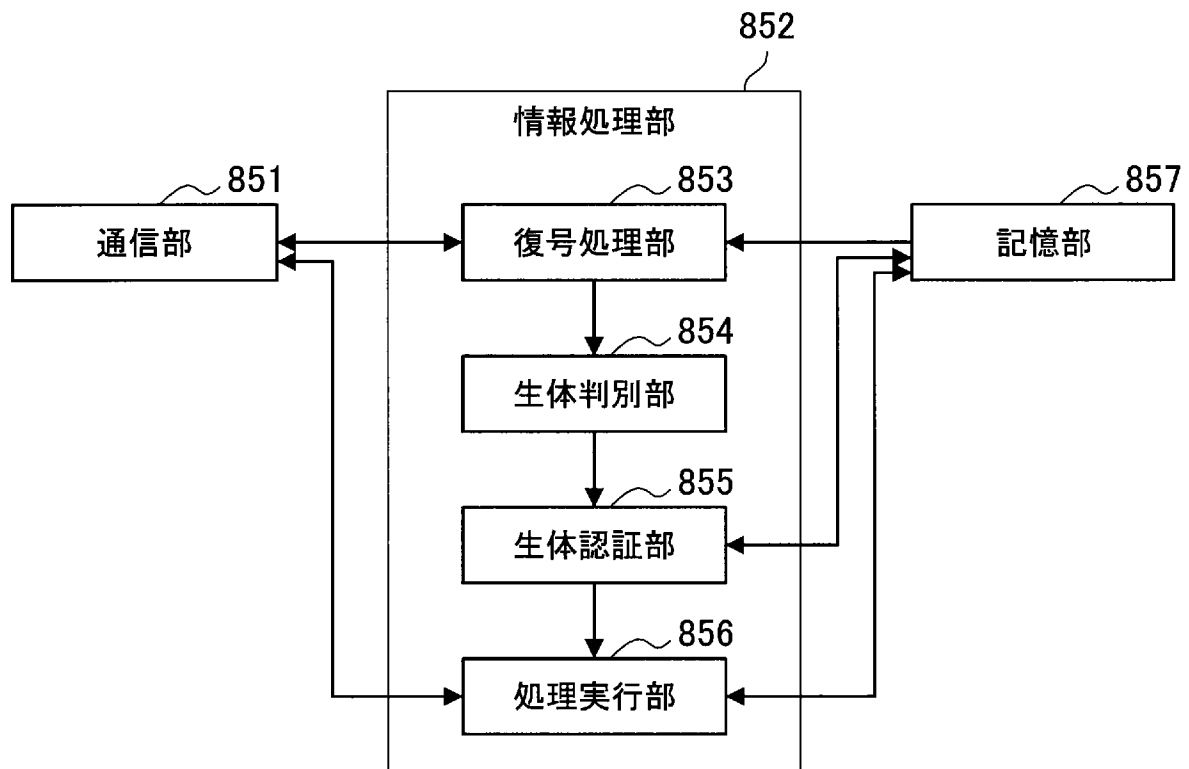


[図26]

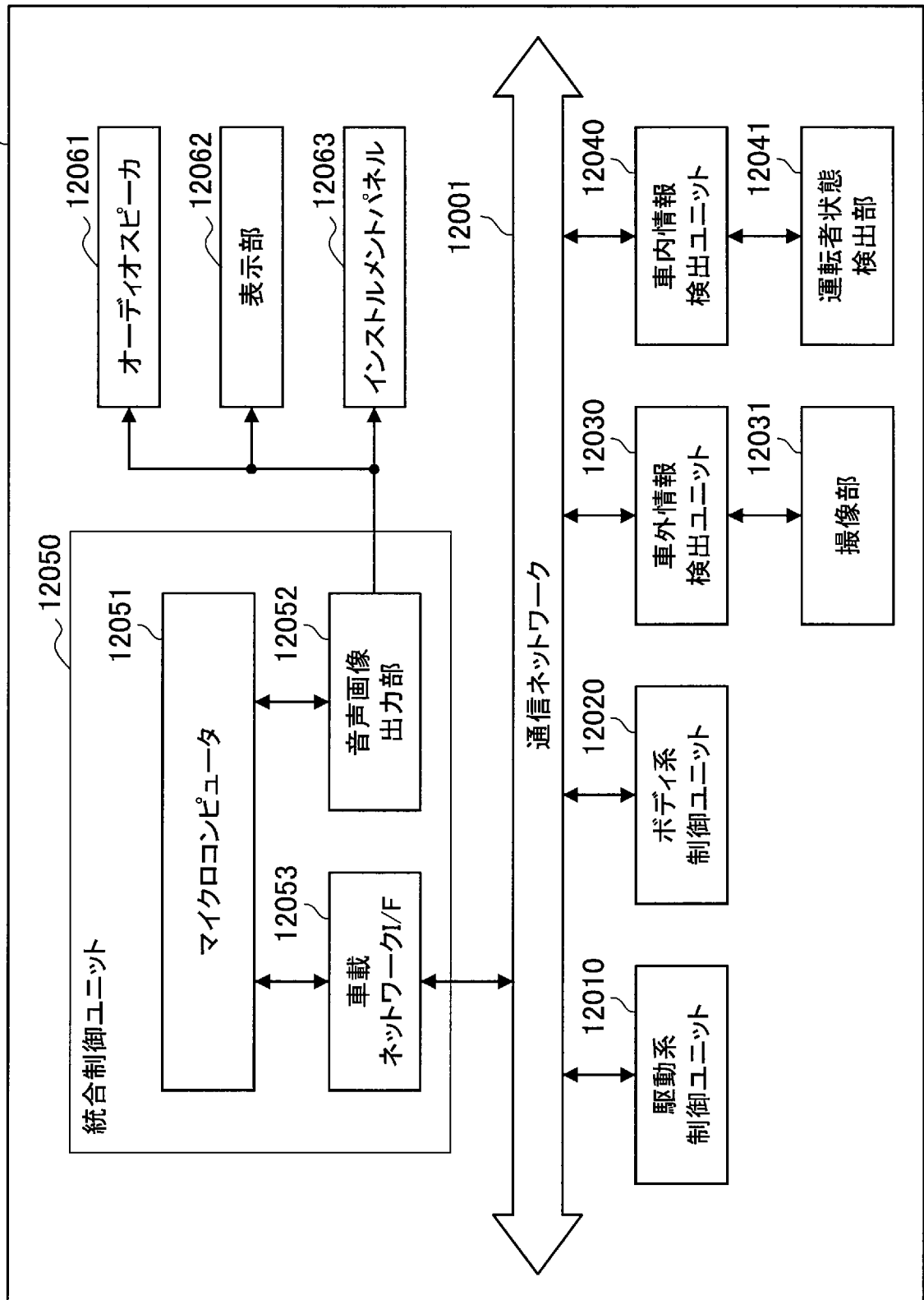
810



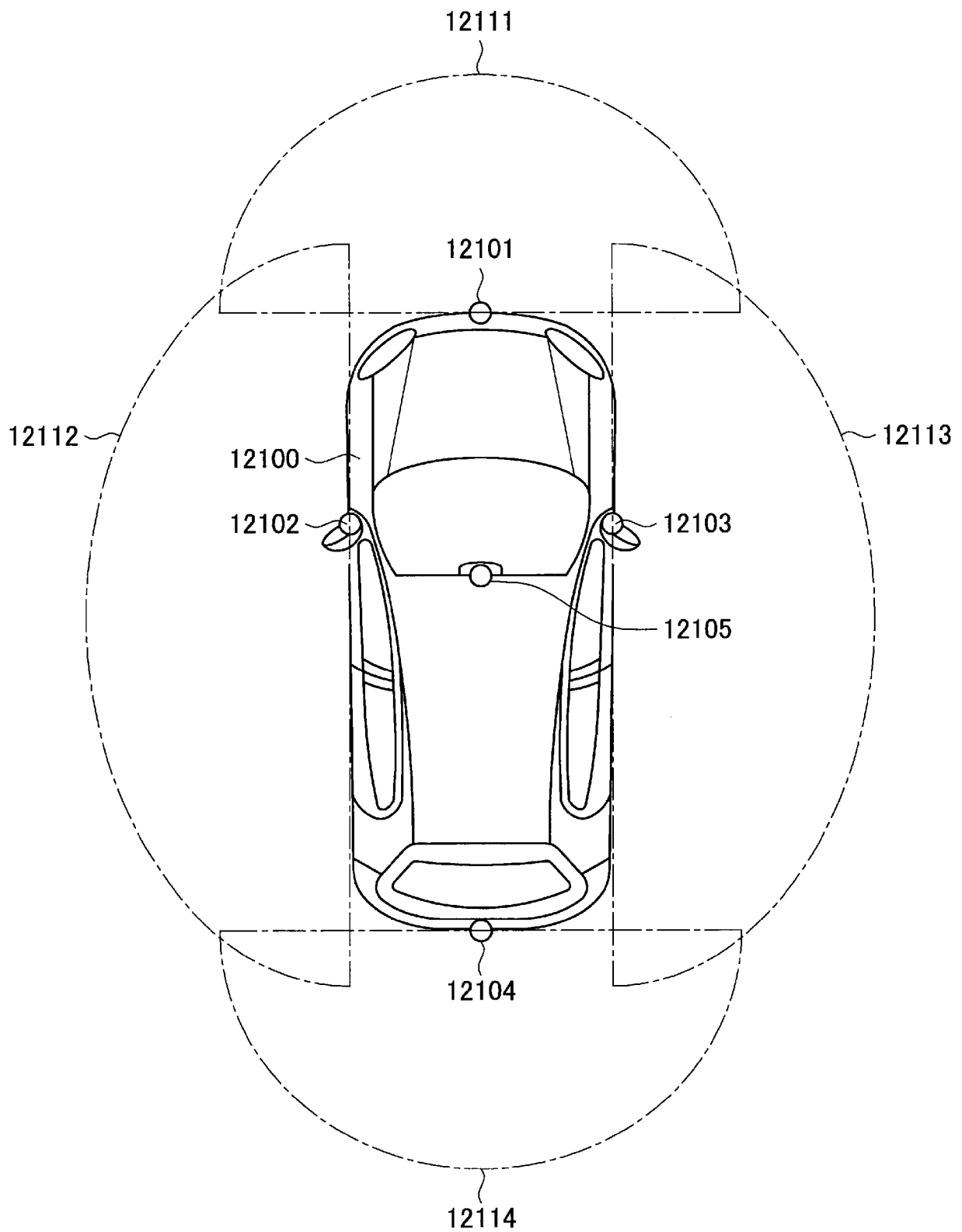
[図27]

850

[図28]



[図29]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/043718

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04N5/378 (2011.01) i, H01L27/146 (2006.01) i, H04N5/374 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H04N5/378, H01L27/146, H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2016/167076 A1 (BRILNICS INC.) 20 October 2016, paragraphs [0067], [0071], [0076], [0091], [0123], [0129], fig. 13, 14, 16, 19(C), 23 (Family: none)	1-15
A	JP 2005-341065 A (SONY CORPORATION) 08 December 2005, entire text, all drawings (Family: none)	1-15
A	JP 2004-173154 A (FUJIFILM CORPORATION) 17 June 2004, entire text, all drawings (Family: none)	1-15

☐ Further documents are listed in the continuation of Box C.	☐ See patent family annex.
---	---

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 13.02.2018	Date of mailing of the international search report 20.02.2018
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H04N5/378(2011.01)i, H01L27/146(2006.01)i, H04N5/374(2011.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H04N5/378, H01L27/146, H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	W0 2016/167076 A1 (ブリルニクスインク) 2016. 10. 20, 段落 [0067], [0071], [0076], [0091], [0123], [0129], 図 13, 14, 16, 19(C), 23 (ファミリーなし)	1-15
A	JP 2005-341065 A (ソニー株式会社) 2005. 12. 08, 全文, 全図 (ファミリーなし)	1-15
A	JP 2004-173154 A (富士写真フイルム株式会社) 2004. 06. 17, 全文, 全図 (ファミリーなし)	1-15

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

13. 02. 2018

国際調査報告の発送日

20. 02. 2018

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

鈴木 明

5 V

9185

電話番号 03-3581-1101 内線 3571